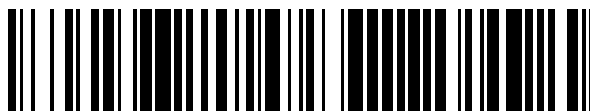


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 683 697**

51 Int. Cl.:

H01R 24/62 (2011.01)

H01R 27/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **31.01.2012 E 12153313 (7)**

97 Fecha y número de publicación de la concesión europea: **30.05.2018 EP 2493033**

54 Título: **Dispositivo de almacenamiento externo**

30 Prioridad:

31.01.2011 US 201161438123 P

31.01.2011 US 201161438139 P

31.01.2011 US 201161438140 P

14.02.2011 US 201161442379 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
27.09.2018

73 Titular/es:

KUSTER, MARTIN (100.0%)

Hörndlrain 5

6381 Walchwill, CH

72 Inventor/es:

KUSTER, MARTIN

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 683 697 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de almacenamiento externo

Campo de la invención

La invención se refiere a dispositivos de almacenamiento para móviles y similares.

5 Antecedentes

Las memorias de bus universal en serie ("USB") consisten en un dispositivo de almacenamiento de datos en memoria integrado con una interfaz de USB. Habitualmente, los cartuchos (pendrive) de USB se usan con fines similares para los que anteriormente se usaban disquetes flexibles o CD-ROMs. Sin embargo, los pendrive de USB son más pequeños, más rápidos, tienen una capacidad miles de veces más grande y son más durables y fiables. En el caso de los pendrives de USB con memoria flash de chip en placa ("COB", por sus siglas en inglés), pueden combinarse un controlador de USB y una memoria flash en una sola estructura que está incorporada en un lado de una placa de circuitos impresos ("PCB") con la conexión de USB ubicada en la superficie opuesta.

La norma del USB que rige el diseño de las conexiones de USB ha sufrido varias revisiones desde su primera versión en 1994. La primera versión, USB 1.1, ampliamente adoptada, especificaba velocidades de datos de 1,5 Mbit/s ("ancho de banda bajo") y de 12 Mbit/s ("ancho de banda completo"). El USB 1.1 fue reemplazado por el USB 2.0 en 2000. El USB 2.0 proporcionó una velocidad de datos máxima más alta de 480 Mbit/s ("alta velocidad"). En esta versión, el cable de USB 2.0 tiene cuatro hilos: dos hilos para la energía (+5 voltios y descarga a tierra) y un par trenzado de hilos para llevar datos. En el diseño del USB 2.0, así como también del USB 1.1, los datos se transmiten en una dirección a la vez (corriente abajo o corriente arriba).

En 2008, se anunció una nueva norma del USB 3.0. El USB 3.0 incluye un nuevo bus de súper velocidad ("SuperSpeed"), que proporciona un cuarto modo de transferencia de datos a 5,0 Gbit/s. Para lograr este mayor rendimiento, el cable de USB 3.0 tiene un total de ocho hilos: dos hilos para la energía (+5 voltios y descarga a tierra), el par trenzado para llevar datos no a súper velocidad (permite una compatibilidad con versiones anteriores de dispositivos USB), y dos pares diferenciales para llevar datos a súper velocidad. Se produce una señalización bidireccional simultánea sobre los dos pares diferenciales.

Hasta la fecha, la adopción de la norma de USB 3.0 ha sido lenta debido a la necesidad de volver a diseñar el equipo físico ("hardware") de la placa madre que soporta la norma de USB 3.0, y a la necesidad de revisar los sistemas operativos para soportar la norma de USB 3.0. Para facilitar la transición a la norma de USB 3.0, es deseable modificar los pendrives de USB 2.0 existentes con COB para que incluyan además conexiones de USB 3.0.

Dado que la configuración del pendrive de USB 2.0 con COB tiene un diseño rectilíneo con los componentes incorporados o embebidos en un lado de la PCB y las conexiones del USB 2.0 están ubicadas al ras con el lado opuesto de la PCB, la forma y la configuración no permiten en realidad agregar una conexión de USB 3.0 al pendrive de USB 2.0 existente con COB. Siendo la USB 3.0 la norma del futuro y mucho más rápida que la USB 2.0, es deseable proporcionar un diseño que incorpore conexiones de USB 3.0 a los pendrives de USB 2.0 existentes con COB de manera que el pendrive de USB con COB pueda conectarse a cualquier versión de la norma de USB. La publicación n.º US 2008/0218799 A1 describe un sistema de USB extendido (UESB) de doble personalidad que soporta tanto tarjetas de memoria de USB como de EUSB usando una toma de EUSB extendido de 9 espigas. La publicación n.º TWMB387417U1 describe un conector de USB que comprende un sustrato que tiene una pluralidad de primeros bornes de contacto y una pluralidad de segundos bornes de contacto expuestos al sustrato, y un conector que tiene una pluralidad de ranuras y una pluralidad de terminales.

Presentación de la invención

Un dispositivo de almacenamiento externo según la presente invención y sus características se definen en las reivindicaciones adjuntas.

45 Compendio

Realizaciones de la invención pueden comprender un dispositivo de almacenamiento externo que tiene un sustrato, un controlador eléctricamente acoplado al sustrato, al menos una pila de chips de memoria eléctricamente acoplada al sustrato, una pluralidad de dedos de conexión eléctricamente acoplados al sustrato, y una barra de montaje eléctricamente acoplada al sustrato. El dispositivo de almacenamiento externo puede estar configurado para soportar al menos dos normas de USB con interfaces que son mecánicamente diferentes. La barra de montaje puede estar montada en una superficie de componente del sustrato y puede estar sustancialmente encerrada por una caja externa que rodee el sustrato. En estas realizaciones, el dispositivo de almacenamiento externo puede comprender superficies sustancialmente planas en todos sus lados. La barra de montaje también puede comprender una pluralidad de muelles. En algunas realizaciones, la pluralidad de muelles puede incluir una proyección o saliente de acoplamiento ubicado próximo a un extremo de cada muelle. Las proyecciones de acoplamiento pueden estar

configuradas para que se extiendan a través de una pluralidad de aberturas en la superficie del componente en una posición no comprimida.

5 En otras realizaciones, el dispositivo de almacenamiento externo puede comprender el sustrato, el controlador eléctricamente acoplado al sustrato, la pila de chips de memoria eléctricamente acoplada al sustrato, la pluralidad de dedos de conexión eléctricamente acoplados al sustrato y una barra de contactos eléctricamente acoplada al sustrato. El dispositivo de almacenamiento externo puede estar configurado para soportar al menos dos normas de USB con interfaces que sean mecánicamente diferentes. La barra de contactos puede estar montada en una superficie de conexión del sustrato y también puede incluir una tapa. En estas realizaciones, la barra de contactos comprende una pluralidad de extensiones. En algunas realizaciones, la pluralidad de extensiones puede incluir una proyección de acoplamiento ubicada próxima a un extremo de cada extensión. Las proyecciones de acople pueden estar configuradas para que se extiendan a través de una pluralidad de aberturas en la tapa en una posición no comprimida.

15 La pila de chips de memoria puede estar montada en la superficie del componente o en una superficie de conexión del sustrato. En algunas realizaciones, el dispositivo de almacenamiento externo comprende, además, una pluralidad de pilas de chips de memoria. En estas realizaciones, al menos una de las pilas de chips de memoria está unida a una superficie de conexión del sustrato, y al menos una de las pilas de chips de memoria está unida a una superficie del componente del sustrato. Las pilas de chips de memoria pueden comprender, cada una de ellas, una pluralidad de chips. En algunas realizaciones, al menos dos de las pilas de chips de memoria están apiladas en una disposición de solapamiento.

20 **Breve descripción de los dibujos**

La Figura 1 es una vista frontal en perspectiva de un dispositivo de almacenamiento externo según ciertas realizaciones de la presente invención.

La Figura 2 es una vista frontal en perspectiva del dispositivo de almacenamiento externo de la Figura 1 con puntos de acoplamiento.

25 La Figura 3 es una vista en perspectiva de una barra de contactos para su uso con el dispositivo de almacenamiento externo de la Figura 2.

La Figura 4 es una placa de la barra de contactos de la Figura 3.

La Figura 5 es una tapa de la barra de contactos de la Figura 3.

La Figura 6 es una vista inferior de la barra de contactos de la Figura 3.

30 La Figura 7 es una vista frontal en perspectiva de la placa de la Figura 4 en uso con el dispositivo de almacenamiento externo de la Figura 2.

La Figura 8 es una vista frontal en perspectiva de la barra de contactos de la Figura 3 en uso con el dispositivo de almacenamiento externo de la Figura 2.

35 La Figura 9 es una vista frontal en perspectiva de la placa de la Figura 4 en uso con un dispositivo de almacenamiento externo según otras características de la presente invención.

La Figura 10 es una vista frontal en perspectiva de la placa de la Figura 4 en uso con un dispositivo de almacenamiento externo según otras características de la presente invención.

La Figura 11 es una vista posterior en perspectiva del dispositivo de almacenamiento externo de la Figura 2.

40 La Figura 12 es una vista frontal en perspectiva de un dispositivo de almacenamiento externo según otras características de la presente invención.

La Figura 13 es una vista posterior en perspectiva del dispositivo de almacenamiento externo de la Figura 12.

La Figura 14 es una vista en perspectiva de un muelle de la barra de montaje del dispositivo de almacenamiento externo de la Figura 12.

45 La Figura 15 es una vista en perspectiva de la barra de montaje del dispositivo de almacenamiento externo de la Figura 12.

La Figura 16 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con una pila de chips de memoria simple ubicada sobre una superficie del componente de un sustrato, teniendo la pila de chips de memoria un solo chip.

50 La Figura 17 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con una pila única de chips de memoria ubicada sobre una superficie del componente de un sustrato, teniendo la pila de chips de memoria

un solo chip.

La Figura 18 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con dos pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria un solo chip.

5 La Figura 19 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con dos pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria un solo chip.

La Figura 20 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con una pila única de chips de memoria ubicada sobre una superficie de componente de un sustrato, teniendo cada pila de chips de memoria dos chips.

10 La Figura 21 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con una pila única de chips de memoria ubicada sobre una superficie del componente de un sustrato, teniendo la pila de chips de memoria dos chips.

La Figura 22 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con cuatro pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria un solo chip.

15 La Figura 23 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con cuatro pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria un solo chip.

La Figura 24 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con dos pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria dos chips.

La Figura 25 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con dos pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria dos chips.

20 La Figura 26 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con dos pilas de chips de memoria ubicadas sobre una superficie del componente de un sustrato, teniendo cada pila de chips de memoria dos chips.

25 La Figura 27 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con dos pilas de chips de memoria ubicadas sobre una superficie del componente de un sustrato, teniendo cada pila de chips de memoria dos chips.

La Figura 28 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con dos pilas de chips de memoria ubicadas sobre una superficie de conexión de un sustrato, teniendo cada pila de chips de memoria dos chips.

30 La Figura 29 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con cuatro pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria dos chips.

La Figura 30 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con cuatro pilas de chips de memoria ubicadas sobre dos superficies de un sustrato, teniendo cada pila de chips de memoria dos chips.

35 La Figura 31 es una vista lateral del dispositivo de almacenamiento externo de la Figura 2 con dos pilas de chips de memoria ubicadas sobre una superficie del componente de un sustrato, teniendo cada pila de chips de memoria cuatro chips.

La Figura 32 es una vista lateral del dispositivo de almacenamiento externo de la Figura 12 con dos pilas de chips de memoria ubicadas sobre una superficie del componente de un sustrato, teniendo cada pila de chips de memoria cuatro chips.

40 La Figura 33 es una vista lateral de la pila de chips de memoria del dispositivo de almacenamiento externo de las Figuras 31 ó 32, en donde los chips están dispuestos en un patrón escalonado.

La Figura 34 es una vista lateral de la pila de chips de memoria del dispositivo de almacenamiento externo de las Figuras 31 ó 32, en donde los chips están dispuestos en un patrón alternado.

La Figura 35 es una vista lateral en perspectiva de un dispositivo de almacenamiento externo según otras características de la presente invención.

45 **Descripción detallada**

Las características descritas de la invención proporcionan dispositivos de almacenamiento externos para su uso con múltiples normas de conexión de interfaz. Si bien los diseños son explicados para su uso con dispositivos de almacenamiento externos, no se limitan a estos en absoluto. En cambio, las características de estos diseños pueden usarse para otros dispositivos que se acoplen a cualquier tipo de conexión de bus en serie, conexión de bus en paralelo, u otra, según se desee.

50

Las Figuras 1 a 34 ilustran realizaciones de un dispositivo de almacenamiento externo 10. En las realizaciones mostradas en las Figura 8 a 13, el dispositivo 10 comprende un sustrato 12, un conector 14, un controlador 16 y al menos una pila de chips de memoria 18.

5 Como se muestra mejor en las Figuras 11 y 13, el sustrato 12 puede ser una placa de circuitos impresos ("PCB"), que se usa para soportar mecánicamente y conectar eléctricamente los otros componentes del dispositivo 10. En algunas realizaciones, el sustrato 12 puede incluir una superficie 24 del componente y una superficie de conexión 26. Los elementos tales como un oscilador, una luz de estado de LED, componentes discretos u otros dispositivos adecuados, pueden estar montados y acoplados eléctricamente a la superficie 24 del componente y/o a la superficie de conexión 26.

10 En algunas realizaciones, según lo ilustran las Figuras 1, 2, de 7 a 10 y 12, el conector 14 puede estar situado próximo a un extremo 46 del sustrato 12 y puede estar configurado para ser insertado dentro de un conector correspondiente. En ciertas realizaciones, el conector 14 puede estar configurado para acoplarse a un correspondiente conector de USB 2.0, a un conector de USB 3.0 o a cualquier otra norma que sea anterior o posterior, compatible con cualquiera de las normas de USB anteriores, otra conexión de bus en serie adecuada, conexión de bus en paralelo u otra, según se desee. Sin embargo, un experto en la técnica comprenderá que las normas de conexión pueden ser cualquier norma de conexión adecuada que logre el rendimiento deseado del dispositivo 10.

20 En algunas realizaciones, tales como las realizaciones ilustradas en las Figuras 8 a 10, el conector 14 puede comprender una pluralidad de dedos o zonas de conexión 20 y una barra de contactos 22. En estas realizaciones, los dedos de conexión 20 pueden estar montados o empotrados dentro de la superficie de conexión 26 del sustrato 12 y acoplados eléctricamente al sustrato 12. En ciertas realizaciones, tales como cuando el conector correspondiente es un conector de USB 2.0 o cualquier otra norma que sea anterior o posterior y compatible con la norma USB 2.0, los dedos de conexión 20 pueden estar configurados para acoplarse eléctricamente a los hilos de energía y de descarga a tierra y el par trenzado de hilos (para transferencia de datos de alta velocidad y más lenta) del conector de USB 2.0 correspondiente cuando el conector 14 está insertado dentro del conector de USB 2.0 correspondiente. En las realizaciones mostradas en las Figuras 1, 2, de 7 a 10 y 12, el conector 14 puede comprender cuatro dedos de conexión 20. Sin embargo, un experto en la técnica comprenderá que puede usarse cualquier configuración y número adecuados de dedos de conexión 20 junto con la norma de USB 2.0 u otras normas adecuadas.

30 En algunas realizaciones, tales como las realizaciones mostradas en las Figuras 8 a 10, la barra de contactos 22 puede estar montada sobre la superficie de conexión 26 y acoplada eléctricamente al sustrato 12 mediante una pluralidad de puntos de acoplamiento 28. En estas realizaciones, según lo muestra la Figura 2, el sustrato 12 comprende cinco puntos de acoplamiento 28. Sin embargo, un experto en la técnica pertinente comprenderá que puede usarse cualquier configuración y número adecuados de puntos de acoplamiento 28. En otras realizaciones, los puntos de acoplamiento 28 están configurados para acoplarse eléctricamente con otros tipos de componentes adicionales. En estas realizaciones, la barra de contactos 22 forma un saliente sobre la superficie de conexión 26, por lo demás sustancialmente plana.

40 En algunas realizaciones, como mejor se muestra en las Figuras 3 a 6, la barra de contactos 22 comprende una placa 30 y una tapa 32. En estas realizaciones, según lo muestra la Figura 4, la placa 30 puede ser una PCB, en donde un extremo 34 de la placa 30 puede incluir una pluralidad de bornes de conexión 36. En algunas realizaciones, la placa 30 puede comprender cinco bornes de conexión 36, según lo muestran las Figuras 4 y de 6 a 7. Sin embargo, un experto en la técnica comprenderá que puede usarse cualquier configuración y número adecuados de bornes de conexión 36 junto con la norma de USB 3.0 u otras normas adecuadas.

45 Las bornes de conexión 36 pueden estar ubicados sobre la placa 30 de manera que se alinean sustancialmente con la posición de los puntos de acoplamiento 28 cuando la barra de contactos 22 está montada sobre la superficie de conexión 26, según lo ilustra la Figura 7. Los bornes de conexión 36 pueden estar soldados o acoplados eléctricamente de otra manera a los puntos de acoplamiento 28 en una forma adecuada que permita que cada borne de conexión 36 se conecte eléctricamente al punto de acoplamiento 28 correspondiente.

50 En algunas realizaciones, según lo muestra la Figura 2, los puntos de acoplamiento 28 pueden estar montados o incorporados dentro de la superficie de conexión 26 del sustrato 12 y acoplados eléctricamente al sustrato 12. En estas realizaciones, los puntos de acoplamiento 28 pueden estar ubicados adyacentes a, y/o por detrás de, los dedos de conexión 20. En otras realizaciones, los puntos de acoplamiento 28 pueden estar montados o incrustados dentro de la superficie del componente 24, mientras que los dedos de conexión 20 pueden estar montados o incrustados dentro de la superficie de conexión 26, o viceversa. Un experto en la técnica comprenderá que los puntos de acoplamiento 28 pueden estar ubicados en cualquier lugar adecuado sobre el sustrato 12 que le permita a la barra de contacto 22 acoplarse eléctricamente al sustrato 12.

55 La placa 30 puede incluir una pluralidad de extensiones 38, como lo muestran mejor las Figuras 4, 6 y 7. En algunas realizaciones, cada extensión 38 también puede ser una PCB con algunos atributos resilientes que provocan que la extensión 38, al doblarse, ejerza una fuerza de retorno a su posición original. Un experto en la técnica comprenderá

que las extensiones 38 pueden hacerse de cualquier material adecuado y tener cualquier diseño adecuado que permita que la barra de contacto 22 se acople eléctricamente al conector correspondiente cuando el conector 14 se inserta dentro del conector correspondiente.

5 En estas realizaciones, según lo muestra la Figura 4, cada extensión 38 puede incluir una proyección de acoplamiento 40 ubicada próxima a un extremo 42 de cada extensión 38. La proyección de acoplamiento 40 puede soldarse o acoplarse eléctricamente de otra manera a la extensión 38 en una forma adecuada que permita que cada proyección de acoplamiento 40 se acople eléctricamente al borne de conexión 36 correspondiente. La proyección de acoplamiento 40 puede tener cualquier forma adecuada que proporcione un contacto suficiente con el conector correspondiente cuando el conector 14 está insertado dentro del conector correspondiente. Ejemplos de formas adecuadas incluyen, pero sin limitarse a ellas, una forma triangular, una forma de L, una forma de U, una forma de T, 10 teniendo la proyección maciza una forma transversal circular o rectilínea, u otras formas adecuadas.

15 En algunas realizaciones, como la realización ilustrada en la Figura 3, la tapa 32 puede estar ubicada sobre la placa 30. La tapa 32 puede estar formada con materiales que incluyen, pero sin limitación a ellos, cualquier plástico, polímero u otros materiales adecuados de alta resistencia térmica. Según lo muestran las Figuras 3 y 5, la tapa 32 también puede incluir una pluralidad de aberturas 44 ubicadas sobre la pluralidad de extensiones 38 y próximas al extremo 42 de cada extensión 38. Las aberturas 44 están configuradas para permitir que las proyecciones de acoplamiento 40 se extiendan a través de las aberturas 44 cuando las extensiones 38 están en una posición no comprimida.

20 En algunas realizaciones, el conector 14 puede estar ubicado próximo al extremo 46 del sustrato 12, de manera que los dedos de conexión 20 (cuando están insertados dentro del conector de USB 2.0 correspondiente o cualquier otra norma que sea anterior o posterior, compatible con la norma de USB 2.0) o los dedos de conexión 20 y las proyecciones de acoplamiento 40 (cuando están insertadas dentro del conector de USB 3.0 correspondiente o cualquier otra norma que sea anterior o posterior y compatible con la norma de USB 3.0) se acoplen eléctricamente al conector de USB correspondiente. Cuando el conector 14 está insertado dentro del conector de USB 3.0 correspondiente (que no se muestra), el conector de USB 3.0 ejerce presión contra las proyecciones de 25 acoplamiento 40, aplicando a su vez una fuerza de flexión a las extensiones 38. Cuando el conector de USB 3.0 dobla las extensiones 38, el diseño cargado por muelle de cada extensión 38 aplica entonces una fuerza sobre el conector de USB 3.0 y la proyección de acoplamiento 40 para asegurar que los componentes se acoplen eléctricamente y con seguridad. En algunas realizaciones, como se muestra en la Figura 6, puede estar colocada una esfera 48 en el extremo 42 de cada extensión 38 opuesto a la proyección de acople 40. La esfera 48 puede estar formada de materiales que incluyen, pero no se limitan a, la silicona, caucho común, látex u otros materiales adecuados. Además, la esfera 48 puede ser un muelle o un micro-muelle de metal. Un experto en la técnica comprenderá que la esfera 48 puede tener cualquier construcción o forma adecuada que otorgue propiedades elásticas a la extensión 38. La esfera 48 aplica una fuerza adicional para crear un acoplamiento eléctrico firme entre 35 el conector de USB 3.0 correspondiente y cada proyección de acoplamiento 40 cuando el conector 14 está insertado dentro del conector de USB 3.0 correspondiente, porque la esfera 48 está comprimida, al menos parcialmente, cuando el conector 14 está insertado dentro del conector de USB 3.0 correspondiente.

40 En otras realizaciones, tal como la realización mostrada en la Figura 12, el conector 14 puede comprender una pluralidad de dedos de conexión 20 mencionados anteriormente, junto con una barra de montaje 50. Como se ilustra mejor en la Figura 13, la barra de montaje 50 está ubicada sobre la superficie 24 del componente, de manera que la superficie de conexión 26 pueda permanecer sustancialmente plana, si se desea. En estas realizaciones, como lo muestran mejor las Figuras 13 a 15, la barra de montaje 50 puede comprender una pluralidad de muelles de contacto 52. Cada muelle 52 puede estar formado con un material elástico que, al doblarse o comprimirse, ejerce una fuerza de retorno a su forma original. Un experto en la técnica comprenderá que los muelles 52 pueden hacerse de cualquier material adecuado y tener cualquier diseño adecuado que permita que la barra de montaje 50 se acople eléctricamente al conector correspondiente cuando el conector 14 está insertado dentro del conector correspondiente. 45

50 Según se muestra en la Figura 15, la barra de montaje 50 también puede incluir una pluralidad de receptáculos 54 que estén formados para recibir los muelles de contacto 52. Según se ilustra en la Figura 14, cada muelle 52 puede incluir un gancho 56 que monta y acopla eléctricamente el muelle 52 a un borde 58 de la barra de montaje 50, lo que se muestra mejor en la Figura 15. En algunas realizaciones, tal como la realización mostrada en la Figura 14, el gancho 56 puede tener forma de U que se adapte sustancialmente a la forma del borde 58. En otras realizaciones, el gancho 56 puede ser sustancialmente recto y estar configurado para insertarse dentro de una abertura correspondiente en el borde 58. Un experto en la técnica comprenderá que puede usarse cualquier disposición de 55 acoplamiento adecuada entre el gancho 56 y el borde 58.

60 Cada muelle 52 también puede incluir una proyección de acoplamiento 60, como lo ilustran mejor las Figuras 14 y 15. En algunas realizaciones, la proyección de acoplamiento 60 puede estar formada de manera integral con el muelle 52. En otras realizaciones, la proyección de acoplamiento 60 puede estar soldada o acoplada eléctricamente de otra manera al muelle 52 en una forma adecuada que permita que la proyección de acoplamiento 60 se acople eléctricamente al sustrato 12. La proyección de acoplamiento 60 puede tener cualquier forma adecuada que proporcione un contacto suficiente con el conector correspondiente cuando el conector 14 esté insertado dentro del

conector correspondiente. Ejemplos de formas adecuadas incluyen, pero sin limitación a ellas, a una forma triangular, una forma de L, una forma de U, una forma de T, teniendo la proyección maciza una forma transversal circular o rectilínea, u otras formas adecuadas.

5 En estas realizaciones, la barra de montaje 50 puede estar montada y acoplada eléctricamente al sustrato 12 en forma directa. Al incorporar la barra de montaje 50 dentro del conjunto interno del dispositivo 10, la barra de montaje 50 es acoplada eléctricamente en forma directa al sustrato 12 sin necesidad de soldar la barra de montaje 50 a una pluralidad de puntos de acoplamiento 28. Sin embargo, un experto en la técnica comprenderá que puede usarse cualquier configuración adecuada de la barra de montaje 50 y/o muelles 52 junto con la norma de USB 3.0 u otras normas adecuadas. Como se ilustra en las Figuras 17, 19, 21, 23, 25, 27, 30 y 32, un experto en la técnica
10 comprenderá que la barra de montaje 50 puede estar ubicada en cualquier orientación adecuada respecto del sustrato 12.

La barra de montaje 50 puede entonces acoplar eléctricamente el sustrato 12 al conector correspondiente mediante las proyecciones de acoplamiento 60. En estas realizaciones, una pluralidad de aberturas 62 están situadas en la superficie 24 del componente adyacentes a la pluralidad de dedos de conexión 20. Las proyecciones de
15 acoplamiento 60 están configuradas para extenderse a través de las aberturas 62 cuando los muelles 52 están en una posición no comprimida.

Cuando está insertado el conector 14 dentro del conector de USB 3.0 correspondiente (que no se muestra), el conector de USB 3.0 ejerce presión contra las proyecciones de acoplamiento 60, aplicando a su vez una fuerza de compresión a los muelles 52. Cuando el conector de USB 3.0 comprime los muelles 52, el diseño cargado por
20 muelle de cada muelle 52 aplica entonces una fuerza para crear un acoplamiento eléctrico firme entre el conector de USB 3.0 y cada proyección de acoplamiento 60 cuando el conector 14 está insertado dentro del conector de USB 3.0 correspondiente.

En las diversas realizaciones descritas en la presente memoria, puede aplicarse una caja externa 66 para encerrar el sustrato 12 y los componentes montados. En algunas realizaciones, puede aplicarse un sellador a la barra de
25 montaje 50 para evitar que el material de la caja fluya al interior de la barra de montaje 50 y del conjunto interno del dispositivo 10 durante el proceso de montaje. Específicamente, puede usarse pegamento o epoxi para asegurar una conexión hermética y evitar que el material de la caja se introduzca en el espacio debajo de la barra de contacto 22.

En las realizaciones en las que la barra de montaje 50 está montada sobre la superficie 24 del componente, la barra de montaje 50 no forma una proyección sobre la superficie de conexión 26, por lo demás sustancialmente plana. En algunas realizaciones, el espesor de la barra de montaje 50 no puede exceder el espesor de los otros componentes
30 ubicados en la superficie 24 del componente, permitiendo así que al menos la porción de la barra de montaje 50 del conector 14 se incorpore dentro de las dimensiones existentes del dispositivo 10. Además, el diseño retráctil de los muelles de contacto 52 puede permitir que las proyecciones de acoplamiento 60 se retraigan por completo dentro de la caja exterior 66 cuando el dispositivo 10 está insertado dentro de un conector de USB 2.0 correspondiente.

Además, al incorporar la barra de montaje 50 dentro de la caja externa 66, se mejora el rendimiento de fabricación, dado que el dispositivo 10 se monta como una pieza única, que es fácil de manipular en máquinas de montaje de
35 coger y colocar.

En otras realizaciones, tales como la realización mostrada en la Figura 35, el conector 14 puede comprender una combinación de la barra de contactos 22 y los muelles 52 mencionados anteriormente. En estas realizaciones, los
40 dedos de conexión 20 pueden estar montados o incrustados dentro de la tapa 32 de la barra de contacto 22 y acoplados eléctricamente al sustrato 12. La tapa 32 también puede incluir la pluralidad de aberturas 44 ubicadas adyacentes y/o por detrás de los dedos de conexión 20. Cada muelle 52 puede estar montado en la barra de contactos 22 de manera que la proyección de acoplamiento 60 se extienda a través de cada abertura 44 cuando los muelles 52 estén en una posición no comprimida. Cada muelle 52 también puede incluir un borne de conexión 36
45 que puede estar formado de manera integral con el muelle 52, soldado o acoplado eléctricamente de otra manera al muelle 52 de una forma adecuada que le permita a la proyección de acoplamiento 60 acoplarse eléctricamente al sustrato 12.

En estas realizaciones, tales como las realizaciones ilustradas en las Figuras 16 a 32, la pila 18 de chips de memoria puede incluir al menos un chip 64. Por ejemplo, en las Figuras 16 a 19 y 22 y 23, cada pila 18 de chips de memoria
50 puede incluir un solo chip 64. Las pilas 18 de chips de memoria mostradas en las Figuras 20, 21 y de 24 a 30, pueden incluir dos chips 64 en cada pila 18 de chips de memoria. Cada pila 18 de chips de memoria mostrada en las Figuras 31 a 34 puede incluir cuatro chips 64 dentro de cada pila 18 de chips de memoria. Un experto en la técnica comprenderá que la pila 18 de chips de memoria puede incluir 1, 2, 4 o cualquier número adecuado de chips 64. Cada chip 64 puede incluir conectores 68 que conecten el chip 64 con un canal de memoria 70, que a su vez
55 conecta el chip 64 con el controlador 16. En algunas realizaciones, el diseño puede incluir un par de canales de memoria 70, también conocido como procesamiento de doble canal, en el que cada chip 64 (en una pila 18 de chips de memoria que tiene dos chips 64) está conectado a cada canal de memoria 70. Con una configuración de doble canal, el controlador 16 puede acceder a cada chip 64 en forma conjunta o por separado. Como resultado de ello, pueden ejecutarse transacciones dos veces más rápidas con el procesamiento de doble canal.

- 5 En las pilas 18 de chips de memoria que incluyen más de un chip 64, los chips 64 pueden estar dispuestos dentro de la pila 18 de chips de memoria en una variedad de patrones de apilado. Por ejemplo, según lo muestran las Figuras 33 y 34, los chips 64 pueden estar dispuestos en un patrón escalonado (Figura 33), en un patrón alternado (Figura 34), en una pila recta, o en otras disposiciones de apilado adecuadas. Puede usarse cualquier disposición adecuada de chip 64 que permita que los conectores 68 de cada chip 64 alcancen el canal de memoria 70. En algunas realizaciones, tales como las realizaciones mostradas en las Figuras 20, 21, de 24 a 30 y 34, cada chip 64 puede estar girado 180 grados respecto de cada chip 64 adyacente. Al apilar los chips 64 en una orientación rotada, mejora la distribución de calor dado que los componentes que generan calor (tales como los conectores 68) no están adyacentes entre sí.
- 10 En algunas realizaciones, tales como las realizaciones mostradas en las Figuras 16, 17, 20 y 21, una sola pila 18 de chips de memoria puede estar montada y acoplada eléctricamente al sustrato 12. En otras realizaciones, tales como las realizaciones mostradas en las Figuras 18, 19, de 24 a 28, 31 y 32, el dispositivo 10 puede comprender dos pilas 18 de chips de memoria. En aún otras realizaciones, tales como las realizaciones mostradas en las Figuras 22, 23, 29 y 30, el dispositivo 10 puede comprender cuatro pilas 18 de chips de memoria. En algunas realizaciones, las pilas 18 de chips de memoria pueden disponerse enfrentadas entre sí de manera que las pilas 18 de chips de memoria se distribuyan uniformemente sobre la superficie 24 del componente y puede estar colocada una superficie de componente opuesta 24A (Figuras 18, 19, de 22 a 25, 29 y 30) sobre la superficie 24 del componente solamente (Figuras 16, 17, 20, 21, 26, 27, 31 y 32), o se puede estar colocada sobre la superficie del componente opuesta 24A solamente (Figura 28). Sin embargo, un experto en la técnica comprenderá que puede usarse cualquier ubicación y distribución adecuadas de las pilas 18 de chips de memoria sobre la superficie 24 del componente y puede usarse la superficie de componente opuesta 24A para lograr el rendimiento deseado del dispositivo 10.
- 15 La inclusión de las pilas 18 de chips de memoria adicionales proporciona una velocidad de datos adicional para el dispositivo 10. En las realizaciones mostradas en las Figuras 24 a 28, que incluyen dos pilas 18 de chips de memoria en una configuración de doble canal (teniendo cada pila 18 de chips de memoria dos chips 64), el uso de dos pilas 18 de chips de memoria aumenta el diseño de una operación de dos canales a una operación de cuatro canales, que aproximadamente duplica la velocidad de datos. En otras realizaciones mostradas en las Figuras 29 y 30, que incluyen cuatro pilas 18 de chips de memoria en una configuración de doble canal (teniendo cada pila 18 de chips de memoria dos chips 64), el diseño tiene una operación de ocho canales, que aproximadamente cuadruplica la velocidad de datos.
- 20 Como alternativa, según lo muestran las Figuras 31 y 32, puede lograrse una operación de ocho canales mediante el uso de dos pilas 18 de chips de memoria (teniendo cada pila 18 de chips de memoria cuatro chips 64) y un canal de memoria 70 separado para cada chip 64. En estas realizaciones, con el fin de minimizar la altura de los conectores 68, pueden pasar los conectores 68 entre cada chip 64 al canal de memoria 70 a través de los otros chips 64 ubicados entre el chip 64 y el canal de memoria 70.
- 25 En las realizaciones en las que dos pilas 18 de chips de memoria se ubican adyacentes entre sí (ya sea sobre la superficie 24 del componente o la superficie del componente opuesta 24A), los chips 64 en cada pila 18 de chips de memoria pueden estar apilados uno sobre otro en una disposición de superposición para ahorrar espacio sobre el sustrato 12.
- 30 Un experto en la técnica comprenderá que puede usarse cualquier número y configuraciones adecuadas de chips 64 y de pilas 18 de chips de memoria para lograr la velocidad de datos y el diseño compacto que se desean del dispositivo 10.
- 35 Lo anterior se proporciona para ilustrar, explicar y describir realizaciones de la presente invención. Otras modificaciones y adaptaciones de estas realizaciones serán evidentes para los expertos en la técnica y estas pueden llevarse a cabo sin salirse del alcance de la invención.

45

REIVINDICACIONES

- 1.** Un dispositivo de almacenamiento externo que comprende:
- (a) un sustrato (12);
 - (b) un controlador (16) eléctricamente acoplado al sustrato;
 - 5 (c) al menos una pila (18) de chips de memoria eléctricamente acoplada al sustrato;
 - (d) un conector (14) eléctricamente acoplado al sustrato;
 - (e) en el que el dispositivo de almacenamiento externo está configurado para soportar al menos dos normas de USB con interfaces que son mecánicamente diferentes;
 - 10 (f) en el que el conector (14) comprende muelles (52) y dedos de conexión (20) eléctricamente acoplados al sustrato (12);
- caracterizado porque:
- (g) el conector (14) comprende una tapa (32) que tiene una pluralidad de aberturas (44) ubicadas adyacentes y/o por detrás de los dedos de conexión (20);
 - 15 (h) cada muelle (52) tiene una proyección de acoplamiento (60) que se extiende a través de cada abertura (44) cuando los muelles (52) están en una posición no comprimida; y porque los dedos de conexión (20) están incrustados dentro de la tapa (32).
- 2.** Un dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 1, que comprende además una pluralidad de puntos de acoplamiento (28) montados sobre la superficie de conexión del sustrato configurada para acoplarse a la barra de contacto (22).
- 20 **3.** Una pila del dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 2, en donde la barra de contacto (22) está montada sobre una superficie (24) del componente del sustrato (12).
- 4.** Un dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 3, en el que la barra de contacto (22) está sustancialmente encerrada por una caja externa (66) que rodea el sustrato (12).
- 25 **5.** Un dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 3, en el que la barra de contacto (22) comprende además una tapa (32).
- 6.** Un dispositivo de almacenamiento externo según lo reivindicado en cualquiera de las reivindicaciones 1 a 5, en el que la al menos una pila de chips de memoria (18) está montada sobre una superficie (24) del componente o una superficie de conexión (26) del sustrato (12).
- 30 **7.** Un dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 6, que comprende además una pluralidad de pilas (18) de chips de memoria, en el que al menos una pluralidad de pilas de chips de memoria están montadas en una superficie de conexión (26) del sustrato (12), y al menos una de la pluralidad de pilas de chips de memoria está montada sobre una superficie (24) del componente del sustrato.
- 8.** Un dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 7, en el que cada una de la pluralidad de pilas (18) de chips de memoria comprende una pluralidad de chips (64).
- 35 **9.** Un dispositivo de almacenamiento externo según lo reivindicado en la reivindicación 8, en el que la pluralidad de chips (64) de al menos dos de la pluralidad de pilas (18) de chips de memoria están apilados en una disposición de superposición.
- 10.** Un dispositivo de almacenamiento externo según lo reivindicado en cualquiera de las reivindicaciones 1 a 9, en el que el dispositivo de almacenamiento externo (10) comprende superficies sustancialmente planas en todos los
- 40 lados.

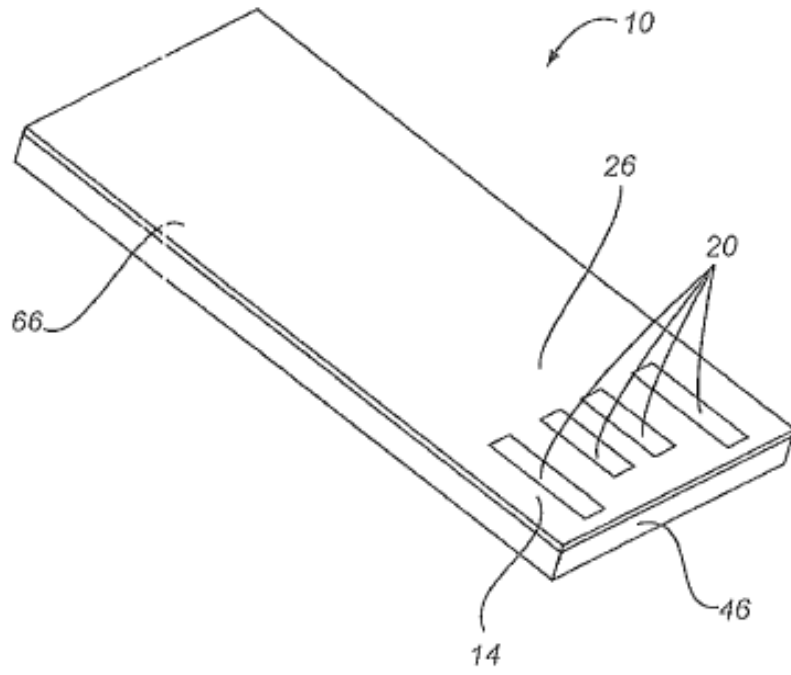


FIGURA 1

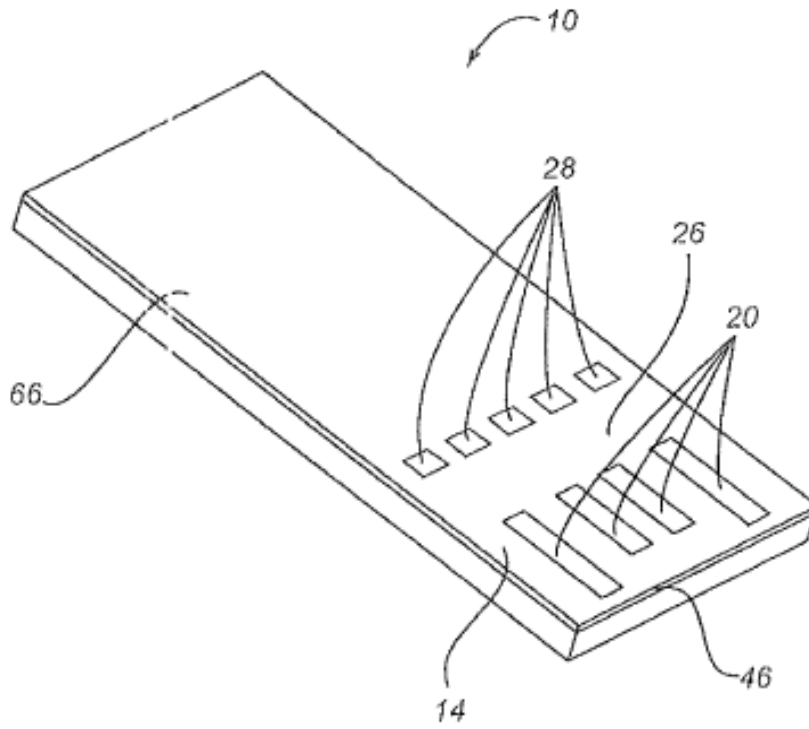


FIGURA 2

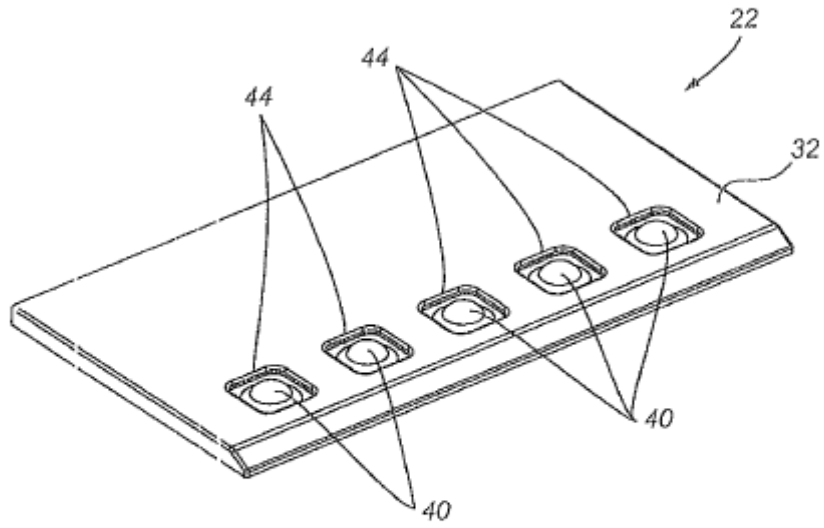


FIGURA 3

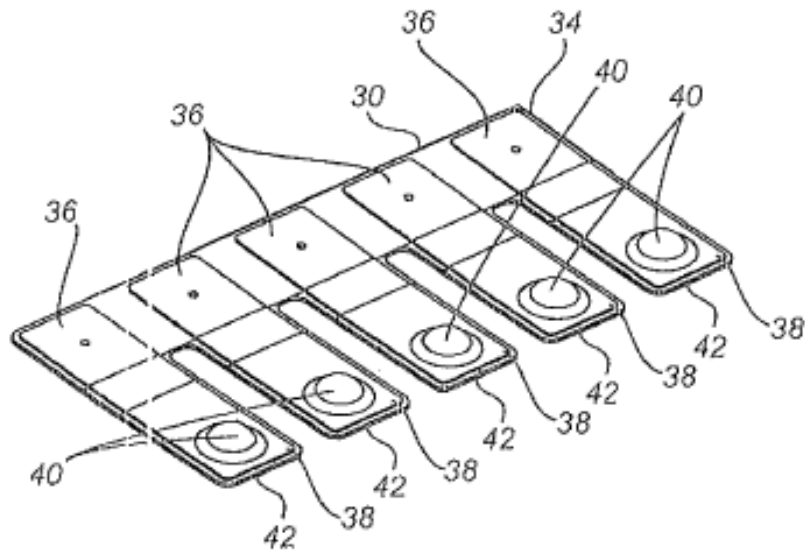


FIGURA 4

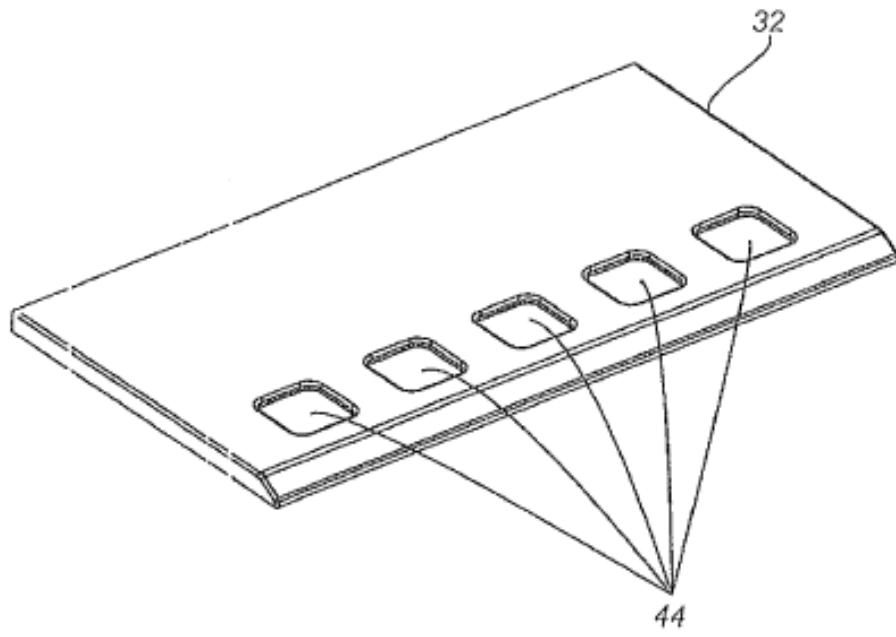


FIGURA 5

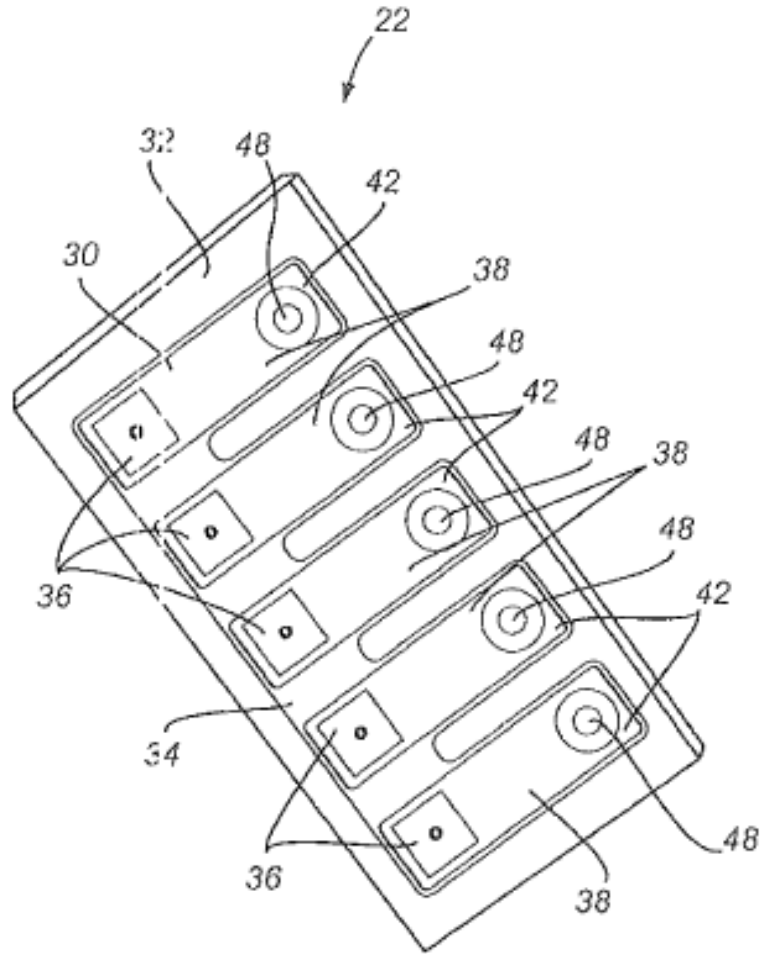


FIGURA 6

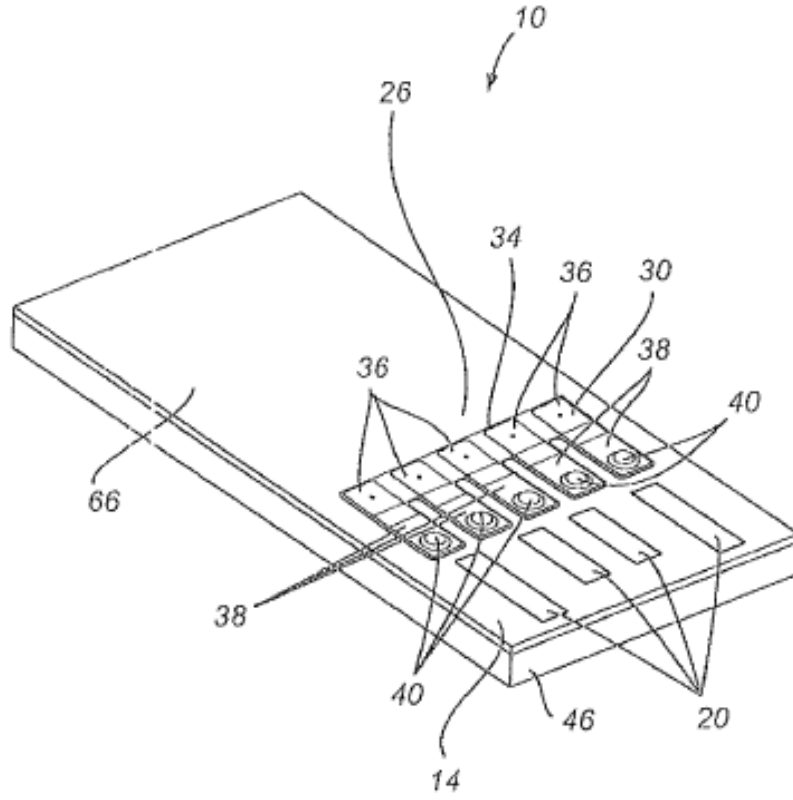


FIGURA 7

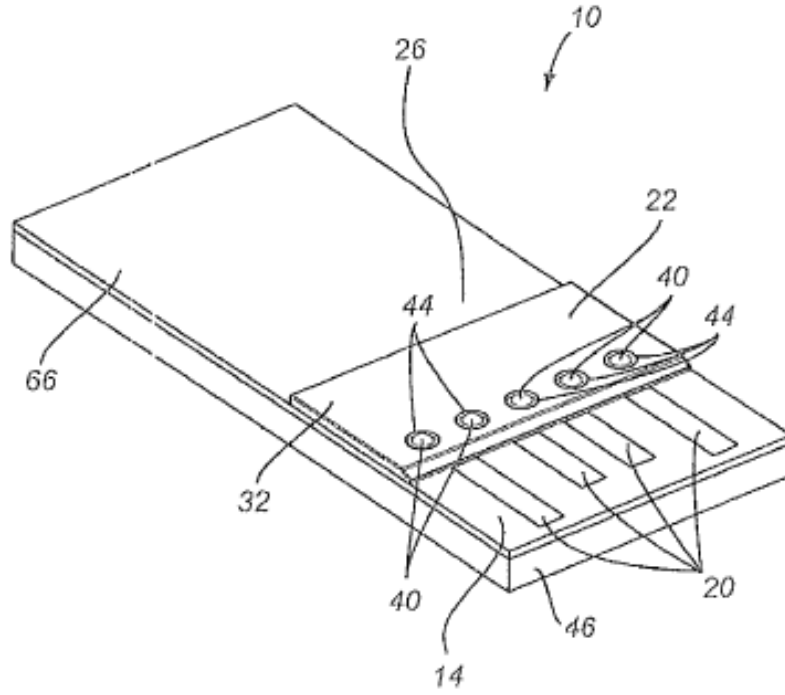


FIGURA 8

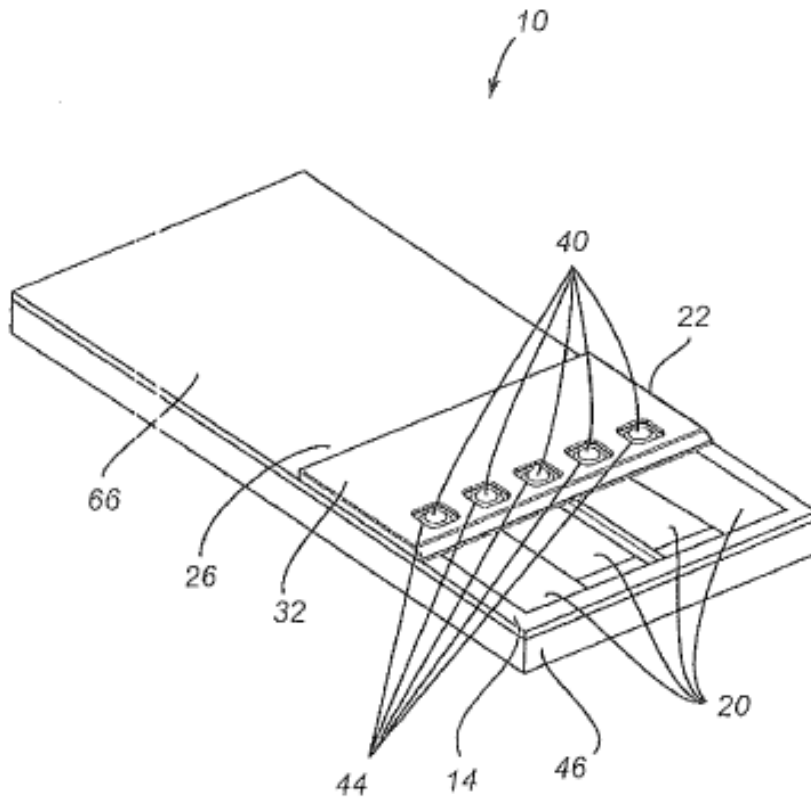


FIGURA 9

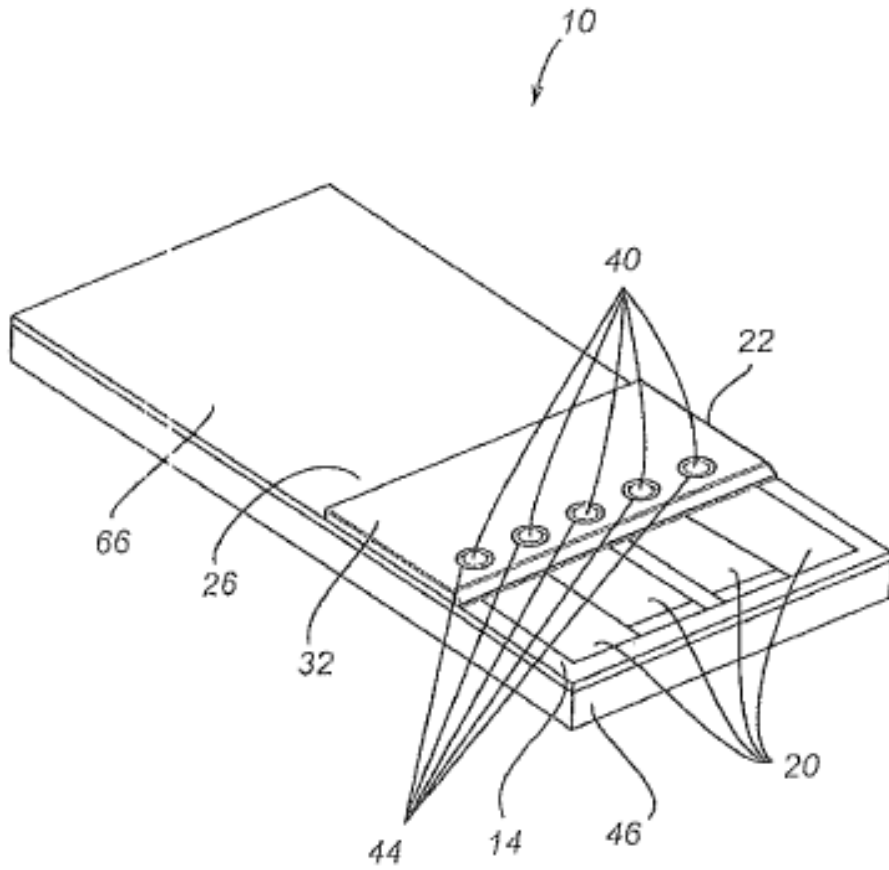


FIGURA 10

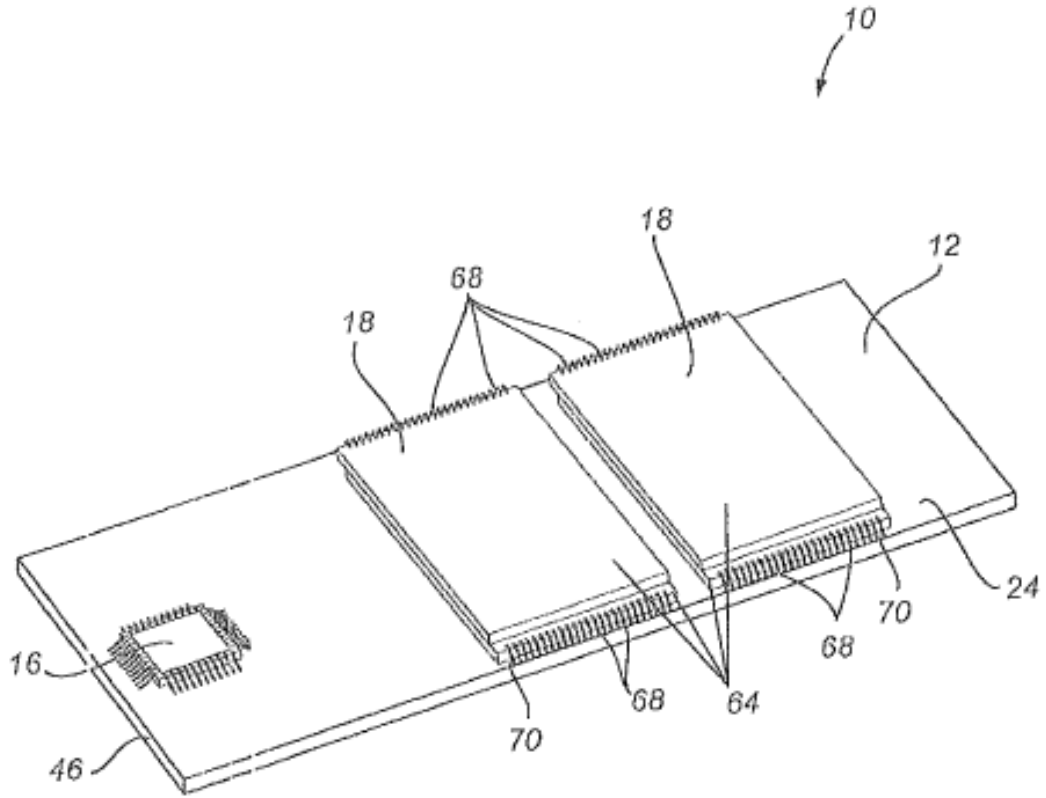


FIGURA 11

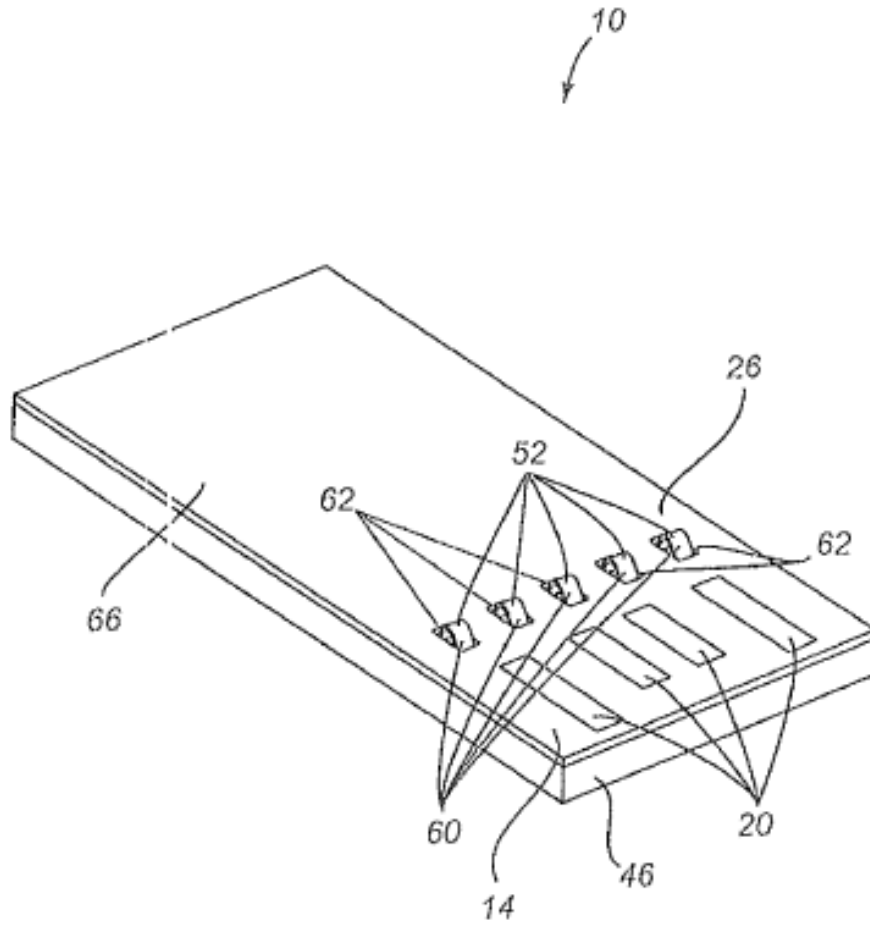


FIGURA 12

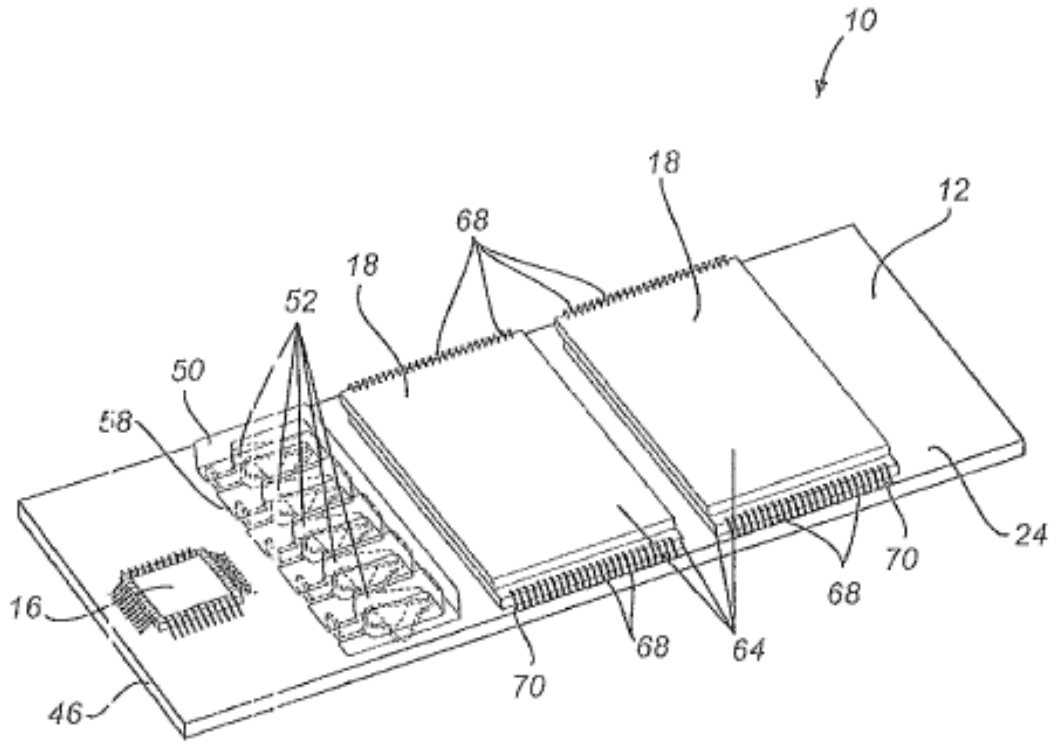


FIGURA 13

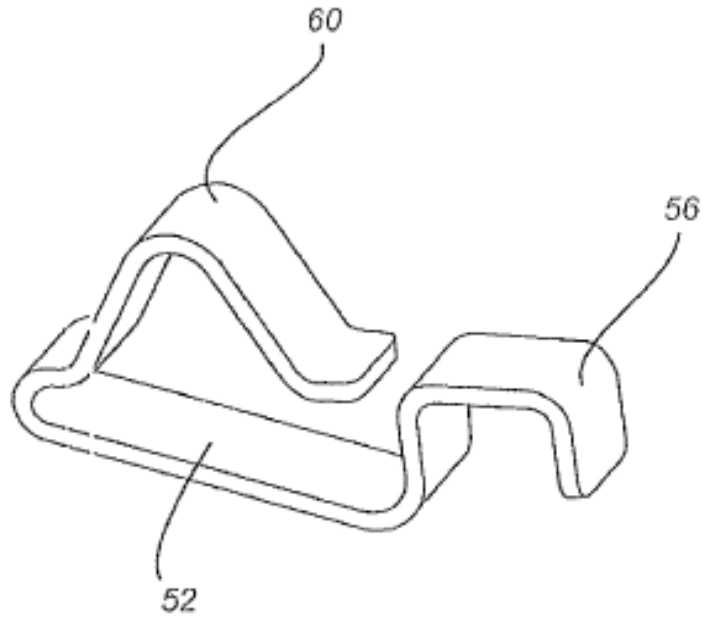


FIGURA 14

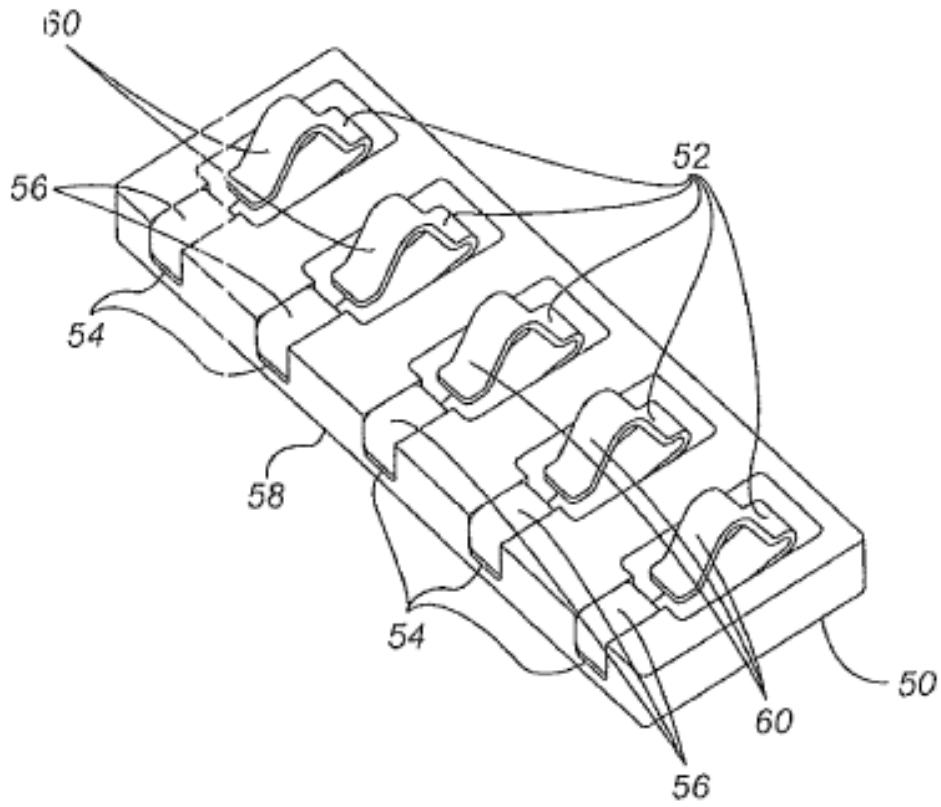


FIGURA 15

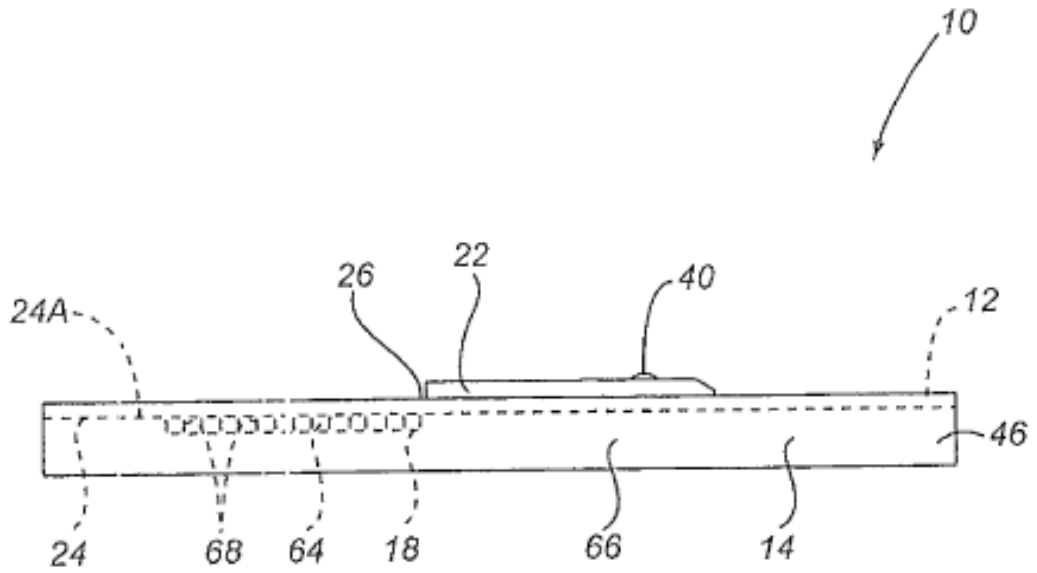


FIGURA 16

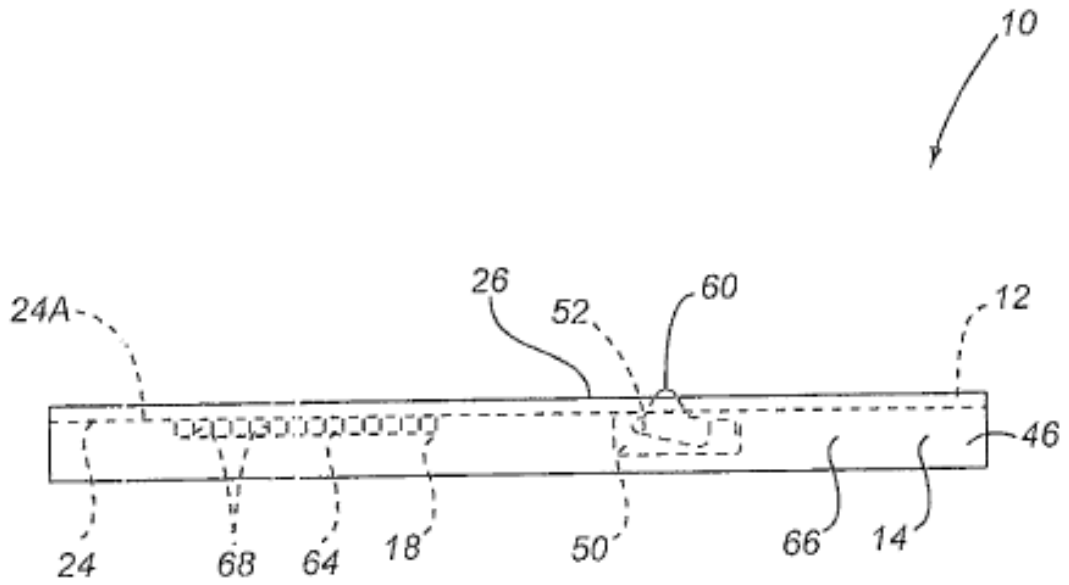


FIGURA 17

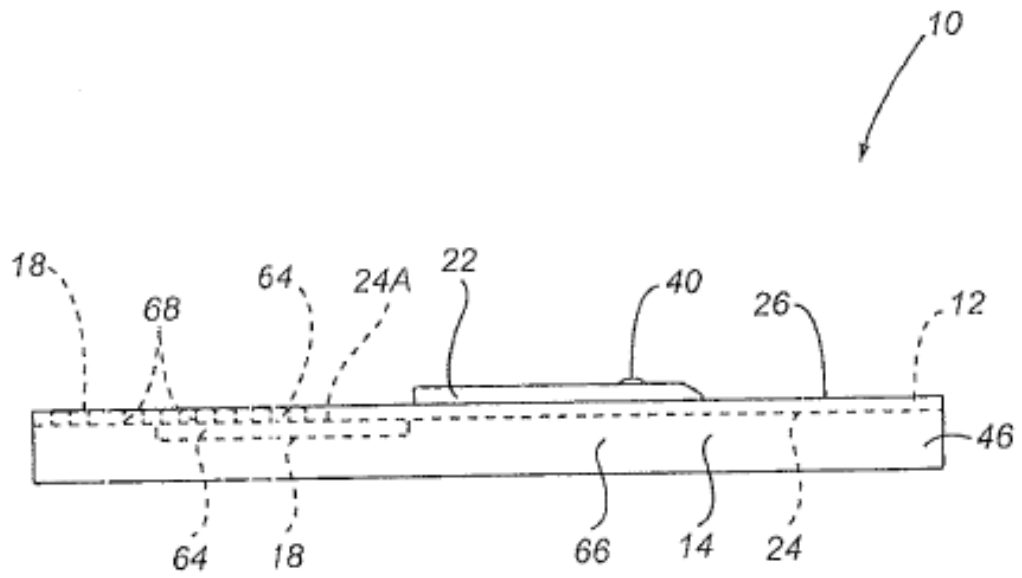


FIGURA 18

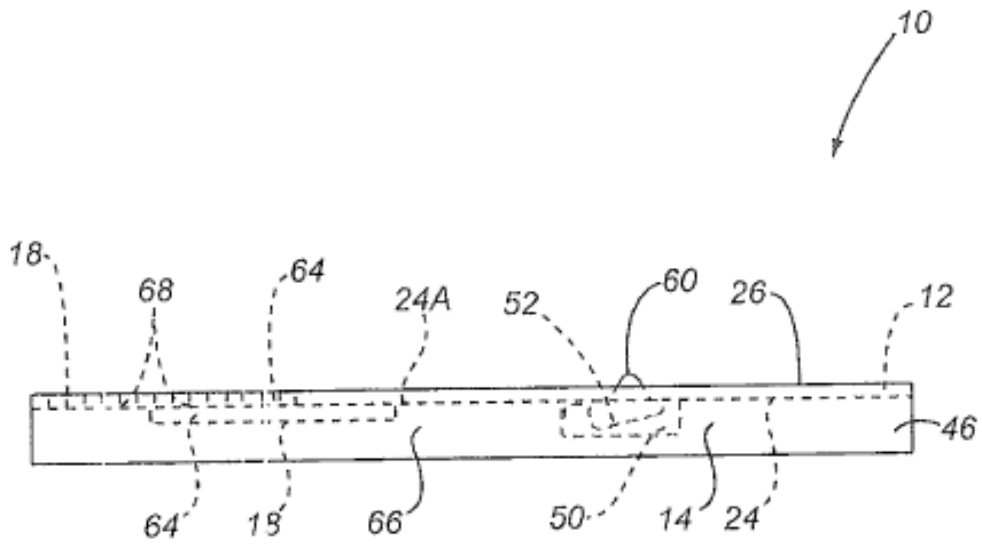


FIGURA 19

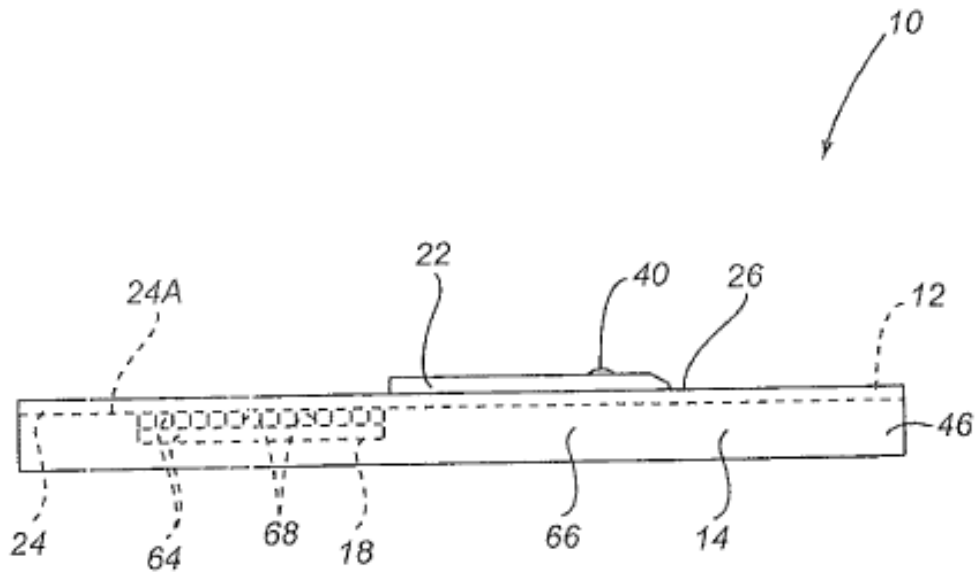


FIGURA 20

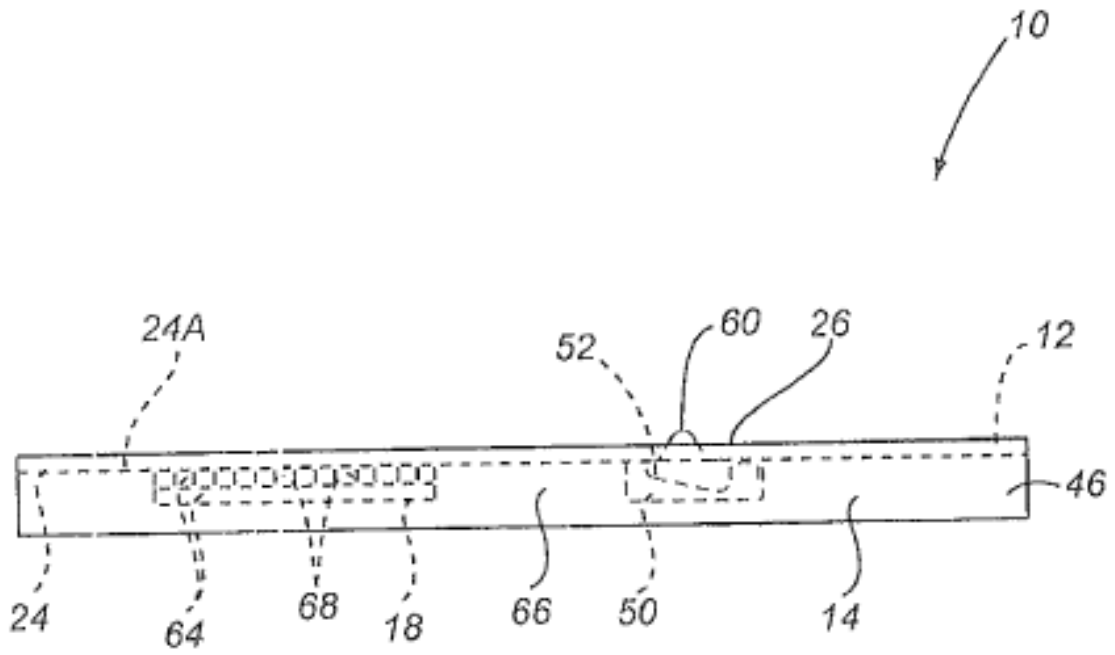


FIGURA 21

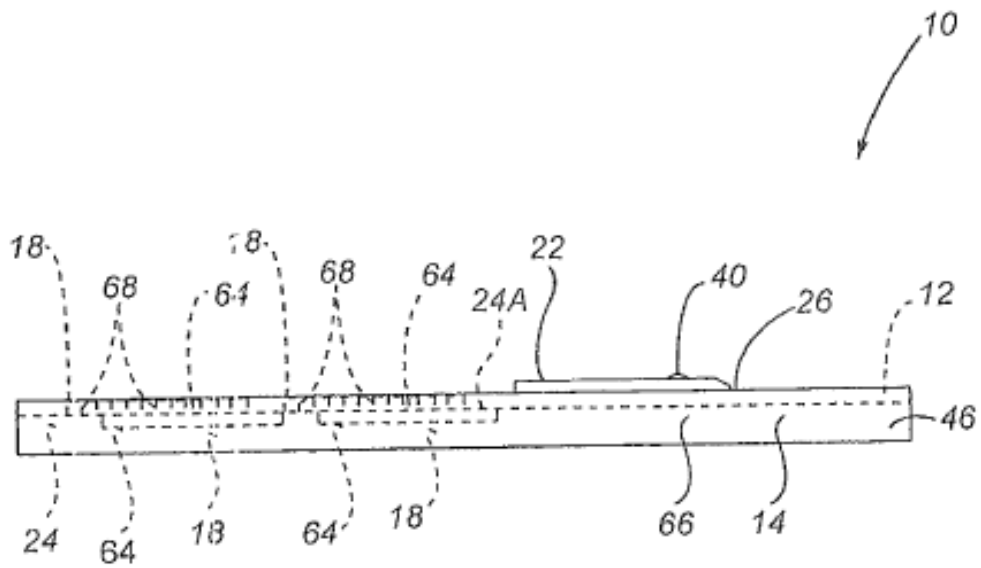


FIGURA 22

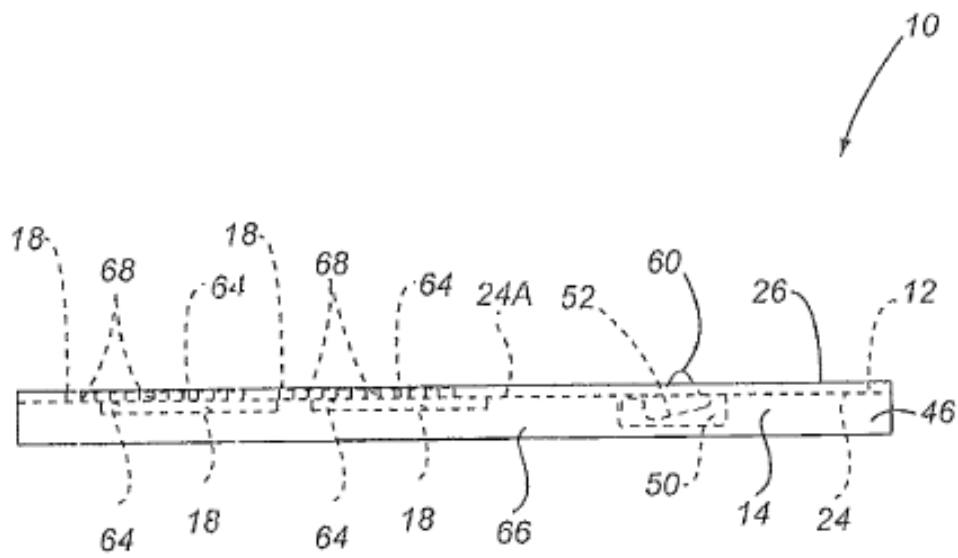


FIGURA 23

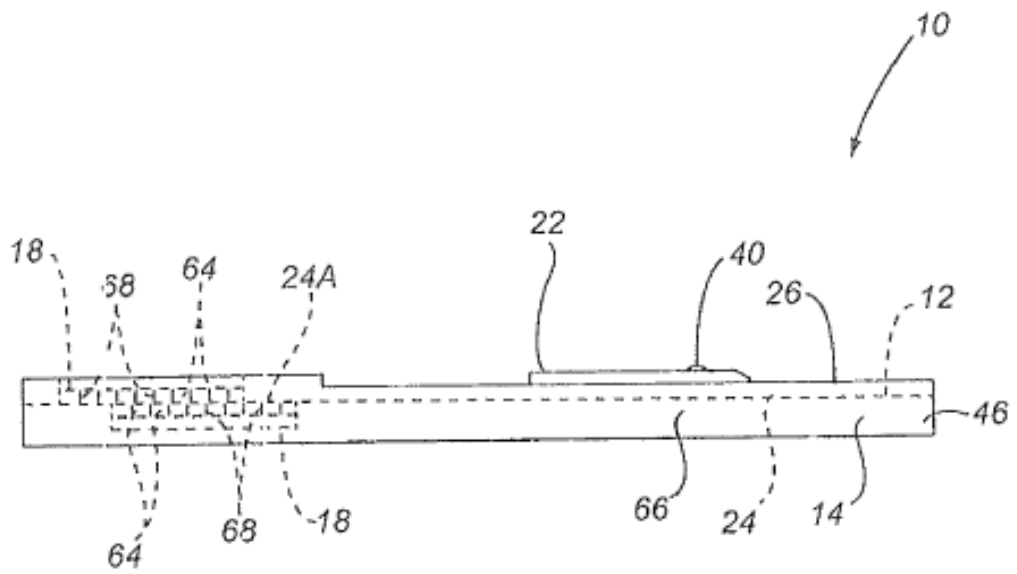


FIGURA 24

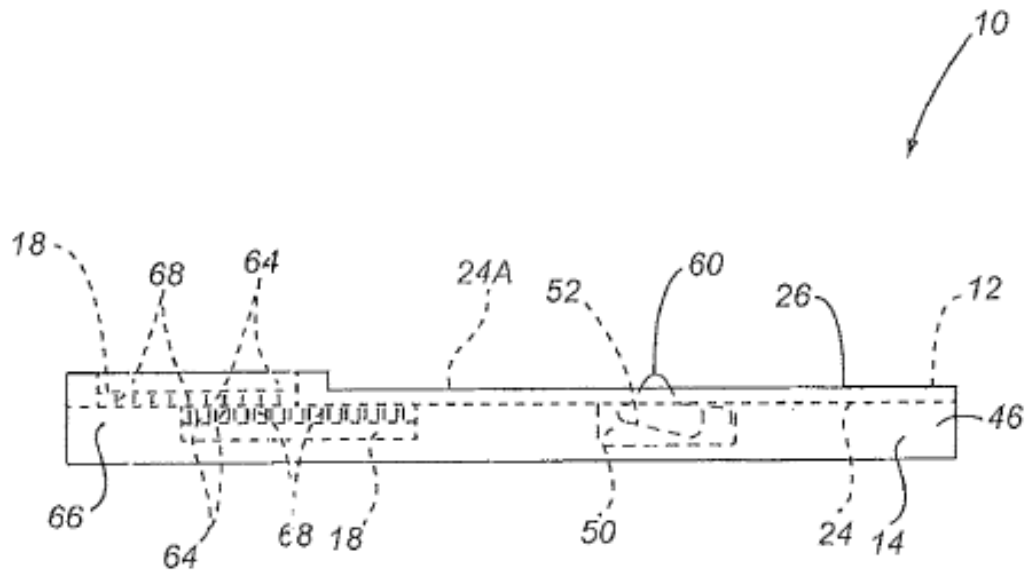


FIGURA 25

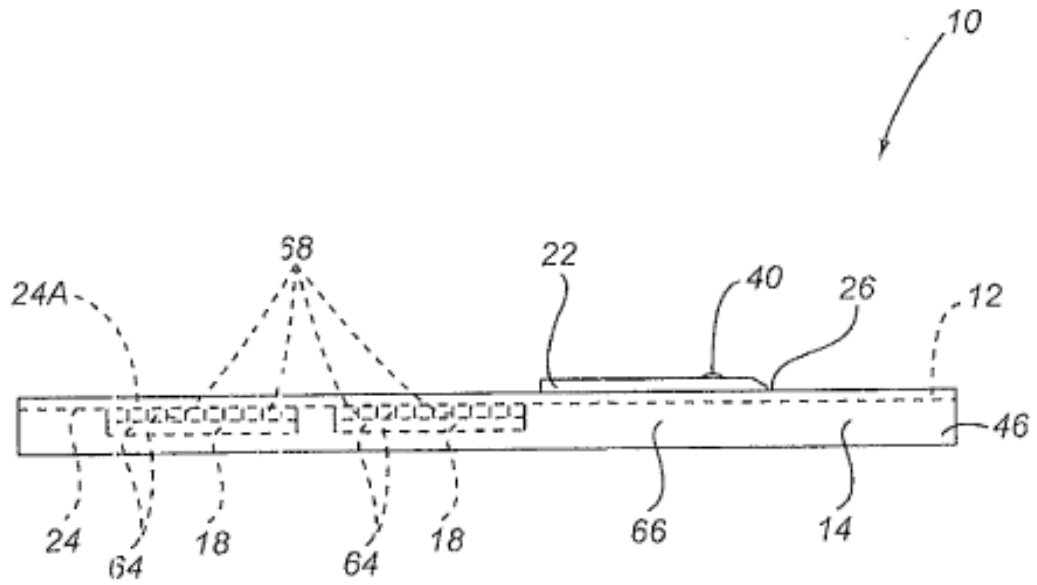


FIGURA 26

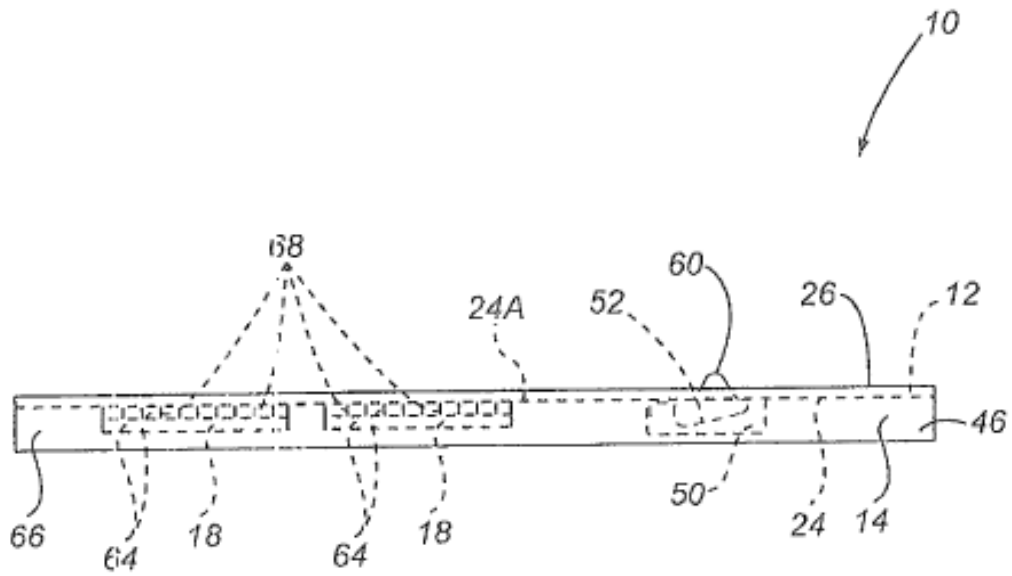


FIGURA 27

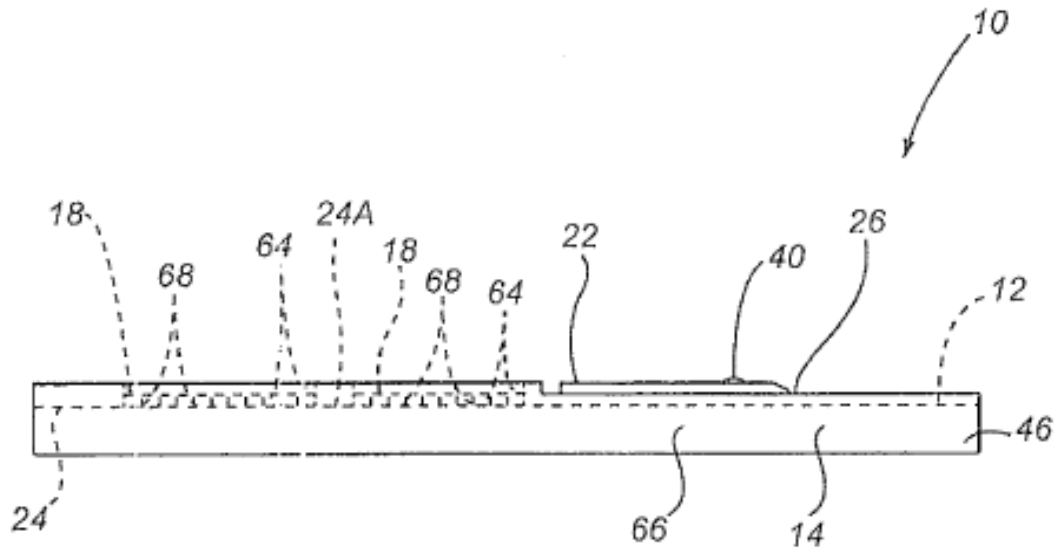


FIGURA 28

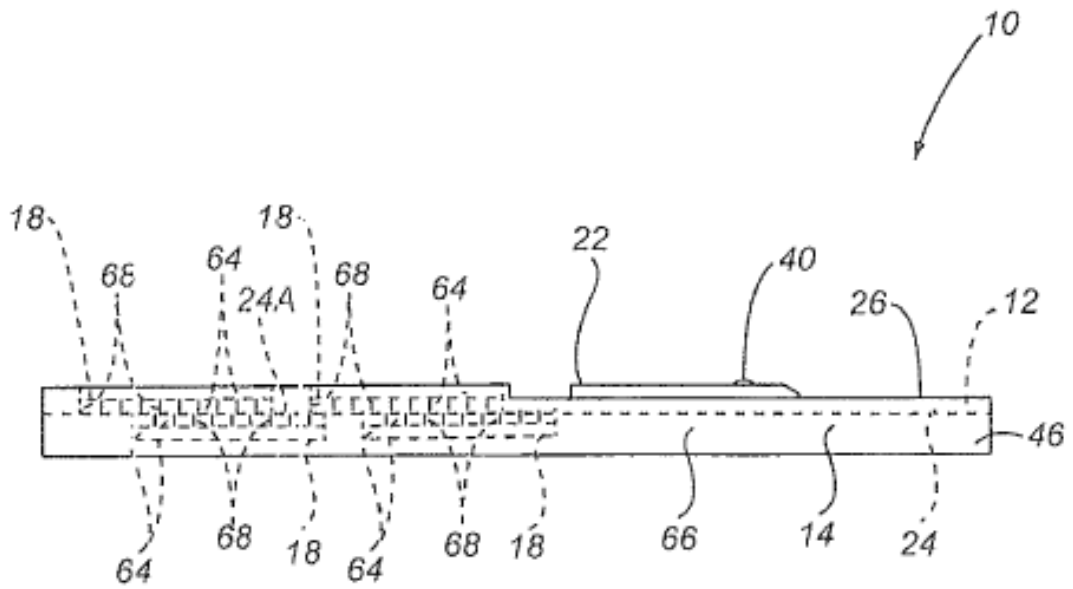


FIGURA 29

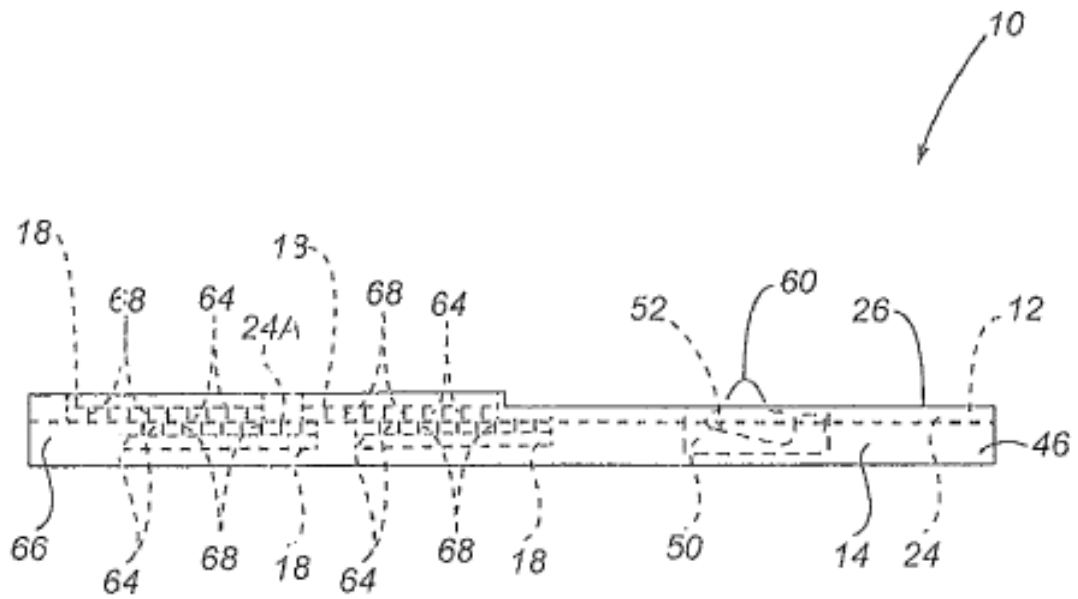


FIGURA 30

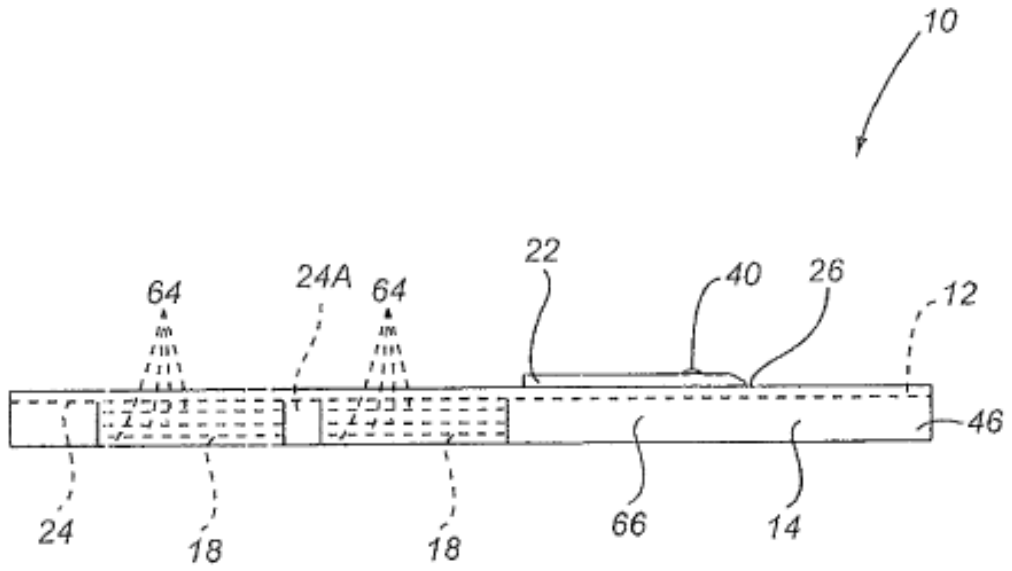


FIGURA 31

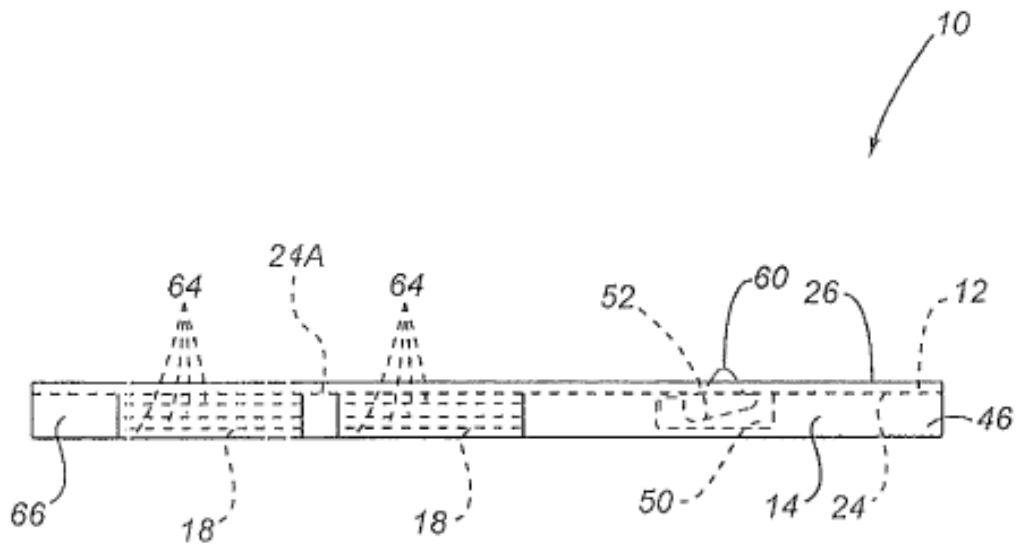


FIGURA 32

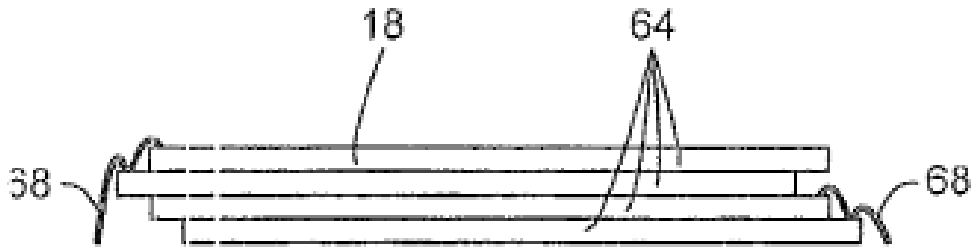


FIGURA 33

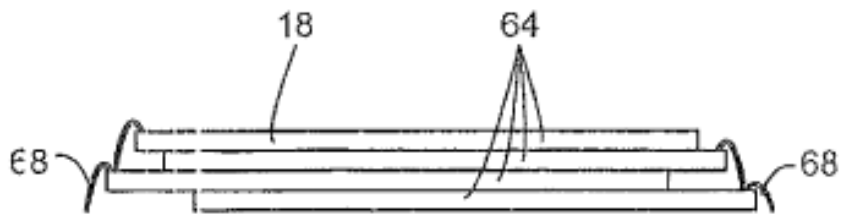


FIGURA 34

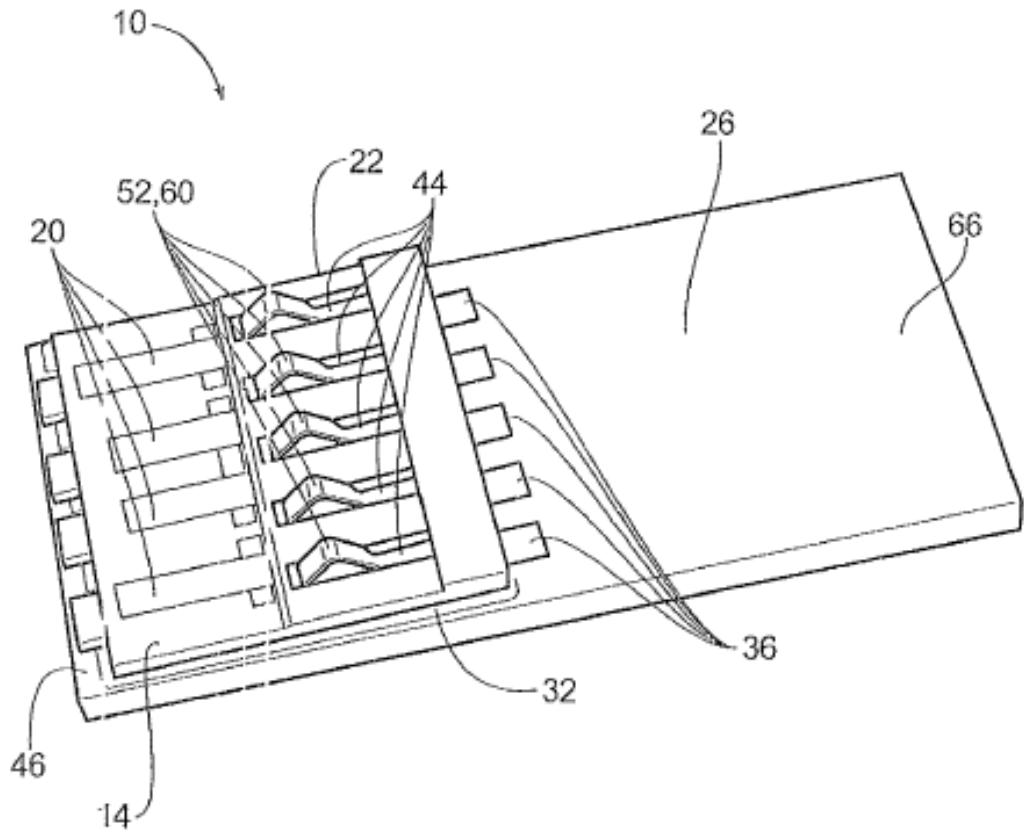


FIGURA 35