

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 685 325**

51 Int. Cl.:

H04B 1/00 (2006.01)

H04B 1/40 (2015.01)

H03F 3/45 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **16.08.2012 PCT/US2012/051237**

87 Fecha y número de publicación internacional: **21.02.2013 WO13025953**

96 Fecha de presentación y número de la solicitud europea: **16.08.2012 E 12759300 (2)**

97 Fecha y número de publicación de la concesión europea: **04.07.2018 EP 2745407**

54 Título: **Amplificadores de bajo ruido con salidas combinadas**

30 Prioridad:

16.08.2011 US 201161524250 P
06.02.2012 US 201213366992

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
08.10.2018

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)
5775 Morehouse Drive
San Diego, CA 92121, US

72 Inventor/es:

HADJICHRISTOS, ARISTOTELE y
SAHOTA, GURKANWAL SINGH

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 685 325 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Amplificadores de bajo ruido con salidas combinadas

5 ANTECEDENTES

I. Campo

10 [0001] La presente divulgación se refiere en general a electrónica, y más específicamente, a amplificadores de bajo ruido (LNA).

II. Antecedentes

15 [0002] Un dispositivo inalámbrico (por ejemplo, un teléfono celular o un teléfono inteligente) en un sistema de comunicación inalámbrico puede transmitir y recibir datos para comunicación bidireccional. El dispositivo inalámbrico puede incluir un transmisor para la transmisión de datos y un receptor para la recepción de datos. Para la transmisión de datos, el transmisor puede modular una señal portadora de radiofrecuencia (RF) con datos para obtener una señal de RF modulada, amplificar la señal de RF modulada para obtener una señal de RF de salida que tenga el nivel de potencia de salida adecuado y transmitir la señal de salida de RF a través de una antena a una estación base. Para la recepción de datos, el receptor puede obtener una señal de RF recibida a través de la antena y puede amplificar y procesar la señal de RF recibida para recuperar los datos enviados por la estación base.

20 [0003] Un dispositivo inalámbrico puede incluir múltiples receptores para soportar diferentes bandas de frecuencia, diferentes tecnologías de radio, diversidad de recepción, etc. Es deseable implementar los receptores para lograr un buen rendimiento mientras se reducen los circuitos y el coste.

25 [0004] Se llama la atención sobre el documento US 2005/118977 A1 que describe un sistema de radio que incluye un circuito integrado (IC) de radiofrecuencia (RF) y un IC de procesamiento de señal digital de banda base (DSP). Una interfaz digital en serie acopla los datos entre el IC de RF y el IC de DSP para proporcionar una alta velocidad de datos y un bajo nivel de ruido. En un ejemplo, el IC de RF tiene un modulador sigma delta de un solo bit para convertir una señal analógica en un flujo de bits digital en serie, y un controlador de salida diferencial para conducir el flujo de bits digital en serie como una señal de datos diferenciales. En un ejemplo, el IC de DSP tiene un receptor de entrada diferencial para recibir la señal de datos diferenciales y generar el flujo de bits digital en serie en el mismo, un decimador para reducir la velocidad de datos del flujo de bits digital en serie y convertirlo en muestras de datos digitales paralelas, y un demodulador para demodular digitalmente las muestras de datos digitales en paralelo en palabras de datos para el procesamiento de señales digitales.

30 [0005] Se llama la atención sobre el documento WO 20081/45604 A1 que describe una arquitectura de LNA configurable para un extremo frontal de receptor de RF de múltiples bandas que comprende un banco de LNA, cada uno optimizado para una banda de frecuencia diferente, en el que cada LNA tiene una topología configurable. Cada LNA comprende una pluralidad de etapas de amplificación, incluyendo cada etapa un transistor de RF que tiene un ancho diferente. Los anchos de transistor en etapas de amplificador adyacentes pueden ponderarse de manera binaria, o pueden dimensionarse para lograr una etapa de ganancia constante. Al activar y desactivar selectivamente los transistores de RF, el ancho efectivo del transistor del LNA se puede controlar con una granularidad fina. Un DAC genera una tensión de polarización con una pequeña etapa de cuantificación, proporcionando además una granularidad fina de control de ganancia. Los LNA están protegidos por circuitos de protección contra sobretensiones que protegen los transistores de una tensión de alimentación superior a su tensión de ruptura. Un inductor de degeneración de fuente presenta una resistencia real en las entradas de los LNA, sin introducir ruido térmico.

35 [0006] También se llama la atención al documento WO 20101/41908 A1, que describe un dispositivo con múltiples amplificadores de bajo ruido multimodo (LNA), cada uno con modos de operación comunes y bandas de frecuencia operativas separadas, acoplados a inductores degenerativos compartidos para modos operativos comunes. Los inductores de carga común están acoplados a las salidas de LNA multimodo para reducir la cantidad de inductores de carga requeridos. Los LNA multimodo tienen etapas de ganancia de transistor paralelas y forman parte de un circuito integrado (IC) para su uso en un receptor de comunicación inalámbrica. Cada LNA multimodo tiene la capacidad de conmutar entre al menos una etapa de ganancia de transistor de linealidad superior y al menos una etapa de ganancia de transistor de linealidad inferior para diferentes modos de operación. Múltiples etapas de ganancia de transistor de linealidad inferior para diferentes LNA multimodo pueden fusionarse en una única etapa de ganancia de transistor de linealidad inferior compartida entre múltiples LNA multimodo a través de múltiples conmutadores de RF entre un conjunto de entradas de RF comunes y entradas comunes y redes de adaptación de entrada comunes.

[0007] De acuerdo con la presente invención, se proporciona un procedimiento y un aparato, como se expone en las reivindicaciones independientes, respectivamente. Los modos de realización preferidos de la invención se describen en las reivindicaciones dependientes.

5 BREVE DESCRIPCIÓN DE LOS DIBUJOS

[0008]

10 La figura 1 muestra un dispositivo inalámbrico capaz de comunicarse con diferentes sistemas de comunicación inalámbrica.

La figura 2 muestra un diagrama de bloques de un dispositivo inalámbrico.

15 La figura 3 muestra una porción de recepción de un dispositivo inalámbrico.

La figura 4 muestra una porción de recepción que incluye LNA con salidas combinadas.

Las figuras 5 y 6 muestran dos diseños ejemplares de LNA de un solo extremo con salidas combinadas.

20 La figura 8 muestra un diseño ejemplar de LNA diferenciales con salidas combinadas.

La figura 9 muestra un transceptor que incluye LNA con salidas combinadas.

25 La figura 10 muestra un proceso para amplificar una señal de RF de entrada.

DESCRIPCIÓN DETALLADA

30 **[0009]** La descripción detallada que se expone a continuación pretende ser una descripción de diseños a modo de ejemplo de la presente divulgación y no pretende representar los únicos diseños en los que se puede poner en práctica la presente divulgación. El término "a modo de ejemplo" se usa en el presente documento en el sentido de "que sirve de ejemplo, caso o ilustración". No ha de interpretarse necesariamente cualquier diseño descrito en el presente documento como "a modo de ejemplo" como preferente o ventajoso con respecto a otros diseños. La descripción detallada incluye detalles específicos para proporcionar una comprensión completa de los diseños a modo de ejemplo de la presente divulgación. Resultará evidente para los expertos en la técnica que los diseños a modo de ejemplo descritos en este documento pueden practicarse sin estos detalles específicos. En algunos casos, se muestran estructuras y dispositivos bien conocidos en forma de diagrama de bloques a fin de evitar complicar la descripción de la novedad de los diseños a modo de ejemplo presentados en el presente documento.

40 **[0010]** En este documento se describe un dispositivo inalámbrico que comprende múltiples LNA con salidas combinadas. La combinación de las salidas de LNA puede reducir las interconexiones, los puertos de entrada/salida (E/S), los circuitos, el área del circuito, el coste, etc., como se describe a continuación.

45 **[0011]** La **figura 1** muestra un dispositivo inalámbrico 110 capaz de comunicarse con diferentes sistemas de comunicación inalámbricos 120 y 122. Los sistemas inalámbricos 120 y 122 pueden ser un sistema de acceso múltiple por división de código (CDMA), un sistema global de comunicaciones móviles (GSM), un sistema de evolución a largo plazo (LTE), un sistema inalámbrico de red de área local (WLAN) o algún otro sistema inalámbrico. Un sistema CDMA puede implementar CDMA de banda amplia (WCDMA), cdma2000 o alguna otra versión de CDMA. Por simplicidad, la figura 1 muestra el sistema inalámbrico 120 que incluye una estación base 130 y un controlador del sistema 140, e incluyendo el sistema inalámbrico 122 una estación base 132 y un controlador del sistema 142. En general, cada sistema inalámbrico puede incluir cualquier número de estaciones base y cualquier conjunto de entidades de red.

55 **[0012]** El dispositivo inalámbrico 110 también puede denominarse un equipo de usuario (UE), una estación móvil, un terminal, un terminal de acceso, una unidad de abonado, una estación, etc. El dispositivo inalámbrico 110 puede ser un teléfono móvil, un teléfono inteligente, una tableta, un módem inalámbrico, un asistente digital personal (PDA), un dispositivo portátil, un ordenador portátil, un smartbook, un netbook, un teléfono inalámbrico, una estación de bucle local inalámbrico (WLL), un dispositivo Bluetooth, etc. El dispositivo 110 puede ser capaz de comunicarse con el sistema inalámbrico 120 y/o 122. El dispositivo inalámbrico 110 también puede ser capaz de recibir señales de estaciones de radiodifusión (por ejemplo, una estación de radiodifusión 134). El dispositivo inalámbrico 110 también puede ser capaz de recibir señales de satélites (por ejemplo, un satélite 150) en uno o más sistemas globales de navegación por satélite (GNSS). El dispositivo inalámbrico 110 puede soportar una o más tecnologías de radio para comunicación inalámbrica, tal como LTE, cdma2000, WCDMA, GSM, 802.11, etc.

65 **[0013]** La **figura 2** muestra un diagrama de bloques de un diseño a modo de ejemplo del dispositivo inalámbrico 110 en la figura 1. En este diseño a modo de ejemplo, el dispositivo inalámbrico 110 incluye un

transceptor 220 acoplado a una antena principal 210, receptores 230 acoplados a una antena secundaria 212, y un procesador/controlador de datos 280. El transceptor 220 incluye múltiples (K) receptores 250aa a 250ak y múltiples (K) transmisores 270a a 270k para soportar múltiples bandas de frecuencia, múltiples tecnologías de radio, agregación de portadores, etc. Los receptores 230 incluyen múltiples (M) receptores 250ba a 250bm para soportar bandas de múltiples frecuencias, múltiples tecnologías de radio, recepción de diversidad, transmisión de múltiples entradas de salida múltiple (MIMO), agregación de operadores, etc.

[0014] En el diseño ejemplar mostrado en la figura 2, cada receptor 250 incluye circuitos de entrada 252, un LNA 260 y circuitos de recepción 262. Para la recepción de datos, la antena 210 recibe señales de estaciones base y/u otras estaciones transmisoras y proporciona una señal RF recibida, que se enruta a través de un multiplexor de conmutación 240 y se proporciona a un receptor seleccionado. La siguiente descripción supone que el receptor 250aa es el receptor seleccionado. Dentro del receptor 250aa, la señal de RF recibida se pasa a través de los circuitos de entrada 252aa y se proporciona a un LNA 260aa. Los circuitos de entrada 252aa pueden incluir un filtro de recepción, un circuito de adaptación de impedancia, un duplexor, etc. El LNA 260aa amplifica la señal de RF recibida desde circuitos de entrada 252aa y proporciona una señal de RF amplificada. Los circuitos de recepción 262aa amplifican, filtran y reducen la señal de RF amplificada desde RF a banda base y proporcionan una señal de entrada analógica al procesador de datos 280. Los circuitos de recepción 252aa pueden incluir amplificadores, filtros, mezcladores, circuitos de adaptación de impedancia, un oscilador, un generador de oscilador local (LO), un bucle de enganche de fase (PLL), etc. Cada receptor 250 restante en el transceptor 220 y cada receptor 250 en los receptores 230 puede operar de manera similar que el receptor 250aa en el transceptor 220.

[0015] En el diseño ejemplar mostrado en la figura 2, cada transmisor 270 incluye circuitos de transmisión 272, un amplificador de potencia (PA) 274 y circuitos de salida 276. Para la transmisión de datos, el procesador de datos 280 procesa (por ejemplo, codifica y modula) los datos a transmitir y proporciona una señal de salida analógica a un transmisor seleccionado. La siguiente descripción asume que el transmisor 270a es el transmisor seleccionado. Dentro del transmisor 270a, los circuitos de transmisión 272a amplifican, filtran y convierten de forma ascendente la señal de salida analógica de la banda base a RF y proporcionan una señal de RF modulada. Los circuitos de transmisión 272a pueden incluir amplificadores, filtros, mezcladores, circuitos de adaptación de impedancia, un oscilador, un generador de LO, un PLL, etc. Un PA 274a recibe y amplifica la señal de RF modulada y proporciona una señal amplificada que tiene el nivel de potencia de salida adecuado. La señal amplificada se pasa a través de los circuitos de salida 276a, se enruta a través del conmutador de conmutación 240 y se transmite a través de la antena 210. Los circuitos de salida 276a pueden incluir un filtro de transmisión, un circuito de adaptación de impedancia, un acoplador direccional, un duplexor, etc.

[0016] La figura 2 muestra un diseño ejemplar de receptores 250 y transmisores 270. Un receptor y un transmisor también pueden incluir otros circuitos no mostrados en la figura 2, tales como filtros, circuitos de adaptación de impedancia, etc. Todo o parte del transceptor 220 y los receptores 230 pueden implementarse en uno o más circuitos integrados analógicos (IC), circuitos integrados de RF (RFIC), circuitos integrados de señal mixta, etc. Por ejemplo, los LNA 260, los circuitos de recepción 262, y los circuitos de transmisión 272 pueden implementarse en un módulo, que puede ser un RFIC, etc. Los multiplexores de conmutación 240 y 242, los circuitos de entrada 252, los circuitos de salida 276 y los PA 274 pueden implementarse en otro módulo, que puede ser un módulo híbrido, etc. Los circuitos en los receptores 250 y los transmisores 270 también pueden implementarse de otras maneras.

[0017] El procesador/controlador de datos 280 puede realizar diversas funciones para el dispositivo inalámbrico 110. Por ejemplo, el procesador de datos 280 puede realizar el procesamiento de los datos que se reciben a través de los receptores 250 y transmitidos a través de los transmisores 270. El controlador 280 puede controlar la operación del multiplexor de conmutación 240 y/o 242, los circuitos de entrada 252, los LNA 260, los circuitos de recepción 262, los circuitos de transmisión 272, los PA 274, los circuitos de salida 276, o una combinación de los mismos. Una memoria 282 puede almacenar códigos de programa y datos para el procesador de datos/controlador 280. El procesador de datos/controlador 280 se puede implementar en uno o más circuitos integrados específicos de la aplicación (ASIC) y/u otros IC.

[0018] Puede ser deseable implementar los circuitos para receptores en un dispositivo inalámbrico en múltiples módulos. Un módulo es una unidad que puede incluir cualquier circuito y además incluye puertos de E/S a través de los cuales las señales pueden ser transmitidas y recibidas por los circuitos en el módulo. Por ejemplo, un módulo puede ser un chip/matriz de IC (por ejemplo, un RFIC), un paquete de IC, un módulo híbrido, una tarjeta de circuito, etc. Un módulo puede comprender un único componente, tal como un chip/matriz de IC. Un módulo también puede comprender un conjunto de componentes. Por ejemplo, un módulo híbrido puede incluir una placa de circuito, una carcasa o un recinto, y uno o más puertos de E/S (por ejemplo, conectores de RF). La placa de circuito puede comprender un sustrato de alúmina o algún otro sustrato y puede incluir dispositivos pasivos y/o activos, tales como inductores, resistencias, transistores discretos, matrices CI, etc. Como otro ejemplo, un módulo puede incluir una o más matrices de IC montadas en un sustrato pasivo, que puede estar compuesto de material orgánico o no orgánico. El sustrato pasivo puede incluir trazas de interconexión, componentes/elementos de circuitos pasivos impresos (por ejemplo, inductores) y componentes de circuitos

- discretos (por ejemplo, condensadores, inductores, resistencias, etc.). Un módulo híbrido puede incluir circuitos de una o más tecnologías, tales como transistores de efecto de campo discreto (FET) y/o matrices de CI unidas a una placa de circuito que contiene trazas de interconexión. Un módulo delantero es un módulo que incluye circuitos (por ejemplo, multiplexor de conmutación, filtro, duplexor, amplificadores, circuitos de adaptación de impedancia, etc.) ubicados cerca de una antena para transmisores y/o receptores. Un módulo puede comprender diferentes componentes de circuito, pero puede tratarse como un componente único. Un módulo puede implementarse en un paquete cerrado o abierto. Algunos ejemplos de módulos incluyen un módulo delantero, un módulo amplificador de potencia (PAM) y un módulo de sistema en paquete (SiP). Un módulo delantero puede ser un módulo híbrido, un chip de IC, un paquete de IC, etc. Se pueden implementar diferentes módulos de diferentes maneras y pueden ser más adecuados y económicos para diferentes circuitos. Por ejemplo, un módulo híbrido puede ser más adecuado para filtros, circuitos de adaptación de impedancia, interruptores de sistemas microelectromecánicos (MEMS), etc. Un chip de IC puede ser más adecuado para circuitos de semiconductores, tal como amplificadores, interruptores de semiconductores, etc.
- 15 **[0019]** Un módulo puede estar asociado con varias características. Por ejemplo, un módulo puede estar asociado con su propia fuente de alimentación y las conexiones a tierra del circuito. Un módulo también se puede tratar como una sola unidad durante el diseño y la fabricación del circuito.
- 20 **[0020]** La **figura 3** muestra un diseño a modo de ejemplo de una porción de recepción 300 de un dispositivo inalámbrico. En el diseño a modo de ejemplo mostrado en la figura 3, la porción de recepción 300 incluye (i) un módulo delantero 320 acoplado a una antena 310 y (ii) un RFIC 330 acoplado al módulo delantero 320. La porción de recepción 300 también incluye múltiples (N) receptores 350a a 350n implementados en el módulo delantero 320 y RFIC 330. Los receptores 350a a 350n pueden cubrir N bandas de frecuencia diferentes, como se muestra en la figura 3. Los receptores 350 también pueden cubrir diferentes tecnologías de radio, diferentes funciones (por ejemplo, agregación de operadores), etc.
- 25 **[0021]** En el diseño ejemplar mostrado en la figura 3, cada receptor 350 incluye un filtro de recepción 352, un circuito de adaptación de impedancia 354, un LNA 360 y circuitos de recepción 362. El filtro de recepción 352 y el circuito de adaptación de impedancia 354 residen en el módulo delantero 320, y el LNA 360 y los circuitos receptores 362 residen en el RFIC 330. El filtro de recepción 352 y el circuito de adaptación de impedancia 354 pueden ser parte de los circuitos de entrada 252 en la figura 2. El filtro de recepción 352 filtra una señal de RF recibida para pasar componentes de señal en una banda de frecuencia de recepción de interés y para atenuar componentes de señal en una banda de frecuencia de transmisión. El circuito de adaptación de impedancia 354 realiza la adaptación de impedancia entre una impedancia de salida del filtro de recepción 352 y una impedancia de entrada del LNA 360. El LNA 360 amplifica la señal de RF recibida y proporciona una señal de RF amplificada. Los circuitos de recepción 362 amplifican, filtran y reducen la señal RF amplificada desde RF a banda base y proporcionan una señal de entrada analógica a un procesador de datos (no mostrado en la figura 3).
- 30 **[0022]** Como se muestra en la figura 3, se pueden usar múltiples filtros de recepción 352, múltiples circuitos de adaptación de impedancia 354, múltiples LNA 360 y múltiples circuitos de recepción 362 para soportar múltiples bandas de frecuencia. Los filtros de recepción 352 y los circuitos de adaptación de impedancia 354 pueden implementarse en el módulo delantero 320, que puede ser un módulo híbrido. Los LNA 360 y los circuitos de recepción 362 pueden implementarse en RFIC 330. Cada receptor 350 para una banda de frecuencia puede incluir entonces un filtro de recepción 352 y un circuito de adaptación de impedancia 354 en el módulo delantero 320 y un LNA 360 y circuitos de recepción 362 en el RFIC 330.
- 35 **[0023]** Los N LNA 360a a 360n en RFIC 330 pueden estar conectados a los N circuitos de adaptación de impedancia 354a a 354n en el módulo delantero 320 mediante N interconexiones 370a a 370n, una interconexión 370 para cada LNA 360. Cada interconexión 370 está entre un puerto E/S 372 en el módulo delantero 320 y un puerto E/S 374 en el RFIC 330. Los N puertos E/S 372a a 372n en el módulo delantero 320 y los N puertos E/S 374a a 374n en el RFIC 330 se pueden usar para las N interconexiones 370a a 370n entre el módulo delantero 320 y el RFIC 330. Puede haber muchas interconexiones 370 entre el módulo delantero 320 y el RFIC 330 si un dispositivo inalámbrico admite varias bandas de frecuencia y/o varias tecnologías de radio. También puede haber muchos puertos de E/S 372 en el módulo delantero 320 y también muchos puertos de E/S 374 en el RFIC 330 para soportar las muchas interconexiones entre estos dos módulos.
- 40 **[0024]** En un aspecto, los LNA con salidas combinadas se pueden usar para reducir el número de interconexiones entre los módulos que implementan receptores en un dispositivo inalámbrico. Los LNA pueden implementarse en un módulo delantero y pueden acoplarse directamente para recibir filtros. Los circuitos de recepción pueden implementarse en un RFIC. Las salidas de los LNA pueden combinarse. Una interconexión única entre el módulo delantero y el RFIC se puede utilizar para todos los LNA cuyas salidas se combinan. La combinación de las salidas de LNA puede reducir en gran medida el número de interconexiones entre los módulos, así como la cantidad de puertos de E/S en cada módulo. La combinación de las salidas de LNA también puede reducir el circuito, el área del circuito y el coste, y también puede proporcionar otros beneficios, como un mejor rendimiento.
- 45 **[0024]** En un aspecto, los LNA con salidas combinadas se pueden usar para reducir el número de interconexiones entre los módulos que implementan receptores en un dispositivo inalámbrico. Los LNA pueden implementarse en un módulo delantero y pueden acoplarse directamente para recibir filtros. Los circuitos de recepción pueden implementarse en un RFIC. Las salidas de los LNA pueden combinarse. Una interconexión única entre el módulo delantero y el RFIC se puede utilizar para todos los LNA cuyas salidas se combinan. La combinación de las salidas de LNA puede reducir en gran medida el número de interconexiones entre los módulos, así como la cantidad de puertos de E/S en cada módulo. La combinación de las salidas de LNA también puede reducir el circuito, el área del circuito y el coste, y también puede proporcionar otros beneficios, como un mejor rendimiento.
- 50 **[0024]** En un aspecto, los LNA con salidas combinadas se pueden usar para reducir el número de interconexiones entre los módulos que implementan receptores en un dispositivo inalámbrico. Los LNA pueden implementarse en un módulo delantero y pueden acoplarse directamente para recibir filtros. Los circuitos de recepción pueden implementarse en un RFIC. Las salidas de los LNA pueden combinarse. Una interconexión única entre el módulo delantero y el RFIC se puede utilizar para todos los LNA cuyas salidas se combinan. La combinación de las salidas de LNA puede reducir en gran medida el número de interconexiones entre los módulos, así como la cantidad de puertos de E/S en cada módulo. La combinación de las salidas de LNA también puede reducir el circuito, el área del circuito y el coste, y también puede proporcionar otros beneficios, como un mejor rendimiento.
- 55 **[0024]** En un aspecto, los LNA con salidas combinadas se pueden usar para reducir el número de interconexiones entre los módulos que implementan receptores en un dispositivo inalámbrico. Los LNA pueden implementarse en un módulo delantero y pueden acoplarse directamente para recibir filtros. Los circuitos de recepción pueden implementarse en un RFIC. Las salidas de los LNA pueden combinarse. Una interconexión única entre el módulo delantero y el RFIC se puede utilizar para todos los LNA cuyas salidas se combinan. La combinación de las salidas de LNA puede reducir en gran medida el número de interconexiones entre los módulos, así como la cantidad de puertos de E/S en cada módulo. La combinación de las salidas de LNA también puede reducir el circuito, el área del circuito y el coste, y también puede proporcionar otros beneficios, como un mejor rendimiento.
- 60 **[0024]** En un aspecto, los LNA con salidas combinadas se pueden usar para reducir el número de interconexiones entre los módulos que implementan receptores en un dispositivo inalámbrico. Los LNA pueden implementarse en un módulo delantero y pueden acoplarse directamente para recibir filtros. Los circuitos de recepción pueden implementarse en un RFIC. Las salidas de los LNA pueden combinarse. Una interconexión única entre el módulo delantero y el RFIC se puede utilizar para todos los LNA cuyas salidas se combinan. La combinación de las salidas de LNA puede reducir en gran medida el número de interconexiones entre los módulos, así como la cantidad de puertos de E/S en cada módulo. La combinación de las salidas de LNA también puede reducir el circuito, el área del circuito y el coste, y también puede proporcionar otros beneficios, como un mejor rendimiento.
- 65 **[0024]** En un aspecto, los LNA con salidas combinadas se pueden usar para reducir el número de interconexiones entre los módulos que implementan receptores en un dispositivo inalámbrico. Los LNA pueden implementarse en un módulo delantero y pueden acoplarse directamente para recibir filtros. Los circuitos de recepción pueden implementarse en un RFIC. Las salidas de los LNA pueden combinarse. Una interconexión única entre el módulo delantero y el RFIC se puede utilizar para todos los LNA cuyas salidas se combinan. La combinación de las salidas de LNA puede reducir en gran medida el número de interconexiones entre los módulos, así como la cantidad de puertos de E/S en cada módulo. La combinación de las salidas de LNA también puede reducir el circuito, el área del circuito y el coste, y también puede proporcionar otros beneficios, como un mejor rendimiento.

[0025] La **figura 4** muestra un diseño a modo de ejemplo de una porción de recepción 400 de un dispositivo inalámbrico, por ejemplo, un dispositivo inalámbrico 110 en la figura 1. En el diseño a modo de ejemplo mostrado en la figura 4, la porción de recepción 400 incluye (i) un módulo delantero 420 acoplado a una antena 410 y (ii) un RFIC 430 acoplado al módulo delantero 420. La porción de recepción 400 también incluye múltiples (N) receptores 450a a 450n implementados en el módulo delantero 420 y RFIC 430. Los receptores 450a a 450n pueden cubrir N bandas de frecuencia diferentes, como se muestra en la figura 4. Los receptores 450a a 450n también pueden cubrir diferentes tecnologías de radio, diferentes funciones, etc. Los receptores 450a a 450n pueden usarse para los receptores 250aa a 250ak para la antena primaria 210 en la figura 2, con $N = K$. Los receptores 450a a 450n también se pueden usar para los receptores 250ba a 250bm para la antena secundaria 212 en la figura 2, con $N = M$.

[0026] En el diseño a modo de ejemplo mostrado en la figura 4, cada receptor 450 incluye un filtro de recepción 452 y un LNA 460. Los N receptores 450a a 450n comparten circuitos de recepción 462. Los filtros de recepción 452 y el LNA 360 residen en el módulo delantero 420, y los circuitos de recepción 462 residen en el RFIC 430. Para cada receptor 450, el filtro de recepción 452 puede ser parte de los circuitos de entrada 252 en la figura 2 y puede ser un filtro de onda acústica superficial (SAW) o algún otro tipo de filtro. El filtro de recepción 452 puede ser (i) un filtro de recepción separado para duplexado por división de tiempo (TDD) o (ii) parte de un duplexor para duplexado por división de frecuencia (FDD). El filtro de recepción 452 filtra una señal de RF recibida para pasar componentes de señal en una banda de recepción y atenuar componentes de señal en una banda de transmisión. En un primer diseño ejemplar, el filtro de recepción 452 tiene una impedancia de salida diseñada para coincidir con una impedancia de entrada del LNA 460. En un segundo diseño ejemplar, el filtro de recepción 452 tiene una impedancia de salida objetivo, y la adaptación de impedancias entre el filtro de recepción 452 y el LNA 460 puede no ser necesaria debido a la colocación cercana del LNA 460 al filtro de recepción 452. Para el primer y segundo diseños a modo de ejemplo, se puede omitir un circuito de adaptación de impedancia entre el filtro de recepción 452 y el LNA 460, como se muestra en la figura 4. En un tercer diseño ejemplar, un circuito de adaptación de impedancia se ubica entre el filtro de recepción 452 y el LNA 460 y realiza la adaptación de la impedancia entre la impedancia de salida del filtro de recepción 452 y la impedancia de entrada del LNA 460. El LNA 460 amplifica la señal de RF recibida y proporciona una señal de RF amplificada. Los circuitos de recepción 462 amplifican, filtran y reducen la señal de RF amplificada desde la RF a la banda de base y proporcionan una señal de entrada analógica a un procesador de datos (por ejemplo, el procesador de datos 280 en la figura 2).

[0027] En un diseño ejemplar, los circuitos de recepción 462 incluyen circuitos comunes que pueden ser compartidos por todos los N receptores 450a a 450n. En este diseño a modo de ejemplo, los circuitos comunes pueden tener el mismo desvío para todas las bandas de frecuencia o diferentes desviaciones para diferentes bandas de frecuencia soportadas por los receptores 450a a 450n. En otro diseño a modo de ejemplo, los circuitos de recepción 462 incluyen circuitos separados para cada receptor 450 o cada subconjunto de receptores 450 de interés. En este diseño ejemplar, los circuitos separados para cada receptor 450 o cada subconjunto de receptores 450 pueden diseñarse para proporcionar un buen rendimiento para una o más bandas de frecuencia soportadas por ese receptor o ese subconjunto de receptores.

[0028] Como se muestra en la figura 4, se pueden usar múltiples filtros de recepción 452 y múltiples LNA 460 para soportar múltiples bandas de frecuencia. Los filtros de recepción 452 y los LNA 460 pueden implementarse en el módulo delantero 420, que puede ser un módulo híbrido. Los circuitos de recepción 462 pueden implementarse en el RFIC 430. Cada receptor 450 para una banda de frecuencia puede incluir entonces un filtro de recepción 452 y un LNA 460 en el módulo delantero 420 y circuitos de recepción 462 en el RFIC 430. Los N LNA 360a a 360n en el RFIC 330 se pueden conectar para recibir circuitos 462 en el módulo delantero 420 a través de una única interconexión 470. La interconexión 470 está entre un puerto de E/S 472 en el módulo delantero 420 y un puerto de E/S 474 en el RFIC 430.

[0029] Como se muestra en las figuras 3 y 4, el número de interconexiones entre los módulos, así como el número de puertos de E/S en cada módulo, se puede reducir considerablemente combinando las salidas de los LNA. Además, los circuitos pueden reducirse debido a que las salidas del LNA se combinan. En particular, al ubicar los LNA en el módulo delantero en lugar del RFIC, se pueden omitir los circuitos de adaptación de impedancia entre los filtros de recepción y los LNA, tal como se muestra en la figura 4. Los circuitos también se pueden reducir compartiendo los circuitos de recepción para múltiples LNA, como también se muestra en la figura 4.

[0030] En un diseño a modo de ejemplo, los N LNA 460a a 460n pueden habilitarse o deshabilitarse individualmente mediante N señales de control de habilitación Enb1 a EnbN, respectivamente. Un LNA 460 para una banda de frecuencia seleccionada puede habilitarse en cualquier momento dado, y los LNA 460 restantes pueden deshabilitarse. En otro diseño a modo de ejemplo, múltiples LNA pueden habilitarse simultáneamente para amplificar una señal de RF recibida y proporcionar una señal de RF amplificada.

[0031] En un diseño ilustrativo, N LNA 460a a 460n pueden acoplarse a un nodo sumador común mediante N conmutadores, que no se muestran en la figura 4. Cada LNA 460 puede tener su salida acoplada a un extremo

de un conmutador, y el otro extremo del conmutador puede acoplarse al nodo sumador común. El interruptor para cada LNA 460 se puede abrir o cerrar a través de una señal de control de habilitación respectiva para ese LNA. En otro diseño ejemplar, cada LNA 460 puede conectarse al nodo sumador común cuando ese LNA se habilita o desconecta del nodo sumador común cuando el LNA está deshabilitado. Múltiples LNA también pueden acoplarse a un nodo sumador común de otras maneras.

[0032] Los LNA con salidas combinadas se pueden implementar de varias maneras. Varios diseños a modo de ejemplo de LNA con salidas combinadas se describen a continuación.

[0033] La **figura 5** muestra un diagrama esquemático de un diseño a modo de ejemplo de múltiples (N) LNA de un solo extremo 560a a 560n con salidas combinadas. Los LNA 560a a 560n se pueden usar para los LNA 460a a 460n, respectivamente, en la figura 4.

[0034] Dentro del LNA 560a, un condensador de acoplamiento de corriente alterna (AC) 574a tiene un extremo que recibe una señal de RF de entrada (V_{in1}) para el LNA 560a y el otro extremo acoplado a una puerta de un transistor de semiconductor de óxido metálico (NMOS) 570a de N canales. Una resistencia 576a tiene un extremo que recibe una primera tensión de polarización (V_{bias1a}) para LNA 560a y el otro extremo acoplado a la puerta del transistor NMOS 570a. El transistor NMOS 570a tiene su drenaje acoplado a la fuente de un transistor NMOS 580a y su fuente acoplada a un extremo de un inductor 572a. El otro extremo del inductor 572a está acoplado a tierra del circuito. El transistor NMOS 580a tiene su puerta que recibe una segunda tensión de polarización (V_{bias1b}) para el LNA 560a y su drenaje acoplado a un nodo sumador A. El transistor NMOS 580a proporciona una señal de RF amplificada (V_{amp}) cuando el LNA 560a está habilitado.

[0035] Cada uno de los LNA 560b a 560n restantes puede implementarse de manera similar al LNA 560a. Cada LNA 560x, donde índice $x \in \{a, \dots, n\}$, incluye transistores NMOS 570x y 580x, un inductor 572x, un condensador de acoplamiento de CA 574x y una resistencia 576x. Para cada LNA 560x, el transistor NMOS 570x recibe una señal de RF de entrada para ese LNA a través del condensador 574x y también recibe una primera tensión de polarización para ese LNA a través de la resistencia 576x. Para cada LNA 560x, el transistor NMOS 580x recibe una segunda tensión de polarización para ese LNA. Un inductor 590 está acoplado entre una tensión de suministro de potencia (V_{dd}) y el nodo A. El inductor 590 es una carga que comparten los N LNA 560a a 560n.

[0036] Dentro de cada LNA 560x, el transistor NMOS 570x y el inductor 572x forman una etapa de ganancia de entrada para una señal de RF de entrada. El transistor NMOS 570x proporciona amplificación de señal para la señal de RF de entrada. El inductor 572x proporciona degeneración de fuente para el transistor NMOS 570x para mejorar la linealidad de los LNA 560x. El inductor 572x puede proporcionar además la correspondencia de impedancia de entrada mirando a la puerta del transistor NMOS 570x. El transistor NMOS 580x es un transistor cascode que proporciona aislamiento de carga para el transistor NMOS 570x y también proporciona un accionamiento de señal para una señal de RF amplificada desde el LNA 560x. El LNA 560x puede habilitarse o deshabilitarse según la primera tensión de polarización para el transistor NMOS 570x y/o la segunda tensión de polarización para el transistor NMOS 580x. Las tensiones de polarización para cada LNA 560x se pueden generar en función de una señal de control de habilitación para ese LNA.

[0037] Se proporcionan N diferentes señales RF de entrada V_{in1} a V_{inN} a N LNA 560a a 560n, respectivamente. Las señales de RF de entrada para LNA 560a a 560n pueden proporcionarse mediante N filtros de recepción, por ejemplo, los filtros de recepción 452a a 452n en la figura 4. N primeras tensiones de polarización V_{bias1a} a V_{bias1n} y N tensiones de polarización secundarias V_{bias1b} a V_{bias1n} también se proporcionan a N LNA 560a a 560n.

[0038] La **figura 6** muestra un diagrama esquemático de un diseño a modo de ejemplo de múltiples (N) LNA de un solo extremo 660a a 660n con salidas combinadas. Los LNA 660a a 660n también se pueden usar para los LNA 460a a 460n, respectivamente, en la figura 4.

[0039] Cada LNA 660x, donde el índice $x \in \{a, \dots, n\}$, incluye un transistor NMOS 670x, un inductor de degeneración de fuente 672x, un condensador de acoplamiento de CA 674x y una resistencia 676x, que se acoplan de la misma manera que el transistor NMOS 570a, el inductor 572a, el condensador 574a, y la resistencia 576x en el LNA 560a en la figura 5. Los drenajes de los transistores NMOS 670a a 670n para los N LNA 660a a 660n están acoplados a un nodo sumador B. Un transistor NMOS 680 tiene su fuente acoplada al nodo sumador B, su puerta recibe una tensión de polarización (V_{bias0}), y su drenaje proporciona una señal de RF amplificada (V_{amp}). Un inductor 690 tiene un extremo acoplado al drenaje del transistor NMOS 680 y el otro extremo acoplado a la tensión V_{dd} .

[0040] Para cada LNA 660x, el transistor NMOS 670x recibe una señal de RF de entrada (V_{in}) para ese LNA a través del condensador 674x y también recibe una tensión de polarización (V_{bias}) para ese LNA a través de la resistencia 676x. Se proporcionan N diferentes señales RF de entrada V_{in1} a V_{inN} a N LNA 660a a 660n,

respectivamente. Las N tensiones de polarización V_{bias1} a V_{biasN} también se proporcionan a N LNA 660a a 660n, respectivamente.

5 **[0041]** Dentro de cada LNA 660x, el transistor NMOS 670x y el inductor 672x forman una etapa de ganancia de entrada. Cada LNA 660x se puede activar o desactivar en función de la tensión de polarización para ese LNA, que se puede generar en función de una señal de control de habilitación para ese LNA. El transistor NMOS 680 es un transistor cascado común para todos los N LNA 660a a 660n. El inductor 690 es un inductor de carga común para todos los N LNA 660a a 660n.

10 **[0042]** La **figura 7** muestra un diagrama esquemático de un diseño a modo de ejemplo de múltiples (N) LNA de un solo extremo 760a a 760n con salidas combinadas. Los LNA 760a a 760n también se pueden usar para los LNA 460a a 460n, respectivamente, en la figura 4. Los LNA 760a a 760n se implementan en un módulo delantero 730 y se acoplan a los circuitos de recepción 762 en un RFIC 730 a través de una sola interconexión 722.

15 **[0043]** Cada LNA 760x, donde el índice $x \in \{a, \dots, n\}$, incluye un transistor NMOS 770x y un inductor de degeneración de fuente 772x, que están acoplados de la misma manera que el transistor NMOS 570a y el inductor 572a en el LNA 560a en la figura 5. Cada LNA 760x también incluye un circuito de adaptación de impedancia de entrada 764x que comprende (i) un componente de circuito de derivación 766x acoplado entre la entrada de LNA 760x y la conexión a tierra del circuito y (ii) un componente de circuito en serie 768x acoplado entre la entrada del LNA 760x y la puerta del transistor NMOS 770x. Los componentes del circuito 764x y 766x pueden ser cada uno un inductor o un condensador. Los drenajes de los transistores NMOS 770a a 770n para los LNA 760a a 760n, respectivamente, están acoplados a un nodo sumador D. Una línea de transmisión 776 está acoplada entre el nodo sumador D y un puerto de E/S 778 en el módulo delantero 720.

25 **[0044]** Para cada LNA 760x, el transistor NMOS 770x recibe una señal de RF de entrada (V_{in}) para ese LNA. Se proporcionan N diferentes señales RF de entrada V_{in1} a V_{inN} a N LNA 760a a 760n, respectivamente. Cada LNA 760x puede habilitarse o deshabilitarse basándose en la tensión de polarización para ese LNA (no mostrado en la figura 7). Los N LNA 760a a 760n en el módulo delantero 720 tienen una interfaz de modo actual para recibir los circuitos 762 en el RFIC 730.

30 **[0045]** Los circuitos de recepción 762 incluyen una etapa de puerta común 780, un amplificador de derivación 790, un condensador de acoplamiento de CA 748 y un mezclador 750. El amplificador 790 incluye transistores NMOS 792 y 794, un inductor de degeneración de fuente 796, y un inductor de carga 798, que están acoplados de manera similar a los transistores NMOS 570a y 580a y al inductor 572a y 590 en la figura 5. El inductor de carga 798 puede reemplazarse con una carga activa compuesta por uno o más transistores MOS. La etapa de puerta común 780 incluye transistores NMOS 782 y 784 y un condensador de acoplamiento de CA 786. El transistor NMOS 782 tiene su fuente acoplada a la conexión a tierra del circuito, su puerta que recibe una primera tensión de polarización (V_{bias1}), y su drenaje está acoplado a la puerta del transistor NMOS 792. El transistor NMOS 784 tiene su fuente acoplada a la entrada de los circuitos de recepción 762, recibiendo su puerta una segunda tensión de polarización (V_{bias2}), y su drenaje acoplado al drenaje del transistor NMOS 792. El condensador 786 está acoplado entre la entrada de los circuitos de recepción 762 y la puerta del transistor NMOS 792. En general, una etapa de puerta común incluye un transistor (por ejemplo, un transistor NMOS 784) que tiene su puerta acoplada a la conexión a tierra de CA, recibiendo su fuente una señal de entrada y proporcionando su drenaje una señal de salida.

45 **[0046]** La etapa de puerta común 780 en el RFIC 730 suministra corriente de polarización a los LNA 760a a 760n en el módulo delantero 720. El amplificador 790 puede derivarse desconectando el transistor NMOS 792 a través del transistor NMOS 782. En particular, el transistor NMOS 792 se puede desconectar estirando de su puerta a una tensión baja (por ejemplo, a 0 voltios), lo que se puede lograr aplicando una alta tensión de polarización en la puerta del transistor NMOS 782. El transistor NMOS 784 puede encenderse y operar como un interruptor. Como resultado, la corriente de polarización del transistor NMOS 794 puede encaminarse al transistor NMOS 770 en un LNA 760 seleccionado/habilitado. Una señal de salida del transistor NMOS 770 en el LNA 760 seleccionado puede enrutarse a través del transistor NMOS 784 al transistor NMOS 794. Un amplificador cascado puede estar formado por transistores NMOS 770 y 794 (en lugar de transistores NMOS 792 y 794). La adaptación de impedancias a la línea de transmisión 776 se puede lograr a través de la impedancia de entrada de la etapa de puerta común 780 y la resistencia de encendido del transistor NMOS 784, que opera como un conmutador.

60 **[0047]** El diseño ejemplar en la figura 7 puede proporcionar varias ventajas. En primer lugar, los LNA 760 pueden implementarse en un área de circuito más pequeña, ya que se puede omitir un inductor de carga. En segundo lugar, el mezclador 750 puede aislarse del módulo delantero 720 a través de la etapa de puerta común 780. En tercer lugar, los LNA 760a a 760n se implementan con un diseño de circuito de fuente común y tienen una buena cifra de ruido. En cuarto lugar, el diseño del circuito en la figura 7 puede permitir una implementación más fácil del amplificador de derivación 790 en el RFIC 730.

65

[0048] La **figura 8** muestra un diagrama esquemático de un diseño ejemplar de múltiples (N) LNA diferenciales 860a a 860n con salidas combinadas. Los LNA 860a a 860n también se pueden usar para los LNA 460a a 460n, respectivamente, en la figura 4.

5 **[0049]** El LNA 860a incluye transistores NMOS 870a y 880a, un inductor 872a, un condensador 874a y una resistencia 876a que están acoplados de la misma manera que los transistores NMOS 570a y 580a, el inductor 572a, el condensador 574a y la resistencia 576a en la figura 5. El LNA 860a también incluye transistores NMOS 870b y 880b, un inductor 872b, un condensador 874b y una resistencia 876b que también están acoplados de la misma manera que los transistores NMOS 570a y 580a, el inductor 572a, el condensador 574a y la resistencia 576a en la figura 5. El LNA 860a recibe una señal de RF de entrada diferencial compuesta por una señal Vinlp y una señal Vinln. La señal Vinlp se proporciona al condensador 874a, y la señal Vinln se proporciona al condensador 874b. El drenaje del transistor NMOS 880a está acoplado a un primer nodo sumador E, y el drenaje del transistor NMOS 880b está acoplado a un segundo nodo sumador F. Un inductor 890a está acoplado entre el nodo E y la tensión Vdd. Un inductor 890b está acoplado entre el nodo F y la tensión Vdd.

15 **[0050]** Cada uno de los LNA 860b a 860n restantes puede implementarse de manera similar al LNA 860a. N señales de RF de entrada diferencial se proporcionan a N LNA 860a a 860n. Cada señal de RF de entrada diferencial incluye (i) una señal RF de entrada no inversora (por ejemplo, Vinlp) proporcionada a un primer transistor NMOS en un LNA asociado 860 y (ii) una señal RF de entrada inversora (por ejemplo, Vinln) proporcionada a un segundo transistor NMOS en el LNA 860 asociado. Se proporciona una señal RF amplificada diferencial compuesta de una señal Vampp y una señal Vampn a través de los nodos E y F.

20 **[0051]** Los LNA diferenciales 860a a 860n en la figura 8 se basan en los LNA de un solo extremo 560a a 560n en la figura 5. Los LNA diferenciales también se pueden implementar en base a los LNA de un solo extremo 660a a 660n en la figura 6.

25 **[0052]** Las figuras 5 a 8 muestran tres diseños ejemplares de LNA con salidas combinadas. Los LNA con salidas combinadas también pueden implementarse de otras maneras. Por ejemplo, un transistor de ganancia puede reemplazarse con múltiples transistores NMOS acoplados en paralelo. Un inductor de carga puede reemplazarse con una carga activa, que puede implementarse con transistores de semiconductor de óxido metálico (PMOS) de canal P o algún otro tipo de transistores.

30 **[0053]** Los LNA 560a a 560n en la figura 5, los LNA 660a a 660n en la figura 6, y los LNA 860a a 860n en la figura 8 pueden diseñarse para proporcionar un buen rendimiento para sus bandas de frecuencia asociadas. Por ejemplo, el tamaño de los transistores NMOS, la tensión de polarización y/o la corriente de polarización para los transistores NMOS, el valor del inductor de degeneración de fuente y/u otras características de cada LNA pueden diseñarse para proporcionar un buen rendimiento en la frecuencia banda soportada por ese LNA. Diferentes LNA pueden tener diferentes tamaños de transistor, polarización diferencial (por ejemplo, diferentes tensiones de polarización y/o diferentes corrientes de polarización), diferentes inductancias de fuente, etc.

35 **[0054]** Aunque no se muestra en las figuras 5 a 8, un condensador puede acoplarse en paralelo con un inductor de carga, por ejemplo, el inductor 590 en la figura 5, el inductor 690 en la figura 6, o cada uno de los inductores 890a y 890b en la figura 8. El inductor de carga y el condensador formarían un circuito resonador que tiene una frecuencia de resonancia. El condensador puede ser ajustable/variable, y la frecuencia de resonancia puede ajustarse variando la capacitancia del condensador. La frecuencia de resonancia puede establecerse en una banda de frecuencia de interés. Un condensador ajustable puede permitir la sintonización de carga a través de diferentes bandas de frecuencia soportadas por los N LNA que comparten el inductor de carga.

40 **[0055]** Un dispositivo inalámbrico puede requerir un extremo frontal de RF complejo debido a la proliferación de bandas de frecuencia y modos de operación. Convencionalmente, AP, duplexores, filtros e interruptores se implementan con componentes discretos. Los LNA normalmente se encuentran en un transceptor (por ejemplo, un RFIC), y los PA típicamente son independientes. Los LNA y los PA suelen estar separados de sus filtros y duplexores asociados. Por lo tanto, típicamente se requieren muchas trazas de enrutamiento de RF y componentes de adaptación de impedancia entre los filtros y/o duplexores y sus LNA y PA asociados. El área de placa grande típicamente es consumida por PA discretos, filtros discretos y/o duplexores, e interconexiones entre los filtros y/o duplexores y sus LNA y PA asociados.

45 **[0056]** En otro aspecto, se puede lograr un dispositivo inalámbrico más compacto combinando LNA, PA, duplexores, filtros e interruptores en uno o más módulos. Los LNA y los PA pueden integrarse monolíticamente en la misma matriz de IC o pueden implementarse en diferentes matrices de IC en el mismo paquete. Los conmutadores pueden integrarse monolíticamente con los LNA y/o PA o pueden implementarse en diferentes matrices de IC en el mismo paquete. La combinación de LNA, PA, duplexores, filtros e interruptores puede reducir las interconexiones, evitar los componentes de adaptación de impedancias, reducir el área de la placa y posiblemente proporcionar otros beneficios.

50

55

60

65

- 5 [0057] La **figura 9** muestra un diseño a modo de ejemplo de un transceptor 900 para un dispositivo inalámbrico. En el diseño a modo de ejemplo mostrado en la figura 9, el transceptor 900 incluye (i) un módulo delantero 920 acoplado a una antena 910 y (ii) un RFIC 930 acoplado al módulo delantero 920. El transceptor 900 también incluye (i) L receptores y L transmisores para banda baja y (ii) H receptores y H transmisores para banda alta, todos los cuales están implementados en el módulo delantero 920 y el RFIC 930, donde L y H pueden ser cada uno cualquier valor entero. Los L receptores para banda baja pueden cubrir diferentes bandas de frecuencia y/o diferentes tecnologías de radio para banda baja. Los H receptores para banda alta pueden cubrir diferentes bandas de frecuencia y/o diferentes tecnologías de radio para banda alta.
- 10 [0058] En el diseño a modo de ejemplo mostrado en la figura 9, cada receptor para banda baja incluye un duplexor 952, un LNA 960, y circuitos de recepción 962. En el receptor para banda baja 1, un duplexor 952aa tiene su puerto de salida acoplado a un extremo de un conmutador 942aa dentro de un multiplexor de conmutación 940 y su puerto de recepción acoplado a la entrada de un LNA 960aa. Cada receptor restante para banda baja está conectado de manera similar que el receptor para banda baja 1. Las salidas de los L LNA 960aa a 960al para banda baja se conectan entre sí y se acoplan a través de una interconexión 968a a los circuitos de recepción 962a en el RFIC 930. Cada receptor para banda alta está conectado de manera similar a cada receptor para banda baja. Las salidas de los H LNA 960ba a 960bh para banda alta están conectadas juntas y acopladas a través de una interconexión 968b para recibir los circuitos 962b en el RFIC 930.
- 15 [0059] En el diseño ejemplar mostrado en la figura 9, cada transmisor para banda baja incluye circuitos de transmisión 972, un PA 974 y un duplexor 952. En el transmisor para banda baja 1, un PA 974a tiene su entrada conectada a través de una interconexión 978a a los circuitos de transmisión 962a en el RFIC 930. El PA 974aa tiene su salida conectada a un puerto de transmisión del duplexor 952aa a través de un conmutador 976aa. Cada transmisor restante para banda baja está conectado de manera similar que el transmisor para banda baja 1. Cada transmisor para banda alta también está conectado de manera similar a cada transmisor para banda baja. La entrada de un PA 974b para banda alta se acopla a través de una interconexión 978b a los circuitos de transmisión 972b en el RFIC 930.
- 20 [0060] Como se muestra en la figura 9, el número de conexiones de RF entre el módulo delantero 920 y el RFIC 930, así como el número de puertos de E/S en cada uno de los módulos delanteros 920 y RFIC 930 pueden reducirse sustancialmente combinando las salidas de los LNA. La combinación de las salidas del LNA puede ser especialmente ventajosa cuando hay muchos LNA para muchas bandas de frecuencia y/o muchas tecnologías de radio. Además, los circuitos de adaptación de impedancia entre los duplexores 952 y los LNA 960 se pueden omitir colocando los LNA cerca de los duplexores.
- 25 [0061] La figura 9 muestra un diseño a modo de ejemplo del transceptor 900 para FDD. En este caso, un duplexor 952 es compartido por un receptor y un transmisor. Un duplexor incluye un filtro de transmisión y un filtro de recepción integrados en un paquete. Para TDD, un PA se puede acoplar directamente a un multiplexor de conmutación sin pasar por un duplexor, y un LNA se puede acoplar a un filtro de recepción en lugar de un duplexor.
- 30 [0062] El diseño a modo de ejemplo en la figura 9 muestra diversas características de la presente divulgación. En primer lugar, las salidas de múltiples LNA en un módulo se pueden combinar y conectar a través de una sola interconexión para recibir circuitos en otro módulo. Alternativamente, las entradas de múltiples LNA también se pueden combinar, y las salidas de los LNA se pueden acoplar mediante conmutadores a una sola interconexión. En segundo lugar, un módulo delantero puede incluir LNA con salidas combinadas, así como uno o más PA, uno o más filtros de recepción, uno o más filtros de transmisión, uno o más duplexores, o una combinación de los mismos. Un PA puede soportar múltiples bandas de frecuencia y/o múltiples modos de operación y puede estar acoplado a conmutadores para seleccionar una banda de frecuencia particular y/o un modo particular, tal como se muestra en la figura 9. Un PA puede tener su entrada acoplada a circuitos de transmisión comunes para múltiples bandas de frecuencia y/o modos múltiples y puede tener su salida acoplada a múltiples trayectorias de transmisión (por ejemplo, duplexores) para diferentes bandas de frecuencia y/o modos diferentes.
- 35 [0063] Las figuras 4 y 9 muestran dos diseños a modo de ejemplo de un módulo delantero con múltiples conjuntos de LNA y filtros/duplexores de recepción, donde las salidas del LNA se combinan en una carga común. Esto permite que múltiples conjuntos de LNA y filtros/duplexores de recepción se conecten a una sola interconexión. Los LNA se pueden acoplar directamente a los filtros/duplexores de recepción sin pasar por los circuitos de adaptación de impedancia, como se muestra en las figuras 4 y 9. Los LNA con salidas combinadas se pueden usar para receptores primarios acoplados a una antena primaria, así como para receptores secundarios (por ejemplo, receptores de diversidad) acoplados a una antena secundaria.
- 40 [0064] En un diseño a modo de ejemplo, un aparato (por ejemplo, un dispositivo inalámbrico, un CI, un módulo de circuito, etc.) puede comprender un módulo delantero y un IC. El módulo delantero (por ejemplo, el módulo delantero 420 en la figura 4) puede comprender una pluralidad de LNA (por ejemplo, LNA 460a a 460n en la figura 4) que tienen salidas que se combinan. El IC (por ejemplo, la RFIC 430 en la figura 4) puede comprender circuitos de recepción (por ejemplo, los circuitos de recepción 462) acoplados a la pluralidad de LNA a través de
- 45
- 50
- 55
- 60
- 65

una sola interconexión (por ejemplo, la interconexión 470 en la figura 4). En un diseño a modo de ejemplo, el módulo delantero puede comprender un módulo híbrido que incluye componentes de circuito de diferentes tecnologías. En un diseño a modo de ejemplo, el IC puede comprender un RFIC. El módulo delantero y el IC también pueden comprender módulos de otros tipos. La interconexión única puede asociarse con un único puerto de E/S en el módulo de interfaz, un único puerto de E/S en el IC para un diseño de extremo único y una única trayectoria de enrutamiento de RF entre estos puertos de E/S, por ejemplo, como se muestra en la figura 5. Alternativamente, la interconexión única puede asociarse con dos puertos de E/S en el módulo delantero, dos puertos de E/S en el IC y dos trazas de enrutamiento RF entre los dos puertos de E/S en el módulo delantero y el dos puertos de E/S en el IC para un diseño de LNA diferencial.

[0065] En un diseño ilustrativo, cada uno de la pluralidad de LNA puede habilitarse para desactivarse a través de una señal de control respectiva para ese LNA, por ejemplo, como se muestra en la figura 4. Un subconjunto (por ejemplo, uno) de la pluralidad de LNA puede habilitarse en cualquier momento dado, y los restantes de la pluralidad de LNA pueden desactivarse.

[0066] En un diseño a modo de ejemplo, el módulo delantero puede comprender al menos un filtro de recepción (por ejemplo, filtros 452a a 452n en la figura 4) acoplado a al menos uno de la pluralidad de LNA. Al menos uno de la pluralidad de LNA puede acoplarse directamente a al menos un filtro de recepción, sin pasar por un circuito de adaptación de impedancia, como se muestra en la figura 4. El al menos un filtro de recepción puede ser parte de al menos un duplexor, por ejemplo, como se muestra en la figura 9. El módulo delantero puede comprender además un multiplexor de conmutación (por ejemplo, multiplexor de conmutación 440 en la figura 4) acoplado a dicho al menos un filtro de recepción. El módulo delantero también puede comprender otros componentes de circuito.

[0067] En un diseño a modo de ejemplo, cada uno de la pluralidad de LNA puede comprender un primer transistor y un segundo transistor, por ejemplo, como se muestra en la figura 5. El primer transistor (por ejemplo, el transistor NMOS 570a en la figura 5) puede tener una puerta que recibe una señal de RF de entrada. El segundo transistor (por ejemplo, el transistor NMOS 580a en la figura 5) puede tener un drenaje acoplado a un nodo sumador (por ejemplo, el nodo A en la figura 5) y una fuente acoplada a un drenaje del primer transistor.

[0068] En otro diseño ejemplar, cada uno de la pluralidad de LNA puede comprender un primer transistor (por ejemplo, un transistor NMOS 670a en la figura 6 o un transistor NMOS 760a en la figura 7) que tiene una puerta que recibe una señal de RF de entrada y un drenaje acoplado a un nodo sumador (por ejemplo, el nodo B en la figura 6 o el nodo D en la figura 7). En un diseño ilustrativo, la pluralidad de LNA puede comprender además un segundo transistor (por ejemplo, el transistor NMOS 680 en la figura 6) que tiene una fuente acoplada al nodo sumador y un drenaje que proporciona una señal de RF amplificada. En otro diseño a modo de ejemplo, el nodo sumador puede estar acoplado mediante una interfaz de corriente a los circuitos de recepción, por ejemplo, como se muestra en la figura 7. Los circuitos de recepción pueden comprender una etapa de puerta común y un amplificador. La etapa de puerta común (por ejemplo, la etapa de puerta común 780 en la figura 7) puede proporcionar una corriente de polarización para la pluralidad de LNA. El amplificador (por ejemplo, el amplificador 790 en la figura 7) puede acoplarse a la etapa de puerta común y puede pasar por la etapa de puerta común.

[0069] En un diseño ejemplar, cada LNA puede ser un LNA de un solo extremo que recibe una señal de RF de entrada de un solo extremo y que proporciona una señal de RF amplificada de un solo extremo, por ejemplo, como se muestra en las figuras 5 y 6. En otro diseño ejemplar, cada LNA puede ser un LNA diferencial que recibe una señal de RF de entrada diferencial y que proporciona una señal de RF amplificada diferencial, por ejemplo, como se muestra en la figura 8.

[0070] En un diseño ejemplar, la pluralidad de LNA puede comprender un inductor de carga (por ejemplo, un inductor 590 en la figura 5) compartido por la pluralidad de LNA. La pluralidad de LNA puede comprender además un condensador ajustable acoplado en paralelo con el inductor de carga. La pluralidad de LNA puede estar asociada con diferentes tamaños de transistores, diferentes desviaciones de transistores, diferentes diseños de circuitos de LNA, algunas otras características diferentes, o una combinación de los mismos.

[0071] En un diseño ejemplar, la pluralidad de LNA (por ejemplo, LNA 960aa a 960al en la figura 9) puede ser para banda baja. El módulo delantero puede comprender además una segunda pluralidad de LNA (por ejemplo, LNA 960ba a 960bh en la figura 9) para banda alta y que tienen salidas que se combinan. El IC puede comprender además segundos circuitos de recepción (por ejemplo, los circuitos de recepción 962b) acoplados a la segunda pluralidad de LNA a través de una segunda interconexión.

[0072] En un diseño a modo de ejemplo, el módulo delantero puede comprender además al menos un amplificador de potencia (por ejemplo, PA 974a y/o 974b en la figura 9). El IC puede comprender además circuitos de transmisión (por ejemplo, los circuitos de transmisión 972a y/o 972b en la figura 9) acoplados a dicho al menos un amplificador de potencia. El módulo delantero puede comprender además una pluralidad de filtros de transmisión o una pluralidad de duplexores para una pluralidad de bandas de frecuencia, por ejemplo, como se muestra en la figura 9. El al menos un amplificador de potencia puede incluir un amplificador de potencia que

soporta la pluralidad de bandas de frecuencia y acoplado a la pluralidad de filtros de transmisión o a la pluralidad de duplexores a través de una pluralidad de conmutadores, por ejemplo, como se muestra en la figura 9.

[0073] La **figura 10** muestra un diseño a modo de ejemplo de un proceso 1000 para realizar amplificación de señal. Una señal de RF recibida puede filtrarse con uno de al menos un filtro para obtener una señal de RF de entrada (bloque 1012). El al menos un filtro puede estar acoplado a al menos uno de una pluralidad de LNA. La señal de RF de entrada puede amplificarse con un LNA seleccionado entre la pluralidad de LNA que tienen salidas que se combinan y residen en un módulo delantero (bloque 1014). Una señal de RF amplificada del LNA seleccionado puede recibirse mediante circuitos de recepción que residen en un IC a través de una única interconexión que acopla la pluralidad de LNA a los circuitos de recepción (bloque 1016). Los circuitos de recepción pueden procesar la señal de RF amplificada y proporcionar una señal de entrada analógica.

[0074] Una señal de salida analógica puede estar acondicionada (por ejemplo, amplificada, filtrada, convertida de manera ascendente, etc.) mediante circuitos de transmisión que residen en el IC para obtener una señal de RF de salida (bloque 1018). La señal de RF de salida puede amplificarse con un amplificador de potencia seleccionado entre al menos un amplificador de potencia que reside en el módulo delantero (bloque 1020).

[0075] Se pueden implementar múltiples LNA con salidas combinadas, como se describe en el presente documento, en un IC, un IC analógico, un RFIC, un IC de señal mixta, un ASIC, un circuito impreso (PCB), un dispositivo electrónico, etc. Múltiples LNA con salidas combinadas pueden fabricarse con diversas tecnologías de proceso de IC, como el semiconductor complementario de óxido metálico (CMOS), NMOS, PMOS, transistor de unión bipolar (BJT), CMOS bipolar (BiCMOS), germanio de silicio (SiGe), arseniuro de galio (GaAs), transistores bipolares de unión heterogénea (HBT), transistores de alta movilidad de electrones (HEMT), silicio sobre aislante (SOI), etc.

[0076] Un aparato que implementa múltiples LNA con salidas combinadas, como se describe en el presente documento, puede ser un dispositivo autónomo o puede ser parte de un dispositivo más grande. Un dispositivo puede ser (i) un IC autónomo, (ii) un conjunto de uno o más IC que pueden incluir IC de memoria para almacenar datos y/o instrucciones, (iii) un RFIC tal como un receptor de RF (RFR) o un transmisor/receptor de RF (RTR), (iv) un ASIC tal como un módem de estación móvil (MSM), (v) un módulo que puede estar integrado dentro de otros dispositivos, (vi) un receptor, un teléfono móvil, un dispositivo inalámbrico, un equipo manual, o una unidad móvil, (vii) etc.

[0077] En uno o más diseños a modo de ejemplo, las funciones descritas pueden implementarse en hardware, software, firmware o en cualquier combinación de los mismos. Si se implementan en software, las funciones se pueden almacenar en, o transmitir a través de, un medio legible por ordenador, como una o más instrucciones o códigos. Los medios legibles por ordenador incluyen tanto medios de almacenamiento informático como medios de comunicación, incluido cualquier medio que facilita la transferencia de un programa informático de un lugar a otro. Un medio de almacenamiento puede ser cualquier medio disponible al que pueda accederse mediante un ordenador. A modo de ejemplo y no de limitación, dichos medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otros dispositivos de almacenamiento en disco óptico, almacenamiento en disco magnético u otros dispositivos de almacenamiento magnético, o cualquier otro medio que pueda usarse para transportar o almacenar un código de programa deseado en forma de instrucciones o estructuras de datos y al que pueda accederse mediante un ordenador. También, cualquier conexión recibe debidamente la denominación de medio legible por ordenador. Por ejemplo, si el software se transmite desde un sitio web, un servidor u otra fuente remota, mediante un cable coaxial, un cable de fibra óptica, un par trenzado, una línea de abonado digital (DSL) o unas tecnologías inalámbricas tales como infrarrojos, radio y microondas, entonces el cable coaxial, el cable de fibra óptica, el par trenzado, la DSL o las tecnologías inalámbricas, tales como infrarrojos, radio y microondas, se incluyen en la definición de medio. Los discos, tal como se usan en el presente documento, incluyen un disco compacto (CD), disco láser, disco óptico, disco versátil digital (DVD), disco flexible y disco Blu-ray, de los cuales los discos flexibles habitualmente reproducen datos de manera magnética, mientras que el resto de los discos reproducen los datos de manera óptica con láseres. Las combinaciones de lo anterior deberían incluirse también dentro del alcance de los medios legibles por ordenador.

[0078] La descripción anterior de la divulgación se proporciona para permitir que cualquier experto en la técnica realice o use la divulgación. Diversas modificaciones para la divulgación resultarán inmediatamente evidentes para los expertos en la técnica, y los principios genéricos definidos en el presente documento pueden aplicarse a otras variantes sin apartarse del alcance de la divulgación. Por tanto, la divulgación no pretende limitarse a los ejemplos y diseños descritos en el presente documento, sino que se le ha de conceder el alcance más amplio compatible con los principios y las características novedosas divulgados en el presente documento.

REIVINDICACIONES

1. Un aparato que incluye:
un módulo delantero (420), comprendiendo el módulo delantero:

5 una pluralidad de amplificadores de bajo ruido (460), LNA, que tienen salidas que están combinadas; medios para seleccionar uno de la pluralidad de LNA para amplificar una señal de entrada de radiofrecuencia, RF, y proporcionar una señal de RF amplificada;
al menos un filtro de recepción, en el que al menos uno de la pluralidad de LNA está acoplado directamente a dicho al menos un filtro de recepción, sin pasar por un circuito de adaptación de impedancia;
10 incluyendo además el aparato un circuito integrado (430), IC, distinguido del módulo delantero, comprendiendo el CI circuitos de recepción para procesar la señal de RF amplificada (462), acoplando los circuitos de recepción a la salida combinada de la pluralidad de LNA a través de una única interconexión (470), siendo la interconexión única entre el único puerto de E/S (472) en el módulo delantero y el único puerto de E/S (474) en el IC.
2. El aparato de la reivindicación 1, comprendiendo el módulo delantero también al menos un amplificador de potencia, y comprendiendo el IC además circuitos de transmisión acoplados a dicho al menos un amplificador de potencia; y preferiblemente comprendiendo además el módulo delantero una pluralidad de filtros de transmisión o una pluralidad de duplexores para una pluralidad de bandas de frecuencia, y comprendiendo el al menos un amplificador de potencia un amplificador de potencia que soporta la pluralidad de bandas de frecuencia y acoplado a la pluralidad de filtros de transmisión o a la pluralidad de duplexores.
3. El aparato de la reivindicación 1, en el que un subconjunto de la pluralidad de LNA está habilitado en cualquier momento dado y los restantes de la pluralidad de LNA están deshabilitados.
4. El aparato de la reivindicación 1, comprendiendo cada uno de la pluralidad de LNA:

30 un primer transistor que tiene una puerta que recibe una señal de radiofrecuencia (RF) de entrada; y un segundo transistor que tiene un drenaje acoplado a un nodo sumador y una fuente acoplada a un drenaje del primer transistor.
5. El aparato de la reivindicación 1, comprendiendo cada uno de la pluralidad de LNA:
un primer transistor que tiene una puerta que recibe una señal de radiofrecuencia (RF) de entrada y un drenaje acoplado a un nodo sumador; y preferiblemente comprendiendo la pluralidad de LNA:
un segundo transistor que tiene una fuente acoplada al nodo sumador y un drenaje que proporciona una señal de RF amplificada; o
40 comprendiendo los circuitos de recepción:

una etapa de puerta común configurada para proporcionar una corriente de polarización para la pluralidad de LNA; y
45 un amplificador acoplado a la etapa de puerta común.
6. El aparato de la reivindicación 1, comprendiendo cada uno de la pluralidad de LNA:
un LNA de un solo extremo que recibe una señal de radiofrecuencia (RF) de entrada de un solo extremo y que proporciona una señal de RF amplificada de un solo extremo.
7. El aparato de la reivindicación 1, comprendiendo cada uno de la pluralidad de LNA:
un LNA diferencial que recibe una señal de radiofrecuencia (RF) de entrada diferencial y que proporciona una señal de RF amplificada diferencial.
8. El aparato de la reivindicación 1, comprendiendo la pluralidad de LNA:

un inductor de carga compartido por la pluralidad de LNA; y preferiblemente comprendiendo además la pluralidad de LNA:
un condensador ajustable acoplado en paralelo con el inductor de carga.
9. El aparato de la reivindicación 1, en el que la pluralidad de LNA está asociada con al menos uno de los diferentes tamaños de transistor, diferentes desviaciones de transistores, o diferentes diseños de circuitos de LNA.
10. El aparato de la reivindicación 1, en el que la pluralidad de LNA es para banda baja, comprendiendo el módulo delantero además una segunda pluralidad de LNA para banda alta y teniendo salidas que se

combinan, y comprendiendo además el IC segundos circuitos receptores acoplados a la segunda pluralidad de LNA a través de una segunda interconexión.

5 **11.** Un procedimiento que comprende:

10 filtrar (1012) mediante al menos un filtro de recepción (452) incluido en un módulo delantero (420) una señal de radiofrecuencia de entrada, RF, para proporcionar una señal de RF filtrada;
seleccionar uno de una pluralidad de amplificadores de bajo ruido, LNA, que residen en el módulo delantero y que tienen salidas que se combinan;
15 amplificar directamente (1014) la señal de RF filtrada con el LNA seleccionado sin pasar a través de un circuito de adaptación de impedancia;
recibir (1016) en un circuito de recepción (462) que reside en un circuito integrado (430), IC, distinguido del módulo de entrada, la señal de RF amplificada del LNA seleccionado a través de una única interconexión entre un solo puerto de E/S (472) de los módulos delanteros y un único puerto de E/S (474) en el IC.

12. El procedimiento según la reivindicación 11, que comprende además:

20 acondicionar, con circuitos de transmisión que residen en el IC, una señal de salida analógica para obtener una señal de RF de salida; y
amplificar la señal de RF de salida con un amplificador de potencia seleccionado entre al menos un amplificador de potencia que reside en el módulo delantero.

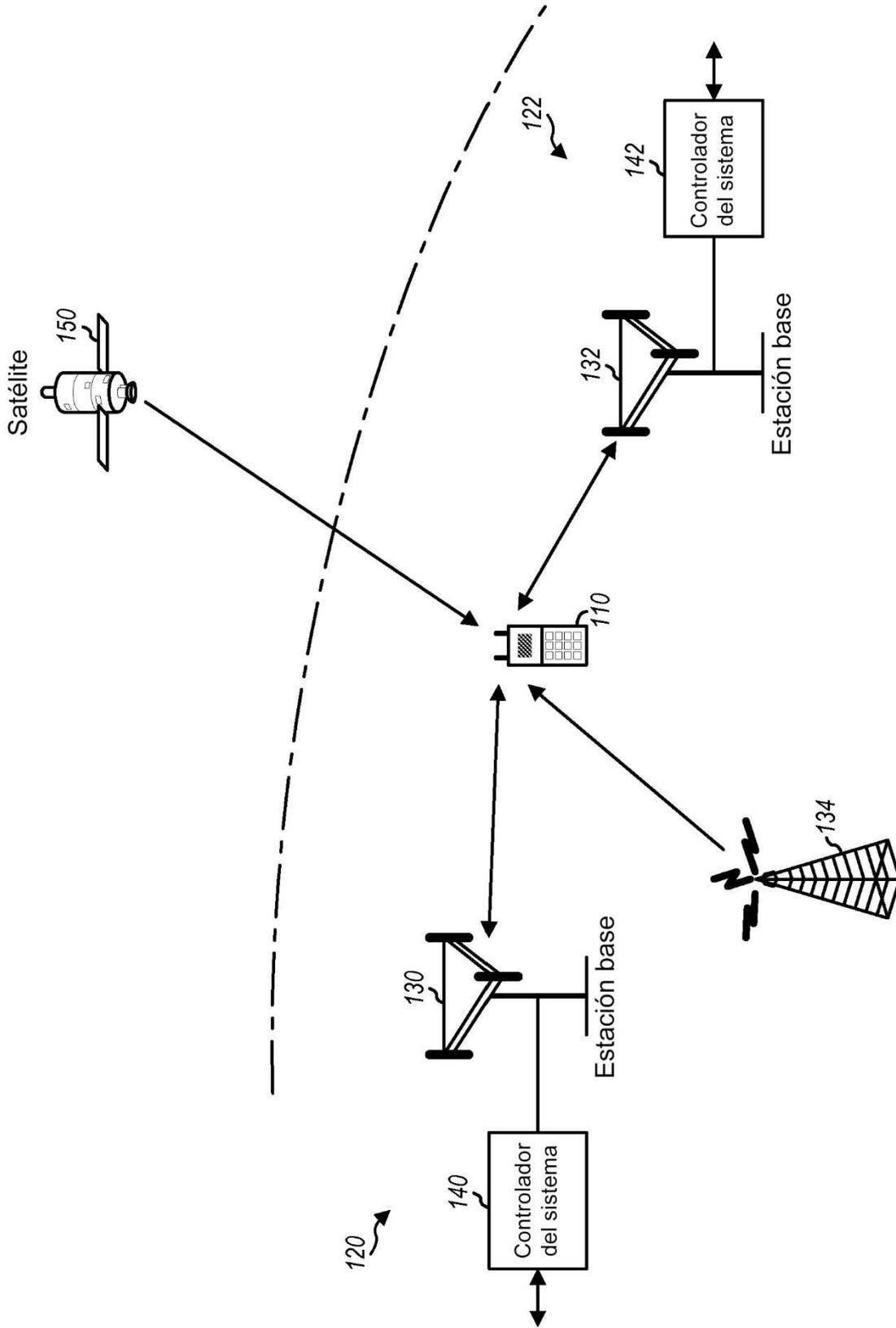


FIG. 1

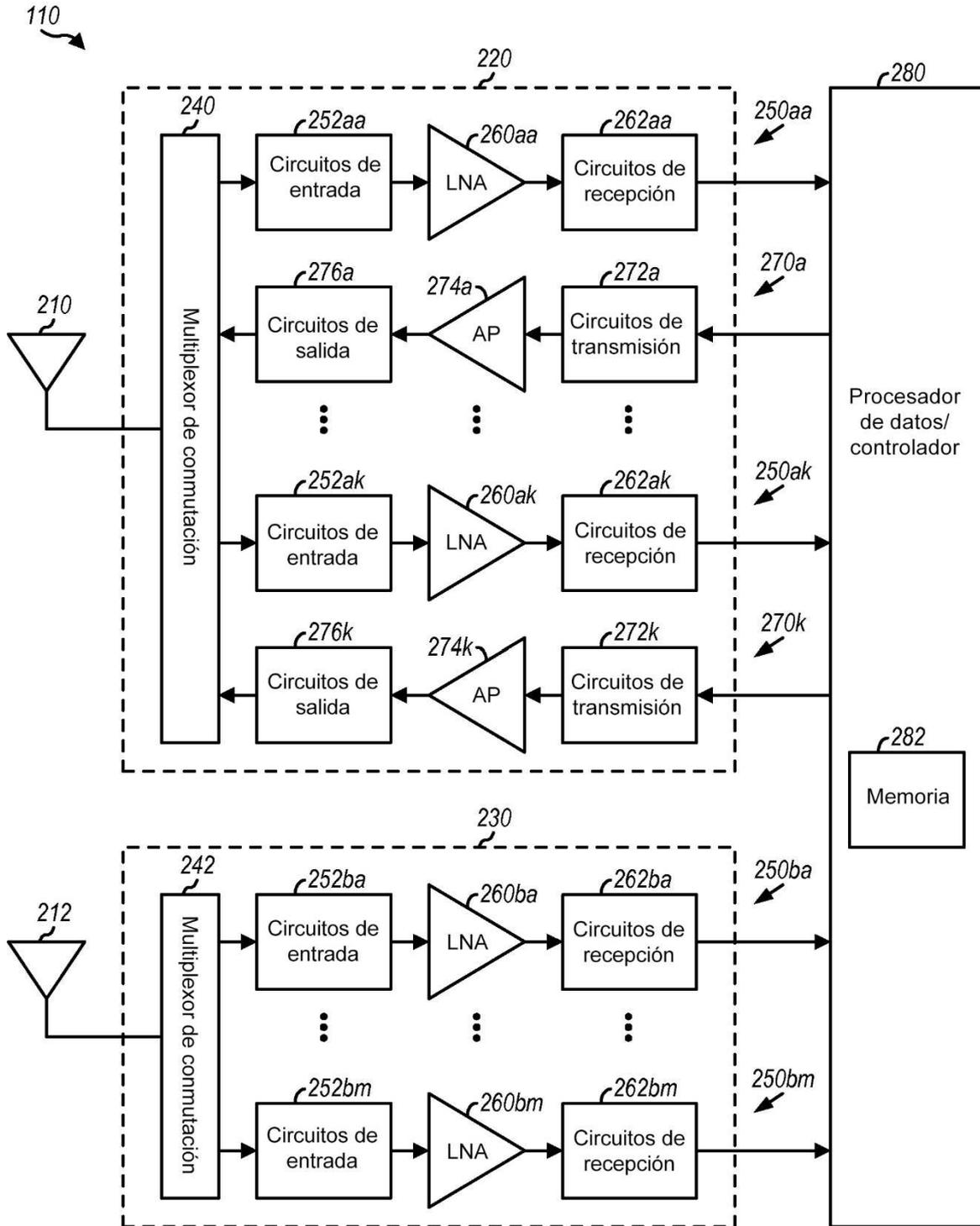


FIG. 2

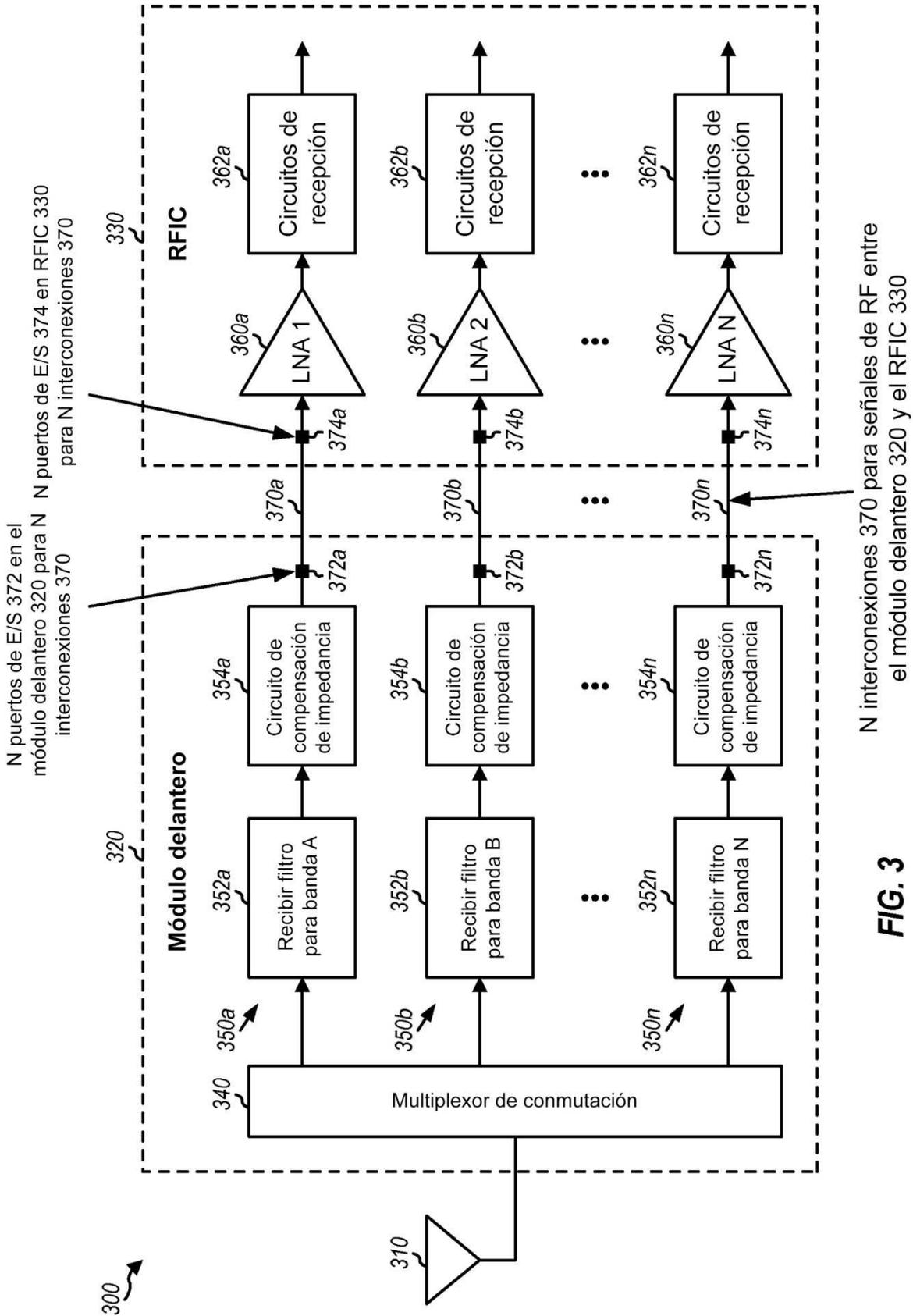
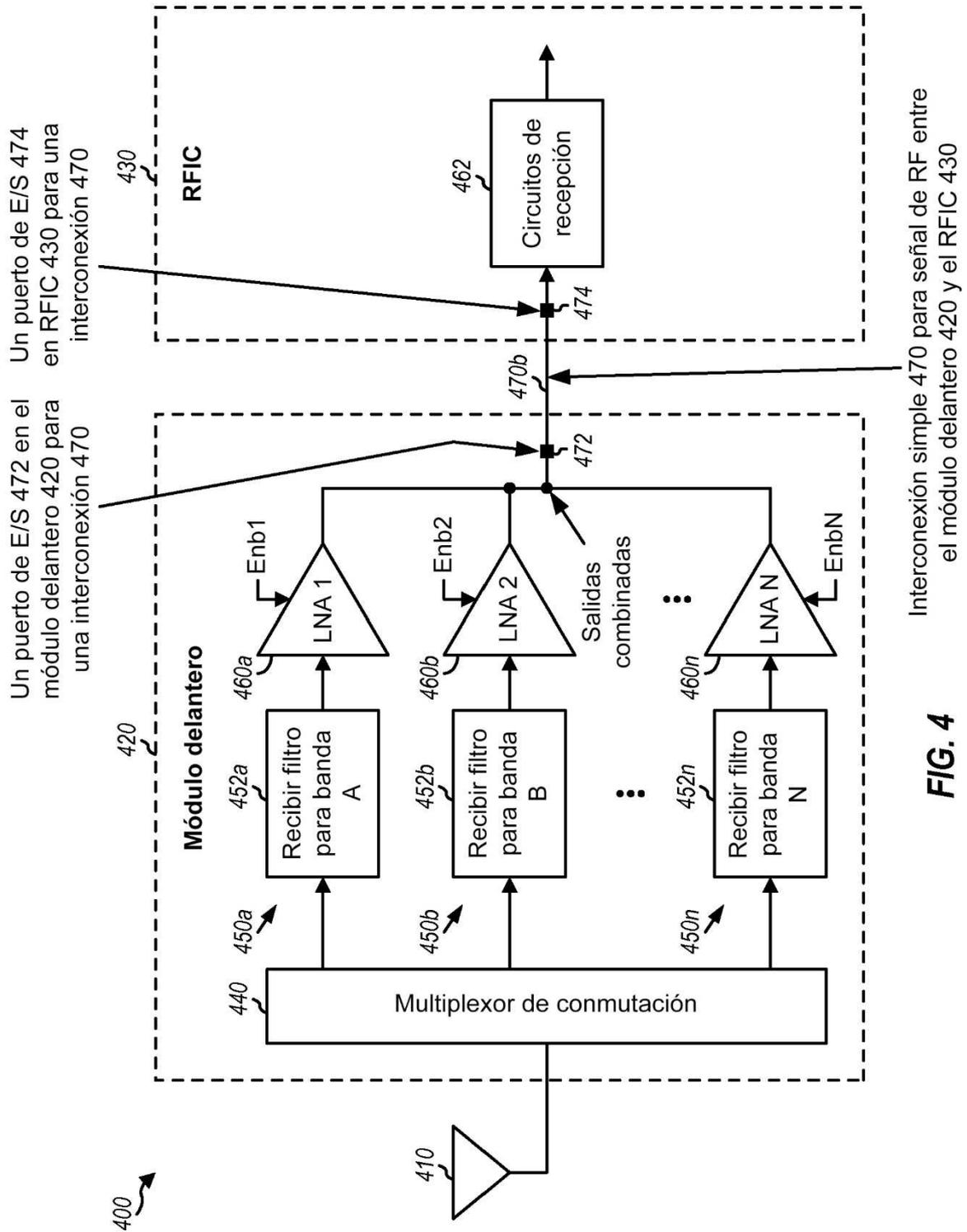


FIG. 3



Interconexión simple 470 para señal de RF entre el módulo delantero 420 y el RFIC 430

FIG. 4

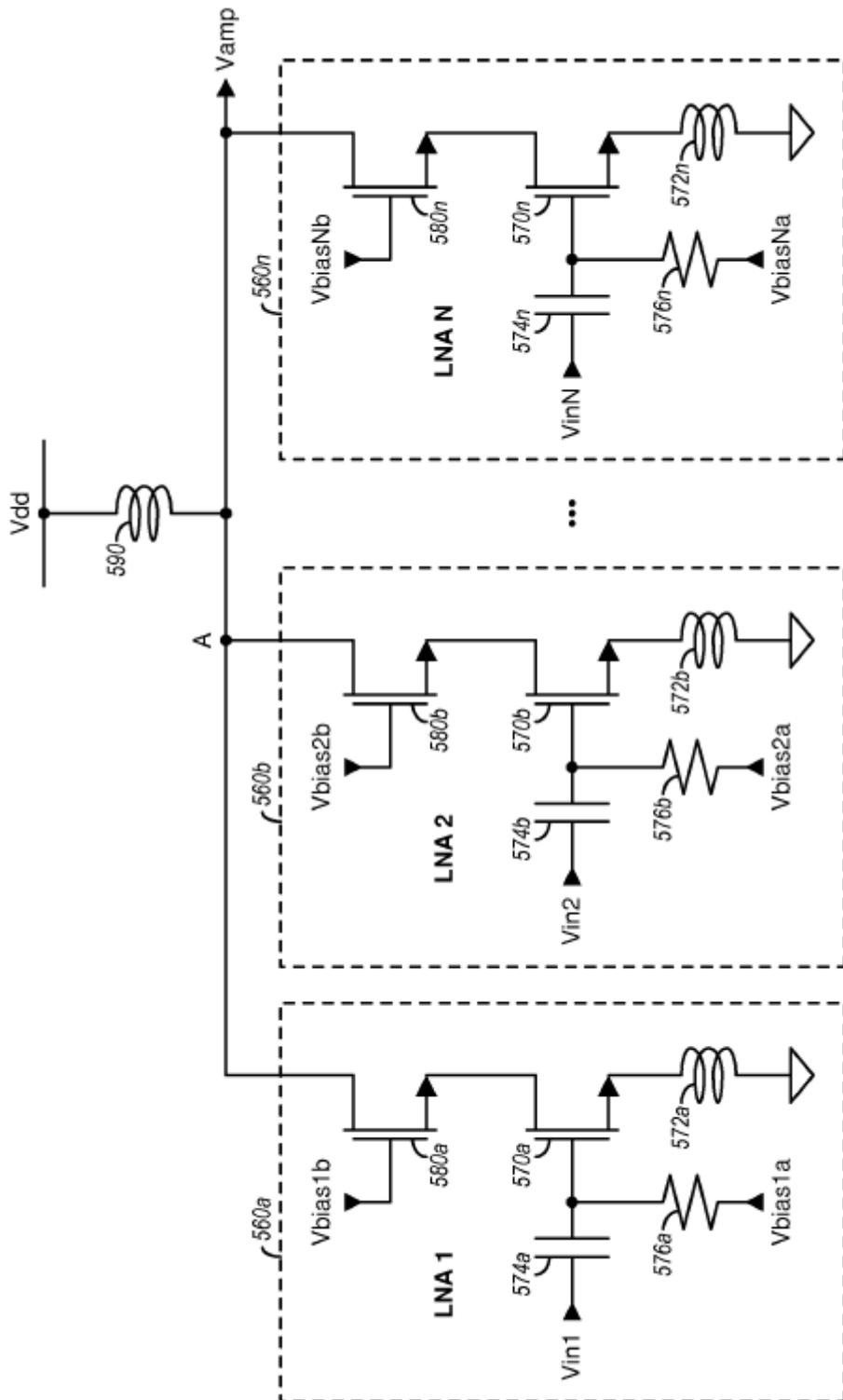


FIG. 5

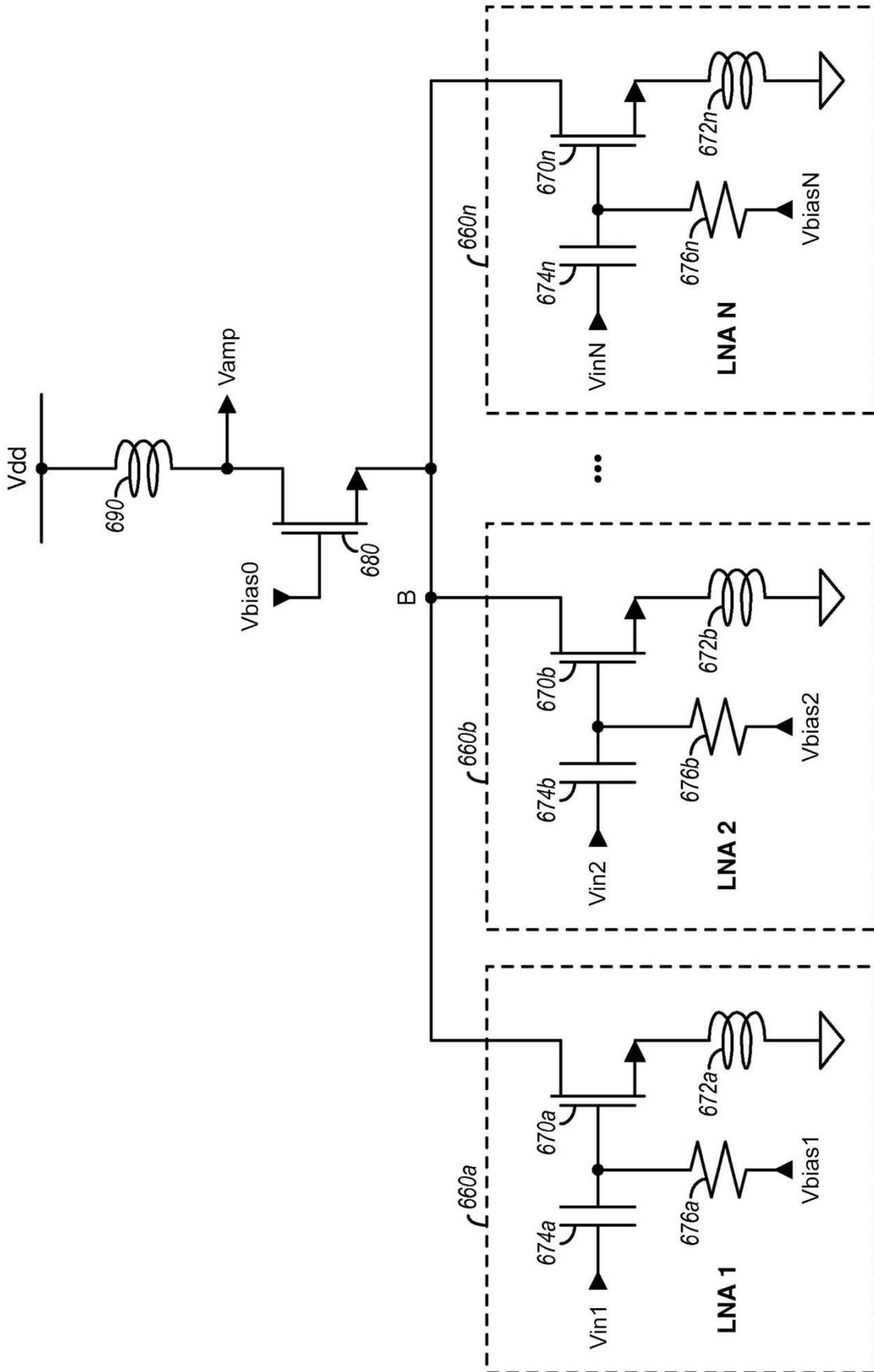


FIG. 6

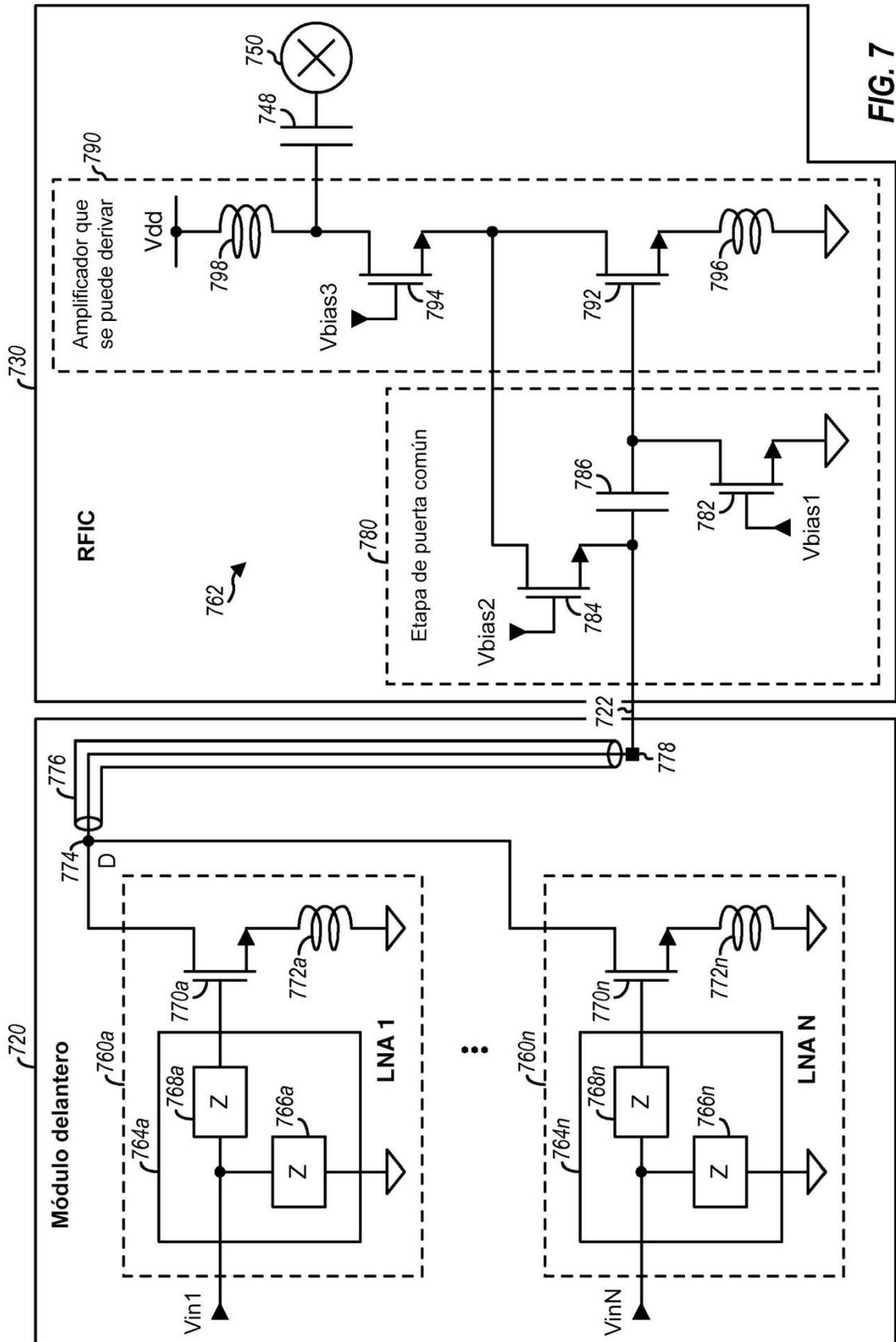


FIG. 7

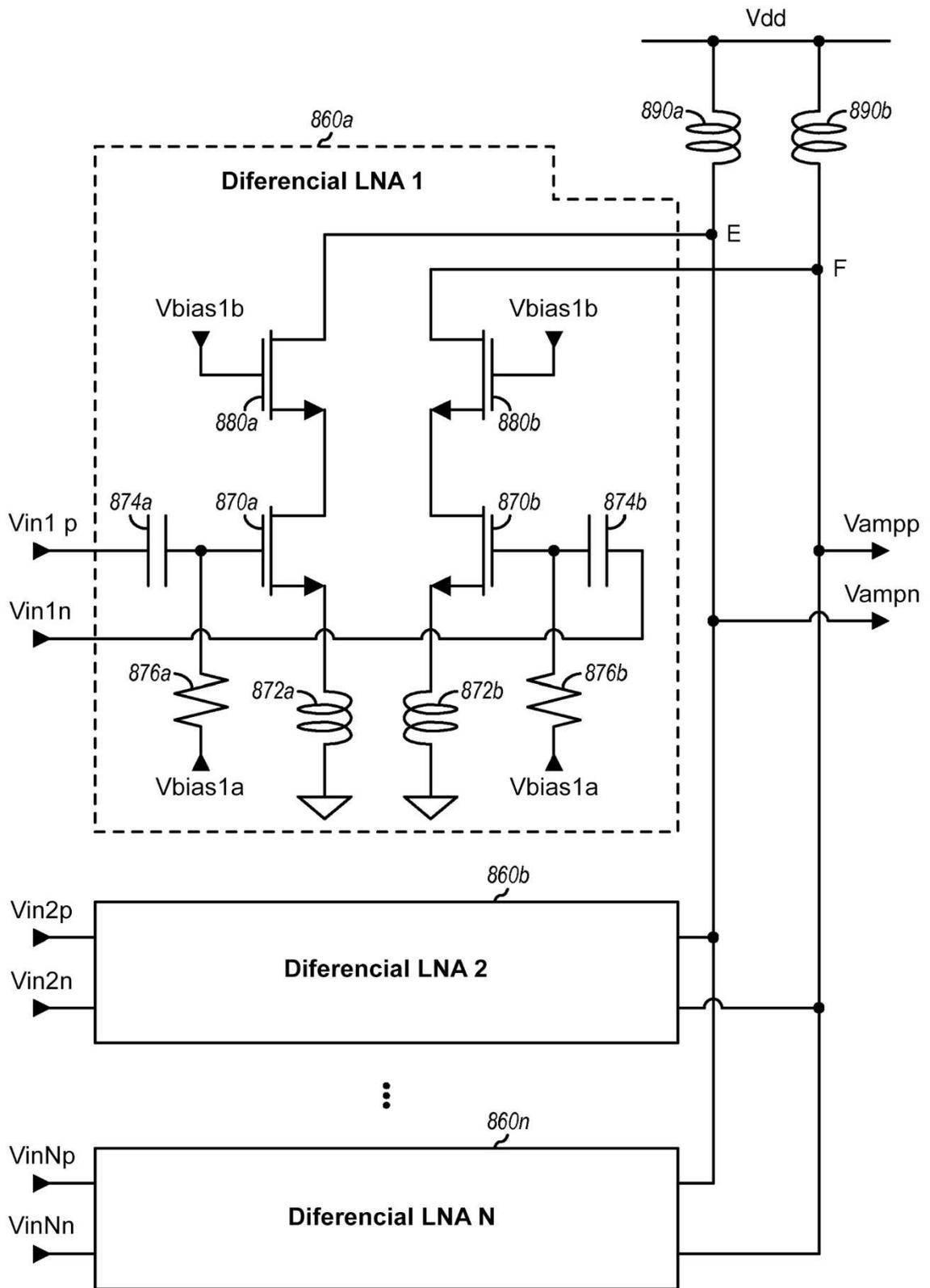


FIG. 8

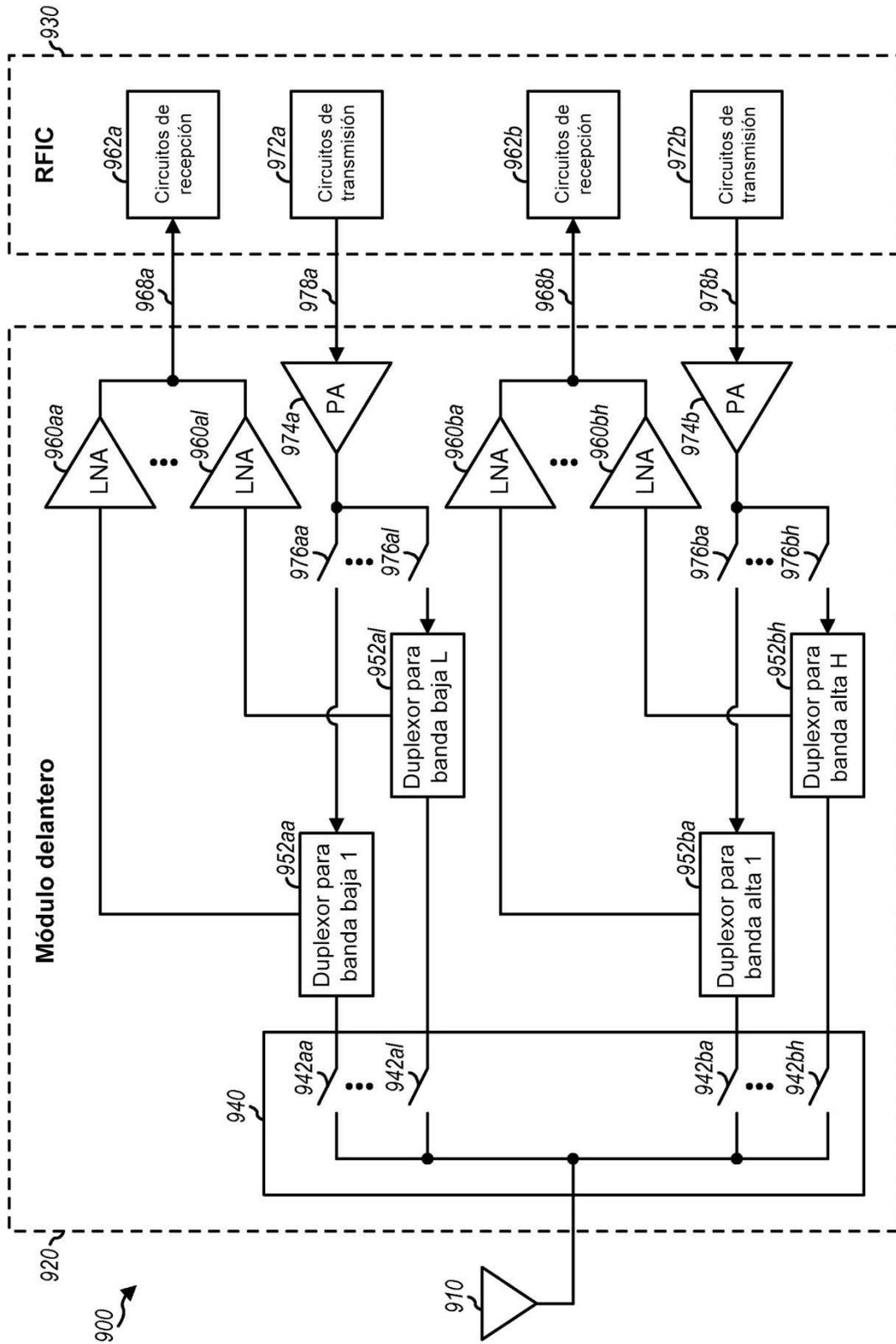


FIG. 9

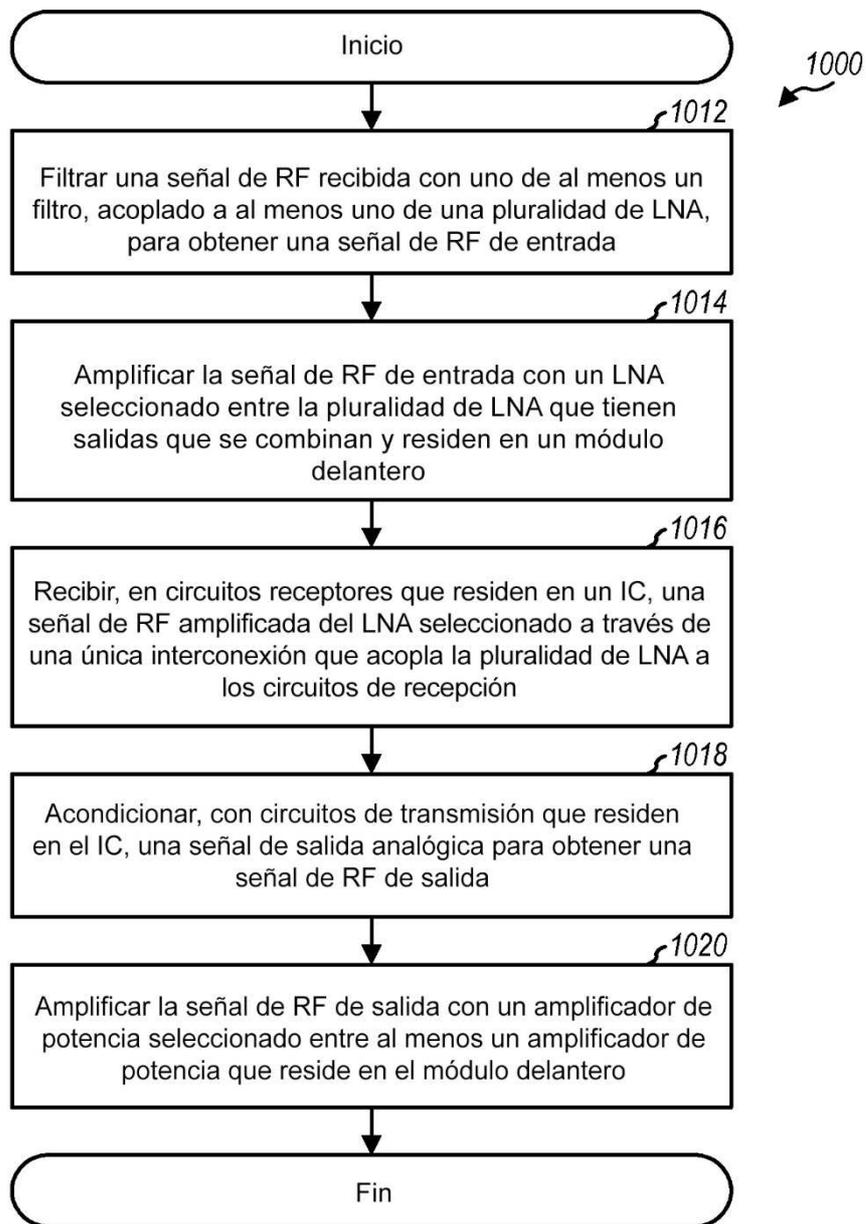


FIG. 10