

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 686 343**

51 Int. Cl.:

H02M 1/42 (2007.01)

G05F 1/70 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **14.09.2009 PCT/CN2009/001026**
- 87 Fecha y número de publicación internacional: **20.05.2010 WO10054529**
- 96 Fecha de presentación y número de la solicitud europea: **14.09.2009 E 09825704 (1)**
- 97 Fecha y número de publicación de la concesión europea: **27.06.2018 EP 2355320**

54 Título: **Método de corrección del factor de potencia controlado de un ciclo**

30 Prioridad:

11.11.2008 CN 200810219009

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

17.10.2018

73 Titular/es:

**GREE ELECTRIC APPLIANCES, INC. OF ZHUHAI
(100.0%)
No.6 Qianshan Jinji West Road Zhuhai
Guangdong 519070, CN**

72 Inventor/es:

**MI, XUETAO;
GUO, QINGFENG y
XU, MIN**

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 686 343 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Método de corrección del factor de potencia controlado de un ciclo

La presente invención se relaciona con técnicas de suministro de energía, más concretamente, con un método de control de un ciclo para la corrección del factor de potencia basado en un circuito elevador.

5 Se usa un circuito de Corrección del Factor de Potencia (PFC) para reducir la corriente armónica de entrada. Sin embargo, el circuito PFC tradicional tiene un diseño y unas técnicas complicadas, y un alto número de componentes, que lo hace grande en tamaño y de elevado coste. Por lo que el diseño del circuito PFC a menudo toma un compromiso entre el rendimiento y el coste.

10 En los últimos años, los estudios del método de control de un ciclo para la PFC ponen el foco en cómo simplificar la estructura del circuito de control tradicional para la PFC, para evitar el muestreo de la tensión de entrada y eliminar el complicado multiplicador analógico. Aunque el circuito de control de un ciclo para la PFC soluciona estos problemas muy bien. Hasta ahora, los chips de control de un ciclo para la PFC se han desarrollado y aplicado, de manera tal que el circuito integrado del convertidor elevador de la PFC del modo de conducción continua de control de un ciclo con el interruptor de alimentación y el convertidor elevador descritos en la patente China N° 200380109048.6. Aunque los chips de control de un ciclo para la PFC son simples y fiables, el coste de uso es demasiado elevado.

20 Es sabido que muchos sistemas son controlados mediante chips de control principal tales como un DSP. El DSP y otros chips de control principal tienen poderosas capacidades de integración de software, compatibilidad y procesamiento de señal, por lo que serán un aumento del coste y un desperdicio de recursos también si se aplica un chip de control de un ciclo específico para la PFC de manera adicional en dicho sistema. Por ejemplo, las técnicas de corrección del factor de potencia se aplican ampliamente a las fuentes de alimentación del compresor en el campo de los acondicionadores de aire, y el chip de control principal se ha integrado en la placa de control principal del compresor, por lo que es necesario desarrollar las técnicas correspondientes para evitar el uso de chips de control de un ciclo específicos de alto coste para la PFC. La US 7102341 describe una técnica de control de potencia.

25 La presente invención aspira a proporcionar un método de control de un ciclo para la corrección del factor de potencia, que se pueda integrar en el chip de control principal de un sistema mediante software, para realizar la estrategia de control de un ciclo de manera eficiente mediante la cooperación con un simple circuito elevador.

30 La presente invención es llevada a cabo mediante un método de control de un ciclo para la corrección del factor de potencia en base a un circuito elevador y un chip de control principal de un sistema, comprendiendo el circuito elevador una entrada de AC, un circuito rectificador, un inductor, diodos de recuperación rápida, un condensador, una salida de DC, un circuito de muestreo de la corriente inductiva, un circuito de muestreo de la tensión de salida, un transistor de conmutación y un circuito de accionamiento del transistor de conmutación: el método de control comprende los pasos definidos en la reivindicación 1.

35 Las ventajas de la presente invención sobre la técnica anterior son las siguientes: la función de corrección del factor de potencia puede ser implementada mediante la integración del software del método en el chip de control principal (un DSP, por ejemplo) del sistema y la cooperación con el circuito elevador simple, sin usar el circuito tradicional para la corrección del factor de potencia y el chip específico de control de un ciclo para la PFC, lo que reduce el coste del sistema; más específicamente, la presente invención evita el muestreo alrededor del instante de conmutación mediante el cálculo del instante de desencadenamiento del muestreo, lo que asegura datos de muestreo verdaderos y correctos, asegura además el efecto óptimo de las señales de control PWM y el funcionamiento estable del sistema.

Breve descripción de los dibujos

45 La Fig. 1 es una vista esquemática que ilustra un sistema de control de un ciclo para la Corrección del factor de Potencia basado en el circuito elevador;

La Fig. 2 es un diagrama de flujo que ilustra el método de control de un ciclo para la corrección n del factor de potencia según la presente invención;

La Fig. 3 ilustra las formas de onda de las señales u_1 , u_2 , u_m y la señal PWM de control involucrada en el método de control de un ciclo para la corrección del factor de potencia según la presente invención;

50 La Fig. 4 es un diagrama de flujo que ilustra la primera manera de calcular la relación de servicio de la señal PWM de control;

La Fig. 5 es un diagrama de flujo que ilustra la segunda manera de calcular la relación de servicio de la señal PWM de control;

La Fig. 6 ilustra un diagrama de bloques para calcular el instante de desencadenamiento del muestreo A/D.

Descripción detallada de las realizaciones preferidas

Como se muestra en la Fig. 1, el método según la presente invención está basado en el circuito elevador y el chip de control principal del sistema. El circuito elevador es un circuito habitual que comprende una entrada de AC, un circuito rectificador, un inductor, diodos elevadores, un condensador, una salida de DC, un circuito de muestreo de la corriente inductiva, un circuito de muestreo de la tensión de bus, un transistor de conmutación (IGBT o MOSFET) y un circuito de accionamiento del transistor de conmutación. La parte delineada en un marco discontinuo es un módulo de control que corresponde al método de la presente invención, que está integrado en el chip de control principal.

El principio del método de control de un ciclo para la PFC se describirá con referencia a la Fig. 1. El control de un ciclo para la PFC aspira a conseguir que la corriente inductiva siga la onda de la tensión u_g rectificada de entrada y a asegurar que la tensión U_o de salida se estabilice en el valor dado. Si la corriente inductiva es proporcional a la tensión de entrada y tiene a misma fase que la tensión de entrada bajo el control del módulo de control, el convertidor en general puede ser equivalente a una resistencia, y entonces

$$u_g = R_e i_g \quad (1)$$

En la que R_e es la resistencia equivalente del convertidor de la PFC, i_g es el valor instantáneo de la corriente inductiva y u_g es el valor instantáneo de la tensión rectificada de media onda sinusoidal. En un ciclo, la relación de la tensión u_g de entrada, la tensión U_o y la relación de servicio de encendido del transistor de conmutación del convertidor elevador de la PLC es como sigue:

$$u_g = U_o (1 - d) \quad (2)$$

La Ec. 2 se puede escribir como $R_e i_g = U_o (1 - d)$. R_s es definida como una resistencia de detección de la corriente equivalente del convertidor elevador de la PFC y entonces la Ec. 2 se puede escribir como:

$$R_s i_g = U_o \frac{R_s}{R_e} (1 - d) \quad (3)$$

Si $u_m = U_o \frac{R_s}{R_e}$, entonces la Ec. 3 se puede simplificar como:

$$R_s i_g = u_m \bar{d} \quad (4)$$

En la que $d = 1 - \bar{d}$ es la relación de servicio de apagado para el transistor de conmutación. Si la relación \bar{d} de servicio de apagado satisface la Ec. 4, entonces la corriente i_g inductiva puede seguir la tensión u_g rectificada de media onda sinusoidal de entrada. Hagamos que T sea el ciclo de conmutación del convertidor elevador de la PFC y separemos la Ec. 4. Cuando la frecuencia portadora supera con creces la frecuencia de la tensión de entrada inductiva la corriente inductiva y la tensión de regulación se mantienen mayormente constantes en un ciclo de conmutación.

$$\begin{cases} u_1(t) = i_g(t)R_s = i_g(nT)R_s \\ u_2(t) = \frac{1}{T} \int_0^t u_m(nT)d\tau \end{cases} \quad 0 \leq t \leq T \quad 0 \leq \tau \leq t \quad (5)$$

La u_m en la Ec. 5 es diferente en un ciclo de conmutación diferente, por lo que es difícil obtener el resultado con el chip de control principal del sistema. Por la razón de que u_m e i_g se mantienen constantes en un ciclo de conmutación, la Ec. 5 se modifica como sigue:

$$\begin{cases} u_1(t) = \frac{i_g(nT)R_s}{u_m(nT)} \\ u_2(t) = \frac{1}{T} \int_0^t 1d\tau \end{cases} \quad 0 \leq t \leq T \quad 0 \leq \tau \leq t \quad (6)$$

$u_2(t)$ es generada por un contador de DSP. Si $u_1(t) < u_2(t)$, entonces el transistor de conmutación se enciende, en otro caso el transistor de conmutación se apaga.

5 El programa de control específico del método de control de un ciclo para la PFC de la presente invención se describirá a continuación. Como se muestra en la Fig.2, el programa de control comprende los pasos siguientes:

1. Determinar si finaliza el inicio suave o no; si finaliza el inicio suave, procesar el paso 1 directamente; si no, aumentar el valor U_{ref} de referencia de la tensión de salida (principalmente aumentar la tensión dada lentamente como se muestra en la Fig. 2) y después procesar el paso 2;

10 2. Leer el muestreo de la tensión U_o de bus y muestrear la corriente i_g inductiva según un instante de desencadenamiento del muestreo A/D;

15 3. Calcular como sigue la relación de servicio de la señal PWM para accionar el transistor de conmutación: calcular u_1 y u_2 según la Ec. 6 en la que la u_2 es generada por un contador del chip de control principal de un sistema tal como un DSP. R_s es la resistencia de detección de la corriente equivalente, u_m es una salida de un regulador PI que regula la diferencia entre el valor U_{ref} de referencia de la tensión de salida de bus y del muestreo de la tensión U_o de bus; y obtiene la relación de servicio de la señal PWM;

4. Emitir la señal PWM según la relación de servicio de la PWM;

5. Calcular el siguiente instante de desencadenamiento del muestreo A/D según la relación de servicio de la señal PWM;

6. Volver al paso 2.

20 Como se muestra en la Fig. 3 la curva 1 representa la señal de pulso generada mediante la comparación de u_1 con u_2 , la curva 2 representa $u_m(nT)$, la curva 3 representa u_2 , y la curva 4 representa u_1 . Se puede ver que, en un ciclo, la PWM emite una tensión de nivel alto si u_1 es menor que u_2 , o en otro caso la PWM emite una tensión de nivel bajo. Por tanto se genera el pulso de manera periódica, lo que hace que la corriente i_g inductiva siga la onda de la tensión u_g rectificadas de entrada.

25 La presente invención proporciona dos maneras para calcular la relación de servicio de la señal PWM. La Ec. 6 ilustra la primera manera. La Fig. 4 es un diagrama de flujo que ilustra la primera manera de calcular la relación de servicio de la señal de control PWM, en la que servicio_pr es la relación de servicio de apagado para el transistor de conmutación. Calcula u_1 primero y determinar si u_1 es mayor que la relación máxima de servicio de apagado de 1 para el transistor de conmutación o no. Si u_1 es mayor que 1, servicio_pr es el máximo de 1. O en otro caso servicio_pr es igual a u_1 , y entonces determina si servicio_pr es menor que la mínima relación de servicio de apagado de 0,05 para el transistor de conmutación o no; si servicio_pr es menor que el mínimo, servicio_pr es el mínimo de 0,05. La Fig. 5 es un diagrama de flujo que ilustra la segunda manera de calcular la relación de servicio, en la que servicio_p es la relación de servicio de encendido para el transistor de conmutación. Calcula u_1 primero y determina si u_1 es menor que la relación de servicio de encendido mínima de 0 para el transistor de conmutación o no. Si u_1 es menor que 0, servicio_p es el mínimo de 0. O en otro caso servicio_p es igual a u_1 ; y después determina si servicio_p es mayor que la relación de servicio de encendido máxima de 0,95 para el transistor de conmutación o no; si servicio_p es mayor que el máximo, servicio_pr es el máximo de 0,95.

35 Ya que sólo se realiza un muestreo en un ciclo de conmutación en el método de control de un ciclo para la PFC, se debe observar que el instante desencadenante del muestreo seleccionado debería estar alejado del instante de conmutación por la razón de que se generará un pico de la corriente inductiva cuando el transistor de conmutación se encienda o se apague, de lo contrario el sistema será inestable. Para solucionar este problema, el instante de desencadenamiento del muestreo se selecciona en un instante intermedio del tiempo de encendido o de apagado más largo del transistor de conmutación.

40 La Fig. 6 ilustra un diagrama de bloques para calcular el instante de desencadenamiento del muestreo A/D, en el que servicio_pr es la relación de servicio de apagado para el transistor de conmutación, T3CMPR es un valor de comparación de un registro de comparación, T3PER es el periodo del registro de comparación, servicio_AD es la relación de servicio de la salida PWM por un temporizador general del chip de control principal del sistema. En primer lugar, determina el tiempo de encendido del transistor de conmutación según la relación de servicio de la señal PWM para accionar el transistor de conmutación. Si el tiempo de encendido del transistor de conmutación es mayor que el tiempo de apagado, el instante de desencadenamiento del muestreo se selecciona como un instante

5 intermedio del tiempo de encendido, o en otro caso el instante de desencadenamiento del muestreo se selecciona como un instante intermedio del tiempo de apagado. El instante de desencadenamiento del muestreo mostrado en la Fig. 6 se selecciona en el instante medio correcto del tiempo correspondiente. De hecho el instante de desencadenamiento del muestro se puede seleccionar dentro de un periodo de tiempo intermedio. Se prefiere en la presente invención que el instante de desencadenamiento del muestreo se seleccione entre el 50 por ciento y el 80 por ciento del tiempo de encendido o el tiempo de apagado del transistor de conmutación. El instante de desencadenamiento del muestreo A/D obtenido desencadenará el siguiente muestreo A/D.

REIVINDICACIONES

1. Un método de control de un ciclo para la corrección del factor de potencia, que es implementado por un software implementado dentro de un chip de control principal en cooperación con un circuito elevador, comprendiendo el circuito elevador una entrada de AC, un circuito rectificador, un inductor, diodos de recuperación rápida, un condensador, una salida de DC, un circuito de muestreo de la corriente inductiva, un circuito de muestro de la tensión de salida, un transistor de conmutación y un circuito de accionamiento del transistor de conmutación; caracterizado por que el método de control comprende los pasos de:

5 (1) Determinar si finaliza el inicio suave o no; si finaliza el inicio suave, procesar el paso (2) directamente; si no, aumentar el valor U_{ref} de referencia de la tensión de salida y después procesar el paso (2);

10 (2) Leer el muestreo de la tensión U_o de salida y muestrear la corriente i_g inductiva según un instante de desencadenamiento del muestreo A/D;

(3) Calcular como sigue la relación de servicio de la señal PWM para accionar el transistor de conmutación:

Calcular u_1 y u_2 según la Ecuación de

$$\begin{cases} u_1(t) = \frac{i_g(nT)R_s}{u_m(nT)} \\ u_2(t) = \frac{1}{T} \int_0^t I d\tau \end{cases} \quad 0 \leq t \leq T \quad 0 \leq \tau \leq t$$

15 en la que R_s es la resistencia de detección de corriente equivalente, u_m es una salida de un regulador PI que regula la diferencia entre el valor U_{ref} de referencia de la tensión de salida y el muestreo de la tensión U_o de salida; obteniendo la relación de servicio de la señal PWM;

(4) Emitir la Señal PWM;

20 (5) Determinar el tiempo de encendido del transistor de conmutación según la relación de servicio de la señal PWM para accionar el transistor de conmutación; si el tiempo de encendido del transistor de conmutación es mayor que el tiempo de apagado, se selecciona un instante de desencadenamiento del muestreo entre el 50 por ciento y el 80 por ciento del tiempo de encendido; o en otro caso, se selecciona el instante de desencadenamiento del muestreo entre el 50 por ciento y el 80 por ciento del tiempo de apagado;

25 (6) Volver al paso 2.

2. El método de control de un ciclo para la corrección del factor de potencia según la reivindicación 1, en donde el cálculo de la relación de servicio de la señal PWM para accionar el transistor de conmutación en el paso (3) comprende además los pasos de:

30 determinar si u_1 es mayor o igual que la máxima relación de servicio de apagado de 1 para el transistor de conmutación o no; si u_1 es mayor o igual que 1, servicio_pr es el máximo de 1; o en otro caso, servicio_pr es igual a u_1 , determinar si servicio_pr es menor que la mínima relación de servicio de apagado de 0,05 para el transistor de conmutación o no, si servicio_pr es menor que el mínimo, servicio_pr es el mínimo de 0,05; en el que servicio_pr es la relación de servicio de apagado para el transistor de conmutación.

35 3. El método de control de un ciclo para la corrección del factor de potencia según la reivindicación 1, en donde el cálculo de la relación de servicio de la señal PWM para accionar el transistor de conmutación en el paso (3) comprende además los pasos de:

40 determinar si u_1 es menor o igual que la mínima relación de servicio de encendido de 0 para el transistor de conmutación o no; si u_1 es menor o igual que 0, servicio_p es el mínimo de 0; o en otro caso, servicio_p es igual a u_1 , determinar si servicio_p es mayor que la máxima relación de servicio de encendido de 0,95 para el transistor de conmutación o no, si servicio_p es mayor que el máximo, servicio_p es el máximo de 0,95; en el que servicio_p es la relación de servicio de encendido para el transistor de conmutación.

4. El método de control de un ciclo para la corrección del factor de potencia según la reivindicación 1, en donde u_2 en el paso (3) es generada por un contador de un chip de control principal de un sistema tal como un DSP.

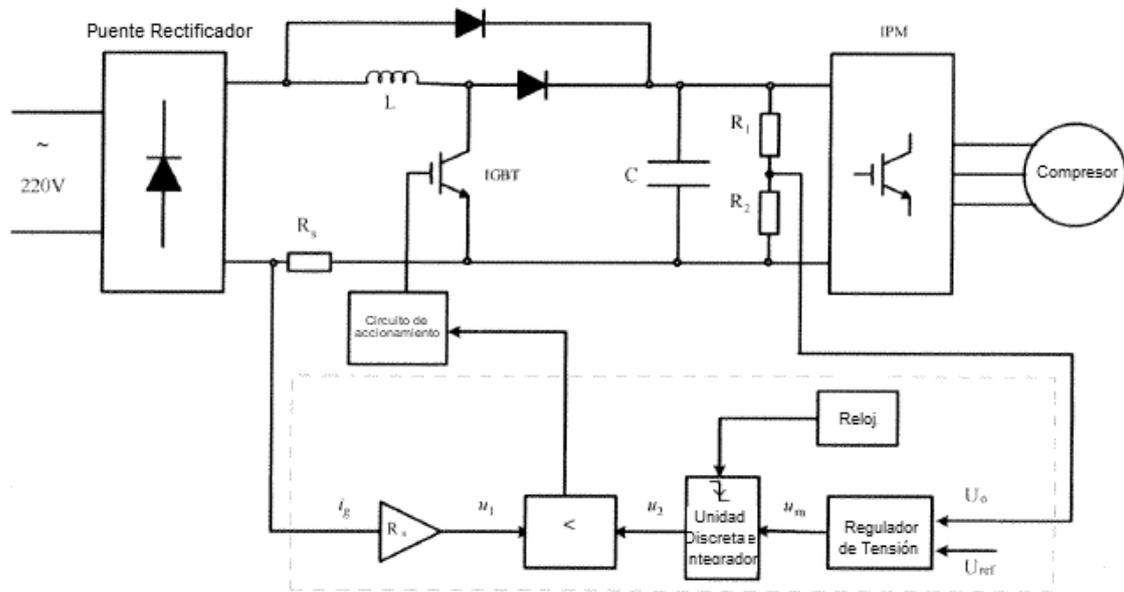


Fig. 1

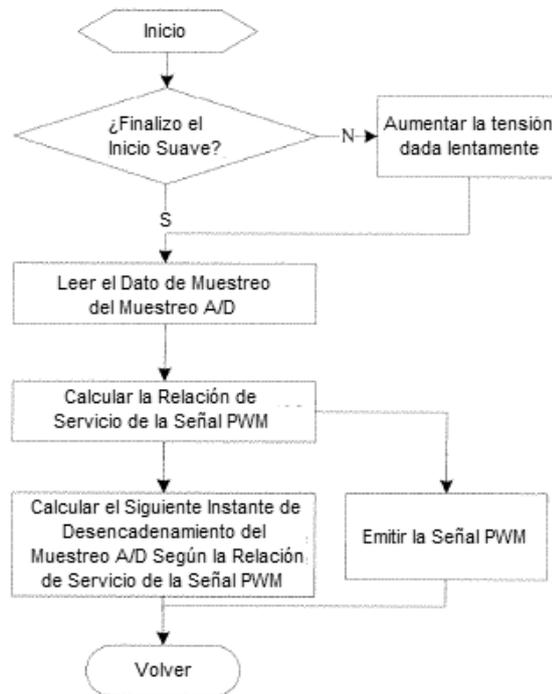


Fig. 2

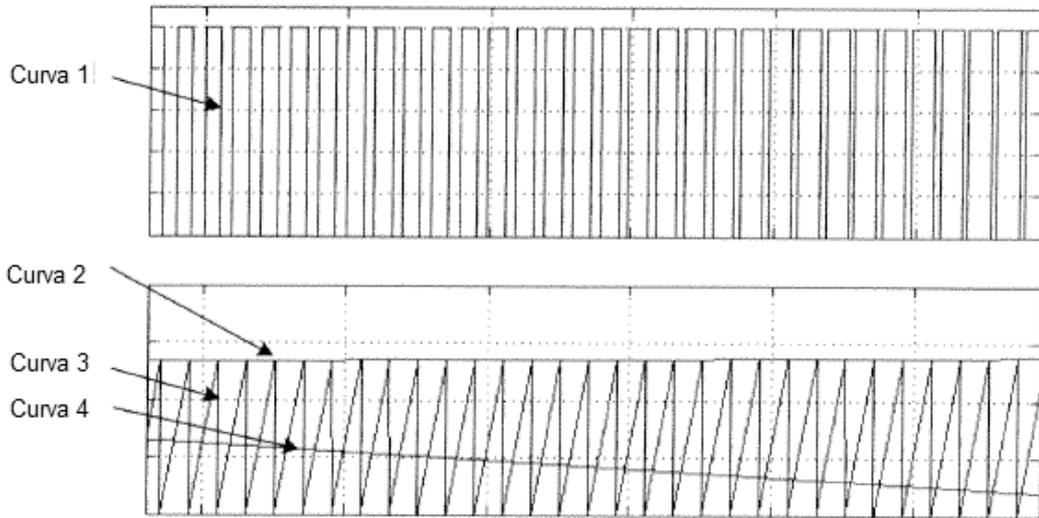


Fig. 3

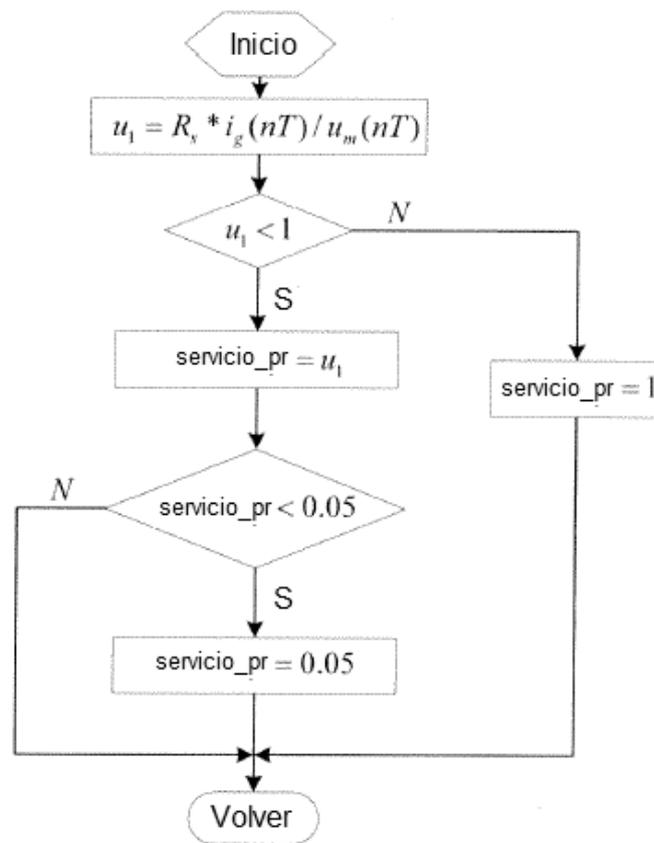


Fig. 4

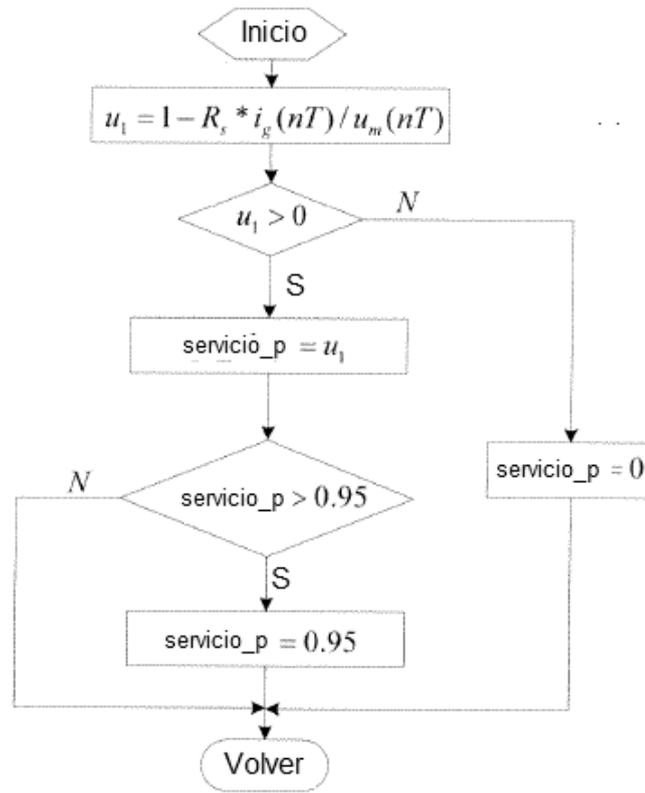


Fig. 5

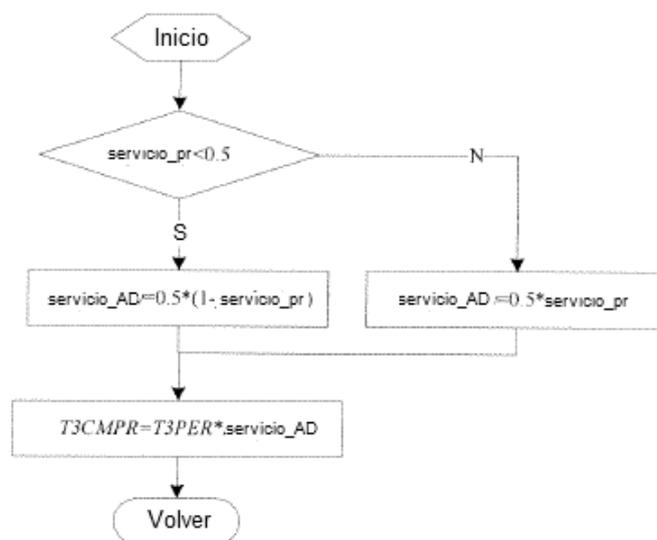


Fig. 6