

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 686 728**

51 Int. Cl.:

**H04N 5/14** (2006.01)

**G09G 5/00** (2006.01)

**G09G 3/32** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **22.05.2013 PCT/CN2013/076051**

87 Fecha y número de publicación internacional: **24.04.2014 WO14059791**

96 Fecha de presentación y número de la solicitud europea: **22.05.2013 E 13847903 (5)**

97 Fecha y número de publicación de la concesión europea: **01.08.2018 EP 2911381**

54 Título: **Método y dispositivo para procesar imágenes de vídeo**

30 Prioridad:

**18.10.2012 CN 201210397678**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**19.10.2018**

73 Titular/es:

**LEYARD OPTOELECTRONIC CO., LTD (100.0%)  
No.9 Zhenghongqi West Street North of Summer  
Palace Haidian District  
Beijing 100091 , CN**

72 Inventor/es:

**LEI, WEILIN y  
LU, CHANGJUN**

74 Agente/Representante:

**VALLEJO LÓPEZ, Juan Pedro**

ES 2 686 728 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Método y dispositivo para procesar imágenes de vídeo

5 **Campo técnico**

La presente invención se refiere al campo de procesamiento de imágenes y en particular a un método y un dispositivo para procesar una imagen de vídeo.

10 **Antecedentes**

En la actualidad, una pantalla de LED a color completo es utilizada ampliamente para una pantalla de vídeo de tipo empalme, es decir, se forma una pantalla de LED a color completo de una pieza empalmado una serie de módulos de visualización con una resolución física fijada. Si la resolución de una única pantalla de módulo de visualización es  $n \times m$  (es decir, un área efectiva de visualización tiene  $n$  columnas de píxeles y  $m$  líneas de píxeles), la resolución de visualización de la pantalla de LED a color completo de una pieza es de  $K \times n$  columnas de píxeles y  $P \times m$  líneas de píxeles, en el caso de que la pantalla de visualización de LED a color completo de una pieza se forme empalmado  $K$  pantallas de módulo de visualización en una dirección horizontal y  $P$  pantallas de módulo de visualización en una dirección longitudinal. Además, diferentes clientes requieren diferente área de pantalla, y el número de módulos de visualización empalmados de una pantalla de LED a color completo también no está especificado. Por lo tanto, puede formarse cualquier área de visualización de la cual la resolución no es menor de  $n \times m$ . Sin embargo, la resolución efectiva de la señal de vídeo convencional está especificada, tal como  $800 \times 600$ ,  $1024 \times 768$ ,  $1280 \times 1024$  y  $1920 \times 1080$  o similares. Si después de que se decodifica una señal 1080P y se descrypta mediante una señal de HDMI, los puntos de píxel efectivos de la misma tienen 1920 puntos en la dirección horizontal y 1080 puntos en la dirección longitudinal, la imagen de vídeo requiere la resolución física de  $1920 \times 1080$  puntos del dispositivo de visualización de un terminal para la mejor visualización. Sin embargo, para el dispositivo de visualización en el que el píxel físico no alcanza  $1920 \times 1080$ , el área efectiva visualizada del mismo es una parte de la imagen, pero los puntos de píxel físicos en la pantalla de visualización de LED a color completo no están fijados para su aplicación en el sitio de la misma. Específicamente, de conformidad con los requisitos de visualización para puntos físicos menores que 1080P, hay diferentes requisitos para el área donde se visualiza la imagen, se provoca fácilmente una diferencia entre la imagen de vídeo y la imagen de visualización de LED a color completo puesto que la imagen de vídeo no puede visualizarse punto de píxel por punto de píxel cuando se usa la pantalla de LED a color completo para visualizar la imagen de vídeo. Adicionalmente, para una señal de flujo de vídeo de alta resolución, puesto que la frecuencia de reloj de píxel de la imagen es demasiado alta, el circuito de accionamiento de pantalla de LED adecuado para Señalización Diferencial de Baja Tensión (LVDS) sufrirá de recibir problemas. Por ejemplo, excesiva frecuencia de reloj de píxel provoca excesiva tasa de bits de transmisión de la LVDS. Cuando se eleva la temperatura del circuito y el circuito se ve interferido por ruido, el extremo de recepción de la LVDS es inestable, es decir, la capacidad anti-interferencia se vuelve mala. Incluso en un caso de una gran resolución, tal como resolución de  $1600 \times 1200$ , la frecuencia de reloj alcanza 162,0 MHz, no puede realizarse la transmisión de datos de vídeo a través de un protocolo de LVDS.

Para resolver los problemas anteriores, en un caso donde la pantalla de LED a color completo visualiza cualquier resolución, la imagen se escala o expande de acuerdo con el tamaño de la pantalla para ajustarse a la visualización de la pantalla de LED. Por ejemplo, el número de puntos de píxel físicos de la pantalla es  $P \times K$ , y la resolución de la imagen es  $M \times N$ , de modo que la imagen con la resolución de  $M \times N$  se escala por  $P \times K$ . De esta manera, aunque puede visualizarse una pantalla de vídeo completa, el método de procesamiento aumenta la complejidad de un sistema de procesamiento de extremo frontal y aumenta el coste, y la misma imagen sufrirá de pérdida después de procesarse, lo que reduce la calidad de la imagen. Adicionalmente, en la actualidad, el método técnico de transmisión de red adoptado por el LED limita la tasa de transmisión de datos de la pantalla, por ejemplo, la tasa de transmisión de un único puerto de transmisión de Ethernet Gbit es mucho menor que la de transmisión diferencial de baja tensión, que es perjudicial para la transmisión de imágenes de alta definición. Por lo tanto, para transmitir la imagen de alta definición, pueden añadirse múltiples puertos de transmisión de Ethernet para transmisión simultánea, que también aumenta el coste.

A partir de lo anterior, en la técnica anterior, la imagen de vídeo se escala para visualizar la imagen de vídeo con diferentes resoluciones en la pantalla empalmada, lo que reduce la calidad de la imagen visualizada y hace el procesamiento complicado.

Actualmente, no se ha propuesto solución eficaz para el problema de que la distorsión de la imagen visualizada se provoca escalando las imágenes de vídeo al visualizar las imágenes de vídeo con diferentes resoluciones en la pantalla empalmada en la técnica anterior.

El documento US 2006/262223 A1 desvela un escalador de vídeo.

**Sumario**

5 Para el problema de que la distorsión de la imagen visualizada se provoca escalando las imágenes de vídeo al visualizar las imágenes de vídeo con diferentes resoluciones en la pantalla empalmada en la técnica relacionada, se proporciona un método y dispositivo para procesar una imagen de vídeo, mediante los cuales se resuelve el problema anterior.

10 Para este fin, de acuerdo con un aspecto de la invención, se proporciona un método para procesar una imagen de vídeo, que incluye: recibir una imagen de vídeo original; ajustar una frecuencia de reloj de señal de la imagen de vídeo original para obtener una imagen de vídeo procesado; después de que se recibe una señal de comando introducida por un usuario, capturar la imagen de vídeo procesado de acuerdo con un tamaño preestablecido para obtener una imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido; y codificar la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener una imagen de vídeo codificado. La señal de comando incluye una abscisa preestablecida y una ordenada preestablecida, en las que, después de que se recibe la señal de comando introducida por el usuario, la etapa de capturar la imagen de vídeo procesado de acuerdo con el tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido incluye: realizar un cálculo de punto de píxel de acuerdo con una primera fórmula para obtener el número máximo  $H_o$  de puntos de píxel horizontal de la

15 ventana de visualización del tamaño preestablecido, en el que la primera fórmula es:  $H_o = \frac{P_o}{P_i} \times Hit - Hos$ , en la que  $P_o$  es una frecuencia de reloj de píxel fija,  $P_i$  es una frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original, y  $Hos$  es un espaciado de píxeles efectivo entre dos líneas de un vídeo de salida; capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido; adoptar puntos longitudinales verticales de una resolución de la imagen de vídeo original como puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y el punto de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido.

20 Como alternativa, la etapa de ajustar la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado incluye: extraer una señal de línea original, una señal de campo original, una señal de supresión original y una señal de enmascaramiento de supresión original desde una señal de control de la imagen de vídeo original; realizar restablecimiento de conteo para la señal de campo original en puntos de salto de la señal de campo original tomando la señal de línea original como un reloj para obtener una señal de sincronización de campo; realizar restablecimiento de conteo para la señal de línea original en puntos de salto de la señal de línea original adoptando la frecuencia de reloj de píxel fija como un reloj para obtener una señal de sincronización de línea; realizar restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea tomando la señal de sincronización de línea como un reloj para obtener una señal de sincronización de supresión; realizar restablecimiento de conteo para la señal de enmascaramiento de supresión original en puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como un reloj para obtener una señal de enmascaramiento de supresión; y generar la señal de control de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión, y obtener la imagen de vídeo procesado.

25 Como alternativa, después de recibir la imagen de vídeo original, el método incluye adicionalmente: recibir la señal de comando introducida por el usuario y analizar la señal de comando para obtener la abscisa preestablecida y la ordenada preestablecida.

30 Como alternativa, antes de ajustar la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el método incluye adicionalmente: detectar si una señal de datos de la imagen de vídeo original es una señal de DDR; y en un caso donde la señal de datos de la imagen de vídeo original sea la señal de DDR, ajustar una anchura de bits de la señal de datos de la imagen de vídeo original para obtener una imagen de vídeo original de un modo de transmisión de único borde de reloj.

35 Como alternativa, después de ajustar la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el método incluye adicionalmente: realizar una operación de acceso de ping-pong en la imagen de vídeo procesado tomando la frecuencia de reloj de señal de la imagen de vídeo original como un reloj de almacenamiento y tomando una señal de supresión de la imagen de vídeo procesado como una señal de activación de almacenamiento.

40 Para este fin, de acuerdo con un aspecto de la invención, se proporciona un dispositivo para procesar una imagen de vídeo, que incluye: un módulo de recepción, configurado para recibir una imagen de vídeo original; un primer módulo de procesamiento, configurado para ajustar una frecuencia de reloj de señal de la imagen de vídeo original

para obtener una imagen de vídeo procesado; un segundo módulo de procesamiento, configurado para, después de que se recibe una señal de comando introducida por un usuario, capturar la imagen de vídeo procesado de acuerdo con un tamaño preestablecido para obtener una imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido; y un módulo de codificación, configurado para codificar la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener una imagen de vídeo codificado. La señal de comando incluye una abscisa preestablecida y una ordenada preestablecida, en el que el segundo módulo de procesamiento incluye: un primer módulo de cálculo, configurado para realizar cálculo de punto de píxel de acuerdo con una primera fórmula para obtener el número máximo  $H_o$  de puntos de píxel horizontal de la ventana de

visualización del tamaño preestablecido, en el que la primera fórmula es:  $H_o = \frac{P_o}{P_i} \times Hit - H_{os}$ , en la que  $P_o$  es

una frecuencia de reloj de píxel fija,  $P_i$  es una frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original, y  $H_{os}$  es un espaciado de píxeles efectivo entre dos líneas de un vídeo de salida; un primer módulo de subprocesamiento, configurado para capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, y adoptar puntos longitudinales verticales de una resolución de la imagen de vídeo original como puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y un segundo módulo de subprocesamiento, configurado para capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido.

Como alternativa, el primer módulo de procesamiento incluye: un módulo de extracción, configurado para extraer una señal de línea original, una señal de campo original, una señal de supresión original y una señal de enmascaramiento de supresión original desde una señal de control de la imagen de vídeo original; un primer módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de campo original en puntos de salto de la señal de campo original tomando la señal de línea original como un reloj para obtener una señal de sincronización de campo; un segundo módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de línea original en puntos de salto de la señal de línea original tomando la frecuencia de reloj de píxel fija como un reloj para obtener una señal de sincronización de línea; un tercer módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea, tomando la señal de sincronización de línea como un reloj para obtener una señal de sincronización de supresión; un cuarto módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de enmascaramiento de supresión original en puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como un reloj para obtener una señal de enmascaramiento de supresión; y un cuarto módulo de subprocesamiento, configurado para generar una señal de control de la imagen de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión, y obtener la imagen de vídeo procesado.

Como alternativa, después de que el módulo de recepción recibe la imagen de vídeo original, el dispositivo incluye adicionalmente: un tercer módulo de procesamiento, configurado para recibir la señal de comando introducida por el usuario y analizar la señal de comando para obtener la abscisa preestablecida y la ordenada preestablecida.

Como alternativa, antes de que el primer módulo de procesamiento ajuste la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el dispositivo incluye adicionalmente: un módulo de detección, configurado para detectar si una señal de datos de la imagen de vídeo original es una señal de DDR; y un cuarto módulo de procesamiento, configurado para, en un caso donde la señal de datos de la imagen de vídeo original sea la señal de DDR, ajustar una anchura de bits de la señal de datos de la imagen de vídeo original para obtener una señal de imagen de vídeo original de un modo de transmisión de único borde de reloj.

Como alternativa, después de que el primer módulo de procesamiento ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el dispositivo incluye adicionalmente: un módulo de lectura, configurado para realizar una operación de ping-pong para la imagen de vídeo procesado tomando la frecuencia de reloj de señal de la imagen de vídeo original como un reloj de almacenamiento y tomando la señal de supresión de la imagen de vídeo procesado como una señal de activación de almacenamiento.

De acuerdo con el método y dispositivo para procesar la imagen de vídeo de la realización de la invención, se obtienen señales de nueva línea, campo y sincronización de supresión a través de ajustar la frecuencia de reloj de una imagen de entrada, y se obtiene una nueva imagen de vídeo, y a continuación, se realiza la correspondiente operación de captura y operación de emisión de acuerdo con los requisitos de visualización de imagen del usuario, de modo que se resuelve el problema de que la distorsión de la imagen visualizada se provoca escalando las imágenes de vídeo al visualizar las imágenes de vídeo con diferentes resoluciones en la pantalla empalmada en la técnica anterior, y se realiza el efecto de que las imágenes de vídeo con cualquier resolución se visualizan de manera fiable y estable en el mejor intervalo de área de visualización.

**Breve descripción de los dibujos**

Los dibujos adjuntos descritos en el presente documento sirven para proporcionar un entendimiento de la invención, y constituyen una parte de esta solicitud. Las realizaciones esquemáticas y la descripción de las realizaciones esquemáticas de la misma invención sirven para explicar la invención en lugar de para limitar la invención de manera inapropiada. En los dibujos:

La Figura 1 es un diagrama estructural de un dispositivo para procesar una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 2 es un diagrama estructural detallado de un dispositivo para procesar una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 3 es un diagrama esquemático de una primera instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 4 es un diagrama esquemático de una segunda instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 5 es un diagrama esquemático de una tercera instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 6 es un diagrama esquemático de una instantánea longitudinal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 7 es un diagrama esquemático de una instantánea empalmada donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención;

La Figura 8 es un diagrama esquemático de una forma de onda de recuento de un tercer módulo de recuento de un usuario de acuerdo con una realización de la invención;

La Figura 9 es un diagrama de flujo de un método para procesar una imagen de vídeo de acuerdo con una realización de la invención; y

La Figura 10 es un diagrama de flujo de un método para procesar una imagen de vídeo de acuerdo con una realización mostrada en la Figura 9.

**Descripción detallada de las realizaciones**

Debería observarse que las realizaciones de la aplicación y las características de las realizaciones pueden combinarse entre sí y sin ningún conflicto. En lo sucesivo, la invención se describirá en detalle con referencia a los dibujos adjuntos y en conjunto con las realizaciones.

La Figura 1 es un diagrama estructural de un dispositivo para procesar una imagen de vídeo de acuerdo con una realización de la invención. La Figura 2 es un diagrama estructural detallado de un dispositivo para procesar una imagen de vídeo de acuerdo con una realización de la invención.

Como se muestra en la Figura 1 y en la Figura 2, el dispositivo incluye: un módulo de recepción 10, configurado para recibir una imagen de vídeo original; un primer módulo de procesamiento 30, configurado para ajustar una frecuencia de reloj de señal de la imagen de vídeo original para obtener una imagen de vídeo procesado; un segundo módulo de procesamiento 50, configurado para, después de que se recibe una señal de comando introducida por un usuario, capturar la imagen de vídeo procesado de acuerdo con un tamaño preestablecido para obtener una imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido; y un módulo de codificación 70, configurado para codificar la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener una imagen de vídeo codificado.

De acuerdo con el dispositivo para procesar la imagen de vídeo de la realización de la presente solicitud, el módulo de recepción recibe la imagen de vídeo original de entrada, a continuación el primer módulo de procesamiento ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el segundo módulo de procesamiento, después de que se recibe la señal de comando introducida por el usuario, captura la imagen de vídeo procesado de acuerdo con el tamaño preestablecido para obtener la imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido, y finalmente el módulo de codificación codifica la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo codificado. De acuerdo con el dispositivo para procesar la imagen de vídeo de la realización de la presente solicitud, se obtiene una nueva imagen de vídeo a través de ajustar la frecuencia de reloj de la imagen de entrada, y a continuación, se realiza la correspondiente operación de captura y operación de emisión de acuerdo con los requisitos de visualización de imagen del usuario, para resolver el problema de que la distorsión de la imagen visualizada se provoca escalando las imágenes de vídeo al visualizar las imágenes de vídeo de diferentes resoluciones en la pantalla empalmada en la técnica anterior, y se realiza el efecto de que las imágenes de vídeo de cualquier resolución se visualizan de manera fiable y estable en el mejor intervalo de área de visualización.

En la realización anterior, el segundo módulo de procesamiento 50 abre la ventana de visualización, y a continuación define y emite la imagen de vídeo a través de ajustar coordenadas de píxel (por ejemplo, la abscisa es X, y la ordenada es Y) en la esquina superior izquierda del área de visualización de imagen, para realizar la captura y la salida de la imagen de vídeo procesado, y los tamaños de área de la ventana de visualización de imagen efectiva

abiertos son diferentes dependiendo de diferentes resoluciones de las imágenes de entrada (es decir, la imagen de vídeo original en la realización anterior). La ventana de visualización del tamaño preestablecido puede ser del tamaño de la pantalla de visualización de la pantalla de LED a color completo empalmada.

5 En la realización anterior, como se muestra en la Figura 2, el módulo de codificación 70 puede implementarse a través de un codificador de LVDS, es decir, el codificador emite un vídeo de salida de la correspondiente ventana de visualización a la ventana de visualización de una manera de tasa de bits en serie, se realiza procesamiento tal como de paralelo a serie en una manera de 10:1. De esta manera, la tasa de bits de la LVDS es 10 veces la de la frecuencia de reloj de salida de la ventana de visualización. Si  $P_o$  es el reloj de píxel de la ventana de visualización de 75 MHz, la tasa de bits de la LVDS alcanza 750 Mbps. Puesto que la LVDS es una transmisión diferencial de baja tensión, pueden realizarse las características de una alta tasa de bits de transmisión, pequeño consumo de potencia, alta fiabilidad y menos patillas de transmisión.

15 De acuerdo con la realización de la aplicación, la señal de comando incluye una abscisa preestablecida y una ordenada preestablecida, en la que el segundo módulo de procesamiento incluye: un primer módulo de cálculo, configurado para realizar cálculo de punto de píxel de acuerdo con una primera fórmula para obtener el número máximo  $H_o$  de los puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, en el que la

primera fórmula es:  $H_o = \frac{P_o}{P_i} \times Hit - Hos$ , donde  $P_o$  es una frecuencia de reloj de píxel fija,  $P_i$  es una

20 frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original, y  $Hos$  es un espaciado de píxeles efectivo entre dos líneas de un vídeo de salida; un primer módulo de subprocesamiento, configurado para capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, y adoptar puntos longitudinales verticales de una resolución de la imagen de vídeo original como puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y un segundo módulo de subprocesamiento, configurado para capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido. La función del segundo módulo de procesamiento anterior puede realizarse a través de un procesador de señal de control de vídeo mostrado en la Figura 2. Específicamente, la señal de control de vídeo procesado se genera de acuerdo con una señal de sincronización de campo, una señal de sincronización de línea, una señal de sincronización de supresión y una señal de enmascaramiento de supresión, y una señal digital de la imagen de vídeo original se corrige de acuerdo con la señal de control de vídeo procesado para obtener la imagen de vídeo procesado.

35 Específicamente, el primer módulo de cálculo realiza el cálculo de punto de píxel de acuerdo con la primera fórmula para obtener el número máximo  $H_o$  de los puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, a continuación el primer módulo de subprocesamiento captura los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, y adopta los puntos longitudinales verticales de la resolución de la imagen de vídeo original como los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido, y finalmente un tercer módulo de subprocesamiento captura la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido obtenido por el segundo módulo de subprocesamiento para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido.

La primera fórmula es:  $H_o = \frac{P_o}{P_i} \times Hit - Hos$ , en la que  $P_o$  que es una constante, es la frecuencia de reloj de

50 píxel fija,  $P_i$  es la frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original, y  $Hos$  es el espaciado de píxeles efectivo entre dos líneas del vídeo de salida, y  $H_o$  también es el número máximo de los puntos de píxel leídos por una memoria.

La Figura 3 es un diagrama esquemático de una primera instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 4 es un diagrama esquemático de una segunda instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 5 es un diagrama esquemático de una tercera instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 6 es un diagrama esquemático de una instantánea longitudinal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 7 es un diagrama esquemático de una pantalla empalmada donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. En lo anterior, todas las ventanas de visualización de la Figura 3 a la Figura 3 anteriores pueden ser las ventanas de visualización del tamaño preestablecido, todos los vídeos de entrada pueden ser las imágenes de vídeo procesado por el primer módulo de procesamiento 30.

Por ejemplo, tomando la resolución M\*N de la imagen de vídeo de entrada (es decir, la imagen de vídeo original) como un ejemplo, si se establecen los datos de vídeo de la ventana de visualización de imagen abierta para emitirse con  $P_o$  fijo, el número máximo  $H_o$  de los puntos de píxeles efectivos horizontales de la ventana de visualización

abierta puede ser  $H_o = \frac{P_o}{P_i} \times Hit - Hos$ .

5 En la fórmula anterior,  $H_o$  es el número máximo de los puntos de píxel emitidos por la ventana de visualización del tamaño preestablecido,  $P_o$  es la frecuencia de reloj de píxel fija,  $P_i$  es la frecuencia de reloj de píxel del vídeo de entrada (es decir, la imagen de vídeo original en la realización anterior),  $Hit$  es el número total de relojes de ciclo de línea de la imagen de entrada, y  $Hos$  es el espaciado de píxeles efectivo entre dos líneas del vídeo de salida, es decir, el intervalo de tiempo entre el último píxel efectivo de la línea anterior y el primer píxel efectivo de la siguiente línea de dos líneas adyacentes (calculado por el número de los ciclos de reloj de píxel). Cuanto más grande es la frecuencia fijada  $P_o$ , más grande es el tamaño de la ventana abierta, pero la estabilidad del sistema se verá influenciada. En la realización, la frecuencia de reloj fijada  $P_o$  puede ser 75 MHz.

15 En la realización anterior, como se muestra en la Figura 3, si  $P_o > P_i$ , la ventana abierta del tamaño preestablecido puede emitir los puntos de píxel horizontal de la resolución del vídeo de entrada de manera completa, es decir, la anchura horizontal de la ventana de visualización abierta del tamaño preestablecido es mayor que la anchura horizontal de la imagen de vídeo original. Específicamente, si la abscisa X de una posición inicial en la esquina superior izquierda de la ventana de visualización se establece para que sea 0 por un usuario, el primer píxel visualizado por la ventana abierta es el primer punto de píxel de la imagen de vídeo de entrada (es decir, la imagen de vídeo original), y si el número de los puntos de píxel horizontal de la ventana abierta es mayor que el número de los puntos de píxel horizontal de la imagen de entrada, la instantánea horizontal de la imagen de entrada puede visualizarse completamente.

25 Como se muestra en la Figura 4 y en la Figura 5, si el número de los puntos horizontales de la imagen de entrada es mayor que el número de los puntos horizontales de la ventana abierta, la imagen visualizada en la ventana abierta es un área de la imagen de entrada, y el área se desplaza a través de una coordenada X establecida. Si la coordenada preestablecida introducida por el usuario es (n1, 0), la imagen de vídeo procesado se desplaza n1 coordenadas a la derecha. Si la coordenada preestablecida introducida por el usuario es (n2, 0), la imagen de vídeo procesado se desplaza n2 coordenadas a la derecha.

30 En la realización anterior de la aplicación, el número máximo que puede visualizarse de los puntos longitudinales verticales de la ventana de visualización del tamaño preestablecido es el mismo que el número de los puntos verticales del píxel efectivo de la imagen de entrada en realidad. Por ejemplo, para la resolución de imagen de 1280\*1024@60hz, el número máximo de los puntos verticales de la ventana de visualización es 1024. Como se muestra en la Figura 6, cuando la coordenada Y establecida por el usuario es 0, el número de los puntos verticales de la ventana de visualización es justo el mismo que el número de los puntos verticales de la imagen de entrada. Sin embargo, puesto que el número aplicado real de los puntos de la pantalla de LED a color completo puede no estar especificado, el usuario puede elegir también la visualización de la imagen a través de ajustar la coordenada Y de acuerdo con la realización mostrada en la Figura 6, es decir, la coordenada del primer punto de píxel de la primera línea y la primera columna de la imagen de vídeo de salida de la ventana de visualización se establece de acuerdo con la coordenada preestablecida (n, m) introducida por el usuario.

45 Puede observarse a partir de la descripción anterior que en la realización anterior de la aplicación, el usuario puede ajustar el área de visualización de la pantalla de LED a color completo de manera arbitraria, y capturar la imagen desde la imagen de vídeo procesado para obtener la mejor imagen de visualización. Adicionalmente, como se muestra en la Figura 7, el usuario puede también empalmar la imagen de resolución superior a través de aumentar la salida de la ventana de visualización. Si el número de los puntos de píxel horizontal de la imagen de vídeo procesado es dos veces del número máximo de los puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, pueden empalmarse dos pantallas de visualización para su visualización. Si las coordenadas preestablecidas de las dos pantallas de visualización del usuario son respectivamente (0, 0) y (n, 0), los puntos de coordenadas (x1, y1) y (x2, y2) del primer punto de píxel de la primera línea de las dos pantallas de visualización son respectivamente (0, 0) y (n, 0), donde  $n=x1+1$ , y m en la Figura 7 puede ser 0.

55 Para la coordenada Y establecida, las señales de campo, línea y supresión nuevamente generadas en la etapa anterior necesitan ajustarse. Si la coordenada Y establecida es 15, la operación de recuento es necesario que se realice tomando una nueva señal de sincronización de supresión como el reloj, y se realiza la operación resultante de acuerdo con el nuevo salto de sincronización de campo y se genera una correspondiente señal de enmascaramiento de supresión. Por ejemplo, la señal de enmascaramiento es inválida, es decir, 0 para el valor de recuento de 0-14, mientras que las señales de enmascaramiento son válidas para el resto. Los datos desde las líneas 0-14 se protegen de que se enmascaren, al mismo tiempo, una señal de sincronización de campo se desplaza hacia atrás por un valor de tiempo de 15 ciclos de supresión para mantener la misma fase con los primeros datos de línea de supresión.

Adicionalmente, la generación y operación de la nueva señal de control de vídeo y el reloj leído por la memoria puede realizarse en el caso de que el generador de reloj mostrado en la Figura 2 esté a la frecuencia de reloj de píxel fija establecida.

5 A través de la realización anterior de la aplicación, cualquier área de la imagen puede visualizarse y empalmarse, y el requisito para la aplicación real del LED puede cumplirse de manera flexible, la transmisión de señal con la pantalla de LED se realiza a una tasa de bits de baja transmisión fijada para asegurar la fiabilidad del sistema.

10 En la realización anterior de la invención, el primer módulo de procesamiento 30 puede incluir: un módulo de extracción, configurado para extraer una señal de línea original, una señal de campo original, una señal de supresión original y una señal de enmascaramiento de supresión original desde una señal de control de la imagen de vídeo original; un primer módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de campo original en puntos de salto de la señal de campo original tomando la señal de línea original como el reloj para obtener una señal de sincronización de campo; un segundo módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de línea original en puntos de salto de la señal de línea original tomando la frecuencia de reloj de píxel fija como el reloj para obtener una señal de sincronización de línea; un tercer módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea, tomando la señal de sincronización de línea como el reloj para obtener una señal de sincronización de supresión; un cuarto módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de enmascaramiento de supresión original en los puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como el reloj para obtener una señal de enmascaramiento de supresión; y un cuarto módulo de subprocesamiento, configurado para generar la señal de control de la imagen de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión, y obtener la imagen de vídeo procesado.

25 Específicamente, el módulo de extracción extrae la señal de línea original, la señal de campo original, la señal de supresión original y la señal de enmascaramiento de supresión original desde la señal de control de la imagen de vídeo original, y aplica las señales anteriores a la operación de recuento de los siguientes módulos. En lo anterior, el primer módulo de recuento realiza restablecimiento de conteo para la señal de campo original en los puntos de salto de la señal de campo original tomando la señal de línea original como el reloj para obtener la señal de sincronización de campo. El segundo módulo de recuento realiza restablecimiento de conteo para la señal de línea original en los puntos de salto de la señal de línea original tomando la frecuencia de reloj de píxel fija como el reloj para obtener la señal de sincronización de línea. El tercer módulo de recuento realiza restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea, tomando la señal de sincronización de línea como el reloj para obtener la señal de sincronización de supresión. El cuarto módulo de recuento realiza restablecimiento de conteo para la señal de enmascaramiento de supresión original en los puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como el reloj para obtener la señal de enmascaramiento de supresión. Después de que los módulos anteriores realizan la operación anterior, el cuarto módulo de subprocesamiento genera la señal de control de la imagen de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión obtenidas por módulos anteriores, y obtiene la imagen de vídeo procesado.

45 La Figura 8 es un diagrama esquemático de una forma de onda del proceso de recuento del tercer módulo de recuento de un usuario de acuerdo con una realización de la invención.

50 Por ejemplo, el primer módulo de recuento realiza el proceso de frecuencia de reloj para la señal de control del vídeo original para generar la señal de sincronización de campo. La señal de campo emitida por el vídeo toma el salto de la señal de campo original (es decir, la señal de campo en la señal de control de la imagen de vídeo original) como un límite, y se realiza el restablecimiento de conteo para la señal de campo original tomando la señal de línea como un reloj. Durante este recuento, se establece  $0-n1$  ( $0$  a  $n1$ ) para que sea la cabecera de sincronización de la señal de campo, y el nivel eléctrico de la señal de campo es bajo, y otros valores de recuento son altos, y se genera una nueva señal de sincronización de campo (es decir, la señal de sincronización de campo en la realización anterior). El segundo módulo de recuento realiza el proceso de frecuencia de reloj para la señal de control del vídeo original para generar la señal de sincronización de campo. La nueva señal de sincronización de línea toma el salto de la señal de línea original (es decir, la señal de línea en la señal de control de la imagen de vídeo original) como un límite, y se realiza el restablecimiento de conteo para la nueva señal de sincronización de línea tomando el reloj de salida (es decir, la frecuencia de reloj fijada  $P_0$ ) como un reloj, en el que se establece  $0-m1$  para que sea la sincronización de señal de línea (es decir, el nivel eléctrico de la señal de línea es bajo), otros valores de recuento son altos, y se genera una nueva señal de sincronización de línea (es decir, la señal de sincronización de línea en la realización anterior). El tercer módulo de recuento realiza el proceso de frecuencia de reloj para la señal de control del vídeo original para generar la señal de sincronización de campo. Como se muestra en la Figura 8, se genera una nueva señal de sincronización de supresión tomando la nueva señal de sincronización de línea como el reloj, y la cabecera de sincronización de la nueva señal de sincronización de supresión es mayor que la cabecera de sincronización de la nueva señal de sincronización de línea. Adicionalmente, la nueva señal de sincronización de supresión está



estrechamente vinculada a la lectura de la memoria. Una vez que la señal de supresión es alta, la memoria lee y emite los primeros datos de la correspondiente línea de la ventana de visualización del tamaño preestablecido. Por ejemplo, si se establece  $0-m_2$  ( $m_2 > m_1$ ) para que sea señal de supresión baja, los datos de píxel de la memoria se leen desde  $m_2+1$ . Durante  $(m_2+1)-m_3$ , la señal de supresión es alta, es decir, es el momento de emitir los datos de píxel, y además de esto, la señal de supresión se vuelve baja.

De acuerdo con la realización anterior de la aplicación, después de que el módulo de recepción 10 recibe la imagen de vídeo original, el dispositivo puede incluir adicionalmente: un tercer módulo de procesamiento, configurado para recibir una señal de comando introducida por un usuario y analizar la señal de comando para obtener la abscisa preestablecida y la ordenada preestablecida.

Específicamente, después de que el módulo de recepción recibe la imagen de vídeo original, el dispositivo puede incluir adicionalmente el tercer módulo de procesamiento, es decir, un procesador de análisis de una coordenada de la ventana de visualización mostrada en la Figura 2 analiza la señal de comando introducida por el usuario, y una palabra o palabras de comando se transmiten en general de una manera de un protocolo de SPI, en el que la palabra de comando incluye una palabra clave de comando, una dirección de comando, y datos de comando. A través de la operación de análisis del protocolo de SPI, el comando se analiza para que sea la señal de dirección, de datos y de control en paralelo que se transmiten a un correspondiente módulo de procesamiento.

En la realización anterior de la aplicación, antes de que el primer módulo de procesamiento 30 ajuste la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el dispositivo puede incluir adicionalmente: un módulo de detección, configurado para detectar si una señal de datos de la imagen de vídeo original es una señal de DDR; y un cuarto módulo de procesamiento, configurado para, en un caso donde la señal de datos de la imagen de vídeo original es la señal de DDR, ajustar una anchura de bits de la señal de datos de la imagen de vídeo original para obtener una imagen de vídeo original de un modo de transmisión de único borde de reloj.

Específicamente, la imagen de vídeo de entrada (es decir, la imagen de vídeo original en la realización anterior) se recibe por el módulo de recepción 10 (la función del módulo de recepción puede realizarse a través de un receptor de datos mostrado en la Figura 2). En la realización anterior, después de que el módulo de recepción 10 recibe la imagen de vídeo original, la señal de datos de vídeo puede extraerse desde la imagen de vídeo original a través del receptor de datos, y se realiza la operación de sincronización de datos para la señal de datos de vídeo, es decir, se ajusta la anchura de bits. Si la señal de datos de vídeo es la señal de DDR, se ajusta el modo de entrada de doble borde DDR al modo de salida de único borde de reloj. Además, después de que el primer módulo de procesamiento 30 ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, la señal de datos de vídeo obtenida por el módulo anterior puede ajustarse para obtener los datos de vídeo procesado.

Adicionalmente, después de que el primer módulo de procesamiento 30 ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el dispositivo puede incluir adicionalmente: un módulo de lectura, configurado para realizar operación de acceso de ping-pong para la imagen de vídeo procesado tomando la frecuencia de reloj de señal de la imagen de vídeo original como un reloj de almacenamiento y tomando la señal de supresión de la imagen de vídeo procesado como una señal de activación de almacenamiento.

Específicamente, después de que el primer módulo de procesamiento 30 ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el módulo de lectura realiza la operación de acceso de ping-pong para la imagen de vídeo procesado, en el que el módulo de lectura puede realizarse usando dos memorias el tamaño de cada una de las cuales es de 2048 bits (o 4096 bits). Específicamente, en un ciclo de línea, una memoria 1 almacena una imagen de vídeo, y la otra memoria 2 lee la imagen de vídeo, y en un siguiente ciclo de línea, una memoria 2 almacena una imagen de vídeo, y la otra memoria 1 lee la imagen de vídeo. Es decir, se realiza la operación de acceso anterior a turnos. Cuando se almacenan los datos, tomando el reloj de entrada original como el reloj de almacenamiento y tomando la señal de supresión como la señal de activación de almacenamiento, se accede a los datos de línea de manera incrementalmente ordenada desde el lado más a la derecha empezando desde la dirección 0 en el caso de que la dirección se aumente progresivamente empezando desde la dirección 0 de acuerdo con el tictac del reloj, en el que un dato de punto de píxel se accede a través de cada dirección.

Adicionalmente, antes de que el módulo de codificación 70 codifique la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo codificado, el dispositivo puede incluir adicionalmente un selector, en el que el selector puede conmutar la memoria leída para la que se realiza la operación de ping-pong, es decir, siempre conmuta a la memoria leída para emitir datos de la memoria leída.

La Figura 9 es un diagrama de flujo de un método para procesar una imagen de vídeo de acuerdo con una realización de la invención. La Figura 10 es un diagrama de flujo de un método para procesar una imagen de vídeo de acuerdo con una realización mostrada en la Figura 9.

Como se muestra en la Figura 9 y en la Figura 10, el método incluye las siguientes etapas:

Etapa 102: se recibe una imagen de vídeo original.

Etapa 104: se ajusta una frecuencia de reloj de señal de la imagen de vídeo original para obtener una imagen de vídeo procesado.

Etapa 106: después de que se recibe una señal de comando introducida por un usuario, se captura la imagen de vídeo procesado de acuerdo con un tamaño preestablecido para obtener una imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido.

Etapa 108: se codifica la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener una imagen de vídeo codificado.

De acuerdo con el método para procesar la imagen de vídeo de la realización de la aplicación, se recibe la imagen de vídeo original de entrada; a continuación se ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado; después de que se recibe la señal de comando introducida por el usuario, se captura la imagen de vídeo procesado de acuerdo con el tamaño preestablecido para obtener la imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido; y finalmente se codifica la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo codificado. De acuerdo con el método para procesar la imagen de vídeo de la realización de la aplicación, se obtiene una nueva imagen de vídeo a través de ajustar la frecuencia de reloj de la imagen de entrada, y a continuación se realiza la correspondiente operación de captura y operación de emisión de acuerdo con los requisitos de visualización de imagen del usuario, de modo que se resuelve el problema de que la distorsión de la imagen visualizada se provoca escalando las imágenes al visualizar las imágenes en la pantalla empalmadas en el caso donde la resolución o frecuencia de campo de los vídeos de entrada son diferentes en la técnica anterior, y se realiza el efecto de que las imágenes de vídeo con cualquier resolución se visualizan de manera fiable y estable en el mejor intervalo de área de visualización.

La etapa 102 en la realización anterior puede realizarse recibiendo la imagen de vídeo en la etapa 202 mostrada en la Figura 10. En la etapa 204, se procesa la imagen de vídeo original y la imagen de vídeo procesado se almacena en caché. De la etapa 104 a la etapa 106 en la realización anterior pueden realizarse en la etapa 204 en la Figura 10. La etapa 108 en la Figura 9 puede realizarse a través de la etapa 208 en la Figura 10, en la que la imagen de vídeo se codifica en la etapa 208. Específicamente, la etapa 106 puede realizarse mediante lo siguiente: se abre la ventana de visualización, y a continuación se define la imagen de vídeo y se emite a través de establecer coordenadas de píxel (por ejemplo, la abscisa es X, y la ordenada es Y) en la esquina superior izquierda del área de visualización de imagen para realizar la captura y la salida de la imagen de vídeo procesado, y los tamaños de área de la ventana de visualización de imagen efectiva abierta son diferentes dependiendo de diferentes resoluciones de las imágenes de entrada (es decir, la imagen de vídeo original en la realización anterior). La ventana de visualización del tamaño preestablecido puede ser del tamaño de la pantalla de visualización de la pantalla de LED a color completo empalmada. Adicionalmente, la etapa 204 puede realizarse también después de la etapa 206 en la que se recibe y analiza la señal de comando del usuario.

En la realización anterior, la etapa 108 puede realizarse a través de un codificador de LVDS. Es decir, el codificador emite un vídeo de salida de la correspondiente ventana de visualización a la ventana de visualización de una manera de tasa de bits en serie, tal como se realiza el procesamiento de paralelo a serie de una manera de 10:1. De esta manera, la tasa de bits de la LVDS es 10 veces la de la frecuencia de reloj de salida de la ventana de visualización. Si  $P_o$  es el reloj de píxel de la ventana de visualización de 75 MHz, la tasa de bits de la LVDS alcanza 750 Mbps. Puesto que la LVDS es una transmisión diferencial de baja tensión, pueden realizarse las características de una alta tasa de bits de transmisión, pequeño consumo de potencia, alta fiabilidad y menos patillas de transmisión.

En la realización anterior de la aplicación, la señal de comando incluye una abscisa preestablecida y una ordenada preestablecida, en las que después de que se recibe la señal de comando introducida por el usuario, la etapa de capturar la imagen de vídeo procesado de acuerdo con el tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido incluye: realizar un cálculo de punto de píxel de acuerdo con una primera fórmula para obtener el número máximo  $H_o$  de los puntos de píxel horizontal de la

ventana de visualización del tamaño preestablecido, en el que la primera fórmula es: 
$$H_o = \frac{P_o}{P_i} \times Hit - H_{os} ,$$

donde  $P_o$  es una frecuencia de reloj de píxel fija,  $P_i$  es una frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original, y  $H_{os}$  es un espaciado de píxeles efectivo entre dos líneas de un vídeo de salida; capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido; adoptar puntos longitudinales verticales de una resolución de la imagen de vídeo original como puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido. En lo

anterior, la señal de control de vídeo procesado se genera de acuerdo con una señal de sincronización de campo, una señal de sincronización de línea, una señal de sincronización de supresión y una señal de enmascaramiento de supresión, y una señal digital de la imagen de vídeo original se corrige de acuerdo con la señal de control de vídeo procesado para obtener la imagen de vídeo procesado.

5 Específicamente, la señal de comando incluye la abscisa preestablecida y la ordenada preestablecida, en las que después de que se recibe la señal de comando introducida por el usuario, la etapa de capturar la imagen de vídeo procesado de acuerdo con el tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido se realiza de la siguiente manera: realizar el cálculo de punto de píxel de acuerdo con la primera fórmula para obtener el número máximo  $H_o$  de los puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener los puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido; adoptar los puntos longitudinales verticales de la resolución de la imagen de vídeo original como los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y los puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido. La

primera fórmula es:  $H_o = \frac{P_o}{P_i} \times Hit - Hos$ , en la que  $P_o$  es la frecuencia de reloj de píxel fija,  $P_i$  es la frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original, y  $Hos$  es el espaciado de píxeles efectivo entre dos líneas del vídeo de salida.

La Figura 3 es un diagrama esquemático de una primera instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 4 es un diagrama esquemático de una segunda instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 5 es un diagrama esquemático de una tercera instantánea horizontal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 6 es un diagrama esquemático de una instantánea de pantalla longitudinal donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. La Figura 7 es un diagrama esquemático de una pantalla empalmada donde una ventana de visualización emite una imagen de vídeo de acuerdo con una realización de la invención. En lo anterior, todas las ventanas de visualización en la Figura 3 a Figura 7 anteriores pueden ser las ventanas de visualización del tamaño preestablecido, todos los vídeos de entrada pueden ser las imágenes de vídeo procesado por el primer módulo de procesamiento 30.

Por ejemplo, tomando la resolución  $M \times N$  de la imagen de vídeo de entrada (es decir, la imagen de vídeo original) como un ejemplo, si los datos de vídeo de la ventana de visualización de imagen abierta se establecen para que se emitan con  $P_o$  fijada, el número máximo  $H_o$  de los puntos de píxeles efectivos horizontales de la ventana de

visualización abierta puede ser  $H_o = \frac{P_o}{P_i} \times Hit - Hos$ .

En la fórmula anterior,  $H_o$  es el número máximo de los puntos de píxel emitidos por la ventana de visualización del tamaño preestablecido,  $P_o$  es la frecuencia de reloj de píxel fija,  $P_i$  es la frecuencia de reloj de píxel del vídeo de entrada (es decir, la imagen de vídeo original en la realización anterior),  $Hit$  es el número total de relojes de ciclo de línea de la imagen de entrada, y  $Hos$  es el espaciado de píxeles efectivo entre dos líneas del vídeo de salida, es decir, el intervalo de tiempo entre el último píxel efectivo de la línea anterior y el primer píxel efectivo de la siguiente línea de dos líneas adyacentes (calculados por el número del reloj de ciclos de píxel). En lo anterior, cuanto más grande es la frecuencia fijada  $P_o$ , más grande es el tamaño de la ventana abierta, pero la estabilidad del sistema se verá influenciada. En la realización, la frecuencia de reloj de píxel fija  $P_o$  puede ser 75 MHz.

En la realización anterior, como se muestra en la Figura 3, si  $P_o > P_i$ , la ventana abierta del tamaño preestablecido puede emitir los puntos de píxel horizontal de la resolución del vídeo de entrada completamente, es decir, la anchura horizontal de la ventana de visualización abierta del tamaño preestablecido es mayor que la anchura horizontal de la imagen de vídeo original. Específicamente, si la abscisa  $X$  de una posición inicial en la esquina superior izquierda de la ventana de visualización se establece para que sea 0 por un usuario, el primer píxel visualizado por la ventana abierta es el primer punto de píxel de la imagen de vídeo de entrada (es decir, la imagen de vídeo original), y si el número de los puntos de píxel horizontal de la ventana abierta es mayor que el número de los puntos de píxel horizontal de la imagen de entrada, la instantánea horizontal de la imagen de entrada puede visualizarse completamente.

Como se muestra en la Figura 4 y en la Figura 5, si el número de los puntos horizontales de la imagen de entrada es mayor que el número de los puntos horizontales de la ventana abierta, la imagen visualizada en la ventana abierta es un área de la imagen de entrada, y el área se desplaza a través de una coordenada  $X$  establecida. Si la coordenada preestablecida introducida por el usuario es  $(n1, 0)$ , la imagen de vídeo procesado se desplaza  $n1$  coordenadas a la derecha. Si la coordenada preestablecida introducida por el usuario es  $(n2, 0)$ , la imagen de vídeo

procesado se desplaza  $n_2$  coordenadas a la derecha.

En la realización anterior de la aplicación, el número máximo que puede visualizarse de los puntos longitudinales verticales de la ventana de visualización del tamaño preestablecido es el mismo que el número de los puntos verticales del píxel efectivo de la imagen de entrada en realidad. Por ejemplo, para la resolución de imagen de 1280\*1024@60hz, el número máximo de los puntos verticales de la ventana de visualización es 1024. Como se muestra en la Figura 6, cuando la coordenada Y establecida por el usuario es 0, el número de los puntos verticales de la ventana de visualización es justo el mismo que el número de los puntos verticales de la imagen de entrada. Sin embargo, puesto que el número aplicado real de los puntos de la pantalla de LED a color completo puede no estar especificado, el usuario puede elegir también la visualización de la imagen a través de ajustar la coordenada Y de acuerdo con la realización mostrada en la Figura 6, es decir, la coordenada del primer punto de píxel de la primera línea y la primera columna de la imagen de vídeo de salida de la ventana de visualización se establece de acuerdo con la coordenada preestablecida  $(n, m)$  introducida por el usuario.

Puede observarse a partir de la descripción anterior que en la realización anterior de la aplicación, el usuario puede ajustar el área de visualización de la pantalla de LED a color completa de manera arbitraria, y capturar la imagen desde la imagen de vídeo procesado para obtener la mejor imagen de visualización. Adicionalmente, como se muestra en la Figura 7, el usuario puede también empalmar la imagen de resolución superior a través de aumentar la salida de la ventana de visualización. Si el número de los puntos de píxel horizontal de la imagen de vídeo procesado es dos veces el número máximo de los puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, pueden empalmarse dos pantallas de visualización para visualizar. Si las coordenadas preestablecidas de las dos pantallas de visualización del usuario son respectivamente  $(0, 0)$  y  $(n, 0)$ , los puntos de coordenadas  $(x_1, y_1)$  y  $(x_2, y_2)$  del primer punto de píxel de la primera línea de las dos pantallas de visualización son respectivamente  $(0, 0)$  y  $(n, 0)$ , donde  $n=x_1+1$ , y  $m$  en la Figura 7 puede ser 0.

Para la coordenada Y establecida, las señales de campo, línea y supresión nuevamente generadas en la etapa anterior necesitan ajustarse. Si la coordenada Y establecida es 15, la operación de recuento es necesario que se realice tomando una nueva señal de sincronización de supresión como el reloj, y se realiza la operación resultante de acuerdo con el nuevo salto de sincronización de campo y se genera una correspondiente señal de enmascaramiento de supresión. Por ejemplo, la señal de enmascaramiento es inválida, es decir, 0 para el valor de recuento de 0-14, mientras que las señales de enmascaramiento son válidas para el resto. Los datos desde la línea 0-14 se protegen de que se enmascaren, al mismo tiempo, una señal de sincronización de campo se desplaza hacia atrás por un valor de tiempo de 15 ciclos de supresión para mantener la misma fase con los primeros datos de línea de supresión.

Adicionalmente, la generación y operación de la nueva señal de control de vídeo y el reloj leído por la memoria pueden realizarse a la frecuencia de reloj de píxel fija establecida.

A través de la realización anterior de la aplicación, cualquier área de la imagen puede visualizarse y empalmarse, y el requisito para la aplicación real del LED puede cumplirse de manera flexible, la transmisión de señal con la pantalla de LED se realiza a una tasa de bits de baja transmisión fijada para asegurar la fiabilidad del sistema.

En la realización anterior de la invención, la etapa de ajustar la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado puede incluir: extraer una señal de línea original, una señal de campo original, una señal de supresión original y una señal de enmascaramiento de supresión original desde una señal de control de la imagen de vídeo original; realizar el restablecimiento de conteo para la señal de campo original en puntos de salto de la señal de campo original tomando la señal de línea original como un reloj para obtener una señal de sincronización de campo; realizar el restablecimiento de conteo para la señal de línea original en los puntos de salto de la señal de línea original tomando la frecuencia de reloj de píxel fija como el reloj para obtener una señal de sincronización de línea; realizar el restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea, tomando la señal de sincronización de línea como el reloj para obtener una señal de sincronización de supresión; realizar el restablecimiento de conteo para la señal de enmascaramiento de supresión original en los puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como el reloj para obtener una señal de enmascaramiento de supresión; y generar la señal de control de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión, y obtener la imagen de vídeo procesado.

Específicamente, la señal de línea original, la señal de campo original, la señal de supresión original y la señal de enmascaramiento de supresión original se extraen desde la señal de control de la imagen de vídeo original, y a continuación se realiza el cálculo de la frecuencia de reloj para una señal en la señal de vídeo original para generar una nueva señal de control, y la imagen de vídeo procesado se obtiene de acuerdo con la nueva señal de control generada. En lo anterior, la etapa de realizar el cálculo de la frecuencia de reloj para la señal del vídeo original puede realizarse a través de las siguientes etapas: y se realiza el restablecimiento de conteo para la señal de campo original en los puntos de salto de la señal de campo original tomando la señal de línea original como el reloj para

obtener la señal de sincronización de campo; y se realiza el restablecimiento de conteo para la señal de línea original en los puntos de salto de la señal de línea original tomando la frecuencia de reloj de píxel fija como el reloj para obtener la señal de sincronización de línea; y se realiza el restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea, tomando la señal de sincronización de línea como el reloj para obtener la señal de sincronización de supresión; y se realiza el restablecimiento de conteo para la señal de enmascaramiento de supresión original en los puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como el reloj para obtener la señal de enmascaramiento de supresión.

Por ejemplo, la señal de campo emitida por el vídeo toma el salto de la señal de campo original (es decir, la señal de campo en la señal de control de la imagen de vídeo original) como un límite, y se realiza el restablecimiento de conteo para la señal de campo original tomando la señal de línea como un reloj. Durante este recuento, se establece 0-n1 (0 a n1) para que sea la cabecera de sincronización de la señal de campo, y el nivel eléctrico de la señal de campo es bajo, y otros valores de recuento son altos, y se genera una nueva señal de sincronización de campo (es decir, la señal de sincronización de campo en la realización anterior). La nueva señal de sincronización de línea toma el salto de la señal de línea original (es decir, la señal de línea en la señal de control de la imagen de vídeo original) como un límite, y se realiza el restablecimiento de conteo para la nueva señal de sincronización de línea tomando el reloj de salida (es decir, la frecuencia de reloj fijada  $P_0$ ) como un reloj, en el que se establece 0-m1 para que sea la sincronización de señal de línea (es decir, el nivel eléctrico de la señal de línea es bajo), otros valores de recuento son altos, y se genera una nueva señal de sincronización de línea (es decir, la señal de sincronización de línea en la realización anterior). Y para la nueva señal de sincronización de supresión, como se muestra en la Figura 8, la nueva señal de sincronización de supresión se genera tomando la nueva señal de sincronización de línea como el reloj, y la cabecera de sincronización de la nueva señal de sincronización de supresión es mayor que la cabecera de sincronización de la nueva señal de sincronización de línea. Adicionalmente, la nueva señal de sincronización de supresión está estrechamente vinculada a la lectura de la memoria. Una vez que la señal de supresión es alta, la memoria lee y emite los primeros datos de la correspondiente línea de la ventana de visualización del tamaño preestablecido. Si se establece 0-m2 ( $m_2 > m_1$ ) para que sea señal de supresión baja, los datos de píxel de la memoria se leen desde  $m_2+1$ . Durante  $(m_2+1)-m_3$ , la señal de supresión es alta, es decir, es el momento de emitir los datos de píxel, y a parte de esto, la señal de supresión se vuelve baja.

De acuerdo con la realización anterior de la aplicación, después de que se recibe la imagen de vídeo original, el método puede incluir adicionalmente: recibir la señal de comando introducida por el usuario y analizar la señal de comando para obtener la abscisa preestablecida y la ordenada preestablecida.

Específicamente, como se muestra en la Figura 10, la etapa puede realizarse a través de la etapa 206 en la Figura 10: se recibe y analiza la señal de comando del usuario, generalmente se transmite una palabra de comando de una manera de un protocolo de SPI, que incluye una palabra clave de comando, una dirección de comando, y unos datos de comando. A través del análisis por el protocolo de SPI, se analiza el comando para que sea la señal de dirección, de datos y de control en paralelo que se transmiten a un correspondiente módulo de procesamiento.

En la realización anterior de la aplicación, antes de que la frecuencia de reloj de señal de la imagen de vídeo original se ajuste para obtener la imagen de vídeo procesado, el método puede incluir adicionalmente: detectar si una señal de datos de la imagen de vídeo original es una señal de DDR; y en un caso donde la señal de datos de la imagen de vídeo original sea la señal de DDR, ajustar una anchura de bits de la señal de datos de la imagen de vídeo original para obtener una señal de imagen de vídeo original de un modo de transmisión de único borde de reloj.

Específicamente, antes de que se finalicen las etapas en las etapas de almacenamiento en caché y procesamiento en la Figura 10, y después de que se recibe la imagen de vídeo de entrada (es decir, la imagen de vídeo original), la señal de datos de vídeo puede extraerse desde la imagen de vídeo original, y se realiza la sincronización de datos para la señal de datos de vídeo, es decir, se ajusta la anchura de bits. Si la señal de datos de vídeo es la señal de DDR, el modo de entrada de doble borde de DDR se ajusta al modo de salida de borde único de reloj.

De acuerdo con la realización anterior de la aplicación, después de que se ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el método puede incluir adicionalmente: realizar la operación de acceso de ping-pong para la imagen de vídeo procesado tomando la frecuencia de reloj de señal de la imagen de vídeo original como un reloj de almacenamiento y tomando la señal de supresión de la imagen de vídeo procesado como una señal de activación de almacenamiento.

Específicamente, después de que se recibe la imagen de vídeo original, se realiza la operación de acceso de ping-pong para la imagen de vídeo procesado. Específicamente, la etapa puede realizarse usando dos memorias el tamaño de cada una de las cuales es de 2048 bits (o 4096 bits) a través del siguiente método: en un ciclo de línea, una memoria 1 almacena una imagen de vídeo, y la otra memoria 2 lee la imagen de vídeo, y en un siguiente ciclo de línea, una memoria 2 almacena una imagen de vídeo, y la otra memoria 1 lee la imagen de vídeo. Es decir, se realiza la operación de acceso anterior a turnos. Cuando se almacenan los datos, tomando el reloj de entrada original como el reloj de almacenamiento y tomando la señal de supresión como la señal de activación de almacenamiento, los datos de línea se acceden de manera incrementalmente ordenada desde el lado más a la

izquierda al lado más a la derecha empezando desde la dirección 0 en el caso de que la dirección se aumente progresivamente empezando desde la dirección 0 de acuerdo con el tictac del reloj, en el que un dato de punto de píxel se accede a través de cada dirección.

5 Adicionalmente, en el método, puede usarse un selector para conmutar la memoria leída para la que se realiza la operación de ping-pong, es decir, siempre conmutar a la memoria leída para emitir datos de la memoria leída.

10 Debería observarse que las etapas mostradas en los diagramas de flujo de los dibujos pueden ejecutarse en un sistema informático que tiene un grupo de instrucciones ejecutables por ordenador, y aunque se muestra una secuencia lógica en los diagramas de flujo, en algunos casos, las etapas mostradas o descritas pueden ejecutarse en un orden diferente desde este punto.

15 Puede observarse a partir de la descripción anterior que la invención realiza los efectos técnicos como sigue: de acuerdo con el método y dispositivo para procesar la imagen de vídeo desvelados por la realización de la invención, se obtienen señales de nueva línea, campo y sincronización de supresión a través de ajustar la frecuencia de reloj de una imagen de entrada, y se obtiene una nueva imagen de vídeo, y a continuación, se realiza la correspondiente operación de captura y operación de emisión de acuerdo con los requisitos de visualización de imagen del usuario, de modo que se resuelve el problema de que la distorsión de la imagen visualizada se provoca escalando las imágenes de vídeo al visualizar las imágenes de vídeo con diferentes resoluciones en la pantalla empalmada en la técnica anterior, y se realiza el efecto de que las imágenes de vídeo con cualquier resolución se visualizan de manera fiable y estable en el mejor intervalo de área de visualización.

20 De manera evidente, los expertos en la materia deberían entender que cada uno de los módulos o etapas mencionados de la invención pueden conseguirse por un dispositivo informático universal; los módulos o etapas pueden centrarse en un único dispositivo informático, o distribuirse en la red formada por múltiples dispositivos informáticos. Opcionalmente, pueden implementarse por un código de programa que puede ejecutarse por el dispositivo informático. De esta manera, los módulos o etapas pueden almacenarse en un dispositivo de almacenamiento y ejecutarse por el dispositivo informático, o pueden fabricarse respectivamente como cada módulo de circuito integrado, o múltiples módulos o etapas del mismo pueden fabricarse como un único módulo de circuito  
25  
30 integrado, para implementarse así. De esta manera, la invención no está limitada a ninguna combinación particular de hardware y software.

REIVINDICACIONES

1. Un método para procesar una imagen de vídeo, que comprende:

5 recibir una imagen de vídeo original;  
 ajustar una frecuencia de reloj de señal de la imagen de vídeo original para obtener una imagen de vídeo  
 procesado;  
 después de que se recibe una señal de comando introducida por un usuario, capturar la imagen de vídeo  
 procesado de acuerdo con un tamaño preestablecido para obtener una imagen de vídeo que corresponde a una  
 10 ventana de visualización del tamaño preestablecido; y  
 codificar la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para  
 obtener una imagen de vídeo codificado,  
**caracterizado por que** la señal de comando comprende una abscisa preestablecida y una ordenada  
 preestablecida, en donde después de que se recibe la señal de comando introducida por el usuario, la etapa de  
 15 capturar la imagen de vídeo procesado de acuerdo con el tamaño preestablecido para obtener la imagen de vídeo  
 que corresponde a la ventana de visualización del tamaño preestablecido comprende:

realizar un cálculo de punto de píxel de acuerdo con una primera fórmula para obtener el número máximo  $H_o$   
 de puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, en donde la primera  
 20 fórmula es:

$$H_o = \frac{P_o}{P_i} \times Hit - H_o s ,$$

en la que  $P_o$  es una frecuencia de reloj de píxel fija,  $P_i$  es una frecuencia de reloj de píxel de la imagen de  
 vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original y  $H_o s$  es un  
 25 espaciado de píxeles efectivos entre dos líneas de un vídeo de salida;  
 capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño  
 preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana  
 de visualización del tamaño preestablecido;  
 30 adoptar puntos longitudinales verticales de una resolución de la imagen de vídeo original como puntos de  
 píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y  
 capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y el punto de píxel  
 longitudinal vertical de la ventana de visualización del tamaño preestablecido para obtener la imagen de vídeo  
 que corresponde a la ventana de visualización del tamaño preestablecido.  
 35

2. El método de acuerdo con la reivindicación 1, **caracterizado por que** la etapa de ajustar la frecuencia de reloj de  
 señal de la imagen de vídeo original para obtener la imagen de vídeo procesado comprende:

extraer una señal de línea original, una señal de campo original, una señal de supresión original y una señal de  
 40 enmascaramiento de supresión original desde una señal de control de la imagen de vídeo original;  
 realizar restablecimiento de conteo para la señal de campo original en puntos de salto de la señal de campo  
 original tomando la señal de línea original como un reloj para obtener una señal de sincronización de campo;  
 realizar restablecimiento de conteo para la señal de línea original en puntos de salto de la señal de línea original  
 tomando una frecuencia de reloj de píxel fija como un reloj para obtener una señal de sincronización de línea;  
 45 realizar restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos  
 mayores que una cabecera de sincronización de la señal de sincronización de línea tomando la señal de  
 sincronización de línea como un reloj para obtener una señal de sincronización de supresión;  
 realizar restablecimiento de conteo para la señal de enmascaramiento de supresión original en puntos de salto  
 de la señal de sincronización de supresión tomando la señal de sincronización de supresión como un reloj para  
 50 obtener una señal de enmascaramiento de supresión; y  
 generar una señal de control de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal  
 de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión,  
 y obtener la imagen de vídeo procesado.

3. El método de acuerdo con la reivindicación 1, **caracterizado por que**, después de recibir la imagen de vídeo  
 original, el método comprende adicionalmente:  
 recibir la señal de comando introducida por el usuario y analizar la señal de comando para obtener la abscisa  
 preestablecida y la ordenada preestablecida.  
 55

4. El método de acuerdo con la reivindicación 1, **caracterizado por que**, antes de ajustar la frecuencia de reloj de  
 señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el método comprende  
 60 adicionalmente:

detectar si una señal de datos de la imagen de vídeo original es una señal de DDR; y  
 en un caso donde la señal de datos de la imagen de vídeo original es la señal de DDR, ajustar una anchura de bits de la señal de datos de la imagen de vídeo original para obtener una imagen de vídeo original de un modo de transmisión de único borde de reloj.

5  
 10  
 15 El método de acuerdo con la reivindicación 1, **caracterizado por que**, después de ajustar la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el método comprende adicionalmente:  
 realizar una operación de acceso de ping-pong para la imagen de vídeo procesado tomando la frecuencia de reloj de señal de la imagen de vídeo original como un reloj de almacenamiento y tomando una señal de supresión de la imagen de vídeo procesado como una señal de activación de almacenamiento.

6. Un dispositivo para procesar una imagen de vídeo, que comprende:

15 un módulo de recepción, conectado a un primer módulo de procesamiento y configurado para recibir una imagen de vídeo original;  
 el primer módulo de procesamiento, conectado al módulo de recepción y configurado para ajustar una frecuencia de reloj de señal de la imagen de vídeo original para obtener una imagen de vídeo procesado;  
 20 un segundo módulo de procesamiento, conectado al primer módulo de procesamiento y configurado para, después de que se recibe una señal de comando introducida por un usuario, capturar la imagen de vídeo procesado de acuerdo con un tamaño preestablecido para obtener una imagen de vídeo que corresponde a una ventana de visualización del tamaño preestablecido; y  
 un módulo de codificación, conectado al segundo módulo de procesamiento y configurado para codificar la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido para obtener una  
 25 imagen de vídeo codificado;  
**caracterizado por que** la señal de comando comprende una abscisa preestablecida y una ordenada preestablecida, en donde el segundo módulo de procesamiento comprende:

30 un primer módulo de cálculo, configurado para realizar cálculo de punto de píxel de acuerdo con una primera fórmula para obtener el número máximo  $H_o$  de puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, en donde la primera fórmula es:

$$H_o = \frac{P_o}{P_i} \times Hit - H_{os} ,$$

35 donde  $P_o$  es una frecuencia de reloj de píxel fija,  $P_i$  es una frecuencia de reloj de píxel de la imagen de vídeo original,  $Hit$  es el número total de relojes de ciclo de línea de la imagen de vídeo original y  $H_{os}$  es un espaciado de píxeles efectivos entre dos líneas de un vídeo de salida;  
 un primer módulo de subprocesamiento, configurado para capturar los puntos de píxel horizontal con el número máximo de la ventana de visualización del tamaño preestablecido de acuerdo con la abscisa preestablecida para obtener puntos de píxel horizontal de la ventana de visualización del tamaño preestablecido, y adoptar puntos longitudinales verticales de una resolución de la imagen de vídeo original como puntos de píxel longitudinal vertical de la ventana de visualización del tamaño preestablecido; y  
 un segundo módulo de subprocesamiento, configurado para capturar la imagen de vídeo procesado de acuerdo con los puntos de píxel horizontal y los puntos de píxel longitudinal vertical de la ventana de  
 45 visualización del tamaño preestablecido para obtener la imagen de vídeo que corresponde a la ventana de visualización del tamaño preestablecido.

7. El dispositivo de acuerdo con la reivindicación 6, **caracterizado por que** el primer módulo de procesamiento comprende:

50 un módulo de extracción, configurado para extraer una señal de línea original, una señal de campo original, una señal de supresión original y una señal de enmascaramiento de supresión original desde una señal de control de la imagen de vídeo original;  
 un primer módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de campo original en puntos de salto de la señal de campo original tomando la señal de línea original como un reloj para obtener una señal de sincronización de campo;  
 un segundo módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de línea original en puntos de salto de la señal de línea original tomando una frecuencia de reloj de píxel fija como un reloj para obtener una señal de sincronización de línea;  
 60 un tercer módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de supresión original en puntos de salto que son momentos mayores que una cabecera de sincronización de la señal de sincronización de línea, tomando la señal de sincronización de línea como un reloj para obtener una señal de sincronización de supresión;  
 un cuarto módulo de recuento, configurado para realizar restablecimiento de conteo para la señal de



enmascaramiento de supresión original en puntos de salto de la señal de sincronización de supresión tomando la señal de sincronización de supresión como un reloj para obtener una señal de enmascaramiento de supresión; y un cuarto módulo de subprocesamiento, configurado para generar una señal de control de la imagen de vídeo procesado de acuerdo con la señal de sincronización de campo, la señal de sincronización de línea, la señal de sincronización de supresión y la señal de enmascaramiento de supresión, y obtener la imagen de vídeo procesado.

5  
10  
8. El dispositivo de acuerdo con la reivindicación 6, **caracterizado por que**, después de que el módulo de recepción recibe la imagen de vídeo original, el dispositivo comprende adicionalmente:  
un tercer módulo de procesamiento, configurado para recibir la señal de comando introducida por el usuario y analizar la señal de comando para obtener la abscisa preestablecida y la ordenada preestablecida.

15  
9. El dispositivo de acuerdo con la reivindicación 6, **caracterizado por que**, antes de que el primer módulo de procesamiento ajuste la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el dispositivo comprende adicionalmente:

un módulo de detección, configurado para detectar si una señal de datos de la imagen de vídeo original es una señal de DDR; y  
20 un cuarto módulo de procesamiento, configurado para, en un caso donde la señal de datos de la imagen de vídeo original es la señal de DDR, ajustar una anchura de bits de la señal de datos de la imagen de vídeo original para obtener una señal de imagen de vídeo original de un modo de transmisión de único borde de reloj.

25  
10. El dispositivo de acuerdo con la reivindicación 6, **caracterizado por que**, después de que el primer módulo de procesamiento ajusta la frecuencia de reloj de señal de la imagen de vídeo original para obtener la imagen de vídeo procesado, el dispositivo comprende adicionalmente:  
un módulo de lectura, configurado para realizar una operación de acceso de ping-pong para la imagen de vídeo procesado tomando la frecuencia de reloj de señal de la imagen de vídeo original como un reloj de almacenamiento y tomando la señal de supresión de la imagen de vídeo procesado como una señal de activación de  
30 almacenamiento.

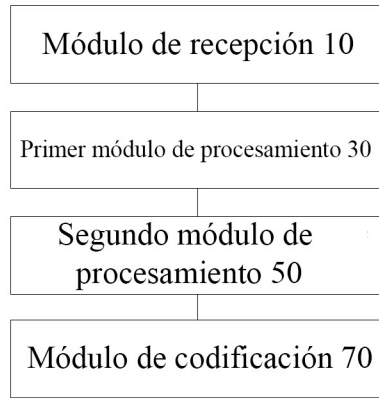


Fig. 1

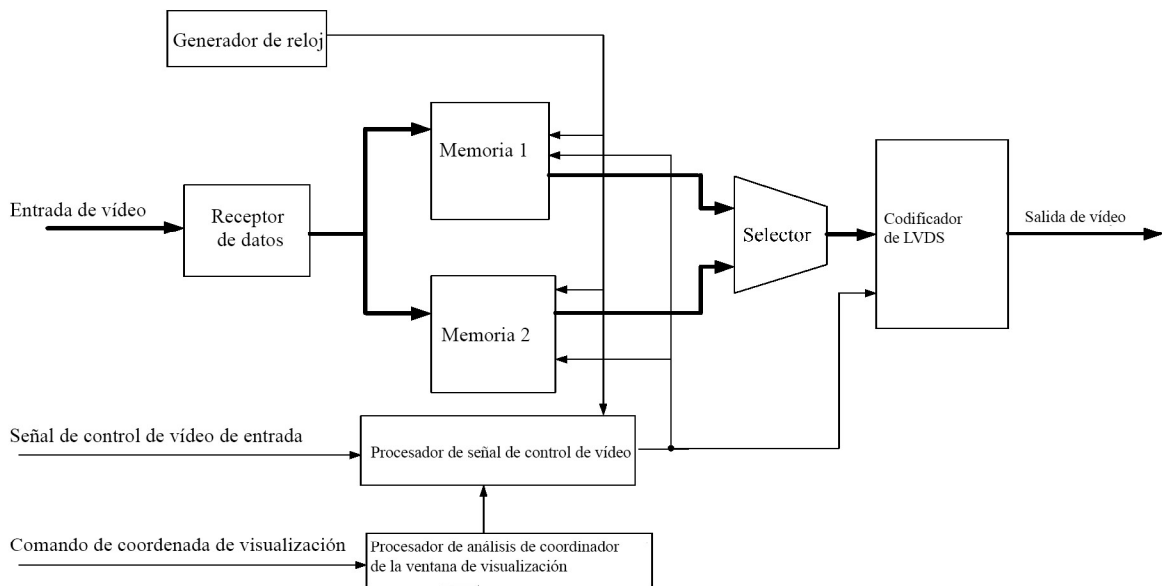


Fig. 2

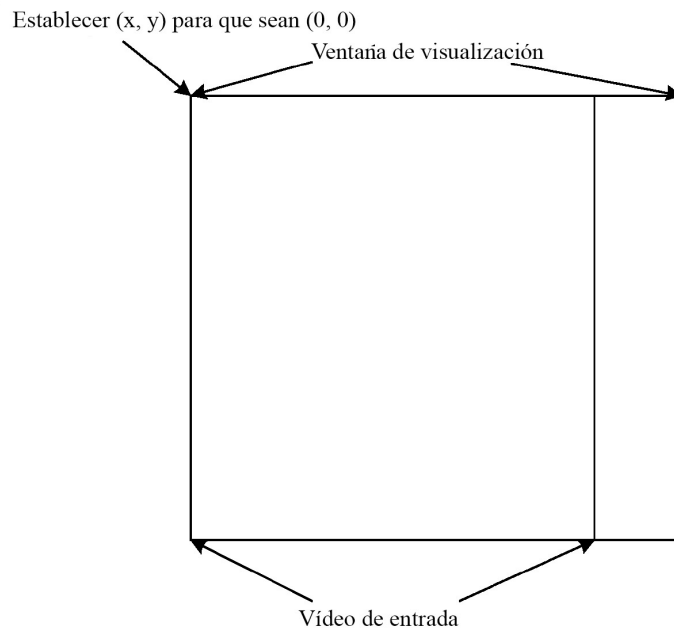


Fig. 3

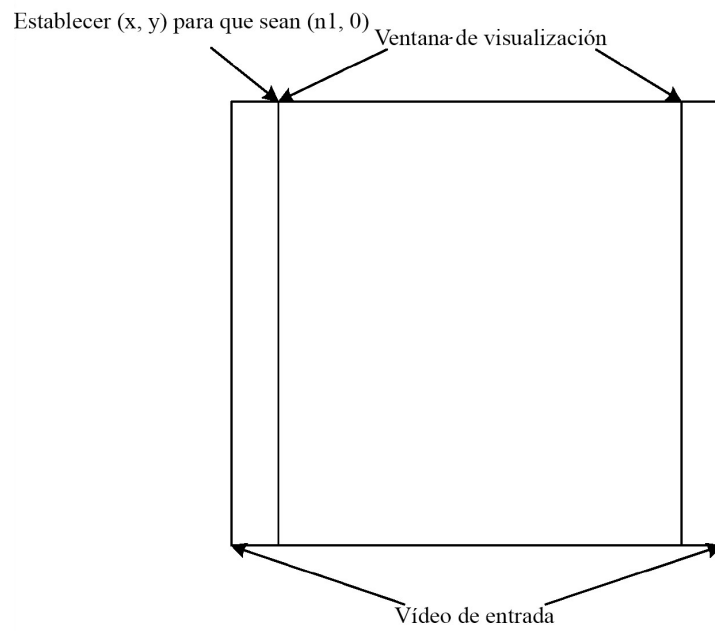


Fig. 4

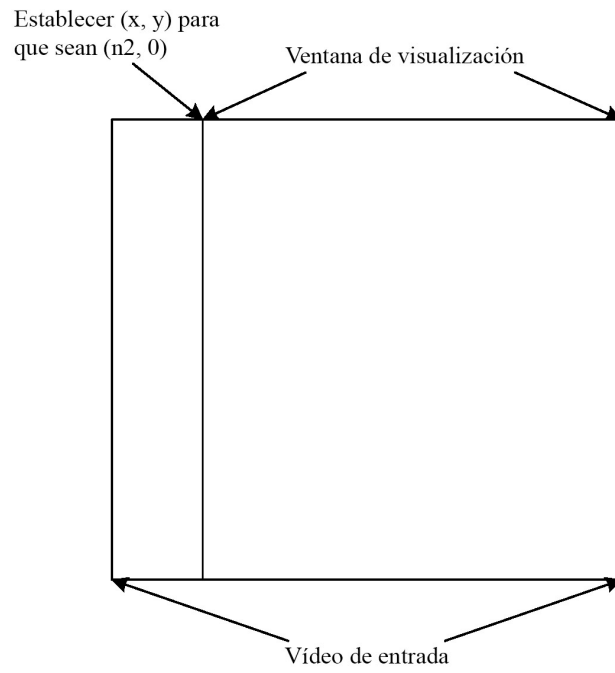


Fig. 5

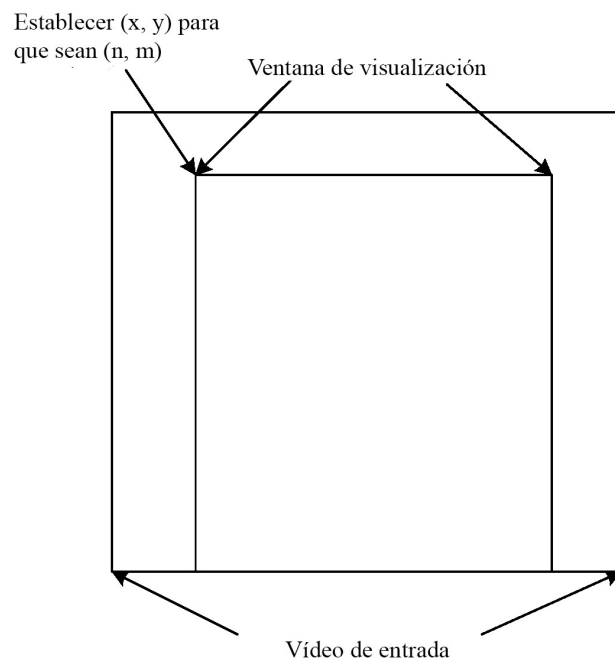


Fig. 6

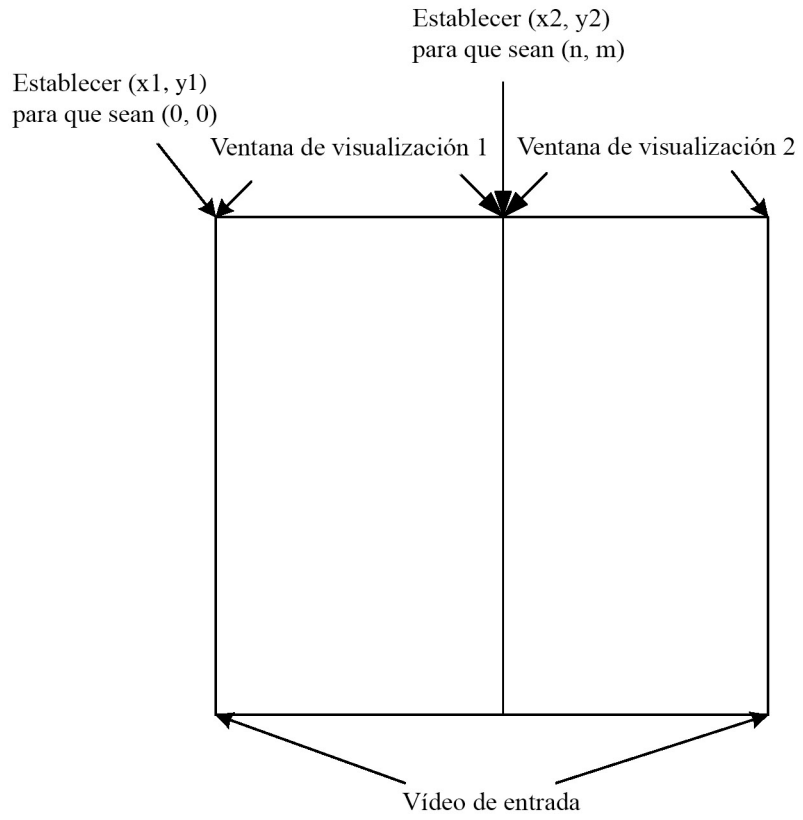


Fig. 7

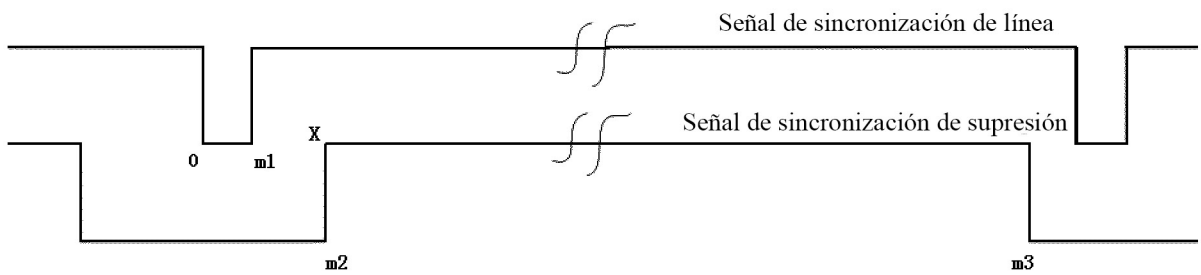


Fig. 8

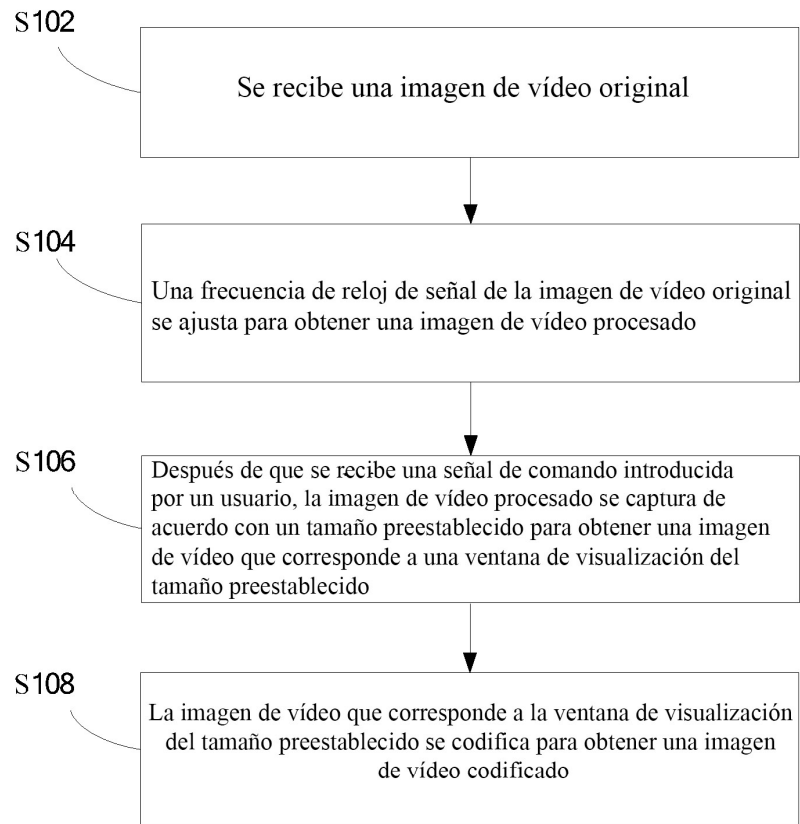


Fig. 9

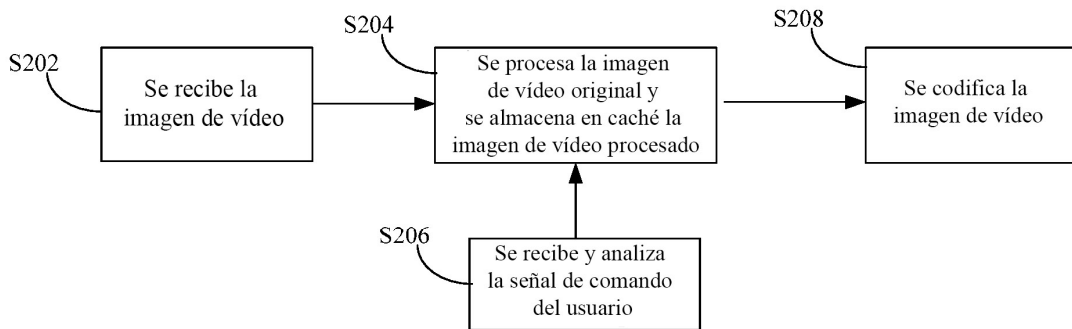


Fig. 10