(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 688 391**

(51) Int. CI.:

H03C 3/09 (2006.01)
H04B 1/04 (2006.01)
H03L 7/00 (2006.01)
H03C 1/00 (2006.01)
H04L 27/00 (2006.01)
H04L 27/20 (2006.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(86) Fecha de presentación y número de la solicitud internacional: **19.04.2010 PCT/FI2010/050314**

(87) Fecha y número de publicación internacional: **25.11.2010 WO10133752**

(96) Fecha de presentación y número de la solicitud europea: **19.04.2010 E 10777416 (8)**

(97) Fecha y número de publicación de la concesión europea: **04.07.2018 EP 2433358**

(54) Título: **Aparato para reducir la degradación en el rendimiento provocada por el acoplamiento**

(30) Prioridad:

19.05.2009 US 454635

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
02.11.2018

(73) Titular/es:

NOKIA TECHNOLOGIES OY (100.0%)
Karaportti 3
02610 Espoo, FI

(72) Inventor/es:

LEHTINEN, TEIJO y
MURTOJÄRVI, SIMO ANTERO

(74) Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato para reducir la degradación en el rendimiento provocada por el acoplamiento

Campo de la invención

Las realizaciones de la presente invención se refieren a un aparato, un método y un programa informático. En particular, se refieren a un aparato, un método y un programa informático para reducir la degradación del rendimiento provocada por el acoplamiento entre componentes dentro de un aparato eléctrico.

Antecedentes de la invención

El acoplamiento no deseado entre componentes dentro de un aparato eléctrico puede degradar el rendimiento del aparato. Por ejemplo, un transmisor puede estar conectado a una circuitería que genera la señal a transmitir. El transmisor puede comprender componentes tales como amplificadores que pueden ser necesarios para accionar una antena, sin embargo, las señales de alta potencia generadas por los amplificadores pueden acoplarse a otras partes de la circuitería de generación de señal. Esto puede alterar el resto de componentes en el aparato, en particular, puede alterar componentes sensibles, tales como bucles de fase bloqueada que pueden afectar la señal transmitida. Por ejemplo, puede aumentar el error de fase en la señal transmitida.

Sería útil reducir el efecto que tal acoplamiento tiene sobre los otros componentes en el aparato y consecuentemente la señal transmitida.

Se hace referencia al documento US 2008/311860; el documento US 2005/148307; el documento US 2009/074106 y el documento US 2006/178120, que se refieren a moduladores en conexión con transmisores.

Breve descripción de diversas realizaciones de la invención

De acuerdo con diversas, pero no necesariamente todas, las realizaciones de la invención se proporciona un aparato que comprende: un modulador que comprende una primera entrada para recibir una señal de datos y una segunda entrada para recibir una señal de salida de un bucle de fase bloqueada en donde el modulador es para modular la señal de salida del bucle de fase bloqueada usando la señal de datos y proporcionar la señal modulada a una salida para la conexión a un amplificador; y un desplazador de fase configurado para dar como resultado un desplazamiento de fase predeterminado a la señal modulada, en donde el desplazamiento de fase predeterminado depende de la temperatura del aparato.

En algunas realizaciones de la invención, el desplazador de fase puede estar configurado para añadir el desplazamiento de fase predeterminado a la señal de datos que se proporciona al modulador.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede depender de la frecuencia de la señal de salida del bucle de fase bloqueada.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede ser independiente de la señal de datos.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede evitar que una señal interferente tenga la misma fase que la señal de salida del bucle de fase bloqueada. La señal de interferente puede ser una señal de salida de un amplificador o una antena.

En algunas realizaciones de la invención, el aparato puede comprender un modulador adicional que comprende una primera entrada para recibir una señal de datos y una segunda entrada para recibir una señal de salida de un bucle de fase bloqueada en donde el modulador es para modular la señal de salida del bucle de fase bloqueada usando la señal de datos y proporcionar la señal modulada a una salida para la conexión a un amplificador. La señal de salida del bucle de fase bloqueada puede ser desplazada en fase en noventa grados antes de ser proporcionada al modulador adicional, de modo que las señales de salida moduladas de los moduladores estén en cuadratura entre sí. El aparato puede comprender un desplazador de fase configurado para dar como resultado un desplazamiento de fase predeterminado a la señal de salida modulada del modulador adicional. El desplazamiento de fase predeterminado proporcionado al modulador adicional puede mantener la primera señal y la segunda señal en cuadratura. Las salidas de los dos moduladores se pueden agregar juntas antes de proporcionarse al amplificador.

De acuerdo con diversas, pero no necesariamente todas, las realizaciones de la invención se proporciona un método que comprende: modular, usando una señal de datos, una señal de salida de un bucle de fase bloqueada; añadir un desplazamiento de fase predeterminado de tal modo que el desplazamiento de fase predeterminado da como resultado un desplazamiento de fase de la señal modulada; y proporcionar la señal modulada para la conexión a un amplificador, en donde el desplazamiento de fase predeterminado depende de la temperatura del aparato.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede añadirse a la señal de datos.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado depende de la frecuencia de la señal de salida del bucle de fase bloqueada.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede ser independiente de la señal de datos.

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede evitar que una señal interferente tenga la misma fase que la señal de salida del bucle de fase bloqueada. La señal de interferente puede ser una señal de salida de un amplificador o una antena.

En algunas realizaciones de la invención, el método también puede comprender dividir la señal de salida del bucle de fase bloqueada en una primera señal y una segunda señal e introducir un desplazamiento de fase de noventa grados en la primera señal para que la primera señal y la segunda señal estén cuadratura entre sí y tanto la primera señal como la segunda señal se modulan con una señal de datos. Se puede agregar un desplazamiento de fase predeterminado tanto a la primera señal como a la segunda señal, de modo que la primera señal y la segunda señal permanezcan en cuadratura. La primera señal modulada se puede agregar a la segunda señal modulada antes de proporcionar las señales al amplificador.

En algunas realizaciones de la invención, se puede proporcionar un programa informático que comprende instrucciones de programa para hacer que un ordenador realice el método como se describió anteriormente.

En algunas realizaciones de la invención, se puede proporcionar una señal portadora electromagnética que lleva el programa informático como se describió anteriormente.

En algunas realizaciones de la invención, se puede proporcionar un medio de almacenamiento legible por ordenador codificado con instrucciones que, cuando se ejecutan por un procesador, realizan el método como se describe anteriormente.

Breve descripción de los dibujos

Para una mejor comprensión de diversos ejemplos de realizaciones de la presente invención, la referencia se hará ahora a modo de ejemplo únicamente a los dibujos adjuntos en los que:

la Fig. 1 es un diagrama esquemático de un aparato de acuerdo con una realización de la invención;
la Fig. 2 es un gráfico de un espectro de modulación que puede usarse en realizaciones de la invención;

En algunas realizaciones de la invención, el desplazamiento de fase predeterminado puede ser independiente de la señal de datos.

En algunas realizaciones de la invención, el amplificador puede estar conectado a una antena para transmitir la señal modulada.

De acuerdo con diversas, pero no necesariamente todas, las realizaciones de la invención se proporciona un aparato que comprende: un bucle de fase bloqueada para proporcionar una señal de salida a una primera frecuencia; y un desplazador de fase configurado para dar como resultado un desplazamiento de fase predeterminado que se añade a la señal de salida en donde el cambio de fase predeterminado está configurado para reducir el efecto del acoplamiento entre el bucle de fase bloqueada y los componentes conectados al bucle de fase bloqueada para estabilizar la salida del bucle de fase bloqueada.

De acuerdo con diversas, pero no necesariamente todas, las realizaciones de la invención se proporciona un aparato que comprende: un amplificador que comprende una entrada para recibir una señal modulada de un modulador; y un desplazador de fase configurado para dar como resultado un desplazamiento de fase predeterminado a la señal modulada.

El aparato puede ser para permitir la transmisión de una señal. Por ejemplo, el aparato puede ser un módulo o un conjunto de chips dentro de un dispositivo de comunicaciones inalámbricas.

Breve descripción de los dibujos

Para una mejor comprensión de diversos ejemplos de realizaciones de la presente invención, la referencia se hará ahora a modo de ejemplo únicamente a los dibujos adjuntos en los que:

la Fig. 1 es un diagrama esquemático de un aparato de acuerdo con una realización de la invención;

la Fig. 2 es un gráfico de un espectro de modulación que puede usarse en realizaciones de la invención;
la Fig. 3 es un gráfico de la potencia del canal adyacente frente al desplazamiento de fase para una realización de la invención;
la Fig. 4 es un gráfico del error de fase frente al desplazamiento de fase para una realización de la invención;
la Fig. 5 ilustra un diagrama de flujo de un método de acuerdo con una realización de la invención;
la Fig. 6 es un diagrama esquemático de un aparato de acuerdo con otra realización de la invención; y
La Fig. 7 es un diagrama esquemático de un aparato de acuerdo con una realización adicional de la invención.

Descripción detallada de diversas realizaciones de la invención

Las Figuras ilustran un aparato 1 que comprende: un modulador 9 que comprende una primera entrada para recibir una señal de datos 27 y una segunda entrada para recibir una señal de salida 23 de un bucle de fase bloqueada 5 en donde el modulador 9 es para modular la señal de salida 23 del bucle de fase bloqueada 5 usando la señal de datos 27 y proporcionar la señal modulada 31 a una salida para la conexión a un amplificador 13; y un desplazador de fase 11 configurado para dar como resultado un desplazamiento de fase predeterminado a la señal modulada 31.

En la siguiente descripción, a menos que se indique expresamente lo contrario, las palabras "conectar" y "pareja" y sus derivados significan operativamente conectadas u operativamente acopladas. Debe apreciarse que puede existir cualquier número o combinación de componentes intervinientes que no incluyen componentes intervinientes.

La Fig. 1 ilustra esquemáticamente un aparato 1 de acuerdo con una realización de la invención. El aparato 1 ilustrado en la Fig. 1 comprende un oscilador de referencia 3, un bucle de fase bloqueada 5, un divisor 7, un desplazador de fase 11, a modulador 9, amplificadores 13, 15 que incluyen al menos un amplificador de potencia, un filtro 17 y una antena 19.

El oscilador de referencia 3 proporciona una señal de referencia oscilante 21. En la realización ilustrada, el oscilador de referencia 3 proporciona una señal de referencia 21 con una frecuencia de 38,4 MHz. En otras realizaciones de la invención, el oscilador de referencia 3 puede proporcionar una señal con una frecuencia diferente. La frecuencia de la señal de referencia 21 utilizada puede depender de la banda de frecuencia en la que la antena 19 está transmitiendo.

El oscilador de referencia 3 puede ser, por ejemplo, un oscilador de cristal controlado digitalmente.

El oscilador de referencia 3 está acoplado al bucle de fase bloqueada 5. La señal de referencia oscilante 21 se proporciona como una entrada al bucle de fase bloqueada 5.

El bucle de fase bloqueada 5 comprende un oscilador controlado por tensión que está configurado para proporcionar la señal de salida 23 del bucle de fase bloqueada 5. El bucle de fase bloqueada 5 puede generar una señal portadora que puede usarse para permitir la transmisión de datos. En la realización ilustrada, la señal de salida 23 del bucle de fase bloqueada 5 tiene una frecuencia de 3,8 GHz.

La entrada del bucle de fase bloqueada 5 está acoplada al oscilador de referencia 3, de modo que la señal de referencia 21 generada por el oscilador de referencia se proporciona como una señal de entrada al bucle de fase bloqueada 5. En algunas realizaciones de la invención, puede haber componentes intermedios entre el oscilador de referencia 3 y el bucle de fase bloqueada 5.

La salida del bucle de fase bloqueada 5 está conectada al modulador 9. Debe apreciarse que el modulador 9 puede recibir la señal de salida 23 desde el bucle de fase bloqueada 5 directa o indirectamente. En la realización ilustrada, el bucle de fase bloqueada 5 está conectado al modulador 9 a través de un divisor de frecuencia 7 de modo que el modulador 9 recibe la señal de salida 23 del bucle de fase bloqueada 5 directamente. El divisor de frecuencia 7 divide la frecuencia de la señal de salida 23 del bucle de fase bloqueada 5 por el número entero *n* para crear una señal de frecuencia reducida 25.

El valor del número entero *n* puede depender de la banda de frecuencia en la que se debe transmitir la señal. Por ejemplo, en realizaciones en las que el aparato 1 es para generar una señal de comunicaciones inalámbricas de banda alta *n* puede ser dos.

De manera similar, si el aparato 1 es para generar una señal de comunicaciones inalámbricas *n* de banda baja, puede ser cuatro. El valor del número entero *n* también puede depender de la frecuencia de la señal de salida 23 del bucle de fase bloqueada 5.

El modulador 9 está conectado al bucle de fase bloqueada 5. Recibe la señal de frecuencia reducida 25 del divisor de frecuencia 7 como primera entrada.

En otras realizaciones de la invención, puede que no haya componentes intermedios entre el bucle de fase bloqueada 5 y el modulador 9. Por ejemplo, puede no haber un divisor de frecuencia 7, de modo que el modulador 9

reciba la señal de salida 23 del bucle de fase bloqueada 5 directamente sin ningún cambio en la frecuencia de la señal de salida 23.

El modulador 9 también recibe una segunda entrada que comprende una señal de datos 27. La señal de datos 27 comprende los datos que han de ser transmitidos por la antena 19.

El modulador 9 modula la señal de frecuencia reducida 25 con los datos de la señal de datos 27 para proporcionar una señal modulada 31 a una salida.

La salida del modulador 9 puede estar conectada a los amplificadores 13, 15. Debe apreciarse que, en algunas realizaciones de la invención, los componentes intervinientes se pueden conectar entre el modulador 9 y los amplificadores 13, 15.

En la realización ilustrada en la Fig. 1, un desplazador de fase 11 introduce un desplazamiento de fase predeterminado en la señal de datos 27 antes de que se proporcione al modulador 9. El desplazador de fase 11 recibe la señal de datos no desplazada en fase 29 como una entrada y proporciona la señal de datos desplazados en fase 27 como una salida. Esto da como resultado que se añada un desplazamiento de fase predeterminado a la señal de salida 31 del modulador 9. Debe apreciarse que, en otras realizaciones de la invención, el desplazador de fase 11 puede estar configurado para añadir el desplazamiento de fase predeterminado a otra señal tal como la señal de frecuencia reducida 25 proporcionada al modulador 9 o directamente a la señal de salida 31 del modulador 9.

En algunas realizaciones de la invención, el desplazador de fase 11 puede estar conectado a un controlador 10. El controlador 10 puede estar configurado para proporcionar una señal de control 12 al desplazador de fase 11 para controlar el valor del desplazamiento de fase predeterminado que se agrega a la señal modulada 31.

El controlador 10 puede implementarse usando instrucciones que habilitan la funcionalidad del hardware, por ejemplo, utilizando las instrucciones del programa informático 20 ejecutables en un procesador de propósito general o para fines especiales 22 que puede almacenarse en un medio 24 de almacenamiento legible por ordenador (por ejemplo, disco, memoria, etc.) para ser ejecutado por dicho procesador 22.

En algunas realizaciones de la invención, el controlador 10 puede comprender un procesador 22 y una memoria 26. La memoria 26 puede almacenar un programa informático 28 que comprende instrucciones de programa informático 20 que controlan la operación del aparato 1 cuando se carga en el procesador 22. Las instrucciones del programa informático 20 proporcionan la lógica y las rutinas que permiten que el aparato 1 realice el método ilustrado en la Fig. 5. El procesador 22 leyendo la memoria 26 puede cargar y ejecutar el programa informático 28.

Las instrucciones del programa informático 20 pueden proporcionar medios de programa legibles por ordenador para la modulación, usando una señal de datos 27, una señal de salida 23 de un bucle de fase bloqueada 5; añadiendo un desplazamiento de fase predeterminado a la señal modulada 31; y proporcionar la señal modulada 31 para la conexión a un amplificador 13, 15.

El programa informático 28 programa puede llegar al aparato 1 mediante cualquier mecanismo de entrega 30. El mecanismo de entrega 30 puede ser, por ejemplo, un medio de almacenamiento legible por ordenador, producto de programa informático, un dispositivo de memoria tal como una memoria flash, un medio de grabación tal como un CD-ROM o DVD, un artículo de fabricación que incorpora tangiblemente el programa informático 28. El mecanismo de entrega 30 puede ser una señal configurada para transferir con fiabilidad el programa informático 28. El aparato 1 puede propagar o transmitir el programa informático 28 como una señal de datos informáticos.

Aunque la memoria 26 se ilustra como un solo componente, puede implementarse como uno varios componentes separados, algunos o todos de los cuales pueden integrarse/eliminarse y/o puede proporcionar almacenamiento permanente/semipermanente/dinámico/almacenado.

Las referencias a "medio de almacenamiento legible por ordenador", "producto de programa informático", "programa informático incorporado tangiblemente" etc. o un "controlador", "ordenador", "procesador" etc. deberían entenderse como que abarcan no solo ordenadores que tienen diferentes arquitecturas, tales como arquitecturas únicas/multiprocesador y arquitecturas secuenciales (por ejemplo, Von Neumann)/paralelas, sino también, circuitos especializados tales como matrices de puerta de campo programable (FPGA), circuitos de integración específicos de aplicación (ASIC), dispositivos de procesamiento de señal y otros dispositivos. Las referencias a programa informático, instrucciones, código, etc. deberían entenderse como que abarcan software para un procesador programable o firmware, tal como, por ejemplo, el contenido programable de un dispositivo de hardware o instrucciones para un procesador, o ajustes de configuración para un dispositivo de función fija, matriz de puerta o dispositivo lógico programable.

En la realización ilustrada, el controlador 10 proporciona una señal de control 12 al desplazador de fase 11. Debe apreciarse que el controlador 10 puede estar configurado para proporcionar señales de control a otros componentes

en el aparato 1. En otras realizaciones de la invención, pueden proporcionarse controladores adicionales para proporcionar señales de control a otros componentes.

El valor del desplazamiento de fase predeterminado que se añade mediante el desplazador de fase 11 puede obtenerse desde una tabla de búsqueda. La tabla de búsqueda puede almacenarse en la memoria del controlador 10. Los valores en la tabla de búsqueda pueden obtenerse a través de mediciones de calibración del aparato 1. Alternativamente, los valores en la tabla de búsqueda pueden obtenerse usando un modelo teórico de cómo se espera que el aparato 1 rinda.

El valor del desplazamiento de fase predeterminado que se añade puede depender de la frecuencia de la señal portadora, es decir, la frecuencia de la señal de entrada 25 que se proporciona al modulador 9. En algunas realizaciones de la invención, el valor del desplazamiento de fase añadido puede ser también independiente de la temperatura del aparato 1. Como la temperatura del aparato 1 puede variar durante el uso del valor del desplazamiento de fase predeterminado añadido, también puede variar conforme el aparato 1 se usa.

El desplazamiento de fase predeterminado que se añade puede ser independiente de la señal de datos 27. Todas las señales pueden desplazarse por la misma cantidad no respectiva de valores de datos que han sido usados para modular las señales.

El desplazamiento de fase predeterminado que se añade puede asegurar que la señal de salida 23 del bucle de fase bloqueada 5 no está en fase con una señal interferente. La señal interferente puede generarse mediante amplificadores 13, 15 o la antena 19.

Los amplificadores 13, 15 están conectados al modulador 9. La señal modulada 31 se proporciona como una entrada a los amplificadores 13, 15. Los amplificadores 13, 15 incluyen al menos un amplificador de potencia para aumentar la potencia de la señal modulada 31 para proporcionar una señal amplificada 33 para accionar la antena 19.

Los amplificadores 13, 15 también están conectados a la antena 19. En la realización ilustrada, los amplificadores 13, 15 están conectados a la antena 19 mediante un filtro 17, tal como un filtro de paso de banda. La señal amplificada 33 se filtra mediante el filtro 17 para crear la señal filtrada 35 que se proporciona a la antena 19 para transmisión.

Los amplificadores 13, 15 y la señal amplificada 33 son de alta potencia en comparación con otros componentes en el aparato 1 y pueden acoplarse a otros componentes en el aparato 1. Las flechas 43 indican posibles rutas de acoplamiento entre la señal amplificada 33 y el bucle de fase bloqueada 5. Este acoplamiento puede a los componentes sensibles, tales como el bucle de fase bloqueada 5. Por ejemplo, puede provocar una variación en la fase de la señal de salida 23 del bucle de fase bloqueada 5.

Por ejemplo, el bucle de fase bloqueada 5 comprende un comparador de fase que compara la fase de la señal de referencia 21 con la señal de salida del oscilador controlado por tensión del bucle de fase bloqueada 5. La señal de salida 23 puede retroalimentarse en el bucle de fase bloqueada 5 mediante un divisor de frecuencia. Las señales interferentes 43 pueden acoplarse a la señal de salida 23 del bucle de fase bloqueada 5. El comparador de fase no es capaz de diferenciar entre la señal interferente 43 y la señal de salida 23 que se retroalimenta en el bucle de fase bloqueada 5. Esto puede dar como resultado que el bucle de fase bloqueada 5 bloquee la señal interferente en lugar de la señal de salida, lo que da como resultado un error de fase en la señal de salida 23 del bucle de fase bloqueada 5.

Las señales que se acoplan a los otros componentes pueden ser armónicos de las señales generadas por los amplificadores 13, 15. Por ejemplo, en las realizaciones de la invención donde el divisor de frecuencia 7 divide la frecuencia de la señal de salida 23 del bucle de fase bloqueada 5 en dos, el segundo harmónico de la señal amplificada 33 puede provocar la mayor parte de las perturbaciones ya que esto tiene la misma frecuencia que la señal de salida 23 del bucle de fase bloqueada 5. De manera similar, en las realizaciones de la invención donde el divisor de frecuencia 7 divide la frecuencia de la señal de salida 23 del bucle de fase bloqueada 5 entre cuatro, el cuarto armónico de la señal amplificada 33 puede provocar la mayor perturbación.

El efecto de acoplar puede ser peor cuando la señal interferente 43 tiene la misma frecuencia y la misma fase que la señal de salida 23 del bucle de fase bloqueada 5.

Sin embargo, en las realizaciones de la invención, el desplazamiento de fase añadido predeterminado añadido por el desplazador de fase 11 reduce el efecto de este acoplamiento. El desplazamiento de fase predeterminado añadido por el desplazador de fase 11 puede impedir que la señal amplificada 33 y, por lo tanto, las señales interferentes 43 tengan la misma dase que la señal de salida 23 del bucle de fase bloqueada. Esto reduce el efecto del acoplamiento y estabiliza la señal de salida 23 del bucle de fase bloqueada 5. La reducción del efecto del acoplamiento puede medirse como una reducción en el error de fase de la señal que se transmite por la antena 19 o como una reducción en la relación de potencia de canal adyacente de la señal transmitida por la antena 19.

La Fig. 2 es un gráfico de un espectro de modulación de señal de transmisión GSM900 que puede usarse en realizaciones de la invención. La línea continua gruesa indica la máscara de transmisión para especificación estándar. La línea continua delgada indica el espectro de señal donde las señales amplificadas tienen una fase óptima en comparación con la salida del bucle de fase bloqueada 5 y la línea discontinua indica el espectro de señal con la peor diferencia de fase.

En la Fig. 2 se puede ver que la diferencia de fase afecta al rendimiento del aparato 1, particularmente en las frecuencias desfasadas alrededor de 400 KHz.

La Fig. 3 es un gráfico de potencia de canal adyacente contra desplazamiento de fase para una señal GSM 900 a una frecuencia desfasada de +400 KHz. En el gráfico de la Fig. 3 la frecuencia de señal portadora se mantiene constante y la temperatura del aparato 1 también se mantiene constante. La potencia de canal adyacente es una medición de la potencia en los canales de frecuencia adyacentes. Esto proporciona una indicación de la cantidad de interferencias en los canales adyacentes que resultan en la distorsión de la señal transmitida. La interferencia puede generarse acoplando entre los componentes del aparato 1 como se mencionó anteriormente.

La curva es aproximadamente sinusoidal con máximos y mínimos separados por aproximadamente 180 grados. Por lo tanto, se puede ver que el mejor desplazamiento de fase y el peor desplazamiento de fase se repiten cada 180 grados y que el mejor desplazamiento de fase y el peor desplazamiento de fase están separados aproximadamente por 90 grados.

La Fig. 4 es un gráfico de error de fase contra el desplazamiento de fase para una señal GSM 1800. La frecuencia portadora es constante, sin embargo, las tres curvas indican el error de fase frente al desplazamiento de fase a tres temperaturas diferentes. La curva que comprende los guiones cortos indica el desplazamiento de fase a 0 °C, la curva que comprende los guiones largos indica el desplazamiento de fase a 25 °C y la curva que comprende la línea continua indica el desplazamiento de fase a 55 °C.

Las curvas son aproximadamente sinusoidales con máximos y mínimos separados por aproximadamente 180 grados. Por lo tanto, se puede ver que el mejor desplazamiento de fase y el peor desplazamiento de fase se repiten cada 180 grados y que el mejor desplazamiento de fase y el peor desplazamiento de fase están separados aproximadamente por 90 grados. También se puede ver que el mejor desplazamiento de fase y el peor desplazamiento de fase es altamente dependiente de la temperatura del aparato 1. Por lo tanto, con el fin de optimizar el rendimiento del aparato 1, el desplazamiento de fase predeterminado añadido por el desplazador de fase 11 puede tener en cuenta la temperatura del aparato 1.

Otros factores que también pueden determinar el desplazamiento de fase óptimo son las propiedades de la modulación digital usada, el orden del armónico de las señales interferentes 43, por ejemplo, si son segundos armónicos o superiores, si la salida 23 del bucle de fase bloqueada 5 está dividida o no por un divisor 7 antes de ser proporcionada a un modulador 9 y el valor del número entero por el cual una división de frecuencia divide la señal de salida 23. El desplazamiento de fase predeterminado que se agrega mediante el desplazador de fase 11 puede tener en cuenta estos factores.

En la realización ilustrada en la Fig. 1, el aparato 1 se ilustra como un único aparato. Debe apreciarse que los diversos componentes del aparato 1 pueden estar ubicados en diferentes módulos o conjuntos de chips. Los diferentes módulos y conjuntos de chips pueden combinarse para formar un solo aparato 1. Por ejemplo, en una realización de la invención, el bucle de fase bloqueada 5 puede estar en un primer conjunto de chips, el modulador puede estar en un segundo conjunto de chips y los amplificadores 13, 15 y la antena 19 pueden estar en otro conjunto de chips.

También debe apreciarse que la disposición de los componentes en la Fig. 1 es esquemática y se pueden usar diferentes disposiciones. Por ejemplo, en algunas realizaciones de la invención, el desplazador de fase 11 puede estar configurado para añadir el desplazamiento de fase predeterminado a la señal portadora 25 que se proporciona al modulador 9 o a la señal modulada 31 que se genera desde el modulador 9.

La Fig. 5 ilustra un diagrama de flujo de un método de acuerdo con una realización de la invención. El bloque 51 del método se lleva a cabo mediante el bucle de fase bloqueada 5, los bloques 53 a 57 se llevan a cabo por el desplazador de fase 11, los bloques 59 a 65 se llevan a cabo por el modulador 9, y los bloques 67 a 69 se llevan a cabo por los amplificadores 13, 15.

En el bloque 51, el bucle de fase bloqueada proporciona la señal de salida 23. La señal de salida 23 forma una señal portadora que puede usarse para permitir que los datos sean transmitidos por la antena 19.

En el bloque 63, el desplazador de fase 11 recibe la señal de datos 29. La señal de datos 29 comprende los datos que han de ser transmitidos por la antena 19. En el bloque 55, el desplazador de fase 11 agrega un desplazamiento de fase predeterminado a la señal de datos 29. Como se mencionó anteriormente, el desplazamiento de fase predeterminado que se agrega puede depender de un número de factores diferentes. El desplazamiento de fase

predeterminado añadido puede controlarse por el controlador 10.

Como se mencionó anteriormente, el valor del desplazamiento de fase predeterminado que se agrega puede ser tal que, el desplazamiento de fase predeterminado asegura que la señal de salida 23 del bucle de fase bloqueada 5 no está en fase con una señal generada por los amplificadores 13, 15 o cualquier otra señal de interferente 43.

En el bloque 57, el desplazador de fase 11 proporciona la señal de datos desplazada en fase 27 como una salida.

En el bloque 59, el modulador 9 recibe la señal de salida 23 del bucle de fase bloqueada 5. Como se describió anteriormente, el modulador 9 puede recibir la señal de salida 23 indirectamente a través de uno o varios componentes intervinientes, tal como un divisor de frecuencia 7. En otras realizaciones de la invención, el modulador 9 puede recibir la señal de salida 23 directamente desde el bucle de fase bloqueada 5.

En el bloque 61, el modulador 9 recibe una segunda señal de entrada. La segunda señal de entrada comprende la señal de datos de fase desplazada 27 del desplazador de fase 11.

En el bloque 63, el modulador 9 usa la señal de salida 23 del bucle de fase bloqueada 5 como una señal portadora y utiliza los datos de la señal de datos 27 para modular la señal portadora. El modulador 9 proporciona, entonces, en el bloque 65, una señal de salida modulada 31 que puede transmitirse.

En el bloque 67, el amplificador 13 recibe la señal modulada 31 y amplifica, en el bloque 69, la señal a transmitir por la antena 19.

Como se mencionó anteriormente, las señales amplificadas y los armónicos de estas señales pueden acoplarse a componentes sensibles tales como el bucle de fase bloqueada 5. Sin embargo, el desplazamiento de fase predeterminado reduce el efecto de este acoplamiento y reduce el error de fase de la señal transmitida.

Los bloques ilustrados en la Fig. 5 pueden representar etapas en un método y/o secciones de código en el programa informático 28. La ilustración de un orden particular a los bloques no implica necesariamente que exista un orden requerido o preferente para los bloques y el orden y la disposición del bloque pueden variarse. Por ejemplo, el desplazamiento de fase predeterminado puede agregarse a las señales antes de que sean moduladas. Asimismo, es posible que se omitan algunas etapas.

La Fig. 6 ilustra otra realización de la invención. La realización de la invención ilustrada en la Fig. 6 es similar a la realización ilustrada en la Fig. 1, sin embargo, en esta segunda realización, la modulación de manipulación de desplazamiento Mínima Gaussiana (GMSK) se usa para modular la señal portadora para la transmisión. Debe apreciarse que las realizaciones de la invención se pueden usar con otros tipos de modulación.

El aparato 1 de la Fig. 6 comprende un oscilador de referencia 3 y un bucle de fase bloqueada 5 como se describió anteriormente con referencia a la Fig. 1. La señal de salida 23 del bucle de fase bloqueada 5 se puede escribir como $\cos(2\pi ft)$.

En las realizaciones ilustradas en la Fig. 6, el bucle de fase bloqueada está conectado a un divisor de frecuencia 7' de manera que la señal de salida 23 del bucle de fase bloqueada 5 se proporciona como una señal de entrada al divisor de frecuencia 7'.

El divisor de frecuencia 7' en la segunda realización es similar al divisor de frecuencia 7 de la primera realización por que divide la frecuencia de la señal de salida 23 del bucle de fase bloqueada 5 por el número entero n para proporcionar una señal de frecuencia reducida. Sin embargo, el divisor de frecuencia 7' en la segunda realización también divide la señal en una primera señal de frecuencia reducida 25I y una segunda señal de frecuencia reducida 25Q. La segunda señal de frecuencia reducida 25Q también está desplazada en fase en noventa grados, de modo que las dos señales de frecuencia reducida 25I y 25Q están en cuadratura entre sí.

La primera señal de frecuencia reducida 251 se puede escribir como $\cos(2\pi ft/n)$. Esta señal está todavía en fase con la señal de salida 23 del bucle de fase bloqueada 5.

La segunda señal de frecuencia reducida 25Q está desfasada en noventa grados con la primera señal de frecuencia reducida 25I y la señal de salida 23 bucle de fase bloqueada 5 y puede escribirse como $\text{sen}(2\pi ft/n)$.

El aparato 1 de la Fig. 6 comprende dos moduladores 9I y 9Q. Ambos moduladores 9I, 9Q realizan la misma función que el modulador 9 en la realización anterior por que ambos reciben una señal de entrada de frecuencia reducida 25I, 25Q como una primera entrada y modular esto con una señal de datos 27I, 27Q que se recibe como una segunda entrada.

La primera señal de frecuencia reducida 25I se proporciona al primer modulador 9I y la segunda señal de frecuencia reducida 25Q se proporciona al segundo modulador 9Q.

Se proporcionan dos señales de datos 27I y 27Q. La primera señal de datos 27I se proporciona al primer modulador 9I y la segunda señal de datos 27Q se proporciona al segundo modulador 9Q. Las dos señales de datos 27I y 27Q también están noventa grados desfasadas entre sí. La primera señal de datos 27I puede escribirse como $I = A\cos(\varphi)$ y la segunda señal de datos 27Q puede escribirse como $Q = A\text{sen}(\varphi)$.

En la realización ilustrada de la invención, el aparato 1 comprende dos desplazadores de fase 11I y 11Q. El primer desplazador de fase 11I añade un desplazamiento de fase predeterminado de valor P a la primera señal de datos 27I y el segundo desplazador de fase 11Q añade un desplazamiento de fase predeterminado del valor P a la segunda señal de datos 27Q. Como el desplazamiento de fase predeterminado tiene el mismo valor para ambas señales de datos 27I y 27Q, las dos señales todavía están noventa grados desfasadas entre sí después de que se haya añadido el desplazamiento de fase P. Después de que el desplazamiento de fase predeterminado se haya añadido a la primera señal de datos 27I puede escribirse como $I = A\cos(\varphi)$ y la segunda señal de datos 27Q puede escribirse como $Q = A\text{sen}(\varphi + P)$.

Como en las realizaciones descritas anteriormente, los desplazadores de fase 11I y 11Q pueden estar configurados para recibir una señal de control desde un controlador. El valor del desplazamiento de fase predeterminado añadido puede depender de la frecuencia de las señales de entrada 25I y 25Q que se proporcionan a los moduladores 9I y 9Q. En algunas realizaciones de la invención, el valor del desplazamiento de fase añadido puede ser también independiente de la temperatura del aparato 1 y puede ser independiente de la señal de datos 27.

El desplazamiento de fase predeterminado que se añade puede asegurar que la señal de salida 23 del bucle de fase bloqueada 5 no está en fase con una señal generada por los amplificadores 13, 15.

Después de que se haya agregado el desplazamiento de fase, las señales de datos 27I y 27Q se pueden convertir en señales analógicas antes de proporcionarse a los respectivos moduladores 9I y 9Q.

Los moduladores 9I y 9Q modulan las señales de frecuencia reducida 25I y 25Q con las señales de datos 27I y 27Q para proporcionar las señales moduladas 31I y 31Q como salidas. La primera señal modulada 31I se puede escribir como $I \cos \frac{2\pi ft}{n}$ donde $I = A\cos(\varphi + P)$. La segunda señal modulada 31Q puede escribirse como $Q \text{ sen } \frac{2\pi ft}{n}$ donde $Q = A\text{sen}(\varphi + P)$.

Las dos señales moduladas 31I y 31Q se proporcionan a un circuito de carga común y se vuelven a unir antes de proporcionarse como una señal de entrada a los amplificadores 13, 15. La señal entonces se amplifica y filtra por el filtro 17 antes de ser transmitida por la antena 19 como se describe con relación a la realización descrita anteriormente.

La señal recombinada se puede escribir como $A\cos(\frac{2\pi ft}{n} + \varphi + P)$. Esta señal está desfasada con la señal de salida 23 del bucle de fase bloqueada 5 por $\varphi + P$. El valor de φ está determinado por las señales de datos 27I y 27Q. Sin embargo, el valor de P puede seleccionarse de modo que las señales amplificadas generadas por los amplificadores no estén en fase con la señal de salida 23 del bucle de fase bloqueada 5.

La Fig. 7 ilustra una realización adicional de la invención tal como se ilustra en la Fig. 6, sin embargo, en esta realización adicional de la invención, el desplazamiento de fase que se agrega mediante los desplazadores de fase depende de la temperatura del aparato 1.

Todos los componentes del aparato 1 en la Fig. 7 son los mismos que en la Fig. 6, excepto que los desplazadores de fase 11I y 11Q se han modificado. El oscilador de referencia 3 no se ha ilustrado en la Fig. 7 para mayor claridad.

En el aparato 1 en la Fig. 7, los desplazadores de fase 11I y 11Q difieren de los desplazadores de fase de las realizaciones anteriores en que reciben señales de control 81I y 81Q que son indicativas de la temperatura del aparato 1.

La temperatura del aparato 1 puede haberse medido en un punto particular, por ejemplo, los amplificadores de potencia 13, 15 o la antena 19. Esta información puede proporcionarse entonces a un controlador que puede usarse para proporcionar las señales de control 81I y 81Q a los desplazadores de fase 11I y 11Q. Las señales de control 81I y 81Q controlan el valor del desplazamiento de fase predeterminado que se agrega mediante los desplazadores de fase 11I y 11Q en función de la temperatura del aparato 1.

Después de que se haya agregado el desplazamiento de fase predeterminado dependiente de la temperatura, la primera señal de datos 27I se puede escribir como

$$I(P(T)) = I_d \cos(P(T)) - Q_d \text{ sen } (P(T)) = A\cos(\varphi + P(T))$$

y la segunda señal de datos 27Q se puede escribir como

$$Q(P(T)) = I_d \operatorname{sen}(P(T)) + Q_d \cos(P(T)) = A\operatorname{sen}(\varphi + P(T)).$$

El valor de P (T) puede obtenerse de una tabla de búsqueda que puede almacenarse en la memoria de un controlador. El valor de P(T) también puede depender de la frecuencia de la señal portadora.

Como en la realización descrita anteriormente, después de que se haya agregado el desplazamiento de fase, las señales de datos 27I y 27Q se pueden convertir en señales analógicas antes de proporcionarse a los respectivos moduladores 9I y 9Q.

Los moduladores 9I y 9Q modulan las señales de frecuencia reducida 25I y 25Q con las señales de datos 27I y 27Q para proporcionar las señales moduladas 31I y 31Q como salidas. La primera señal modulada 31I se puede escribir como $I(P(T))\cos(\frac{2\pi ft}{n})$ y la segunda señal modulada 31Q se puede escribir como $Q(P(T))\operatorname{sen}(\frac{2\pi ft}{n})$.

Las dos señales moduladas 31I y 31Q se vuelven a unir antes de proporcionarse como una señal de entrada a los amplificadores 13, 15, como se describió anteriormente.

La señal recombinada se puede escribir como $A\cos(\frac{2\pi ft}{n} + \varphi + P(T))$. Esta señal está desfasada con la señal de salida 23 del bucle de fase bloqueada 5 por $\varphi + P(T)$. El valor de φ está determinado por las señales de datos 27I y 27Q. Sin embargo, el valor de P(T) se determina de modo que las señales amplificadas generadas por los amplificadores no estén en fase con la señal de salida 23 del bucle de fase bloqueada 5. Como el valor de la temperatura puede cambiar durante el uso del aparato, el valor de P(T) también puede cambiar.

Aunque las realizaciones de la presente invención se han descrito en los párrafos anteriores con referencia a diversos ejemplos, debería apreciarse que pueden realizarse modificaciones a los ejemplos dados sin alejarse del alcance de la invención según se reivindica.

Según se usa en la descripción anterior, "módulo" se refiere a una unidad o aparato que excluye ciertas partes/componentes que se agregarían por un fabricante final o un usuario.

Las características descritas en la descripción anterior pueden usarse en combinaciones distintas de las combinaciones explícitamente descritas.

Aunque las funciones se han descrito con referencia a ciertas características, esas funciones pueden ejecutarse por otras características, ya sean descritas o no.

Aunque las características se han descrito con referencia a ciertas realizaciones, esas características también pueden estar presentes en otras realizaciones, ya sean descritas o no.

Aunque se ha procurado en la memoria descriptiva anterior llamar la atención a aquellas características de la invención que se cree que son de importancia particular debería entenderse que el Solicitante reivindica protección con respecto a cualquier característica patentable o combinación de características a las que se ha hecho referencia anteriormente y/o mostrado en los dibujos ya se haya puesto o no énfasis particular en las mismas.

REIVINDICACIONES

1. Un aparato que comprende:

a modulador (9, 9I, 9Q) que comprende una primera entrada para recibir una señal de datos (27, 27I, 27Q) y una segunda entrada para recibir una señal de salida (23) desde un bucle de fase bloqueada (5) en donde el modulador (9, 9I, 9Q) está configurado para modular la señal de salida (23) desde el bucle de fase bloqueada (5) usando la señal de datos (27, 27I, 27Q) y proporcionar una señal modulada (31, 31I, 31Q) a una salida para la conexión a un amplificador (13, 15); y
un desplazador de fase (11, 11I, 11Q),

caracterizado por que:

el desplazador de fase (11, 11I, 11Q) está configurado para dar como resultado un desplazamiento de fase predeterminado a la señal modulada (31, 31I, 31Q) en donde el desplazador de fase (11, 11I, 11Q) está configurado para añadir el desplazamiento de fase predeterminado a la señal de datos (27, 27I, 27Q) que se proporciona al modulador (9, 9I, 9Q);
en donde el desplazamiento de fase predeterminado depende de la temperatura medida del aparato.

2. Un aparato según se reivindica en la reivindicación 1, en donde el desplazamiento de fase predeterminado depende de la frecuencia de la señal de salida (23) del bucle de fase bloqueada (5).

3. Un aparato según se reivindica en las reivindicaciones 1 o 2, en donde el desplazamiento de fase predeterminado es independiente de la señal de datos (27, 27I, 27Q).

4. Un aparato según se reivindica en cualquiera de las reivindicaciones anteriores, en donde el desplazamiento de fase predeterminado evita que una señal interferente tenga la misma fase que la señal de salida (23) del bucle de fase bloqueada (5).

5. Un aparato según se reivindica en la reivindicación 4, en donde la señal interferente es una señal de salida de un amplificador.

6. Un aparato según se reivindica en la reivindicación 4, en donde la señal interferente es una señal de salida de una antena.

7. Un método que comprende:

modular, usando una señal de datos (27, 27I, 27Q), una señal de salida (23) de un bucle de fase bloqueada (5);
proporcionar una señal modulada (31, 31I, 31Q) para la conexión a un amplificador (13, 15);

caracterizado por que:

el método comprende, además:
añadir un desplazamiento de fase predeterminado a la señal de datos (27, 27I, 27Q) de tal manera que el desplazamiento de fase predeterminado da como resultado un desplazamiento de fase de la señal modulada (31, 31I, 31Q);
en donde el desplazamiento de fase predeterminado depende de una temperatura medida del aparato.

8. Un método según se reivindica en la reivindicación 7, en donde el desplazamiento de fase predeterminado depende de la frecuencia de la señal de salida (23) del bucle de fase bloqueada (5).

9. Un método según se reivindica en las reivindicaciones 7 u 8, en donde el desplazamiento de fase predeterminado es independiente de la señal de datos (27, 27I, 27Q).

10. Un método según se reivindica en las reivindicaciones 7 u 8, en donde el desplazamiento de fase predeterminado evita que una señal interferente tenga la misma fase que la señal de salida (23) del bucle de fase bloqueada (5).

11. Un método según se reivindica en la reivindicación 10, en donde la señal interferente es una salida de un amplificador.

12. Un método según se reivindica en la reivindicación 10, en donde la señal interferente es una señal de salida de una antena.

13. Un programa informático que comprende instrucciones de programa informático que, cuando se cargan en un procesador, controlan un aparato para realizar el método de cualquiera de las reivindicaciones 7 a 12.

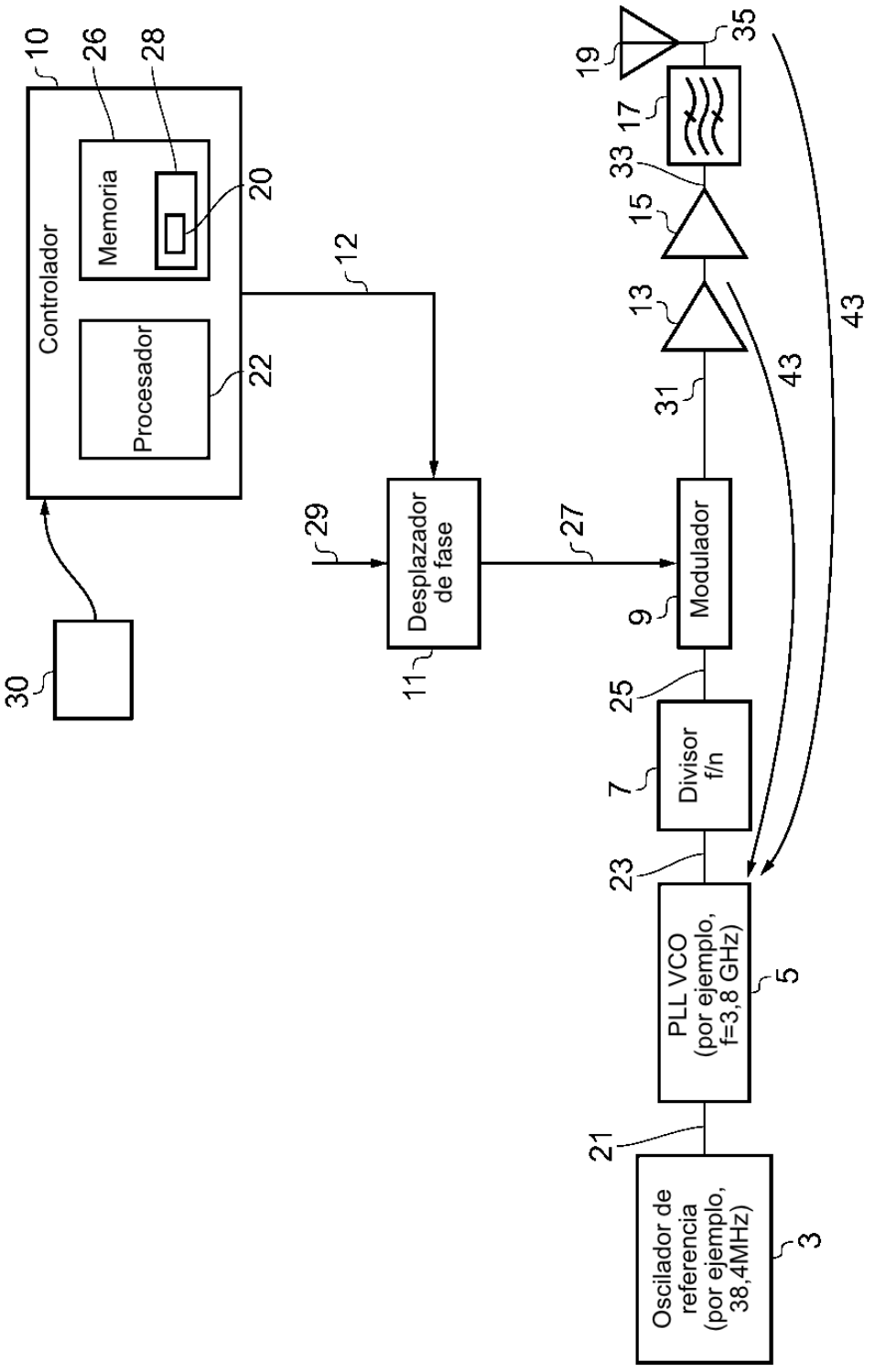
10
26
28
Memoria
20
Controlador
12
Procesador
22
30
29
Desplazador de fase
11
27
9
Modulador
31
25
Divisor f/n
7
23
PLL VCO (por ejemplo, f=3,8 GHz)
5
21
Oscilador de referencia (por ejemplo, 38,4MHz)
3
19
35
17
33
15
13
43
43

FIG. 1

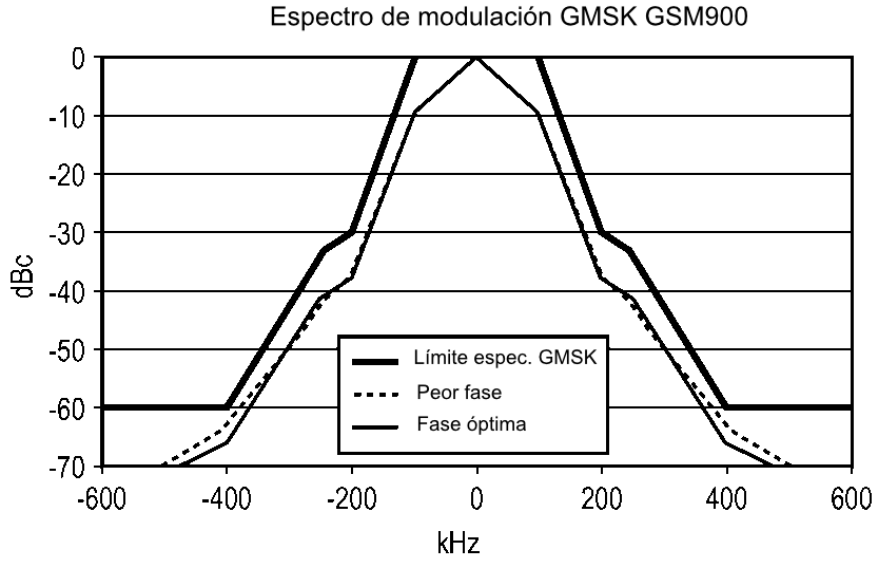
Espectro de modulación GMSK GSM900
0
-10
-20
-30
-40
-50
-60
-70
dBc
-600
-400
-200
0
200
400
600
kHz
Límite espec. GMSK
Peor fase
Fase óptima

FIG. 2

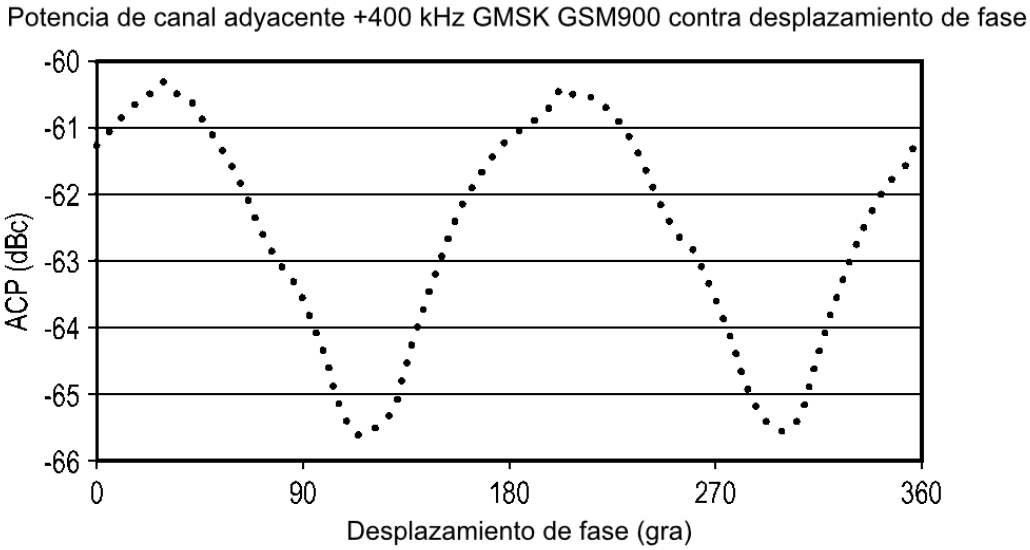
Potencia de canal adyacente +400 kHz GMSK GSM900 contra desplazamiento de fase
-60
-61
-62
-63
-64
-65
-66
ACP (dBc)
0
90
180
270
360
Desplazamiento de fase (gra)

FIG. 3

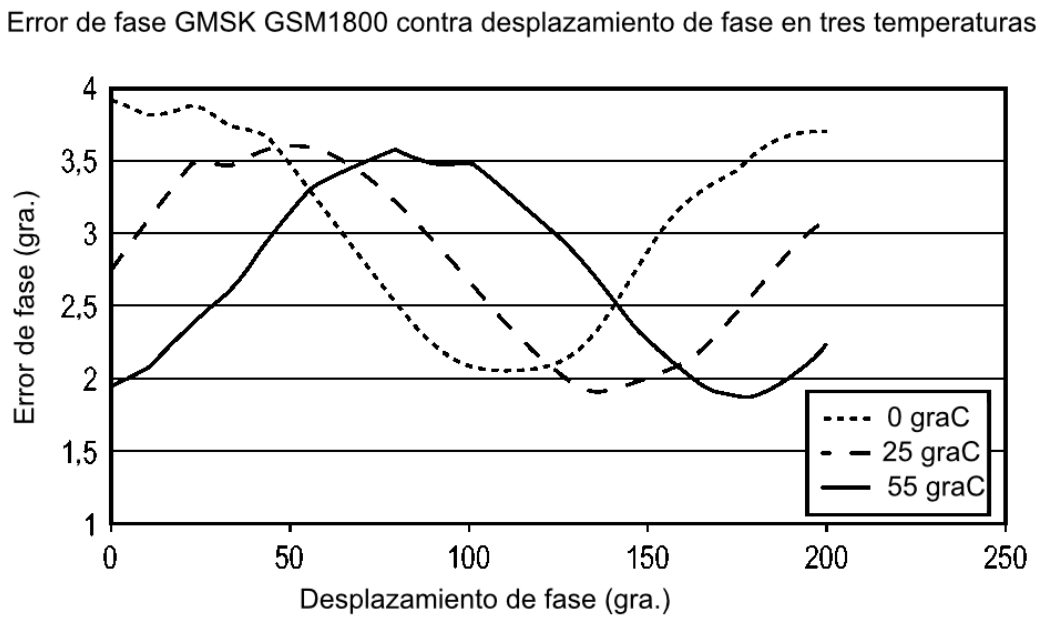
Error de fase GMSK GSM1800 contra desplazamiento de fase en tres temperaturas
Error de fase (gra.)
4
3,5
3
2,5
2
1,5
1
0
50
100
150
200
250
Desplazamiento de fase (gra.)
0 graC
25 graC
55 graC

FIG. 4

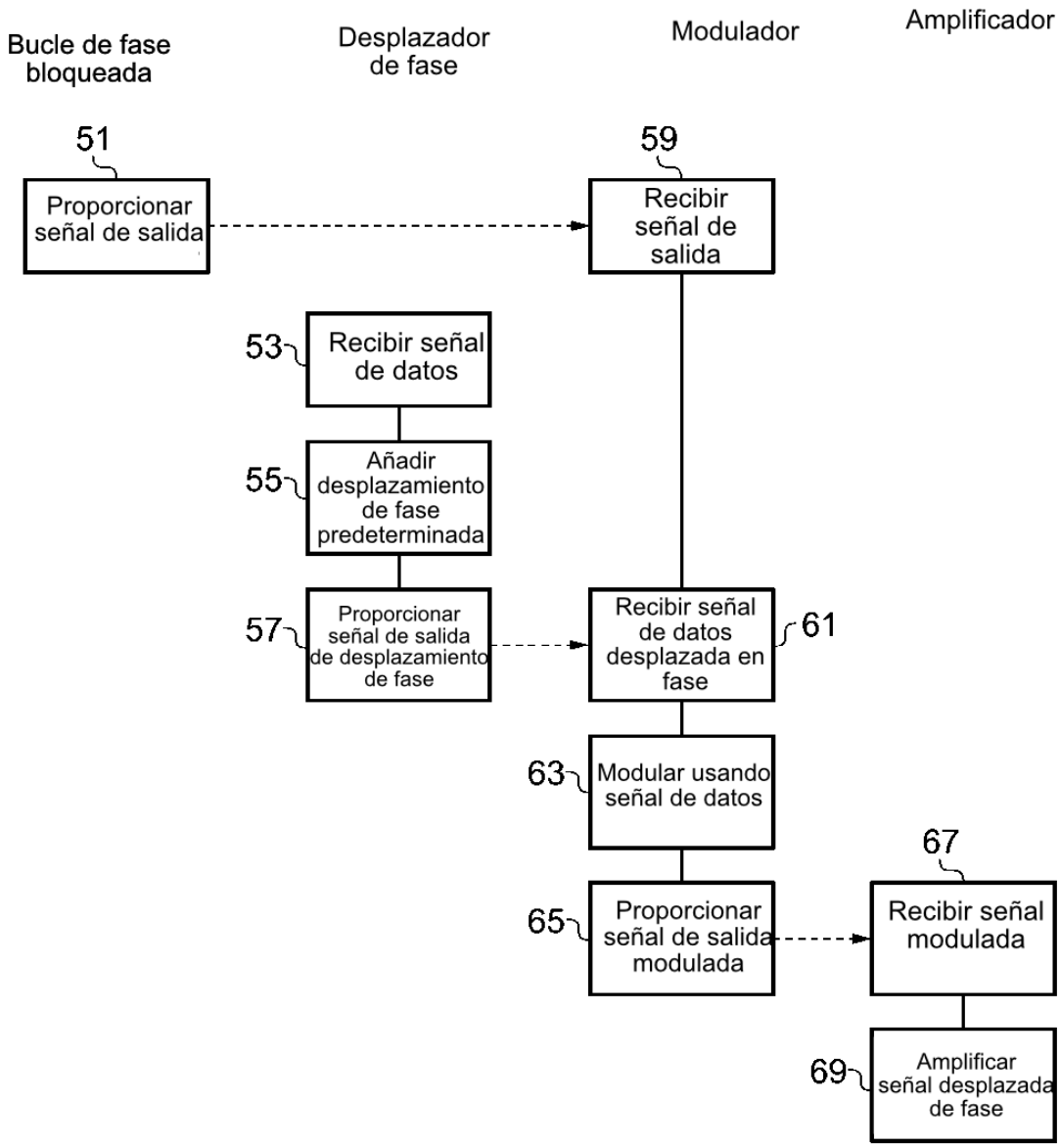
Bucle de fase bloqueada
Desplazador de fase
Modulador
Amplificador
51
Proporcionar señal de salida
59
Recibir señal de salida
53
Recibir señal de datos
55
Añadir desplazamiento de fase predeterminada
57
Proporcionar señal de salida de desplazamiento de fase
Recibir señal de datos desplazada en fase
61
63
Modular usando señal de datos
65
Proporcionar señal de salida modulada
67
Recibir señal modulada
69
Amplificar señal desplazada de fase

FIG. 5

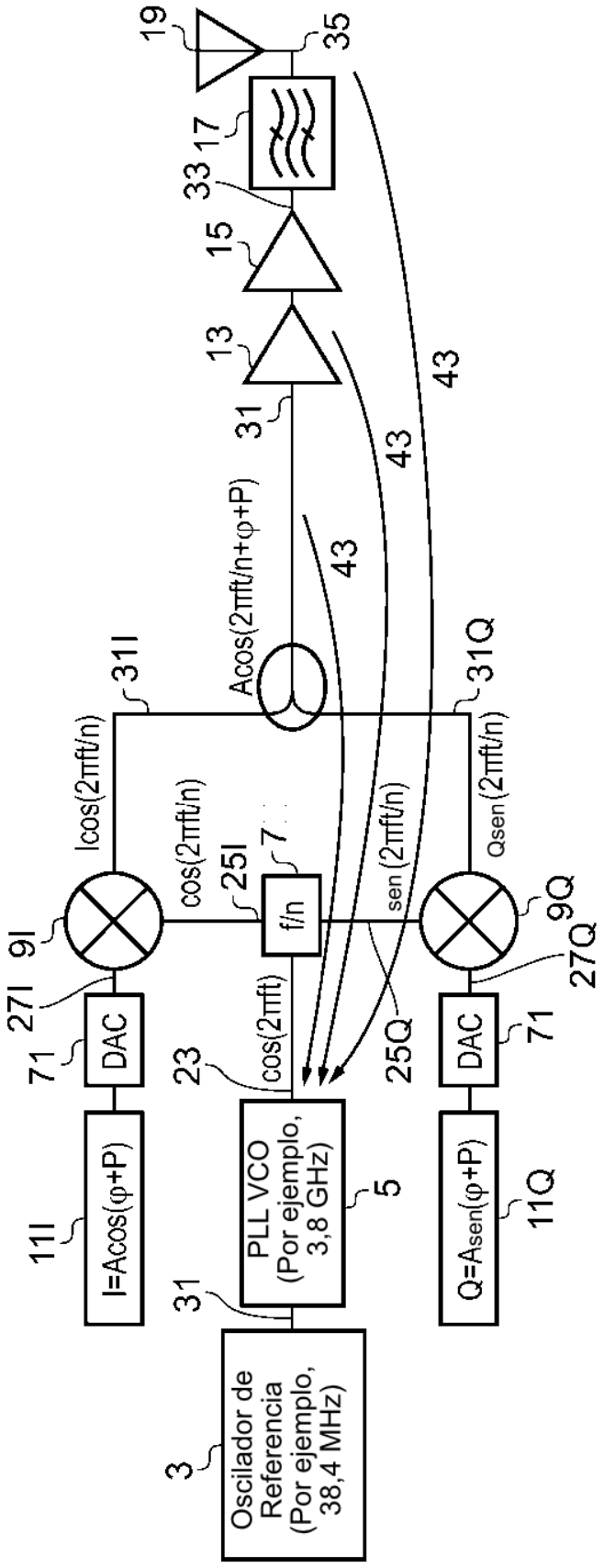
19
35
17
33
15
13
31
43
43
43
Acos(2πft/n+φ+P)
31I
31Q
Icos(2πft/n)
cos(2πft/n)
25I
f/n
sen (2πft/n)
Qsen(2πft/n)
9I
9Q
27I
27Q
71
DAC
23
cos(2πft)
25Q
DAC
71
I=Acos(φ+P)
PLL VCO
(Por ejemplo,
3,8 GHz)
5
Q=Asen(φ+P)
11I
31
11Q
3
Oscilador de
Referencia
(Por ejemplo,
38,4 MHz)

FIG. 6

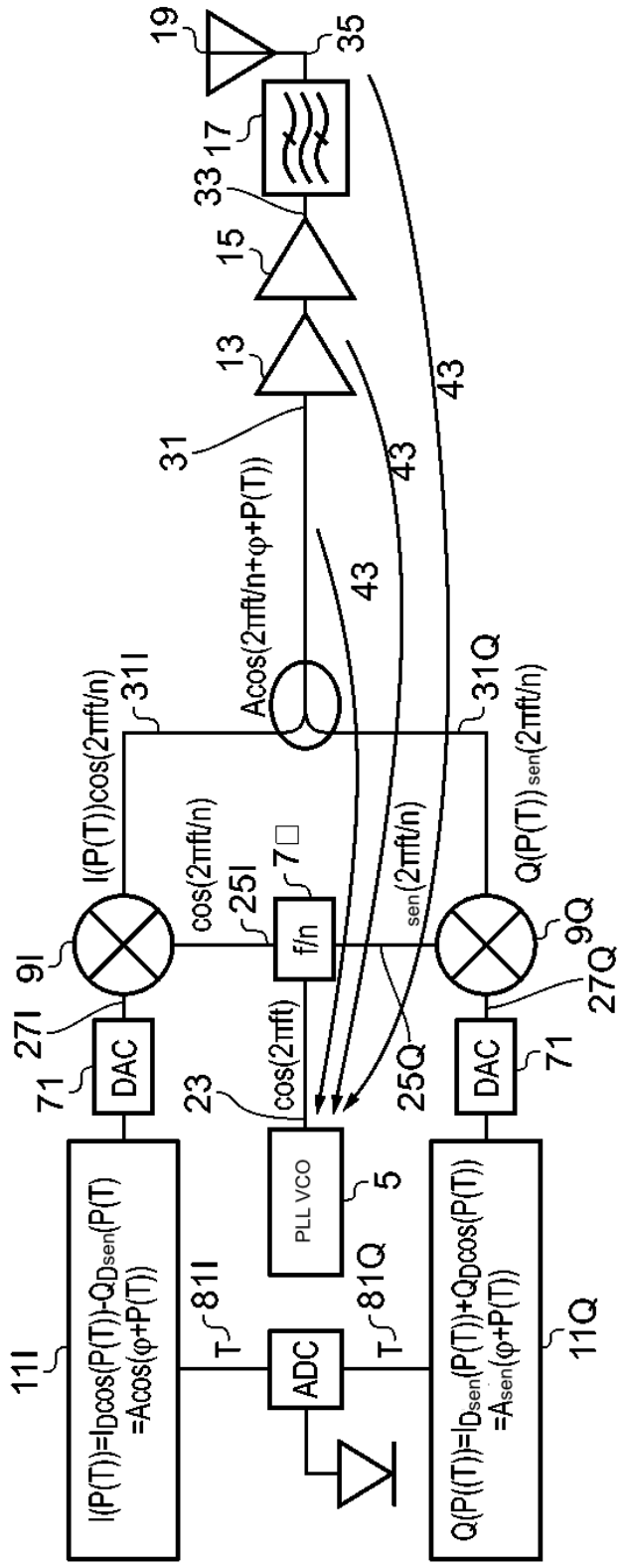
19
35
17
33
15
13
43
43
43
31
Acos(2πft/n+φ+P(T))
31I
31Q
I(P(T))cos(2πft/n)
Q(P(T))sen(2πft/n)
cos(2πft/n)
sen(2πft/n)
25I
7
f/n
9I
9Q
27I
27Q
71
DAC
23
cos(2πft)
25Q
71
DAC
PLL VCO
5
11I
I(P(T))=IDcos(P(T))-QDsen(P(T)
=Acos(φ+P(T))
81I
81Q
ADC
11Q
Q(P((T))=IDsen(P(T))+QDcos(P(T))
=Asen(φ+P(T))

FIG. 7