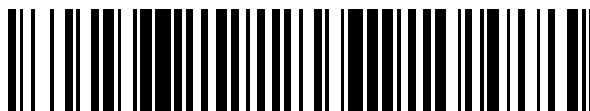


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 701 378**

51 Int. Cl.:

H04B 7/10

(2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **11.01.2017 E 17151034 (0)**

97 Fecha y número de publicación de la concesión europea: **12.09.2018 EP 3193464**

54 Título: **Circuitos y aparatos para recepción y transmisión de retorno de radio en conexiones punto a punto**

30 Prioridad:

14.01.2016 IT UB20160327

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

21.02.2019

73 Titular/es:

**SIAE MICROELETTRONICA S.P.A. (100.0%)
Via Michelangelo Buonarotti, 21
20093 Cologno Monzese (MI), IT**

72 Inventor/es:

**BORRA, ROBERTA;
BUCCHERI, GIOVANNI;
CUCCHI, DANIELE y
SALVANESCHI, CESARE**

74 Agente/Representante:

ILLESCAS TABOADA, Manuel

ES 2 701 378 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

Circuitos y aparatos para recepción y transmisión de retorno de radio en conexiones punto a punto

DESCRIPCIÓN

La presente invención se refiere a circuitos y aparatos para la recepción y transmisión de retransmisiones de radio en conexiones punto a punto.

5 Las retransmisiones de radio de punto a punto, en particular las que funcionan con microondas, se utilizan hoy en día ampliamente en las redes de telecomunicaciones para realizar una función de retorno, es decir, la conexión entre las estaciones base de una red y los nodos de red de nivel superior.

10 El aumento constante en el volumen de tráfico que se va a transportar como resultado, por ejemplo, del uso generalizado de dispositivos móviles y la necesidad de garantizar servicios con un alto contenido de información, como programas de vídeo, ha dado como resultado la necesidad de aumentar la eficiencia espectral del aparato de radio, en particular funcionando en los rangos de frecuencia entre 6 y 42 GHz, que tradicionalmente se reservan para este tipo de transmisión.

15 Para estos fines, la técnica de reutilización del espectro de frecuencias mediante transmisión en polarizaciones ortogonales, es decir, con discriminación entre las señales transmitidas por el grado natural de discriminación polar cruzada (XPD) de la antena, y la posterior cancelación de interferencia de polaridad cruzada (XPIC) en el lado del receptor, en la actualidad también se aplica a los aparatos que utilizan modulaciones QAM con un número muy grande de estados (1024, 2048, 4096 y superiores). Por lo tanto, existe en el sector técnico la necesidad de nuevos procedimientos que aumenten las características de rendimiento de los canceladores de interferencia que operan en el lado del receptor de las retransmisiones de radio punto a punto que funcionan con reutilización de frecuencia, 20 mediante transmisión en dos polarizaciones ortogonales y cancelación de interferencia polar cruzada numérica durante la recepción.

25 Para permitir la cancelación correcta del componente de interferencia en el caso muy común en el que la rama principal y la rama polar cruzada del receptor funcionan con osciladores locales (LO) asíncronos (independientes), es necesario realizar una recuperación de portadora diferencial (SINC. DE PORTADORA XPIC) diseñada para volver a sincronizar las dos señales recibidas en las dos ramas del receptor. Esta recuperación de portadora diferencial se realiza actualmente por medio de bucles de bloqueo de fase (PLL).

30 Una vez que se ha recuperado el sincronismo de fase entre las dos señales recibidas de las dos ramas, se realiza la cancelación del componente de interferencia polar cruzada de la señal recibida en la rama respectiva. A la salida de la cancelación, la recuperación o sincronización de la portadora principal también se realiza para compensar el ruido de fase residual acumulado con la señal principal en la rama de recepción.

Después de la recuperación de la portadora diferencial polar cruzada, la cancelación de interferencia polar cruzada y la recuperación de la portadora principal, se obtiene una señal transmitida reconstruida y se utiliza como base para una decisión (estimación) de la señal transmitida original.

35 El documento WO 2007/057911 describe un aparato para procesar una primera señal recibida en una rama de recepción asociada con una primera polarización y una segunda señal recibida en una rama asociada con una segunda polarización ortogonal a la primera polarización en un sistema para la recepción, desmodulación y reconstrucción de un par de señales moduladas y transmitidas de forma isofrecuencial y con polarización ortogonal en un enlace de retransmisión de radio y comprendiendo símbolos piloto en su secuencia de símbolos de modulación. El aparato comprende:

- 40 - un circuito para la cancelación de un componente de interferencia polar cruzada de la primera señal recibida, por medio de la señal recibida en la rama de polarización ortogonal, comprendiendo dicho circuito:
- un primer girador de fase que imparte una rotación de fase a la segunda señal,
 - un sumador que agrega la primera señal a la segunda señal girada a través de dicha rotación de fase desde el primer girador, obteniendo una primera señal sujeta a un intento de cancelación de interferencia polar 45 cruzada;
 - un bucle de bloqueo de fase que genera dicha primera rotación de fase para el primer intento de cancelación de interferencia polar cruzada;
 - un primer circuito de sincronización de la portadora principal que recibe en su entrada la primera señal sujeta a un intento de cancelación de interferencia polar cruzada, le aplica la primera corrección de fase y produce en su 50 salida una señal WH reconstruida con precisión y un primer error de decisión;
 - un decisor que recibe en su entrada la señal reconstruida y emite una señal decidida definitiva.

En los sistemas conocidos, el detector de fase del bucle XPIC PLL para la recuperación de la portadora XPIC se basa en una correlación entre la salida de señal por el PLL diferencial presente en la rama XPIC y el error entre la

- señal recibida y la señal decidida estimada a la salida de cancelación; esta técnica de recuperación de portadoras se denomina como "decisión dirigida". Cuando la SNR cae por debajo de un cierto umbral, el PLL principal para la recuperación de la portadora principal sufre pérdidas de bloqueo debido a los errores de decisión: para evitar estas pérdidas de bloqueo, en la técnica anterior se envían símbolos conocidos (símbolos piloto) a intervalos regulares al receptor; de esta manera, se debe evitar la pérdida de sincronismo del PLL principal ya que, en presencia de los símbolos piloto, el receptor tiene disponible una referencia de fase definida que permite el "rebloqueo" del PLL principal. Esta solución, sin embargo, introduce un retardo significativo en el bucle de cancelación de interferencia polar cruzada XPIC PLL, aumentando la banda del mismo y, por lo tanto, la exposición al ruido de naturaleza variable.
- 10 A pesar de estas contramedidas, también existe el problema de que, en los sistemas de este tipo, los errores de decisión posteriores al PLL principal causan pérdidas de bloqueo también en el PLL XPIC; estas pérdidas de bloqueo no pueden compensarse con el envío de símbolos piloto y dan como resultado la imposibilidad de una cancelación correcta del componente de interferencia polar cruzada, que se gira con respecto a la fase correcta, y en consecuencia, la aparición de una serie (ráfaga) de errores indeseables con pérdida de información transmitida.
- 15 En vista de la creciente necesidad de optimizar la transmisión de señales en los enlaces de radio, el problema técnico que se plantea es el de mejorar la fiabilidad de los sistemas de recepción y transmisión de reutilización de frecuencia con transmisión en dos polarizaciones ortogonales y cancelación de interferencia polar cruzada durante recepción.
- 20 En relación con este problema, también se requiere, en particular, resolver o, al menos en parte, superar los problemas de la técnica anterior ilustrados anteriormente y relacionados con la recuperación de la portadora diferencial polar cruzada y/o la recuperación de la portadora principal.
- En relación con estos problemas, es preferible que el diseño del sistema de recepción tenga un pequeño número de componentes, que sea fácil y económico de producir y ensamblar, y que pueda instalarse fácilmente en enlaces de radio utilizando los medios normalizados normales.
- 25 Estos resultados se consiguen de acuerdo con la presente invención mediante un aparato de procesamiento de acuerdo con la reivindicación 1, un procedimiento de procesamiento de acuerdo con la reivindicación 7 y un sistema de acuerdo con la reivindicación 6.
- Pueden obtenerse más detalles de los problemas asociados con la técnica anterior y las soluciones propuestas a partir de la siguiente descripción de ejemplos no limitadores de modo de realización del objeto de la presente invención, que se proporciona con referencia a los dibujos adjuntos, en los cuales:
- 30 Figura 1: muestra una representación del modelo de canal de una conexión de retransmisión de radio punto a punto con reutilización de frecuencia mediante transmisión en polarizaciones ortogonales;
- Figura 2: muestra un diagrama de bloques de un sistema para la comunicación de enlace de radio;
- Figura 3: muestra un diagrama de bloques de un circuito de procesamiento del lado de recepción;
- 35 Figura 4: muestra un diagrama de bloques de un detalle del circuito de sincronización principal y XPIC de acuerdo con la técnica anterior;
- Figura 5: muestra un ejemplo de la sincronización principal que utiliza símbolos piloto;
- Figura 6: muestra un diagrama de bloques de un circuito de sincronización principal de acuerdo con un primer ejemplo de modo de realización de la invención;
- 40 Figura 7: muestra una ilustración de una señal reconstruida WH, el respectivo símbolo decidido AH, el error de decisión ϵH y la escala de amplitud de la constelación;
- Figura 8: muestra un diagrama de bloques parcial de un circuito de cancelación de interferencia polar cruzada según la invención a la entrada de otros circuitos de un aparato receptor/desmodulador;
- Figura 9: muestra un gráfico que ilustra la tendencia de los errores cuadráticos medios para diferentes intentos de cancelación en un sistema de acuerdo con la invención;
- 45 Figura 10: muestra vistas parciales esquemáticas de los bucles del seguidor de fase que forman parte de los circuitos de sincronización de la portadora principal de acuerdo con la invención;
- Figura 11: muestra un diagrama de bloques de un bloque para seleccionar la ruta de sincronización de acuerdo con la invención; y
- 50 Figura 12: muestra un diagrama de bloques general de un sistema de recepción, desmodulación y reconstrucción de acuerdo con la presente invención.

La Figura 1 muestra el modelo de canal comúnmente utilizado para describir la propagación en un enlace de radio con la reutilización de la frecuencia polar cruzada.

5 El enlace de radio comprende una rama TX H, RX H asociada con una primera polarización (H) y una segunda rama TXV, RXV asociada con otra polarización (V) ortogonal a la primera polarización. Cada rama de la conexión comprende a su vez un lado transmisor TX, con los respectivos aparatos transmisores TXH, TXV y un lado receptor RX, con los respectivos aparatos receptores RXH, RXV. Un canal de propagación C está dispuesto entre los lados del transmisor y los lados del receptor.

10 Los aparatos transmisores TXH y TXV generan dos señales T_H y T_V , obtenidas por modulación de amplitud y fase de las respectivas portadoras de radio que tienen la misma frecuencia nominal, con dos flujos de flujos de señales bidimensionales que pertenecen al alfabeto de símbolos de una modulación QAM; estas señales T_H y T_V pueden representarse como secuencias de números complejos que son estadísticamente independientes y no están correlacionadas entre sí y sin ningún enlace de sincronización mutua con respecto a la estructura de trama y la frecuencia portadora o símbolo. La modulación utilizada también puede no ser la misma en las dos ramas V, H.

15 Las dos señales moduladas se transmiten por medio de las antenas de cada rama en el mismo canal de radio en dos polarizaciones ortogonales por razones de simplicidad identificadas como horizontal (H) y vertical (V); las antenas y el medio de transmisión introducen un acoplamiento entre las señales T_H y T_V transmitidas en las dos polarizaciones que en la figura están representadas por los bloques C_{HV} y C_{VH} , es decir, los términos de propagación "entrecruzados" que se agregan a cada señal T_H y T_V una parte de la otra. En esta disposición, los cuatro coeficientes C_{HH} , C_{VV} , C_{HV} y C_{VH} son números complejos y, por lo tanto, cada uno de ellos tiene un efecto tanto en la amplitud como en la fase de las señales T_H y T_V transmitidas; estos coeficientes tienen una parte estática, debido al desacoplamiento imperfecto (XPD) entre las polarizaciones que se pueden obtener con las antenas (los valores típicos garantizados oscilan entre 30 y 40 dB), y una parte variable, dependiendo de las condiciones atmosféricas que pueden inducir efectos de atenuación y despolarización sobre las señales transmitidas T_H y T_V . Las señales R_H y R_V que alcanzan los receptores después de la propagación en el medio de transmisión están, por lo tanto, afectadas por una interferencia mutua y comprenden un componente útil respectivo T_H, T_V al que se agrega un componente de interferencia polar cruzada T_V, T_H . Para las modulaciones con un número elevado de estados, simplemente la parte estática del emparejamiento ya es suficiente para no garantizar el funcionamiento de la sección sin una cancelación adecuada de la interferencia en la recepción.

30 Con referencia a la Figura 2, en un ejemplo general de un sistema de retransmisión de radio, los dos transmisores TX H y TX V comprenden un modulador respectivo que modula una portadora respectiva RF_TXV , RF_TXH generada por un oscilador local asociado (LO). De manera similar, en el lado de recepción, el aparato receptor RXV, RXH comprende desmoduladores respectivos que convierten y desmodulan las señales recibidas en RF (microondas) en frecuencias más bajas con los osciladores respectivos RF_RXV ; RF_RXH .

35 θ_{RF_TXV} ; θ_{RF_TXH} y θ_{RF_RXV} ; θ_{RF_RXH} indica respectivamente las desviaciones instantáneas (fluctuación) de la fase de estos osciladores locales con respecto al valor nominal, por lo que pueden ser una expresión de ruido de fase o falta de precisión de frecuencia.

Como se describió anteriormente, cada señal recibida Z_H , Z_V contiene dos componentes: un componente útil que proviene del transmisor correspondiente y un componente de interferencia, atenuado por XPD, debido a la discriminación no total entre las dos polarizaciones.

40 Por lo tanto, el proceso de cancelación de interferencia polar cruzada requiere que durante la recepción haya una consistencia de fase instantánea entre el componente de interferencia T_H de la señal Z_V recibida y desmodulada en la rama de polarización vertical y el componente correspondiente T_H de la señal Z_H recibida y desmodulada en la rama horizontal, teniendo dichos componentes el mismo origen (el transmisor H), pero habiendo pasado por los dos receptores de radio diferentes RX H, RX V y, por lo tanto, habiendo acumulado una diferencia de fase igual a ($\theta_{RF_RXV}-\theta_{RF_RXH}$). Esta diferencia de fase, cuyo componente dominante es el ruido de fase de los osciladores de RF, debe eliminarse mediante un sistema de sincronización especial (sincronización de portadora XPIC), de cuya eficiencia dependen las características de rendimiento de la cancelación de interferencia polar cruzada.

50 En el caso también en que los dos transmisores-receptores estén incorporados en una sola unidad física, habrá dos osciladores de frecuencia vinculados a un mismo punto de referencia, pero en cualquier caso con ruidos de fase independientes y no correlacionados, ya que la solución de tener un solo oscilador local RF sería difícil de realizar.

DESMODULADOR CON XPIC

55 Con referencia a la Figura 3, la señal X_H recibida en la rama H y la señal X_V recibida en la rama de polarización ortogonal se intercambiaron entre los dos receptores y se volvieron a muestrear para obtener muestras relacionadas con los mismos instantes de tiempo (se hace referencia a la rama asociada con la polarización horizontal H, un proceso de espejo que ocurre en la rama V).

La señal X_H recibida en la rama asociada con la polarización horizontal H y la señal X_V proveniente de la rama con polarización ortogonal V se introducen respectivamente en un filtro de ecualizador transversal (TDE, ecualizador de

dominio de tiempo) y en un filtro XPIC, que son dos filtros digitales con coeficientes adaptativos normalmente de la misma longitud; el primer filtro tiene la tarea de eliminar de la señal deseada la interferencia entre símbolos causada por la distorsión lineal introducida por los medios de transmisión, mientras que el segundo filtro debe procesar la señal X_V procedente de la rama polar cruzada para producir una señal Y_V que idealmente debería ser una replicación de amplitud del componente de interferencia polar cruzada contenida en la señal recibida en la rama de polarización horizontal Y_H .

Con referencia a la Fig. 3, un circuito de SINC. DE PORTADORA PRINCIPAL se muestra esquemáticamente a la salida del filtro TDE, y un circuito de SINC. DE PORTADORA XPIC se muestra a la salida del filtro XPIC. El circuito de SINC. DE PORTADORA PRINCIPAL debe compensar las desviaciones de la frecuencia nominal y la fase de todos los osciladores locales presentes en la rama asociada con la polarización de la señal útil deseada; por lo tanto, debe imponer a la señal reconstruida una rotación de fase instantánea que, en la rama asociada con la polarización horizontal H, es igual a la inversa de la suma ($\theta_{RF_TXH} + \theta_{RF_RXH}$) (Figura 3).

La sincronización de la portadora XPIC tiene en su lugar la tarea de girar la señal Y_V para mantener el componente T_V contenido en la misma en contrafase con respecto a la correspondiente componente de interferencia T_V del componente Y_H recibido en la rama de polarización horizontal, compensando la diferencia de fase instantánea entre las LOs de recepción de los dos terminales de radio de las dos ramas de recepción; por lo tanto, idealmente debería impartir una rotación instantánea igual a

la suma ($\theta_{RF_RXH} - \theta_{RF_RXV} + \pi$).

SINCRONIZACIÓN XPIC Y PORTADORA PRINCIPAL CON UN PLL

La Figura 4 muestra con mayor detalle la estructura general de una portadora principal y un sistema de ecualizador/cancelador/sincronizador XPIC.

La señal X_H proveniente de la rama horizontal se introduce en el filtro de ecualización transversal 1, mientras que la señal X_V proveniente de la rama vertical se introduce en el filtro de cancelación XPIC 20. Las salidas respectivas de los dos filtros son una señal Y_H recibida y desmodulada en la rama horizontal y sin la interferencia entre símbolos asociada, pero aún afectada por un componente de interferencia polar cruzada T_V , y una señal Y_V de la rama vertical que comprende un componente T_V que replica la amplitud del componente de interferencia polar cruzada T_V de la señal Y_H .

Y_V se introduce en un bloque 21 de rotación de fase que imparte una corrección de fase a través de un ángulo θ_X que, idealmente, debería ser tal que la señal de salida del girador comprenda un componente igual al componente de interferencia polar cruzada T_V contenida en Y_H y exactamente en contrafase respecto a esta última.

Estas señales se introducen en un nodo sumador 2 para la cancelación de interferencia polar cruzada.

En la salida del nodo sumador 2 hay, por lo tanto, una señal reconstruida de la señal transmitida T_H , libre también de la interferencia polar cruzada; esto se introduce en un bloque de AGC de corrección de nivel (amplitud) automático 3 y luego en un girador de fase 4 que realiza la sincronización de portadora principal, aplicando una corrección angular θ_M diseñada para eliminar todas las rotaciones impartidas a la señal como resultado de la falta de precisión. de los osciladores locales en la rama asociada con la polarización respectiva.

Por lo tanto, esto da como resultado la señal reconstruida W_H , que es una secuencia de valores digitales idealmente idéntica a la secuencia de símbolos QAM transmitidos A_H por el aparato transmisor TX_H .

La señal W_H se envía a un decisor 5 que reconstituye en su salida una secuencia A_H de símbolos de constelación QAM decididos que están más cerca de los valores respectivos de W_H .

Si la recepción y la reconstrucción fueran correctas, A_H sería igual a A_H , pero la presencia de perturbaciones superpuestas en la señal reconstruida W_H (ruido adicional, distorsión, ruido de fase, interferencia residual) es tal que hay errores de decisión (instantes en los que $\hat{A}_H \neq A_H$) e, incluso en el caso de una decisión correcta ($\hat{A}_H = A_H$), la diferencia entre los símbolos recibidos y los símbolos reconstruidos W_H y los símbolos decididos \hat{A}_H , denominada "error de decisión" ε_H y calculada por un nodo sustractor 6,7, no es en general cero.

Para evitar estas perturbaciones que determinan los errores de decisión, la técnica anterior utiliza un bucle de control de retroalimentación (PLL PRINCIPAL) del circuito de sincronización principal y un bucle de control de retroalimentación (XPIC PLL) del circuito de sincronización de XPIC, así como un circuito ADJ de LEV. para corregir el nivel de amplitud y cualquier otra retroalimentación capaz de ajustar de forma adaptativa los filtros TDE y XPIC. Estos bucles y cualquier otro circuito se activan mediante detectores de ganancia, fase e interferencia que dependen de la correlación entre el error de decisión ε_H y la señal reconstruida que se encuentra en el origen del mismo.

En mayor detalle y con referencia a la Fig. 4, se puede ver que:

- El bucle de control principal PLL PRINCIPAL para controlar la sincronización de fase de la portadora principal comprende:

- - un detector de error de fase 9 que calcula la parte imaginaria del producto complejo entre el error de decisión ε_H y el conjugado de la señal reconstruida WH ;
 - - un filtro de bucle y un acumulador siguiente 10 que recibe en su entrada el error de fase calculado por el detector 9 y produce en su salida una corrección de fase principal instantánea θ_M para la sincronización de la portadora principal realizada por dicho girador 4;
- el circuito LEV ADJ para controlar el nivel de la señal reconstruida a partir de la cual se ha eliminado la interferencia polar cruzada comprende:
 - - un detector de error de amplitud 12 que calcula la parte real del producto complejo entre el error de decisión ε_H y el conjugado de la señal reconstruida WH ;
 - - preferentemente un simple acumulador 13 que recibe en su entrada dicho error de amplitud emitido por el detector 12 y produce en la salida una corrección de amplitud instantánea que controla un bloque automático de corrección de ganancia 3 (en este caso, por lo tanto, se usa un bucle de primer orden);
- El XPIC PLL para controlar la sincronización de fase polar cruzada comprende:
 - - un detector de error de fase 23 que recibe en su entrada un error de decisión contra-girado $\varepsilon'H$ obtenido mediante la contra-rotación del error ε_H con la inversa de θ_M por medio de los bloques 11 y 8. Esto es ventajoso para recuperar la coherencia de fase con la señal X_H , ya que ε_H ha pasado por la corrección de fase principal θ_M ;
 - - El detector de error de fase 23 calcula un error de fase estimado de la cancelación de interferencia polar cruzada realizada con la señal Y_V ; la estimación es proporcionada por la parte imaginaria del producto complejo entre el error contra-girado y la señal compleja conjugada de Y_V ;
 - - en serie con el detector 23 hay un filtro que filtra el error calculado estimado y un acumulador siguiente 24; en la salida del acumulador hay una corrección de fase instantánea θ_X que se aplica a la señal Y_V que proviene de la rama de polarización vertical;
- El error contra-girado $\varepsilon'H$, en el que debido a la contra-rotación, cualquier interferencia residual entre símbolos que no se haya cancelado esté en fase con X_H , se utiliza además preferentemente para actualizar los coeficientes del ecualizador transversal TDE 1 con un circuito de actualización del TDE que comprende:
 - - un bloque de detección de interferencia entre símbolos residual 14 que correlaciona el error de decisión contra-girado $\varepsilon'H$ con las muestras de la señal X_H recibidas en la entrada del ecualizador TDE tomadas en los instantes de muestreo que preceden y siguen de forma inmediata al símbolo en el que se calculó el error $\varepsilon'H$;
 - - un conjunto de acumuladores 15 que recibe en su entrada las correlaciones obtenidas en el bloque 14 y produce en su salida los coeficientes del ecualizador TDE.
- Finalmente, los coeficientes del filtro de cancelación de interferencia 20 se actualizan al correlacionar el error de decisión y las muestras de la señal de entrada X_V con el cancelador tomado en instantes inmediatamente anteriores y posteriores al símbolo en el que se calculó el error. Las correlaciones se acumulan en un bloque acumulador 19 desde donde se obtienen los coeficientes adaptativos para el filtro XPIC 20. Para obtener la coherencia de fase en la correlación, el error $\varepsilon'H$ se gira por la inversa de θ_X en los bloques 16 y 17: por lo tanto, se obtiene $\varepsilon''H$ donde cualquier interferencia residual polar cruzada que no se haya cancelado esté en fase con X_V .

Por lo tanto, el error de decisión ε_H se utiliza para obtener estimaciones de los diferentes parámetros que deben mantenerse bajo control; en la aplicación práctica real, los valores instantáneos de estas estimaciones se falsifican, ya que las distintas perturbaciones pueden "interactuar" entre sí (por ejemplo, una interferencia entre símbolos puede producir un error que, a nivel instantáneo, es similar al causado por un error de fase o amplitud) y porque el error de decisión contiene un término de ruido térmico no correlacionado con las perturbaciones que se deben estimar y porque una perturbación demasiado grande da como resultado una decisión incorrecta y, en consecuencia, hace que el error de decisión (calculado en relación con un símbolo incorrecto) pierda la correlación con la perturbación que provocó.

Un problema de los detectores de la técnica anterior basado en el uso del error de decisión (conocido como detectores "dirigidos a la decisión") se asocia con el hecho de que estos detectores producen estimaciones correctas solo si se promedian durante un intervalo de tiempo lo suficientemente largo como para atenuar los errores instantáneos y solo si el efecto de las perturbaciones es lo suficientemente pequeño como para no producir un número excesivo de errores de decisión. Por lo tanto, son adecuados si las perturbaciones a estimar varían lentamente con el tiempo, como en el caso del nivel de interferencia entre símbolos y también de la interferencia polar cruzada con respecto a la amplitud solamente; el control de estos parámetros se realiza en general por medio

de bucles de 1.er orden de banda estrecha. El problema se vuelve más evidente en el caso de las dos sincronizaciones de fase de portadora principal y XPIC, que deben responder a perturbaciones rápidas como:

- errores de frecuencia estática del LO, de modo que los bucles de control deben ser del 2.º orden para no introducir errores de fase estáticos;

5 ▪ el ruido de fase de los LO que no se puede considerar como "banda estrecha" en comparación con la frecuencia de símbolo en la que funcionan los detectores;

10 saltos instantáneos de frecuencia de los LO causados por la inestabilidad mecánica de los componentes inducidos por los transitorios de temperatura. Los remedios a la situación descrita que forman los bucles que guían los circuitos de sincronización de fase principal y XPIC de banda ancha son ya conocidos, pero esto los expone al riesgo de ser "desestabilizados" por el ruido térmico y los errores de decisión. También se sabe que se pueden usar medidas como el estrechamiento de la banda de bucle cuando el nivel de ruido térmico aumenta: esto se representa en la Figura 6 mediante los bloques 25 y 27 que proporcionan a los filtros de bucle coeficientes adecuados (proporcionales e integrales) que varían dependiendo del error cuadrático medio (MSE) calculado en un bloque 26 respectivo mediante acumulación a lo largo de un período de tiempo suficientemente largo del error de decisión al cuadrado.

15 En el caso de la sincronización XPIC, se sabe que los coeficientes del filtro de bucle pueden modificarse también dependiendo de la estimación del desacoplamiento entre las dos polarizaciones (XPD, desacoplamiento polar cruzado) obtenida al medir en un bloque 28 la amplitud de coeficientes del cancelador; el objetivo de esta medición es compensar el hecho de que la ganancia del detector de fase dirigido a la decisión aumenta con un aumento de la interferencia (y, por lo tanto, con una disminución de la XPD).

20 Sin embargo, cuando el número de estados de modulación llega a ser muy alto (desde 256 QAM hacia arriba), los detectores de fase dirigidos por decisión de la técnica anterior ya no son suficientes para asegurar la sincronización correcta en todas las condiciones operativas requeridas, ya que una divergencia de 1-2 grados desde la fase ideal es suficiente para causar una cantidad de errores de decisión como para hacer que la salida de los detectores sea insignificante, "abrir el bucle" y provocar una pérdida de bloqueo de fase y frecuencia.

25 En el caso de la sincronización principal, el problema se resuelve insertando en la secuencia de símbolos de información QAM una serie de símbolos que se conocen a priori para el receptor y, por lo tanto, son inmunes a los errores en la decisión, llamados "símbolos piloto". Estos se insertan con una frecuencia fija que puede variar dependiendo de la magnitud de las desviaciones de fase a rastrear, pero que normalmente está comprendida entre 1/20 y 1/100 de la frecuencia del símbolo, y en general forman parte de una sub-constelación de 4QAM de alta energía para resaltar el efecto de las desviaciones de fase (es decir, una rotación de la constelación completa sobre el origen de los ejes) en comparación con el efecto producido por las otras perturbaciones, ante todo el ruido térmico.

30 Debido a la presencia de los símbolos piloto, es posible obtener, a intervalos periódicos, una estimación de la desviación de fase que es mucho más precisa que la que se puede obtener con el detector dirigido a la decisión. Si la frecuencia de los símbolos piloto es lo suficientemente alta en comparación con la banda de ruido de fase, las muestras de esta estimación permiten reconstruir la progresión de la desviación en todos los instantes intermedios mediante un filtro de interpolación, según el diagrama que se muestra en la Figura 5:

35 el girador de fase 4 de la sincronización principal imparte ahora una corrección θ_P obtenida extrayendo los símbolos piloto 30, cuya posición puede reconocerse también hacia arriba de la sincronización de la portadora, calculando 31 su desviación de la fase ideal e interpolando 32 las muestras obtenidas de este modo. El retardo 29 sirve para alinear la secuencia de símbolos con la corrección de fase, compensando así el retardo de interpolación.

40 Desde el punto de vista de la sincronización de fase XPIC, el uso de símbolos piloto no ofrece, sin embargo, ventajas, ya que no proporciona ninguna información sobre la fase de la interferencia polar cruzada; a este respecto, los símbolos piloto no son más útiles que los otros símbolos, ya que sería necesario garantizar la sincronización de los flujos en las dos polarizaciones para garantizar que un símbolo piloto de la rama H siempre sea interferido por un símbolo piloto de la rama V; sin embargo, esto constituye una gran restricción del sistema que en la práctica no es factible.

45 La disposición que hace uso de la interpolación en los símbolos piloto también introduce un retardo importante entre el actuador de corrección de fase XPIC (el girador 21 en la Fig. 4) y el decisor 5 a la salida del cual se calcula el error de fase 23. Este retardo, por lo tanto, está dentro del bucle de retroalimentación XPIC PLL e impone a este último una limitación de la banda de bucle para mantener la estabilidad, penalizando aún más la capacidad de la misma para responder a eventos rápidos.

SINCRONIZACIÓN DE LA PORTADORA PRINCIPAL CON UN PLL SEGÚN LA INVENCION

55 La Figura 6 muestra un primer ejemplo de modo de realización de un circuito de SINC. DE PORTADORA PRINCIPAL según la presente invención que proporciona una solución a este problema.

El circuito utiliza símbolos piloto y comprende:

- 5 - una primera sincronización de fase principal aproximada, durante la cual un ángulo de corrección de fase θ_M , obtenido por medio del bucle PLL PRINCIPAL para controlar la sincronización de la portadora principal 34,35,36,9,10a, 10b se aplica mediante un girador 33 a la señal entrante YH para obtener una primera señal W'H reconstruida aproximadamente;
- la señal W'H reconstruida aproximadamente se introduce en un circuito 29,4 para la sincronización principal refinada realizada mediante la aplicación de correcciones de fase θ_P obtenidas por medio de bloques para extracción 30, medición 31 e interpolación 32 de las correcciones de fase de los símbolos piloto de una manera similar a la ilustrada con referencia a la Fig. 5;
- 10 - la señal W'H reconstruida aproximadamente también se introduce en dicho bucle PRINCIPAL PLL que comprende:
 - un decisor 34 que produce un símbolo decidido A'H, es decir, un intento de estimar la señal transmitida AH;
 - un restador 36,36 que compara la señal W'H reconstruida aproximadamente y el símbolo decidido $\hat{A}'H$, proporcionando en su salida un error de decisión 34 $\epsilon^{(3)}H$;
 - 15 - un detector de fase 9 que correlaciona el error de decisión $\epsilon^{(3)}H$ con la señal W'H reconstruida aproximadamente, proporcionando a su salida un error de fase;
 - un filtro de bucle 10a que recibe en su entrada el error de fase así calculado;
 - un acumulador 10b sucesivo del error de fase filtrada, comprendiendo además dicho acumulador 10b un interruptor que, cuando ocurre un sincronismo que indica un símbolo piloto extraído del bloque 30, reemplaza la salida del acumulador, a saber, la corrección de fase instantánea calculada por el bucle PLL PRINCIPAL en el error de decisión 34, con una corrección de (error de) fase θ'_P medida en el símbolo piloto recibido en el bloque respectivo 31 del CIRCUITO DE SINC. DE PORTADORA PRINCIPAL.
 - 20

25 Esta medición permite que la duración de las pérdidas de bloqueo del bucle PLL PRINCIPAL causadas por picos de ruido o series (ráfagas) de decisiones incorrectas se reduzca al mínimo, ya que, al llegar un símbolo piloto, el sincronismo del cual se recupera mediante el bloque 30, la corrección de fase del bucle PLL PRINCIPAL siempre se sobreescribe con la corrección de fase calculada en el símbolo piloto recibido por medio del bloque 31, que es ciertamente preciso.

Al mismo tiempo, cuando el bucle PLL PRINCIPAL permanece correctamente bloqueado, es decir, durante la mayor parte del tiempo, garantiza un rápido control de la fase principal en los intervalos entre un símbolo piloto y otro.

30 Por lo tanto, queda claro cómo el circuito según la invención proporciona el control del sincronismo principal que es virtualmente inmune a las pérdidas de bloqueo y carece de retardo de interpolación que es externo al bucle PLL PRINCIPAL.

35 Como se aclarará más adelante, esto permite además la implementación de sistemas de recepción, desmodulación y reconstrucción con cancelación de interferencia polar cruzada en la cual el bucle de control de sincronización de polarización cruzada XPIC se mantiene "corto" y, por lo tanto, con una banda ancha.

El problema del uso de los símbolos piloto en la técnica anterior es, de hecho, la introducción de un retardo significativo en el bucle de cancelación XPIC. La solución de acuerdo con la invención está destinada también a resolver este problema.

40 Por lo tanto, queda claro cómo este primer modo de realización resuelve el problema de las pérdidas de bloqueo del sincronizador principal. Sin embargo, no evita que se produzcan pérdidas de bloqueo de la sincronización XPIC cuando hay ruido térmico y la necesidad de reducir la banda de bucle del PLL XPIC para evitar esto, por lo que no se logra garantizar una inmunidad suficiente del sistema con respecto al ruido de fase y los saltos de frecuencia de las LOs.

45 Un sistema de reconstrucción con un mecanismo de tres rutas según la invención que se describe a continuación resuelve estos problemas adicionales.

MECANISMO DE TRES RUTAS

50 El efecto de una pérdida de bloqueo de la sincronización de fase XPIC es un aumento temporal en la interferencia residual polar cruzada. En teoría, el filtro de cancelación de interferencia XPIC 20 debería reaccionar compensando la desviación de fase con sus coeficientes o debería tender a cero en el caso de que la interferencia residual provoque una serie de errores de decisión de modo que ya no haya correlación entre el error de decisión y la señal de interferencia; sin embargo, la actualización del filtro de cancelación de XPIC es lenta en comparación con la duración de estos eventos, por lo que se puede suponer que, a corto plazo, su señal de salida indicada con Y_V en

los diversos diagramas no tiene variaciones de fase o variaciones de fase excepto las asociadas a la modulación QAM.

5 En el estado de convergencia correcto, la señal Y_V en la salida del filtro de cancelación XPIC tiene la misma energía que la interferencia polar cruzada superpuesta en Y_H , que a su vez es igual a la de la señal útil deseada T_H dividida por el factor de desacoplamiento entre las polarizaciones (XPD).

El circuito de sincronización de fase XPIC debe alinear (por medio de una rotación) Y_V , de modo que el componente T_V contenido en el mismo esté en contrafase con el componente de interferencia T_V de Y_H , cancelándolo, pero si hay un error de fase φ con respecto a la alineación óptima hay una interferencia polar cruzada residual definida por

$$\rho = Y_V \cdot [e^{j\cdot\varphi} - 1]$$

10 Con el fin de expresar el error de decisión cuadrática media inducido por esta interferencia residual, se puede usar una representación de la constelación QAM que se muestra en la Figura 7, donde la distancia entre dos símbolos adyacentes se establece en 2 y, por lo tanto, el valor 1 corresponde a la distancia entre un símbolo y el umbral más allá del cual se comete un error de decisión 34.

15 En esta representación, el error de decisión que puede medirse en cada una de las coordenadas del plano cartesiano en el que se representa la constelación es igual a ± 1 (si el error real excede de 1 en términos de valor absoluto, hay una decisión incorrecta, y el error medido estará relacionado con el símbolo más cercano al transmitido, siendo en cualquier caso menos de 1).

20 El error al cuadrado instantáneo (suma de los cuadrados de los errores en las coordenadas individuales) en esta escala es equivalente a 2 como máximo; desde el punto de vista del error cuadrático medio, es posible considerar como un valor medible de "final de escala" la condición en la que la señal recibida y reconstruida WH puede tener la misma probabilidad en cualquier punto del cuadro de decisión que rodea el símbolo decidido AH. Este valor es igual a

$$MSE_{MAX} = \frac{2 \cdot \int_{-1}^1 (x^2) dx}{2} = \frac{2}{3}$$

25 Si P_H denota la energía de la señal deseada (suma de los cuadrados de las coordenadas de los símbolos promediados en toda la constelación), la energía de la interferencia polar cruzada residual es igual a:

$$MSE_X = \frac{P_H}{XPD} \cdot |(e^{j\cdot\varphi} - 1)|^2 = \frac{P_H}{XPD} \cdot 2 \cdot [1 - \cos(\varphi)]$$

En una primera aproximación para un pequeño valor de φ se obtiene lo siguiente:

$$MSE_X = \frac{P_H}{XPD} \cdot \varphi^2$$

Con φ expresado en radianes.

30 Para una constelación al cuadrado con M estados ($M = 2^n$ con n siendo par) es aplicable lo siguiente:

$$P_H = \frac{2 \cdot (M - 1)}{3}$$

Este error cuadrático medio se agrega en términos de potencia a la originada por otras perturbaciones (AGWN, distorsiones) no correlacionadas con la interferencia polar cruzada, que forma un "MSE suelo" MSE_{SUELO} . La suma de todos estos factores tiende a saturarse en el valor MSE_{MAX} .

35 La tendencia del MSE ante la variación de φ es, por lo tanto, una curva que comienza desde MSE_{SUELO} y tiende a aumentar hasta el MSE_{MAX} , como se muestra en la Figura 9, curva central; la pendiente de la curva depende de los valores de XPD y MSE_{SUELO} .

El bucle de sincronización XPIC permanece estable mientras el error de fase permanezca dentro de una banda estrecha de alrededor de cero; de lo contrario, los errores de decisión tienden a causar una disminución repentina en

la ganancia del detector de fase, abriendo el bucle; en este punto, la corrección de fase para la cancelación de interferencia polar cruzada está fuera de control y puede permanecer así durante un largo período de tiempo, ya que solo movimientos aleatorios pueden hacer que regrese dentro de la zona de bloqueo. Por lo tanto, existe una serie de errores de decisión de símbolos durante la desmodulación, reconstrucción y estimación.

- 5 Con el fin de reducir al mínimo la frecuencia y la duración de estas ráfagas de errores y con referencia a la Fig. 12, que muestra un modo de realización de un sistema de desmodulación y reconstrucción según la invención que comprende un circuito SINC. DE PORTADORA XPIC para la cancelación de interferencia polar cruzada. a partir de la señal Y_H recibida en la rama de polarización horizontal por medio de la señal Y_V , y de las Figs. 10, 12 y 13, que ilustran los detalles de dicho sistema, el circuito de SINC. DE PORTADORA XPIC comprende:
- 10 - un primer girador de fase 21 que imparte una rotación de fase θX a la señal Y_V que proviene de la rama de polarización vertical,
- un primer sumador 2 que agrega la señal Y_H recibida y desmodulada en la rama de desmodulación horizontal con la señal Y_V girada en θX desde el primer girador 21, obteniendo una primera señal que está sujeta a un intento de cancelación de interferencia polar cruzada y que se introduce en un AGC 3 que se incluye en un
- 15 circuito LEV ADJ para la normalización de la amplitud de la señal que intenta la reconstrucción;
- un segundo girador de fase 38 que imparte una rotación de fase $\theta X + \beta$ a la señal Y_V que proviene de la rama de polarización vertical,
- un segundo sumador 37 que agrega la señal Y_H recibida y desmodulada en la rama de polarización horizontal con la señal Y_V girada por $\theta X + \beta$ desde el segundo girador 38, obteniendo una segunda señal que está sujeta a un intento de cancelación de interferencia polar cruzada y que se introduce en un AGC 41 respectivo para la normalización del nivel de amplitud de la señal;
- 20 - un tercer girador de fase 40 que imparte una rotación de fase $\theta X + \beta$ a la señal Y_V que proviene de la rama de polarización vertical,
- un tercer sumador 39 que agrega la señal Y_H recibida y desmodulada en la rama de polarización horizontal con la señal Y_V girada por $\theta X + \beta$ desde el tercer girador 40, obteniendo una tercera señal que está sujeta a un intento de cancelación de interferencia polar cruzada y que se introduce en un AGC 42 respectivo para la corrección del nivel de amplitud;
- 25

en el que:

- el valor θX de la rotación de fase se obtiene mediante un PLL XPIC similar al ya descrito en la Fig. 4; y
- 30 - β es una rotación de fase adicional elegida adecuadamente, por ejemplo, dependiendo de XPD, MSE_{SUELO} y la modulación durante el uso; los criterios preferidos para elegir el parámetro β se describirán con mayor detalle a continuación.

La señal del primer sumador 2, que está sujeta a un primer intento de cancelación y se normaliza, se introduce luego en un circuito de SINC. DE PORTADORA PRINCIPAL según la invención que es similar a la descrita con referencia a la Fig. 6 y que comprende un primer girador 33 que aplica una primera corrección de fase θM - obtenida con un bucle PLL PRINCIPAL 1 similar al descrito con referencia al modo de realización en la Fig. 6 - para la sincronización de la portadora principal, obteniendo en la salida un primer intento de señal reconstruida $W'H$.

35

De manera similar a la ilustrada para la Fig. 6, el primer intento de señal reconstruida $W'H$ se introduce a continuación:

- 40 - en un circuito 29, 4, 32 para la sincronización principal refinada realizada mediante la aplicación de correcciones de fase θP obtenidas mediante la interpolación 32 llevada a cabo en las correcciones de fase de los símbolos piloto extraídos 30 y medidos 31, obteniendo una señal $W'H$ reconstruida que, salida del circuito SINC. DE PORTADORA PRINCIPAL 1 se introduce en un decisor 5 que emite una señal decidida definitiva $\hat{A}H$.
- a un primer decisor 34, en cuya salida se obtiene una señal $A'H$, es decir, un primer intento de estimar la señal transmitida T_H en la rama de polarización horizontal; sobre la base de la señal $A'H$, es decir, el primer intento de estimación, y la señal $W'H$, es decir, el primer intento de reconstrucción, se calcula un primer error de decisión $\epsilon^{(3)H}$ por medio de un restador 35,36.
- 45

En la salida (Figs. 10, 14) del segundo y tercer sumador 37, 39 están presentes un segundo circuito SINC. DE PORTADORA PRINCIPAL 2 y un tercer circuito SINC. DE PORTADORA PRINCIPAL 3 que comprende los respectivos giradores 46,47 que aplican una respectiva rotación de segunda y tercera fase $\theta + M$, $\theta - M$ y respectivos bloques de decisión similares, en cuya salida se obtienen una segunda y una tercera señal de intento de estimación $A'+H$, $A'-H$ para la señal transmitida T_H .

50

Sobre la base de la segunda y tercera señales de intento de estimación A'+H, A'-H y las respectivas segundas y terceras señales reconstruidas aproximadamente W'+H, W'-H, se calculan a continuación los respectivos segundo y tercer errores de decisión $\epsilon^{(3)+H}$ y $\epsilon^{(3)-H}$ por medio de un restador respectivo 49,50; 52,53.

5 Como se muestra en la Figura 10, los tres errores de decisión calculados $\epsilon(3)$, $\epsilon(3)+H$ y $\epsilon(3)-H$ controlan el funcionamiento de los respectivos bucles PLL PRINCIPAL1, PLL PRINCIPAL2, PLL PRINCIPAL3 para controlar la corrección de fase para la sincronización de portadora principal (similar al bucle PLL PRINCIPAL mostrado en la Fig. 6 y mostrado solo parcialmente en la Fig. 10) de los circuitos de sincronización principal primero, segundo y tercero respectivos, en el que, al recibir y extraer un símbolo piloto, la corrección de fase instantánea θM , $\theta+M$, $\theta-M$ emitida a los respectivos acumuladores 10b, 56b, 57b de los tres bucles se reemplaza con una corrección de fase $\theta'P$ medida en el símbolo piloto.

10 Con referencia de nuevo a la Figura 9, en las condiciones de bloqueo correctas del XPIC PLL para controlar el circuito de cancelación de interferencia polar cruzada, la diferencia ϕ entre la corrección de fase θX calculada por medio del XPIC PLL y la corrección de fase óptima (ideal) es menor que el ángulo de discriminación β , de modo que un error cuadrático medio (es decir, MSE) MSE_0 calculado sobre el primer error de decisión $\epsilon^{(3)H}$ es menor que el $MSE+$ para el segundo error de decisión $\epsilon^{(3)+H}$ y el $MSE-$ para el tercer error de decisión $\epsilon^{(3)-H}$.

15 Con referencia continua al sistema general en la Fig. 12, la Figura 11 muestra el diagrama de bloques de un modo de realización preferido de un controlador que controla la elección de la primera rotación de fase θX que se impartirá a la señal Y_V desde la rama de polarización vertical mediante el primer girador 21 y, por lo tanto, la elección de la mejor ruta de fase entre θX , $\theta X+\beta$ y $\theta X-\beta$.

20 Como se explica más detalladamente a continuación, en función de la elección realizada por el controlador para la fase θX , la fase principal θM de los tres bucles PLL PRINCIPAL 1,2,3 también varía.

El controlador comprende:

- 25 - tres bloques 58,59,60 para calcular un error cuadrático medio MSE_0 , $MSE+$, $MSE-$ calculado respectivamente en los errores de decisión primero, segundo y tercero $\theta^{(3)H}$, $\epsilon^{(3)+H}$ y $\epsilon^{(3)-H}$ calculados a la salida de los respectivos intentos de decisión 34,48,51;
- un selector 61 que comprende un comparador rápido de MSE diseñado para comparar los MSE calculados y emitir una selección de la corrección de fase $\theta X(n+1)$ que se enviará al XPIC PLL y se usará en el primer intento (central) 21,2 a la cancelación de interferencia polar cruzada.

30 Como se muestra en las Figs. 13,14, cuando el selector 61 imparte un cambio de ruta, es decir, una variación de la primera salida de rotación de fase θX al XPIC PLL que luego se usa para implementar el primer intento (o central) de cancelación de interferencia polar cruzada, dicha variación provoca automáticamente una variación de la segunda y tercera correcciones de fase $\theta X+\beta$, $\theta X-\beta$ de los respectivos segundo y tercero circuitos laterales, de cancelación de interferencia XPIC.

35 En cascada, con esta variación preestablecida por el controlador 61 para la realineación de la sincronización de la portadora XPIC, los tres bucles PLL PRINCIPAL 1,2,3 de los circuitos de la sincronización de la portadora principal están todos vinculados a la corrección de fase principal θM calculada en la nueva ruta central.

40 Con esta configuración y con referencia a la Figura 9 que muestra las tres MSE que, en función de ϕ , se mueven a lo largo de tres curvas similares, desplazadas entre sí a un ángulo igual a β , se puede ver que, cuando el error de corrección de fase ϕ se mueve desde cero, MSE_0 aumenta y $MSE+$ o $MSE-$ disminuye, dependiendo de la dirección en la que se mueve ϕ ; cuando el valor absoluto de ϕ alcanza $\beta/2$ MSE_0 ya no es el mejor entre las tres MSE.

45 De acuerdo con un aspecto ventajoso de la invención, al elegir adecuadamente el ángulo β es posible obtener tres sistemas de medición MSE que son lo suficientemente rápidos para detectar la condición donde MSE_0 ya no es el mejor, antes de que el número de errores de decisión en la "ruta central" - donde la sincronización de la portadora principal se realiza mediante el primer circuito de SINC. DE PORTADORA PRINCIPAL 1 y la sincronización de la portadora XPIC se realiza con una rotación obtenida por medio del PLL XPIC - sea tal que ocasiona una pérdida completa de alineación con el PLL XPIC. En este punto, el selector 61 ajusta la salida de corrección de fase θX a dicho XPIC PLL, proporcionando una corrección de fase adicional mediante $+\beta$ o $-\beta$, que devuelve el PLL a la zona de bloqueo: básicamente una de las "rutas laterales" toma el lugar de la "ruta central".

50 En principio, los bloques 58, 59, 60 para calcular el MSE que activa el controlador del mecanismo de tres rutas deben ser lo más rápidos posible, para permitir que la sincronización se lleve rápidamente a la mejor ruta y reducir el riesgo de tener una ráfaga de errores; de hecho, es ventajoso llegar a un compromiso entre este requisito y la necesidad de tener en cualquier caso una medición que sea lo suficientemente promediada para evitar que el efecto de los errores de decisión que falsifican la medición de un MSE provoquen cambios de ruta innecesarios. Las simulaciones realizadas han dado como resultado el descubrimiento de que es ventajoso elegir usar un promedio deslizando con una longitud de entre 12 y 20 símbolos, preferentemente 16 símbolos.

5 Por lo tanto, queda claro cómo con el sistema de desmodulación y reconstrucción de acuerdo con la invención es posible resolver el problema de no poder mantener la alineación, típica de la sincronización dirigida a la decisión, en todas las condiciones debidas a errores de decisión, mediante la construcción de un mecanismo que controla el funcionamiento del XPIC PLL desde fuera del propio PLL, mediante una comparación de la calidad de la cancelación realizada utilizando la fase calculada por el XPIC PLL con la de otros intentos de cancelación realizados con diferentes fases. En el caso de que se detecte una pérdida de bloqueo inicial del PLL, el sistema toma medidas adecuadamente corrigiendo su corrección de fase. Este mecanismo es similar al implementado en el PLL principal; en este último caso, la supervisión "externa" es la fase medida en los símbolos piloto, mientras que en el caso del XPIC PLL es el MSE medido en las rutas de fase "laterales" en relación con la ruta "central".

10 Preferentemente, el factor que controla la ganancia del AGC 3,41,42 para la corrección de amplitud es común a las tres rutas y se calcula preferentemente sobre la base al primer error de decisión y la primera señal de intento de estimación A'H por medio de un el bloque respectivo 12 para la detección de un error de amplitud (similar al ya descrito con referencia a la Fig. 4) y un acumulador 13 siguiente; esto da como resultado la simplificación de los circuitos LEV ADJ para la normalización de la amplitud, ayudado por el hecho de que no hay diferencias significativas de nivel inducidas por las diferentes fases de rotación aplicadas a los tres intentos de cancelación diferentes.

La sincronización de fase principal se realiza en cambio aplicando tres ángulos de corrección diferentes θ_M , $\theta+M$ y $\theta-M$; esto se logra porque hay un control rápido que se degrada por los errores de decisión, por lo que es ventajoso beneficiarse instantáneamente de la ruta que produce menos errores de decisión.

20 Periódicamente, la rotación aplicada por los tres PLL principales se sobrescribe con la corrección de fase medida en el símbolo piloto que, al estar libre de errores de decisión, es siempre la misma en las tres rutas y es elegida, por ejemplo, por el circuito de sincronización principal central, como se muestra en la Figura 14.

DETERMINACIÓN DEL ÁNGULO DE DISCRIMINACIÓN B

25 Con referencia a la Figura 9, que muestra la tendencia del MSE medido como una función del error de la fase de cancelación φ , es posible identificar un valor de MSE (y por lo tanto de φ) donde, una vez superado, ocurren los errores de decisión con una frecuencia tal que haga imposible el funcionamiento del PLL "dirigido a la decisión". Si la señal de interferencia pertenece a una modulación con un alto número de estados, la tendencia de la tasa de error del símbolo como una función del MSE, en el caso de que la causa del error sea la interferencia polar cruzada, puede considerarse como aproximadamente similar a la tendencia causada por el ruido AWGN.

30 Además de esto, el MSE real, es decir, el resultado de la comparación entre los símbolos recibidos y los transmitidos, tiende a diferir de lo medido (comparación entre los símbolos recibidos y los símbolos decididos) tendiendo asintóticamente hacia el valor 2/3, debido a los errores de decisión.

35 El límite a partir del cual se colapsan los algoritmos "dirigidos por decisión" puede ubicarse indicativamente en una tasa de error de símbolo de aproximadamente el 10 %, que corresponde a un MSE real de aproximadamente 0,53 y a un MSE medido de 0,43. El objetivo del sistema de tres rutas de la invención es detectar una pérdida de sincronismo del XPIC PLL y corregir la corrección de fase instantánea θ_X antes de que se alcance el valor límite de MSE; con referencia a la Figura 11, esto significa que el ángulo β debe ser preferentemente tal que para $\varphi=\pm \beta/2$, es decir, en los puntos donde la curva MSE de la ruta central se interseca con las curvas de las otras dos rutas laterales, el MSE medido no exceda de 0,43 o de forma alternativa el MSE real no exceda de 0,53.

40 Las expresiones de los tres MSE reales son las siguientes:

$$MSE_{\varphi} = MSE_{SUELO} + \frac{P_H}{XPD} \cdot \varphi^2$$

$$MSE_{+} = MSE_{SUELO} + \frac{P_H}{XPD} \cdot (\varphi + \beta)^2$$

$$MSE_{-} = MSE_{SUELO} + \frac{P_H}{XPD} \cdot (\varphi - \beta)^2$$

En los puntos de intersección entre MSE_0 y las otras curvas, el MSE tiene el valor:

$$MSE_{TH}(\beta) = MSE_{SUELO} + \frac{P_H}{XPD} \cdot \left(\frac{\beta^2}{4}\right)$$

En el caso de constelaciones al cuadrado con M estados, tiene el valor:

$$MSE_{TH}(\beta) = MSE_{SUELO} + \frac{2 \cdot (M - 1)}{(3 \cdot XPD)} \cdot \left(\frac{\beta^2}{4}\right)$$

- 5 La expresión inversa da lugar a un valor preferido de β en función del umbral MSE que se desea:

$$\beta = \sqrt{\frac{6 \cdot XPD \cdot (MSE_{TH} - MSE_{SUELO})}{(M - 1)}}$$

Si la constelación es del tipo cruzado, es posible usar la β de la modulación al cuadrado a continuación siguiente (por ejemplo, 64QAM para 128QAM) dividida por un factor igual a la raíz cuadrada de 2.

Por lo tanto, de acuerdo con un aspecto preferido de la invención, el valor de β se determina basándose en:

- 10
- la modulación; con un aumento en el número de estados β se reduce ya que el sistema es menos tolerante con respecto al error de la fase de cancelación; y/o
 - la XPD estimada que, una vez que el sistema está alineado, se obtiene de la amplitud de los coeficientes del filtro de cancelación XPIC: con un aumento de la XPD β se incrementa para aprovechar la reducción de la interferencia residual para el mismo error de ángulo error; y/o
- 15
- el MSE-ÉSIMO (MSE real que debe obtenerse en el umbral de intercambio), parámetro asignado nominalmente que preferentemente no debe ser superior a 0,53: cuanto más bajo sea MSE-ÉSIMO, se elegirá un β más bajo; y/o
 - el MSE "suelo" verdadero, MSE_{SUELO} , producido por las perturbaciones no correlacionadas con la interferencia polar cruzada (principalmente el ruido AWGN); se estima acumulando la amplitud del error de decisión durante un largo período de tiempo, ya que idealmente debería ser una medida no influenciada por eventos de corta duración. En la fórmula que expresa β , es necesario tener un MSE_{SUELO} real para que el MSE medido sea correcto teniendo en cuenta el efecto de los errores de decisión; en el caso del ruido AWGN, el factor de corrección es conocido y puede obtenerse de una tabla. Con un aumento de MSE_{SUELO} , el ángulo β disminuye hasta cero, donde $MSE_{SUELO} = MSE_{ÉSIMO}$, siendo esta una condición en la que ya no es posible discriminar entre las tres rutas.
- 20
- 25 Se entiende que está dentro de la competencia del experto en la materia usar un criterio para elegir el ángulo β diferente del criterio preferido ilustrado anteriormente.

Aunque se describe en el contexto de varias realizaciones y varios ejemplos preferidos de modo de realización de la invención, se entiende que la presente descripción también comprende pasos de procedimientos de procesamiento correspondientes a las características operativas de las realizaciones descritas y que el alcance de la protección de la presente patente está determinado únicamente por las reivindicaciones adjuntas.

En particular, está dentro del alcance del experto en la técnica adaptar los elementos descritos en relación con los retransmisores de radio que funcionan en una configuración totalmente exterior o con la modulación y conversión de radiofrecuencia realizadas en una sola unidad de recepción/transmisión externa (ODU) a retransmisores de radio que funcionan en una configuración de montaje dividido, con una unidad interna (IDU) conectada a una unidad externa (ODU).

La presente descripción también incluye un circuito de SINC. DE PORTADORA PRINCIPAL para una señal recibida y libre de un componente de interferencia polar cruzada para un sistema para la recepción, desmodulación y reconstrucción de señales (AH, AV) moduladas y transmitidas de forma isofrecuencial y con polarización ortogonal en un enlace de retransmisión de radio y que comprende símbolos piloto en su secuencia de símbolos de modulación,

con el circuito que comprende:

- un girador de fase (33) que realiza una primera sincronización de fase principal aproximada, aplicando una primera corrección de fase θ_M a la señal recibida, y emite una primera señal W'H reconstruida aproximadamente;
 - un bucle de bloqueo de fase (PLL PRINCIPAL) que recibe en su entrada dicha señal W'H reconstruida aproximadamente y emite dicha primera corrección de fase θ_M , que comprende:
 - 5 - un decisor (34) que, basándose en la señal W'H reconstruida aproximadamente, produce un símbolo A'H decidido, es decir, un intento de estimar la señal AH transmitida;
 - un restador 36,36 que compara la señal W'H reconstruida aproximadamente y el símbolo A'H decidido, generando un error de decisión $\epsilon^{(3)H}$;
 - 10 - un detector de fase 9 que correlaciona el error de decisión $\epsilon^{(3)H}$ con la señal W'H reconstruida aproximadamente, generando un error de fase;
 - un filtro de bucle 10a que recibe en su entrada y filtra el error de fase calculado por el detector de fase 9;
 - un acumulador 10b para acumular el error de fase filtrada, diseñado para generar una corrección de fase θ_M ;
 - un circuito 29, 4, 30, 31, 32 para la sincronización principal refinada, que recibe en su entrada la señal W'H reconstruida aproximadamente y comprende:
 - 15 - un dispositivo 30, 31, 32 para calcular una corrección de fase refinada θ_P , que:
 - --- recibe en su entrada la señal W'H y extrae de ella, de manera sincronizada con la secuencia de símbolos de la señal, los símbolos piloto,
 - --- detecta un error de fase $\theta'P$ para cada símbolo piloto; y
 - 20 - --- calcula una corrección de fase θ_P mediante interpolación con los errores de fase $\theta'P$ detectados;
 - un retardador (29) que recibe en su entrada la señal W'H y la alinea con el dispositivo para calcular una corrección de fase refinada θ_P , compensando el retardo de interpolación;
 - un girador 4 que aplica a la señal retardada W'H la corrección de fase θ_P proporcionada por el dispositivo 30, 31, 32 para calcular una corrección de fase refinada θ_P , emitiendo una señal WH reconstruida con
 - 25 precisión;
- en el que dicho acumulador 10b del bucle PLL PRINCIPAL comprende un interruptor que, cuando se produce un sincronismo que indica la recepción y extracción de un símbolo piloto, reemplaza la corrección de fase calculada en el error de decisión (34), filtrada y acumulada, por el error de fase $\theta'P$ medido en el símbolo piloto recibido, error que es emitido por el bucle PLL PRINCIPAL como corrección de fase θ_M .

30

REIVINDICACIONES

1. Aparato para procesar una primera señal (Y_H) recibida en una rama de recepción asociada con una primera polarización y una segunda señal (Y_V) recibida en una rama asociada con una segunda polarización ortogonal a la primera polarización, para un sistema de recepción, desmodulación y reconstrucción de un par de señales (AH, AV) moduladas y transmitidas de forma isofrecuencial y con polarización ortogonal en un enlace de radio y que comprenden símbolos piloto en su secuencia de símbolos de modulación,
- 5 el aparato que comprende:
- un circuito SINC. DE PORTADORA XPIC para la cancelación de un componente de interferencia polar cruzada (T_V) de la primera señal (Y_H) recibida, por medio de la señal (Y_V) recibida en la rama de polarización ortogonal, con dicho circuito SINC. DE PORTADORA XPIC comprende:
 - 10 -- un primer girador de fase (21) que imparte una rotación de fase θX a la segunda señal (Y_V),
 - un primer sumador (2) que agrega la primera señal (Y_H) a la segunda señal (Y_V) girada por θX proveniente del primer girador (21), obteniendo una primera señal sujeta a un intento de cancelación de interferencia polar cruzada;
 - 15 -- un segundo girador de fase (38) que imparte una segunda rotación de fase $\theta X - \beta$ a la segunda señal (Y_V),
 - un segundo sumador (37) que agrega la primera señal (Y_H) a la segunda señal (Y_V) girada por $\theta X + \beta$ proveniente del segundo girador (38), obteniendo una segunda señal sujeta a un intento de cancelación de interferencia polar cruzada;
 - 20 -- un tercer girador de fase (40) que imparte una tercera rotación de fase $\theta X - \beta$ a la segunda señal Y_V ,
 - un tercer sumador (39) que agrega la primera señal (Y_H) a la segunda señal (Y_V) girada por $\theta X - \beta$ proveniente del tercer girador (40), obteniendo una tercera señal sujeta a un intento de cancelación de interferencia polar cruzada;
 - en el que β es una rotación de fase adicional;
 - un bucle de bloqueo de fase PLL XPIC que proporciona en su salida dicha primera rotación de fase θX para el primer intento de cancelación de interferencia polar cruzada, que comprende:
 - 25 --- un girador (11; 8) que contra-gira un primer error de decisión $\epsilon^{(3)H}$ emitido por un primer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 1), aplicando una rotación igual a la inversa de una primera corrección de fase θM ;
 - 30 --- un detector de error de fase (23) que recibe en su entrada el primer error de decisión contra-girado ϵ^H obtenido y calcula una estimación del error de fase de la primera cancelación de interferencia polar cruzada realizada;
 - un filtro para filtrar el error de fase estimado calculado y un acumulador (24), dispuesto en serie con el detector (23), en la salida del acumulador, produciéndose ahí la primera rotación de fase θX para el primer intento de cancelación de interferencia polar cruzada;
 - 35 - un primer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 1), que recibe en su entrada la primera señal sujeta a un intento de cancelación de interferencia polar cruzada, le aplica la primera corrección de fase θM y produce en su salida una señal WH reconstruida con precisión y dicho primer error de decisión $\epsilon^{(3)H}$;
 - 40 - un decisor (5) que recibe en su entrada la señal reconstruida WH y emite una señal decidida definitiva AH;
 - un segundo circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 2), que recibe en su entrada la segunda señal sujeta a un intento de cancelación de interferencia polar cruzada, le aplica una segunda corrección de fase $\theta + M$ y produce en su salida un segundo error de decisión $\epsilon^{(3)+H}$;
 - 45 - un tercer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 3), que recibe en su entrada la tercera señal sujeta a un intento de cancelación de interferencia polar cruzada, le aplica una tercera corrección de fase $\theta - M$ y produce en su salida un tercer error de decisión $\epsilon^{(3)-H}$;
 - un controlador que realiza la selección de la primera rotación de fase θX a ser impartida a la primera señal por el primer girador (21), y comprende:
 - 50 -- tres bloques (58,59,60) para calcular un error cuadrático medio, es decir, MSE, (MSE₀, MSE +, MSE-) calculados respectivamente en los errores de decisión primero, segundo y tercero ($\epsilon^{(3)H}$, $\epsilon^{(3)+H}$, $\epsilon^{(3)-H}$) emitidos por los respectivos circuitos de sincronización de portadora principal primero, segundo y tercero;
 - un selector (61) que comprende un comparador rápido de MSE capaz de comparar las tres MSE calculadas (MSE₀, MSE+, MSE-) y emitir - sobre la base de dicha comparación - una selección de la corrección de fase ($\theta X(n+1)$) que se impartirá para el primer intento de cancelación de interferencia polar cruzada (21,2).
- 55 2. Aparato de procesamiento según la reivindicación 1, en el que el primer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 1) comprende:
- un girador de fase (33) que realiza una primera sincronización de fase principal aproximada aplicando la primera corrección de fase θM a la primera señal sujeta a un intento de cancelación de interferencia polar cruzada y proporciona en su salida una primera señal WH reconstruida aproximadamente;

- un bucle de bloqueo de fase (PLL PRINCIPAL) que recibe en su entrada dicha señal W'H reconstruida aproximadamente y proporciona en su salida dicha primera corrección de fase θ_M , que comprende:
 - un decisor (34) que, sobre la base de la señal W'H reconstruida aproximadamente, produce un símbolo A'H decidido, es decir, un intento de estimar la señal AH transmitida;
 - 5 -- un sustractor (36,36) que compara la señal W'H reconstruida aproximadamente y el símbolo A'H decidido, proporcionando en su salida el primer error de decisión (34) $\epsilon^{(3)H}$;
 - un detector de fase (9) que correlaciona el error de decisión $\epsilon^{(3)H}$ con la señal W'H reconstruida aproximadamente, proporcionando a su salida un error de fase;
 - 10 -- un filtro de bucle (10a) que recibe en su entrada y filtra el error de fase calculado por el detector de fase (9);
 - un acumulador (10b) del error de fase filtrada, que está diseñado para proporcionar en su salida la primera corrección de fase θ_M ;
 - un circuito de sincronización principal refinado (29, 4, 30, 31, 32) que recibe en su entrada la señal W'H reconstruida aproximadamente y comprende:
 - un dispositivo (30, 31, 32) para calcular una corrección de fase refinada θ_P que:
 - 15 --- recibe en su entrada la señal W'H y extrae de ella, de una manera sincronizada con la secuencia de símbolos de las señales, los símbolos piloto,
 - detecta un error de fase θ'_P para cada símbolo piloto; y
 - calcula una corrección de fase θ_P mediante interpolación con los errores de fase θ'_P detectados;
 - 20 -- un retardador (29) que recibe en su entrada la señal W'H y la alinea con el dispositivo para calcular una corrección de fase refinada θ_P , compensando el retardo de interpolación;
 - un girador (4) que aplica a la señal retardada W'H la corrección de fase θ_P proporcionada por el dispositivo (30, 31, 32) para calcular una corrección de fase refinada θ_P , proporcionando a su salida una señal WH reconstruida con precisión; en el que dicho acumulador (10b) del bucle de bloqueo de fase (PLL PRINCIPAL)
 - 25 comprende un interruptor que, cuando se produce un sincronismo que indica la recepción y extracción de un símbolo piloto, reemplaza la corrección de fase calculada en el error de decisión (34), se filtra y se acumula, por el error de fase θ'_P medido en el símbolo piloto recibido, error que es emitido por el bucle de bloqueo de fase (PLL PRINCIPAL) como primera corrección de fase θ_M .
3. Aparato de acuerdo con una cualquiera de las reivindicaciones anteriores, en el que cada uno de los circuitos de sincronización de la portadora principal segunda y tercera (SINC. DE PORTADORA PRINCIPAL 2; SINC. DE PORTADORA PRINCIPAL 3) comprenden:
- 30 -- un girador (46) que aplica una corrección de segunda/tercera fase respectiva $\theta+M/\theta-M$ a la segunda/tercera señal respectiva sujeta a un intento de cancelación de interferencia polar cruzada, y proporciona en su salida una segunda/tercera respectiva señal W'+H/W'-H reconstruida aproximadamente;
 - 35 -- un bucle de bloqueo de fase (PLL PRINCIPAL 2; PLL PRINCIPAL 3) que recibe en su entrada la señal W'+H/W'-H respectiva reconstruida aproximadamente y proporciona en su salida dicha corrección de segunda/tercera fase $\theta+M/\theta-M$, que comprende:
 - 40 --- un decisor (48) que, sobre la base de la señal W'+H/W'-H reconstruida aproximadamente, produce un símbolo A'+H/A'-H decidido, que es un intento de estimar la señal AH transmitida;
 - un sustractor (49, 50) que compara la respectiva segunda/tercera señal W'+H/W'-H reconstruida aproximadamente y el respectivo símbolo decidido A'+H/A'-H, proporcionando a su salida los respectivos segundo/tercer error de decisión $\epsilon^{(3)+H}/\epsilon^{(3)-H}$;
 - 45 --- un detector de fase (54) que correlaciona el respectivo segundo/tercer error de decisión $\epsilon^{(3)+H}/\epsilon^{(3)-H}$ con la respectiva segunda/tercera señal reconstruida aproximadamente W'+H/W'-H, obteniendo en su salida un error respectivo de segunda/tercera fase;
 - un filtro de bucle (56a) que recibe en su entrada y filtra el error de segunda/tercera fase respectivo calculado por el detector de fase (54);
 - un acumulador (56b) del error de fase filtrada, que está diseñado para proporcionar en su salida la corrección de segunda/tercera fase respectiva $\theta+M/\theta-M$; en el que cada uno de los acumuladores (56b, 57b) del
 - 50 segundo y tercer circuitos de sincronización principales (SINC. DE PORTADORA PRINCIPAL 2; SINC. DE PORTADORA PRINCIPAL 3) comprende un interruptor respectivo que, cuando ocurre un sincronismo que indica la recepción y extracción de un símbolo piloto, reemplaza la corrección de fase calculada, filtrada y acumulada, por el error de fase θ'_P medido en el símbolo piloto recibido, que se envía como corrección de segunda y tercera fase $\theta+M$, $\theta-M$.
- 55 4. Aparato según la reivindicación 1, 2 o 3, en el que el selector (61) selecciona:
- la primera rotación de fase θ_X si:
MSE- <MSEO <MSE +; o
 - la segunda rotación de fase $\theta_X + \beta$ si:

MSEO < MSE0 + < MSE-; o
 - la tercera rotación de fase $\theta X - \beta$ si:
 MSEO < MSE0- < MSE +.

5. Aparato de acuerdo con una cualquiera de las reivindicaciones 1-4, en el que la rotación adicional β se define sobre la base de un grado de desacoplamiento (XPD) entre las dos polarizaciones, y/o un error de decisión cuadrática media (MSE_{SUELO}) que se origina a partir de perturbaciones no correlacionadas con la interferencia polar cruzada, y/o la modulación utilizada.

6. Sistema para recibir, desmodular y reconstruir pares de señales (A_H , A_V) moduladas y transmitidas de forma isofrecuencial y con polarización ortogonal en un enlace de radio y que comprende símbolos piloto en su secuencia de símbolos de modulación, que comprende:

- un aparato de acuerdo con una cualquiera de las reivindicaciones 1-5;
- un filtro ecualizador transversal TDE que está situado a la entrada del primer cancelador y que recibe en su entrada una señal (X_H) recibida en la rama asociada con dicha primera polarización y proporciona en su salida dicha primera señal (Y_H) para ser procesada;
- un filtro de cancelación de interferencia XPIC (20) que está situado a la entrada del primer girador y recibe en su entrada una señal (X_V) recibida en la rama de polarización ortogonal y proporciona a su salida dicha segunda señal (Y_V);

en el que los coeficientes del filtro XPIC (20) se actualizan mediante la correlación del error de decisión emitido por el primer circuito de sincronización de la portadora principal y se giran a la inversa de θX con muestras de la señal (X_V) recibida en la entrada del filtro XPIC (20) y se obtuvo en instantes inmediatamente antes y después del símbolo en el que se calculó el error de decisión.

7. Procedimiento para procesar una primera señal (Y_H) recibida en una rama de recepción asociada con una primera polarización (H) y una segunda señal (Y_V) recibida en una rama asociada con una segunda polarización (V) ortogonal a la primera polarización, para un sistema para recibir, desmodular y reconstruir pares de señales (A_H , A_V) moduladas y transmitidas de forma isofrecuencial y con polarización ortogonal en un enlace de radio y que comprende símbolos piloto en su secuencia de símbolos de modulación,

comprendiendo el procedimiento los pasos de:

- cancelar (SINC. DE PORTADORA XPIC) un componente de interferencia polar cruzada (T_V) de la primera señal (Y_H) recibida, por medio de la señal (Y_V) recibida en la rama de polarización ortogonal, en el que dicho paso de cancelación comprende:

- impartir una primera rotación de fase θX a la segunda señal Y_V por medio de un primer girador de fase (21),
- agregar en un primer sumador (2) la primera señal (Y_H) a la segunda señal (Y_V) girada por θX proveniente del primer girador (21), obteniendo una primera señal sujeta a un intento de cancelación de interferencia polar cruzada;
- impartir una segunda rotación de fase $\theta X + \beta$ a la segunda señal (Y_V), por medio de un segundo girador de fase (38),
- agregar en un segundo sumador (37) la primera señal Y_H a la segunda señal (Y_V) girada por $\theta X + \beta$ proveniente del segundo girador (38), obteniendo una segunda señal sujeta a un intento de cancelación de interferencia polar cruzada;
- impartir una tercera rotación de fase $\theta X - \beta$ a la segunda señal (Y_V) por medio de un tercer girador de fase (40),
- agregar en un tercer sumador (39) la primera señal (Y_H) a la segunda señal (Y_V) girada por $\theta X - \beta$ proveniente del tercer girador (40), obteniendo una tercera señal sujeta a un intento de cancelación de interferencia polar cruzada;
- en el que β es una rotación de fase adicional;
- proporcionar dicha primera rotación de fase θX para el primer intento de cancelación de interferencia polar cruzada por medio de un bucle de bloqueo de fase PLL XPIC, que comprende los siguientes subpasos:

- contra-girar un primer error de decisión $\epsilon^{(3)H}$ emitido por un primer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 1), por medio de un girador (11; 8), aplicando al primer error $\epsilon^{(3)H}$ una rotación igual a la inversa de una primera corrección de fase θM ;
- calcular una estimación del error de fase de la primera cancelación de interferencia polar cruzada realizada por medio de un detector de error de fase (23) que recibe en su entrada el primer error de decisión contra-girado ϵ^H obtenido;
- filtrar el error de fase estimado calculado y acumularlo en un acumulador (24), produciéndose en la salida del acumulador dicha primera rotación de fase θX para el primer intento de cancelación de interferencia polar cruzada;

- enviar la primera señal sujeta a un intento de cancelación de interferencia polar cruzada a un primer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 1) que la aplica a la primera corrección de fase θM , y produce en su salida una señal WH reconstruida con precisión y dicho primer error de decisión $\epsilon^{(3)H}$;
- 5 - enviar la señal WH reconstruida con precisión a un decisor (5) que emite una señal decidida definitiva AH;
- enviar la segunda señal sujeta a un intento de cancelación de interferencia polar cruzada a un segundo circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 2) que le aplica una segunda corrección de fase $\theta+M$, y produce en su salida un segundo error de decisión $\epsilon^{(3)+H}$;
- 10 - enviar la tercera señal sujeta a un intento de cancelación de interferencia polar cruzada a un tercer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 3) que le aplica una tercera corrección de fase $\theta-M$, y produce en su salida un tercer error de decisión $\epsilon^{(3)-H}$;
- realizar una selección de la primera rotación de fase θX que debe ser impartida a la primera señal por el primer girador (21) a través de:
- 15 -- cálculo de un error cuadrático medio, es decir, MSE, (MSE₀, MSE+, MSE-) respectivamente en el primer, segundo y tercer errores de decisión ($\epsilon^{(3)H}$, $\epsilon^{(3)+H}$, $\epsilon^{(3)-H}$) emitidos por los respectivos circuitos de sincronización de portadora principal primero, segundo y tercero;
- 20 -- selección (61) de la corrección de fase ($\theta X(n+1)$) que se aplicará durante el primer intento de cancelación de interferencia polar cruzada (21, 2) sobre la base de una comparación de las tres MSE calculadas (MSE₀, MSE+, MSE-).

8. Procedimiento de procesamiento de acuerdo con la reivindicación anterior, en el que en el primer circuito de sincronización de la portadora principal (SINC. DE PORTADORA PRINCIPAL 1) se realizan las siguientes operaciones:

- 25 - una primera sincronización de fase principal aproximada, aplicando la primera corrección de fase θM a la primera señal sujeta a un intento de cancelación de interferencia polar cruzada por medio de un girador de fase (33) y proporcionando en su salida una primera señal W'H reconstruida aproximadamente;
- proporcionar dicha primera corrección de fase θM por medio de un bucle de bloqueo de fase (PLL PRINCIPAL) que recibe en su entrada dicha señal W'H reconstruida aproximadamente, que comprende los pasos de:
- 30 -- producir un símbolo A'H decidido, es decir, un intento de estimar la señal AH transmitida, sobre la base de la señal W'H reconstruida aproximadamente por medio de un decisor (34);
- comparar la señal W'H reconstruida aproximadamente y el símbolo decidido H, proporcionando el primer error de decisión (34) $\epsilon^{(3)H}$;
- correlacionar el error de decisión $\epsilon^{(3)H}$ con la señal W'H reconstruida aproximadamente, a fin de producir un error de fase;
- 35 -- filtrar el error de fase calculado;
- acumular en un acumulador (10b) el error de fase filtrada, proporcionando a la salida del acumulador la primera corrección de fase θM ;
- 40 - realizar una sincronización principal refinada de la señal W'H reconstruida aproximadamente, con los subpasos de:
- calcular una corrección de fase refinada θP por medio de:
 - recibir la señal W'H y extraerla de la misma - de una manera sincronizada con la secuencia de símbolos de la señal - los símbolos piloto,
 - detectar un error de fase $\theta'P$ para cada símbolo piloto; y
 - 45 --- calcular una corrección de fase θP mediante interpolación con los errores de fase $\theta'P$ detectados;
- retrasar (29) la señal W'H para alinearla con el cálculo de la corrección de fase refinada θP , compensando el retardo de interpolación;
- 50 -- aplicar a la señal retardada W'H la corrección de fase refinada θP , proporcionando en la salida una señal WH reconstruida con precisión;

en el que, cuando se produce un sincronismo que indica la recepción y extracción de un símbolo piloto, la corrección de fase calculada en el error de decisión (34), filtrada y acumulada, se reemplaza por el error de fase $\theta'P$ medido en el símbolo piloto recibido, error que es emitido por el bucle de bloqueo de fase PLL PRINCIPAL como una corrección de fase θM .

- 55 9. Procedimiento según cualquiera de las reivindicaciones 7 u 8, en el que las siguientes operaciones se realizan en el segundo y tercer circuitos de sincronización de portadora principal (SINC. DE PORTADORA PRINCIPAL 2; SINC. DE PORTADORA PRINCIPAL 3):

- aplicar una corrección de segunda/tercera fase respectiva $\theta+M/\theta-M$ a la segunda/tercera señal respectiva sujeta a un intento de cancelación de interferencia polar cruzada, produciendo una segunda/tercera señal reconstruida aproximadamente $W'+H/W'-H$;
 - 5 -- producir dicha corrección de segunda/tercera fase $\theta+M/\theta-M$ por medio de un respectivo bucle de bloqueo de fase (PLL PRINCIPAL 2; PLL PRINCIPAL 3) que recibe en su entrada la señal respectiva reconstruida aproximadamente, $W'+H/W'-H$, con el paso de producir la corrección de fase que comprende:
 - producir un símbolo $A'+H/A'-H$ decidido, es decir, un intento de estimar la señal AH transmitida, sobre la base de la señal $W'+H/W'-H$ reconstruida aproximadamente por medio de un decisor (48);
 - 10 --- producir el respectivo segundo/tercer error de decisión $\varepsilon^{(3)+H}/\varepsilon^{(3)-H}$, comparando la respectiva segunda/tercera señal $W'+H/W'-H$ reconstruida aproximadamente y el respectivo símbolo decidido $A'+H/A'-H$;
 - 15 --- correlacionar el respectivo segundo/tercer error de decisión $\varepsilon^{(3)+H}/\varepsilon^{(3)-H}$ con la respectiva segunda/tercera señal $W'+H/W'-H$ reconstruida aproximadamente, obteniendo un respectivo segundo/tercer error de fase;
 - filtrar el respectivo segundo/tercer error de fase calculado;
 - acumular en un acumulador respectivo (56b; 57b) el error de fase filtrada, y obtener en la salida del acumulador la corrección de segunda/tercera fase respectiva $\theta+M/\theta-M$;
- 20 en el que, cuando se produce un sincronismo que indica la recepción y extracción de un símbolo piloto, la corrección de fase calculada en el error de decisión, filtrada y acumulada, se reemplaza por el error de fase θ^P medido en el símbolo piloto recibido, error que se emite como la segunda y tercera correcciones de fase $\theta+M$, $\theta-M$.
10. Procedimiento según la reivindicación 7, 8 o 9, en el que durante el paso de selección se selecciona lo siguiente:
- la primera rotación de fase θX si:
 $MSE- < MSE0 < MSE +$; o
 - 25 - la segunda rotación de fase $\theta X + \beta$ si:
 $MSE0 < MSE0 + < MSE-$; o
 - la tercera rotación de fase $\theta X - \beta$ si:
 $MSE0 < MSE- < MSE +$.
- 30 11. Procedimiento de acuerdo con cualquier reivindicación 8-10, en el que la rotación adicional β se establece sobre la base de un grado de desacoplamiento (XPD) entre las dos polarizaciones, y/o un error de decisión cuadrática media (MSE_{SUELO}) que se origina en perturbaciones no correlacionadas con la interferencia polar cruzada, y/o la modulación utilizada.

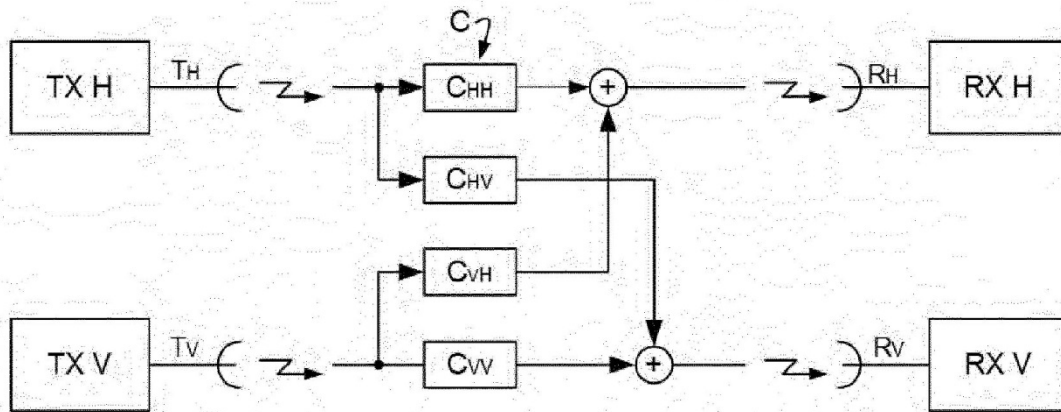


Fig. 1

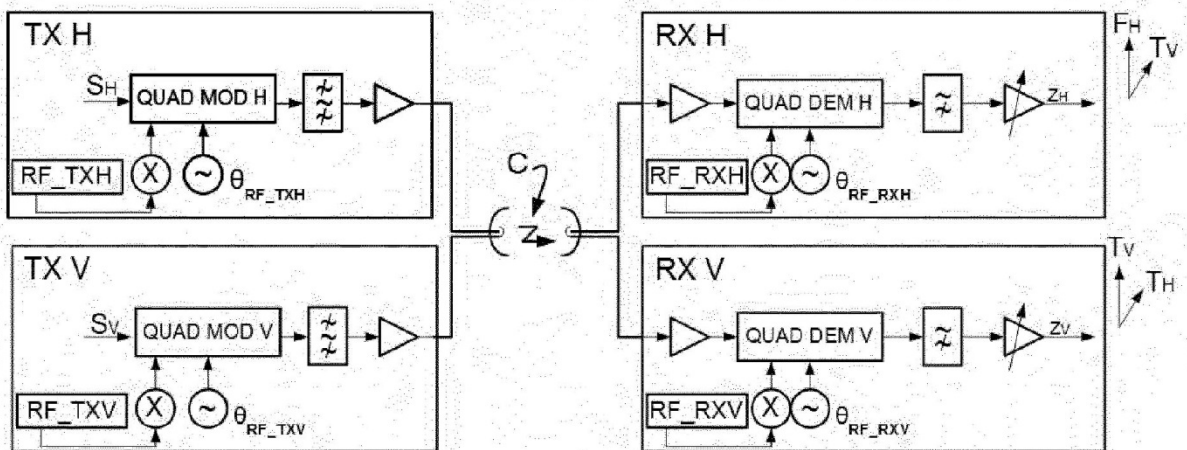


Fig. 2

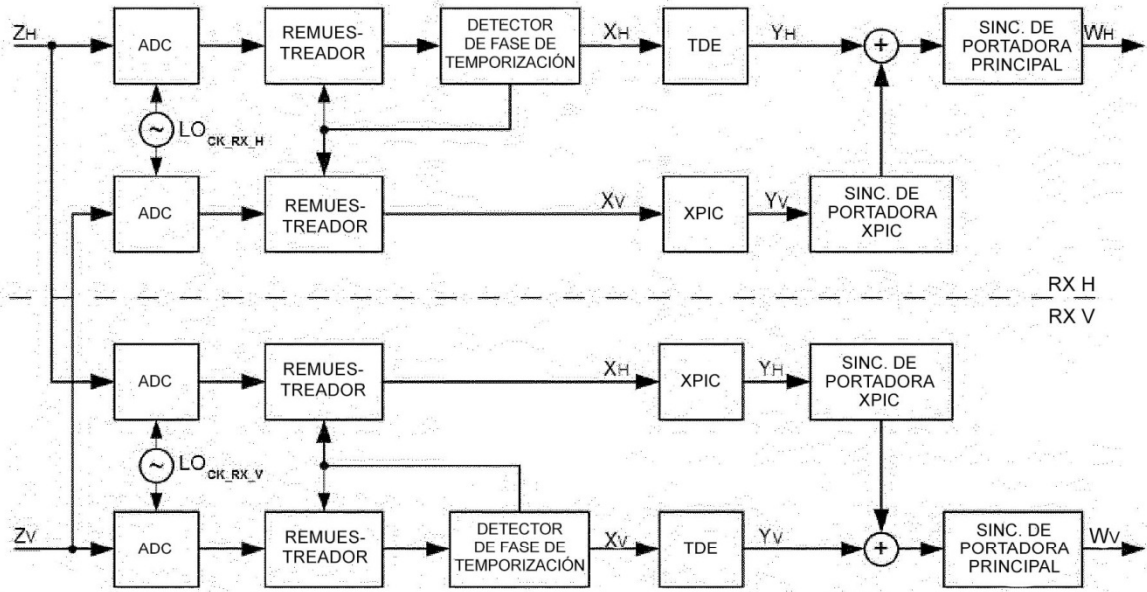


Fig. 3

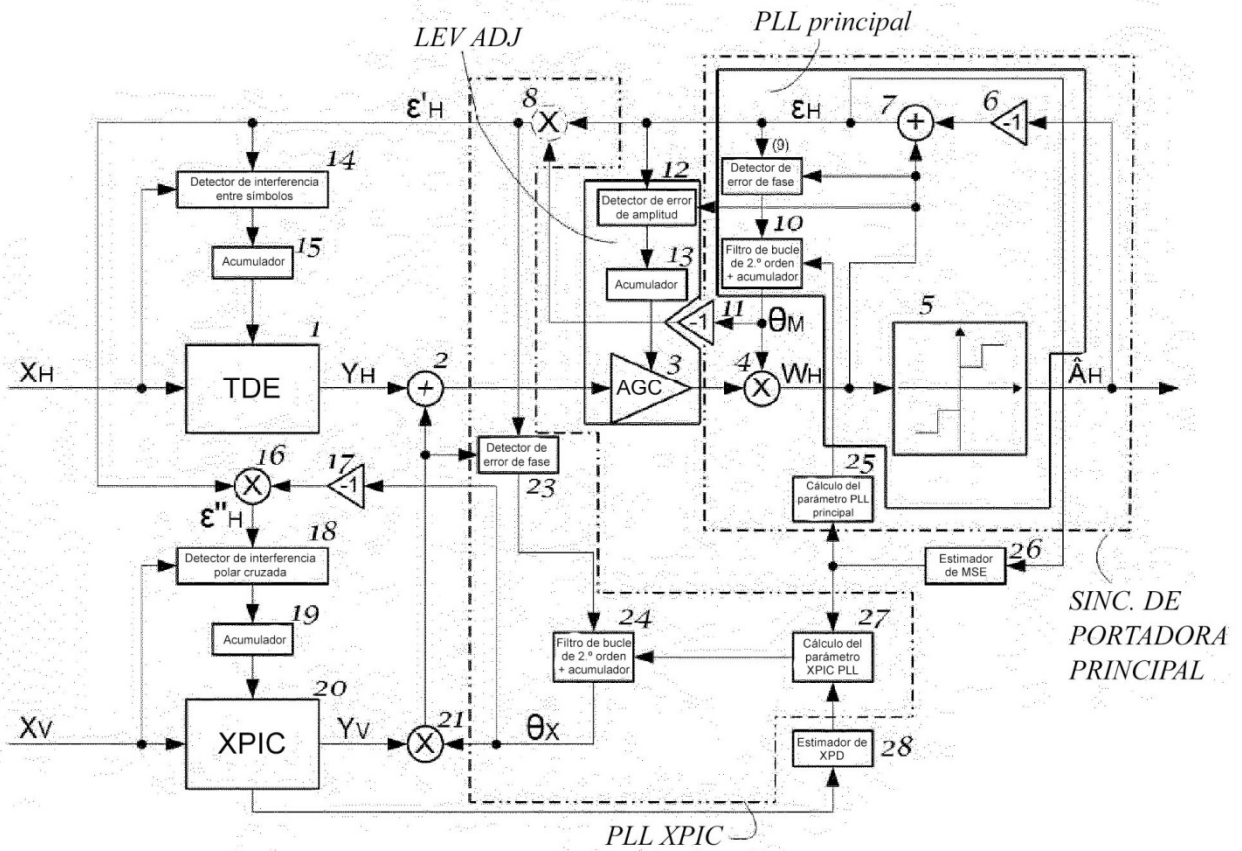


Fig. 4

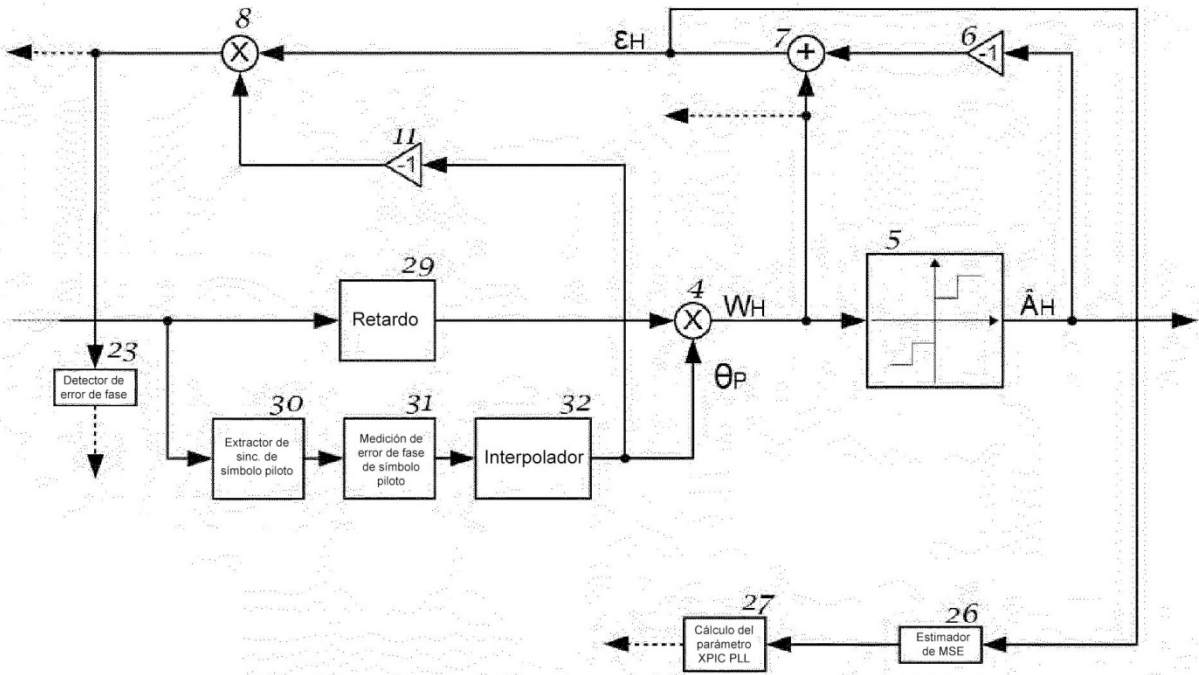


Fig. 5

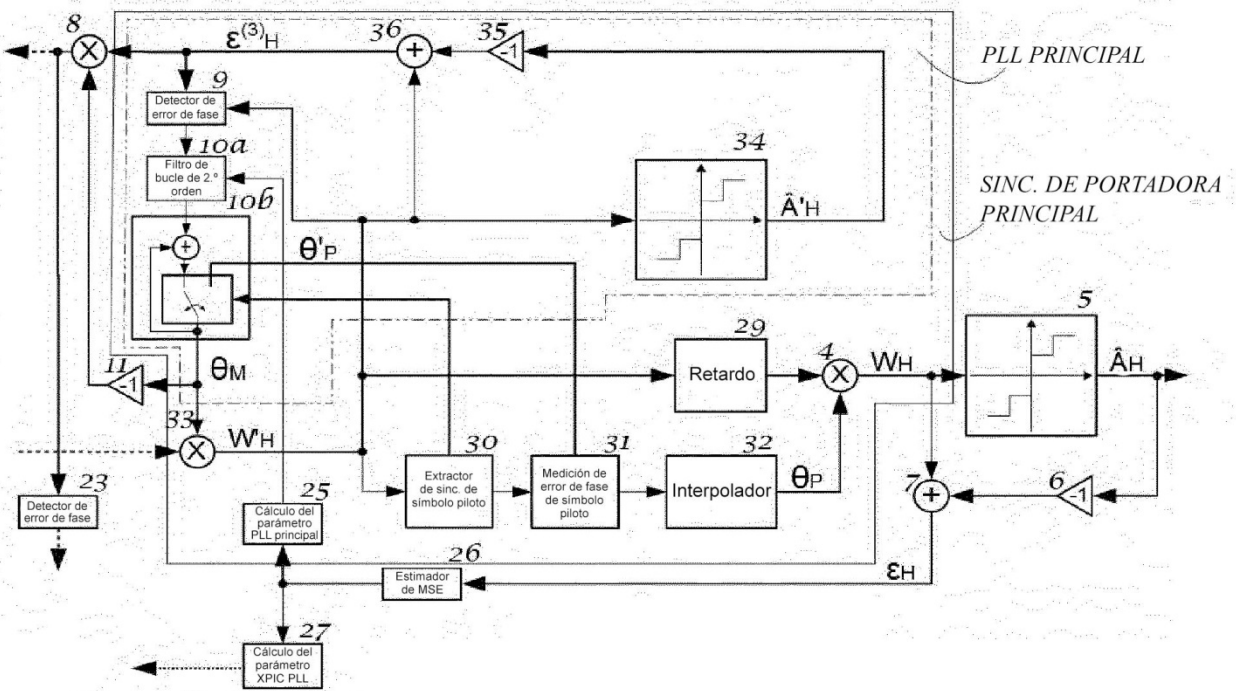


Fig. 6

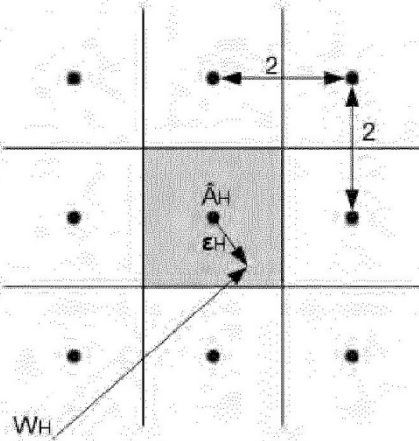


Fig. 7

SINC. DE PORTADORA XPIC

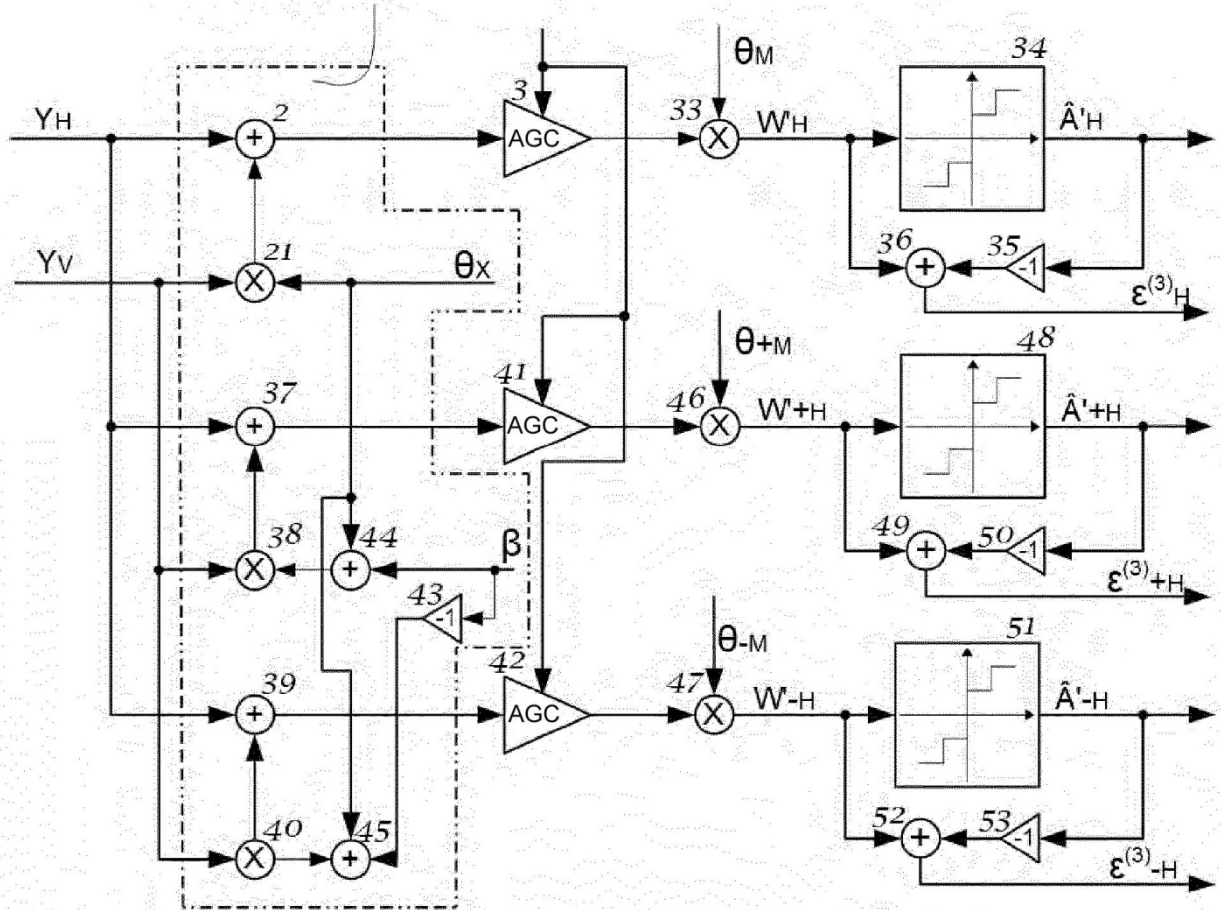


Fig. 8

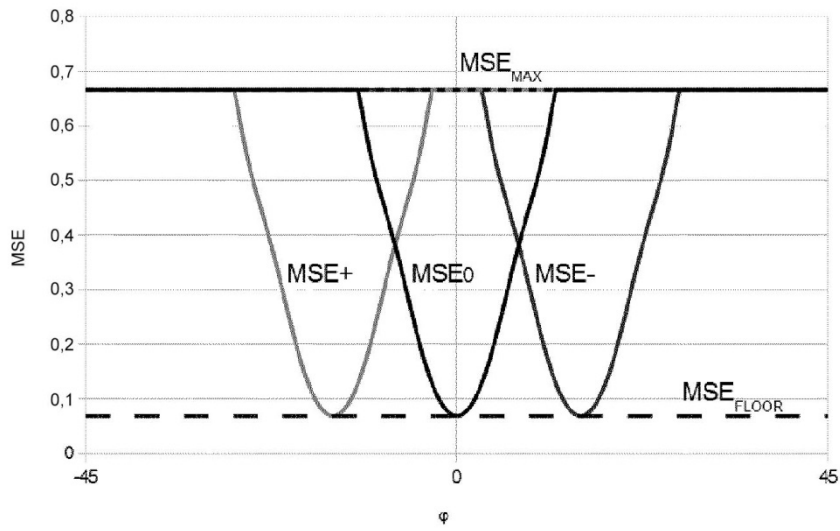


Fig. 9

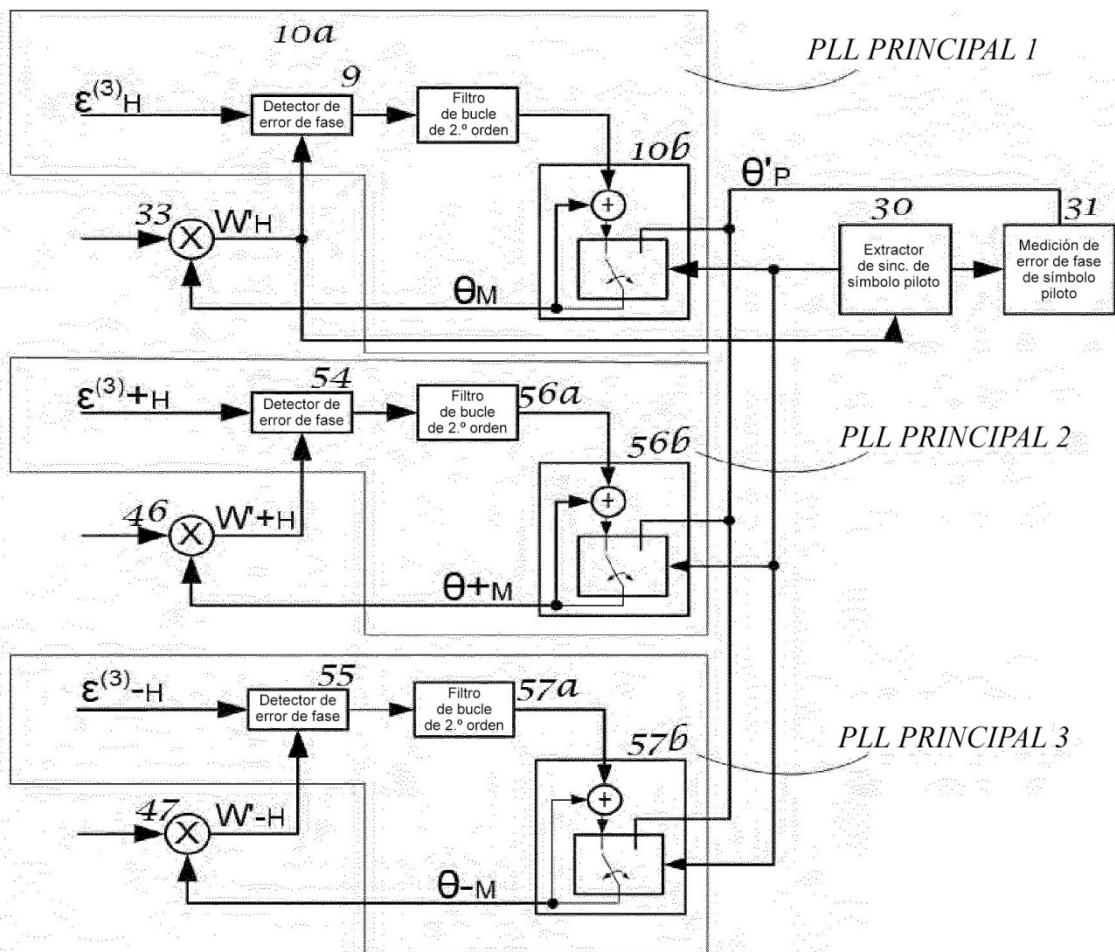


Fig. 10

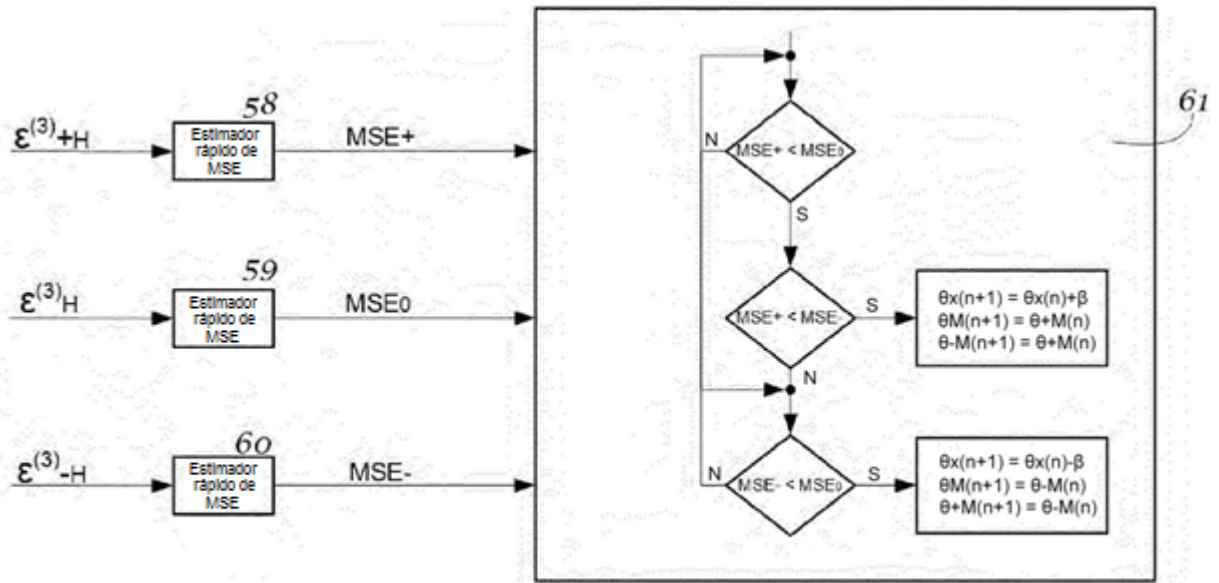


Fig. 11

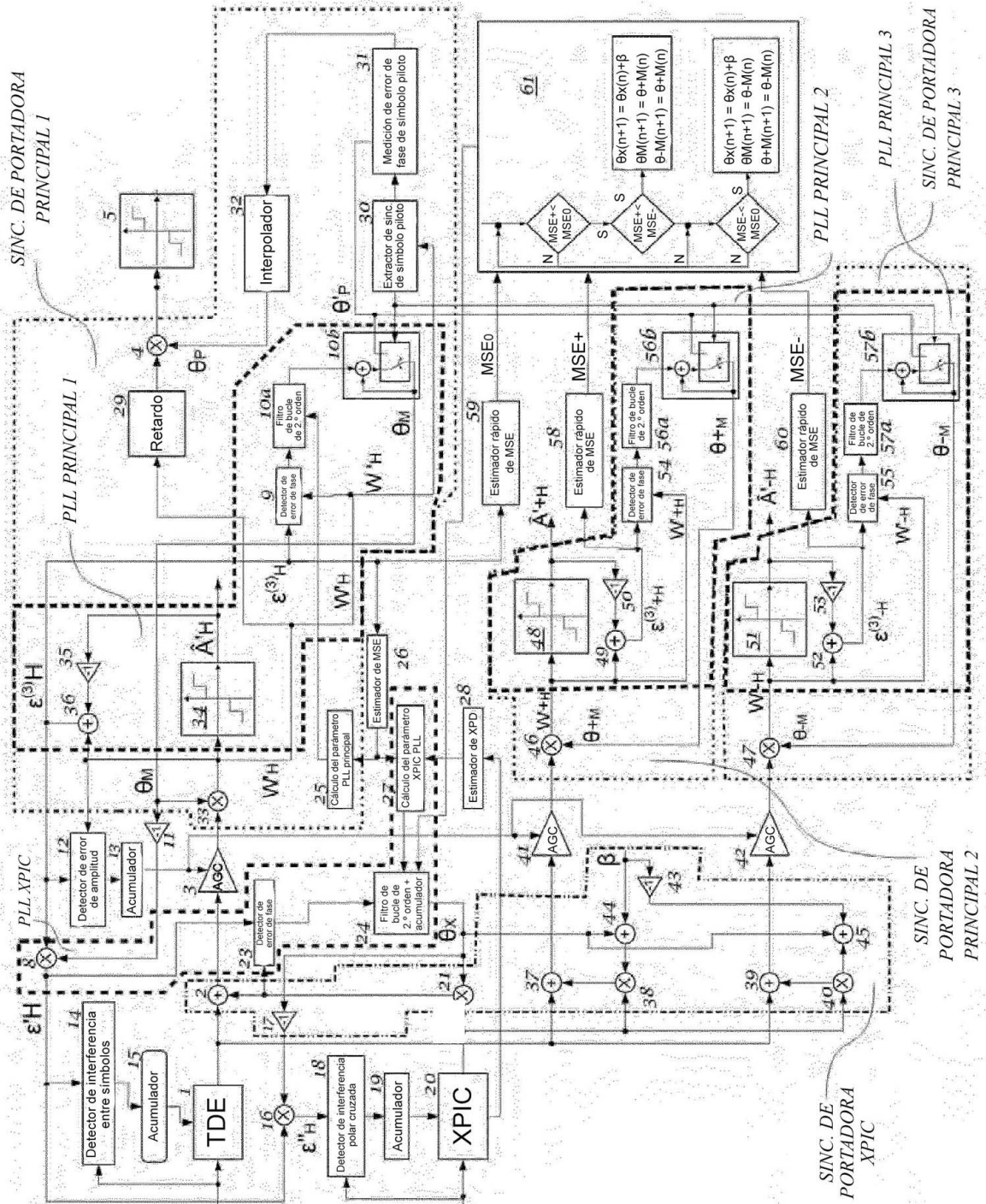


Fig. 12

REFERENCIAS CITADAS EN LA DESCRIPCIÓN

La lista de referencias citadas por el solicitante es para la conveniencia del lector solamente. No forma parte del documento de patente europea. Aunque se ha puesto gran cuidado para la recopilación de las referencias, no se puede excluir la existencia de errores u omisiones y la Oficina de Patentes Europea declina toda responsabilidad al respecto.

5

Documentos de patente citados en la descripción

- **WO 2007057911 A [0008]**