

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 702 940**

51 Int. Cl.:

H04N 19/176 (2014.01)

H04N 19/19 (2014.01)

H04N 19/147 (2014.01)

H04N 19/11 (2014.01)

H04N 19/152 (2014.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **14.04.2015 PCT/US2015/025782**

87 Fecha y número de publicación internacional: **22.10.2015 WO15160826**

96 Fecha de presentación y número de la solicitud europea: **14.04.2015 E 15778784 (7)**

97 Fecha y número de publicación de la concesión europea: **26.09.2018 EP 3132605**

54 Título: **Sistema y procedimiento para el cálculo del parámetro de Lagrange para la compresión de flujo de pantalla (DSC)**

30 Prioridad:

15.04.2014 US 201461979985 P

06.08.2014 US 201462034080 P

13.04.2015 US 201514685453

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

06.03.2019

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)
Attn: International IP Administration, 5775
Morehouse Drive
San Diego, CA 92121-1714, US**

72 Inventor/es:

**THIRUMALAI, VIJAYARAGHAVAN;
JOSHI, RAJAN LAXMAN y
JACOBSON, NATAN HAIM**

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 702 940 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y procedimiento para el cálculo del parámetro de Lagrange para la compresión de flujo de pantalla (DSC)

5 CAMPO TÉCNICO

[0001] Esta divulgación se refiere al campo de la codificación y compresión de vídeo y, en particular, a la compresión de vídeo para su transmisión por enlaces de visualización, como la compresión de flujo de pantalla (DSC).

10 ANTECEDENTES

Descripción de la técnica relacionada

15 [0002] Las capacidades de vídeo digital se pueden incorporar a una amplia gama de pantallas, que incluyen televisores digitales, asistentes digitales personales (PDA), ordenadores portátiles, monitores de escritorio, cámaras digitales, dispositivos de grabación digital, reproductores de medios digitales, dispositivos de videojuegos, consolas de videojuegos, teléfonos celulares o por radio satelital, dispositivos de videoconferencia y similares. Los enlaces de pantalla se utilizan para conectar pantallas a dispositivos de origen adecuados. Los requisitos de ancho de banda de los enlaces de pantalla son proporcionales a la resolución de las pantallas y, por lo tanto, las pantallas de alta resolución requieren enlaces de pantalla de gran ancho de banda. Algunos enlaces de pantalla no tienen el ancho de banda para prestar soporte a pantallas de alta resolución. La compresión de vídeo se puede usar para reducir los requisitos de ancho de banda, de modo que los enlaces de visualización de menor ancho de banda se puedan usar para proporcionar vídeo digital a pantallas de alta resolución.

25 [0003] Otros han intentado utilizar la compresión de imágenes en los datos de píxeles. Sin embargo, tales esquemas a veces no son visualmente libres de pérdidas o pueden ser difíciles y costosos de implementar en dispositivos de visualización convencionales.

30 [0004] La Asociación de Normas de Electrónica de Vídeo (VESA) ha desarrollado la compresión de flujo de pantalla (DSC) como norma para la compresión de vídeo de enlace de pantalla. La técnica de compresión de vídeo de enlace de pantalla, como DSC, debería proporcionar, entre otras cosas, una calidad de imagen que no tenga pérdidas visuales (es decir, lo suficientemente buena como para que los usuarios no puedan distinguir que la compresión está activa). La técnica de compresión de vídeo de enlace de pantalla también debería proporcionar un esquema que sea fácil y económico de implementar en tiempo real con hardware convencional.

35 [0005] El documento US 2008/0063051 A1 divulga una tasa de control de codificador de vídeo de cada trama en un conjunto actual de tramas (Grupo de Imágenes, GOP) y el procedimiento de la misma. El codificador de vídeo comprende un dispositivo de agrupación de tramas, un dispositivo de inicialización de GOP y un dispositivo de codificación de GOP. El dispositivo de agrupación de tramas asigna un presupuesto de bits de destino R_{GOP} al conjunto actual de tramas. El dispositivo de inicialización de GOP está acoplado al dispositivo de agrupación de tramas, y estima un primer parámetro de cuantización QP_1 basado en el presupuesto de bits de destino R_{GOP} y la complejidad del conjunto actual de tramas. El dispositivo de codificación de GOP está acoplado al dispositivo de inicialización de GOP y a la codificación de una trama en el conjunto actual de tramas con el segundo parámetro de cuantización QP_2 para generar datos de salida. Puede usarse una técnica de optimización de Lagrange.

45 RESUMEN

50 [0006] La invención está definida por las reivindicaciones independientes. Cada uno de los sistemas, procedimientos y dispositivos de esta divulgación tiene varios aspectos innovadores, ninguno de los cuales es el único responsable de los atributos deseables divulgados en el presente documento.

55 [0007] En un aspecto, un aparato para la codificación de datos de vídeo incluye una memoria para almacenar los datos de vídeo y un procesador. La memoria incluye un almacén temporal. El procesador está configurado para recibir los datos de vídeo a codificar. El procesador está configurado además para determinar un parámetro de Lagrange para una modalidad de codificación basándose, al menos en parte, en una tasa de bits de la modalidad de codificación y en una plenitud del almacén temporal.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

60 [0008]

La FIG. 1A es un diagrama de bloques que ilustra un ejemplo de sistema de codificación y decodificación de vídeo que puede utilizar técnicas según los aspectos descritos en esta divulgación.

65 La FIG. 1B es un diagrama de bloques que ilustra otro ejemplo de sistema de codificación y decodificación de vídeo que puede llevar a cabo técnicas según los aspectos descritos en esta divulgación.

La FIG. 2A es un diagrama de bloques que ilustra un ejemplo de un codificador de vídeo que puede implementar técnicas según aspectos descritos en esta divulgación.

5 La FIG. 2B es un diagrama de bloques que ilustra un ejemplo de un decodificador de vídeo que puede implementar técnicas según aspectos descritos en esta divulgación.

La FIG. 3 es un diagrama de flujo que ilustra un procedimiento para el cálculo del parámetro de Lagrange de acuerdo con aspectos descritos en esta divulgación.

10

DESCRIPCIÓN DETALLADA

[0009] En general, esta divulgación se refiere a técnicas para determinar un parámetro de Lagrange en el contexto de técnicas de compresión de vídeo tales como la compresión de flujo de pantalla (DSC). Si bien ciertas formas de realización se describen en el presente documento en el contexto de la norma DSC, alguien medianamente experto en la técnica apreciará que los sistemas y procedimientos descritos en el presente documento pueden ser aplicables a cualquier norma de codificación de vídeo adecuada. Por ejemplo, formas de realización divulgadas en el presente documento pueden ser aplicables a una o más de las siguientes normas: Unión Internacional de Telecomunicaciones (UIT) - Sector de Normalización de Telecomunicaciones (UIT-T) H.261, Visual del Grupo de Expertos en Imágenes en Movimiento-1 (MPEG-1) de la Organización Internacional de Normalización/Comisión Electrotécnica Internacional (ISO/IEC), UIT-T H.262 o Visual del MPEG-2 de la ISO/IEC, UIT-T H.263, Visual del MPEG-4 de la ISO/IEC, UIT-T H.264 (también conocida como ISO/IEC MPEG-4 AVC) y Codificación de Vídeo de Alta Eficacia (HEVC) y extensiones de dichas normas. Además, las técnicas descritas en esta divulgación pueden formar parte de normas desarrolladas en el futuro. En otras palabras, las técnicas descritas en esta divulgación pueden ser aplicables a normas de codificación de vídeo desarrolladas previamente, normas de codificación de vídeo actualmente en desarrollo y normas inminentes de codificación de vídeo.

[0010] Un coste de Lagrange se puede calcular para cada modalidad en la DSC considerando tanto la tasa como la distorsión según: $\text{Coste} = D + \lambda R$, donde D representa la distorsión asociada a una modalidad de codificación particular y R representa la tasa de bits correspondiente. Aquí, λ puede referirse a un multiplicador de Lagrange que equilibra la distorsión y la tasa. El multiplicador de Lagrange (λ) puede afectar la determinación del rendimiento de tasa-distorsión en el codificador (por ejemplo, el decodificador). Por ejemplo, un valor más pequeño de λ tiende a dar como resultado la selección de una modalidad de codificación que tiene una distorsión muy pequeña, lo que puede dar como resultado un desbordamiento por lo alto del almacén temporal si la tasa de la modalidad de codificación seleccionada es muy alta, por ejemplo, en relación con otras posibles modalidades de codificación. Por otro lado, un valor mayor de λ tiende a dar como resultado la selección de una modalidad de codificación que tiene la tasa mínima entre las modalidades de codificación, lo que puede afectar a la calidad de la imagen reconstruida. Es posible que enfoques existentes no calculen correctamente el parámetro λ , lo que puede dar como resultado un rendimiento de codificación subóptimo. Por ejemplo, los enfoques existentes determinan el parámetro λ basándose en el parámetro de cuantización (QP) y no tienen en cuenta la tasa de bits ni la plenitud del almacén temporal. Por consiguiente, puede ser deseable calcular el parámetro λ para lograr un rendimiento de codificación óptimo.

[0011] A fin de abordar estos y otros desafíos, las técnicas determinan el parámetro de Lagrange basándose en la tasa de bits y/o el nivel de plenitud de un almacén temporal ("plenitud de almacén temporal"). Por ejemplo, las técnicas calculan un parámetro de regularización de Lagrange como una función de tasa de bits de una modalidad de codificación y de plenitud del almacén temporal. La DSC puede tener varias modalidades de codificación, y cada modalidad de codificación tiene una tasa de bits asociada a la modalidad de codificación respectiva. Las técnicas pueden determinar el parámetro de Lagrange para cada modalidad de codificación basándose en la tasa de bits de la modalidad de codificación y la plenitud del almacén temporal. En una forma de realización, un primer parámetro o multiplicador de Lagrange se calcula basándose en la razón de tasas de bits, y un segundo parámetro o multiplicador de Lagrange se calcula basándose en la plenitud del almacén temporal. Un parámetro de Lagrange combinado se calcula basándose en el primer parámetro de Lagrange y el segundo parámetro de Lagrange (por ejemplo, multiplicando o sumando). El valor del parámetro de Lagrange combinado se puede usar para determinar el coste de Lagrange para una modalidad de codificación. Las técnicas pueden comparar los costes de Lagrange para las diferentes modalidades de codificación y seleccionar una modalidad de codificación adecuada basándose en los respectivos costes de Lagrange, según corresponda.

[0012] De esta manera, las técnicas pueden determinar un parámetro de Lagrange que refleja la tasa de bits y/o el estado del almacén temporal (por ejemplo, la plenitud del almacén temporal), lo que puede ser útil en la selección de una modalidad de codificación que sea adecuada para una determinada situación. Tener en cuenta la tasa de bits y el estado del almacén temporal puede proporcionar un valor de parámetro de Lagrange más preciso para determinar el coste de Lagrange de una modalidad de codificación. Unos costes de Lagrange más precisos pueden ayudar a seleccionar una modalidad de codificación óptima, lo que lleva a una mejor calidad de reconstrucción de la imagen.

65 **Normas de Codificación de Vídeo**

[0013] Una imagen digital, tal como una imagen de vídeo, una imagen de televisión, una imagen fija o una imagen generada por una grabadora de vídeo o un ordenador, puede consistir en píxeles o muestras dispuestas en líneas horizontales y verticales. La cantidad de píxeles en una sola imagen suele ser de decenas de miles. Cada píxel contiene habitualmente información de luminancia y crominancia. Sin compresión, la mera cantidad de información que se transmitirá desde un codificador de imágenes a un decodificador de imágenes haría nada práctica la transmisión de imágenes en tiempo real. Para reducir la cantidad de información a transmitir, se han desarrollado una serie de procedimientos de compresión diferentes, tales como las normas JPEG, MPEG y H.263.

[0014] Las normas de codificación de vídeo incluyen UIT-T H.261, Visual del MPEG-1 de la ISO/IEC, UIT-T H.262 o Visual del MPEG-2 de la ISO/IEC, UIT-T H.263, Visual del MPEG-4 de la ISO/IEC, UIT-T H.264 (también conocida como ISO/IEC MPEG-4 AVC) y HEVC, incluidas las extensiones de dichas normas.

[0015] Además, VESA ha desarrollado una norma de codificación de vídeo, a saber, DSC. La norma DSC es una norma de compresión de vídeo que puede comprimir vídeo para su transmisión por enlaces de pantalla. A medida que aumenta la resolución de las pantallas, el ancho de banda de los datos de vídeo requeridos para controlar las pantallas aumenta de manera correspondiente. Es posible que algunos enlaces de pantalla no tengan el ancho de banda para transmitir todos los datos de vídeo a la pantalla para tales resoluciones. En consecuencia, la norma DSC especifica una norma de compresión para la compresión interoperable, sin pérdida visual, sobre los enlaces de pantalla.

[0016] La norma DSC es diferente a otras normas de codificación de vídeo, tales como H.264 y HEVC. La DSC incluye compresión intratramas, pero no incluye compresión entre tramas, lo que significa que la norma DSC no puede usar información temporal para codificar los datos de vídeo. Por el contrario, otras normas de codificación de vídeo pueden emplear compresión entre tramas en sus técnicas de codificación de vídeo.

Sistema de Codificación de Vídeo

[0017] En lo sucesivo se describen más completamente diversos aspectos de los sistemas, aparatos y procedimientos novedosos, con referencia a los dibujos adjuntos. Sin embargo, esta divulgación se puede integrar de muchas formas diferentes y no se debería interpretar que está limitada a cualquier estructura o función específica presentada a lo largo de esta divulgación. En cambio, estos aspectos se proporcionan para que esta divulgación sea exhaustiva y completa, y transmita por completo el alcance de la divulgación a los expertos en la técnica. Basándose en las enseñanzas en el presente documento, un experto en la materia debería apreciar que el alcance de la divulgación pretende abarcar cualquier aspecto de los sistemas, aparatos y procedimientos novedosos divulgados en el presente documento, ya sean implementados de forma independiente de, o en combinación con, cualquier otro aspecto de la presente divulgación. Por ejemplo, un aparato se puede implementar o un procedimiento se puede llevar a la práctica usando cualquier número de los aspectos expuestos en el presente documento. Además, el alcance de la presente divulgación pretende abarcar dicho aparato o procedimiento que se lleva a la práctica usando otra estructura, funcionalidad o estructura y funcionalidad, además, o aparte, de los diversos aspectos de la presente divulgación expuestos en el presente documento. Debería entenderse que cualquier aspecto divulgado en el presente documento puede integrarse mediante uno o más elementos de una reivindicación.

[0018] Aunque en el presente documento se describen aspectos particulares, muchas variantes y permutaciones de estos aspectos están dentro del alcance de la divulgación. Aunque se mencionan algunos beneficios y ventajas de los aspectos preferidos, el alcance de la divulgación no está concebido para limitarse a beneficios, usos u objetivos particulares. En cambio, los aspectos de la divulgación pretenden ser ampliamente aplicables a diferentes tecnologías inalámbricas, configuraciones de sistema, redes y protocolos de transmisión, algunos de los cuales se ilustran a modo de ejemplo en las figuras y en la siguiente descripción de los aspectos preferidos. La descripción detallada y los dibujos son meramente ilustrativos de la divulgación, en lugar de ser limitantes, estando definido el alcance de la divulgación por las reivindicaciones adjuntas y equivalentes de las mismas.

[0019] Los dibujos adjuntos ilustran ejemplos. Los elementos indicados mediante números de referencia en los dibujos adjuntos corresponden a elementos indicados mediante números de referencia similares en la siguiente descripción. En esta divulgación, los elementos que tienen nombres que comienzan con palabras ordinales (por ejemplo, "primero", "segundo", "tercero", etc.) no necesariamente implican que los elementos tienen un orden particular. Más bien, dichas palabras ordinales se usan simplemente para referirse a diferentes elementos de un mismo tipo o un tipo similar.

[0020] La FIG. 1A es un diagrama de bloques que ilustra un ejemplo de sistema de codificación de vídeo 10 que puede utilizar técnicas de acuerdo con aspectos descritos en esta divulgación. Como se usa en este documento, el término "codificador de vídeo" o "codificador" se refiere genéricamente tanto a codificadores de vídeo como a decodificadores de vídeo. En esta divulgación, los términos "codificación de vídeo" o "codificación" pueden referirse genéricamente a la codificación de vídeo y a la decodificación de vídeo. Además de los codificadores de vídeo y los decodificadores de vídeo, los aspectos descritos en la presente solicitud pueden extenderse a otros dispositivos relacionados, tales como los transcodificadores (por ejemplo, dispositivos que pueden decodificar un flujo de bits y recodificar otro flujo de bits) y cajas intermedias (por ejemplo, dispositivos que pueden modificar, transformar y/o manipular de otro modo un flujo de bits).

[0021] Como se muestra en la **FIG. 1A**, el sistema de codificación de vídeo 10 incluye un dispositivo de origen 12 que genera datos de vídeo codificados para ser decodificados posteriormente por un dispositivo de destino 14. En el ejemplo de la **FIG. 1A**, el dispositivo de origen 12 y el dispositivo de destino 14 constituyen dispositivos independientes. Sin embargo, se observa que el dispositivo de origen 12 y el dispositivo de destino 14 pueden estar en, o ser parte de, el mismo dispositivo, como se muestra en el ejemplo de la **FIG. 1B**.

[0022] Con referencia una vez más a la **FIG. 1A**, el dispositivo de origen 12 y el dispositivo de destino 14 pueden comprender, respectivamente, cualquiera entre una amplia gama de dispositivos, incluidos los ordenadores de escritorio, los ordenadores plegables (por ejemplo, los ordenadores portátiles), los ordenadores de tableta, los decodificadores, los auriculares telefónicos tales como los llamados "teléfonos inteligentes", los llamados paneles "inteligentes", televisores, cámaras, dispositivos de visualización, reproductores de medios digitales, consolas de videojuegos, dispositivos de transmisión de flujo de vídeo o similares. En algunas formas de realización, el dispositivo de origen 12 y el dispositivo de destino 14 pueden estar equipados para la comunicación inalámbrica.

[0023] El dispositivo de destino 14 puede recibir, a través del enlace 16, los datos de vídeo codificados a decodificar. El enlace 16 puede comprender cualquier tipo de medio o dispositivo capaz de desplazar los datos de vídeo codificados desde el dispositivo de origen 12 al dispositivo de destino 14. En el ejemplo de la **FIG. 1A**, el enlace 16 puede comprender un medio de comunicación para permitir que el dispositivo de origen 12 transmita datos de vídeo codificados al dispositivo de destino 14 en tiempo real. Los datos de vídeo codificados pueden modularse de acuerdo con una norma de comunicación, tal como un protocolo de comunicación inalámbrica, y transmitirse al dispositivo de destino 14. El medio de comunicación puede comprender cualquier medio de comunicación, inalámbrica o cableada, tal como un espectro de radiofrecuencia (RF) o una o más líneas de transmisión física. El medio de comunicación puede formar parte de una red basada en paquetes, tal como una red de área local, una red de área amplia o una red global tal como Internet. El medio de comunicación puede incluir encaminadores, conmutadores, estaciones base o cualquier otro equipo que pueda ser útil para facilitar la comunicación desde el dispositivo de origen 12 al dispositivo de destino 14.

[0024] En el ejemplo de la **FIG. 1A**, el dispositivo de origen 12 incluye un origen de vídeo 18, un codificador de vídeo 20 y la interfaz de salida 22. En algunos casos, la interfaz de salida 22 puede incluir un modulador/demodulador (módem) y/o un transmisor. En el dispositivo de origen 12, el origen de vídeo 18 puede incluir un origen tal como un dispositivo de captura de vídeo, por ejemplo, una videocámara, un archivo de vídeo que contiene vídeo previamente capturado, una interfaz de alimentación de vídeo para recibir vídeo desde un proveedor de contenido de vídeo y/o un sistema de gráficos de ordenador para generar datos de gráficos de ordenador como el vídeo de origen, o una combinación de tales orígenes. Como un ejemplo, si el origen de vídeo 18 es una videocámara, el dispositivo de origen 12 y el dispositivo de destino 14 pueden formar los denominados "teléfonos de cámara" o "videotéfonos", tal como se ilustra en el ejemplo de la **FIG. 1B**. Sin embargo, las técnicas descritas en esta divulgación pueden ser aplicables a la codificación de vídeo en general, y pueden aplicarse a aplicaciones inalámbricas y/o cableadas.

[0025] El vídeo capturado, precapturado o generado por ordenador puede ser codificado por el codificador de vídeo 20. Los datos de vídeo codificados pueden ser transmitidos al dispositivo de destino 14 mediante la interfaz de salida 22 del dispositivo de origen 12. Los datos de vídeo codificados pueden almacenarse también (o de forma alternativa) en el dispositivo de almacenamiento 31 para un acceso posterior por parte del dispositivo de destino 14 u otros dispositivos, para su decodificación y/o reproducción. El codificador de vídeo 20 ilustrado en las **FIG. 1A** y **1B** puede comprender el codificador de vídeo 20 ilustrado en la **FIG. 2A** o cualquier otro codificador de vídeo descrito en este documento.

[0026] En el ejemplo de la **FIG. 1A**, el dispositivo de destino 14 incluye la interfaz de entrada 28, un decodificador de vídeo 30 y un dispositivo de visualización 32. En algunos casos, la interfaz de entrada 28 puede incluir un receptor y/o un módem. La interfaz de entrada 28 del dispositivo de destino 14 puede recibir los datos de vídeo codificados por el enlace 16 y/o desde el dispositivo de almacenamiento 31. Los datos de vídeo codificados, comunicados por el enlace 16, o proporcionados en el dispositivo de almacenamiento 31, pueden incluir una diversidad de elementos sintácticos generados por el codificador de vídeo 20, para su uso por un decodificador de vídeo, tal como el decodificador de vídeo 30, en la decodificación de los datos de vídeo. Dichos elementos sintácticos pueden incluirse con los datos de vídeo codificados, transmitidos en un medio de comunicación, almacenados en un medio de almacenamiento o almacenados en un servidor de ficheros.

[0027] El dispositivo de visualización 32 puede estar integrado con, o ser externo a, el dispositivo de destino 14. En algunos ejemplos, el dispositivo de destino 14 puede incluir un dispositivo de visualización integrado y también estar configurado para interconectarse con un dispositivo de visualización externo. En otros ejemplos, el dispositivo de destino 14 puede ser un dispositivo de visualización. En general, el dispositivo de visualización 32 muestra los datos de vídeo decodificados a un usuario, y puede comprender cualquiera entre varios dispositivos de visualización, tales como una pantalla de cristal líquido (LCD), una pantalla de plasma, una pantalla de diodos orgánicos emisores de luz (OLED) u otro tipo de dispositivo de visualización.

[0028] En aspectos relacionados, la **FIG. 1B** muestra un ejemplo de sistema de codificación de vídeo 10' en el que el dispositivo de origen 12 y el dispositivo de destino 14 están en, o forman parte de, un dispositivo 11. El dispositivo 11 puede ser un equipo telefónico de mano, tal como un teléfono "inteligente" o similar. El dispositivo 11 puede incluir un dispositivo controlador/procesador 13 (optativamente presente) en comunicación operativa con el dispositivo de origen 12 y el dispositivo de destino 14. El sistema de codificación de vídeo 10' de la **FIG. 1B**, y sus componentes, son similares de otro modo al sistema de codificación de vídeo 10 de la **FIG. 1A** y sus componentes.

[0029] El codificador de vídeo 20 y el decodificador de vídeo 30 pueden funcionar de acuerdo con una norma de compresión de vídeo, tal como DSC. De forma alternativa, el codificador de vídeo 20 y el decodificador de vídeo 30 pueden funcionar de acuerdo con otras normas privadas o industriales, tales como la norma UIT-T H.264, denominada de forma alternativa MPEG-4, Parte 10, AVC, HEVC o ampliaciones de dichas normas. Sin embargo, las técnicas de esta divulgación no están limitadas a ninguna norma de codificación particular. Otros ejemplos de normas de compresión de vídeo incluyen MPEG-2 y UIT-T H.263.

[0030] Aunque no se muestra en los ejemplos de las **FIG. 1A** y **1B**, el codificador de vídeo 20 y el decodificador de vídeo 30 pueden estar integrados, cada uno, con un codificador y decodificador de audio, y pueden incluir unidades MUX-DEMUX apropiadas, u otro hardware y software, para gestionar la codificación tanto de audio como de vídeo en un flujo de datos común o flujos de datos por separado. Si procede, en algunos ejemplos, las unidades MUX-DEMUX pueden ser conformes al protocolo de multiplexador UIT H.223 o a otros protocolos, tales como el protocolo de datagramas de usuario (UDP).

[0031] El codificador de vídeo 20 y el decodificador de vídeo 30 pueden implementarse, cada uno, como cualquiera entre una variedad de circuitos codificadores adecuados, tales como uno o más microprocesadores, procesadores de señales digitales (DSP), circuitos integrados específicos de la aplicación (ASIC), formaciones de compuertas programables in situ (FPGA), lógica discreta, software, hardware, firmware o cualquier combinación de los mismos. Cuando las técnicas se implementan parcialmente en software, un dispositivo puede almacenar instrucciones para el software en un medio adecuado no transitorio legible por ordenador, y ejecutar las instrucciones en hardware mediante uno o más procesadores para realizar las técnicas de esta divulgación. Tanto el codificador de vídeo 20 como el decodificador de vídeo 30 pueden estar incluidos en uno o más codificadores o decodificadores, cualquiera de los cuales puede estar integrado como parte de un codificador/decodificador combinado en un dispositivo respectivo.

Proceso de Codificación de Vídeo

[0032] Como se ha mencionado brevemente en lo que antecede, el codificador de vídeo 20 codifica datos de vídeo. Los datos de vídeo pueden comprender una o más imágenes. Cada una de las imágenes es una imagen fija que forma parte de un vídeo. En algunos casos, una imagen puede denominarse una "trama" de vídeo. Cuando el codificador de vídeo 20 codifica los datos de vídeo, el codificador de vídeo 20 puede generar un flujo de bits. El flujo de bits puede incluir una secuencia de bits que forman una representación codificada de los datos de vídeo. El flujo de bits puede incluir imágenes codificadas y datos asociados. Una imagen codificada es una representación codificada de una imagen.

[0033] Para generar el flujo de bits, el codificador de vídeo 20 puede llevar a cabo operaciones de codificación en cada imagen en los datos de vídeo. Cuando el codificador de vídeo 20 realiza operaciones de codificación en las imágenes, el codificador de vídeo 20 puede generar una serie de imágenes codificadas y datos asociados. Los datos asociados pueden incluir un conjunto de parámetros de codificación, tales como un QP. Para generar una imagen codificada, el codificador de vídeo 20 puede dividir una imagen en bloques de vídeo de igual tamaño. Un bloque de vídeo puede ser una formación bidimensional de muestras. Los parámetros de codificación pueden definir una opción de codificación (por ejemplo, un modo de codificación) para cada bloque de los datos de vídeo. La opción de codificación se puede seleccionar para lograr un rendimiento deseado de velocidad-distorsión.

[0034] En algunos ejemplos, el codificador de vídeo 20 puede dividir una imagen en una pluralidad de fragmentos. Cada uno de los fragmentos puede incluir una región espacialmente distinta en una imagen (por ejemplo, una trama) que puede decodificarse independientemente sin información del resto de las regiones en la imagen o trama. Cada imagen o trama de vídeo se puede codificar en un solo fragmento o se puede codificar en varios fragmentos. En la DSC, los bits de destino asignados para codificar cada fragmento pueden ser esencialmente constantes. Como parte de la realización de una operación de codificación en una imagen, el codificador de vídeo 20 puede realizar operaciones de codificación en cada fragmento de la imagen. Cuando el codificador de vídeo 20 realiza una operación de codificación en un fragmento, el codificador de vídeo 20 puede generar datos codificados asociados con el fragmento. Los datos codificados asociados con el fragmento pueden denominarse un "fragmento codificado".

Codificador de Vídeo DSC

[0035] La **FIG. 2A** es un diagrama de bloques que ilustra un ejemplo de un codificador de vídeo 20 que puede implementar técnicas de acuerdo con aspectos descritos en esta divulgación. El codificador de vídeo 20 puede configurarse para realizar algunas de, o todas, las técnicas de esta divulgación. En algunos ejemplos, las técnicas descritas en esta divulgación pueden compartirse entre los diversos componentes del codificador de vídeo 20. En

algunos ejemplos, adicionalmente o de forma alternativa, un procesador (no mostrado) puede configurarse para realizar algunas de, o todas, las técnicas descritas en esta divulgación.

5 [0036] Con fines de explicación, esta divulgación describe el codificador de vídeo 20 en el contexto de la codificación según la norma DSC. Sin embargo, las técnicas de esta divulgación pueden ser aplicables a otras normas o procedimientos de codificación.

10 [0037] En el ejemplo de la **FIG. 2A**, el codificador de vídeo 20 incluye una pluralidad de componentes funcionales. Los componentes funcionales del codificador de vídeo 20 incluyen un convertidor de espacio cromático 105, un almacén temporal 110, un detector de planicidad 115, un controlador de velocidad 120, un componente predictor, cuantizador y reconstructor 125, un almacén temporal de línea 130, un historial cromático indizado 135, un codificador por entropía 140, un multiplexor de subflujo 145 y un almacén temporal de velocidad 150. En otros ejemplos, el codificador de vídeo 20 puede incluir más, menos o diferentes componentes funcionales.

15 [0038] El convertidor de espacio cromático 105 puede convertir un espacio cromático de entrada en el espacio cromático utilizado en la implementación de codificación. Por ejemplo, en una forma de realización a modo de ejemplo, el espacio cromático de los datos de vídeo de entrada está en el espacio cromático de rojo, verde y azul (RGB) y la codificación se implementa en el espacio cromático de la luminancia Y, el verde de crominancia Cg y el naranja de crominancia Co (YCgCo). La conversión del espacio cromático se puede realizar mediante uno o varios procedimientos que incluyen desplazamientos y adiciones a los datos de vídeo. Se observa que los datos de entrada de vídeo en otros espacios cromáticos pueden procesarse y también se pueden realizar conversiones a otros espacios cromáticos.

20 [0039] En aspectos relacionados, el codificador de vídeo 20 puede incluir el almacén temporal 110, el almacén temporal de línea 130 y/o el almacén temporal de velocidad 150. Por ejemplo, el almacén temporal 110 puede contener los datos de vídeo convertidos del espacio cromático antes de su uso por otras partes del codificador de vídeo 20. En otro ejemplo, los datos de vídeo pueden almacenarse en el espacio cromático RGB y la conversión de color-espacio puede realizarse según sea necesario, ya que los datos convertidos del espacio cromático pueden requerir más bits.

30 [0040] El almacén temporal de velocidad 150 puede funcionar como parte del mecanismo de control de velocidad en el codificador de vídeo 20, que se describirá con mayor detalle a continuación en relación con el controlador de velocidad 120. Los bits empleados en la codificación de cada bloque pueden variar muy considerablemente en función de la naturaleza del bloque. El almacén temporal de velocidad 150 puede allanar las variaciones de velocidad en el vídeo comprimido. En algunas formas de realización, se emplea un modelo de almacén temporal de tasa de bits constante (CBR) en el que los bits se extraen del almacén temporal a una tasa de bits constante. En el modelo de almacén temporal de CBR, si el codificador de vídeo 20 agrega demasiados bits al flujo de bits, el almacén temporal de velocidad 150 puede desbordarse por lo alto. Por otro lado, el codificador de vídeo 20 debe agregar suficientes bits para evitar el desbordamiento por lo bajo del almacén temporal de velocidad 150.

40 [0041] En el lado del decodificador de vídeo, los bits se pueden agregar al almacén temporal de velocidad 155 del decodificador de vídeo 30 (véase la **FIG. 2B** que se describe con más detalle a continuación) a una tasa de bits constante, y el decodificador de vídeo 30 puede eliminar números variables de bits por cada bloque. Para garantizar la decodificación correcta, el almacén temporal de velocidad 155 del decodificador de vídeo 30 no debe "desbordarse por lo bajo" ["*underflow*"] o "desbordarse por lo alto" ["*overflow*"] durante la decodificación del flujo de bits comprimidos.

45 [0042] En algunas formas de realización, la plenitud del almacén temporal (BF) se puede definir en función de los valores de TamañoActualAlmacénTemporal, que representan el número de bits actualmente en el almacén temporal de velocidad 150, y los de TamañoMáxAlmacénTemporal, que representan el tamaño del almacén temporal de velocidad 150, es decir, el número máximo de bits que pueden ser almacenados en el almacén temporal de velocidad 150 en cualquier momento. La BF se puede calcular como:

$$50 \quad BF = ((\text{TamañoActualAlmacénTemporal} * 100) / \text{TamañoMáxAlmacénTemporal}).$$

55 [0043] El detector de planicidad 115 puede detectar cambios desde áreas complejas (es decir, no planas) en los datos de vídeo a áreas planas (es decir, simples o uniformes) en los datos de vídeo. Los términos "complejo" y "plano" se usarán aquí para referirse generalmente a la dificultad del codificador de vídeo 20 para codificar las regiones respectivas de los datos de vídeo. Por lo tanto, el término "complejo", como se usa en este documento, generalmente describe una región de los datos de vídeo como compleja o difícil de codificar por el codificador de vídeo 20 y puede, por ejemplo, incluir datos de vídeo texturizados, alta frecuencia espacial y/u otras características que son complejas de codificar. Por ejemplo, se puede determinar que una región de los datos de vídeo es una región compleja cuando el número de bits necesarios para codificar la región es mayor que un umbral. El término "plano", como se usa en este documento, generalmente describe una región de los datos de vídeo como simple de codificar para el codificador de vídeo 20 y puede, por ejemplo, incluir un gradiente suave en los datos de vídeo, baja frecuencia espacial y/u otras características que son fáciles de codificar. Por ejemplo, se puede determinar que una región de los datos de vídeo es una región plana cuando el número de bits necesarios para codificar la región es menor que el umbral.

65

- 5 [0044] Sin embargo, según la implementación, la determinación de si una región dada es compleja o plana también puede determinarse en función de la norma de codificación utilizada, el hardware específico incluido en el codificador de vídeo 20, el tipo de datos de vídeo a codificar, etc. Además, ciertas propiedades de las regiones de datos de vídeo pueden influir en la cantidad de bits necesarios para codificar la región, por ejemplo, las regiones de alta textura y/o alta frecuencia espacial pueden requerir que se codifiquen más bits que las regiones de menor textura y/o menor frecuencia espacial. De manera similar, las regiones que comprenden ruido aleatorio pueden requerir un gran número de bits para ser codificadas, en comparación con las regiones más estructuradas de los datos de vídeo. Por lo tanto, en ciertas implementaciones, las regiones de los datos de vídeo se pueden identificar como regiones complejas y/o planas al comparar una medida de la textura y/o la frecuencia espacial (por ejemplo, un valor de complejidad) con un umbral de complejidad. Las transiciones entre regiones complejas y planas pueden ser utilizadas por el codificador de vídeo 20 para reducir las distorsiones de cuantización en los datos de vídeo codificados. Específicamente, el controlador de frecuencia 120 y el componente predictor, cuantizador y reconstructor 125 pueden reducir tales distorsiones de cuantización cuando se identifican las transiciones de regiones complejas a planas.
- 15 [0045] El controlador de velocidad 120 determina un conjunto de parámetros de codificación, por ejemplo, un QP. El QP puede ser ajustado por el controlador de velocidad 120 basándose en la plenitud del almacén temporal 150 y la actividad de imagen de los datos de vídeo a fin de maximizar la calidad de la imagen para una tasa de bits de destino, lo que garantiza que el almacén temporal de la velocidad 150 no se desborda por lo alto o por lo bajo. El controlador de velocidad 120 también selecciona una opción de codificación particular (por ejemplo, una modalidad particular) para cada bloque de los datos de vídeo a fin de lograr el rendimiento óptimo de velocidad-distorsión. El controlador de velocidad 120 minimiza la distorsión de las imágenes reconstruidas de manera que satisfaga la restricción de velocidad de bits, es decir, la velocidad de codificación real global cabe dentro de la velocidad de bits de destino.
- 20 [0046] El componente predictor, cuantizador y reconstructor 125 puede realizar al menos tres operaciones de codificación del codificador de vídeo 20. El componente predictor, cuantizador y reconstructor 125 puede realizar la predicción en varias modalidades diferentes. Un ejemplo de modalidad de predicción es una versión modificada de la predicción adaptativa por mediana. La norma JPEG sin pérdida (JPEG-LS) puede implementar una predicción adaptativa a la mediana. La versión modificada de la predicción adaptativa por mediana que puede ser realizada por el componente predictor, cuantificador y reconstructor 125 puede admitir la predicción paralela de tres valores muestrales consecutivos. Otro ejemplo de modalidad de predicción es la predicción de bloques. En la predicción de bloques, las muestras se predicen a partir de los píxeles reconstruidos anteriormente a la izquierda. Tanto el codificador de vídeo 20 como el decodificador de vídeo 30 pueden realizar una búsqueda idéntica sobre píxeles reconstruidos para determinar los usos de predicción de bloques y, por lo tanto, no es necesario enviar bits en la modalidad de predicción de bloques. También se puede implementar una modalidad de predicción de punto medio en el que las muestras se predicen utilizando el punto medio del rango del componente. La modalidad de predicción de punto medio puede habilitar la acotación de la cantidad de bits necesarios para el vídeo comprimido, incluso en la muestra del caso más desfavorable.
- 30 [0047] El componente predictor, cuantizador y reconstructor 125 también realiza la cuantización. Por ejemplo, la cuantización se puede realizar mediante un cuantizador potencia de 2 que puede implementarse utilizando un desplazador. Se observa que se pueden implementar otras técnicas de cuantización en lugar del cuantizador potencia de 2. La cuantización realizada por el componente predictor, cuantizador y reconstructor 125 puede basarse en el QP determinado por el controlador de velocidad 120. Finalmente, el componente predictor, cuantizador y reconstructor 125 también realiza una reconstrucción que incluye agregar el residuo cuantizado inverso al valor predicho y asegurar que el resultado no caiga fuera del rango válido de valores de muestra.
- 40 [0048] Se observa que los enfoques a modo de ejemplo descritos anteriormente para la predicción, cuantización y reconstrucción realizadas por el componente predictor, cuantizador y reconstructor 125 son meramente ilustrativos y que se pueden implementar otros enfoques. También se señala que el componente predictor, cuantizador y reconstructor 125 puede incluir uno o más subcomponentes para realizar la predicción, la cuantización y/o la reconstrucción. Además, se señala que la predicción, la cuantización y/o la reconstrucción pueden realizarse mediante varios componentes codificadores por separado en lugar del componente predictor, cuantizador y reconstructor 125.
- 50 [0049] El almacén temporal de línea 130 contiene la salida del componente predictor, cuantizador y reconstructor 125, de modo que el componente predictor, cuantizador y reconstructor 125 y el historial cromático indizado 135 puedan utilizar los datos de vídeo almacenados temporalmente. El historial cromático indizado 135 almacena valores de píxeles utilizados recientemente. El codificador de vídeo 20 puede hacer referencia directamente a estos valores de píxeles utilizados recientemente mediante una sintaxis dedicada.
- 55 [0050] El codificador por entropía 140 codifica los residuos de predicción recibidos desde el componente predictor, cuantizador y reconstructor 125 basándose en el historial cromático indizado 135 y las transiciones de planicidad identificadas por el detector de planicidad 115. En algunos ejemplos, el codificador por entropía 140 puede codificar tres muestras por reloj por cada codificador de subflujo. El multiplexor de subflujo 145 puede multiplexar el flujo de bits basándose en un esquema de multiplexado de paquetes sin encabezado. Esto permite que el decodificador de vídeo 30 ejecute tres decodificadores por entropía en paralelo, facilitando la decodificación de tres píxeles por reloj. El multiplexor de subflujo 145 puede optimizar el orden de los paquetes de modo que el decodificador de vídeo 30 pueda

decodificar los paquetes de manera eficaz. Se observa que se pueden implementar diferentes enfoques para la codificación por entropía, lo que puede facilitar la decodificación de una potencia de 2 píxeles por reloj (por ejemplo, 2 píxeles/reloj o 4 píxeles/reloj).

5 Decodificador de Vídeo DSC

[0051] La **FIG. 2B** es un diagrama de bloques que ilustra un ejemplo del decodificador de vídeo 30 que puede implementar las técnicas de acuerdo con aspectos descritos en esta divulgación. El decodificador de vídeo 30 puede configurarse para realizar algunas de, o todas, las técnicas de esta divulgación. En algunos ejemplos, las técnicas descritas en esta divulgación pueden compartirse entre los diversos componentes del codificador de vídeo 30. En algunos ejemplos, adicionalmente o de forma alternativa, un procesador (no mostrado) puede configurarse para realizar algunas de, o todas, las técnicas descritas en esta divulgación.

[0052] Con fines de explicación, esta divulgación describe el decodificador de vídeo 30 en el contexto de la codificación por DSC. Sin embargo, las técnicas de esta divulgación pueden ser aplicables a otras normas o procedimientos de codificación.

[0053] En el ejemplo de la **FIG. 2B**, el decodificador de vídeo 30 incluye una pluralidad de componentes funcionales. Los componentes funcionales del decodificador de vídeo 30 incluyen un almacén temporal de velocidad 155, un demultiplexor de subflujo 160, un decodificador por entropía 165, un controlador de velocidad 170, un componente predictor, cuantizador y reconstructor 175, un historial cromático indizado 180, un almacén temporal de línea 185 y un convertidor de espacio cromático 190. Los componentes ilustrados del decodificador de vídeo 30 son análogos a los componentes correspondientes descritos anteriormente en relación con el codificador de vídeo 20 en la **FIG. 2A**. Como tal, cada uno de los componentes del decodificador de vídeo 30 puede funcionar de una manera similar a los componentes correspondientes del codificador de vídeo 20, como se ha descrito anteriormente.

Fragmentos en DSC

[0054] Como se ha señalado más arriba, un fragmento generalmente se refiere a una región espacialmente distinta en una imagen o una trama que puede decodificarse independientemente sin usar la información del resto de las regiones en la imagen o trama. Cada imagen o trama de vídeo se puede codificar en un solo fragmento o se puede codificar en varios fragmentos. En DSC, los bits de destino asignados para codificar cada fragmento pueden ser esencialmente constantes.

35 Cálculo del Parámetro de Lagrange

[0055] El coste de Lagrange se puede proporcionar por una función de coste de Lagrange. Por ejemplo, una función de coste de Lagrange puede proporcionar una formulación alternativa al problema de optimización restringida (por ejemplo, minimizar $f(x)$ sujeto a $g(x) = c$) en forma de un problema de optimización sin restricciones, y generalmente tener la forma de $f(x) + \lambda g(x)$. Se puede calcular un coste para cada modalidad en la DSC considerando tanto la tasa como la distorsión según: Coste = $D + \lambda R$, donde D representa la distorsión asociada a una modalidad de codificación particular y R representa la tasa de bits correspondiente. Aquí, λ puede referirse a un multiplicador de Lagrange que equilibra la distorsión y la tasa.

[0056] El multiplicador de Lagrange (λ) puede afectar a la determinación del rendimiento de tasa-distorsión en el codificador (por ejemplo, el decodificador). Por ejemplo, un valor más pequeño de λ tiende a dar como resultado la selección de una modalidad de codificación que tiene una distorsión muy pequeña, lo que puede dar como resultado un desbordamiento por lo alto del almacén temporal si la tasa de la modalidad seleccionada es muy alta. Por otro lado, un valor mayor de λ tiende a dar como resultado la selección de una modalidad que tiene la tasa mínima entre las modalidades, lo que puede afectar la calidad de la imagen reconstruida. Es posible que los enfoques existentes no calculen correctamente el parámetro λ , lo que puede dar como resultado un rendimiento de codificación subóptimo. Por ejemplo, los enfoques existentes determinan el parámetro λ basándose en el QP y no consideran la tasa de bits y/o la plenitud del almacén temporal. Por consiguiente, puede ser deseable calcular el parámetro λ para lograr un rendimiento de codificación óptimo.

[0057] A fin de abordar estos y otros desafíos, las técnicas determinan el parámetro de Lagrange basándose en la tasa de bits y la plenitud del almacén temporal. Por ejemplo, las técnicas calculan un parámetro de regularización de Lagrange como una función de la tasa de bits de una modalidad de codificación y de la plenitud del almacén temporal. La DSC puede tener varias modalidades de codificación posibles (o disponibles). De acuerdo con ciertos aspectos, los ejemplos de modalidades de codificación pueden incluir: modalidad de transformación, modalidad de predicción de bloque, modalidad de modulación de código de pulso delta (DPCM) (basada en la predicción adaptativa de la mediana), modalidad de patrón, modalidad de modulación de código de pulso (PCM), modalidad de media, modalidad de predicción de punto medio. Cada modalidad de codificación tiene una tasa de bits asociada a la respectiva modalidad de codificación. Por ejemplo, la tasa de bits puede representar el número de bits utilizados por la modalidad, por ejemplo, para codificar un bloque. Las técnicas pueden determinar el parámetro de Lagrange para cada modalidad de codificación basándose en la tasa de bits de la modalidad de codificación y en la plenitud del almacén temporal. En

una forma de realización, un primer parámetro o multiplicador de Lagrange se calcula basándose en la razón de tasas de bits, y un segundo parámetro o multiplicador de Lagrange se calcula basándose en la plenitud del almacén temporal. Un parámetro de Lagrange combinado se calcula basándose en el primer parámetro de Lagrange y el segundo parámetro de Lagrange (por ejemplo, multiplicando o sumando). El valor del parámetro de Lagrange combinado se puede usar para determinar el coste de Lagrange para una modalidad de codificación. Las técnicas pueden comparar los costes de Lagrange para las diferentes modalidades de codificación y seleccionar una modalidad de codificación adecuada, según corresponda. En una forma de realización, se selecciona la modalidad de codificación con el coste de Lagrange más bajo.

[0058] De esta manera, las técnicas pueden determinar un parámetro de Lagrange que refleja la tasa de bits y/o el estado del almacén temporal, que puede ser útil en la selección de una modalidad de codificación que sea adecuada para una situación dada. Por ejemplo, cuando el almacén temporal está a punto de desbordarse por lo alto (por ejemplo, cerca de un estado de desbordamiento por lo alto), se preferiría seleccionar una modalidad de codificación que tenga una tasa de bits más pequeña pero que tenga una distorsión mayor para evitar el desbordamiento por lo alto del almacén temporal, y cuando el almacén temporal está en un estado de desbordamiento por lo bajo, la selección de una modalidad de codificación que tenga una tasa de bits mayor, pero con una distorsión menor, llevaría a mejores resultados. Tener en cuenta la tasa de bits y el estado del almacén temporal puede proporcionar un valor de parámetro de Lagrange más preciso para determinar el coste de Lagrange de una modalidad de codificación. Por ejemplo, debido a que la DSC tiene una restricción de tasa estricta (por ejemplo, la CBR), la tasa de bits de una modalidad y la plenitud del almacén temporal pueden desempeñar un papel importante en el mantenimiento de la CBR. Los costes de Lagrange más precisos pueden ayudar a seleccionar una modalidad de codificación óptima, lo que lleva a una mejor calidad de reconstrucción de la imagen.

[0059] Ciertos detalles relativos a la determinación del parámetro de Lagrange en la DSC se explican más adelante, por ejemplo, en relación con el ejemplo de la forma de realización. Todas las características y/o formas de realización descritas en esta divulgación pueden implementarse por separado o en combinación. Varios términos utilizados a lo largo de esta divulgación son términos amplios que tienen su significado corriente. Tal como se utiliza en el presente documento, el término "codificador de vídeo" se refiere genéricamente tanto a codificadores de vídeo como a decodificadores de vídeo. En esta divulgación, los términos "codificación de vídeo" o "codificación" pueden referirse genéricamente a la codificación de vídeo y a la decodificación de vídeo. Además de los codificadores de vídeo y los decodificadores de vídeo, los aspectos descritos en la presente solicitud pueden extenderse a otros dispositivos relacionados, tales como los transcodificadores (por ejemplo, dispositivos que pueden decodificar un flujo de bits y recodificar otro flujo de bits) y cajas intermedias (por ejemplo, dispositivos que pueden modificar, transformar y/o manipular de otro modo un flujo de bits).

Ejemplo de forma de realización

[0060] En una forma de realización, se proporcionan un aparato y un procedimiento para calcular λ basándose en la tasa de bits y en la plenitud del almacén temporal. Por ejemplo, la λ puede calcularse de acuerdo a las etapas descritas a continuación. El ejemplo de forma de realización se explica en términos de codificación con fines ilustrativos, y las técnicas también son aplicables a la decodificación. En general, la codificación puede referirse tanto a la codificación como a la decodificación. En ciertas formas de realización, los términos multiplicador de Lagrange y parámetro de Lagrange se pueden usar de manera intercambiable.

1. Calcular un multiplicador de Lagrange basándose en la razón entre tasas de bits

[0061] De acuerdo con ciertos aspectos, las técnicas pueden calcular λ como una función de una razón de tasas de bits (indicada como BR) que puede definirse como la razón entre el número de bits para codificar el bloque actual con una modalidad particular, dividido entre el número máximo de bits (indicado como maxBits):

$$BR = \text{número de bits} / \text{maxBits}$$

[0062] Aquí, maxBits puede corresponder al número de bits para codificar la información visual sin ningún tipo de compresión y se puede calcular de la siguiente manera:

$$\text{maxBits} = \text{número de píxeles en el bloque actual} * \text{profundidad de bits} * \text{número de componentes de color}$$

[0063] La profundidad de bits puede referirse al número de bits para indicar cada componente de color de un solo píxel, por ejemplo, 8 bits para el formato de imagen RGB 888.

- Se puede usar una función monótona creciente para calcular el valor de λ . Por ejemplo, el valor de λ aumenta a medida que aumenta la razón de tasas de bits.

- En un ejemplo, la siguiente función monótona creciente se puede usar para calcular la λ :

- $a * 2^{(((BR*b)-c)/d)}$.
- Aquí, a, b, c y d son constantes reales que pueden ser configurables, y BR representa la relación de tasas de bits.

5

- En otro ejemplo, al calcular maxBits, los bits adicionales necesarios para señalar la información de modalidad también pueden considerarse (indicados aquí como bitsAdicionales), además de los bits necesarios para codificar el bloque actual sin ninguna compresión. Los bits adicionales se pueden usar para señalar la cabecera, que puede incluir información de modalidad u otra información. Por ejemplo:

- $maxBits = maxBits + bitsAdicionales$.

10

- En un ejemplo, los maxBits se pueden establecer iguales al valor mínimo entre los maxBits y el número de bits que quedan en el fragmento, por ejemplo, los bits efectivos que quedan en el fragmento para codificar el resto de los bloques o píxeles en el fragmento.

15

- En otro ejemplo, el valor de λ se puede fijar como infinito cuando la razón de tasas de bits BR es estrictamente mayor que 1.

20

- En otro ejemplo más, el valor λ para la primera línea en el fragmento puede no ser el mismo cuando se compara con el valor de λ utilizado en el resto de las líneas en el fragmento. Por ejemplo, el valor de λ para la primera línea en el fragmento se puede calcular utilizando:

- $m_1 * 2^{(((BR*m_2)-m_3)/m_4)}$.

25

- Aquí, m_1 , m_2 , m_3 y m_4 son constantes reales que son configurables, y BR representa la razón de tasas de bits.

2. Calcular un Multiplicador de Lagrange basándose en la Plenitud del Almacén Temporal

30

[0064] Otro valor λ se puede calcular como una función de la BF. La penalización (por ejemplo, λ) puede incrementarse a medida que aumenta el número de bits ocupados en el almacén temporal, por lo que la penalización sería fuerte y/o grande cuando el almacén temporal está a punto de desbordarse por lo alto y pequeña cuando el almacén temporal está a punto de desbordarse por lo bajo. En algunas formas de realización, se puede hacer referencia al multiplicador o parámetro de Lagrange como una penalización, ya que el multiplicador o parámetro de Lagrange puede actuar como una penalización contra modalidades que son demasiado caras en términos de tasa a medida que el almacén temporal alcanza su plenitud.

35

- Se puede usar una función monótona creciente para calcular el valor de λ , por ejemplo, el valor de λ aumenta a medida que aumenta la BF.

40

- En un ejemplo, la siguiente función monótona creciente se puede usar para calcular la λ :

- $a_1 * 2^{(((BF*b_1)-c_1)/d_1)}$.

- Aquí, a_1 , b_1 , c_1 y d_1 pueden ser constantes reales que son configurables.

45

- En otro ejemplo, el valor de λ puede estar acotado inferiormente por un valor (por ejemplo, A); esto asegura que la penalización no puede ser muy pequeña, lo que puede ayudar a evitar que el almacén temporal crezca rápidamente. Más precisamente, la penalización puede calcularse como:

- $Máx. (\Lambda, a_1 * 2^{(((BF*b_1)-c_1)/d_1)})$.

50

- En un ejemplo, el valor de plenitud del almacén temporal se puede redondear al entero más cercano usando la siguiente expresión:

- $BF = ((TamañoActualAlmacénTemporal * 100) + (TamañoMáxAlmacénTemporal >> 1)) / TamañoMáxAlmacénTemporal$.

- BF se puede calcular de otras maneras, y el enfoque seleccionado para el cálculo de BF puede variar según el contexto y la aplicación.

60

- En otro ejemplo, BF puede normalizarse de 0 a 1, dividiendo BF entre 100. El valor normalizado de BF se puede utilizar para calcular el valor λ .

- En otro ejemplo más, el valor λ para la primera línea en el fragmento puede no ser el mismo cuando se compara con el valor de λ utilizado en el resto de las líneas en el fragmento. Por ejemplo, el valor de λ para la primera línea en el fragmento se puede calcular utilizando:

- 5
- $n_1 * 2^{(((BF*n2)-n3)/n4)}$.
 - Aquí, n_1 , n_2 , n_3 y n_4 son constantes reales que son configurables, y BF representa la plenitud del almacén temporal.

3. Calcular un Parámetro de Lagrange Combinado

10 **[0065]** Las penalizaciones (por ejemplo, calculadas en las etapas 1 y 2 anteriormente) se pueden usar para calcular λ de numerosas maneras. En una implementación, las penalizaciones se pueden multiplicar para calcular un solo valor de λ , de modo que el valor de λ calculado dependa de la tasa de bits y de la BF.

- 15
- Por ejemplo, un solo valor de λ se puede calcular como $(a * 2^{(((BR*b)-c)/d)}) * (a_1 * 2^{(((BF*b1)-c1)/d1)})$.
 - En aspectos relacionados, se puede utilizar el mismo valor de λ para todas las líneas en el fragmento.
 - En aspectos relacionados adicionales, se puede usar un valor λ diferente para la primera línea en el fragmento, en comparación con la penalización utilizada en el resto de las líneas en el fragmento.
- 20
- En otros aspectos relacionados más, se puede calcular un solo valor de λ para la primera línea en el fragmento como $(m_1 * 2^{(((BR*m2)-m3)/m4)}) * (n_1 * 2^{(((BF*n2)-n3)/n4)})$.
- 25
- En otros aspectos relacionados, se puede calcular un solo valor de λ para la primera línea en el fragmento como $(m_1 * 2^{(((BR*m2)-m3)/m4)}) * (a_1 * 2^{(((BF*b1)-c1)/d1)})$.
 - En aspectos relacionados, se puede calcular un solo valor de λ para la primera línea en el fragmento como $(a * 2^{(((BR*b)-c)/d)}) * (n_1 * 2^{(((BF*n2)-n3)/n4)})$.

30 **[0066]** En otras formas de realización, las penalizaciones (por ejemplo, calculadas de acuerdo a las etapas 1 y 2 anteriores) se pueden sumar entre sí para calcular un solo valor λ , de modo que el valor λ calculado dependa de la tasa de bits y la BF.

- 35
- Por ejemplo, un solo valor de λ se calcula como $(a * 2^{(((BR*b)-c)/d)}) + (a_1 * 2^{(((BF*b1)-c1)/d1)})$.
 - En aspectos relacionados, se puede calcular un solo valor de λ para la primera línea en el fragmento como $(m_1 * 2^{(((BR*m2)-m3)/m4)}) + (n_1 * 2^{(((BF*n2)-n3)/n4)})$.
- 40
- En aspectos relacionados adicionales, se puede calcular un solo valor de λ para la primera línea en el fragmento como $(m_1 * 2^{(((BR*m2)-m3)/m4)}) * (a_1 * 2^{(((BF*b1)-c1)/d1)})$.
 - En otros aspectos relacionados, se puede calcular un solo valor de λ para la primera línea en el fragmento como $(a * 2^{(((BR*b)-c)/d)}) * (n_1 * 2^{(((BF*n2)-n3)/n4)})$.

4. Comparar Costes de Lagrange para Diferentes Modalidades y Seleccionar una Modalidad

50 **[0067]** Para cada modalidad en la DSC, el parámetro de Lagrange (por ejemplo, tal como se calcula en la etapa 3 anterior) se puede utilizar para determinar el coste de Lagrange. Como se ha explicado anteriormente, el coste de Lagrange se puede calcular como: Coste = D + λ R. Las técnicas pueden comparar los costes de Lagrange para diferentes modalidades y seleccionar una modalidad adecuada para codificar los datos de vídeo. En una forma de realización, se selecciona una modalidad que tiene el coste de Lagrange más bajo. En algunas formas de realización, la modalidad que tiene el coste de Lagrange más bajo puede tener una tasa demasiado alta, lo que puede hacer que el almacén temporal se desborde por lo alto. O codificar el bloque usando la modalidad que tenga el menor coste de Lagrange puede ocupar tantos bits que solo se puede dejar un número muy pequeño de bits para codificar el resto de los bloques en el fragmento. En tales casos, se puede seleccionar la mejor modalidad siguiente (por ejemplo, la modalidad que tenga el segundo coste de Lagrange más bajo, el tercer coste de Lagrange más bajo, etc.). Por ejemplo, se selecciona la mejor modalidad siguiente que pueda evitar el desbordamiento por lo alto del almacén temporal o que no ocupe demasiados bits.

Procedimiento para Determinar el Parámetro de Lagrange en la DSC

[0068] La **FIG. 3** es un diagrama de flujo que ilustra un proceso 300 para codificar datos de vídeo, de acuerdo con una forma de realización de la presente divulgación. El procedimiento se refiere a la determinación de un parámetro de Lagrange. Los bloques del proceso 300 se pueden realizar mediante un codificador de vídeo (por ejemplo, el codificador de vídeo 20 en la **FIG. 2A**), un decodificador de vídeo (por ejemplo, el decodificador de vídeo 30 en la **FIG. 2B**) o uno o más componentes del mismo. Con fines ilustrativos, el proceso 300 se describe como realizado por un codificador de vídeo (también denominado simplemente codificador), que puede ser el codificador de vídeo 20, el decodificador de vídeo 30 u otro componente. Todas las formas de realización descritas con respecto a la **FIG. 3** pueden implementarse por separado, o en combinación entre sí. Ciertos detalles relacionados con el proceso 300 se explican en lo que antecede.

[0069] El proceso se inicia en el bloque 301. El codificador puede incluir una memoria para almacenar datos de vídeo. La memoria puede incluir un almacén temporal.

[0070] En el bloque 302, el codificador recibe datos de vídeo para ser codificados, por ejemplo, mediante la DSC.

[0071] En el bloque 303, el codificador determina un parámetro de Lagrange para una modalidad de codificación (por ejemplo, asociada a la DSC), basándose, al menos en parte, en la tasa de bits de la modalidad de codificación y la plenitud del almacén temporal. En una forma de realización, el codificador determina un primer multiplicador de Lagrange basándose en una razón de tasas de bits de un bloque actual, en donde la razón de bits es una razón de un número de bits para codificar el bloque actual utilizando la modalidad de codificación, dividido entre un número de bits para codificar el bloque actual sin ninguna compresión, determina un segundo multiplicador de Lagrange basándose en la plenitud del almacén temporal y determina el parámetro de Lagrange (por ejemplo, el parámetro de Lagrange combinado) basándose, al menos en parte, en el primer multiplicador de Lagrange y el segundo multiplicador de Lagrange. El codificador puede determinar el parámetro de Lagrange mediante la multiplicación del primer multiplicador de Lagrange y del segundo multiplicador de Lagrange. O el codificador puede determinar el parámetro de Lagrange mediante la adición del primer multiplicador de Lagrange y el segundo multiplicador de Lagrange.

[0072] En otra forma de realización, el codificador determina un primer multiplicador de Lagrange basándose en una razón de tasas de bits de un bloque actual, en donde la razón de bits es una razón de un número de bits para codificar el bloque actual usando la modalidad de codificación, dividido entre una suma de un número de bits para codificar el bloque actual sin ninguna compresión y un número de bits para codificar información asociada a la modalidad de codificación, determina un segundo multiplicador de Lagrange basándose en la plenitud del almacén temporal y determina el parámetro de Lagrange (por ejemplo, el parámetro de Lagrange combinado) basándose, al menos en parte, en el primer multiplicador de Lagrange y en el segundo multiplicador de Lagrange.

[0073] La DSC puede incluir una pluralidad de modalidades de codificación. En algunas formas de realización, el codificador obtiene información relativa a la pluralidad de modalidades de codificación, por ejemplo, asociadas a la DSC, determina los parámetros de Lagrange respectivos para cada una entre la pluralidad de modalidades de codificación, selecciona una primera modalidad de codificación entre la pluralidad de modalidades de codificación, basándose, al menos en parte, en los parámetros de Lagrange respectivos, y codifica el bloque actual en un flujo de bits utilizando la primera modalidad de codificación. En una forma de realización, para cada una entre la pluralidad de modalidades de codificación, el codificador determina un coste de Lagrange asociado a cada modalidad de codificación, siendo el coste de Lagrange determinado como: una distorsión de cada modalidad de codificación + el parámetro de Lagrange de cada modalidad de codificación * la tasa de bits de cada modalidad de codificación. El codificador puede seleccionar como la primera modalidad de codificación una modalidad de codificación de la pluralidad de modalidades de codificación que tenga el coste de Lagrange más bajo.

[0074] En ciertas formas de realización, un fragmento que incluye un bloque actual incluye una pluralidad de líneas, incluyendo la pluralidad de líneas una primera línea, y el parámetro de Lagrange para la primera línea se determina de una manera diferente a otras líneas entre la pluralidad de líneas. En otras formas de realización, un fragmento que incluye un bloque actual incluye una pluralidad de líneas, incluyendo la pluralidad de líneas una primera línea, y el parámetro de Lagrange para la primera línea se determina de la misma manera que otras líneas entre la pluralidad de líneas.

[0075] El proceso 300 finaliza en el bloque 304. Los bloques pueden agregarse y/u omitirse en el proceso 300, según la forma de realización, y los bloques del proceso 300 pueden realizarse en diferentes órdenes, según la forma de realización.

[0076] Cualquier característica y/o forma de realización descrita en la presente divulgación puede implementarse por separado o en cualquier combinación de las mismas. Por ejemplo, cualquier característica y/o forma de realización descrita en relación con las **FIG. 1-2** y otras partes de la divulgación puede implementarse en cualquier combinación con cualquiera de las características y/o formas de realización descritas en relación con la **FIG. 3**, y viceversa. Las formas de realización de la presente divulgación no están limitadas a, o por, el ejemplo mostrado en la **FIG. 3**,

Otras Consideraciones

[0077] La información y las señales divulgadas en el presente documento pueden representarse usando cualquiera entre varias tecnologías y técnicas diferentes. Por ejemplo, los datos, las instrucciones, los comandos, la información, las señales, los bits, los símbolos y los chips que puedan haberse mencionado a lo largo de la descripción anterior pueden representarse mediante tensiones, corrientes, ondas electromagnéticas, campos o partículas magnéticos, campos o partículas ópticos o cualquier combinación de los mismos.

[0078] Los diversos bloques lógicos y etapas de algoritmo ilustrativos descritos en relación con las formas de realización divulgadas en el presente documento pueden implementarse como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, anteriormente se han descrito, en general, diversos componentes, bloques y etapas ilustrativas en términos de su funcionalidad. Si dicha funcionalidad se implementa como hardware o software depende de la aplicación y las restricciones de diseño particulares impuestas al sistema global. Los expertos en la técnica pueden implementar la funcionalidad descrita de varias maneras para cada aplicación particular, pero no se debería interpretar que dichas decisiones de implementación suponen apartarse del alcance de la presente divulgación.

[0079] Las técnicas descritas en el presente documento pueden implementarse en hardware, software, firmware o en cualquier combinación de lo anterior. Dichas técnicas pueden implementarse en cualquiera entre una variedad de dispositivos tales como ordenadores de propósito general, equipos manuales de dispositivos de comunicación inalámbrica o dispositivos de circuitos integrados que tienen múltiples usos, incluyendo su aplicación en equipos manuales de dispositivos de comunicación inalámbrica y otros dispositivos. Cualquier característica descrita como dispositivos o componentes pueden implementarse juntas en un dispositivo lógico integrado o por separado, como dispositivos lógicos discretos pero interoperables. Si se implementan en software, las técnicas pueden realizarse, al menos en parte, mediante un medio de almacenamiento de datos legible por ordenador que comprenda código de programa que incluye instrucciones que, cuando se ejecutan, realizan uno o más de los procedimientos descritos anteriormente. El medio de almacenamiento de datos legible por ordenador puede formar parte de un producto de programa informático, que puede incluir materiales de embalaje. El medio legible por ordenador puede comprender memoria o medios de almacenamiento de datos, tales como memoria de acceso aleatorio (RAM), tal como memoria de acceso aleatorio dinámica síncrona (SDRAM), memoria de sólo lectura (ROM), memoria de acceso aleatorio no volátil (NVRAM), memoria de sólo lectura programable y borrable eléctricamente (EEPROM), memoria FLASH, medios de almacenamiento de datos magnéticos u ópticos, y similares. Las técnicas se pueden realizar, adicionalmente o de forma alternativa, al menos en parte, por un medio de comunicación legible por ordenador que lleva o comunica código de programa en forma de instrucciones o estructuras de datos y a las que se puede acceder, leer y/o ejecutar por medio de un ordenador, tales como señales u ondas propagadas.

[0080] El código de programa puede ejecutarse mediante un procesador, que puede incluir uno o más procesadores, tales como uno o más procesadores de señales digitales (DSP), microprocesadores de propósito general, circuitos integrados específicos de la aplicación (ASIC), formaciones de compuertas programables en el terreno (FPGA) u otros circuitos lógicos equivalentes, integrados o discretos. Un procesador de este tipo puede estar configurado para realizar cualquiera de las técnicas descritas en esta divulgación. Un procesador de propósito general puede ser un microprocesador, pero, como alternativa, el procesador puede ser cualquier procesador, controlador, microcontrolador o máquina de estados convencional. Un procesador también puede implementarse como una combinación de dispositivos informáticos, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo de DSP o cualquier otra configuración de este tipo. Por consiguiente, el término "procesador", como se usa en el presente documento, puede referirse a cualquier estructura anterior, cualquier combinación de la estructura anterior, o cualquier otra estructura o aparato adecuados para la implementación de las técnicas descritas en el presente documento. Además, en algunos aspectos, la funcionalidad descrita en el presente documento puede proporcionarse dentro de software o hardware dedicados configurados para la codificación y la decodificación, o incorporados en un codificador-decodificador de vídeo combinado (CODEC). Asimismo, las técnicas podrían implementarse por completo en uno o más circuitos o elementos lógicos.

[0081] Las técnicas de la presente divulgación se pueden implementar en una amplia variedad de dispositivos o aparatos, incluidos un equipo manual inalámbrico, un circuito integrado (CI) o un conjunto de CI (por ejemplo, un conjunto de chips). Varios componentes o unidades se describen en esta divulgación para enfatizar los aspectos funcionales de los dispositivos configurados para realizar las técnicas divulgadas, pero no necesariamente requieren la realización por diferentes unidades de hardware. Más bien, como se ha descrito anteriormente, diversas unidades pueden combinarse en una unidad de hardware de códec o proporcionarse por una colección de unidades de hardware interoperativas, incluyendo uno o más procesadores como se describe anteriormente, junto con el software y/o firmware adecuados.

[0082] Aunque lo anterior se ha descrito en relación con diversas formas de realización diferentes, las características o elementos de una forma de realización se pueden combinar con otras formas de realización sin apartarse de las enseñanzas de esta divulgación. Sin embargo, las combinaciones de características entre las formas de realización respectivas no se limitan necesariamente a ellas. Se han descrito diversas formas de realización de la divulgación. Éstas y otras formas de realización están dentro del alcance de las siguientes reivindicaciones.

REIVINDICACIONES

- 5 1. Un procedimiento de codificación de datos de vídeo, que comprende:
- almacenar los datos de vídeo en una memoria, incluyendo la memoria un almacén temporal (150);
 recibir (302) los datos de vídeo a codificar; y
 determinar (303) una pluralidad de parámetros de Lagrange para una pluralidad de modalidades de
 10 codificación basándose, al menos en parte, en una razón de tasas de bits de un bloque actual para la
 modalidad de codificación y una plenitud del almacén temporal (150),
 en donde la razón de bits se basa en un número de bits para codificar el bloque actual usando la modalidad
 de codificación dividido entre un número de bits para codificar el bloque actual sin ninguna compresión;
 seleccionar una modalidad de codificación entre la pluralidad de modalidades de codificación basándose en
 la pluralidad determinada de parámetros de Lagrange; y
 15 codificar el bloque actual en un flujo de bits basándose en la modalidad de codificación seleccionada y usar
 la tasa de bits asociada a la modalidad de codificación seleccionada que representa el número de bits
 utilizados por la modalidad de codificación seleccionada para codificar el bloque actual.
- 20 2. El procedimiento de la Reivindicación 1, que comprende además:
- determinar un primer multiplicador de Lagrange basándose en la razón de tasas de bits;
 determinar un segundo multiplicador de Lagrange basándose en la plenitud del almacén temporal (150); y
 determinar el parámetro de Lagrange basándose, al menos en parte, en el primer multiplicador de Lagrange
 y en el segundo multiplicador de Lagrange.
- 25 3. El procedimiento de la Reivindicación 2, que comprende además multiplicar el primer multiplicador de Lagrange
 y el segundo multiplicador de Lagrange.
- 30 4. El procedimiento de la Reivindicación 1, que comprende además sumar el primer multiplicador de Lagrange y el
 segundo multiplicador de Lagrange.
5. El procedimiento de la reivindicación 2, que comprende además:
- determinar un primer multiplicador de Lagrange basándose en la razón de tasas de bits y un número de bits
 35 para codificar información asociada a la modalidad de codificación;
 determinar un segundo multiplicador de Lagrange basándose en la plenitud del almacén temporal (150); y
 determinar el parámetro de Lagrange basándose, al menos en parte, en el primer multiplicador de Lagrange
 y en el segundo multiplicador de Lagrange.
- 40 6. El procedimiento de la Reivindicación 5, que comprende además:
- para cada una de la pluralidad de modalidades de codificación, determinar un coste de Lagrange asociado a
 cada modalidad de codificación, determinándose el coste de Lagrange como: una distorsión de cada
 45 modalidad de codificación + el parámetro de Lagrange de cada modalidad de codificación * la tasa de bits de
 cada modalidad de codificación.
7. El procedimiento de la Reivindicación 6, en el que seleccionar la modalidad de codificación comprende
 seleccionar una modalidad de codificación de la pluralidad de modalidades de codificación con el coste de
 50 Lagrange más bajo.
8. Un aparato (12) para codificar información de vídeo, que comprende:
- medios para almacenar los datos de vídeo en una memoria, incluyendo la memoria un almacén temporal
 (150);
 55 medios para recibir los datos de vídeo a codificar;
 medios para determinar una pluralidad de parámetros de Lagrange para cada una de una pluralidad de
 modalidades de codificación basándose, al menos en parte, en una razón de tasas de bits de un bloque actual
 para la modalidad de codificación y una plenitud del almacén temporal (150),
 en donde la razón de bits se basa en un número de bits para codificar el bloque actual usando la modalidad
 60 de codificación dividido entre un número de bits para codificar el bloque actual sin ninguna compresión;
 medios para seleccionar una modalidad de codificación entre la pluralidad de modalidades de codificación,
 basándose en la pluralidad determinada de parámetros de Lagrange; y
 medios para codificar (22) el bloque actual en un flujo de bits basándose en la modalidad de codificación
 seleccionada y utilizando la tasa de bits asociada a la modalidad de codificación seleccionada que representa
 65 el número de bits utilizados por la modalidad de codificación seleccionada para codificar el bloque actual.

- 5
9. El aparato de la Reivindicación 8, que comprende además:
- medios para determinar un primer multiplicador de Lagrange basándose en la razón de tasas de bits;
 - medios para determinar un segundo multiplicador de Lagrange basándose en la plenitud del almacén temporal (150); y
 - medios para determinar el parámetro de Lagrange basándose, al menos en parte, en el primer multiplicador de Lagrange y en el segundo multiplicador de Lagrange.
- 10
10. El aparato de la Reivindicación 9, que comprende además:
- medios para determinar, para cada una de la pluralidad de modalidades de codificación, un coste de Lagrange asociado a cada modalidad de codificación, determinándose el coste de Lagrange como: una distorsión de cada modalidad de codificación + el parámetro de Lagrange de cada modalidad de codificación * la tasa de bits de cada modalidad de codificación.
- 15
11. El aparato de la Reivindicación 8, en el que los medios para seleccionar una modalidad de codificación comprenden además medios para seleccionar una modalidad de codificación de la pluralidad de modalidades de codificación con el coste de Lagrange más bajo.
- 20
12. Un programa informático que comprende instrucciones para llevar a cabo un procedimiento según cualquiera de las reivindicaciones 1 a 7.

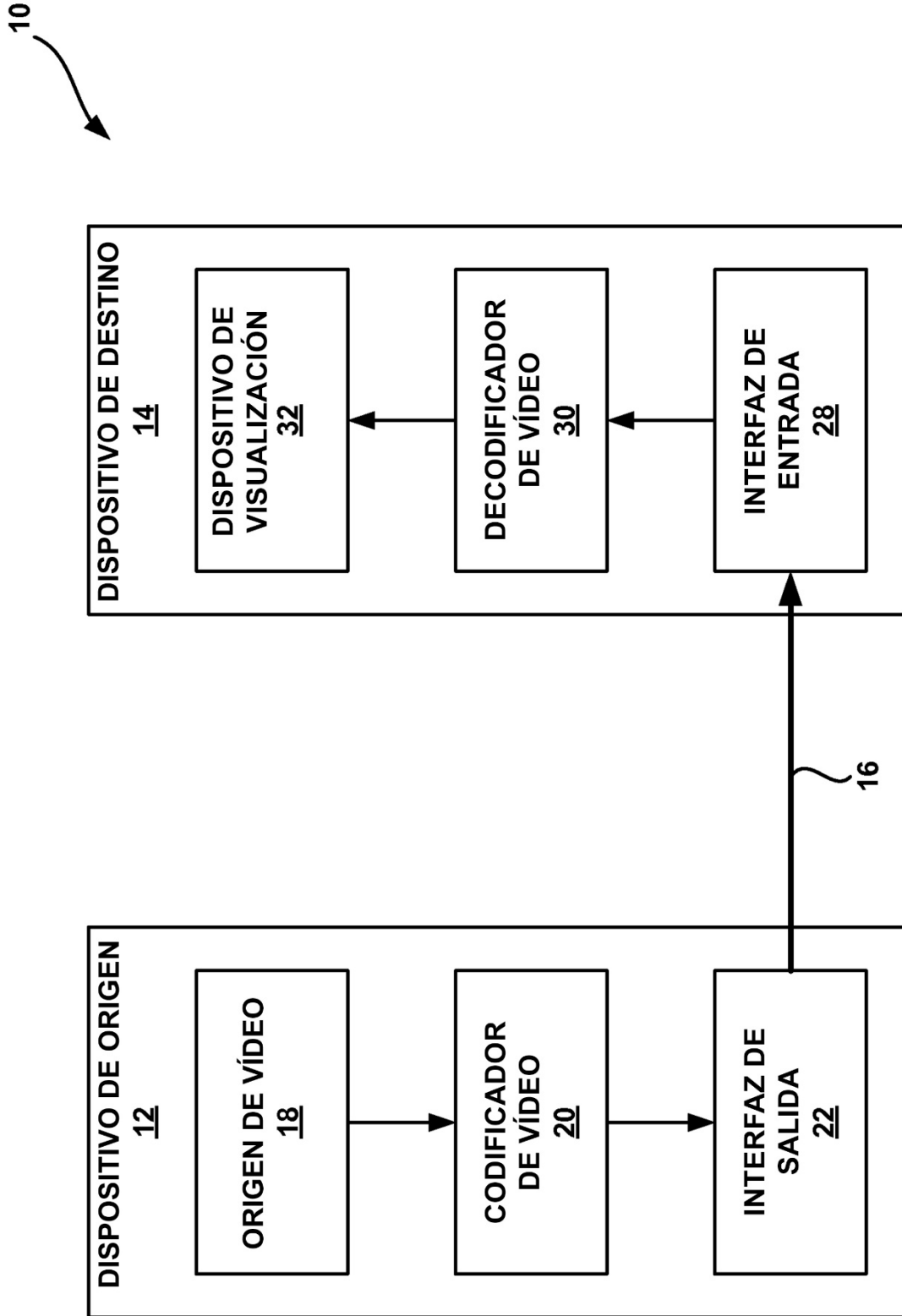


FIG. 1A

10'

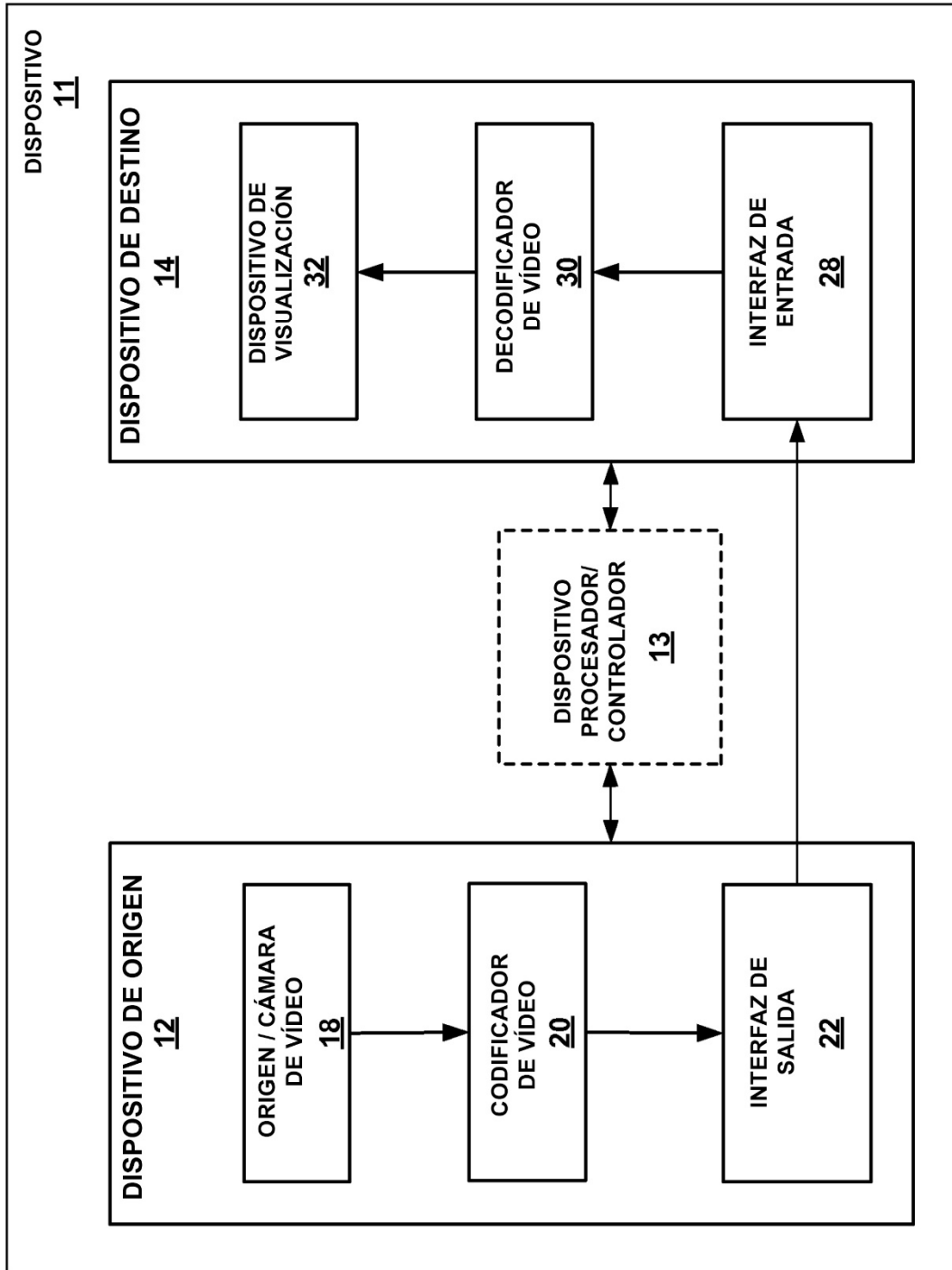


FIG. 1B

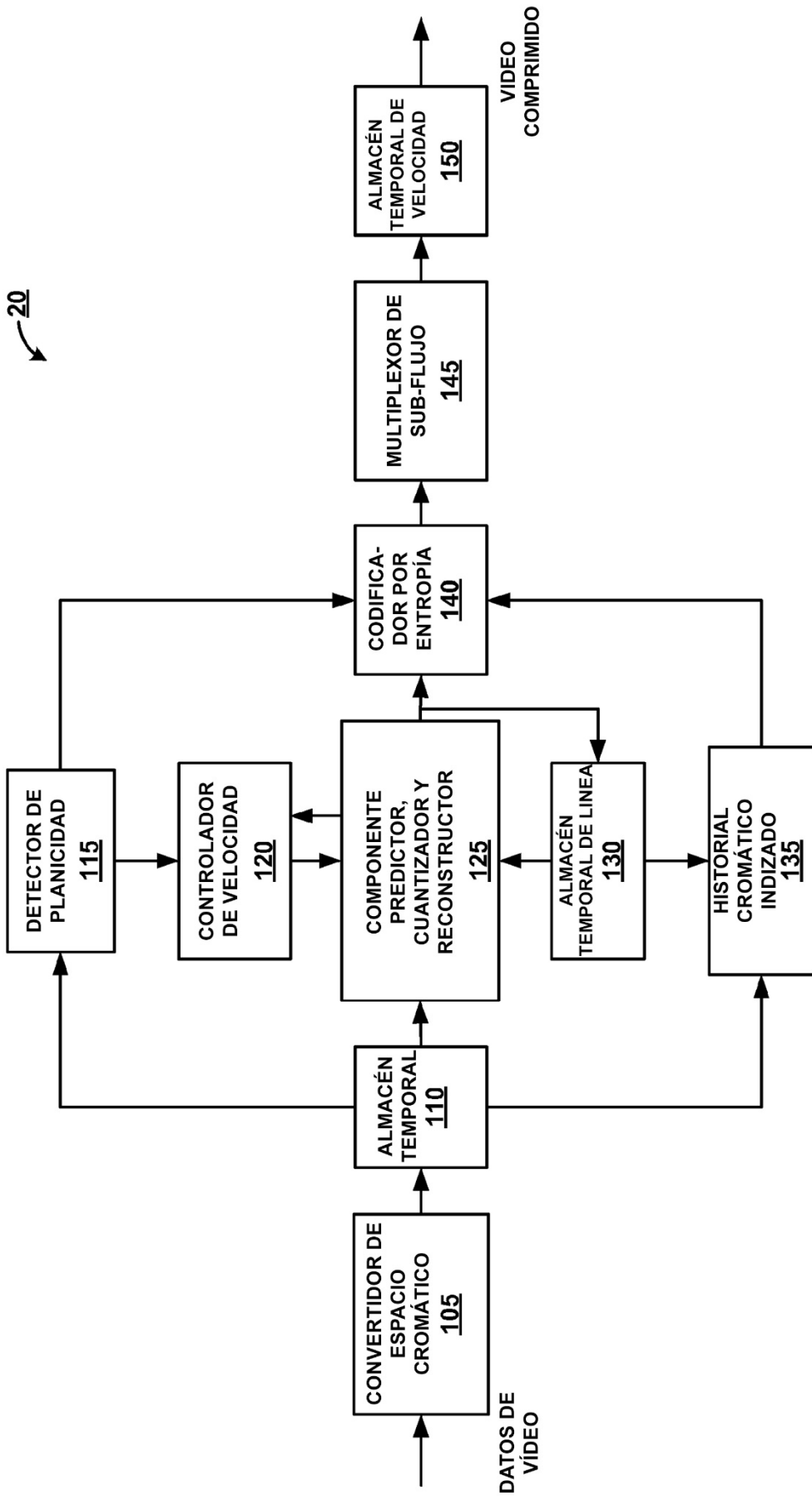


FIG. 2A

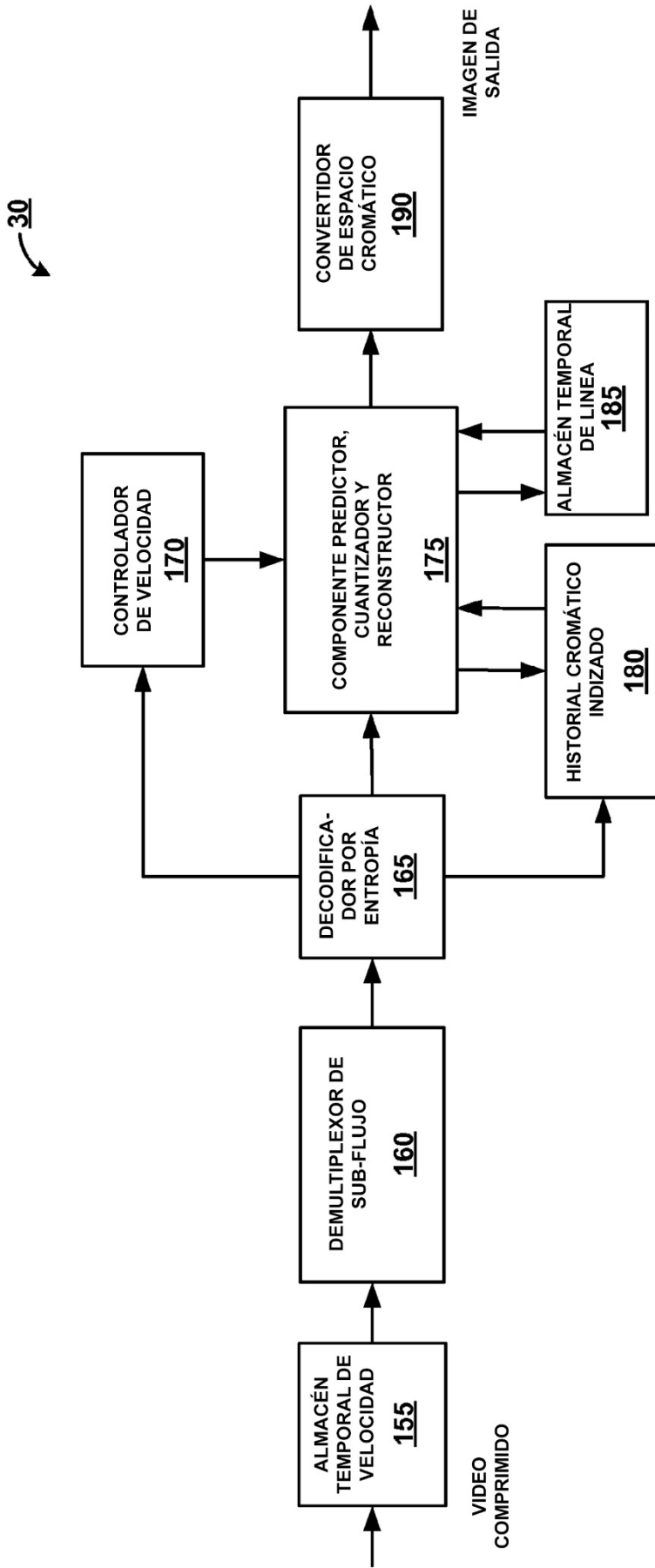


FIG. 2B

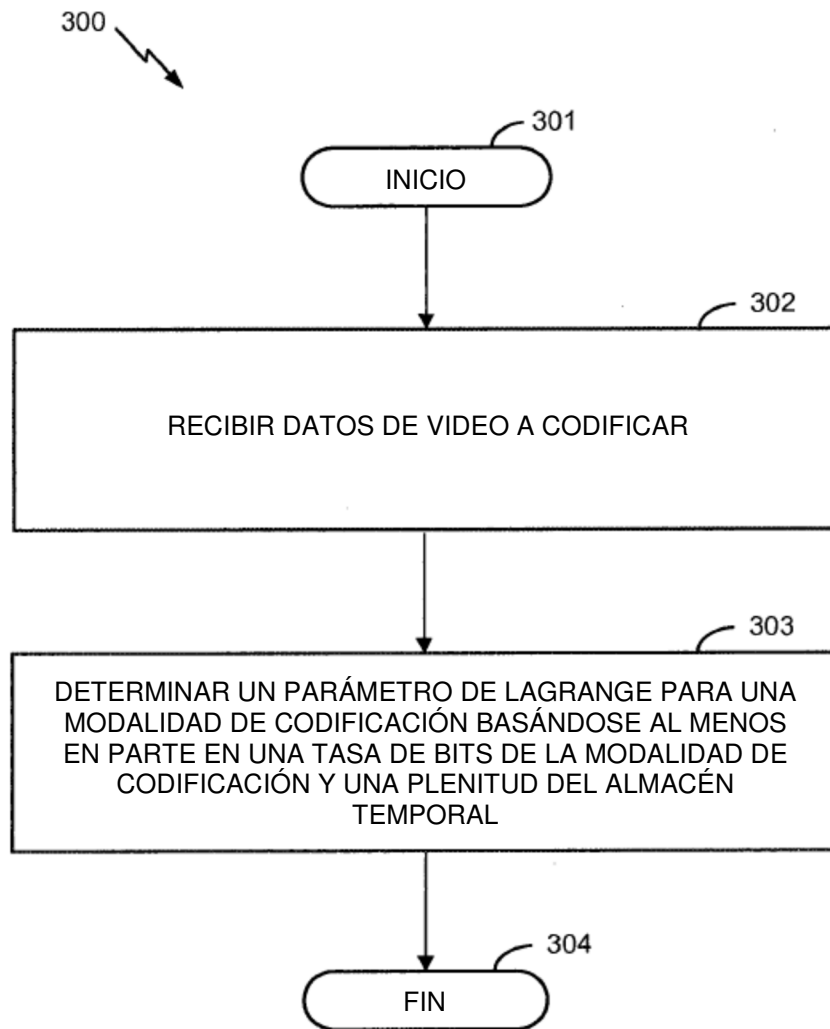


FIG. 3