

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 702 963**

51 Int. Cl.:

H04L 12/853 (2013.01)

H04L 12/26 (2006.01)

H04L 12/841 (2013.01)

H04L 12/823 (2013.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **07.07.2017 E 17180326 (5)**

97 Fecha y número de publicación de la concesión europea: **26.09.2018 EP 3280105**

54 Título: **Sistema y procedimiento para una red de comunicación celular**

30 Prioridad:

03.08.2016 US 201615227076

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

06.03.2019

73 Titular/es:

**VASONA NETWORKS, INC. (100.0%)
2025 Gateway Place, Suite 285
San Jose, CA 95110, US**

72 Inventor/es:

**SADEH, OREN;
STRASMAN, NERY y
DEVARAPALLI, VIJAY**

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 702 963 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y procedimiento para una red de comunicación celular

La presente invención se refiere a una red de comunicación celular. En particular, la presente invención se refiere a una red de comunicación celular, tal como las redes de voz sobre evolución a largo plazo (VoLTE, Voice over Long Term Evolution), en las que se transporta voz y datos en paquetes.

En las redes de comunicación celular basadas en IP, tales como las redes VoLTE, "fluctuación" se refiere a una variación en la latencia de los paquetes en un flujo de paquetes entre el terminal de origen (o "emisor") y el terminal de destino (o receptor). (La fluctuación se puede denominar alternativamente "variación del retardo de paquetes".) La fluctuación puede afectar negativamente a la reproducción de voz o el multimedia mediante el terminal de destino.

La patente U.S.A. 9.345.041 da a conocer procedimientos, sistemas y productos de programa informático relacionados con la supervisión de datos en una red inalámbrica. Por lo menos una parte de un sistema puede estar situada entre una red de datos de paquetes y una estación base, y/o puede estar por lo menos lógicamente separada de la estación base. El sistema puede ser capaz de evaluar el servicio proporcionado por la estación base, y puede ser capaz de determinar si se debería o no realizar alguna acción en consecuencia. Ejemplos de una acción pueden incluir una acción que puede no necesariamente afectar a paquetes de datos en camino, tal como emitir una notificación, y/o una acción que puede afectar a paquetes de datos en camino, tal como retardar paquetes, no retardar paquetes y/o detener el retardo de paquetes. Una acción que afecte a los paquetes de datos puede o no afectar uniformemente a los paquetes de datos. Una acción puede o no tener como resultado una mejora en la calidad de la experiencia del usuario. El documento US-A-2011007638 describe un ejemplo de la técnica anterior.

El alcance de la invención está limitado por las reivindicaciones adjuntas. Las realizaciones que no quedan dentro del alcance de las reivindicaciones se deben interpretar como ejemplos. De acuerdo con un aspecto de la presente invención, se da a conocer un sistema que comprende una interfaz de red y un procesador, en el que la interfaz de red está configurada para recibir, en un primer tiempo, un paquete transmitido desde un terminal de comunicación de origen sobre una red de comunicación en camino a un terminal de comunicación de destino, antes de que el paquete pase a través de una parte particular de la red de comunicación, y para recibir el paquete en un segundo tiempo, después de que el paquete haya pasado a través de la parte particular de la red de comunicación; y en el que el procesador está configurado para retardar el paquete, después de que el paquete es recibido en el segundo tiempo, mediante una duración de retardo que es una función decreciente de la duración entre el primer tiempo y el segundo tiempo, y para enviar el paquete retardado, a continuación, por medio de la interfaz de red, en camino al terminal de comunicación de destino.

En algunas realizaciones, la red de comunicación es una red de comunicación celular que incluye una red central, una primera estación base a la que el terminal de comunicación de origen transmite el paquete, y una segunda estación base configurada para transmitir el paquete al terminal de comunicación de destino; el procesador está configurado para recibir el paquete en el primer tiempo mientras el paquete está en camino desde la primera estación base a la red central, y el procesador está configurado para recibir el paquete en el segundo tiempo mientras el paquete está en camino desde la red central a la segunda estación base.

En algunas realizaciones, el procesador está configurado además para estimar la duración total requerida para que el paquete (i) llegue al sistema desde el terminal de comunicación de origen, y (ii) llegue al terminal de comunicación de destino desde el sistema, y la duración de retardo es una función decreciente de la duración total estimada.

En algunas realizaciones, el procesador está configurado para retardar el paquete en respuesta a un mensaje procedente del terminal de comunicación de destino, que notifica una variación del retardo de paquete.

En algunas realizaciones, el paquete pertenece a un flujo, y la duración de retardo depende de la diferencia entre una latencia objetivo para el flujo y la duración entre el primer tiempo y el segundo tiempo.

En algunas realizaciones, el procesador está configurado además para ajustar la latencia objetivo.

En algunas realizaciones, la latencia objetivo es una primera latencia objetivo, y el procesador está configurado además para ajustar una segunda latencia objetivo, para otro flujo, que es diferente de la primera latencia objetivo.

En algunas realizaciones, el procesador está configurado además para ajustar la latencia objetivo requiriendo que un porcentaje particular de las latencias observadas sean menores que la latencia objetivo.

En algunas realizaciones, el procesador está configurado para ajustar la latencia objetivo en respuesta al tamaño estimado de una memoria tampón de fluctuación del terminal de comunicación de destino.

En algunas realizaciones, el procesador está configurado para ajustar la latencia objetivo en respuesta a una similitud entre el flujo y el otro flujo.

Se da a conocer además, de acuerdo con otro aspecto de la presente invención, un procedimiento que comprende recibir, mediante un sistema de neutralización de la fluctuación, en un primer tiempo, un paquete transmitido desde un terminal de comunicación de origen sobre una red de comunicación en camino a un terminal de comunicación de destino, antes de que el paquete pase a través de una parte particular de la red de comunicación; recibir, mediante el sistema de neutralización de la fluctuación, en un segundo tiempo, el paquete, después de que el paquete ha pasado a través de la parte particular de la red de comunicación; a continuación, retardar el paquete mediante una duración de retardo que es una función decreciente de la duración entre el primer tiempo y el segundo tiempo; y a continuación, enviar el paquete retardado desde el sistema de neutralización de la fluctuación en camino al terminal de comunicación de destino.

La presente invención se comprenderá de manera más completa a partir de la siguiente descripción detallada de realizaciones de la misma, tomada junto con los dibujos, en los cuales:

la figura 1 es una ilustración esquemática de un sistema de neutralización de la fluctuación en el interior de una red de comunicación celular;

las figuras 2A a B son ilustraciones esquemáticas de diagramas de tiempo de neutralización de la fluctuación; y

la figura 3 es una ilustración esquemática de una técnica para ajustar una latencia objetivo.

Los terminales de comunicación celular están configurados habitualmente para reducir el efecto de la fluctuación manteniendo una memoria tampón de fluctuación (que se puede denominar simplemente "memoria tampón"), en la que los paquetes recibidos se almacenan antes de su reproducción. El mantenimiento de la memoria tampón reduce la probabilidad de que una latencia relativamente grande afecte negativamente a la reproducción de los paquetes recibidos.

Sin embargo, a pesar de la memoria tampón, la fluctuación puede afectar negativamente a la reproducción, porque la fluctuación hace que el terminal de destino tenga dificultades para acoplarse al reloj del terminal de origen. Más específicamente, los respectivos relojes internos del origen y del destino pueden funcionar a velocidades ligeramente diferentes, variando con el tiempo la diferencia entre las velocidades. Debido a esta diferencia de velocidades variable en el tiempo, es importante que el destino se acople al reloj del origen, de tal modo que el destino pueda reproducir la voz o el multimedia a la velocidad apropiada. (De lo contrario, por ejemplo, cada flujo de voz de 100 bits codificado por el origen a 100 bits/segundo puede ser reproducido por el destino solamente en 980 milisegundos.) Para acoplarse al reloj (por ejemplo, utilizando un bucle de enganche de fase (PLL, phase-locked loop)), el destino utiliza habitualmente por lo menos dos entradas: las marcas de tiempo codificadas en (por lo menos parte de) los paquetes, y las duraciones entre la recepción de sucesivos paquetes. En general, cuanto más cerca están estas duraciones de las duraciones entre la transmisión de estos paquetes, más satisfactorio será el acoplamiento. Por lo tanto, la fluctuación impide que el acoplamiento se realice satisfactoriamente, provocando que las duraciones de recepción difieran de las duraciones de transmisión.

Por ejemplo, suponiendo que se transmite un primer paquete en 0 ms, un segundo paquete en 100 ms y un tercer paquete en 150 ms, las duraciones de transmisión serían de 100 (100 - 0) ms y 50 (150 - 100) ms. Con una latencia constante de 50 ms, estos paquetes se recibirían a 50 ms, 150 ms y 200 ms, de tal modo que la duraciones de recepción serían asimismo de 100 (150 - 50) ms y 50 (200 - 150) ms, respectivamente. Por otra parte, suponiendo una latencia de 40 ms para el primer paquete, de 50 ms para el segundo paquete y de 40 ms para el tercer paquete, las duraciones de recepción serían de 110 ms y 40 ms, respectivamente. Las duraciones de recepción diferirían por lo tanto de las duraciones de transmisión.

Las realizaciones de la presente invención tratan este problema, y/u otros problemas que pueden ser causados por la fluctuación, mediante reducir la fluctuación en las redes de comunicación celular. En realizaciones de la presente invención, un sistema de neutralización de la fluctuación, que comprende un procesador, está situado entre las estaciones base de una red de comunicación celular y la red central de la red de comunicación celular. Cada paquete que pasa entre las estaciones base y la red central pasa a través del sistema dos veces: una vez en camino a la red central, y de nuevo en camino desde la red central. El procesador registra (por ejemplo, en una tabla) el tiempo en que el paquete fue recibido primero por el sistema. Después, a la recepción del paquete por segunda vez, el procesador calcula la cantidad de tiempo que ha transcurrido desde el primer tiempo registrado. Si esta cantidad de tiempo está por debajo de una latencia objetivo particular, el procesador retarda el paquete, para conseguir la latencia objetivo. De este modo, suponiendo una elección apropiada de la latencia objetivo (es decir, suponiendo una latencia objetivo que no sea demasiado baja), se reduce la variación en la latencia, dado que, para la mayor parte de los paquetes, la latencia del paquete será aproximadamente igual a la latencia objetivo.

Se hace referencia inicialmente a la figura 1, que es una ilustración esquemática de un sistema de neutralización de la fluctuación 20 situado dentro de una red de comunicación celular, tal como una red de voz sobre evolución a largo plazo (VoLTE), de acuerdo con algunas realizaciones de la presente invención. El sistema 20 comprende una interfaz de red que comprende, por ejemplo, un controlador de interfaz de red (NIC, network interface controller) 32 y un procesador 34 en comunicación con la interfaz de red. Tal como se describe en mayor detalle a continuación, los paquetes intercambiados sobre la red son recibidos por el NIC 32 y, de acuerdo con instrucciones del procesador

34, son transmitidos a continuación por el NIC 32. El NIC y el procesador pueden estar dispuestos, por ejemplo, en un servidor común.

La figura 1 representa un terminal de comunicación celular de origen 22, denominado en la presente memoria "equipo de usuario 1" ("UE1"), que envía un paquete (que contiene, por ejemplo, información de voz), sobre la red, a un terminal de comunicación celular de destino 24, denominado en la presente memoria "equipo de usuario 2" ("UE2"). En primer lugar, el paquete se transmite desde el UE1 a una primera estación base 26 que, para el flujo particular mostrado en la figura 1, representa la función de una "estación base de origen". A continuación, el paquete es enviado al sistema 20. Desde el sistema 20, el paquete es encaminado a través de una red central 30 de la red de comunicación celular, y devuelto al sistema 20. El paquete es enviado a continuación a una segunda estación base 28 que, para el flujo particular mostrado en la figura 1, desempeña la función de una "estación base de destino". Desde la segunda estación base 28, el paquete es transmitido al UE2.

Sin el sistema 20, los paquetes pasarían, de la estación base de origen, directamente a la red central, a través de la red central, y desde la red central directamente a la estación base de destino. Debido, principalmente, a la cantidad variable de tiempo requerido para que un paquete pase a través de la red central, la latencia del paquete (o "retardo del paquete"), que es el tiempo total que necesite un paquete para viajar desde el terminal de origen hasta el terminal del destino, variaría en una cantidad relativamente grande. En otras palabras, la red de comunicación celular haría que el flujo de paquetes entre el UE1 y el UE2 presente una cantidad de fluctuación relativamente grande.

Por lo tanto, según las realizaciones de la presente invención, el sistema 20 es introducido, por ejemplo, por el operador de la red, entre las estaciones base de la red y la red central 30, de tal modo que cada paquete intercambiado entre los terminales de comunicación celulares pasa dos veces a través del sistema 20: una en camino a la red central desde la estación base de origen, y de nuevo en camino desde la red central hasta la estación base de destino. Debido a la localización del sistema, el sistema puede determinar con precisión el tiempo que ha necesitado el paquete para pasar a través de la red central. Si este tiempo es menor que una latencia objetivo particular, el sistema retarda el paquete, lo suficiente para conseguir la latencia objetivo. El sistema envía a continuación el paquete en camino (por medio de la estación base de destino) al terminal de comunicación celular de destino. El sistema reduce de este modo la fluctuación, retardando los paquetes cuya latencia es menor que la latencia objetivo.

Tal como se ha descrito anteriormente, la reducción en la fluctuación que efectúa el sistema 20 ayuda, por ejemplo, haciendo que la mayor parte o la totalidad de las duraciones entre la recepción de los paquetes coincida con, o por lo menos se aproxime mucho a las duraciones correspondientes entre la transmisión de los paquetes. De este modo, el UE2 se puede acoplar mejor al reloj del UE1. Por ejemplo, tal como se ha descrito anteriormente, el UE2 puede ejecutar un PLL que intenta acoplarse al reloj del UE1. Una fluctuación reducida permite que el PLL funcione mejor, por ejemplo, haciendo el PLL más preciso, permitiendo que el PLL consiga un acoplamiento más rápido y/o haciendo que la pérdida de acoplamiento del PLL sea más improbable.

Se debe observar que, para mayor claridad, la figura 1 está muy simplificada, mostrando solamente un único flujo de tráfico entre dos terminales celulares. (En general, en el contexto de la presente solicitud, el término "flujo" se refiere a un flujo unidireccional, por ejemplo, del UE1 al UE2.) En la práctica, el sistema 20 gestiona simultáneamente una pluralidad de flujos entre muchos terminales celulares. Habitualmente, tal como se describe en mayor detalle a continuación haciendo referencia a la figura 3, la latencia objetivo se ajusta independientemente para cada flujo. De este modo, por ejemplo, el flujo del UE2 al UE1 puede tener una latencia objetivo diferente a la del flujo del UE1 al UE2. Alternativamente, el sistema puede aplicar una única latencia objetivo a un grupo particular de flujos, en respuesta a que los flujos sean similares entre sí. (Los flujos que comparten propiedades similares tienden a seguir el mismo trayecto, o uno muy similar, a través de la red central, y por lo tanto tienden a presentar una cantidad similar de fluctuación.) De este modo, por ejemplo, todos los flujos de audio pueden tener una latencia objetivo particular, y todos los flujos de video pueden tener otra latencia objetivo particular. Alternativamente, el sistema puede agrupar por separado diferentes tipos de flujos de audio, y diferentes tipos de flujos de video. Por ejemplo, los flujos que son transcodificados dentro de la red central pueden tener una latencia objetivo, y los flujos que no son transcodificados pueden tener otra latencia objetivo.

Habitualmente, para cada flujo, el procesador 34 almacena los paquetes recibidos de la red central en una memoria digital (no mostrada) que pertenece al sistema, por ejemplo, en un servidor común con el procesador. Los paquetes son a continuación liberados sucesivamente, en el orden adecuado, de la memoria, en los tiempos de liberación que son dictados por la latencia objetivo. Si la memoria está llena cuando se recibe un nuevo paquete, el procesador habitualmente libera de inmediato el siguiente paquete de la memoria, incluso si la latencia objetivo no se ha alcanzado aún, para dejar espacio para los paquetes recién recibidos y garantizar por lo tanto que no se pierden paquetes.

Aunque la presente descripción, y la figura 1, se refiere principalmente a una red de comunicación celular que da servicio a una serie de terminales de comunicación celulares, se debe observar que las realizaciones descritas en la presente memoria se pueden aplicar a cualquier tipo adecuado de red de comunicación cableada o inalámbrica, que sirva a cualquier tipo o tipos adecuados de terminales de comunicación. Por ejemplo, las realizaciones descritas en

la presente memoria se pueden aplicar para neutralizar la fluctuación de una red Wi-Fi que da servicio a una serie de dispositivos con capacidad Wi-Fi, tales como ordenadores móviles o de sobremesa, teléfonos móviles y/u otros dispositivos, o para neutralizar la fluctuación de una red de voz sobre protocolo de internet (VoIP, Voice over Internet Protocol) cableada, que da servicio a una serie de teléfonos y/u otros dispositivos VoIP. Las redes de comunicación celular similares, tales como redes de comunicación, así como muchos otros tipos de redes de comunicación no mencionadas explícitamente aquí, incluyen redes centrales (o "núcleos de red") y/u otras partes, que retardan paquetes en cantidades de tiempo variables. El sistema 20 puede por lo tanto neutralizar la fluctuación de cualquiera de estas redes, recibiendo paquetes antes y después de que los paquetes atraviesen la parte particular de la red que provoca la fluctuación, y retardando los paquetes según proceda, tal como se describe en la presente memoria.

El procesador 34 se puede realizar como un único procesador, o como un conjunto de procesadores agrupados o conectados en red cooperativamente. Como un ejemplo de lo segundo, el sistema 20 puede comprender dos servidores, que comprenden respectivos procesadores que están conectados cooperativamente entre sí en red. Uno de estos procesadores puede recibir paquetes de la estación base de origen, y pasar los paquetes a través de la red central, y el otro de estos procesadores puede recibir los paquetes de la red central y enviar los paquetes a la estación base de destino. El procesador 34 es habitualmente un dispositivo informático digital programado que comprende una unidad central de proceso (CPU, central processing unit), memoria de acceso aleatorio (RAM, random access memory), almacenamiento secundario no volátil, tal como un disco duro o una unidad de CD-ROM, interfaces de red y/o dispositivos periféricos. En la RAM está cargado código de programa, que incluye programas de software, y/o datos, para su ejecución y procesamiento por la CPU, y se generan resultados para su visualización, entrega, transmisión o almacenamiento, tal como es sabido en la técnica. El código de programa y/o los datos se pueden descargar al ordenador en forma electrónica, sobre una red, por ejemplo, o, alternativa o adicionalmente, pueden estar dispuestos y/o almacenados en un medio tangible no transitorio, tal como memoria magnética, óptica o electrónica. Dicho código de programa y/o datos, cuando son proporcionados al procesador, producen una máquina o un ordenador de propósito especial, configurado para realizar las tareas descritas en la presente memoria.

En algunas realizaciones, el sistema 20 está situado, por lo menos parcialmente, dentro de la red central. En dichas realizaciones, el sistema puede recibir en primer lugar cada paquete después de que el paquete ha entrado en la red central, pero antes de que el paquete haya atravesado, por lo menos parcialmente (habitualmente, la mayor parte de) la red central que reside a continuación a lo largo del camino del paquete. Alternativa o adicionalmente, el sistema puede recibir el paquete, por segunda vez, antes de que el paquete haya salido de la red central, pero después de que el paquete haya atravesado (habitualmente, la mayor) parte de la red central que está situada a lo largo del camino del paquete.

A continuación se hace referencia adicionalmente a las figuras 2A-B, que son ilustraciones esquemáticas de diagramas de tiempo de neutralización de la fluctuación, de acuerdo con algunas realizaciones de la presente invención.

El diagrama de tiempo 36 de neutralización de la fluctuación de la figura 2A corresponde a un modo de neutralización de la fluctuación de la red mediante el sistema 20. En esta realización, el procesador 34 registra en primer lugar el tiempo de llegada "T1" de cada paquete, en el NIC 32, desde la estación base de origen. A continuación, después de que el paquete ha atravesado la red central, el procesador registra de nuevo el tiempo de llegada "T2" del paquete. El procesador calcula a continuación la duración $dT1$ entre T1 y T2, y compara $dT1$ con la latencia objetivo. Si $dT1$ es menor que la latencia objetivo, el procesador retarda el paquete en una duración de retardo " $dT2$ ", de tal modo que la latencia total $dT1+dT2$, es igual a la latencia objetivo. Después de la duración de retardo $dT2$, en el tiempo "T3" (denominado anteriormente el "tiempo de liberación"), el procesador envía el paquete a la estación base de destino.

La duración de retardo, $dT2$, es por lo tanto una función decreciente de la duración $dT1$. En el ejemplo específico mostrado en la figura 2A, la duración de retardo es la diferencia entre la latencia objetivo y $dT1$, es decir, $dT2 = \text{OBJETIVO} - dT1$. Alternativamente (por ejemplo, tal como se describe inmediatamente a continuación haciendo referencia la figura 2B), la duración de retardo puede ser alguna otra función que dependa de la diferencia entre la latencia objetivo y $dT1$.

En algunos casos, un paquete se modifica en su camino a través de la red central; por ejemplo, los datos en el paquete pueden ser transcodificados a un formato diferente, el paquete puede ser convertido a un protocolo de comunicación diferente, o se puede llevar a cabo cualquier otra operación adecuada sobre el paquete. Se sigue que un paquete determinado recibido por el sistema en camino desde la red central, puede ser una versión modificada del paquete recibido anteriormente en camino a la red central. (Equivalentemente, se puede decir que el paquete determinado se obtiene a partir del paquete recibido anteriormente.) Sin embargo, el paquete determinado compartirá habitualmente un identificador, tal como un número de secuencia, con el paquete original. (En otras palabras, habitualmente la red central no modificará el identificador.) Por lo tanto, el procesador puede utilizar este identificador para asociar cada paquete recibido desde la red central con un valor T1 apropiado. Por ejemplo, al registrar T1 para cada paquete, el procesador puede asociar T1, en la memoria digital de sistema, con el identificador. Para cada paquete recibido desde la red central, el procesador puede localizar en la memoria el identificador del paquete recibido, y recuperar a continuación el valor T1 asociado.

(Se debe observar que las referencias dentro de la presente solicitud, incluyendo las reivindicaciones, a recibir "el paquete" en camino desde la red central se deben entender a la luz de lo anterior. Es decir, la utilización de la palabra "el" no implica necesariamente que el paquete recibido en camino desde la red central sea exactamente el mismo que el paquete recibido anteriormente en camino hacia la red central; por el contrario, el paquete puede haber sido modificado mientras atraviesa la red central, tal como se ha indicado anteriormente.)

La realización de la figura 2A ignora de manera efectiva la latencia "hacia abajo" desde el sistema 20. En otras palabras, la realización de la figura 2A asume que la cantidad de tiempo necesaria para que un paquete llegue al sistema desde el terminal de origen, y la cantidad de tiempo necesaria para que el paquete llegue al terminal de destino desde el sistema, son insignificantes, en relación con el tiempo requerido para que el paquete atraviese la red central.

En otras realizaciones, por otra parte, tal como se muestra mediante el diagrama de tiempo 38 de neutralización de la fluctuación de la figura 2B, el procesador estima la duración total "dT3" necesaria para que el paquete (i) llegue al sistema de neutralización de la fluctuación desde el terminal de comunicación celular de origen, y (ii) llegue al terminal de comunicación celular de destino desde el sistema de neutralización de la fluctuación. La duración de retardo dT2 es entonces una función decreciente de dT3, además de ser una función decreciente de dT1. Por ejemplo, el procesador puede ajustar dT2 de tal modo que $dT2 = \text{OBJETIVO} - dT1 - dT3$. Al tener en cuenta dT3, el procesador puede proporcionar una mejor consecución de la latencia objetivo, con respecto a la realización de la figura 2A. (En la figura 2B, la latencia objetivo y dT1 están dibujadas deliberadamente con las mismas longitudes respectivas que en la figura 2A, para mostrar este punto.)

En algunas realizaciones, el sistema estima un "tiempo de ida y vuelta", enviando un paquete a un UE, recibiendo el correspondiente paquete de acuse de recibo desde el UE, y calculando la duración entre el envío del paquete y la recepción del paquete de acuse de recibo. (Dicha estimación se describe, por ejemplo, en la mencionada patente U.S.A. 9.345.041.) Este tiempo de ida y vuelta -que es diferente, pero análogo, al dT3-, puede utilizarse a continuación como una base para estimar dT3. Por ejemplo, el tiempo de ida y vuelta se puede utilizar como un sustituto para dT3, por cuanto que se puede estimar que el dT3 está siendo igual al tiempo de ida y vuelta. Alternativamente, dT3 se puede estimar aplicando una función apropiada al tiempo de ida y vuelta estimado. (Dicha técnica es implementable solamente en situaciones en las que la red se basa en un protocolo, tal como el protocolo de control de transmisión (TCP, Transmission Control Protocol), en el que se envían paquetes de acuse de recibo. Aunque las redes VoLTE se basan habitualmente en el protocolo de datagramas de usuario (UDP, User Datagram Protocol), en el que no se envían paquetes de acuse de recibo, algunas redes VoLTE se basan en TCP.)

A continuación se hace referencia a la figura 3, que es una ilustración esquemática de una técnica para ajustar una latencia objetivo, de acuerdo con algunas realizaciones de la presente invención.

Habitualmente, el sistema 20 está configurado para monitorizar pasivamente cada flujo particular de comunicación desde un terminal de origen hasta un terminal de destino, antes de llevar a cabo ninguna neutralización de la fluctuación para el flujo. Monitorizando pasivamente el flujo, el sistema registra habitualmente tanto T1, el primer tiempo en el que cada paquete llega sistema, como T2, el segundo tiempo en el que el paquete llega al sistema. El procesador ajusta a continuación la latencia objetivo en base a los tiempos registrados T1 y T2, tal como se describe en mayor detalle a continuación.

En la figura 3, cada par de T1 y T2 está representado por un punto de datos bidimensional 44. Cuando se representan los puntos, tal como en la figura 3, la "dispersión" de los puntos de datos proporciona una indicación visual de la fluctuación del flujo. En este contexto, la dispersión de los puntos de datos se refiere a la desviación de los puntos de datos respecto de una línea recta que tiene la ecuación $T2 = T1 + L$, siendo L cualquier latencia constante. Por ejemplo, en la figura 3, los puntos de datos están dispersos de manera aproximadamente uniforme entre las líneas hipotéticas $T2 = T1 + 20 \text{ ms}$ y $T2 = T1 + 85 \text{ ms}$. (En la figura 3, una línea 40, que tiene la ecuación $T2 = T1$, corresponde al "límite inferior" teórico sobre la latencia de un paquete; un paquete no puede llegar al terminal de destino antes de que el paquete sea enviado desde terminal de origen.)

Habitualmente, el procesador ajusta la latencia objetivo requiriendo que un porcentaje particular de las latencias observadas sean menores que la latencia objetivo. Por ejemplo, suponiendo que, tal como es habitualmente el caso, las latencias observadas están distribuidas normalmente con una media y una varianza particulares (en lugar de estar distribuidas uniformemente, tal como en la figura 3), el procesador puede ajustar la latencia objetivo como la inversa de una función de distribución normal acumulativa para la media y la varianza particulares, evaluada en cualquier percentil adecuado igual al 100% o menor. Por ejemplo, el procesador puede requerir que el 90% de las latencias observadas sean menores que la latencia objetivo; esto implica calcular la inversa de la función de distribución normal acumulativa apropiada, en el percentil 90-ésimo. Alternativamente, el procesador puede ajustar la latencia objetivo de cualquier otra manera adecuada, por ejemplo, en respuesta a cualesquiera estadísticas relevantes (por ejemplo, un máximo, una media y/o una varianza) calculadas a partir de las latencias observadas.

Además de ajustar la latencia objetivo, el sistema entra en un modo activo de funcionamiento, en el que el sistema retarda paquetes, según sea necesario, para conseguir la latencia objetivo. Se debe observar que el sistema puede estar en modo pasivo con respecto a un flujo, mientras está en modo activo con respecto a otro flujo. Cabe señalar

además que el sistema puede, en algunos casos, entrar inmediatamente en el modo activo con respecto a un flujo particular. Por ejemplo, suponiendo que el flujo A y el flujo B comparten propiedades similares (tal como se ha descrito anteriormente), el sistema puede aplicar, al flujo B, una latencia objetivo que se calculó a partir de datos adquiridos a partir del flujo A, evitando de ese modo la necesidad de primero monitorizar pasivamente el flujo B. (Sin embargo, tal como se describe inmediatamente a continuación, el sistema puede ajustar posteriormente la latencia objetivo para el flujo B, en base a datos para el flujo B, y/o a otra información, adquiridos estando en modo activo.)

En algunas realizaciones, estando en modo activo, el sistema ajusta de manera adaptativa la latencia objetivo. Por ejemplo, el sistema puede ajustar la latencia objetivo en respuesta a la recopilación de nuevos datos, y/o en respuesta a informes de fluctuación (o "variación del retardo de paquetes") recibidos desde cualquiera de los terminales que utilizan la red (por ejemplo, el terminal receptor). Por ejemplo, en redes celulares VoLTE, los terminales pueden transmitir continuamente mensajes de protocolo de control de transporte en tiempo real (RTCP, Real-time Transport Control Protocol) a la red central. Estos mensajes notifican a la red central, entre otras cosas, la fluctuación experimentada por los terminales de destino. El sistema puede recibir estos mensajes en camino a la red central y, en respuesta a la fluctuación notificada, ajustar la latencia objetivo. Por ejemplo, el sistema puede aumentar la latencia objetivo si se notifica una cantidad relativamente alta de fluctuación. Como otro ejemplo, en respuesta a la fluctuación notificada, el sistema puede mantener la latencia objetivo pero cambiar la duración de retardo. Por ejemplo, el sistema puede comparar la fluctuación que se notifica en la implementación de la realización de la figura 2B con la fluctuación que se notifica en la implementación de la realización de la figura 2A. Si la última es menor que la primera, el sistema puede elegir la realización de la figura 2A, es decir, elegir la duración de retardo mayor $dT2$ de la figura 2A, e ignorar la estimación de $dT3$ (que se supone es demasiado elevada). El sistema puede volver a estimar a continuación $dT3$, por ejemplo, refinando la técnica de estimación que se utilizó anteriormente, o utilizando una técnica de estimación diferente.

En general, el retardo de paquetes por el sistema no retarda la reproducción, siempre que la latencia objetivo sea menor que el tamaño (medido en unidades de tiempo de reproducción) de la memoria tampón de fluctuación del terminal de destino. Por ejemplo, una línea 42 en la figura 3, que tiene la ecuación $T2 = T1 + 80$ ms, delimita un "límite superior" de 80 ms para la latencia objetivo, suponiendo un tamaño de memoria tampón de fluctuación de 80 ms. Si la latencia objetivo se ajusta por encima de este límite superior, se retardará la reproducción. De este modo, en algunas realizaciones, el sistema de neutralización de la fluctuación ajusta a la latencia objetivo en respuesta a un tamaño estimado de la memoria tampón de fluctuación del terminal de destino. Por ejemplo, el sistema puede requerir que la latencia objetivo no sea mayor que el tamaño estimado de la memoria tampón de fluctuación.

En algunas realizaciones, se utiliza una única memoria tampón estimada para todos los terminales. En otras realizaciones, se utilizan tamaños de memoria tampón estimados para diferentes tipos de terminales. Habitualmente, en realizaciones de este tipo, el sistema recibe una lista de tamaños de memoria tampón correspondientes a tipos de terminales respectivos. Tras identificar el tipo de terminal receptor para un flujo particular, el sistema consulta el tamaño de memoria tampón que corresponde al tipo de terminal identificado, y utiliza este tamaño de memoria tampón en el ajuste de la latencia objetivo. (Para identificar el tipo de terminal receptor, el procesador puede utilizar cualquier técnica conocida en el arte. Por ejemplo, el procesador puede identificar el tipo de terminal receptor a partir de una cadena de agente de usuario o a partir de una identidad internacional de equipo de estación móvil (IMEI, Mobile Station Equipment Identity) contenida en el tráfico.)

Sin embargo, a pesar del retardo resultante, puede ser ventajoso ajustar la latencia objetivo para que sea mayor que el tamaño de la memoria tampón, si una latencia objetivo de este tipo permite que se reproduzcan más paquetes. Por ejemplo, haciendo referencia a los datos de la figura 3, los paquetes con una latencia mayor que el tamaño de memoria tampón de 80 ms, tal como el paquete correspondiente al punto de datos 44a, no se reproducen. Para garantizar que dichos paquetes son reproducidos, neutralizando asimismo al mismo tiempo la fluctuación de la red, el sistema puede ajustar la latencia objetivo para que esté lo suficientemente por encima de 80 ms, de tal modo que por lo menos parte (por ejemplo, el 90%) de estos paquetes muy retardados caigan dentro de la línea de latencia objetivo. Por ejemplo, la línea 48 en la figura 3 delimita una latencia objetivo hipotética de 100 ms. Dicha latencia objetivo neutralizará la fluctuación de la red, permitiendo asimismo que se reproduzcan incluso los paquetes más retardados. Por otra parte, el "precio" de asumir un tamaño de memoria tampón de solamente 80 ms, es que la reproducción se retardará en aproximadamente 20 ms.

El alcance de la invención está limitado por las reivindicaciones adjuntas. Las realizaciones que no quedan dentro del alcance de las reivindicaciones se deben interpretar como ejemplos.

REIVINDICACIONES

1. Un sistema (20) que comprende una interfaz de red (32) y un procesador, en el que la interfaz de red está configurada:
- 5 para recibir, en un primer tiempo (T1), un paquete transmitido desde un terminal de comunicación de origen (22) sobre una red de comunicación en camino a un terminal de comunicación de destino (24), antes de que el paquete pase a través de una parte particular (30) de la red de comunicación, y
- para recibir el paquete, en un segundo tiempo (T2), después de que el paquete ha pasado a través de la parte particular de la red de comunicación; y el procesador (34) está configurado:
- 10 para retardar el paquete, después de que el paquete se ha recibido en el segundo tiempo, en una duración de retardo (dT2) que es una función decreciente de la duración entre el primer tiempo y el segundo tiempo, y
- para enviar el paquete retardado, a continuación, por medio de la interfaz de red, en camino al terminal de comunicación de destino.
2. El sistema según la reivindicación 1, en el que:
- 15 la red de comunicación es una red de comunicación celular que incluye una red central (30), una primera estación base (26) a la que el terminal de comunicación de origen transmite el paquete, y una segunda estación base (28) configurada para transmitir el paquete al terminal de comunicación de destino;
- el procesador está configurado para recibir el paquete en un primer tiempo, mientras el paquete está en camino desde la primera estación base a la red central; y
- 20 el procesador está configurado para recibir el paquete en el segundo tiempo mientras el paquete está en camino desde la red central a la segunda estación base.
3. El sistema según cualquiera de las reivindicaciones 1 a 2, en el que el procesador está configurado además para estimar una duración total (dT3) necesaria para que el paquete (i) llegue al sistema desde el terminal de comunicación de origen, y (ii) llegue al terminal de comunicación de destino desde el sistema, en el que la duración de retardo es una función decreciente de la duración total estimada.
- 25 4. El sistema según cualquiera de las reivindicaciones 1 a 3, en el que el procesador está configurado para retardar el paquete en respuesta a un mensaje procedente del terminal de comunicación de destino que notifica una variación del retardo de paquete.
5. El sistema según cualquiera de las reivindicaciones 1 a 4, en el que el paquete pertenece a un flujo, y en el que la duración de retardo depende de la diferencia entre una latencia objetivo para el flujo y la duración entre el primer tiempo y el segundo tiempo.
- 30 6. El sistema según la reivindicación 5, en el que el procesador está configurado además para ajustar la latencia objetivo.
7. El sistema según la reivindicación 6, en el que la latencia objetivo es una primera latencia objetivo, y en el que el procesador está configurado además para ajustar una segunda latencia objetivo, para otro flujo, que es diferente de la primera latencia objetivo.
- 35 8. El sistema según cualquiera de las reivindicaciones 6 a 7, en el que el procesador está configurado para ajustar la latencia objetivo requiriendo que un porcentaje particular de latencias observadas sean menores que la latencia objetivo.
9. El sistema según cualquiera de las reivindicaciones 6 a 8, en el que el procesador está configurado para ajustar la latencia objetivo en respuesta a un tamaño estimado de la memoria tampón de fluctuación del terminal de comunicación de destino.
- 40 10. El sistema según la reivindicación 6, en el que el procesador está configurado para ajustar la latencia objetivo en respuesta a una similitud entre el flujo y otro flujo.
11. Un procedimiento, que comprende:
- 45 recibir, mediante un sistema de neutralización de la fluctuación, en un primer tiempo (T1), un paquete transmitido desde un terminal de comunicación de origen (22) sobre una red de comunicación en camino a un terminal de comunicación de destino (24), antes de que el paquete pase a través de una parte particular (30) de la red de comunicación;
- 50 recibir, mediante el sistema de neutralización de la fluctuación, en un segundo tiempo (T2), el paquete, después de que el paquete ha pasado a través de la parte particular de la red de comunicación;

a continuación, retardar el paquete mediante una duración de retardo (dT_2) que es una función decreciente de la duración entre el primer tiempo y el segundo tiempo; y

a continuación, enviar el paquete retardado desde el sistema de neutralización de la fluctuación en camino al terminal de comunicación de destino.

- 5 12. El procedimiento según la reivindicación 11, en el que el paquete pertenece a un flujo, y en el que la duración de retardo depende de la diferencia entre una latencia objetivo para el flujo y la duración entre el primer tiempo y el segundo tiempo.
13. El procedimiento según la reivindicación 12, que comprende además ajustar la latencia objetivo.
- 10 14. El procedimiento según la reivindicación 13, en el que ajustar la latencia objetivo comprende ajustar la latencia objetivo requiriendo que un porcentaje particular de latencias observadas sean menores que la latencia objetivo.
15. El procedimiento según cualquiera de las reivindicaciones 13 a 14, en el que ajustar la latencia objetivo comprende ajustar la latencia objetivo en respuesta a un tamaño estimado de una memoria tampón de fluctuación del terminal de comunicación de destino.

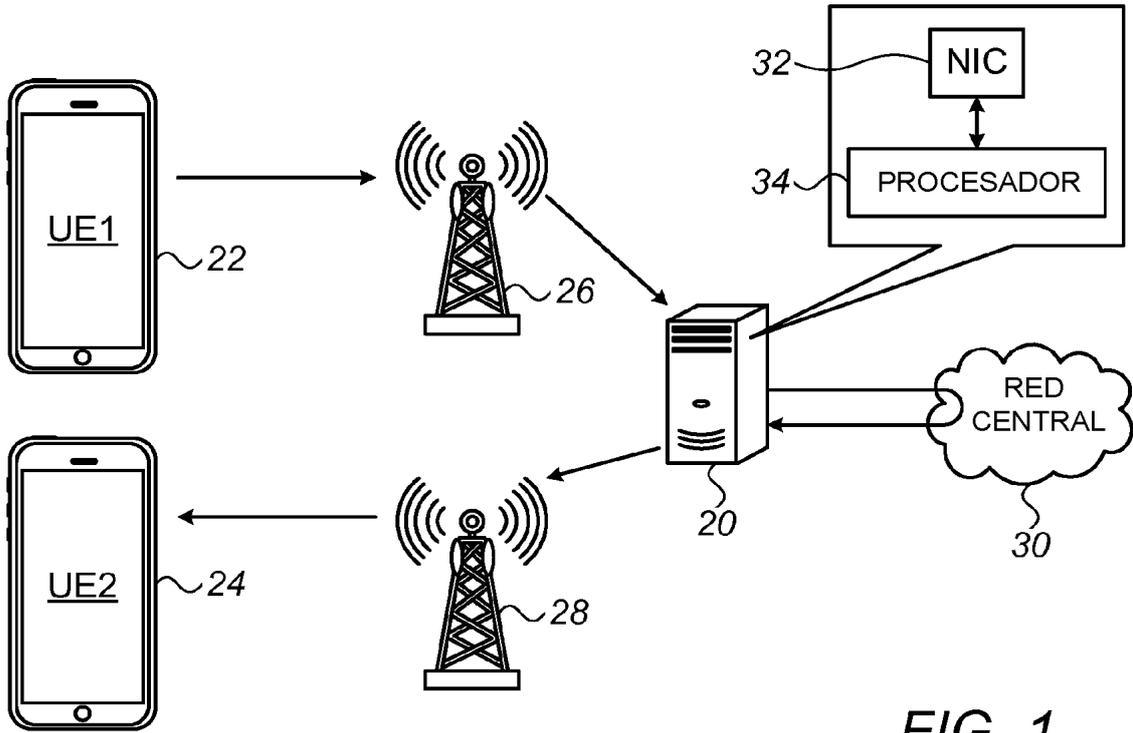


FIG. 1

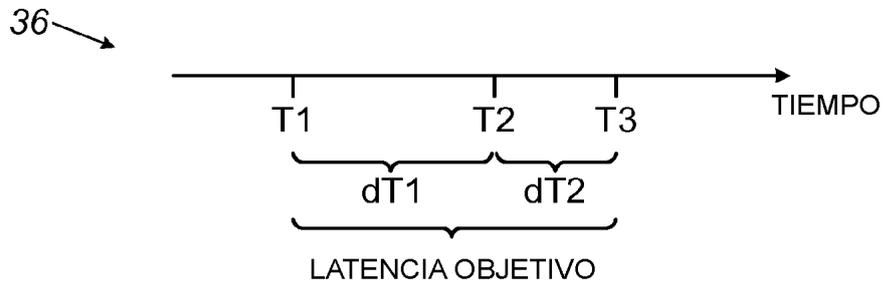


FIG. 2A

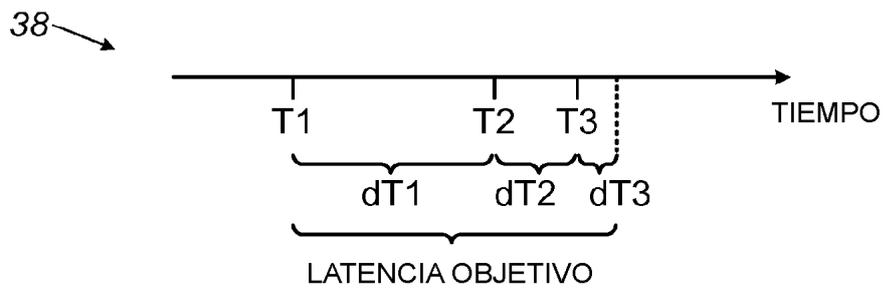


FIG. 2B

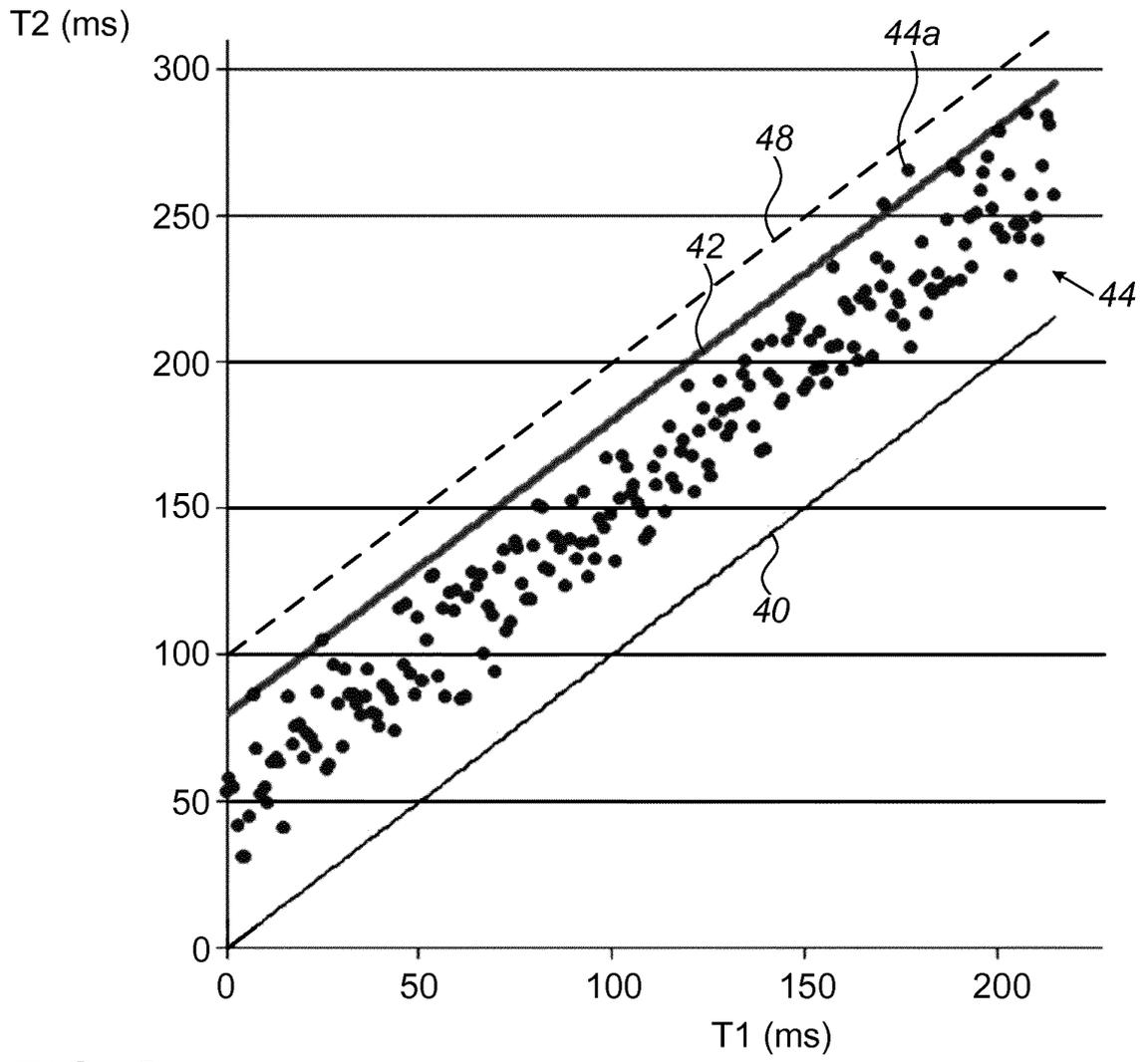


FIG. 3