

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 703 377**

51 Int. Cl.:

H03K 19/0175 (2006.01)

H03K 17/795 (2006.01)

H04B 10/80 (2013.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **15.01.2015 E 15151211 (8)**

97 Fecha y número de publicación de la concesión europea: **21.11.2018 EP 2897292**

54 Título: **Circuito terminal en un inversor**

30 Prioridad:

20.01.2014 KR 20140006669

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

08.03.2019

73 Titular/es:

**LSIS CO., LTD. (100.0%)
127 LS-ro, Dongan-gu, Anyang-si
Gyeonggi-do 431-848, KR**

72 Inventor/es:

SON, JUBEOM

74 Agente/Representante:

SÁNCHEZ SILVA, Jesús Eladio

ES 2 703 377 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Circuito terminal en un inversor

5 Antecedentes de la descripción

Campo

10 Las enseñanzas de acuerdo con las modalidades ejemplares de esta presente descripción generalmente se refieren a un circuito terminal en un inversor.

Antecedentes

15 En general, una salida eléctrica de un inversor se entrega a través de varios terminales y hardware con un circuito terminal que se conoce comúnmente como un bloque terminal.

20 El documento US 2005/069326 A1 describe un dispositivo de acoplamiento óptico que opera sobre un enlace bidireccional de datos entre al menos el primer y segundo comunicadores, cada uno comunica datos a lo largo de un cable común del enlace de datos. El dispositivo incluye al menos un primer y segundo acopladores ópticos, cada uno incluye una fuente de flujo de fotones y un detector de flujo de fotones. La fuente de flujo de fotones del primer y segundo acopladores ópticos, respectivamente, se lleva a cabo por el primer y segundo comunicador, respectivamente. El detector de flujo de fotones del primer y segundo acoplador óptico, respectivamente, produce una señal en el enlace de datos en el primer y segundo comunicador, respectivamente, en respuesta a la fuente de flujo de fotones del segundo y primer acoplador óptico, respectivamente, desde el segundo y primer comunicador, respectivamente.

30 Las Figuras 1a y 1b son diagramas de circuito que ilustran terminales usados para un inversor de acuerdo con la técnica anterior, donde la Figura 1a es un diagrama de circuito de un terminal con relación a una salida de colector abierto y la Figura 1b es un diagrama de circuito de un terminal con relación a una salida de pulsos.

35 Se debe notar que una señal de salida del colector abierto en la Figura 1a entra a un puerto A para salir por un puerto B a través de un fotoacoplador y un transistor, y una señal de salida de pulsos en la Figura 1b entra a un puerto C para salir por un puerto D a través de un transistor. Como se hizo notar anteriormente, una salida de colector abierto y una salida de pulsos en un inversor son respectivamente independientes, donde cada terminal se forma de manera separada para salir por un bloque terminal separado lo que restringe desventajosamente la miniaturización de tamaño de la unidad de entrada/salida del inversor, para aumentar el número de bloques terminales y aumentando así los costos del inversor.

Sumario de la descripción

40 La presente descripción proporciona un circuito terminal en un inversor configurado para procesar tanto una salida de colector abierto como una salida de pulsos a través de un único bloque terminal, reduciendo así el número de bloques terminales y el costo.

45 La invención se describe mediante el contenido de la reivindicación independiente.

En un aspecto general de la presente descripción, se proporciona un circuito terminal en un inversor, el circuito terminal que comprende:

50 un fotoacoplador configurado para aislar eléctricamente señales de entrada/salida, para recibir, como entrada, una señal de salida de colector abierto o una señal de salida de pulsos desde el primer puerto y para entregar la señal de salida de colector abierto o la señal de salida de pulsos a un segundo puerto a través de un primer terminal de salida;

55 un transistor en el que un terminal base (B) se conecta a un segundo terminal de salida del fotoacoplador; y una resistencia de polarización conectada a un terminal base (B) del transistor y a un terminal emisor (E), en donde un valor de resistencia de la resistencia de polarización puede determinarse para permitir que una relación de trabajo de la señal de salida de pulsos esté dentro de un intervalo predeterminado.

60 Preferente, pero no necesariamente, cualquiera de la señal de salida de colector abierto y de la señal de salida de pulsos puede recibirse a través del primer puerto mediante un parámetro del inversor proporcionado desde la unidad de entrada del usuario.

65 Preferente, pero no necesariamente, el circuito terminal puede comprender además una resistencia elevadora conectada entre el primer terminal de salida del fotoacoplador y el segundo puerto.

Efectos ventajosos de la descripción

5 Las modalidades ilustrativas de la presente descripción tienen un efecto ventajoso en que el tamaño de los terminales del inversor pueden reducirse y puede proporcionarse un diseño de compensación de trabajo en el momento de la salida de pulsos usando un único terminal configurado para llevar a cabo una función doble (dos vías) de una función de salida de colector abierto y una función de salida de pulsos. Otro efecto ventajoso es que una función de salida de colector abierto y una función de salida de pulsos pueden elegirse selectivamente ajustando parámetros para permitir la conversión libre entre estas dos funciones.

10 Breve descripción de los dibujos

Las Figuras 1a y 1b son diagramas de circuito que ilustran terminales usados para un inversor de acuerdo con la técnica anterior.

15 La Figura 2 es un diagrama del circuito terminal del inversor de acuerdo con una modalidad ilustrativa de la presente descripción.

Las Figuras 3a y 3b son vistas ilustrativas que muestran un pulso actual y un pulso de compensación en el momento de la salida de pulsos de acuerdo con una modalidad ilustrativa de la presente descripción.

20 Descripción detallada

25 Varias modalidades ilustrativas se describirán más completamente con referencia a los dibujos acompañantes, en los que se muestran algunas modalidades ilustrativas. El presente concepto inventivo puede, sin embargo, llevarse a la práctica de muchas maneras diferentes y no debe limitarse a las modalidades ilustrativas de la presente. En lugar de esto, el aspecto descrito pretende abarcar todas las alteraciones, modificaciones, y variaciones que caen dentro del alcance e idea novedosa de la presente descripción.

30 De ahora en adelante, las modalidades ilustrativas de la presente descripción se describirán en detalle con referencia a los dibujos acompañantes.

La Figura 2 es un diagrama del circuito terminal del inversor de acuerdo con una modalidad ilustrativa de la presente descripción.

35 Con referencia a la Figura 2, un circuito terminal de acuerdo con la presente descripción se configura de manera que una señal de salida de colector abierto o una señal de salida de pulsos puede introducirse a través de un puerto E, y una señal de salida de colector abierto o una señal de salida de pulsos pueda salir hacia un puerto F a través de un fotoacoplador (10).

40 Por lo tanto, el puerto F puede conectarse a un dispositivo mediante el uso de una señal de salida de colector abierto como entrada y a un dispositivo mediante el uso de una señal de salida de pulsos como entrada, cuya configuración puede explicarse mediante las Figuras 1a y 1b en las que un puerto B para un terminal de salida de colector abierto y un puerto D para un terminal de salida de pulsos se combinan o se integran para permitir que se proporcionen dos salidas desde el puerto B.

45 Es decir, un puerto E es un puerto de entrada y un puerto F es un puerto de salida en el circuito terminal de acuerdo con la presente descripción. Por lo tanto, una señal de salida de pulsos o una señal de salida de colector abierto introducida al puerto E a través de un transistor (TR1) puede salir hacia el puerto F a través de un fotoacoplador (10), una resistencia de polarización (R_{bias}), o un transistor (TR2). La resistencia de polarización (R_{bias}) puede conectarse a un terminal base (B) y a un terminal emisor (E) del transistor (TR2).

50 El fotoacoplador (10) puede usarse para aislar eléctricamente una señal de entrada y una señal de salida. Un primer terminal de salida del fotoacoplador (10) puede conectarse a un puerto F, y una segunda salida puede conectarse a un terminal base del transistor (TR2). Un usuario puede verificar un parámetro del inversor a través de una unidad de entrada del usuario (por ejemplo, HMI (Interfaz Persona-Máquina) conectada a un inversor, de manera que se pueda verificar si un terminal relevante se usa como un terminal de salida de colector abierto, o como un terminal de salida de pulsos.

60 Una resistencia elevadora (20) conectada a un colector (C) de puerto de salida F (o transistor TR2) puede determinarse su uso mediante un dispositivo que usa una señal de salida de pulsos como entrada. Si el dispositivo que usa la señal de salida de pulsos como entrada recibe un entrada de pulsos de colector abierto, no se requiere conexión para resistencia elevadora (20). Por ejemplo, existen muchos dispositivos que miden pulsos capaces de recibir una entrada de pulsos de colector abierto. Una resistencia elevadora (20) puede conectarse cuando un dispositivo que no recibe una entrada de pulsos de colector abierto se conecta para recibir pulsos.

65 Un valor de resistencia de la resistencia elevadora (20) puede determinarse considerando la constante de tiempo. La

constante de tiempo es un índice que indique cuán rápido o lento un cierto circuito reacciona a una entrada de fuera, y por lo tanto puede variar en dependencia de las características de un circuito. Por lo tanto, la resistencia de la resistencia elevadora (20) puede determinarse considerando una constante de tiempo de un circuito.

5 Cuando un pulso se proporciona a través de un circuito terminal de la presente descripción, se requiere la selección de una constante de tiempo configurada para garantizar una salida de pulsos, debido al circuito que usa una salida de colector abierto como salida de pulsos. Es decir, el circuito terminal de acuerdo con la presente descripción genera un tiempo de subida y un tiempo de bajada de señal de salida de pulsos de acuerdo con una constante de tiempo al momento de la de salida de pulsos, y el tiempo de subida y el tiempo de bajada tiene una influencia en el trabajo de la señal de salida de pulsos.
10

Las Figuras 3a y 3b son vistas ilustrativas que muestran un pulso actual y un pulso de compensación en el momento de la salida de pulsos de acuerdo con una modalidad ilustrativa de la presente descripción, donde la Figura 3a ilustra un caso donde un pulso se proporciona a una frecuencia de 1kHz, y la Figura 3b ilustra un caso donde un pulso se proporciona a una frecuencia de 32kHz.
15

Con referencia primera a la Figura 3a, cuando un pulso se proporciona a una frecuencia de 1kHz con 50% de relación de trabajo, se puede notar que la relación de trabajo disminuye por debajo de 50% en respuesta a un tiempo de subida y a un tiempo de bajada. En la presente descripción, un valor de resistencia de polarización (Rbias) del fotoacoplador (10) puede determinarse mediante la selección de una constante de tiempo que garantiza una salida de pulsos.
20

Ahora, con referencia a la Figura 3b, cuando un pulso se proporciona a una frecuencia de 32kHz con 50% de relación de trabajo, puede notarse que la relación de trabajo del pulso aumenta adicionalmente sobre el de la Figura 3a debido a la alta frecuencia. En la presente descripción, un valor de resistencia de polarización (Rbias) del fotoacoplador (10) puede diseñarse adecuadamente para garantizar una relación de trabajo del pulso dentro de un intervalo predeterminado.
25

En la presente descripción, para entregar una señal de salida de pulsos o una señal de salida de colector abierto es posible hacerlo ajustando los parámetros del inversor. Un usuario puede fijar un parámetro del inversor a través de una entrada de usuario (por ejemplo, HMI) para entregar una señal de salida de colector abierto o solo una señal de salida de pulsos.
30

Aunque la presente descripción se ha descrito en detalles con referencia a las modalidades y ventaja antes mencionadas, serán evidentes muchas alternativas, modificaciones, y variaciones para los expertos en la técnica dentro de los límites de las reivindicaciones. Por lo tanto, debe entenderse que las modalidades antes descritas no limitan de ninguna manera la descripción anterior, a menos que se especifique lo contrario, sino que deben considerarse como que están dentro del alcance definido por las reivindicaciones adjuntas
35

REIVINDICACIONES

1. Un circuito terminal de un inversor, que comprende: un fotoacoplador (10) configurado para aislar eléctricamente señales de entrada/salida, para recibir, como entrada, una señal de salida de colector abierto o una señal de salida de pulsos desde un primer puerto (E) y para entregar la señal de salida de colector abierto o la señal de salida de pulsos a un segundo puerto (F) a través de un primer terminal de salida;
- 5
- un transistor (TR2) en el que un terminal base (B) se conecta a un segundo terminal de salida del fotoacoplador; y
- 10
- una resistencia de polarización (Rbias) conectada al terminal base (B) y a un terminal emisor (E) del transistor: caracterizado porque
- 15
- una resistencia elevadora (20) se conecta a un contacto común del primer terminal de salida del fotoacoplador (10), a un terminal colector (C) del transistor y al segundo puerto (F) cuando un dispositivo que no recibe una entrada de pulsos de colector abierto se conecta para recibir pulsos, en donde cada uno de los valores de resistencia de la resistencia elevadora (20) y de la resistencia de polarización (Rbias) se determina mediante una constante de tiempo donde la constante de tiempo es un índice que indica cuán rápido o lento un circuito reacciona a una entrada de fuera, para permitir que una relación de trabajo de la señal de salida de pulsos esté dentro de un alcance predeterminado.
- 20
2. El circuito terminal de acuerdo con la reivindicación 1, caracterizado porque cualquier señal de la señal de salida de colector abierto y la señal de salida de pulsos seleccionada por una unidad de entrada del usuario se recibe a través del primer puerto (E).

Figura 1a

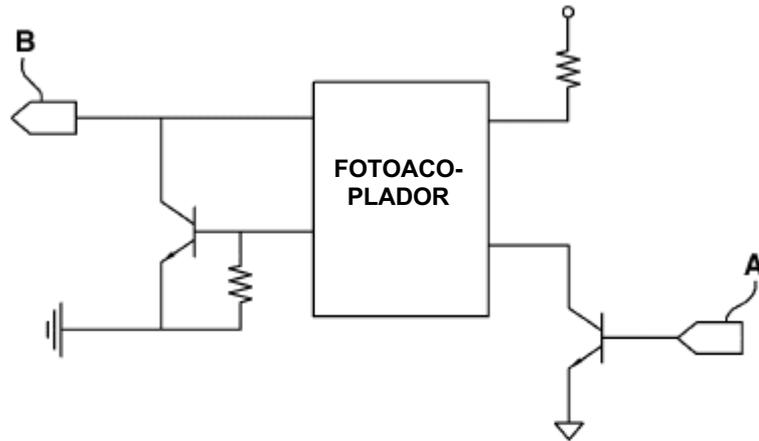


Figura 1b

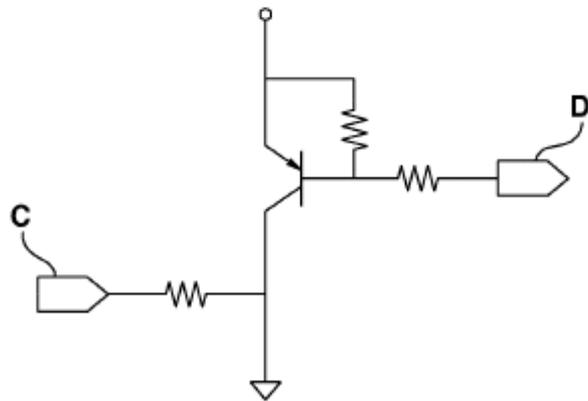


Figura 2

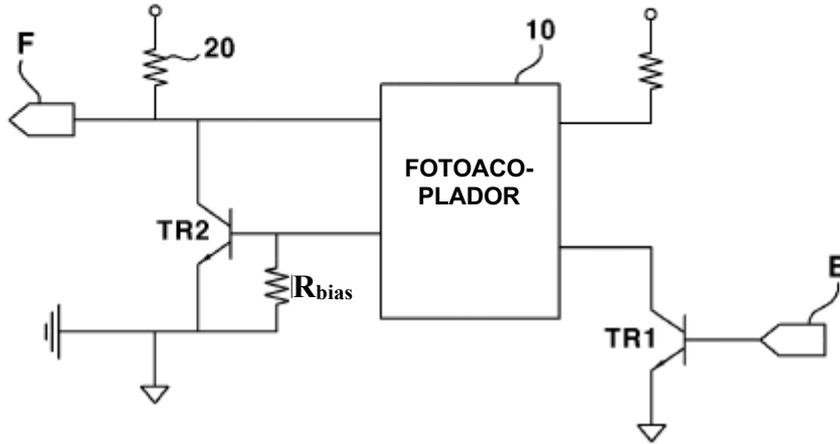


Figura 3a

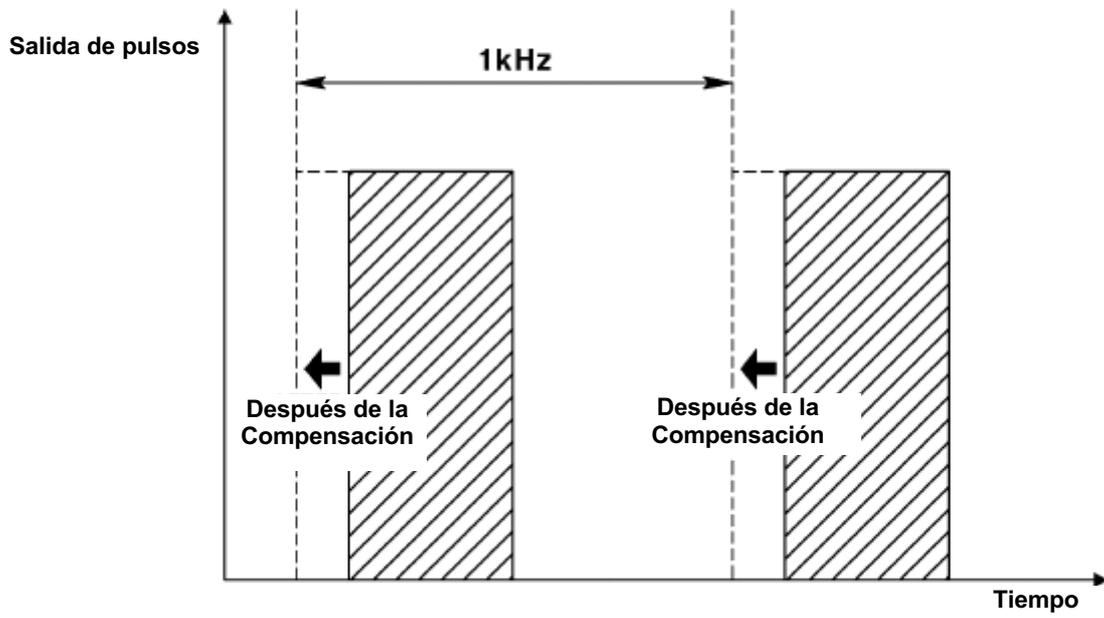


Figura 3b

