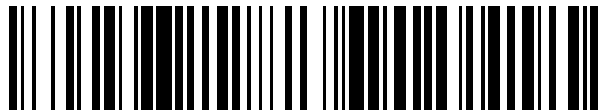


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 704 751**

51 Int. Cl.:

**G06F 12/00** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **22.07.2015 PCT/CN2015/084798**

87 Fecha y número de publicación internacional: **04.02.2016 WO16015583**

96 Fecha de presentación y número de la solicitud europea: **22.07.2015 E 15828139 (4)**

97 Fecha y número de publicación de la concesión europea: **10.10.2018 EP 3163451**

54 Título: **Método y dispositivo de gestión de memoria y controlador de memoria**

30 Prioridad:

**31.07.2014 CN 201410373858**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**19.03.2019**

73 Titular/es:

**HUAWEI TECHNOLOGIES CO. LTD. (100.0%)  
Huawei Administration Building Bantian  
Longgang District  
Shenzhen, Guangdong 518129, CN**

72 Inventor/es:

**LIU, YAO;  
CHEN, LICHENG;  
CUI, ZEHAN y  
CHEN, MINGYU**

74 Agente/Representante:

**LEHMANN NOVO, María Isabel**

**ES 2 704 751 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Método y dispositivo de gestión de memoria y controlador de memoria.

Campo técnico

5 La presente invención se refiere al campo de los ordenadores y, en particular, a un método y dispositivo de gestión de memoria, y a un controlador de memoria.

Antecedentes

10 En un sistema de ordenador, un controlador de memoria es principalmente responsable de los intercambios de datos entre una CPU y una memoria, y la gestión de dirección física de la memoria se implementa por un sistema operativo. El sistema operativo asigna una dirección virtual a un proceso. Si una memoria intermedia de traducción adelantada (TLB, por sus siglas en inglés) no almacena en caché la dirección virtual, y una unidad de gestión de memoria (MMU, por sus siglas en inglés) no encuentra una entrada de tabla de páginas de la dirección virtual, un fallo de páginas ocurre y la CPU queda atrapada en el núcleo del sistema operativo. Cuando ocurre el fallo de páginas, el sistema operativo entra en una rutina de servicio de interrupciones, lleva a cabo la protección del sitio, empuja información de estado de una instrucción actual como, por ejemplo, un contador de programa hacia una pila y verifica la validez de la dirección virtual. Si se determina que el acceso es inválido, el sistema operativo normalmente retroalimenta una señal al proceso o directamente destruye el proceso.

20 En la técnica anterior, si la MMU no encuentra la entrada de tabla de páginas de la dirección virtual, la MMU directamente activa un fallo de páginas y hace que la CPU quede atrapada en el núcleo del sistema operativo durante un largo tiempo. Cuando ocurre el fallo de páginas, el sistema operativo necesita llevar a cabo una serie de procesos, lo cual aumenta la carga en el sistema operativo, y la eficacia de gestión es relativamente baja.

El documento US 2012/297 139 A1 describe un método de funcionamiento de una gestión de memoria. En la búsqueda de la dirección de memoria física correspondiente a una dirección de memoria virtual, primero una memoria intermedia de traducción adelantada, TLB, y posteriormente una traducción de tabla de páginas, PTT, por sus siglas en inglés, se consultan. Finalmente, se lleva a cabo un recorrido de tabla de páginas.

25 El documento US 2012/239 871 A1 describe un sistema y método para aumentar la RAM costosa con una memoria flash relativamente no costosa en una manera transparente para aplicaciones que no tienen consciencia de flash.

Compendio

La invención se establece en el conjunto anexo de reivindicaciones. Las reivindicaciones dependientes establecen realizaciones particulares.

30 Las realizaciones de la presente invención proveen un método y dispositivo de gestión de memoria, y un controlador de memoria, para mejorar la eficacia de gestión de memoria.

Según un primer aspecto, la presente invención provee un método de gestión de memoria, donde el método se aplica a un dispositivo de gestión de memoria y el dispositivo de gestión de memoria se ubica en un controlador de memoria, el método incluyendo:

35 recibir una solicitud de recuperación enviada por un procesador, donde la solicitud de recuperación lleva una dirección virtual;

40 descubrir si una memoria intermedia de traducción adelantada TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; y si es así, obtener una dirección física correspondiente a la dirección virtual de la tabla de páginas; o si no es así, obtener un campo de dirección de base de la tabla de páginas y buscar la tabla de páginas, y si la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación, obtener una dirección física correspondiente a la dirección virtual, donde la tabla de páginas incluye una correspondencia entre direcciones virtuales y direcciones físicas, y la TLB se ubica en el dispositivo de gestión de memoria; y

45 si la tabla de páginas no incluye la dirección virtual transportada en la solicitud de recuperación, determinar si la dirección virtual es válida y solicitar una página en blanco cuando se determina que la dirección virtual es válida.

50 El método además incluye: si la solicitud de la página en blanco tiene éxito, iniciar la lectura y escritura de memoria; o si la solicitud de la página en blanco falla, seleccionar una página que se reemplazará y proveer, mediante la escritura de una dirección de la página seleccionada que se reemplazará en un registro de un espacio de retroalimentación, la página que se reemplazará a un sistema operativo de modo que el sistema operativo reemplaza la página.

- 5 Con referencia al primer aspecto, en una primera manera de implementación posible, la determinación de si la dirección virtual es válida específicamente incluye: determinar si la dirección virtual cae dentro de un espacio de dirección virtual asignado y, si es así, determinar que la dirección virtual es válida; o si no, descubrir si la dirección virtual existe en un espacio de dirección de memoria virtual VMA, por sus siglas en inglés, y si es así, determinar que la dirección virtual es válida.
- 10 Con referencia al primer aspecto, o a la primera manera de implementación posible del primer aspecto, en una segunda manera de implementación posible, antes de solicitar una página en blanco, el método además incluye: contar la frecuencia de uso de cada página en blanco almacenada en caché en un período preestablecido; y seleccionar una página en blanco que tenga una frecuencia de uso más baja en el período preestablecido cuando se solicita la página en blanco.
- 15 Con referencia a la primera manera de implementación posible del primer aspecto, en una tercera manera de implementación posible, después de que la solicitud de la página en blanco tiene éxito, el método además incluye: actualizar la tabla de páginas de modo que la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación, y guardar la tabla de páginas en la TLB.
- 20 Con referencia a cualquiera del primer aspecto, o a la primera a tercera maneras de implementación posibles del primer aspecto, en una cuarta manera de implementación posible, si se descubre que la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación, antes de la etapa de obtención de una dirección física correspondiente a la dirección virtual, el método además incluye. guardar la tabla de páginas en la TLB.
- 25 Según un segundo aspecto, la presente invención provee un dispositivo de gestión de memoria, donde el dispositivo de gestión de memoria se ubica en un controlador de memoria, el dispositivo de gestión de memoria incluyendo: una memoria intermedia de traducción adelantada TLB, una unidad de gestión de memoria MMU y un microcontrolador; donde
- la TLB se configura para: recibir una solicitud de recuperación enviada por un procesador, donde la solicitud de recuperación lleva una dirección virtual, y descubrir si la TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; y si es así, obtener una dirección física correspondiente a la dirección virtual de la tabla de páginas, donde la tabla de páginas incluye una correspondencia entre direcciones virtuales y direcciones físicas;
- 30 la MMU se configura para: cuando la TLB no almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación, obtener un campo de dirección de base de la tabla de páginas y buscar la tabla de páginas, y si la tabla de páginas incluye la dirección virtual, obtener una dirección física correspondiente a la dirección virtual; y
- el microcontrolador se configura para: cuando la tabla de páginas no incluye la dirección virtual, determinar si la dirección virtual es válida, y cuando se determina que la dirección virtual es válida, solicitar una página en blanco.
- 35 El microcontrolador se configura además para: cuando la solicitud de la página en blanco tiene éxito, iniciar la lectura y escritura de memoria y cuando la solicitud de la página en blanco falla, seleccionar una página que se reemplazará y proveer, mediante la escritura de una dirección de la página seleccionada que se reemplazará en un registro de un espacio de retroalimentación, la página que se reemplazará a un sistema operativo, de modo que el sistema operativo reemplaza la página.
- 40 Con referencia al segundo aspecto, en una primera manera de implementación posible, el microcontrolador se configura además para: determinar si la dirección virtual cae dentro de un espacio de dirección virtual asignado, y si es así, determinar que la dirección virtual es válida; o si no, descubrir si la dirección virtual existe en un espacio de dirección de memoria virtual VMA, y si es así, determinar que la dirección virtual es válida.
- 45 Con referencia al segundo aspecto, o a la primera manera de implementación posible del segundo aspecto, en una segunda manera de implementación posible, el microcontrolador se configura además para: recibir la solicitud de recuperación, obtener un campo de dirección de base de una tabla de páginas de un proceso correspondiente a la dirección virtual transportada en la solicitud de recuperación, y enviar el campo de dirección de base a la MMU, de modo que la MMU busca la tabla de páginas según el campo de dirección de base.
- 50 Con referencia al cualquiera del segundo aspecto, o a la primera a la segunda maneras de implementación posibles del segundo aspecto, en una tercera manera de implementación posible, el microcontrolador se configura además para: contar la frecuencia de uso de cada página en blanco almacenada en caché en un período preestablecido y seleccionar una página en blanco que tenga una frecuencia de uso más baja en el período preestablecido cuando se solicita la página en blanco.
- Según un tercer aspecto, la presente invención provee un controlador de memoria, que incluye: cualquier dispositivo de gestión de memoria según el segundo aspecto.

Puede aprenderse de las anteriores soluciones técnicas que las realizaciones de la presente invención tienen las siguientes ventajas:

5 En las soluciones técnicas de la presente invención, una memoria se gestiona por un dispositivo de gestión de almacenamiento, de modo que la carga en un sistema operativo puede reducirse. Cuando el dispositivo de gestión de almacenamiento determina que una tabla de páginas no incluye una dirección virtual transportada en una solicitud de recuperación, el dispositivo de gestión de almacenamiento no activa una interrupción de un sistema operativo sino que, en su lugar, el dispositivo de gestión de memoria gestiona la memoria, y cuando determina que la dirección virtual es válida, solicita una página en blanco. El dispositivo de gestión de memoria se ubica en un controlador de memoria y es más cercano a una memoria física, de modo que la eficacia de gestión de memoria  
10 puede mejorarse de manera eficaz.

Breve descripción de los dibujos

15 Con el fin de describir las soluciones técnicas en las realizaciones de la presente invención de forma más clara, a continuación se describen brevemente los dibujos anexos requeridos para describir las realizaciones. De manera aparente, los dibujos anexos en la siguiente descripción muestran simplemente algunas realizaciones de la presente invención, y las personas con experiencia en la técnica pueden incluso derivar otros dibujos a partir de dichos dibujos anexos sin esfuerzos creativos.

La Figura 1 es un diagrama esquemático de una arquitectura a la cual una realización de la presente invención es aplicable;

20 la Figura 2 es un diagrama de flujo esquemático de un método de gestión de memoria según una realización de la presente invención;

la Figura 3A y Figura 3B son otro diagrama de flujo esquemático de un método de gestión de memoria según una realización de la presente invención; y

la Figura 4 es un diagrama estructural esquemático de un dispositivo de gestión de memoria según una realización de la presente invención.

25 Descripción de las realizaciones

A continuación se describen de forma clara y completa las soluciones técnicas en las realizaciones de la presente invención con referencia a los dibujos anexos en las realizaciones de la presente invención. De manera aparente, las realizaciones descritas son, simplemente, una parte de, pero no todas, las realizaciones de la presente invención. Todas las otras realizaciones que una persona con experiencia en la técnica obtenga según las realizaciones de la presente invención sin esfuerzos creativos caerán dentro del alcance de protección de la presente invención.  
30

En primer lugar, un método de gestión de memoria provisto en una realización de la presente invención puede aplicarse a un sistema de comunicaciones. El método de gestión de memoria puede aplicarse a un dispositivo de gestión de memoria, y el dispositivo de gestión de memoria se ubica en un controlador de memoria.

35 Para detalles, es preciso remitirse a la Figura 1. La Figura 1 es un diagrama esquemático de una arquitectura a la cual una realización de la presente invención es aplicable. Un controlador de memoria 100 provisto en la presente invención puede incluir un dispositivo de gestión de memoria 101, un planificador de mapeo 102 y un protocolo de capa física PHY, por sus siglas en inglés, 103. El planificador de mapeo 102 es principalmente responsable de funciones como, por ejemplo, mapeo de dirección (por ejemplo, traducir una dirección lineal a un rango, un grupo, una fila y una columna, o similares de una memoria dinámica de acceso aleatorio), y solicitar la planificación y regenerar el control. El PHY 103 es responsable de establecer un enlace físico entre el controlador de memoria 100 y un chip de memoria. Para la implementación específica del planificador de mapeo 102 y el PHY 103, es preciso remitirse a la técnica anterior, y los detalles no se describen en la presente memoria.  
40

45 Cuando un recurso almacenado en caché solicitado por un procesador no se encuentra, una solicitud de recuperación puede enviarse al controlador de memoria 100 a través de un canal de solicitud para acceder a una memoria. La memoria se gestiona principalmente por el dispositivo de gestión de memoria 101 en el controlador de memoria 100 según la solicitud de memoria intermedia.

50 Un método de gestión de memoria se aplica al dispositivo de gestión de memoria 101. El dispositivo de gestión de memoria 101 se ubica en el controlador de memoria 100. El método incluye: recibir una solicitud de recuperación enviada por un procesador, donde la solicitud de recuperación lleva una dirección virtual; descubrir si una memoria intermedia de traducción adelantada TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; y si es así, obtener una dirección física correspondiente a la dirección virtual de la tabla de páginas; o si no es así, obtener un campo de dirección de base de la tabla de páginas y buscar la tabla de páginas, y si la tabla de páginas incluye la dirección virtual transportada en la solicitud de

recuperación, obtener una dirección física correspondiente a la dirección virtual, donde la tabla de páginas incluye una correspondencia entre direcciones virtuales y direcciones físicas, y la TLB se ubica en el dispositivo de gestión de memoria; y si la tabla de páginas no incluye la dirección virtual transportada en la solicitud de recuperación, determinar si la dirección virtual es válida, y solicitar una página en blanco cuando se determina que la dirección virtual es válida.

5 Con referencia a la Figura 2, la Figura 2 es un diagrama de flujo esquemático de un método de gestión de memoria según una realización de la presente invención. El método puede incluir:

Etapa E201: Recibir una solicitud de recuperación enviada por un procesador, donde la solicitud de recuperación lleva una dirección virtual.

10 Cuando un recurso almacenado en caché solicitado por un procesador no se encuentra, una solicitud de recuperación puede enviarse al dispositivo de gestión de memoria 101 en el controlador de memoria 100 a través de un canal de solicitud para acceder a una memoria. La solicitud de recuperación lleva la dirección virtual. Una memoria intermedia de traducción adelantada (TLB) y un microcontrolador en el dispositivo de gestión de memoria 101 pueden recibir la solicitud de recuperación enviada por el procesador. La TLB es principalmente responsable de la rápida traducción de dirección y búsqueda de una tabla de páginas, y el microcontrolador es principalmente responsable de gestionar una memoria (incluida la verificación de validez de la solicitud de recuperación, etc.). Es decir, el microcontrolador necesita llevar a cabo una función como, por ejemplo, la gestión de memoria, solamente cuando la TLB no almacena en caché una tabla de páginas relevante.

15 Un sistema de ordenador como un ejemplo para describir la presente invención, el procesador puede ser un núcleo de CPU.

Etapa E202: Descubrir si la memoria intermedia de traducción adelantada TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; si no es así, se ejecuta la etapa E203; o si es así, se ejecuta la etapa E205, donde la tabla de páginas incluye una correspondencia entre direcciones virtuales y direcciones físicas.

25 La tabla de páginas se almacena, en general, en un almacenamiento primario, y la tabla de páginas almacena la correspondencia entre las direcciones virtuales y las direcciones físicas. La TLB puede almacenar en caché un archivo de tabla de páginas. Por lo tanto, si la TLB almacena en caché la tabla de páginas, la dirección física correspondiente a la dirección virtual puede obtenerse directamente de la TLB; y si la TLB no almacena en caché la tabla de páginas, la tabla de páginas puede buscarse mediante el uso de una unidad de gestión de memoria (MMU) en el dispositivo de gestión de memoria 101.

30 Etapa E203: Si la TLB no almacena en caché la tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación, obtener un campo de dirección de base de la tabla de páginas.

Dado que la tabla de páginas se almacena, en general, en el almacenamiento primario, la MMU puede no obtener el campo de dirección de base de la tabla de páginas y, por lo tanto, no puede buscar directamente la tabla de páginas. En el presente caso, el campo de dirección de base de la presente tabla de páginas puede proveerse por el microcontrolador a la MMU, donde una dirección de portal de la dirección de portal de tabla de páginas = el campo de dirección de base + varios bits más altos de la dirección virtual.

35 De manera específica, antes de que la MMU busque la tabla de páginas y después de que el microcontrolador reciba una solicitud de almacenamiento en caché, el campo de dirección de base de la tabla de páginas de un proceso correspondiente a la dirección virtual transportada en la solicitud de recuperación puede obtenerse, y el campo de dirección de base de la tabla de páginas se provee a la MMU, de modo que la MMU busca la tabla de páginas según el campo de dirección de base de la tabla de páginas. En una manera de implementación, el microcontrolador puede buscar una tabla de proceso para obtener el campo de dirección de base de la tabla de páginas del proceso correspondiente a la dirección virtual, y enviar el campo de dirección de base de la tabla de páginas a la MMU.

40 Etapa E204: Buscar la tabla de páginas según el campo de dirección de base de la tabla de páginas, si se descubre que la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación, ejecutar la etapa E205, o si no, ejecutar la etapa E206.

50 Si la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación, la etapa E205 se ejecuta, y después de que la dirección física correspondiente a la dirección virtual se obtiene, pueden leerse datos de memoria según la dirección física. Si la tabla de páginas no incluye la dirección virtual transportada en la solicitud de recuperación, se ejecuta la etapa E206.

Etapa E205: Obtener la dirección física correspondiente a la dirección virtual transportada en la solicitud de recuperación.

5 En la etapa E202, si se descubre que la memoria intermedia de traducción adelantada TLB almacena en caché la tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación, la dirección física correspondiente a la dirección virtual se obtiene de la tabla de páginas por la TLB en la etapa E205; y si la MMU descubre que la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación en la etapa E204, la dirección física correspondiente a la dirección virtual transportada en la solicitud de recuperación se obtiene por la MMU en la etapa E205.

Etapa E206: Si se descubre que la tabla de páginas no incluye la dirección virtual transportada en la solicitud de recuperación, determinar si la dirección virtual es válida y solicitar una página en blanco cuando se determina que la dirección virtual es válida.

10 Si la TLB no almacena en caché la tabla de páginas, y la tabla de páginas en la MMU no se encuentra, el microcontrolador puede determinar si la dirección virtual transportada en la solicitud de recuperación es válida. La determinación de si la dirección virtual transportada en la solicitud de recuperación es válida específicamente incluye:

15 determinar si la dirección virtual cae dentro de un espacio de dirección virtual asignado, y si es así, determinar que se accede a la dirección virtual por primera vez y que la dirección virtual es válida; o si no, descubrir si la dirección virtual existe en un espacio de dirección de memoria virtual VMA (Dirección de memoria virtual) y, si es así, determinar que la dirección virtual es válida.

Después de determinar que la dirección virtual existe en el espacio VMA, un fallo de página puede retroalimentarse a un sistema operativo, y el microcontrolador solicita la página en blanco.

20 Si la dirección virtual es válida, el microcontrolador solicita la página en blanco, y si la solicitud de la página en blanco tiene éxito, la lectura y escritura de memoria pueden iniciarse directamente; si la solicitud de la página en blanco falla, se selecciona una página de reemplazo, y la página de reemplazo se provee al sistema operativo, y los datos se escriben por el sistema operativo en un disco duro desde la memoria. Si una página reemplazada está "limpia", el sistema operativo puede directamente usar la página reemplazada después de modificar una entrada de  
25 tabla de páginas de la página reemplazada; o si la página reemplazada está "sucia", el sistema operativo necesita primero escribir la página "sucia" en un disco magnético, generar un cambio de contexto y suspender el presente proceso hasta que el funcionamiento del disco magnético finalice; y luego poner un estado antes de que el fallo de página ocurra desde una pila. A partir de dicho momento, el proceso entra en modo listo y puede planificarse para la ejecución por el sistema operativo en cualquier momento.

30 Además, después de que la solicitud de la página en blanco tiene éxito, el método puede además incluir: determinar si se accede a la página en blanco solicitada de manera válida por primera vez; y si es así, la función de lectura y escritura de memoria puede iniciarse directamente, o si no, una retroalimentación se envía al sistema operativo para indicar que la página en blanco está lista, de modo que el sistema operativo en el procesador escribe los datos del disco duro en la memoria.

35 Si se descubre que en la etapa E206 la dirección virtual no existe en el espacio VMA, la dirección virtual se determina como inválida, es decir, la solicitud de recuperación se determina como acceso inválido, un fallo se retroalimenta al sistema operativo y el sistema operativo ejecuta la siguiente etapa.

40 Como puede aprenderse a partir de lo anterior, en las soluciones técnicas de la presente invención, cuando un dispositivo de gestión de almacenamiento determina que una tabla de páginas no incluye una dirección virtual transportada en una solicitud de recuperación, el dispositivo de gestión de almacenamiento no activa una interrupción de un sistema operativo sino que, en su lugar, el dispositivo de gestión de memoria gestiona una memoria, y cuando determina que la dirección virtual es válida, solicita una página en blanco. El dispositivo de gestión de memoria se ubica en el controlador de memoria y está más cerca de una memoria física, de modo que la eficacia de gestión de memoria puede mejorarse de manera eficaz.

45 Con el objetivo de comprender mejor la solución anterior, una realización de la presente invención se describirá en detalle mediante el uso de un ejemplo de implementación específico. Para detalles, es preciso remitirse a la Figura 3A y Figura 3B. La Figura 3A y Figura 3B son otro diagrama de flujo esquemático de un método de gestión de memoria según la presente realización de la presente invención.

50 Etapa E301: Una TLB recibe una solicitud de recuperación enviada por un procesador, donde la solicitud de recuperación lleva una dirección virtual.

Etapa E302: La TLB descubre si la TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación, y si no, se ejecuta la etapa E303; o si es así, se ejecuta la etapa E305.

Etapa E303: Un microcontrolador recibe la solicitud de recuperación enviada por el procesador, donde la solicitud de recuperación lleva la dirección virtual, y el microcontrolador busca una tabla de proceso para obtener un campo de dirección de base de una tabla de páginas de un proceso correspondiente a la dirección virtual, y envía el campo de dirección de base de la tabla de páginas a la MMU; y se ejecuta la etapa E304.

- 5 La tabla de proceso es una tabla de estructura de datos que se mantiene localmente por un núcleo de procesador de gestión de memoria y que puede almacenarse en una SRAM en chip, y la tabla de proceso puede incluir, de manera específica, entradas como, por ejemplo: un ID de proceso, un ID de núcleo de procesador, una cuota de espacio físico y una política de gestión. Las entradas de tabla se transmiten a un controlador de memoria mediante el uso de un canal de interacción durante la conmutación de proceso, una dirección de base de portal de la tabla de páginas se crea y mantiene por el procesador de gestión de memoria, y la tabla de proceso es invisible para el sistema operativo. Para detalles de la manera de implementación específica, es preciso remitirse a la Tabla 1:

Tabla 1

ID de proceso	ID de núcleo de procesador	Dirección de base de portal de la tabla de páginas	Cuota de espacio físico	Política de gestión
ID de proceso	ID de núcleo de procesador	Dirección de base de portal de la tabla de páginas	Cuota de espacio físico	Política de gestión
ID de proceso	ID de núcleo de procesador	Dirección de base de portal de la tabla de páginas	Cuota de espacio físico	Política de gestión

- 15 El microcontrolador recibe la solicitud de recuperación enviada por el procesador, donde la solicitud de memoria intermedia puede llevar un ID de proceso, y el microcontrolador puede encontrar una ubicación de la tabla de páginas correspondiente al proceso según el ID de proceso, obtener el campo de dirección de base de la tabla de páginas y proveer el campo de dirección de base a la MMU, de modo que la MMU puede buscar la tabla de páginas según la dirección virtual transportada en la solicitud de recuperación.

- 20 Puede comprenderse que no hay una relación cronológica entre la etapa E301 y la etapa E303, y el microcontrolador y la TLB pueden recibir la solicitud de recuperación enviada por el procesador al mismo tiempo.

Etapa E304: La MMU busca la tabla de páginas según el campo de dirección de base de la tabla de páginas enviada por el microcontrolador. Si la tabla de páginas se encuentra, se ejecuta la etapa E305, o si la tabla de páginas no se encuentra, se ejecuta la etapa E306.

- 25 La MMU busca la tabla de páginas según el campo de dirección de base de la tabla de páginas enviada por el microcontrolador, y si la tabla de páginas se encuentra, ello indica que la tabla de páginas incluye la dirección virtual transportada en la solicitud de recuperación, entonces una dirección física correspondiente a la dirección virtual puede obtenerse.

Etapa E305: Obtener la dirección física correspondiente a la dirección virtual.

- 30 Si el proceso procede de la etapa E302 a la etapa E305, la dirección física correspondiente a la dirección virtual se obtiene por la TLB, y puede accederse a datos de memoria mediante el uso de la dirección física; y si el proceso procede de la etapa E304 a la etapa E305, la dirección física correspondiente a la dirección virtual se obtiene por la MMU, y puede accederse a los datos de memoria mediante el uso de la dirección física.

- 35 Etapa E306: El microcontrolador verifica si la dirección virtual transportada en la solicitud de recuperación cae dentro de un espacio de dirección virtual que se ha asignado recientemente; y si no, se ejecuta la etapa E307; o si sí, el microcontrolador determina que la dirección virtual es válida y se ejecuta la etapa E310.

Por ejemplo, una tabla de asignación de memoria puede integrarse al controlador de memoria, el contenido grabado en entradas de tabla de la tabla de asignación de memoria puede incluir: un ID de proceso, una dirección virtual de un proceso Malloc y un tamaño de la dirección virtual. La información se transmite por el sistema operativo al controlador de memoria mediante el uso de una interfaz interactiva cuando un proceso llama a una función Malloc.

- 40 Cuando no se encuentra la TLB ni la MMU, el microcontrolador busca la tabla de asignación de memoria. Además, el microcontrolador puede buscar la tabla de asignación de memoria después de recibir la solicitud de recuperación, es decir, durante el procesamiento de la TLB y la MMU, el microcontrolador lleva a cabo el procesamiento al mismo tiempo. Cuando no se encuentra la TLB ni la MMU, pero se encuentra la tabla de asignación de memoria, ello indica

que la solicitud de recuperación es válida y que se accede a ella por primera vez y que aún no se le ha asignado una página. El microcontrolador puede directamente solicitar una página en blanco para su uso para la solicitud.

5 Si ninguna de la TLB, la MMU y la tabla de asignación de memoria se encuentra, se ejecuta la etapa E307, y el microcontrolador necesita verificar el espacio VMA del proceso en la memoria y, por consiguiente, además determinar el motivo por el cual no se encuentra la MMU.

En el presente caso, se ocupan pocos recursos, la lógica es simple y la determinación puede realizarse de forma rápida. Después de que las entradas Malloc aumentan, la tabla de asignación de memoria puede implementar cierta política de reemplazo, por ejemplo, la política más simple de primero en entrar primero en salir (FIFO, por sus siglas en inglés).

10 Etapa E307: El microcontrolador busca un espacio de dirección de memoria virtual VMA del proceso en la memoria y determina si la dirección virtual existe; si existe, se ejecuta la etapa E309; o si no existe, se ejecuta la etapa E308.

Etapa E308: El microcontrolador determina la solicitud como un acceso inválido y retroalimenta una interrupción al sistema operativo.

La siguiente función se ejecuta por el sistema operativo y el proceso finaliza.

15 Etapa E309: El microcontrolador determina si los datos de dirección virtual de la solicitud se encuentran en una partición SWAP o un archivo, y retroalimenta un fallo de página al sistema operativo; y se ejecuta la etapa E310.

Etapa E310: El microcontrolador busca una lista libre y solicita una página en blanco; y si la solicitud falla, el proceso procede a la etapa E311; o si la solicitud tiene éxito, el proceso procede a la etapa E313.

20 Etapa E311: El microcontrolador ejecuta un algoritmo de reemplazo de página para seleccionar una página y reemplazar la página en la memoria.

Etapa E312: El microcontrolador actualiza entradas de tabla de páginas y la TLB, y escribe una dirección de la página seleccionada que se reemplazará en un registro de un espacio de retroalimentación, y retroalimenta una señal que indica que la página de reemplazo está lista al sistema operativo.

25 Si se selecciona la página de reemplazo, una entrada de tabla de páginas necesita construirse para la nueva página, y el microcontrolador necesita actualizar la tabla de páginas y la TLB.

Después de que el microcontrolador retroalimenta una señal al sistema operativo de que la página de reemplazo está lista, la siguiente función se ejecuta por el sistema operativo y el proceso finaliza.

Etapa E313: El microcontrolador actualiza la TLB y las entradas de tabla de páginas.

30 Si la solicitud de la página en blanco tiene éxito, la entrada de tabla de páginas necesita construirse para la nueva página, y el microcontrolador necesita actualizar la tabla de páginas y la TLB.

Etapa E314: El microcontrolador determina si la página en blanco se solicita por primera vez; si la solicitud de recuperación no es un primer acceso válido, el proceso procede a la etapa E315; o si sí lo es, se ejecuta la etapa E316.

35 Etapa E315: El microcontrolador escribe un valor de registro en el espacio de retroalimentación, y envía la señal de que la página de reemplazo está lista al sistema operativo.

El sistema operativo determina una función siguiente después de leer información del espacio de retroalimentación.

Etapa E316: El microcontrolador inicia directamente una función de escritura y lectura de memoria.

40 Como puede aprenderse de lo anterior, en la solución técnica de la presente invención, cuando un sistema operativo necesita modificar o buscar una tabla de páginas, el sistema operativo solo necesita enviar una instrucción a un microcontrolador y el microcontrolador puede encontrar una ubicación de la tabla de páginas en una memoria según un ID de proceso y automáticamente llevar a cabo una función correspondiente. Dado que la memoria se gestiona por el dispositivo de gestión de memoria, la carga en el sistema operativo puede reducirse y la eficacia de gestión de memoria puede mejorarse de manera eficaz.

45 Con el objetivo de implementar mejor el método de gestión de memoria provisto en las realizaciones de la presente invención, una realización de la presente invención además provee un dispositivo según el método de gestión de memoria anterior. Los significados de los términos son iguales a aquellos en la gestión de memoria anterior y, para detalles de la implementación, es preciso remitirse a la descripción en las realizaciones del método.



Un dispositivo de gestión de memoria 101 se ubica en un controlador de memoria. El dispositivo de gestión de memoria 101 incluye, de manera específica, una memoria intermedia de traducción adelantada TLB 1011, una unidad de gestión de memoria MMU 1012 y un microcontrolador 1013. Con referencia a la Figura 4, la Figura 4 es un diagrama estructural esquemático de un dispositivo de gestión de memoria.

5 La TLB 1011 se configura para: recibir una solicitud de recuperación enviada por un procesador, donde la solicitud de recuperación lleva una dirección virtual, y descubrir si la TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; y si es así, obtener una dirección física correspondiente a la dirección virtual de la tabla de páginas, donde la tabla de páginas incluye una correspondencia entre direcciones virtuales y direcciones físicas.

10 La MMU 1012 se configura para: cuando la TLB no almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación, obtener un campo de dirección de base de la tabla de páginas y buscar la tabla de páginas, y si la tabla de páginas incluye la dirección virtual, obtener una dirección física correspondiente a la dirección virtual; y

15 el microcontrolador 1013 se configura para: cuando la tabla de páginas no incluye la dirección virtual, determinar si la dirección virtual es válida, y cuando se determina que la dirección virtual es válida, solicitar una página en blanco.

En una realización, el microcontrolador 1013 se configura además para: cuando la solicitud de la página en blanco falla, seleccionar una página de reemplazo y proveer la página de reemplazo a un sistema operativo, de modo que el sistema operativo reemplaza una página.

20 En una realización, el microcontrolador 1013 se configura, de manera específica, para: determinar si la dirección virtual cae dentro de un espacio de dirección virtual asignado; y si es así, determinar que la dirección virtual es válida, o si no, descubrir si la dirección virtual existe en un espacio de dirección de memoria virtual VMA y, si es así, determinar que la dirección virtual es válida.

25 En una realización, el microcontrolador 1013 se configura además para: recibir la solicitud de recuperación, obtener un campo de dirección de base de una tabla de páginas de un proceso correspondiente a la dirección virtual transportada en la solicitud de recuperación, y enviar el campo de dirección de base a la MMU, de modo que la MMU busca la tabla de páginas según el campo de dirección de base.

En una realización, el microcontrolador 1013 se configura además para: contar una frecuencia de uso de cada página en blanco almacenada en caché en un período preestablecido, y seleccionar una página en blanco que tenga una frecuencia de uso más baja en el período preestablecido cuando se solicita la página en blanco.

30 Asimismo, el dispositivo de gestión de memoria 101 puede además incluir: un espacio de configuración 1014 y un espacio de retroalimentación 1015, donde el espacio de configuración y el espacio de retroalimentación son espacios para el intercambio directo de información entre el sistema operativo y el controlador de memoria. Por ejemplo, el espacio de configuración y el espacio de retroalimentación pueden implementarse como una pila de registros direccionables. El sistema operativo puede enviar información al espacio de configuración a través de un canal de interacción y puede obtener información del espacio de retroalimentación. El microcontrolador puede leer información directamente del espacio de configuración, y puede escribir información en el espacio de retroalimentación.

Además, el dispositivo de gestión de memoria 101 puede además incluir: un módulo de caché de datos 1016, configurado para almacenar en caché datos bidireccionales de lectura y escritura.

40 En una manera de implementación, el código del microcontrolador puede ejecutarse en una SRAM en chip.

Tanto la TLB como la MMU en la presente realización de la presente invención se ubican en el controlador de memoria y están más cerca de una memoria física y, por consiguiente, facilitan la gestión de memoria por hardware.

45 Como puede aprenderse de lo anterior, en la presente realización de la presente invención, una memoria se gestiona por un dispositivo de gestión de almacenamiento, de modo que la carga en un sistema operativo puede reducirse. Cuando el dispositivo de gestión de almacenamiento determina que una tabla de páginas no incluye una dirección virtual transportada en una solicitud de recuperación, el dispositivo de gestión de almacenamiento no activa una interrupción de un sistema operativo sino que, en su lugar, el dispositivo de gestión de memoria gestiona la memoria, y cuando determina que la dirección virtual es válida, solicita una página en blanco. El dispositivo de gestión de memoria se ubica en un controlador de memoria y está más cerca de una memoria física, de modo que la eficacia de gestión de memoria puede mejorarse de manera eficaz.

50 La presente invención provee además un controlador de memoria. Para detalles, es preciso remitirse a la Figura 1. El controlador de memoria puede incluir cualquier dispositivo de gestión de memoria descrito más arriba y el dispositivo de gestión de memoria puede incluir: una memoria intermedia de traducción adelantada TLB, una unidad

de gestión de memoria MMU y un microcontrolador. Para la implementación específica, es preciso remitirse a las anteriores realizaciones y los detalles no se describirán en la presente memoria nuevamente.

El controlador de memoria en la presente realización puede integrarse a una CPU, o puede ser un chip independiente.

- 5 En las realizaciones anteriores, la descripción de cada realización tiene respectivos focos. Para una parte que no se describe en detalle en una realización, es preciso remitirse a descripciones relacionadas en otras realizaciones.

- 10 En las diversas realizaciones provistas en la presente solicitud, se debe comprender que el sistema, aparato y método descritos pueden implementarse de otras maneras. Por ejemplo, la realización del aparato descrita es meramente a modo de ejemplo. Por ejemplo, la división de unidad es meramente una división de función lógica y en la implementación real la división puede ser otra. Por ejemplo, se pueden combinar o integrar en otro sistema múltiples unidades o componentes, o algunas características se pueden ignorar o no llevar a cabo. Además, los acoplamientos mutuos o los acoplamientos directos o conexiones de comunicaciones representadas o descritas se pueden implementar mediante el uso de algunas interfaces. Los acoplamientos indirectos o conexiones de comunicación entre los aparatos o unidades se pueden implementar de forma electrónica, mecánica u otras.

- 15 Las unidades funcionales en las realizaciones de la presente invención pueden estar integradas en una unidad de procesamiento, o cada una de las unidades puede existir sola físicamente, o dos o más unidades se integran en una unidad. La unidad integrada se puede implementar en forma de hardware o se puede implementar en forma de una unidad funcional de software.

- 20 El método y dispositivo de gestión de memoria y el controlador de memoria provistos en la presente invención se describen en detalle más arriba y el principio y las maneras de implementación de la presente invención se describen en la presente memoria a través de ejemplos específicos.

**REIVINDICACIONES**

1. Un método de gestión de memoria, en donde el método se aplica a un dispositivo de gestión de memoria, y el dispositivo de gestión de memoria se ubica en un controlador de memoria, el método comprendiendo:
- 5 recibir (E201) una solicitud de recuperación enviada por un procesador, en donde la solicitud de recuperación lleva una dirección virtual;
- descubrir (E202) si una memoria intermedia de traducción adelantada TLB almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; y si es así, obtener una dirección física correspondiente a la dirección virtual de la tabla de páginas; o si no es así, obtener un campo de dirección de base de la tabla de páginas (E203) y buscar la tabla de páginas, y si la tabla de páginas comprende la dirección virtual transportada en la solicitud de recuperación, obtener (E205) una dirección física correspondiente a la dirección virtual, en donde la tabla de páginas comprende una correspondencia entre direcciones virtuales y direcciones físicas, y la TLB se ubica en el dispositivo de gestión de memoria; caracterizado por que
- 10 si la tabla de páginas no comprende la dirección virtual transportada en la solicitud de recuperación, determinar (E206) si la dirección virtual es válida y solicitar una página en blanco cuando se determina que la dirección virtual es válida, en donde:
- 15 si la solicitud de la página en blanco tiene éxito, iniciar la lectura y escritura de memoria; y
- si la solicitud de la página en blanco falla, seleccionar una página que se reemplazará y proveer, mediante la escritura de una dirección de la página seleccionada que se reemplazará en un registro de un espacio de retroalimentación, la página que se reemplazará a un sistema operativo de modo que el sistema operativo reemplaza la página.
- 20 2. El método según la reivindicación 1, en donde la determinación de si la dirección virtual es válida específicamente comprende:
- determinar si la dirección virtual cae dentro de un espacio de dirección virtual asignado; y si es así, determinar que la dirección virtual es válida; o
- 25 si no, determinar si la dirección virtual existe en un espacio de dirección virtual, VMA y, si es así, determinar que la dirección virtual es válida.
3. El método según cualquiera de las reivindicaciones 1 a 2, en donde antes de solicitar una página en blanco, el método además comprende:
- contar una frecuencia de uso de cada página en blanco almacenada en caché en un período preestablecido; y
- 30 seleccionar una página en blanco que tenga una frecuencia de uso más baja en el período preestablecido cuando se solicita la página en blanco.
4. El método según la reivindicación 1, en donde después de que la solicitud de la página en blanco tenga éxito, el método además comprende:
- 35 actualizar la tabla de páginas de modo que la tabla de páginas comprende la dirección virtual transportada en la solicitud de recuperación, y guardar la tabla de páginas en la TLB.
5. El método según cualquiera de las reivindicaciones 1 a 4, en donde si se descubre que la tabla de páginas comprende la dirección virtual transportada en la solicitud de recuperación, antes de la etapa de obtención de una dirección física correspondiente a la dirección virtual, el método además comprende:
- guardar la tabla de páginas en la TLB.
- 40 6. Un dispositivo de gestión de memoria (101), en donde el dispositivo de gestión de memoria (101) se ubica en un controlador de memoria (100), el dispositivo de gestión de memoria (101) comprendiendo: una memoria intermedia de traducción adelantada, TLB, (1011), una unidad de gestión de memoria, MMU, (1012), y un microcontrolador (1013); en donde
- 45 la TLB (1011) se configura para: recibir una solicitud de recuperación enviada por un procesador, en donde la solicitud de recuperación lleva una dirección virtual, y descubrir si la TLB (1011) almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación; y si es así, obtener una dirección física correspondiente a la dirección virtual de la tabla de páginas, en donde la tabla de páginas comprende una correspondencia entre direcciones virtuales y direcciones físicas;

la MMU (1012) se configura para: cuando la TLB (1011) no almacena en caché una tabla de páginas correspondiente a la dirección virtual transportada en la solicitud de recuperación, obtener un campo de dirección de base de la tabla de páginas y buscar la tabla de páginas, y si la tabla de páginas comprende la dirección virtual, obtener una dirección física correspondiente a la dirección virtual; y

- 5 el microcontrolador (1012) se configura para: cuando la tabla de páginas no comprende la dirección virtual, determinar si la dirección virtual es válida, y cuando se determina que la dirección virtual es válida, solicitar una página en blanco, y:

cuando la solicitud de la página en blanco tiene éxito, iniciar la lectura y escritura de memoria, y cuando la solicitud de la página en blanco falla, seleccionar una página que se reemplazará y proveer, mediante la escritura de una dirección de la página seleccionada que se reemplazará en un registro de un espacio de retroalimentación, la página que se reemplazará a un sistema operativo, de modo que el sistema operativo reemplaza la página.

- 10

7. El dispositivo según la reivindicación 6, en donde

el microcontrolador (1012) se configura, de manera específica, para: determinar si la dirección virtual cae dentro de un espacio de dirección virtual asignado; y si es así, determinar que la dirección virtual es válida, o si no, descubrir si la dirección virtual existe en un espacio de dirección de memoria virtual, VMA, y si es así, determinar que la dirección virtual es válida.

- 15

8. El dispositivo según cualquiera de las reivindicaciones 6 a 7, en donde

el microcontrolador (1012) se configura además para: recibir la solicitud de recuperación, obtener un campo de dirección de base de una tabla de páginas de un proceso correspondiente a la dirección virtual transportada en la solicitud de recuperación, y enviar el campo de dirección de base a la MMU (1012), de modo que la MMU (1012) busca la tabla de páginas según el campo de dirección de base.

- 20

9. El dispositivo según cualquiera de las reivindicaciones 6 a 8, en donde

el microcontrolador (1012) se configura además para: contar una frecuencia de uso de cada página en blanco almacenada en caché en un período preestablecido, y seleccionar una página en blanco que tenga una frecuencia de uso más baja en el período preestablecido cuando se solicita la página en blanco.

- 25

10. Un controlador de memoria (100), que comprende el dispositivo de gestión de memoria (101) según cualquiera de las reivindicaciones 6 a 9.



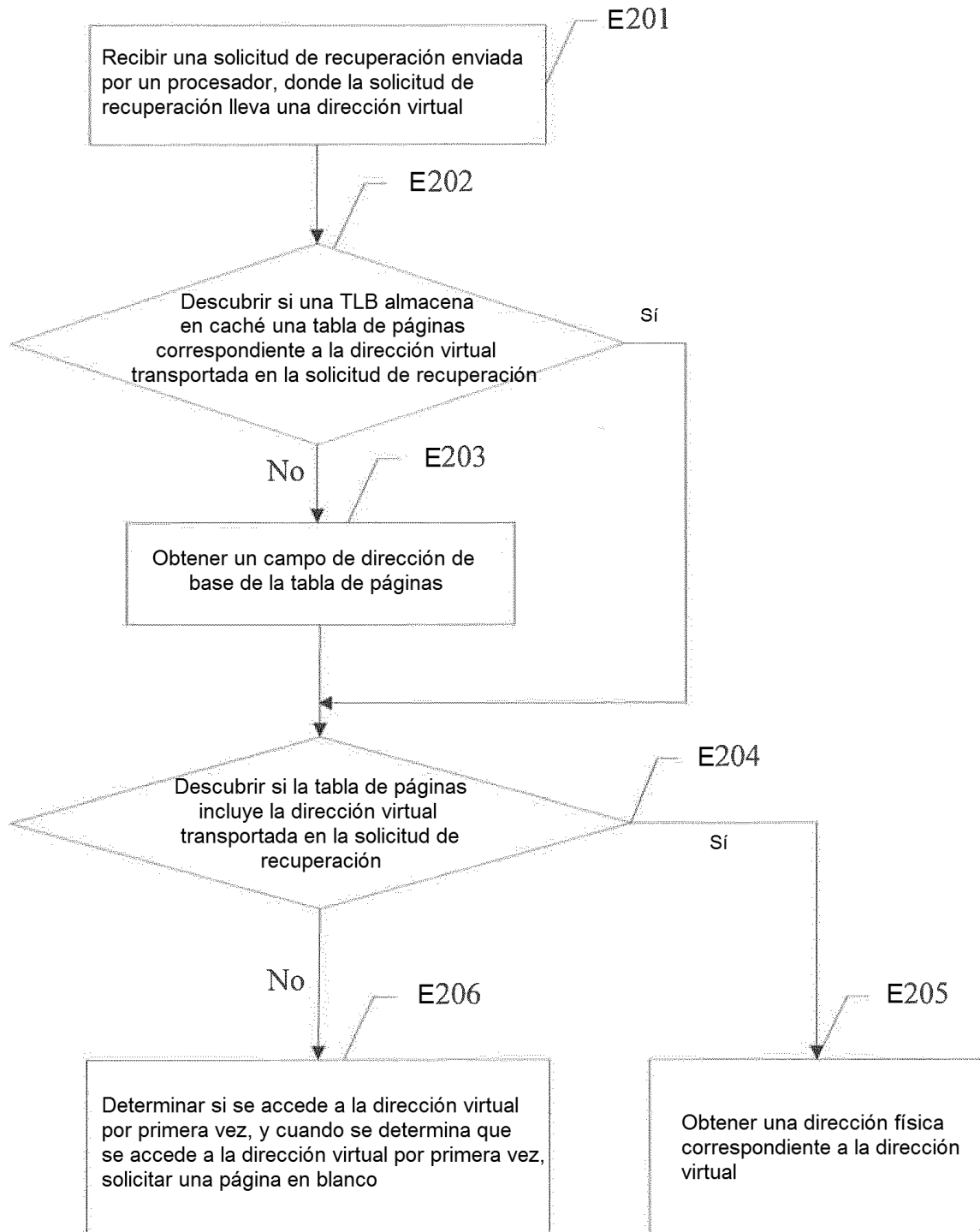
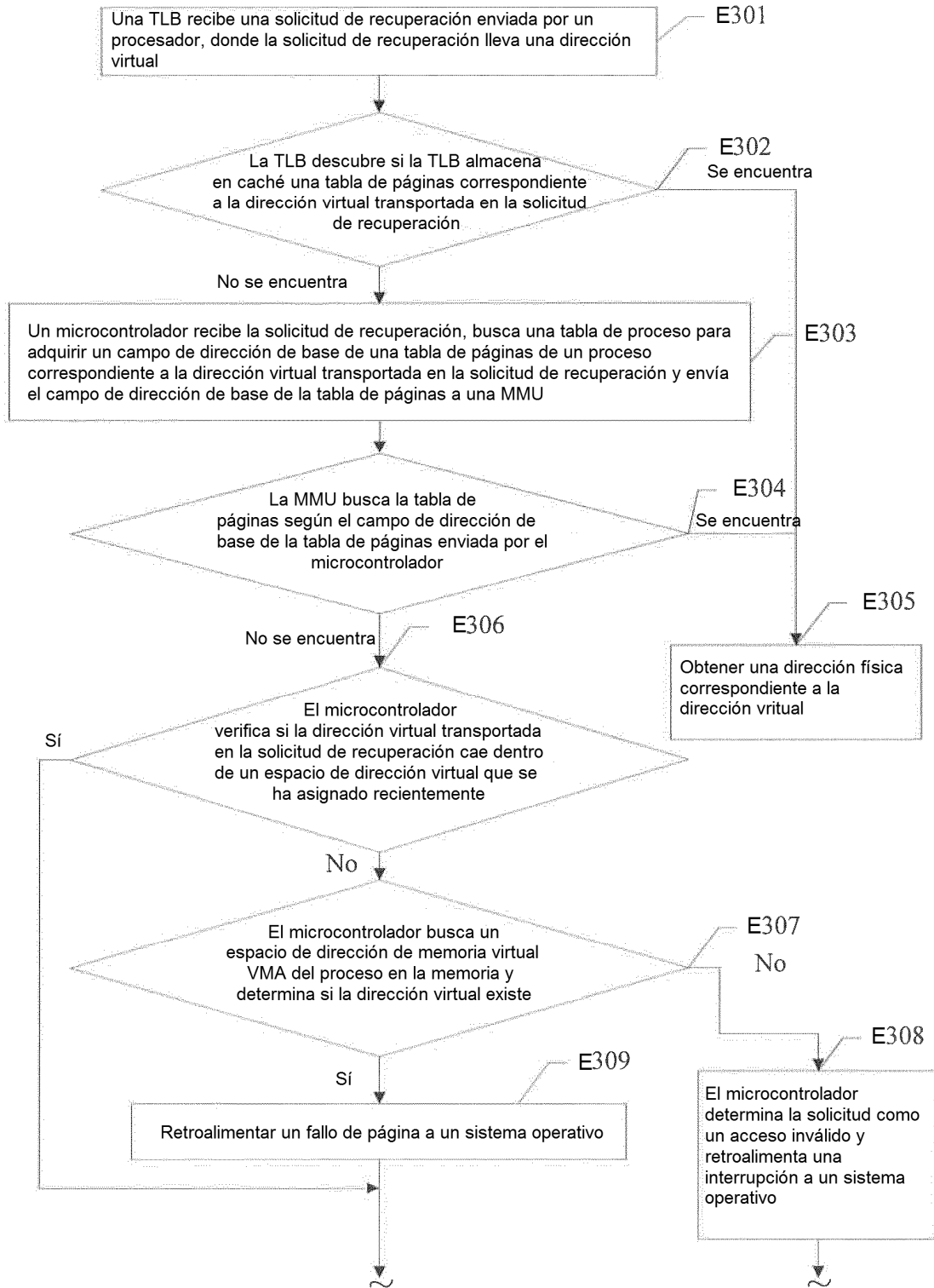


FIG. 2



A FIG. 3B

A FIG. 3B

FIG. 3A

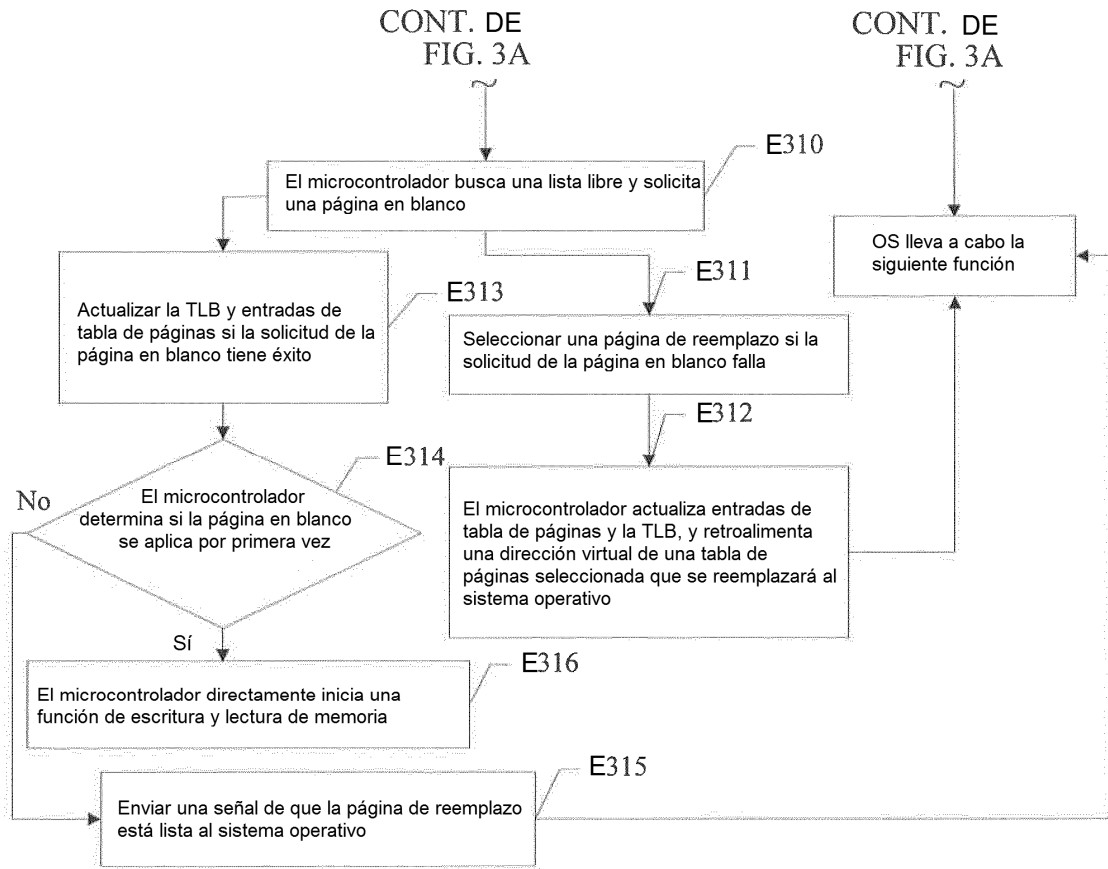


FIG. 3B

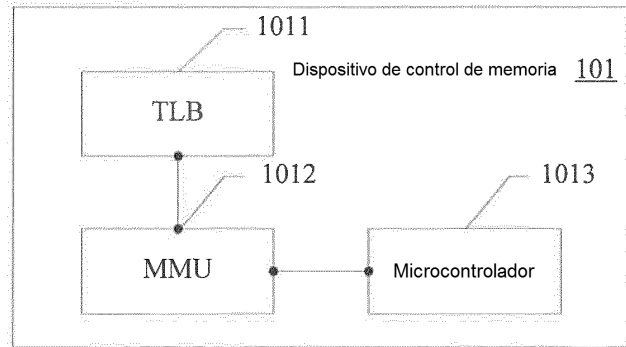


FIG. 4