

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 711 375**

51 Int. Cl.:

G06F 1/32 (2006.01)

H04N 5/775 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.10.2010 PCT/US2010/051863**

87 Fecha y número de publicación internacional: **14.04.2011 WO11044388**

96 Fecha de presentación y número de la solicitud europea: **07.10.2010 E 10775953 (2)**

97 Fecha y número de publicación de la concesión europea: **14.11.2018 EP 2486468**

54 Título: **Ahorro de energía para la detección de conexión en caliente**

30 Prioridad:

08.10.2009 US 575498

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

03.05.2019

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)
International IP Administration 5775 Morehouse
Drive
San Diego, CA 92121, US**

72 Inventor/es:

**ZHONG, CHENG;
DANG, NAM, V.;
VUONG, HUNG, Q. y
KONG, XIAOHUA**

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 711 375 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Ahorro de energía para la detección de conexión en caliente

5 **I. Campo**

[0001] La presente divulgación está relacionada, en general, con el ahorro de energía para la detección de conexión en caliente.

10 **II. Descripción de la técnica relacionada**

[0002] Los avances en la tecnología han dado como resultado dispositivos informáticos más pequeños y más potentes. Por ejemplo, existe actualmente una variedad de dispositivos informáticos personales portátiles, incluyendo dispositivos informáticos inalámbricos, tales como teléfonos inalámbricos portátiles, asistentes digitales personales (PDA) y dispositivos de radiobúsqueda que son pequeños, ligeros y que se transportan fácilmente por los usuarios. Más específicamente, los teléfonos inalámbricos portátiles, tales como teléfonos móviles y teléfonos de protocolo de Internet (IP), pueden comunicar paquetes de datos y voz a través de redes inalámbricas. Además, muchos de dichos teléfonos inalámbricos incluyen otros tipos de dispositivos que están incorporados en los mismos. Por ejemplo, un teléfono inalámbrico también puede incluir una cámara fotográfica digital, una cámara de vídeo digital, un grabador digital y un reproductor de archivos de audio. También, dichos teléfonos inalámbricos pueden procesar instrucciones ejecutables, incluyendo aplicaciones de software, tales como una aplicación de navegador de web, que se puede usar para acceder a Internet. Como tales, estos teléfonos inalámbricos pueden incluir capacidades informáticas significativas.

[0003] Los teléfonos inalámbricos también pueden incluir capacidades multimedia como entrada de audio y/o vídeo (A/V) y salida de A/V. Las populares interfaces de A/V para dispositivos independientes, como los reproductores de discos versátiles digitales (DVD) y los reproductores de discos Blu-ray (BD) incluyen una interfaz de vídeo de alta definición (HDMI) y una interfaz visual digital (DVI). Una consideración al incorporar estas interfaces en teléfonos inalámbricos es el consumo de energía requerido por las interfaces. Por ejemplo, las especificaciones de HDMI y DVI requieren que los dispositivos admitan la detección de conexión en caliente (HPD), una característica que permite la detección de una conexión a otro dispositivo compatible con HDMI o DVI. Las especificaciones de HDMI y DVI requieren, además, que para admitir la HPD, los dispositivos incluyan una fuente de alimentación de corriente continua (CC) de +5 voltios que permanezca activa. Sin embargo, mantener la fuente de alimentación de +5V CC puede acortar la vida útil de la batería de los teléfonos inalámbricos que intentan incorporar HDMI o DVI.

[0004] Un ejemplo de un aparato de la técnica anterior que suministra un voltaje de CC a un dispositivo externo se describe en la solicitud US 2008/0232209.

40 **III. Sumario**

[0005] Se divulgan sistemas y procedimientos de ahorro de energía para la detección de conexión en caliente. Se agregan un circuito de detección del receptor y un controlador a un dispositivo de origen (por ejemplo, un teléfono inalámbrico con capacidad HDMI). Cuando está habilitado, el circuito de detección del receptor detecta una conexión de un dispositivo colector (por ejemplo, un dispositivo de pantalla compatible con HDTV) al dispositivo de origen a través de un conector (por ejemplo, un cable HDMI) a través de los pines (por ejemplo, los pines del Reloj HDMI o los pines de datos Rojo, Verde o Azul de HDMI) del conector. Cuando el circuito de detección del receptor detecta la conexión, el controlador activa una fuente de voltaje de CC en el dispositivo de origen y recibe una señal de HPD. En respuesta a la recepción de la señal de HPD, el controlador deshabilita el circuito de detección del receptor y habilita la salida multimedia a través de un controlador de salida del dispositivo de origen. Cuando el conector se desconecta del dispositivo de origen o del dispositivo colector, el controlador detecta la ausencia de la señal de HPD. En respuesta, el controlador deshabilita la fuente de voltaje de CC.

[0006] En un modo de realización particular, se divulga un procedimiento que incluye detectar, en un dispositivo de origen conectable a un dispositivo colector, una conexión del dispositivo de origen al dispositivo colector a través de un conector. El dispositivo de origen incluye una fuente de voltaje de CC y la conexión se detecta sin consumir energía de la fuente de voltaje de CC.

[0007] En otro modo de realización particular, un dispositivo electrónico incluye una fuente de voltaje de CC acoplada a una interfaz de CC. El dispositivo electrónico también incluye un circuito de detección del receptor configurado para detectar una conexión del dispositivo electrónico a un dispositivo colector a través de un conector sin consumir energía de la fuente de voltaje de CC. El dispositivo electrónico incluye, además, un controlador acoplado a una interfaz de HPD. El controlador está configurado para recibir una señal de detección del circuito de detección del receptor. El controlador también está configurado para controlar de forma selectiva un interruptor para habilitar o deshabilitar la fuente de voltaje de CC en base a la señal de detección. El controlador está configurado, además, para detectar una señal de HPD en la interfaz de HPD después de habilitar la fuente de voltaje de CC y deshabilitar el circuito de detección del receptor en respuesta a la detección de la señal de HPD. El controlador está configurado para detectar

la ausencia de la señal de HPD y para habilitar el circuito de detección del receptor en respuesta a la detección de la ausencia de la señal de HPD.

[0008] Una ventaja particular proporcionada por al menos uno de los modos de realización divulgados es la capacidad de admitir la HPD sin agotar continuamente una batería debido a una corriente de polarización de una fuente de alimentación de +5V CC. Otra ventaja particular proporcionada por al menos uno de los modos de realización divulgados es la eliminación de una corriente de polarización de agotamiento de la batería en un dispositivo que admite la HPD cuando el dispositivo está en estado inactivo, en estado de espera, en estado de salida sin alta definición (HD) u otro estado en el que una interfaz HDMI está inactiva.

[0009] Otros aspectos, ventajas y características de la presente divulgación resultarán evidentes después de revisar toda la solicitud, incluyendo las siguientes secciones: Breve descripción de los dibujos, Descripción detallada y Reivindicaciones.

IV. Breve descripción de los dibujos

[0010]

La figura 1 es un diagrama de bloques de un modo de realización ilustrativo particular de un sistema de ahorro de energía para HPD;

la figura 2 es un diagrama de circuito de un modo de realización ilustrativo particular del circuito de detección del receptor del sistema de la figura 1;

la figura 3 es un diagrama de flujo de un modo de realización ilustrativo particular de un procedimiento de ahorro de energía para HPD;

la figura 4 es un diagrama para ilustrar un modo de realización ilustrativo particular de un diagrama de estado para implementar el ahorro de energía para HPD en un dispositivo de origen;

la figura 5 es un diagrama de bloques de un dispositivo inalámbrico que incluye ahorro de energía para HPD; y

la figura 6 es un diagrama para ilustrar un modo de realización particular de un proceso de fabricación de dispositivos electrónicos.

V. Descripción detallada

[0011] Haciendo referencia a la figura 1, se divulga un modo de realización ilustrativo particular de un sistema de ahorro de energía para la detección de conexión en caliente (HPD) y se designa, en general, como 100. El sistema incluye un dispositivo de origen 110 conectado a un dispositivo colector 130 a través de un conector 120. En un modo de realización ilustrativo, el conector 120 es un cable de interfaz multimedia de alta definición (HDMI) o un cable de interfaz visual digital (DVI).

[0012] El dispositivo de origen 110 incluye una fuente de voltaje de CC 112 acoplada a un pin de suministro de voltaje 121 del conector. En un modo de realización particular, la fuente de voltaje de CC 112 produce un voltaje de CC de aproximadamente 5 voltios. Por ejemplo, el conector 120 puede ser un cable HDMI y la fuente de voltaje de CC 112 se puede acoplar al pin dieciocho del cable HDMI (designado como un pin de alimentación de +5 V según la especificación de HDMI). Como otro ejemplo, el conector 120 puede ser un cable DVI y la fuente de voltaje de CC 112 se puede acoplar al pin catorce del cable DVI (designado como un pin de alimentación de +5 V según la especificación de DVI). La especificación de HDMI se puede encontrar en www.hdmi.org y la especificación de DVI en www.ddwg.org.

[0013] El dispositivo de origen 110 también incluye un controlador 114 acoplado a un pin de HPD 122 del conector 120. Por ejemplo, el conector 120 puede ser un cable HDMI y el controlador 114 puede estar acoplado al pin diecinueve del cable HDMI (designado como un pin de HPD según la especificación de HDMI). Como otro ejemplo, el conector 120 puede ser un cable DVI y el controlador puede estar acoplado al pin dieciséis del cable DVI (designado como un pin de HPD según la especificación de DVI). El controlador 114 está configurado para encender y apagar de forma selectiva la fuente de voltaje de CC 112 a través de una señal 111 de habilitación de la fuente de voltaje de CC en respuesta a una señal de detección 113 recibida desde un circuito de detección de receptor (RX) 116. Por ejemplo, el controlador 114 puede controlar un interruptor que habilita o deshabilita una conexión a la fuente de voltaje de CC 112. El controlador también está configurado para habilitar y deshabilitar de forma selectiva el circuito de detección de RX 116 a través de una señal de habilitación de detección de RX 115 en respuesta a una señal de HPD recibida desde el pin de HPD 122. El controlador 114 está configurado, además, para permitir la transferencia de datos desde un controlador de salida 118 del dispositivo de origen 110 a través de una señal de habilitación de transferencia de datos 117 en respuesta a la detección de la señal de HPD desde el pin de HPD 122.

[0014] El dispositivo de origen 110 incluye, además, el circuito de detección de RX 116 que está configurado para detectar una conexión entre el dispositivo de origen 110 y el dispositivo colector 130 a través del conector 120. El circuito de detección de RX 116 detecta la conexión sin consumir energía de la fuente de voltaje de CC 112. En un modo de realización particular, el circuito de detección de RX 116 detecta la conexión en base a las señales recibidas de un pin de Reloj+ 123 y un pin de Reloj- 124 del conector 120. Por ejemplo, el conector 120 puede ser un cable HDMI y el circuito de detección de RX 116 puede detectar la conexión en base a las señales recibidas desde el pin 10 (designado por la especificación de HDMI como un pin de Reloj+ de señalización diferencial de transición minimizada (TMDS)) y el pin 12 (designado por la especificación de HDMI como un pin de Reloj- de TMDS). Como otro ejemplo, el conector 120 puede ser un cable DVI y el circuito de detección de RX 116 puede detectar la conexión basándose en las señales recibidas desde el pin 23 (designado por la especificación de DVI como un pin de Reloj+ de TMDS) y el pin 24 (designado por la especificación de DVI como un pin de Reloj- de TMDS).

[0015] Cabe señalar que aunque el modo de realización particular ilustrado en la figura 1 representa el circuito de detección de RX 116 acoplado a los pines del reloj 123-124, el circuito de detección de RX 116 puede acoplarse alternativamente y detectar la conexión a través de un pin de Datos+ 125 y un pin de Datos- 126. Por ejemplo, los pines de datos 125-126 pueden ser los pines de Datos+/- Rojo de TMDS (pines 1/3 de un cable HDMI o pines 2/1 o 5/4 de un cable DVI), los pines de Datos+/- Verde de TMDS (pines 4/6 de un cable HDMI o pines 10/9 o 13/12 de un cable DVI), o los pines de Datos+/- Azul de TMDS (pines 7/9 de un cable HDMI o pines 18/17 o 21/20 de un cable DVI).

[0016] El circuito de detección de RX 116 está configurado para transmitir la señal de detección 113 al controlador 114, lo que indica si se detecta o no la conexión entre el dispositivo de origen 110 y el dispositivo colector 130 a través del conector 120. El circuito de detección de RX 116 también está configurado para ser habilitado y deshabilitado de forma selectiva por el controlador 114 a través de la señal de habilitación de detección de RX 115.

[0017] El controlador de salida 118 en el dispositivo de origen 110 puede habilitarse y deshabilitarse de forma selectiva por el controlador 114 a través de la señal de habilitación de transferencia de datos 117. En un modo de realización ilustrativo, el controlador de salida 118, cuando está habilitado, emite una señal de vídeo desde el dispositivo de origen 110 al dispositivo colector 130 a través de los pines de datos (por ejemplo, el pin de Datos+ 125 y el pin de Datos- 126) del conector. Por ejemplo, el controlador de salida 118 puede transmitir vídeo HD al dispositivo colector 130 a través de los pines de datos 125-126.

[0018] Aunque el conector 120 se ilustra en la figura 1 teniendo solo seis pines 121-126, el conector 120 puede tener cualquier número de pines. Por ejemplo, cuando el conector 120 es un cable HDMI, el conector 120 puede tener al menos diecinueve pines. Como otro ejemplo, cuando el conector 120 es un cable DVI, el conector 120 puede tener hasta veinticuatro pines digitales y cinco pines analógicos.

[0019] El dispositivo colector 130 incluye una resistencia R 132 y una fuente de alimentación 134 del dispositivo colector. En un modo de realización particular, la resistencia R 132 es una resistencia de 1 k Ω que hace un bucle de una señal recibida desde un pin 121 de suministro de voltaje del conector 120 al pin 122 de HPD del conector 120. Por lo tanto, cuando la fuente de voltaje de CC 112 en el dispositivo de origen 110 está activa, se recibe una señal de +5V en la resistencia R 132 y se transmite de nuevo al controlador 114 a través del pin 122 de HPD del conector 120 como señal de HPD. Por lo tanto, el dispositivo colector 130 puede incluir un circuito para transmitir la señal de HPD al dispositivo de origen 110 en respuesta a la recepción de la tensión de +5V CC desde el dispositivo de origen 110. En un modo de realización particular, la fuente de alimentación 134 del dispositivo de colector es una fuente de alimentación de 3,3 V conectada al pin de Reloj+ 123 y al pin de Reloj- 124 del conector 120 a través de dos resistencias de 50 Ω 136 y 138, respectivamente. De este modo, cuando el dispositivo de origen 110 está conectado al dispositivo colector 130 a través del conector 120, el circuito de detección de RX 116 puede recibir una señal a través del pin de Reloj+ 123 y el pin de Reloj- 124 del conector 120 incluso cuando la fuente de voltaje de CC 112 está apagada y no se recibe ninguna señal de HPD en el controlador 114.

[0020] En funcionamiento, el dispositivo de origen 110 puede implementar el ahorro de energía para HPD de la siguiente manera. Inicialmente, el dispositivo de origen 110 y el dispositivo colector 130 pueden estar desconectados, la fuente de voltaje de CC 112 puede estar apagada y el circuito de detección de RX 116 puede estar habilitado. Alternativamente, el circuito de detección de RX 116 puede estar inicialmente deshabilitado y habilitado de forma selectiva por el controlador 114 en respuesta a una activación de una aplicación que utiliza la capacidad de salida de alta definición del controlador de salida 118 (por ejemplo, una aplicación HDTV). Una vez que los dispositivos 110, 130 están conectados a través del conector 120 (por ejemplo, un cable HDMI o un cable DVI), el circuito de detección de RX 116 puede detectar la conexión entre los dispositivos 110, 130 a través del conector 120 en base a las señales recibidas desde los pines de reloj 123-124 o los pines de datos 125-126 del conector 120. Cabe señalar que cuando el circuito de detección de RX 116 detecta la conexión, la fuente de voltaje de CC 112 aún está apagada. Al detectar la conexión, el circuito de detección de RX 116 puede notificar al controlador 114 la conexión detectada a través de la señal de detección 113.

[0021] En respuesta, el controlador 114 puede habilitar la fuente de voltaje de CC 112 acoplada al pin de suministro de voltaje 121 del conector 120 y recibir una señal de HPD del pin de HPD 122 del conector 120. El controlador 114

también puede deshabilitar el circuito de detección de RX 116 a través de la señal de habilitación de detección de RX 115 en un esfuerzo por ahorrar energía, ya que el circuito de detección de RX 116 puede no ser necesario una vez que el controlador 114 recibe la señal de HPD. En respuesta a la recepción de la señal de HPD, el controlador 114 también puede habilitar la salida en el controlador de salida 118 a través de la señal de habilitación de transferencia de datos 117. El dispositivo de origen 110 (por ejemplo, un teléfono inalámbrico equipado con HDMI o DVI) puede transmitir entonces señales de A/V al dispositivo colector 130 (por ejemplo, una pantalla HDTV) a través del conector 120.

[0022] Cuando el dispositivo de origen 110 y el dispositivo colector 130 ya no están conectados a través del conector 120 (por ejemplo, debido a que el conector 120 se ha "desconectado" de uno de los dispositivos 110, 130), el controlador 114 ya no recibe la señal de HPD en el pin de HPD 122 del conector 120. En respuesta a la detección de la ausencia de la señal de HPD, el controlador 114 puede devolver el dispositivo de origen 110 al estado inicial. Es decir, el controlador 114 puede apagar la fuente de voltaje de CC 112 a través de la señal 111, deshabilitar el controlador de salida 118 a través de la señal 117, y volver a habilitar el circuito de detección de RX 116 a través de la señal 115 de manera que el circuito de detección de RX 116 pueda detectar una conexión posterior al dispositivo colector 130 o algún otro dispositivo colector.

[0023] Debe observarse que durante el funcionamiento normal del dispositivo de origen 110 (es decir, cuando el controlador de salida 118 emite señales de A/V), el circuito de detección de RX 116 se deshabilita. Por lo tanto, el circuito de detección de RX 116 puede no consumir energía durante el funcionamiento normal del dispositivo de origen 110. Una pequeña corriente (por ejemplo, aproximadamente 150 μ A) puede viajar a través del circuito de detección de RX 116 durante un corto intervalo de tiempo entre la conexión del dispositivo colector 130 y la deshabilitación por parte del controlador 114 del circuito de detección de RX 116 en respuesta a la detección de la presencia de la señal de HPD. También se debe tener en cuenta que en un modo de realización particular, el controlador 114 puede implementarse como software (por ejemplo, firmware) en el dispositivo de origen 110 configurado para recibir, enviar y procesar señales digitales (por ejemplo, las señales 111, 113, 115, 117, la señal HPD, señales desde los pines del reloj 123-124 y señales desde los pines de datos 125-126).

[0024] Se apreciará que el sistema 100 de la figura 1 puede admitir la HPD según lo requieren las especificaciones de HDMI y DVI, al tiempo que reduce el consumo de corriente de la fuente de voltaje de CC en el dispositivo de origen. Por lo tanto, el sistema 100 de la figura 1 puede reducir o eliminar la corriente de polarización de la fuente de voltaje de CC cuando el dispositivo de origen está en modo inactivo, modo de espera, modo de salida no HD, estado de ahorro de energía para conservar la vida útil de la batería o cualquier combinación de estos. Se apreciará así que el sistema 100 de la figura 1 puede permitir ahorros de duración de la batería en dispositivos portátiles como teléfonos inalámbricos.

[0025] Con referencia a la figura 2, se representa un diagrama de circuito de un modo de realización ilustrativo particular del circuito de detección de RX 116 de la figura 1 y, en general, se designa como 200. El circuito de detección de RX 200 está acoplado a un circuito 230 de dispositivo colector y recibe dos señales 241-242 desde el circuito 230 del dispositivo colector. En un modo de realización ilustrativo, el circuito 230 del dispositivo colector es una parte del dispositivo colector 130 de la figura 1, y las señales 241-242 se reciben a través de un conector como el conector 120 de la figura 1.

[0026] El circuito de detección de RX 200 recibe una señal 225 de habilitación de detección de RX como una señal de control para un transistor PFET M2 214 y para un transistor NFET M3 216. En un modo de realización ilustrativo, la señal 225 de habilitación de detección de RX es la señal 115 de habilitación de detección de RX de la figura 1 recibida de un controlador tal como el controlador 114 de la figura 1 (por ejemplo, en respuesta a una activación de una aplicación HDTV). El circuito de detección de RX 200 también incluye dos resistencias R1 202 y 204 que acoplan las señales 241-242 a una resistencia R2 206. La resistencia R2 206 está conectada a la entrada de un transistor NFET M1 212 que recibe una señal de control a través de una resistencia 208 de 1 k Ω . Las salidas de los transistores M1 212 y M2 214 se aplican a una resistencia R3 210 que está conectada a la entrada de un transistor NFET M3 216. El transistor M3 216 también recibe la señal 225 de habilitación de detección de RX como una señal de control.

[0027] Las salidas de los transistores M1 212 y M2 214 también se aplican a un circuito de retardo programable 224 y a un transistor NFET M4 220. Un interruptor S1 222 controla la aplicación de la salida tanto al circuito de retardo programable 224 como al transistor M4 220. El interruptor S1 222 está controlado por una inversa de la señal 225 de habilitación de detección de RX (invertida por un inversor 218). La inversa de la señal 225 de habilitación de detección de RX también se aplica como una señal de control al transistor M4 220. El circuito de retardo programable 224 emite una señal de detección 227 que indica si alguna de las señales 241, 242 está activa. En un modo de realización ilustrativo, la señal de detección 227 es la señal de detección 113 de la figura 1.

[0028] Cabe señalar que el circuito de retardo programable 224 puede incluir un disparador Schmitt 226. El disparador Schmitt 226 puede activarse después de un tiempo de estabilización inicial del circuito de detección de RX 200, de modo que la señal de detección 227 cambie de estado después de que los condensadores 236-238 del dispositivo colector se hayan descargado. Por ejemplo, cuando los condensadores 236-238 del dispositivo colector se

acoplan a fuentes de alimentación de 3,3 V, el disparador Schmitt 226 puede tener un valor de umbral de aproximadamente 2V.

5 **[0029]** Se apreciará que el circuito de detección de RX 200 de la figura 2 puede permitir que un dispositivo de origen HDMI o DVI detecte una conexión a un dispositivo colector HDMI o DVI sin consumir energía de una fuente de voltaje de CC en el dispositivo de origen. Por ejemplo, el circuito de detección de RX 200 de la figura 2 puede detectar una conexión a un dispositivo colector HDMI o DVI basándose en señales (por ejemplo, las señales 241-242) recibidas del dispositivo colector. Se apreciará, además, que el circuito de detección de RX 200 de la figura 2 puede implementarse agregando algunos transistores, resistencias e inversores a un dispositivo de origen. Se apreciará así
10 que una penalización de área asociada con el circuito de detección de RX 200 de la figura 2 puede ser pequeño en relación con el área ocupada por un dispositivo de origen.

15 **[0030]** Con referencia a la figura 3, se representa un diagrama de flujo de un modo de realización ilustrativo particular de un procedimiento de ahorro de energía de HPD y, en general, se designa como 300. En un modo de realización ilustrativo, el procedimiento 300 puede ser realizado por el dispositivo de origen 110 de la figura 1.

20 **[0031]** El procedimiento 300 incluye detectar, en un dispositivo de origen que incluye una fuente de voltaje de CC, una conexión del dispositivo de origen al dispositivo colector a través de un conector, en 302. La conexión se detecta sin consumir energía de la fuente de voltaje de CC. Por ejemplo, en la figura 1, el circuito de detección de RX 116 puede detectar una conexión del dispositivo de origen 110 al dispositivo colector 130 a través del conector 120 sin consumir energía de la fuente de voltaje de CC 112.

25 **[0032]** El procedimiento 300 también incluye habilitar una conexión a la fuente de voltaje de CC en respuesta a la detección de la conexión, en 304. Por ejemplo, en la figura 1, el controlador 114 puede activar un interruptor acoplado a la fuente de voltaje de CC 112.

30 **[0033]** El procedimiento 300 incluye, además, recibir una señal de HPD, en 306. Por ejemplo, en la figura 1, el controlador 114 puede recibir una señal de HPD a través del pin 122 de HPD del conector 120.

35 **[0034]** El procedimiento 300 incluye habilitar un controlador de salida en el dispositivo de origen en respuesta a la detección de la señal de HPD, en 308. Por ejemplo, en la figura 1, el controlador 114 puede habilitar el controlador de salida 118 a través de la señal 117 de habilitación de transferencia de datos.

40 **[0035]** Se apreciará así que el procedimiento 300 de la figura 3 puede permitir que los dispositivos de origen (por ejemplo, los dispositivos de origen HDMI o DVI) detecten una conexión a un dispositivo colector (por ejemplo, los dispositivos colectores HDMI o DVI) sin consumir energía de una fuente de voltaje de CC del dispositivo de origen.

45 **[0036]** Haciendo referencia a la figura 4, se representa un modo de realización ilustrativo particular de un diagrama de estado para implementar un procedimiento de ahorro de energía para HPD en un dispositivo de origen y se designa, en general, como 400. Se observará que el diagrama de estado 400 es un diagrama de estado cíclico unidireccional.

50 **[0037]** En el estado 401, el dispositivo de origen espera una conexión a un dispositivo colector. Cuando el dispositivo de origen está conectado a un dispositivo colector, un circuito de detección de RX en el dispositivo de origen detecta la conexión en los pines de un conector, en el estado 402. Por ejemplo, refiriéndose a la figura 1, cuando el dispositivo de origen 110 está conectado al dispositivo colector 130, el circuito de detección de RX 116 puede detectar la conexión a través de las señales enviadas a través de los pines 123-124 del conector 120.

55 **[0038]** Cuando se detecta la conexión, se habilita una fuente de voltaje de CC en el dispositivo de origen, en el estado 403. Por ejemplo, refiriéndose a la figura 1, cuando el circuito de detección de RX 116 detecta la conexión, el controlador 114 puede habilitar la fuente de voltaje de CC 112.

60 **[0039]** Después de habilitar la fuente de voltaje de CC, se puede recibir una señal de HPD, en el estado 404. Por ejemplo, refiriéndose a la figura 1, después de que el controlador 114 habilite la fuente de voltaje de CC 112, el controlador 114 puede recibir una señal de HPD a través del pin 122 de HPD del conector 120.

65 **[0040]** Al recibir la señal de HPD, el circuito de detección de RX en el dispositivo de origen se puede deshabilitar en el estado 405. Por ejemplo, refiriéndose a la figura 1, el controlador 114 puede deshabilitar el circuito de detección de RX 116 al recibir la señal de HPD.

[0041] Después de que se deshabilita el circuito de detección de RX, la transmisión de datos desde un controlador de salida del dispositivo de origen puede habilitarse, en el estado 406. Por ejemplo, refiriéndose a la figura 1, el controlador 114 puede habilitar la transmisión de datos desde el controlador de salida 118 después de recibir la señal de HPD.

[0042] Una vez que el controlador de salida está activo, el dispositivo de origen entra en un estado 407 y espera la desconexión del dispositivo de origen del dispositivo colector. Cuando el dispositivo de origen se desconecta del

dispositivo colector, se detecta la ausencia de la señal HPD en el dispositivo de origen, en el estado 408. Por ejemplo, refiriéndose a la figura 1, el controlador 114 puede detectar la ausencia de la señal de HPD en el pin 122 de HPD del conector. En un modo de realización ilustrativo, la ausencia de la señal de HPD es detectada por un circuito de descarga del controlador 114 que está acoplado al pin 122 de HPD.

5 **[0043]** Después de detectar la ausencia de la señal de HPD, la fuente de voltaje de CC en el dispositivo de origen puede deshabilitarse, en el estado 409. Por ejemplo, con referencia a la figura 1, el controlador 114 puede deshabilitar la fuente de voltaje de CC 112.

10 **[0044]** El controlador de salida del dispositivo de origen también puede estar deshabilitado, en el estado 410. Por ejemplo, refiriéndose a la figura 1, el controlador 114 puede deshabilitar la transferencia de datos en el controlador de salida 118.

15 **[0045]** Después de que se deshabilita el controlador de salida, se habilita el circuito de detección de RX en el dispositivo de origen, en el estado 411. Por ejemplo, con referencia a la figura 1, el controlador puede habilitar el circuito de detección de RX 116. Una vez que se habilita el circuito de detección de RX, el dispositivo de origen vuelve al estado 401 y espera otra conexión del dispositivo de origen al dispositivo colector. Alternativamente, el circuito de detección de RX en el dispositivo de origen puede permanecer deshabilitado hasta que se active una aplicación en el dispositivo de origen que utiliza la salida HD.

20 **[0046]** Cabe señalar que el diagrama de estado 400 ilustrado en la figura 4 representa un modo de realización ilustrativo de un procedimiento de ahorro de energía para HPD. Por lo tanto, el orden de varios estados puede intercambiarse mientras se mantiene el ahorro de energía para la HPD intacto. Por ejemplo, el orden de los estados 405-406 puede intercambiarse. Como otro ejemplo, el orden de los estados 409-411 puede intercambiarse.

25 **[0047]** Con referencia a la figura 5, se representa un diagrama de bloques de un modo de realización ilustrativo particular de un dispositivo electrónico que incluye ahorro de energía para HPD y se designa, en general, como 500. El dispositivo 500 incluye un procesador, tal como el procesador de señales digitales (DSP) 510, acoplado a una memoria 532. La figura 5 también muestra un controlador de pantalla 526 que está acoplado al procesador de señales digitales 510 y a una pantalla 528. También se puede acoplar un codificador/descodificador (CODEC) 534 al procesador de señales digitales 510. Un altavoz 536 y un micrófono 538 se pueden acoplar al CODEC 534.

30 **[0048]** El dispositivo 500 también incluye una fuente de voltaje de +5V CC 550 y un circuito de HDMI 560 acoplado al DSP 510. El circuito de HDMI 560 incluye un controlador 561, un circuito de detección de RX 562 y un controlador de salida 563. El circuito de HDMI 560 incluye una interfaz de HDMI que comprende un pin 564 de suministro de voltaje (por ejemplo, una interfaz de CC), un pin 565 de HPD, un pin 566 de Reloj-, un pin 567 de Reloj+, un pin 568 de Datos- y un pin 569 de Datos+. En un modo de realización ilustrativo, la fuente de voltaje de +5V CC 550 es la fuente de voltaje de CC 112 de la figura 1, el controlador 561 es el controlador 114 de la figura 1, el circuito de detección de RX 562 es el circuito de detección de RX 116 de la figura 1, y el controlador de salida 563 es el controlador de salida 118 de la figura 1. En un modo de realización particular, el circuito de HDMI 560 se enciende cuando el DSP 510 lanza una aplicación HD en el dispositivo 500 y se apaga cuando el DSP 510 apaga la aplicación HD en el dispositivo 500.

35 **[0049]** La figura 5 también indica que un controlador inalámbrico 540 se puede acoplar al procesador de señales digitales 510 y a una antena inalámbrica 542. En un modo de realización particular, el DSP 510, el controlador de pantalla 526, la memoria 532, el CODEC 534, el controlador inalámbrico 540 y la fuente de voltaje de +5V CC 560 y el circuito de HDMI 560 están incluidos en un dispositivo 522 de sistema en paquete o sistema en chip. En un modo de realización particular, un dispositivo de entrada 530 y una fuente de alimentación 544 están acoplados al dispositivo 522 de sistema en chip. Además, en un modo de realización particular, como se ilustra en la figura 5, la pantalla 528, el dispositivo de entrada 530, el altavoz 536, el micrófono 538, la antena inalámbrica 542 y la fuente de alimentación 544 son externos con respecto al dispositivo 522 de sistema en chip. Sin embargo, cada uno de la pantalla 528, el dispositivo de entrada 530, el altavoz 536, el micrófono 538, la antena inalámbrica 542 y la fuente de alimentación 544 se puede acoplar a un componente del dispositivo 522 de sistema en chip, tal como una interfaz o un controlador.

45 **[0050]** La figura 6 representa un modo de realización ilustrativo particular de un proceso 600 de fabricación de dispositivos electrónicos. Por ejemplo, el proceso de fabricación de dispositivos electrónicos se puede usar para fabricar elementos de ahorro de energía para la HPD como se describe en el presente documento con referencia a las figuras 1-5 (por ejemplo, componentes del sistema de la figura 1 o el circuito de la figura 2). La información 602 del dispositivo físico se recibe en el proceso 600 de fabricación, tal como en un ordenador de investigación 606. La información 602 del dispositivo físico puede incluir información de diseño que represente al menos una propiedad física de ahorro de energía para la HPD, tal como elementos de ahorro de energía para la HPD como se describe en el presente documento con referencia a las figuras 1-5. Por ejemplo, la información 602 del dispositivo físico puede incluir parámetros físicos, características del material e información de la estructura que se introduce a través de una interfaz de usuario 604 acoplada al ordenador de investigación 606. El ordenador de investigación 606 incluye un procesador 608, tal como uno o más núcleos de procesamiento, acoplado a un medio legible por ordenador tal como una memoria 610. La memoria 610 puede almacenar instrucciones legibles por ordenador que son ejecutables para

hacer que el procesador 608 transforme la información 602 del dispositivo físico para cumplir con un formato de archivo y generar un archivo de biblioteca 612.

5 **[0051]** En un modo de realización particular, el archivo de biblioteca 612 incluye al menos un archivo de datos que incluye la información de diseño transformada. Por ejemplo, el archivo de biblioteca 612 puede incluir una biblioteca de dispositivos semiconductores que incluye uno o más componentes del sistema de la figura 1 o el circuito de la figura 2 que se proporciona para su uso con una herramienta 620 de automatización de diseño electrónico (EDA).

10 **[0052]** El archivo de biblioteca 612 se puede usar junto con la herramienta EDA 620 en un ordenador de diseño 614 que incluye un procesador 616, como uno o más núcleos de procesamiento, acoplado a una memoria 618. La herramienta EDA 620 puede almacenarse como instrucciones ejecutables por procesador en la memoria 618 para permitir que un usuario del ordenador de diseño 614 diseñe un circuito utilizando uno o más componentes del sistema de la figura 1 o el circuito de la figura 2, del archivo de la biblioteca 612. Por ejemplo, un usuario del ordenador de diseño 614 puede introducir la información 622 de diseño del circuito a través de una interfaz de usuario 624 acoplada al ordenador de diseño 614. La información 622 de diseño de circuito puede incluir información de diseño que representa al menos una propiedad física de un dispositivo semiconductor, tal como uno o más componentes del sistema de la figura 1 o el circuito de la figura 2. Para ilustrar, la propiedad de diseño de circuito puede incluir la identificación de circuitos particulares y las relaciones con otros elementos en un diseño de circuito, información de posicionamiento, información de tamaño de la característica, información de interconexión u otra información que represente una propiedad física de un dispositivo semiconductor.

20 **[0053]** El ordenador de diseño 614 puede configurarse para transformar la información de diseño que incluye la información 622 de diseño de circuito para cumplir con un formato de archivo. Para ilustrar, el formato de archivo puede incluir un formato de archivo binario de base de datos que represente formas geométricas planas, etiquetas de texto y otra información sobre una disposición de circuito en un formato jerárquico, como el formato de archivo del Sistema de datos gráficos (GDSII). El ordenador de diseño 614 puede configurarse para generar un archivo de datos que incluye la información de diseño transformada, tal como un archivo GDSII 626 que incluye información que describe uno o más componentes del sistema de la figura 1 o el circuito de la figura 2 además de otros circuitos o información. Para ilustrar, el archivo GDSII 626 puede incluir información correspondiente a un sistema en chip (SOC) que incluye uno o más componentes del sistema de la figura 1 o el circuito de la figura 2 y que también incluye circuitos y componentes electrónicos adicionales dentro del SOC.

25 **[0054]** El archivo GDSII 626 puede recibirse en un proceso de fabricación 628 para fabricar uno o más componentes del sistema de la figura 1 o el circuito de la figura 2 según la información transformada en el archivo GDSII 626. Por ejemplo, un proceso de fabricación de dispositivos puede incluir proporcionar el archivo GDSII 626 a un fabricante de máscaras 630 para crear una o más máscaras, como máscaras para usar en el procesamiento de fotolitografías, ilustradas como una máscara representativa 632. La máscara 632 se puede usar durante el proceso de fabricación para generar una o más obleas 634, que se pueden probar y separar en pastillas, como una pastilla representativa 636. La pastilla 636 incluye un circuito que incluye uno o más componentes del sistema de la figura 1 o el circuito de la figura 2.

35 **[0055]** La pastilla 636 puede proporcionarse a un proceso de empaquetado 638 en el que la pastilla 636 se incorpora en un paquete representativo 640. Por ejemplo, el paquete 640 puede incluir la única pastilla 636 o múltiples pastillas, como una disposición de sistema en paquete (SiP). El paquete 640 puede configurarse para cumplir con una o más normas o especificaciones, como las normas del Consejo de Ingeniería de Dispositivos Electrónicos Conjuntos (JEDEC).

40 **[0056]** La información sobre el paquete 640 puede distribuirse a varios diseñadores de productos, como a través de una biblioteca de componentes almacenada en un ordenador 646. El ordenador 646 puede incluir un procesador 648, tal como uno o más núcleos de procesamiento, acoplados a una memoria 650. Una herramienta de placa de circuito impreso (PCB) puede almacenarse como instrucciones ejecutables por procesador en la memoria 650 para procesar la información 642 de diseño de la PCB recibida de un usuario del ordenador 646 a través de una interfaz 644 de usuario. La información 642 de diseño de la PCB puede incluir información de posicionamiento físico de un dispositivo semiconductor empaquetado en una placa de circuito, incluyendo el dispositivo semiconductor empaquetado correspondiente al paquete 640 uno o más componentes del sistema de la figura 1 o el circuito de la figura 2.

50 **[0057]** El ordenador 646 puede configurarse para transformar la información 642 de diseño de la PCB para generar un archivo de datos, como un archivo GERBER 652 con datos que incluyen información de posicionamiento físico de un dispositivo semiconductor empaquetado en una placa de circuito, así como la disposición de las conexiones eléctricas como trazas y vías, donde el dispositivo semiconductor empaquetado corresponde al paquete 640 que incluye uno o más componentes del sistema de la figura 1 o el circuito de la figura 2. En otros modos de realización, el archivo de datos generado por la información de diseño de la PCB transformada puede tener un formato distinto del formato GERBER.

60 **[0058]** El archivo GERBER 652 puede recibirse en un proceso 654 de ensamblaje de la placa y usarse para crear las PCB, como una PCB 656 representativa, fabricada de acuerdo con la información de diseño almacenada en el

archivo GERBER 652. Por ejemplo, el archivo GERBER 652 puede cargarse en una o más máquinas para realizar varios pasos de un proceso de producción de la PCB. La PCB 656 se puede llenar con componentes electrónicos que incluyen el paquete 640 para formar un conjunto de circuito impreso (PCA) 658 representativo.

5 **[0059]** El PCA 658 puede recibirse en un proceso 660 de fabricación de producto e integrarse en uno o más dispositivos electrónicos, como un primer dispositivo electrónico 662 representativo y un segundo dispositivo electrónico 664 representativo. Como ejemplo ilustrativo, no limitativo, el primer dispositivo electrónico 662 representativo, el segundo dispositivo electrónico 664 representativo, o ambos, pueden seleccionarse del grupo de un descodificador, un reproductor de música, un reproductor de vídeo, una unidad de entretenimiento, un dispositivo de navegación, un dispositivo de comunicaciones y un ordenador. Como otro ejemplo ilustrativo, no limitativo, uno o más de los dispositivos electrónicos 662 y 664 pueden ser unidades remotas como teléfonos móviles, unidades de sistemas de comunicación personal portátiles (PCS), unidades de datos portátiles como asistentes de datos personales, dispositivos habilitados para el sistema de posicionamiento global (GPS), dispositivos de navegación, unidades de datos de ubicación fija, como equipos de lectura de medidores, o cualquier otro dispositivo que almacene o recupere datos o instrucciones de ordenador, o cualquier combinación de los mismos.

10 **[0060]** Así, uno o más componentes del sistema de la figura 1 o el circuito de la figura 2 puede fabricarse, procesarse e incorporarse a un dispositivo electrónico, como se describe en el proceso ilustrativo 600. Uno o más aspectos de los modos de realización divulgados con respecto a las figuras 1-5 puede incluirse en varias etapas de procesamiento, como dentro del archivo de biblioteca 612, el archivo GDSII 626 y el archivo GERBER 652, así como almacenarse en la memoria 610 del ordenador de investigación 606, la memoria 618 del ordenador de diseño 614, la memoria 650 del ordenador 646, la memoria de uno o más ordenadores o procesadores (no mostrados) utilizados en las distintas etapas, como en el proceso de ensamblaje de la placa 654, y también incorporados en uno o más modos de realización físicos, como la máscara 632, la pastilla 636, el paquete 640, el PCA 658, otros productos como circuitos o dispositivos prototipo (no mostrados), o cualquier combinación de los mismos. Aunque se representan varias etapas representativas de producción desde el diseño de un dispositivo físico hasta un producto final. En otros modos de realización, pueden usarse menos etapas o pueden incluirse etapas adicionales. De manera similar, el proceso 600 puede ser realizado por una sola entidad o por una o más entidades que realizan varias etapas del proceso 600.

20 **[0061]** Los expertos apreciarán, además, que los diversos bloques lógicos, configuraciones, módulos, circuitos y etapas de algoritmo ilustrativos descritos en conexión con los modos de realización divulgados en el presente documento se pueden implementar como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, anteriormente se han descrito diversos componentes, bloques, configuraciones, módulos, circuitos y etapas ilustrativos en general desde el punto de vista de su funcionalidad. Que dicha funcionalidad se implemente como hardware o software depende de la aplicación particular y de las restricciones de diseño impuestas en el sistema global. Los expertos en la materia pueden implementar la funcionalidad descrita de distintas maneras para cada aplicación particular, pero no se debería interpretar que dichas decisiones de implementación suponen apartarse del alcance de la presente divulgación.

30 **[0062]** Las etapas de un procedimiento o algoritmo descrito en relación con los modos de realización divulgados en el presente documento se pueden realizar directamente en hardware, en un módulo de software ejecutado por un procesador o en una combinación de los dos. Un módulo de software puede residir en memoria de acceso aleatorio (RAM), memoria flash, memoria de solo lectura (ROM), memoria de solo lectura programable (PROM), memoria de solo lectura programable y borrrable (EPROM), memoria de solo lectura programable y borrrable eléctricamente (EEPROM), registros, disco duro, disco extraíble, disco compacto con memoria de solo lectura (CD-ROM) o en cualquier otra forma de medio de almacenamiento conocido en la técnica. Un medio de almacenamiento a modo de ejemplo está acoplado al procesador de modo que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. De forma alternativa, el medio de almacenamiento puede estar integrado en el procesador. El procesador y el medio de almacenamiento pueden residir en un circuito integrado específico de la aplicación (ASIC). El ASIC puede residir en un dispositivo informático o en un terminal de usuario. Como alternativa, el procesador y el medio de almacenamiento pueden residir como componentes discretos en un dispositivo informático o en un terminal de usuario.

REIVINDICACIONES

1. Un aparato (100; 500), que comprende:
 - 5 medios (121; 564) para suministrar un voltaje de corriente continua (CC);
 - medios (116; 562) para detectar una conexión del aparato a un dispositivo colector (130) acoplado al aparato sin consumir energía de una fuente de voltaje de CC dentro del aparato;
 - 10 medios (114) para recibir una señal de detección (113) de los medios para detectar la conexión en respuesta a la detección del dispositivo colector que está acoplado al aparato;
 - medios (111) para habilitar y deshabilitar de forma selectiva una conexión a los medios para suministrar la fuente de voltaje de CC;
 - 15 medios (114) para detectar una presencia de una señal de detección de conexión en caliente (HPD);
 - caracterizado por:** medios (115) para deshabilitar los medios para detectar la conexión cuando se detecta la presencia de la señal de HPD.
 - 20
2. El aparato según la reivindicación 1, que comprende, además:
 - medios (114) para detectar una ausencia de la señal de HPD en la interfaz de HPD; y
 - 25 medios para habilitar los medios para detectar la conexión cuando se detecta la ausencia de la señal de HPD.
3. El aparato según la reivindicación 1, en el que los medios (121; 564) de suministro de voltaje de CC proporcionan un voltaje de CC de aproximadamente cinco voltios.
- 30 4. El aparato según la reivindicación 1, que comprende, además, unos medios de controlador de salida (118), en el que los medios de control están configurados, además, para permitir la transmisión de datos en los medios de controlador de salida en respuesta a la detección de la señal de HPD.
- 35 5. El aparato según la reivindicación 4, en el que los medios para detectar la conexión y los medios de controlador de salida están acoplados cada uno a los pines del conector (120), y en el que los medios para detectar la conexión detectan que el dispositivo colector (130) está acoplado al aparato (100; 500) al detectar una señal enviada a través de los pines.
- 40 6. El aparato según la reivindicación 1, en el que el dispositivo colector (130) está acoplado al aparato a través de una interfaz multimedia de alta definición (HDMI) o un conector de interfaz visual digital (DVI).
- 45 7. El aparato según la reivindicación 1, en el que la señal de HPD se recibe desde el dispositivo colector (130) en el aparato a través de la interfaz de HPD en respuesta a que el aparato (100; 500) proporcione un voltaje de CC desde la fuente de voltaje de CC al dispositivo colector a través de la interfaz de CC.
8. El aparato según la reivindicación 1 integrado en al menos una pastilla semiconductora.
9. Un procedimiento que comprende:
 - 50 detectar, en un dispositivo de origen (100; 500), una conexión que el dispositivo de origen está acoplado a un dispositivo colector (130) a través de un conector (120) en el dispositivo de origen basado al menos en parte en una primera señal recibida desde el receptor colector, en el que la primera señal recibida del dispositivo colector se recibe antes de que el dispositivo de origen se comunique con el dispositivo colector sin consumir energía de una fuente de voltaje de CC (112; 550) del dispositivo de origen;
 - 55 habilitar una fuente de voltaje de corriente continua (CC) (112; 550) del dispositivo de origen en respuesta a la detección de que el dispositivo de origen está acoplado a la conexión del dispositivo colector;
 - 60 detectar una señal de detección de conexión en caliente a través de un pin de HPD (122; 565) del conector; y
 - caracterizado por**
 - 65 deshabilitar el receptor (116) de la primera señal en respuesta a la detección de la señal de HPD.

- 5
10. El procedimiento según la reivindicación 9, en el que la conexión a través de la cual el dispositivo colector (130) está acoplado al dispositivo de origen (100; 500) se detecta en un circuito de detección del receptor (116) acoplado a un controlador de salida (118) del dispositivo de origen, en el que el circuito de detección del receptor y el controlador de salida están acoplados a los pines del conector (120).
- 10
11. El procedimiento según la reivindicación 10, en el que los pines (123, 124, 125, 126) están configurados para transmitir y recibir datos de señalización diferencial minimizada en transición (TMDS).
- 10
12. El procedimiento según la reivindicación 10, en el que un controlador (114) que responde al circuito de detección del receptor (116) deshabilita la conexión con la fuente de voltaje de CC (112; 550) a través del interruptor en respuesta a la detección de una ausencia de la señal de HPD.
- 15
13. El procedimiento según la reivindicación 12, en el que la ausencia de la señal de HPD se produce desconectando el dispositivo de origen (100; 500) y/o el dispositivo colector (130) no estando acoplado desde el conector (120).
- 20
14. El procedimiento según la reivindicación 9, en el que el dispositivo colector (130) es un dispositivo de pantalla y en el que la señal recibida desde el dispositivo colector es una señal de reloj.
- 25
15. El procedimiento según la reivindicación 9, en el que el dispositivo de origen (100; 500) es un dispositivo electrónico inalámbrico alimentado por una batería y en el que la fuente de voltaje de CC (112; 550) está en un estado de ahorro de energía para ahorrar la vida de la batería de la batería cuando se detecta que el dispositivo colector (130) está acoplado a la conexión del dispositivo de origen, en el que el estado de ahorro de energía incluye que el dispositivo de origen (100; 500) está en un estado inactivo, un estado de espera o un estado de salida no de alta definición.

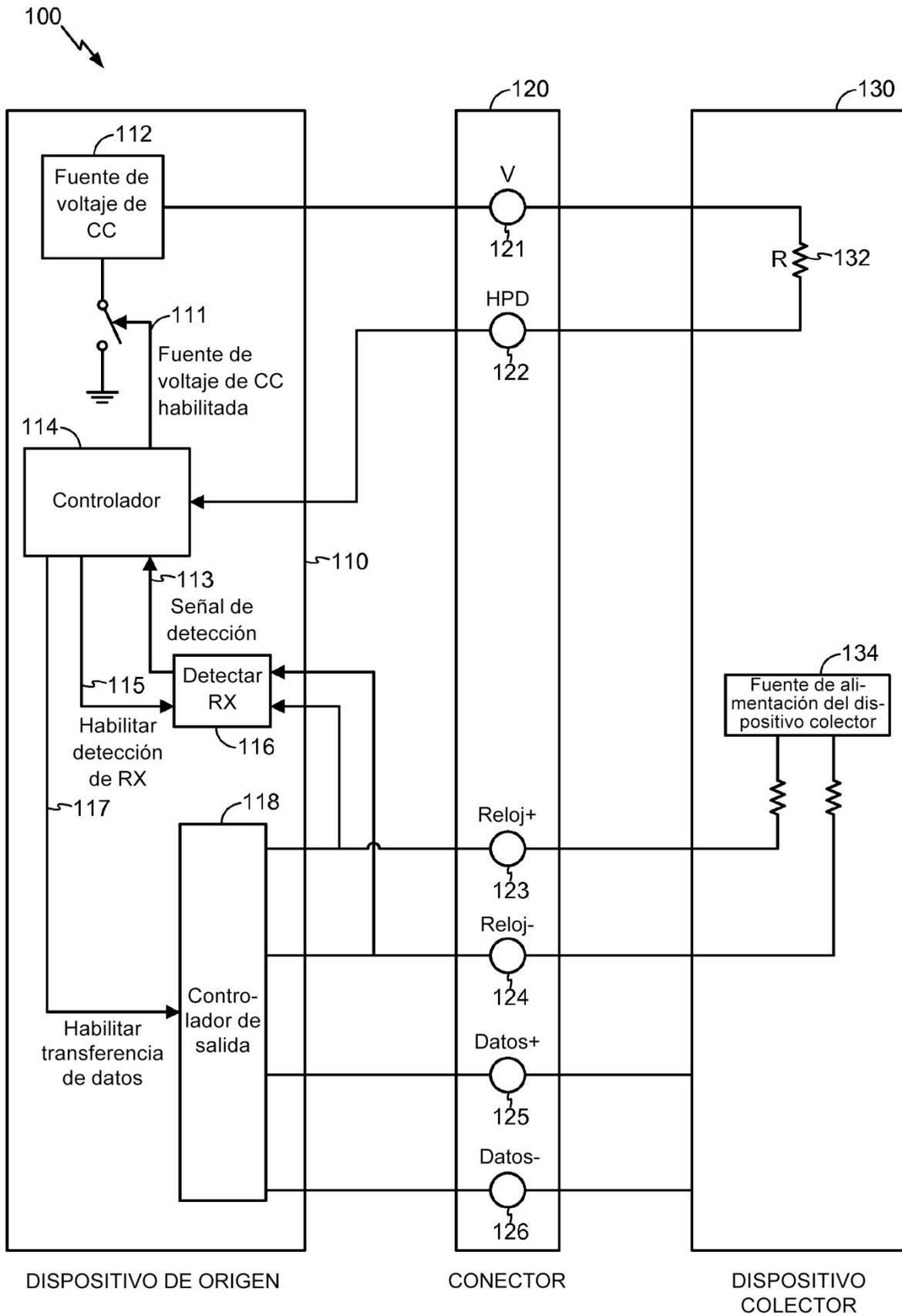


FIG. 1

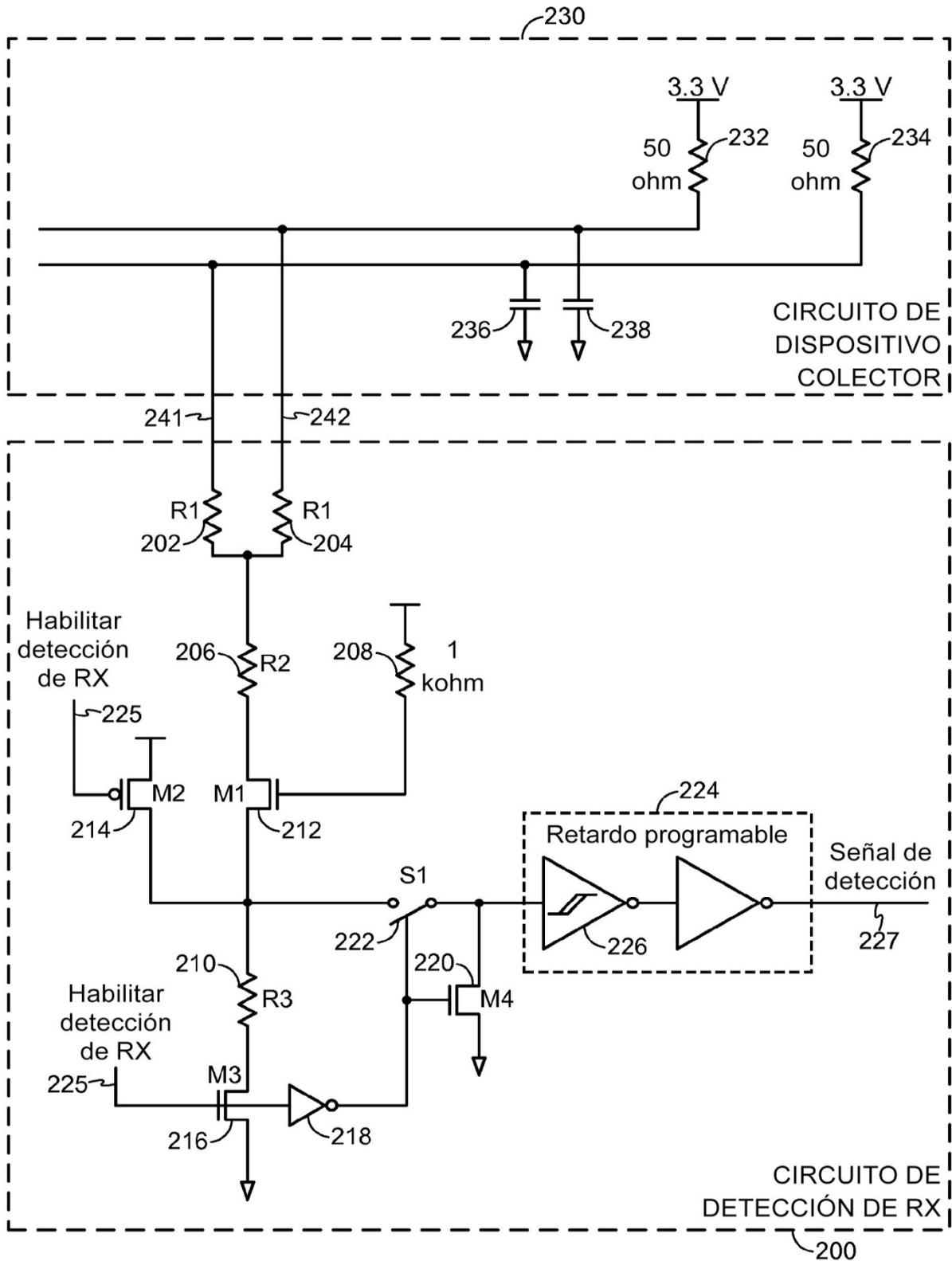


FIG. 2

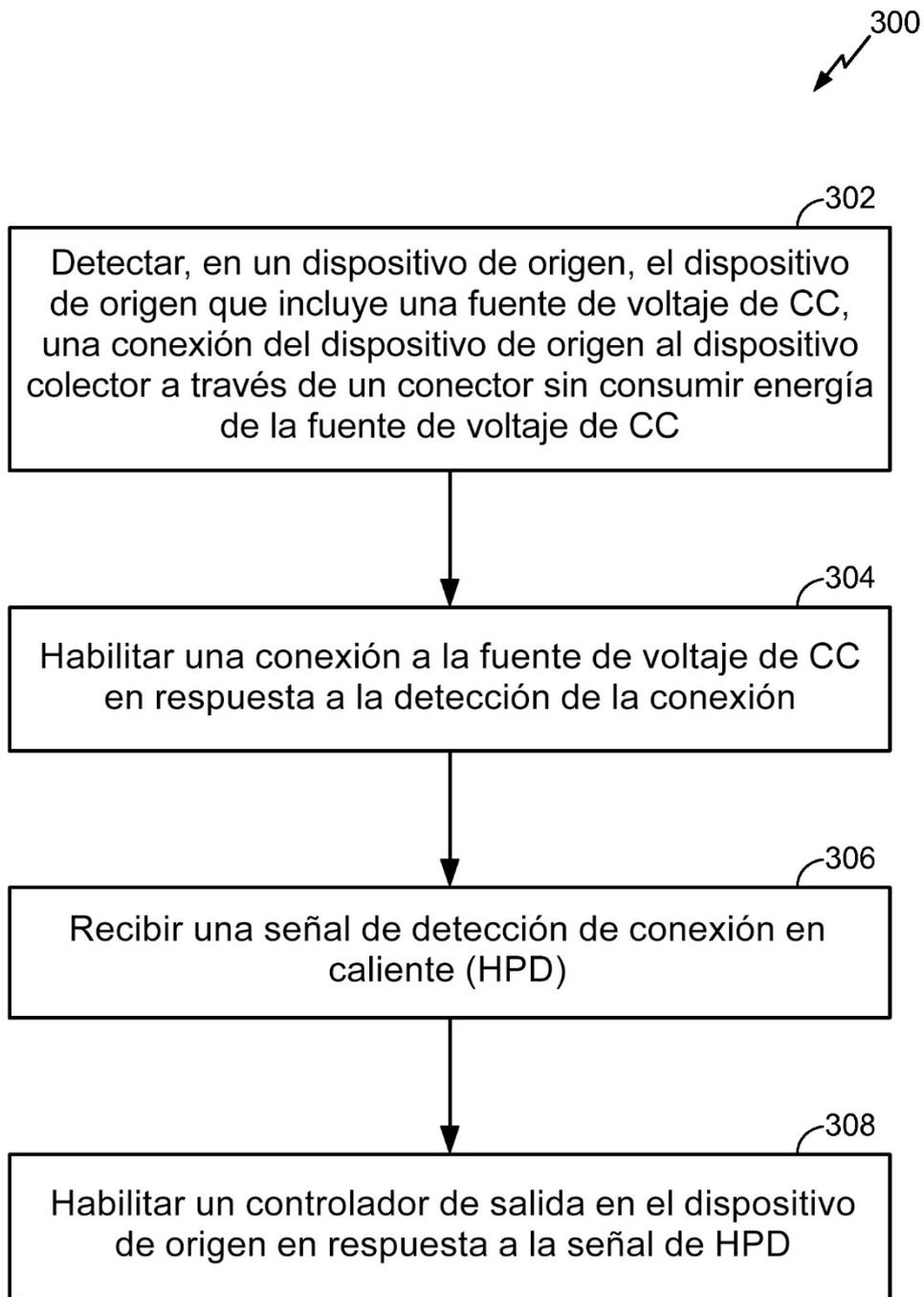


FIG. 3

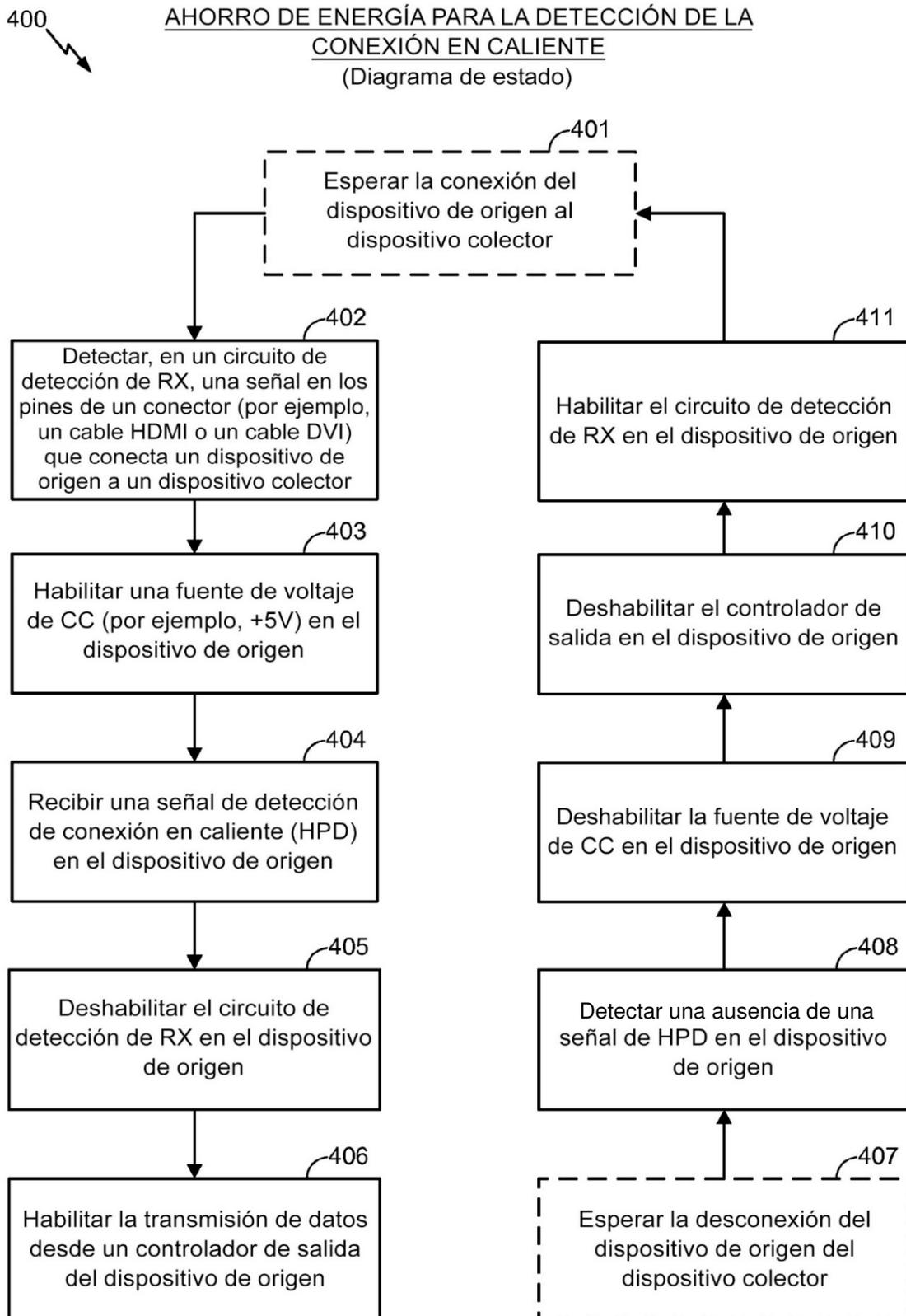


FIG. 4

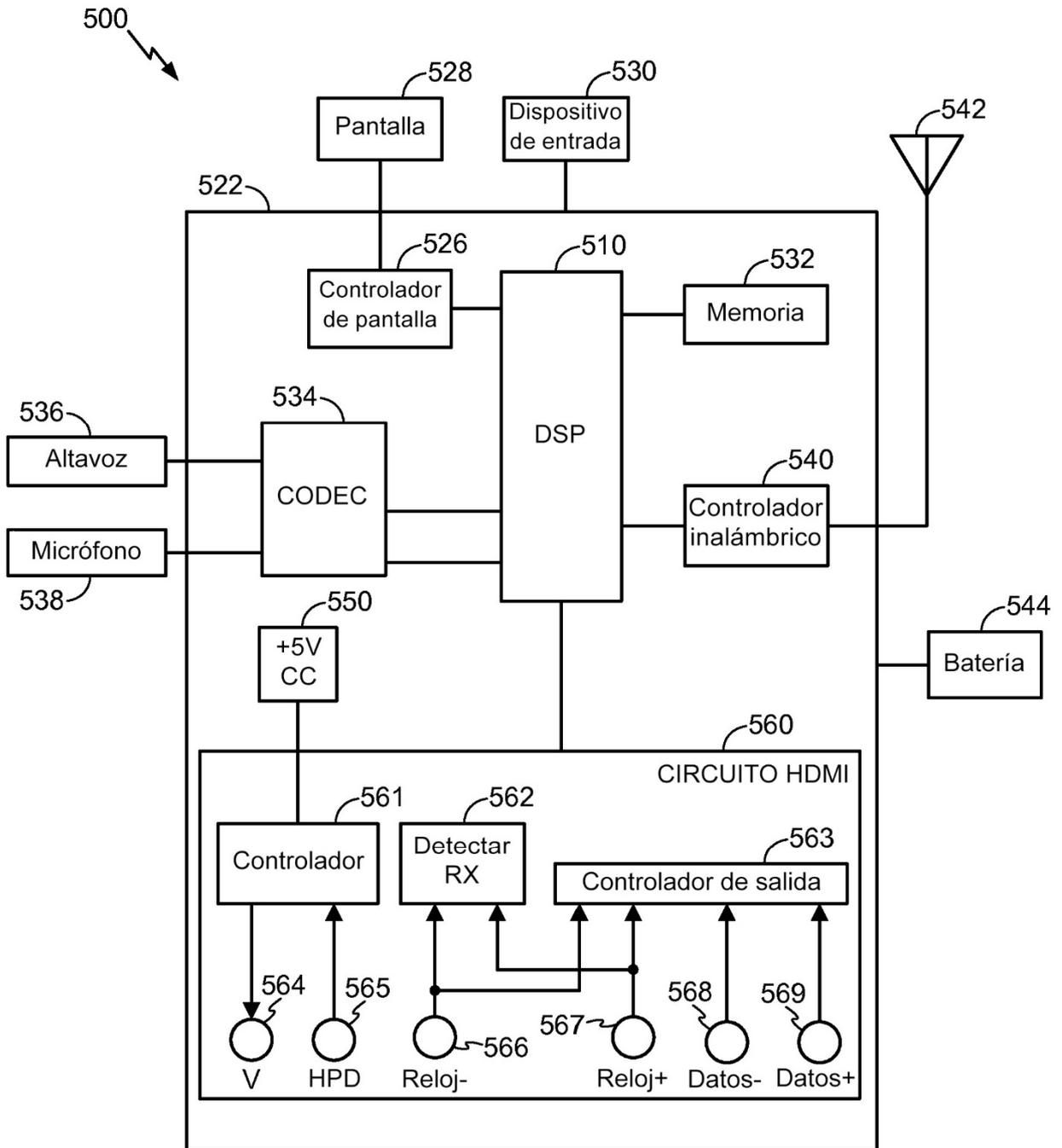


FIG. 5

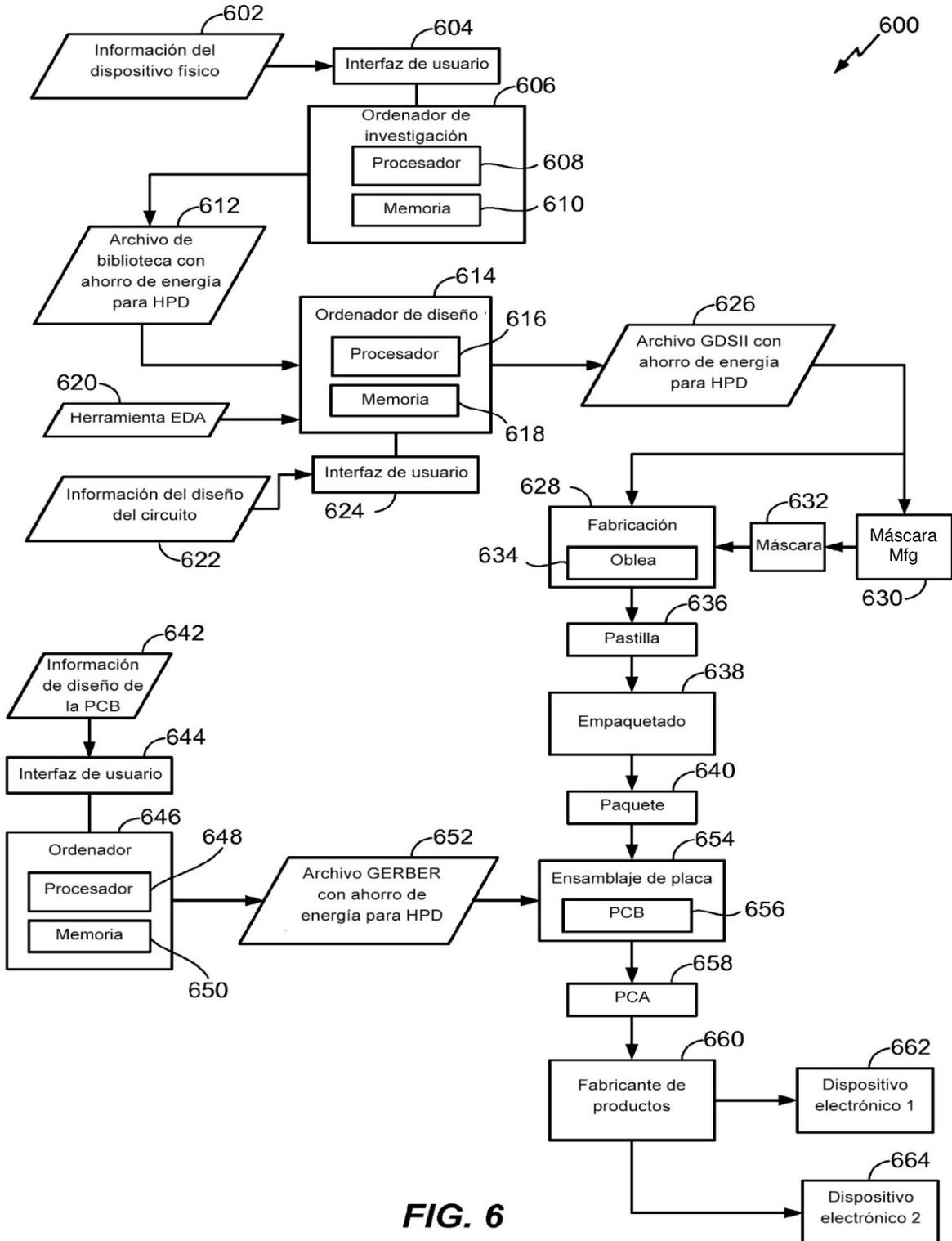


FIG. 6