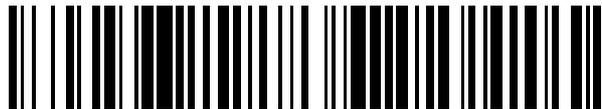


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 711 785**

51 Int. Cl.:

H01L 29/06 (2006.01)

H01L 29/78 (2006.01)

H01L 29/739 (2006.01)

H01L 27/108 (2006.01)

H01L 27/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **14.01.2002 PCT/US2002/00997**

87 Fecha y número de publicación internacional: **19.09.2002 WO02073662**

96 Fecha de presentación y número de la solicitud europea: **14.01.2002 E 02733780 (7)**

97 Fecha y número de publicación de la concesión europea: **28.11.2018 EP 1360725**

54 Título: **Semiconductor de potencia no uniforme y método de fabricación**

30 Prioridad:

17.01.2001 US 764545

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

07.05.2019

73 Titular/es:

**IXYS CORPORATION (100.0%)
3540 Bassett Street Santa Clara
California 95054, US**

72 Inventor/es:

**TSUKANOV, VLADIMIR y
ZOMMER, NATHAN**

74 Agente/Representante:

ISERN JARA, Jorge

ES 2 711 785 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Semiconductor de potencia no uniforme y método de fabricación

Antecedentes de la invención

5 La presente invención se refiere a un dispositivo semiconductor transistor bipolar de puerta aislada y un método para su fabricación.

Los dispositivos de potencia semiconductores (ej., transistores de efecto campo de metal-óxido semiconductor, MOSFETs) son diseñados y fabricados con una estructura repetitiva. La estructura repetida comprende patrones de una o más estructuras celulares repetitivas (transistor) y elementos auxiliares. La Fig. 6A muestra una pastilla
10 semiconductor 601 de un dispositivo de potencia semiconductor convencional y las estructuras que lo constituyen. Un área activa principal 602 de la pastilla del dispositivo comprende una repetición de un tipo de transistor, denominado en ocasiones una celda o una celda principal del dispositivo. Esto viene designado en la figura por la letra A (las "celdas A").

El área activa es el área principal del dispositivo de potencia, y típicamente está localizada en una región delimitada por un área de terminación de borde. El área de terminación de borde no contiene generalmente transistores activos, lo que comúnmente se conoce como dispositivos activos. En la industria, los dispositivos pasivos, lo opuesto a dispositivos activos, incluyen resistencias, condensadores e inductores. El borde del dispositivo de potencia está compuesto por anillos de protección, o placas de protección de campo, que proporcionan al dispositivo una elevada capacidad de ruptura. Como esta parte está en la periferia y comprende muchas uniones flotantes o placas de campo, que son distintas del transistor principal del dispositivo de potencia, esta sección no se denomina el área activa. El área delimitada por la sección del borde, y que contiene las celdas activas principales del dispositivo, que definen y controlan su función operativa es el área activa. En un dispositivo de potencia como el descrito y reivindicado en esta especificación, hay una combinación paralela de una multitud de celdas del dispositivo activas, con la misma física general de funcionamiento del dispositivo. La multitud de celdas del dispositivo activas están operativas y activas en paralelo con la misma señal de control, constituyen el funcionamiento del dispositivo principal. Esta región es la región activa a los fines de esta solicitud.

Como se ha indicado más arriba, una región de anillos de protección 604 constituye un área no activa que incluye los propios bordes de la pastilla del dispositivo, y en ocasiones se refiere como el área de terminación de la pastilla. La región de anillos de protección no contiene celdas de transistor activas, como las contenidas en el área delimitada por la región de anillos de protección.

Una sección periférica del área activa 602 del dispositivo de potencia semiconductor adyacente a la región de anillos de protección comprende otro tipo de estructura celular repetitiva identificado en la figura por la letra B (las "celdas B"). Esas celdas son denominadas comúnmente estructuras de terminación o estructuras finales. Sirven para sellar los bordes del área activa 602, para proporcionar un funcionamiento fiable del dispositivo evitando efectos de borde engañosos debido a los diferenciales de alta tensión entre los límites del área activa y el borde del dispositivo. En la mayoría de los casos, la sección periférica no contiene celdas A.

El interior del área activa 602 incluye además una región 608 que rodea una almohadilla adhesiva de la puerta 611 y regiones 606 que rodean segmentos de dedo de la puerta 612L, 612R, 612C y 612T. Las celdas que pueblan las regiones 606 y 608 se identifican con la letra C (las "celdas C"). Las celdas C son celdas de borde como las celdas B en cuanto a su función en un dispositivo de potencia semiconductor. Como los lados izquierdo y/o derecho del chip semiconductor pueden ser distintos de los lados inferior y superior del chip, en un caso general, las celdas B y las celdas C pueden ser de estructura distinta. Además, es práctica del diseño de pastilla estándar que las celdas B y C pueden variar en cuanto a dimensiones y estructura, para que encajen geométrica y físicamente en las áreas designadas. A efectos de debate, para distinguir a las celdas A, que son los caballos de batalla del dispositivo de potencia, y las celdas B y C, las celdas A se denominan las celdas activas, mientras que las celdas B y C se denominan colectivamente celdas periféricas.

Las celdas B y C son las celdas interfaz o tampón del área activa frente a los efectos del área de terminación de borde. El área de terminación de borde tiene habitualmente un campo eléctrico superior en estado OFF. En consecuencia, al pasar el dispositivo del estado OFF al estado ON y viceversa, efectos de tensión transitorios como dV/dt pueden generar agujeros y electrones extra en el material semiconductor cerca del borde del chip, que fluirán al área activa vía las celdas periféricas B y C. Por tanto, estas celdas deben tener una buena trayectoria breve al potencial de "tierra" en un MOSFET de potencia típico de n canales, un IGBT, o un tiristor donde la superficie superior, fuente, emisor o cátodo van conectados a tierra. En otras palabras, las celdas B y C no son celdas de dispositivo activas como las celdas activas más internas, como son las A en la Fig. 6A. En un dispositivo típico, como un MOSFET o IGBT, estas celdas periféricas no tendrán ninguna fuente n^+ o áreas emisoras, comprendiendo solo el correspondiente pozo p^+/p^- o región base con un área de contacto relativamente grande con la fuente superior o metal emisor, que generalmente va conectado al potencial más bajo, tierra en la mayoría de los casos. Estas celdas pueden contener secciones de borde de la puerta de polisilicio, para transistores de potencia tipo MOS, solo a efectos de conectividad. Así, se dispone una línea metálica de puerta en torno a la periferia, en contacto con el área

de puerta de polisilicio también en estas celdas periféricas. Esta línea metálica de puerta hace contacto con la polisilicio en estas celdas periféricas, en esta pieza que es separada del área de metal y de contacto conectada a la fuente, el emisor o área de potencial de tierra.

5 Con referencia a la Fig. 6B, se muestra otro ejemplo de diseño de una pastilla de dispositivo de potencia convencional 631. El área activa 602 que proporciona el funcionamiento del dispositivo de potencia comprende celdas activas A. El área activa está rodeada de celdas B, conocidas como celdas de terminación periféricas. Además, estos tipos de celdas se encuentran típicamente dispuestas en torno al área de bus de puerta, debido a efectos de tensión transitoria similares en sus proximidades, de forma muy similar al área de terminación de borde.

10 En algunos dispositivos, una parte del área activa 602 se extiende bajo las almohadillas adhesivas de fuente (o emisor) 614 de forma que el área bajo las almohadillas adhesivas contiene celdas A. Otras aplicaciones requieren que la parte del área activa bajo las almohadillas adhesivas de fuente (o emisor) contenga celdas modificadas. Ver, por ejemplo la patente USA N° 4.881.106. En algunos casos especiales, la aplicación puede requerir una pastilla de dispositivo de potencia en la que la parte del área activa bajo las almohadillas adhesivas carece de celdas de ningún tipo.

15 Algunas aplicaciones de dispositivo de potencia incorporan celdas especializadas en el área activa 602 que no sirven como una celda activa. Por ejemplo, se pueden incorporar celdas sensoras de temperatura en el área activa para proporcionar un indicador de la temperatura del dispositivo. Otros sensores incluyen sensores de corriente. Ver también la patente USA N° 5.237.481 y la patente USA N° 5.063.307. No obstante, aparte de los dispositivos de potencia de aplicación especial, el área activa 602 comprende típicamente un patrón uniforme regular de celdas A. Una forma común es el hexágono, aunque se conocen celdas en forma de cuadrado y de triángulo. También se utilizan celdas con una geometría lineal (rayada).

25 Las limitaciones en el rendimiento de los dispositivos de potencia convencionales derivan del hecho de que varias de las características físicas de un dispositivo semejante durante su funcionamiento no se manifiestan uniformemente por todo el dispositivo. Por ejemplo, el aumento de la temperatura varía dependiendo de la ubicación en la pastilla; ej. el centro de la pastilla es típicamente la región más caliente del dispositivo. La distribución de la corriente eléctrica en el área activa 602 varía debido en parte a la no uniforme distribución de temperatura, lo que tiende a crear una situación conocida como "acaparamiento de corriente". Esto a su vez conduce a más disparidad de temperatura en la pastilla, produciendo potencialmente fuga térmica y acabando en el fallo del dispositivo.

30 Otras disparidades físicas incluyen tensiones transitorias que pueden variar en toda la pastilla, variaciones en la resistencia de las celdas individuales, la distribución no uniforme de las capacitancias internas, las variaciones en la carga eléctrica en las uniones de las celdas, las variaciones en las corrientes de fuga de unión en las unidades durante los modos de apagado y de bloqueo inverso, etc.

35 Los bordes del dispositivo, como la región de anillos de protección 604 y las regiones de terminación 642R y 642L que se muestran en la Fig. 6B, están habitualmente más frías en relación con el interior, porque estas regiones no contienen celdas activas. En consecuencia, el rendimiento de las celdas activas A próximas a esas partes es superior al de las celdas A en el interior del área activa 602. Esto es aplicable también a las celdas A en las proximidades de otras estructuras presentes en un dispositivo de potencia que no contenga celdas activas, como líneas de escritura o calles.

40 Los efectos de este rendimiento dinámico y estático no uniforme térmica y eléctricamente conducen a un incremento en la resistencia ON en los MOSFETs de potencia. Este es el resultado de que un área menor del dispositivo participe en la conducción de corriente, en comparación con la conducción de corriente que podría realizarse si la temperatura del dispositivo estuviera distribuida de forma más uniforme.

45 Además, la tendencia a la formación de puntos calientes en el área activa conducirá al fallo del dispositivo en el modo de conmutación de alta potencia, donde haya alta tensión (inferior a su tensión de ruptura) y exista estado de corriente ON. Esto limita el área operativa segura (SOA) del dispositivo. La SOA es una figura de mérito típica de la ficha técnica de un dispositivo de potencia semiconductor. La SOA es sensible a la temperatura, y por tanto las distribuciones de temperatura no uniformes limitan la SOA, tanto en el estado ON como en las transiciones del estado ON al estado OFF. Una distribución de temperatura no uniforme cambia también la resistividad y las capacitancias en las regiones más calientes del dispositivo hasta el punto que la velocidad de conmutación del dispositivo se ve afectada negativamente. Uno de los motivos de este efecto es un incremento en la resistencia de la región de bus de puerta en las partes más calientes de una pastilla de MOSFET o IGBT de potencia (transistor bipolar de puerta aislada). El resultado es un funcionamiento general más lento del dispositivo de potencia.

55 Los intentos de solucionar este problema incluyen la utilización de pastillas más delgadas para mejorar el comportamiento térmico. Una pastilla más delgada favorece el enfriamiento. Otra técnica consiste en aumentar el grosor de la metalización de la capa superior. Una metalización más gruesa mejora la conducción térmica lateral en la superficie para igualar las diferencias en temperatura. En ocasiones se prevé un recubrimiento en la superficie de la pastilla. El recubrimiento de la pastilla tiene mejores propiedades de conducción térmica que el ambiente y el material de encapsulamiento de polímero convencional. Como tal, un recubrimiento de la pastilla absorberá y conducirá el calor desde los puntos calientes de la pastilla subyacentes para reducir la temperatura de funcionamiento. Operativamente, el dispositivo de potencia puede ser polarizado con una tensión más baja para

60

reducir la densidad de corriente general en la pastilla. La ganancia de transistor (I_{in}/I_{out}) de cada celda se puede reducir, o se puede reducir su transconductancia (I_{in}/I_{out}) y similares. Aunque esos enfoques tienden a reducir la temperatura de funcionamiento y la consiguiente no uniformidad de rendimiento en la pasilla, lo hacen a expensas de la integridad estructural de la pastilla, de superiores costes de fabricación del dispositivo, o de un funcionamiento excesivamente conservador del dispositivo en un rango de potencia inferior, de forma que no se alcanza plenamente la capacidad operativa del dispositivo. La patente USA Nº 6.140.184 describe un método convencional de cambiar la disipación de potencia en una matriz de transistores. JP9129878 A divulga un MOSFET de potencia con reducida resistencia ON. EP0778620-A divulga un IGBT provisto de una celda detectora de corriente.

- 5
- 10 Existe la necesidad de proporcionar un dispositivo de potencia semiconductor mejorado para superar las limitaciones operativas térmicas y eléctricas antes descritas y presentes en los dispositivos convencionales.

Resumen de la invención

Conforme con un aspecto de la presente invención, se proporciona un dispositivo como se define en la reivindicación 1 más adelante.

- 15 Conforme con otro aspecto de la presente invención, se proporciona un método como se define en la reivindicación 4 más adelante.

Conforme con la presente invención, se proporciona un dispositivo semiconductor con un área activa que comprende celdas activas. Cada celda tiene un diseño celular asociado que varía en función de dónde está localizada en el área activa. El parámetro operativo de cada celda puede variar dependiendo de su ubicación en el área activa del dispositivo de potencia.

- 20 Un dispositivo conforme con la presente invención que muestra mayores uniformidades de temperatura de superficie durante su funcionamiento. El resultado es, entre otras cosas, mayor SOA, mayor velocidad, y mejores eficiencias de conmutación. Aumenta la fiabilidad del dispositivo. Mejoran además ciertos parámetros de la ficha técnica, como la sensibilidad a la potencia y la sensibilidad térmica.

Descripción breve de las figuras

- 25 La información que ofrece la presente invención puede ser fácilmente comprendida considerando la siguiente descripción detallada, conjuntamente con las figuras que se acompañan:

La Fig. 1 ilustra un ejemplo de un área activa de un dispositivo de potencia conforme con un ejemplo útil para comprender la invención;

La Fig. 2 muestra diversas estructuras celulares conforme con un ejemplo útil para comprender la invención;

- 30 La Fig. 3 muestra una estructura celular variable conforme con otro ejemplo útil para comprender la invención;

Las Figs. 4 y 5 muestran estructuras celulares con una geometría de rayas; y la Fig. 6 muestra dispositivos de potencia convencionales de la técnica anterior.

Descripción de las realizaciones específicas

- 35 A los efectos de debate, para distinguir las celdas A, que son los caballos de batalla del dispositivo de potencia, y las celdas B y C, las celdas A se denominan celdas activas, mientras que las celdas B y C se denominan colectivamente celdas periféricas. De forma similar, el área activa 602 (también "área activa del dispositivo"), que se muestra en las Figs. 6A y 6B, por ejemplo, se distingue de las otras regiones (denominadas colectivamente regiones auxiliares) como la región de anillos de protección 604, que típicamente no contiene celdas, y las áreas de terminación 642L, 642R, que comprenden celdas de terminación. El área activa es esa área del dispositivo responsable de la acción del transistor, mientras que las regiones auxiliares incluyen estructuras, como vías de puerta, para distribuir la corriente de puerta sobre el área de polisilicio y la región de anillos de protección utilizada en torno al borde de la pastilla para evitar la ruptura de la tensión periférica.

- 40 Respecto a la Fig. 1, el ejemplo útil para comprender la invención presenta un área activa de un dispositivo de potencia en el que las celdas activas que la constituyen tienen parámetros de diseño que varían dependiendo de dónde estén ubicadas en el área activa. La Fig. 1 presenta un ejemplo ilustrativo de un área activa 102 de un dispositivo de potencia semiconductor, como las áreas activas 602 en las Figs. 6A y 6B.

- 45 El área activa comprende celdas activas 104 identificadas por las letras A, M y K. La estructura de las celdas activas A es distinta de la de las celdas activas M y K. De forma similar, la estructura de las celdas activas M es diferente de la de las celdas activas A y K. Los parámetros de diseño de cada celda activa, como las dimensiones físicas (ej., el área de pastilla de la celda), los materiales, los niveles de dopaje y similares, varían en base a la ubicación dentro del área activa en que está situada la estructura.

- 50 Por ejemplo, el comportamiento térmico puede dictar la estructura particular y la composición general de las celdas activas 104 dentro del área activa 102 en base a su ubicación dentro del área activa. En particular, la estructura celular varía de forma que se reduzca el aumento de la temperatura durante el funcionamiento del dispositivo de potencia. Así, como se puede ver en la Fig. 1, las celdas activas K tienen un diseño que es adecuado para su

ubicación en la parte más interior del área activa. Las celdas activas M tienen un diseño distinto del de las celdas activas K, que es adecuado para su ubicación en torno a la periferia de la parte más interior. Las celdas activas A están igualmente diseñadas para su uso en la periferia exterior del área activa.

5 Como se ha dicho más arriba, el diseño celular puede variar de diversas maneras. Por ejemplo, se pueden utilizar distintos tamaños de celdas. La estructura interna de cada celda puede ser adaptada dependiendo de su ubicación dentro del área activa. Pueden variar los materiales y los niveles de dopaje. Son bien conocidas y comprendidas las características operativas físicas y eléctricas de los dispositivos transistores. En consecuencia, estos y otros modos de diseñar las celdas en un dispositivo de potencia para tener características operativas específicas recaen dentro del alcance del conocimiento de aquellos versados en las técnicas de semiconductores pertinentes.

10 Las celdas tienen una estructura de forma "cerrada" o una estructura de forma "abierta". Estas formas son bien conocidas en la técnica. Básicamente, una estructura celular cerrada es aquella en la que la región de la puerta rodea totalmente su región del cuerpo. Las geometrías celulares cerradas típicas incluyen celdas de forma cuadrada y celdas hexagonales. Las celdas abiertas tienen una geometría rayada. Tales celdas comprenden bandas alternadas de material de puerta (ej., silicio policristalino) y material de "cuerpo" (ej., una capa epitaxial dopada). El caso más general requeriría que cada celda activa tuviera un diseño único que es una función de su ubicación prevista en el área activa 102 del dispositivo de potencia, de forma que no haya en el área activa dos celdas activas iguales. Pero este enfoque llega pronto al límite de retorno decreciente, incurriendo en costes de producción que superan con mucho los beneficios en el funcionamiento del dispositivo. Un enfoque más práctico consiste en identificar partes del área activa y seleccionar un diseño para las celdas de cada parte. Así es necesario producir un número menor de diseños celulares.

Aunque la Fig. 1 indica tres diseños celulares distintos, las celdas A, las celdas M y las celdas K, se entiende que pueden ser necesarios más o menos diseños celulares, dependiendo del tamaño del dispositivo de potencia, el rango operativo esperado del dispositivo de potencia, tal vez incluso consideraciones de coste y fabricación, etc. La Fig. 1 muestra también una configuración particular de las tres partes. La parte de celdas K es de forma rectangular y está rodeada por una parte del área activa definida por una banda de celdas M. La parte de celdas M está a su vez rodeada por las celdas A.

La Fig. 1 muestra simplemente un ejemplo ilustrativo de las innumerables combinaciones posibles a disposición del diseñador del dispositivo de potencia. Las celdas pueden ser dispuestas según diversos patrones. Una primera parte puede estar rodeada por una segunda parte, como se muestra en la Fig. 1. Alternativamente, la primera parte puede estar dispuesta adyacente a una segunda parte. Cada celda puede tener diversas formas, ej. cuadrada, triangular, hexagonal, etc. La presente invención no limita la disposición de las celdas activas en el área activa a ninguna configuración particular, o ningún número particular de diseños celulares. La presente invención ilustra que variando el diseño de las celdas activas en el área activa, como viene definido en las reivindicaciones adjuntas, es posible evitar los problemas resultantes de la distribución no uniforme de las características físicas y eléctricas observadas durante el funcionamiento de pastillas de dispositivo de potencia semiconductoras convencionales. La configuración particular dependerá de los requisitos de rendimiento y tal vez de cuestiones relacionadas con el coste y la producción.

La presente invención resulta ventajosa porque se puede construir un dispositivo con una distribución de temperatura de funcionamiento más uniforme sobre la superficie de la pastilla. Las características operativas mejoradas incluyen mejor SOA, mayor velocidad de conmutación, mayor eficiencia de conmutación, menor resistencia, mayor fiabilidad del dispositivo y parámetros de la ficha técnica de sensibilidad de potencia y temperatura mejorados. El siguiente debate de las realizaciones de ejemplo ilustrativas se basará en estructuras de celda cerrada. Pero los expertos en el campo comprenderán que la invención divulgada es fácilmente aplicable a cualquier tipo de diseño celular, tanto si las celdas son estructuras celulares cerradas como estructuras celulares abiertas. Los siguientes ejemplos son solo ilustrativos, y muestran como los diseños celulares y la disposición de las celdas pueden variar dependiendo de la ubicación en el área activa del dispositivo de potencia.

Véase de nuevo la Fig. 1. Para alcanzar un rendimiento más fiable del dispositivo y un rendimiento general mejor, un aspecto de la invención prevé que se varíe la densidad de corriente de las celdas activas 104 comprendiendo el área activa 102 de un dispositivo de potencia (que no se muestra). La métrica de densidad de corriente J se define como $J = A/\text{mm}^2$, donde A es la conducción de corriente en amperios, y mm^2 es el área en milímetros cuadrados a través de la cual fluye la corriente. Conforme con un aspecto de la invención, la densidad de corriente operativa de las celdas activas se reduce al desplazarse desde la periferia exterior del área activa hacia una parte central del área activa. Así, las celdas activas situadas en la parte central, que tiende a ser la región más caliente del área activa, producen menos densidad de corriente con la misma condición de polarización que las celdas activas situadas más lejos de la parte central.

Un método de reducción de la densidad de corriente consiste en modificar la densidad celular por unidad de área en las partes del área activa 102 para las que se desea una menor densidad de corriente. Así, por ejemplo, en la Fig. 1 la parte de celdas K constituye la parte central. Las celdas K pueden ser diseñadas para tener unos tamaños celulares mayores que las celdas M o las celdas A. En un ejemplo concreto, las celdas K pueden ser $30\mu \times 30\mu$, las celdas M pueden ser $25\mu \times 25\mu$, y las celdas A pueden ser $20\mu \times 20\mu$. En consecuencia, la densidad celular de las

5 celdas de la parte de celdas K es inferior a la de las celdas en las partes de celdas M, puesto que las celdas K son mayores y por tanto hay menos celdas K por unidad de área. De forma similar, la parte de celdas M tiene una menor densidad celular que la parte de celdas A. Esto tiene un efecto deseado, ya que la densidad de corriente en la parte de celdas K es menor que en la parte de celdas M. De forma similar, la densidad de corriente en la parte de celdas M es menor que la densidad de corriente en la parte de celdas A.

10 Otra forma de conseguir una diferencia en la densidad de corriente consiste en variar la densidad de corriente interna de cada propia celda 104, de forma que sea una función de donde esté situada la celda en el área activa 102. Variar la densidad de corriente en un transistor se consigue fácilmente mediante cualquiera de las numerosas técnicas de procesado y parámetros de diseño conocidos y bien comprendidos, o combinaciones de procesado y diseño. Por ejemplo, se puede considerar un diseño de celdas K con una ganancia de transconductancia que sea distinta de la ganancia de transconductancia de las celdas M y las celdas A. Otra técnica consiste en utilizar resistencias de fuente (Rs) que varíen para las distintas celdas. Esas y otras técnicas son conocidas.

15 La Fig. 2 muestra tres diseños celulares para las celdas activas 104 dispuestas en el área activa 102 de la Fig. 1. En el ejemplo de la Fig. 2, las celdas A, M y K son del mismo "tamaño"; es decir, cada celda consume básicamente la misma cantidad de área en la pastilla, dentro de tolerancias de proceso porque surgirán ligeras variaciones dimensionales entre celdas. Tener celdas del mismo tamaño es conveniente en algunos casos, porque simplifica la geometría del diseño de la pastilla. No obstante, las celdas difieren en una o más de sus características operativas produciendo diferencias en la construcción interna de cada celda. Por ejemplo, una característica operativa es la conductividad. En la Fig. 2 se verá que la conductividad en las celdas K es distinta de la de las celdas M y la de las celdas A. La conductividad de las celdas M difiere también de la de las celdas A.

20 La conductividad viene definida por la anchura de su canal. La anchura de un canal es a su vez definida por la periferia de la abertura en la capa de polisilicio de la puerta de polisilicio de la estructura MOSFET. Así, en la Fig. 2 aunque las celdas A, M y K tienen todas la misma área global de pastilla, las aberturas 202, 204, 206 en la capa de polisilicio de cada uno de los tipos celulares son distintas. Por ejemplo, la anchura de canal W de la celda A es $W = (2a + 2b)$, la anchura de canal de la celda M es $W = (2c + 2d)$, y la anchura de canal de la celda K es $W = (2e + 2f)$.

25 Estas son las aberturas 202, 204, 206 a través de las cuales se forma el pozo p, ej. por implantación de un dopante tipo p y difusión. El material de polisilicio 201 que rodea las aberturas actúa como máscaras para el paso del implante, con un paso posterior del implante de fuente, en este caso la fuente n+ para un MOSFET de n canales. La anchura del canal de la celda K es la más pequeña, porque tiene la menor área de abertura en el material de polisilicio 201. En consecuencia, las celdas K son las que conducirán menos corriente de las tres celdas. Una ventaja de este enfoque de la invención es que el rendimiento de las celdas viene determinado por su geometría, y no por diferencias en los niveles de dopaje en cada celda. Se conocen otras técnicas similares para variar la anchura del canal, como enmascarar el dopaje de la fuente n+ en áreas seleccionadas, etc. Tales métodos son conocidos por aquellos versados en la técnica relevante.

30 La Fig. 3 presenta un ejemplo ilustrativo de otro ejemplo útil para la comprensión de la invención. Aquí, la tensión umbral de las celdas A, las celdas M y las celdas K ha variado. Como en la Fig. 2, las celdas son del mismo tamaño, pero la densidad de corriente puede ser controlada variando la tensión umbral de las celdas. Así la tensión umbral V_{thA} de las celdas A es menor que la V_{thM} de las celdas M, que es menor que la V_{thK} de las celdas K. Por tanto, para una tensión de puerta aplicada determinada, la corriente producida por los tres grupos de celdas será distinta. Las celdas A son las que conducirán más corriente, porque sus tensiones umbral son las más bajas, mientras que las celdas K son las que conducirán menos corriente. Esta es precisamente la disposición de densidad de corriente deseada, porque la parte central tiende a ser la parte más caliente del área activa.

35 Alcanzar un umbral de tensión deseada es un proceso bien entendido, que se logra variando la composición de material del transistor. Por ejemplo, se puede variar el nivel de dopaje del pozo p en un FET de n canales. Cada celda recibe un nivel de dopaje dependiendo de su ubicación en el área activa (102, Fig. 1). Como puede verse en la Fig. 3, la abertura 12 de las celdas A es más pequeña que la abertura 14 de las celdas M, que a su vez es más pequeña que la abertura 16 de las celdas K. La abertura se refiere al patrón de máscara que define a la ventana a través de la cual se deposita p+. Variando el tamaño de la ventana (es decir, su abertura), se puede variar la cantidad de p+ implantada en la celda, y su proximidad al área de canal MOS. Esto produce entonces una variación en la tensión umbral, V_t , de este particular transistor MOS o celda IGBT. Cuanto mayor es la ventana y cuanto más próximo está su borde al borde de la polisilicio, mayor es la V_t . El borde de polisilicio en las celdas de la Fig. 3 es lo que define la abertura, o la ventana b x a.

40 Variando el área de la abertura a través de la cual se producirá el dopaje p+ durante un paso de dopaje p+ estándar, se pueden fabricar celdas con umbrales de tensiones distintas. Esto tiene el beneficio añadido de evitar un paso de enmascaramiento extra en el proceso, utilizado en ocasiones en el procesado de MOS convencional, donde se desean ajustes de V_t . El ajuste se consigue mediante un paso de enmascaramiento extra denominado una "máscara de ajuste V_t ", que puede también ir seguido por un corto paso de difusión solo con ese propósito. En este paso, una vez hecha la deposición de dopaje de pozo p ordinaria (o implante de iones), hay una máscara extra para definir las celdas que necesitan una V_t mayor, y consiguen dopaje p extra (digamos por implante de iones). Por tanto, la máscara extra tiene solamente ventanas designadas para el implante adicional en esas celdas.

Para incrementar aún más los beneficiosos efectos térmicos de la presente invención, algunas de las celdas en el área activa se fabrican con solo el pozo p, sin ninguna fuente n+. Así, el área activa contendrá celdas activas con parámetros de diseño dependiendo de la ubicación dentro del área activa, así como también celdas comprendiendo solo un pozo p.

5

Este enfoque puede ser adoptado para algunas de las áreas más calientes de la pastilla, donde el aumento de la temperatura durante el funcionamiento pueda crear un punto caliente. Este aspecto de la invención es particularmente efectivo en el diseño del área activa de IGBTs.

10

Respecto a la Fig. 4, la presente invención se adapta fácilmente para celdas de geometría rayada. La Fig. 4 muestra una celda A diseñada con una geometría rayada. La celda comprende bandas de puertas 421 (generalmente un material de polisilicio), dispuestas de forma alternada con bandas de "cuerpo" 422 (ej., pozo p y fuente). Convencionalmente, la estructura que comprende una banda de puerta 421 y una banda de cuerpo 422 constituye una celda. La estructura de dos bandas se repite por una parte de la pastilla para producir el área activa del dispositivo de potencia. Las bandas de puerta 421 tienen una anchura "g", mientras que la banda de cuerpo 422 tiene una anchura "h".

15

Las Figs. 4 y 5 ilustran otro ejemplo útil para la comprensión de la presente invención. La estructura celular puede ser variada cambiando el tono de las bandas dependiendo de su ubicación en el área activa. Por ejemplo, la Fig. 5 muestra una celda M con una banda de puerta 523 cuya anchura es "i", y una banda de cuerpo 524 cuya anchura es "j", donde "i" y "j" pueden ser distintas de las dimensiones "g" y "h" (Fig. 4), respectivamente. El resultado es que la densidad de corriente en las celdas A y M será distinta, en virtud de las diferencias en las dimensiones de la banda.

20

Alternativamente, las características internas de la celda, como umbral de tensión, pueden ser variadas manteniendo sin cambios las dimensiones de la banda, para variar la densidad de corriente. Otra alternativa más consiste en variar tanto las dimensiones de la banda y las características internas para alcanzar una densidad de corriente deseada.

25

Lo que antecede ha sido una presentación de ejemplos ilustrativos de distintas realizaciones de la invención. Una persona versada en la materia entenderá fácilmente que existen numerosas técnicas de procesamiento de semiconductores para fabricar celdas activas que comprendan un dispositivo de potencia semiconductor según la invención. Los ejemplos no pretenden limitar el alcance de la invención, sino más bien mostrar cómo se puede poner en práctica la invención divulgada aquí utilizando cualquiera de las múltiples técnicas de fabricación de semiconductores, demasiado numerosas para cubrirlas, pero que por lo demás quedan dentro de la experiencia y el alcance de los conocimientos del usuario ordinario de las técnicas pertinentes.

30

Además, aunque las celdas activas comentadas aquí han sido descritas en el contexto de celdas (es decir, transistores) utilizadas en aplicaciones de dispositivos de potencia, las celdas activas pueden ser configuradas para su uso en otros dispositivos semiconductores que utilizan conjuntos de estructuras celulares repetidas. Cabe señalar que los dispositivos de memoria semiconductores pueden beneficiarse de la mejoría en el comportamiento operativo físico y eléctrico obtenida por los ejemplos útiles para la comprensión de la invención.

35

En el contexto de un dispositivo de memoria semiconductor, el área activa comprendería un conjunto o conjuntos de celdas de memoria. El conjunto(s) está rodeado de circuitos auxiliares, que pueden incluir amplificadores de detección en el caso de RAM estática, lógica de decodificación de direcciones, lógica de actualización en el caso de DRAMs, etc. Queda dentro del conocimiento de los versados en la técnica aplicar al diseño de dispositivos de memoria la información proporcionada por los ejemplos útiles para la comprensión de la presente invención.

40

En consecuencia, la invención no se limita a los ejemplos ilustrativos precedentes de las diversas realizaciones descritas. Se pueden introducir diversas modificaciones sin apartarse de los conceptos técnicos de la invención.

45

50

REIVINDICACIONES

1. Un dispositivo semiconductor transistor bipolar de puerta aislada comprendiendo:
 una pastilla semiconductor con un área activa (102) comprendiendo un conjunto de celdas activas (104);
 una primera parte del área activa compuesta por celdas (K) conforme con los primeros parámetros de diseño de celda seleccionados, donde los primeros parámetros de diseño de celda seleccionados determinan las dimensiones físicas de cada celda (K) de la primera parte del área activa (102), y donde la primera parte constituye la parte central del área activa (102);
 una segunda parte del área activa compuesta por celdas (M) conforme con los segundos parámetros de diseño de celda seleccionados, donde los segundos parámetros de diseño de celda seleccionados determinan las dimensiones físicas de cada celda (M) en la segunda parte del área activa (102), donde los segundos parámetros de diseño de celda seleccionados difieren de los primeros parámetros de diseño de celda seleccionados, y donde las celdas (K) de la primera parte están rodeadas por las celdas (M) de la segunda parte;
 una tercera parte del área activa compuesta por celdas (A) conforme con los terceros parámetros de diseño de celda seleccionados, donde los terceros parámetros de diseño de celda seleccionados determinan las dimensiones físicas de cada celda (A) en la tercera parte del área activa (102), donde los terceros parámetros de diseño de celda seleccionados difieren de los primeros parámetros de diseño de celda seleccionados, donde las terceras celdas seleccionadas (A) tienen parámetros de diseño que varían de los segundos parámetros de diseño de celda seleccionados, y donde las celdas (M) de la segunda parte están rodeadas por las celdas (A) de la tercera parte;
 donde dichas celdas (K) de la primera parte, dichas celdas (M) de la segunda parte, y dichas celdas (A) de la tercera parte tienen cada una anchuras de canal distintas, donde la anchura de canal de dichas celdas (A) de la tercera parte es mayor que la anchura de canal de dichas celdas (M) de la segunda parte, donde la anchura de canal de dichas celdas (M) de la segunda parte es mayor que la anchura de canal de dichas celdas (K) de la primera parte, y donde algunas de las celdas (104) del área activa (102) están fabricadas con solo un pozo p y sin área fuente n+.
2. El dispositivo de la reivindicación 1, donde dicho dispositivo está configurado de modo que durante el funcionamiento de dicho dispositivo la mencionada primera parte presente una primera densidad de corriente, la mencionada segunda parte presente una segunda densidad de corriente, y la mencionada tercera parte presente una tercera densidad de corriente, donde la primera densidad de corriente es menor que la segunda densidad de corriente, y donde la segunda densidad de corriente es menor que la tercera densidad de corriente.
3. Un dispositivo semiconductor conforme con la reivindicación 1, donde el dispositivo comprende además:
 un sustrato con el área activa (102) definida sobre dicho sustrato; y
 celdas de terminación dispuestas en torno a una parte de la periferia de dicha área activa (102).
4. Un método para fabricar un dispositivo semiconductor transistor bipolar de puerta aislada, comprendiendo:
 identificar una región activa (102) en una pastilla semiconductor, donde la región activa (102) comprende un conjunto de celdas activas (104);
 identificar una primera parte de dicha región activa, donde la primera parte es la parte más interna del área activa (102);
 identificar una segunda parte en dicha región activa (102), donde las celdas (K) de la primera parte están rodeadas por las celdas (M) de la segunda parte;
 identificar una tercera parte en dicha región activa, donde las celdas (M) de la segunda parte están rodeadas por las celdas (A) de la tercera parte;
 proporcionar primeros, segundos y terceros parámetros de diseño de celda, por los que se fabricarán las celdas activas (104) en las respectivas primera, segunda y tercera parte, donde los primeros parámetros de diseño de celda seleccionados determinan las dimensiones físicas de cada celda (K) en la primera parte del área activa, donde los segundos parámetros de diseño de celda seleccionados determinan las dimensiones físicas de cada celda (M) en la segunda parte del área activa, y donde los terceros parámetros de diseño de celda seleccionados determinan las dimensiones físicas de cada celda (A) en la tercera parte del área activa, y donde algunas de las celdas (104) de la región activa (102) están fabricadas con solo un pozo p y sin área fuente n+;
 donde cada uno de los primeros, segundos y terceros parámetros de diseño de celda difiere de cada uno de los otros primeros, segundos y terceros parámetros de diseño de celda,
 donde una anchura de canal de las celdas (A) de la tercera parte es mayor que una anchura de canal de las celdas (M) de la segunda parte, y donde la anchura de canal de las celdas (M) de la segunda parte es mayor que la anchura de canal de las celdas (K) de la primera parte.

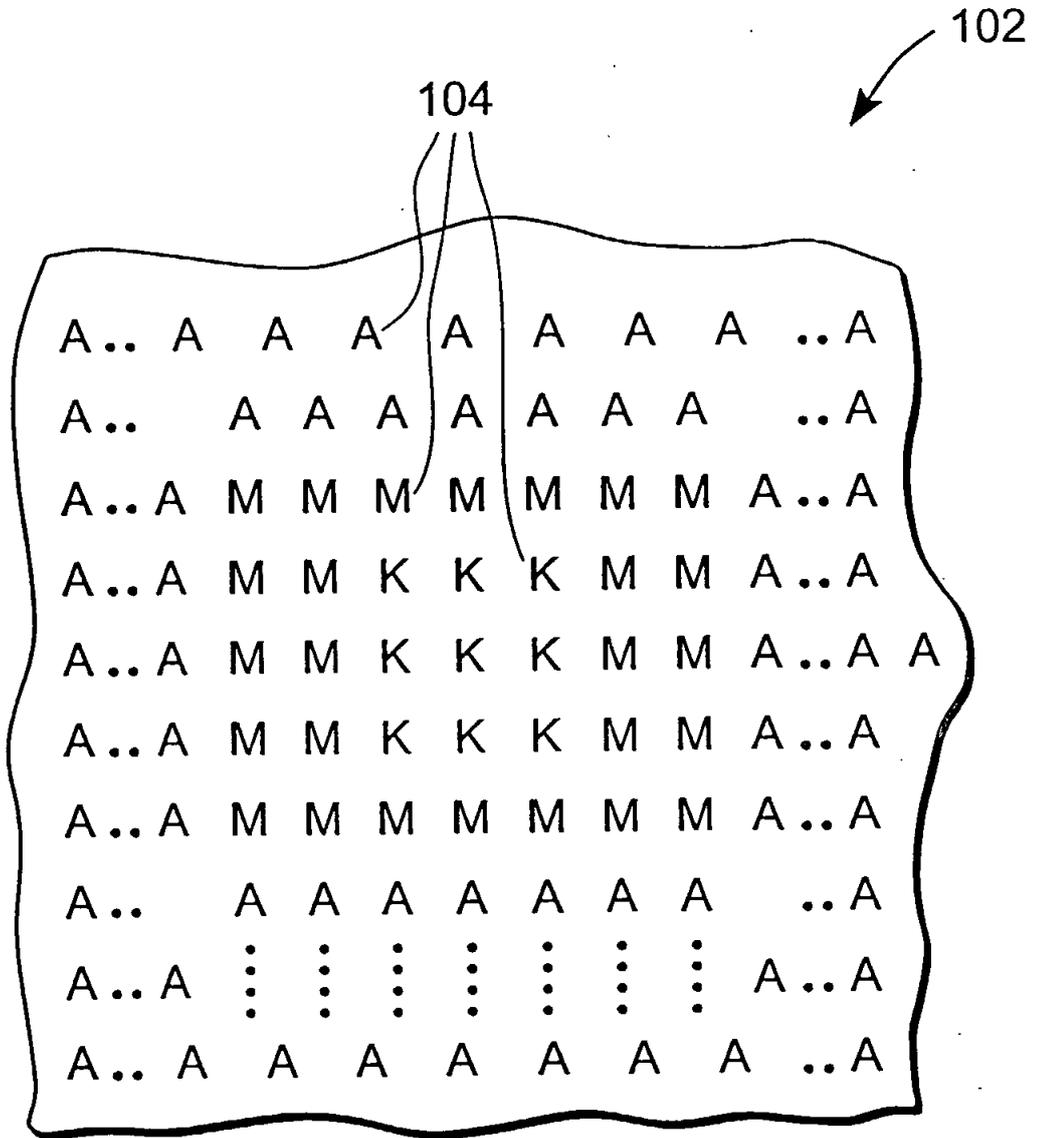


FIG. 1

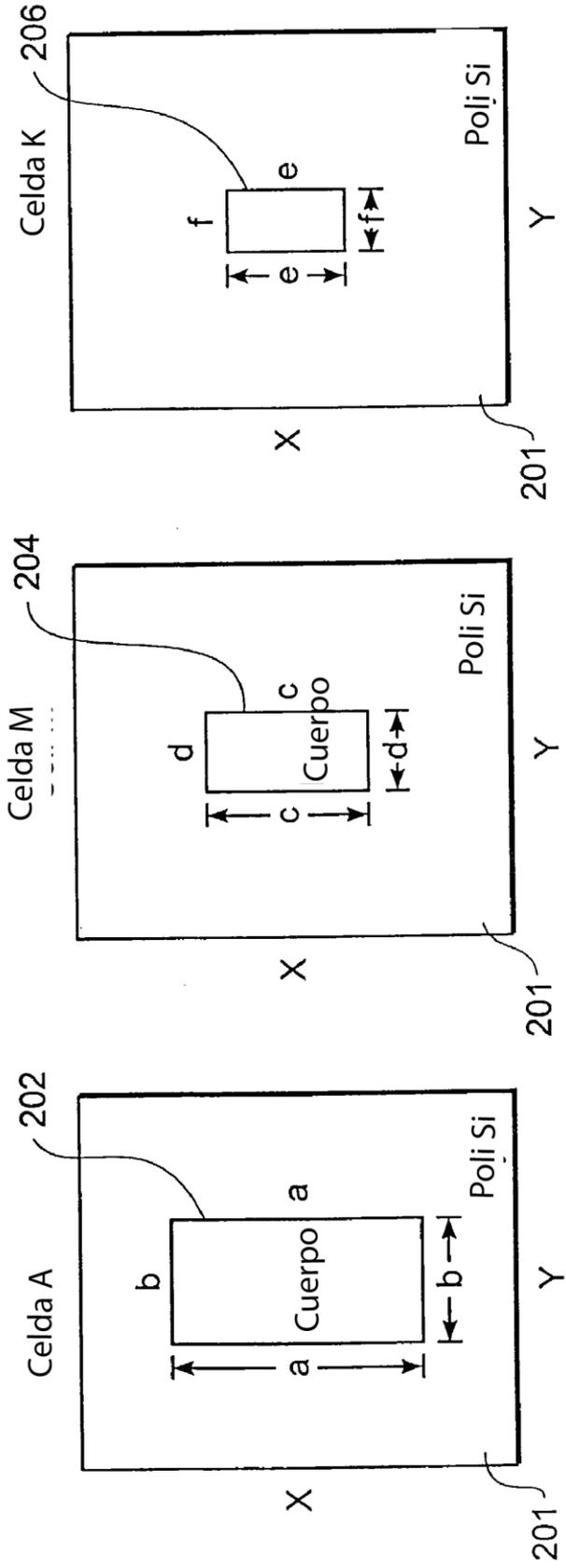


FIG. 2

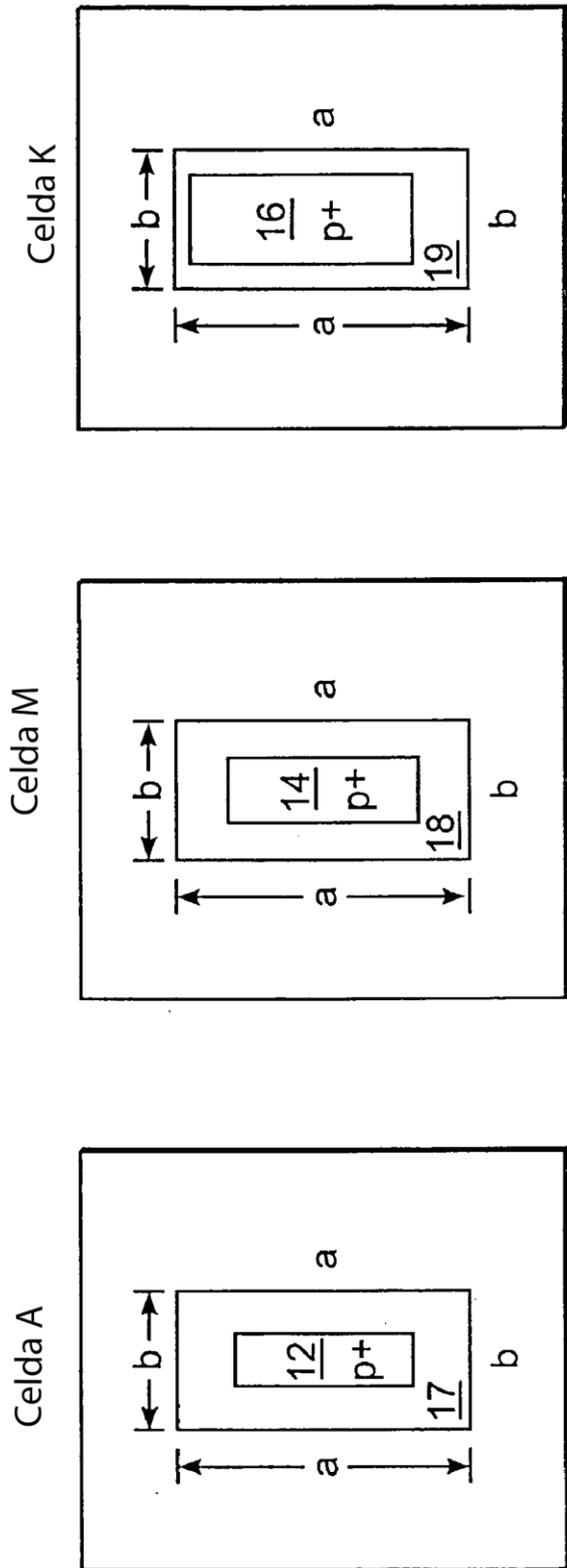


FIG. 3

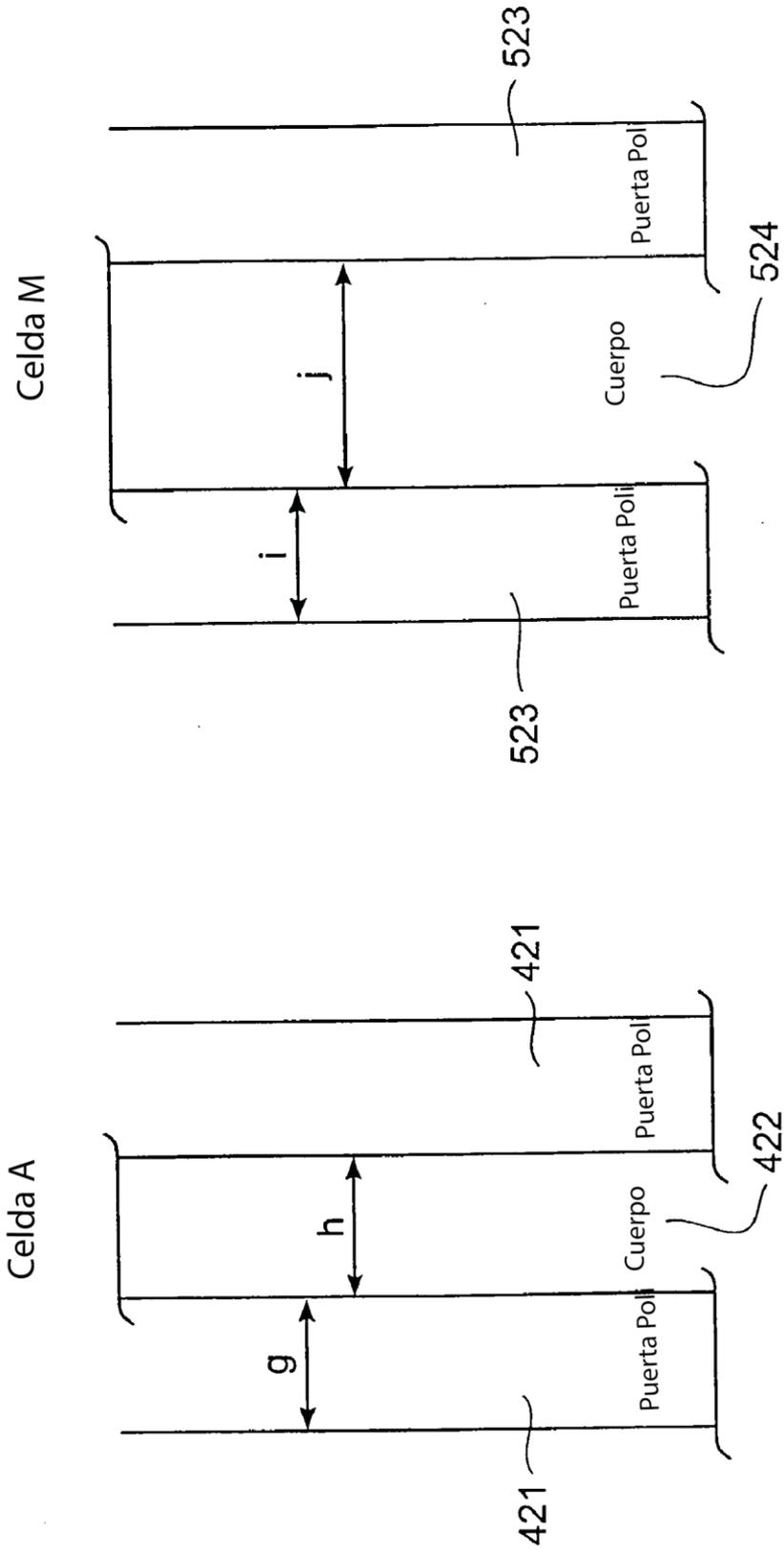


FIG. 5

FIG. 4

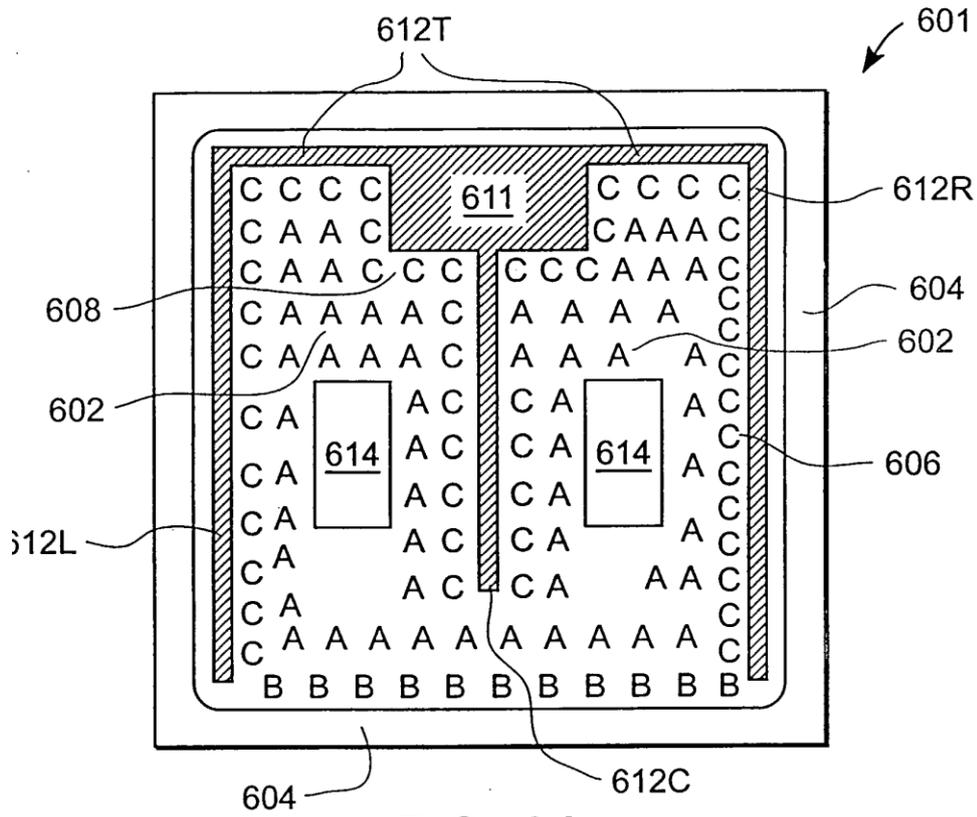


FIG. 6A

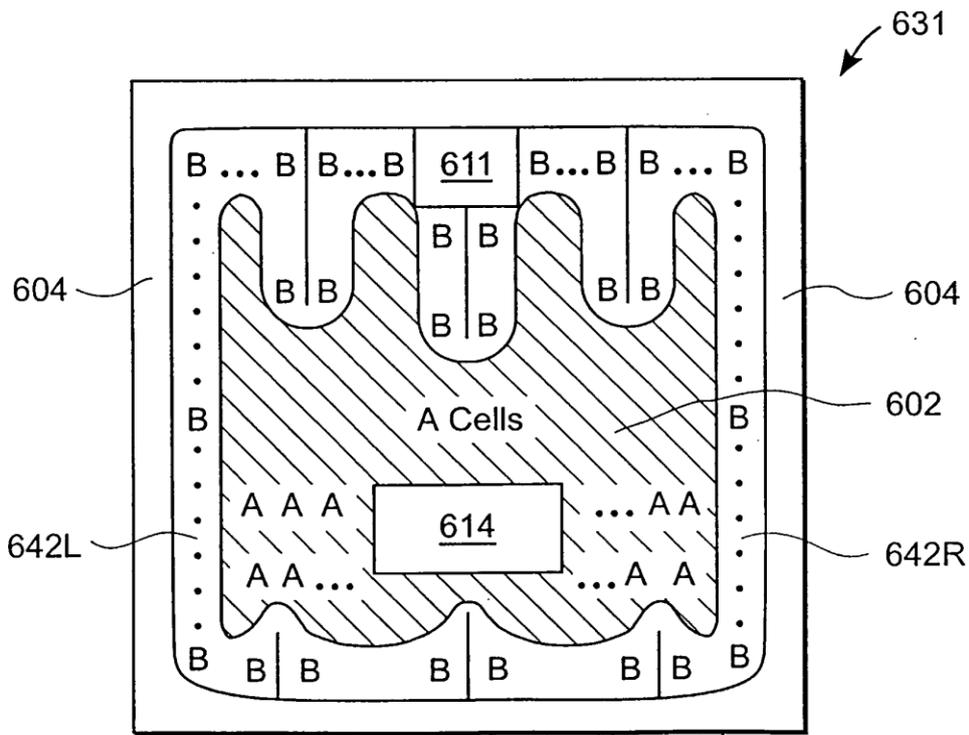


FIG. 6B