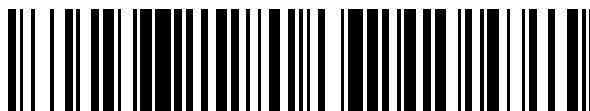


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 717 633**

51 Int. Cl.:

**H01L 51/00** (2006.01)

**H01L 51/05** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **03.08.2011 PCT/EP2011/063372**

87 Fecha y número de publicación internacional: **07.02.2013 WO13017170**

96 Fecha de presentación y número de la solicitud europea: **03.08.2011 E 11741448 (2)**

97 Fecha y número de publicación de la concesión europea: **26.12.2018 EP 2740167**

54 Título: **Procedimiento de fabricación de transistor orgánico de baja tensión**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**24.06.2019**

73 Titular/es:  
**UNIVERSITA' DEGLI STUDI DI CAGLIARI (100.0%)  
Via Università 40  
09124 Cagliari, IT**

72 Inventor/es:  
**COSEDDU, PIERO;  
LAI, STEFANO;  
BARBARO, MASSIMO y  
BONFIGLIO, ANNALISA**

74 Agente/Representante:  
**CARPINTERO LÓPEZ, Mario**

ES 2 717 633 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Procedimiento de fabricación de transistor orgánico de baja tensión

**Campo técnico**

5 La presente invención se refiere a un transistor orgánico que tiene tensiones de funcionamiento bajas. El transistor incluye una doble capa de materiales dieléctricos.

**Antecedentes tecnológicos**

10 La electrónica orgánica está experimentando un gran esfuerzo de investigación por las muchas ventajas y posibles aplicaciones disruptivas que podría ofrecer. Los transistores orgánicos de efecto de campo (OFET) también conocidos como transistores orgánicos de película delgada (OTFT) atraen un gran interés en la actualidad debido a la posibilidad de fabricarlos con un rendimiento aceptable en grandes áreas y en sustratos flexibles utilizando métodos de fabricación rentables y eficientes en materiales. Sin embargo, todavía hay algunos problemas técnicos que, de hecho, ponen una seria preocupación por estas posibilidades. Uno de ellos es el hecho de que, debido a la baja movilidad de los semiconductores orgánicos, normalmente es necesario operar dispositivos, en particular, transistores de efecto de campo, con muy altas tensiones - de hasta 100 V -, tanto para la fuente de drenaje como para potenciales fuente-puerta. Desafortunadamente, a pesar de los extraordinarios avances exhibidos por los materiales semiconductores activos en términos de movilidad y estabilidad, estas tensiones muy altas que normalmente se necesitan para desviar las OTFT representan una seria preocupación para muchas aplicaciones como, por ejemplo, circuitos y sensores electrónicos. De hecho, es virtualmente imposible operar dispositivos basados en OTFT sin una interfaz electrónica (no orgánica) adecuada para la conversión ascendente de la tensión de alimentación de la batería.

15 Los transistores de efecto de campo son dispositivos de tres terminales que comprenden electrodos de puerta (G), fuente (S) y drenaje (D). En un OFET, se deposita un semiconductor orgánico para puentear la fuente y los electrodos de drenaje, y está separado del electrodo de puerta por una capa dieléctrica de puerta aislante. El semiconductor orgánico puede ser un polímero u oligómero conjugado con pi. Se aplica una tensión  $V_{GS}$  a la puerta para controlar la cantidad de carga acumulada en la interfaz entre el semiconductor y la capa aislante; se aplica una tensión  $V_{DS}$  al drenaje para inducir el flujo de corriente entre la fuente y el drenaje.

20 La investigación del OFET generalmente busca optimizar dos valores importantes, la movilidad del portador y la relación de corriente de encendido/apagado. La conductividad de los semiconductores es directamente proporcional a la movilidad del portador y, por lo tanto, está directamente relacionada con el rendimiento del dispositivo.

30 La relación entre la corriente de drenaje y las diversas características y se aplica tensiones del OFET se interpreta a través de la teoría de semiconductor convencional, que reproduce las tendencias generales en las características del OFET.

$$I_D = \frac{W}{L} \mu_p C_i \left[ (V_{GS} - V_{TH}) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

Ecuación 1

a partir de la cual la corriente de saturación es

$$35 \quad I_D^{sat} = \frac{W}{2L} \mu_p C_i (V_{GS} - V_{TH})^2$$

donde  $C_i$  es la capacitancia por unidad de área del aislador de la puerta,  $\mu$  es la movilidad del portador de carga y  $V_{TH}$  es la tensión de umbral.

A partir de esta ecuación, es evidente que varios parámetros pueden ajustarse con el fin de obtener corriente de drenaje significativa con bajas tensiones.

40 En el documento US 2010/0135937, se proporcionan formas nanocristalinas de óxidos metálicos, incluyendo el óxido binario metal, óxidos metálicos de tipo perovskita, y óxidos metálicos complejos, incluyendo óxidos metálicos dopados. También se proporcionan procedimientos de preparación de los nanocristales. Los nanocristales, incluidos los nanocristales de óxido metálico no recubiertos y no revestidos, pueden dispersarse en un líquido para proporcionar dispersiones que son estables y no precipitan durante un período de tiempo que varía de horas a meses. También se proporcionan procedimientos de preparación de las dispersiones, y procedimientos de uso de las dispersiones en películas de formación. Las películas pueden incluir una matriz orgánica, inorgánica o mixta orgánica/inorgánica. Las películas pueden estar sustancialmente libres de todos los materiales orgánicos. Las películas se pueden usar como recubrimientos, o se pueden usar como capas dieléctricas en una variedad de aplicaciones electrónicas, por ejemplo, como material dieléctrico para un ultracondensador, que puede incluir un material mesoporoso. O las películas se pueden usar como un dieléctrico de alto K en transistores orgánicos de efecto de campo. En diversas realizaciones, un dieléctrico de puerta en capas puede incluir nanocristales  $BaTiO_3$  de

alto K fundidos por centrifugación (por ejemplo, 8 nm de diámetro) y parileno C para OFET de pentaceno.

El solicitante ha observado que la realización de tal película es bastante compleja debido a la presencia de las nanopartículas. El solicitante también ha notado la alta diferencia de K entre las dos capas, es decir, los nanocristales BaTiO<sub>3</sub> y el parileno C, utilizados en el OFET.

- 5 En el documento US 7.029.945, se proporciona un procedimiento de fabricación de un dispositivo de efecto de campo orgánico que comprende las etapas de (a) depositar a partir de una solución de una capa de semiconductor orgánico; y (b) depositar a partir de una solución una capa de material aislante de baja permitividad que forma al menos una parte de un aislador de puerta, de modo que el material aislante de baja permitividad esté en contacto con la capa semiconductor orgánica, en donde el material aislante de baja permitividad es de permitividad relativa desde 1.1 hasta por debajo de 3.0. Además, se proporciona un dispositivo de efecto de campo orgánico fabricado por el proceso. En algunas realizaciones, se usan dos capas aislantes, de permitividad más alta que la capa de baja permitividad.

- 15 El solicitante ha notado que la calidad de las películas dieléctricas orgánicas depositadas por la fase líquida debería ser inferior a la obtenida con otras técnicas, por ejemplo, CVD, especialmente si se desea un espesor nanométrico y, aún más, si se usa una k baja. Además, generalmente una deposición líquida da lugar a películas que tienen un espesor relativamente alto, es decir, por encima de cientos de nm, por lo que, en caso de que se desee una película de baja permitividad, la combinación de baja permitividad y alto espesor da lugar a baja capacitancia, bajas corrientes y altas tensiones de umbral. En "Transistores orgánicos fabricados con tecnología de inyección de tinta con precisión de subfemtolitros" escrito por Tsuyoshi Sekitani et al. y publicado en PNAS el 1 de abril de 2008, vol. 20 105, n.º 13, páginas 4977 en adelante, está escrito que un obstáculo importante para el desarrollo de transistores orgánicos para aplicaciones de sensores, pantallas y circuitos de gran área es el compromiso fundamental entre la eficiencia de fabricación, el rendimiento del transistor y el consumo de energía. En el pasado, la mejora de la eficiencia de fabricación mediante el uso de técnicas de impresión ha dado lugar inevitablemente a un rendimiento significativamente menor y un mayor consumo de energía, mientras que los intentos de mejorar el rendimiento o reducir la energía han llevado a temperaturas de proceso más altas y un mayor coste de fabricación. En este artículo, los autores levantan esta limitación fundamental al demostrar la impresión de inyección de tinta con subfemtolitros para definir contactos metálicos con una resolución de un solo micrómetro en la superficie de los semiconductores orgánicos de alta movilidad para crear transistores de canal p de alto rendimiento y transistores de canal n y circuitos complementarios de baja potencia. Los transistores emplean un dieléctrico de puerta ultrafino a 25 30 a baja temperatura basado en una monocapa autoensamblada que permite que los transistores y circuitos en sustratos rígidos y flexibles operen con tensiones muy bajas.

- 35 El solicitante ha observado que en el OFET realizado en este artículo, el dieléctrico de la puerta se basa en una combinación de una capa delgada de óxido de aluminio (3,6 nm de espesor) y una monocapa molecular autoensamblada (SAM) de ácido *n*-octadecilfosfónico (2,1 nm de espesor). La capa SAM es solo una monocapa y no puede ser más gruesa: de hecho, la SAM se puede conectar a la capa de óxido de aluminio gracias a un grupo funcionalizado que no será de uso en la parte superior de una capa SAM ya depositada.

- 40 En "Transistores de película fina baja de pentaceno de alto rendimiento y baja tensión con dieléctrico de puerta híbrido PVP/alta  $\kappa$  HfLaO ultrafino", escrito por Woo Cheol Shin et al, y publicado en Device Letters IEEE Electron, Vol. 31, n.º 11, noviembre de 2010, páginas 1308 en adelante, se han demostrado transistores de película delgada de pentaceno de baja tensión y alto rendimiento con un dieléctrico de puerta híbrida que consiste en PVP ultrafina (8 nm) y un HfLaO de  $\kappa$  alta (20 nm). El dieléctrico de puerta híbrida aprovecha las ventajas de ambos dieléctricos, es decir, una buena interfaz entre el material orgánico del canal y el dieléctrico, así como las propiedades aislantes del óxido metálico inorgánico, lo que resulta en una corriente de fuga muy baja, un comportamiento sin histéresis, una - 45 capacidad de conducción de drenaje de corriente superior y operación exitosa a -2 V. El rendimiento superior del dispositivo se atribuye a un buen ordenamiento intermolecular y al gran tamaño de grano de la capa del canal de pentaceno formado en el dieléctrico híbrido.

- 50 El solicitante ha notado que la deposición de HFLaO requiere una técnica bastante compleja, tal como la evaporación de haz de electrones. También se requiere tratamiento a alta temperatura en HFLaO (200 °C), por lo que solo se podría usar cierto sustrato flexible para esta aplicación; en nuestro enfoque, todas las operaciones se realizan a temperatura ambiente.

### **Sumario de la invención**

La presente invención pretende superar el problema de una alta tensión de funcionamiento no deseada mencionada con referencia a la técnica anterior por el desarrollo del procedimiento para la fabricación de un transistor orgánico que incluye una capa dieléctrica de acuerdo con la reivindicación 1.

- 55 El transistor orgánico realizado según el procedimiento de la invención incluye una puerta, una fuente y un electrodo de drenaje. El canal está formado por un semiconductor orgánico, que puede ser cualquier semiconductor utilizado en el campo para la realización de un transistor orgánico. Como ejemplos, el semiconductor orgánico puede incluir un sistema de electrones  $\pi$  aromáticos o conjugados de otra manera, facilitando la deslocalización de las funciones

de onda orbital. Se pueden adjuntar grupos de extracción de electrones o grupos donadores que facilitan el transporte de huecos o electrones. Estos materiales aromáticos o conjugados como capa semiconductor activa pueden incluir pequeñas moléculas como el rubreno, tetraceno, pentaceno, diindenoperileno, perilendiimidaz, tetracianoquinodimetano, C60, quateritiofeno,  $\alpha$ -sexitiofeno,  $\alpha$ ,  $\omega$ -dihexilsexitiofeno, polímeros tales como polithiofenos (especialmente poli 3-hexiltiofeno), polifluoreno, polidiacetileno, poli 2,5-tienileno vinileno, poli p-fenileno vinileno, y todos sus derivados. Una realización preferida incluye pentaceno.

El espesor de la capa de semiconductor orgánico es sustancialmente no es relevante para lograr el objetivo de la invención, una realización preferida incluye una capa de semiconductor orgánico que tiene un espesor comprendido entre 5 nm y 50 nm, incluso más preferiblemente entre 10 nm y 20 nm. Sin embargo, también se ha estudiado el transistor que tiene un espesor de capa semiconductor orgánica de 300 nm y superior sin ver ninguna variación apreciable en los rendimientos con respecto a los que tienen una capa más delgada.

Como es sabido, transistores orgánicos generalmente también incluyen una capa de dieléctrico de puerta aislante entre el electrodo de puerta y el semiconductor orgánico.

La capacitancia entre el electrodo de puerta y la fuente y los electrodos de drenaje es inversamente proporcional al espesor de la capa dieléctrica, por lo tanto, la tensión a aplicar a la puerta es mayor cuanto más gruesa es la capa dieléctrica, con el fin de controlar la conductancia del canal. Por lo tanto, para reducir la tensión de funcionamiento del transistor orgánico, una primera posibilidad es reducir el espesor de la capa dieléctrica.

Sin embargo, reducir el espesor de la capa dieléctrica también reduce la resistencia entre la puerta y los contactos de drenaje y de fuente, lo que aumenta la fuga del transistor y por lo tanto de las corrientes no deseadas. Considerando una película de óxido metálico como una posible capa dieléctrica, la película se caracteriza generalmente por una resistividad vertical muy baja, lo que da lugar a corrientes de fuga muy altas (corrientes que fluyen desde el electrodo de la fuente hasta el electrodo de puerta). Además, la película de óxido generalmente se caracteriza por una concentración muy alta de defectos superficiales que normalmente aumentan el atrapamiento de los portadores de carga, lo que limita la movilidad y aumenta la tensión de umbral del OFET. Como ejemplo, el solicitante ha encontrado que los OFET con capa de alúmina obtenida con ozono se caracterizan por una alta corriente de fuga y por una alta concentración de defectos interfaciales, que actúan como sitios de captura para los portadores de carga y afectan la tensión de umbral y también la movilidad del portador, el proceso de realización muestra una baja eficiencia.

El solicitante también ha encontrado que la deposición de películas delgadas de óxido metálico que tienen una alta uniformidad y una baja fuga requiere procesos muy complejos y costosos, usualmente en sustratos rígidos. De hecho, un objetivo adicional de la presente invención es ofrecer un transistor orgánico que sea relativamente fácil de fabricar y que sea altamente reproducible a bajo coste. Además, se desea que el transistor orgánico de la invención se pueda realizar sobre sustratos flexibles.

El solicitante también ha probado la posibilidad de depositar como capa dieléctrica una capa de polímero dieléctrico, por ejemplo, parileno C, como se detalla mejor a continuación, pero para lograr buenas propiedades de aislamiento, el espesor de la capa polimérica debe ser relativamente alto.

El solicitante propone un procedimiento de fabricación alternativo para obtener un dispositivo de tensión ultra bajo que el que usa SAM descrito en la técnica anterior que es simple, de bajo coste y, sobre todo, muy fácilmente escalable al tamaño industrial con un muy alto rendimiento. Estos resultados se han logrado mediante el empleo de una combinación única de diferentes materiales dieléctricos como capa dieléctrica que pueden dar lugar a altos valores de capacitancias de la puerta y crear, al mismo tiempo, una barrera eficaz contra la filtración de la puerta y una interfaz óptima con el semiconductor orgánico, siendo este un concepto clave para optimizar el rendimiento del transistor, como se detalla y explica mejor a continuación.

De acuerdo con lo anterior, el transistor de la invención incluye, entre la capa de semiconductor orgánico y el electrodo de puerta, una capa dieléctrica que es "ultrafino" (la dimensión de las cuales será mejor define a continuación), pero al mismo tiempo, garantiza un buen aislamiento eléctrico y rigidez y puede fabricarse también sobre plástico y más en general, sustratos flexibles.

Esta capa es una combinación de dos capas: una primera capa que incluye un óxido de metal, llamado en el resto de esta descripción una capa de óxido de metal y una segunda capa que incluye un polímero dieléctrico, en la llamada capa de polímero dieléctrico siguiente. Esta segunda capa debe formar la interfaz con el semiconductor orgánico, es decir, la capa dieléctrica del polímero está en contacto con el semiconductor orgánico descrito anteriormente.

El espesor  $T_1$  de la capa de óxido de metal está comprendida entre  $0 < T_1 \leq 20$  nm, preferiblemente entre  $0 < T_1 \leq 10$  nm, más preferiblemente de  $5 \text{ nm} \leq T_1 \leq 10$  nm.

La capa puede incluir preferentemente óxido de metal de la fórmula general  $M^1_xO_z$ , o un complejo de óxido metálico mixto de la fórmula  $M^2_xM^3_yO_z$  en donde todos los  $M^1$ - $M^3$  se seleccionan independientemente iones de elementos metálicos. Un elemento metálico se refiere a la identidad del elemento en cualquier forma química, es decir, un

elemento metálico es un elemento clasificado como metálico que puede estar en forma de un metal elemental o puede estar en forma de una sal o complejo de un metal. Un elemento metálico en forma metálica se refiere al metal no oxidado, mientras que un elemento metálico en forma de sal o complejo se refiere al metal en combinación química con otros elementos.

- 5 Un "óxido metálico" incluye diversas especies en el que el ion metálico, aunque comprende un elemento metálico idéntico, se encuentra en un estado de oxidación diferente en especies distintas, y por lo tanto está compuesto con diferente estequiometría.

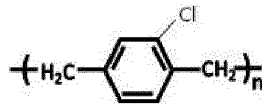
Los metales preferidos son, por ejemplo, aluminio, galio, indio, zinc. En el ejemplo descrito, la capa de óxido metálico incluye alúmina (óxido de aluminio).

- 10 El espesor  $T_2$  de la capa de polímero dieléctrico está comprendida entre  $0 < T_2 \leq 50$  nm, preferiblemente entre  $10 \leq T_2 \leq 30$  nm, más preferiblemente  $15 \text{ nm} \leq T_2 \leq 25$  nm.

La segunda capa dieléctrica incluye un polímero dieléctrico. Este polímero se deposita mediante deposición química de vapor (CVD). El polímero dieléctrico incluye poli (p-xilileno), también conocido como parileno N de unidad repetitiva



y sus derivados. Alternativamente, o además, la segunda capa incluye parileno halogenado, preferiblemente parileno C que tiene una unidad repetitiva:



- 20 Otros posibles materiales pueden ser por ejemplo poli (metil metacrilato) (PMMA), alcohol de polivinilo (PVA) o polivinilpirrolidona (PVP), poliestireno (PS) y polipirrol dopado (PPy).

La permitividad del vacío  $\epsilon_0$  (también llamada permitividad del espacio libre o la constante eléctrica) tiene el siguiente valor

$$\epsilon_0 \stackrel{\text{def}}{=} \frac{1}{c_0^2 \mu_0} = \frac{1}{35950207149,4727056\pi} \frac{\text{F}}{\text{m}} \approx 8,8541878176 \dots \times 10^{-12} \frac{\text{F}}{\text{m}}$$

- 25 De lo anterior, la permitividad relativa  $\epsilon_r$  (también llamada constante dieléctrica del material) de un material se define como la relación entre su permitividad y la permitividad del vacío:

$$\epsilon = \epsilon_r \epsilon_0 = (1 + \chi) \epsilon_0$$

- 30 Una característica adicional del transistor de la invención es por lo tanto el siguiente: llamado  $\epsilon_1$  la permitividad relativa del material la realización de la primera capa dieléctrica de óxido metálico y  $\epsilon_2$  la permitividad relativa del material la realización de la segunda capa de polímero dieléctrica, las dos permitividades satisfacen la siguiente ecuación:

$$|\epsilon_1 - \epsilon_2| \leq 10, \quad \text{Ecuación 2}$$

preferiblemente  $|\epsilon_1 - \epsilon_2| \leq 6$ .

Preferiblemente, la primera y segunda permitividad relativa también satisfacen la siguiente ecuación:

$$\frac{1}{10} \leq \frac{\epsilon_1 T_2}{\epsilon_2 T_1} \leq 10, \quad \text{Ecuación 3}$$

- 35 aún más preferiblemente,  $\frac{1}{8} \leq \frac{\epsilon_1 T_2}{\epsilon_2 T_1} \leq 8$ .

El espesor  $T_1 + T_2$  de la capa dieléctrica es todavía bastante delgada con el fin - como ya se ha explicado - para aumentar la capacidad de toda la película, pero también se consigue una fuga muy baja. Este efecto se obtiene gracias a la combinación de las propiedades de la capa de óxido metálico y de la capa de polímero. En realidad, las

dos capas no están completamente separadas: durante la deposición de la capa de polímero, el polímero mismo podría entremezclarse entre las moléculas de óxido de metal, interponiéndose entre ellas para formar una especie de "capa unitaria".

5 Es muy importante tener en cuenta que el transporte de carga en OFETs se produce dentro de 1-2 nanómetros de la interfaz semiconductor/dieléctrico. Por lo tanto, las propiedades de esta interfaz enterrada, como su rugosidad, defecto y densidad de la trampa, y la orientación y el empaquetamiento entre cadenas de las moléculas o macromoléculas OFET, es fundamental para el rendimiento del dispositivo. El solicitante se ha dado cuenta de que una buena interfaz entre el semiconductor y la capa dieléctrica es, por lo tanto, extremadamente importante para obtener un transistor orgánico que tenga una tensión de funcionamiento baja: una interfaz no óptima puede disminuir la corriente de drenaje de varios órdenes de magnitud en comparación con transistores idénticos que tienen una mejor interfaz. Además, tener una buena interfaz entre la capa dieléctrica y el semiconductor orgánico reduce la tensión de umbral por encima de la cual el transistor comienza a funcionar. El solicitante ha notado que una película de óxido metálico como capa dieléctrica no crea una interfaz óptima con el semiconductor orgánico. El mismo resultado generalmente se logra cuando se forma una doble capa donde la permitividad de los dos materiales es muy diferente de la otra.

20 Como cuestión de hecho, obtener una capacitancia dieléctrica de puerta alta y mantener la densidad de corriente de fuga muy baja son necesarias, pero no suficientes para lograr tensiones operativas muy bajas. La minimización de la captura de portadores de carga, que generalmente tiene lugar en la interfaz entre el dieléctrico de la puerta y el semiconductor orgánico, desempeña un papel esencial en la determinación de las tensiones operativas y las propiedades de transporte del dispositivo final. Dichos sitios defectuosos causan una reducción de la movilidad del semiconductor, pero también pueden afectar dramáticamente otros parámetros eléctricos, en particular la tensión de umbral y, como consecuencia, las tensiones de trabajo del dispositivo. Por estas razones, para obtener un dispositivo de tensión ultra bajo, es absolutamente necesario un control total de todas las propiedades de las capas dieléctricas, no solo el espesor.

25 Una capa doble de acuerdo con la invención, en este intervalo de espesor (es decir,  $0 < T_1 \leq 20$  nm y  $0 < T_2 \leq 50$  nm) y satisfaciendo la ecuación (2) y preferiblemente también (3) mejora las propiedades aislantes de la película dieléctrica final, reduciendo así fuertemente la corriente de fuga (aumentando la resistencia vertical). Por otra parte, si la ecuación (3) se cumple, la capacitancia dieléctrica equivalente final se puede mantener lo suficientemente alta como para permitir que las OTFT se operen a muy bajas tensiones. También se ha observado que la presencia de una segunda capa aislante, en la parte superior del óxido metálico, mejora dramáticamente las propiedades interfaciales entre el dieléctrico de puerta y el semiconductor orgánico. De hecho, una segunda película aislante polimérica conduce a una pasivación de la alta concentración de sitios defectuosos presentes en la superficie del óxido metálico, limitando fuertemente el atrapamiento de los portadores de carga.

35 El transistor orgánico de la invención comprende preferiblemente una capa de polímero de la primera permitividad relativa ( $\epsilon_1$ ) de las cuales está comprendida entre 8 y 15.

40 Preferiblemente, la segunda permitividad relativa ( $\epsilon_2$ ) está comprendida entre 3 y 10. Además, el hecho de que el polímero dieléctrico se deposite preferiblemente a través de CVD es una ventaja del transistor de la invención que permite una buena reproducibilidad y no requiere una configuración compleja para poder realizarla. Además, la CVD garantiza una deposición uniforme y suave de la capa de polímero incluso en capas muy delgadas, lo que aumenta también la calidad de la interfaz semiconductor/dieléctrico.

El transistor de la invención tiene preferiblemente una configuración de contactos parte inferior/superior de puerta inferior, sin embargo, se pueden prever otras configuraciones. Preferiblemente, la puerta está en la parte inferior para que el polímero dieléctrico pueda crecer sobre la capa de óxido metálico.

45 Preferiblemente, el transistor de la invención es un transistor de efecto campo orgánico (OFET) o un transistor de película delgada orgánica (OTFT).

El sustrato sobre el que se realiza el transistor orgánico es un sustrato flexible de plástico, que puede ser más tarde deformado y adaptado a cada superficie genérica en la que el dispositivo debe ser montado.

50 El transistor orgánico realizado según la invención puede ser utilizado para realizar sensores de baja tensión tales como sensores químicos y biosensores. Alternativamente o adicionalmente, el transistor orgánico de la invención puede usarse para realizar un transistor orgánico ambipolar.

Por ejemplo, el parileno tiene una constante dieléctrica de 3,15 y la constante dieléctrica de la capa de alúmina está comprendida entre 8 y 10, dependiendo de su calidad.

### **Breve descripción de los dibujos**

55 Otras características y ventajas de un transistor orgánico de acuerdo con la invención serán más claramente evidentes a partir de la siguiente descripción detallada de la misma, dada con referencia a los dibujos adjuntos, donde:

- La figura 1 es una vista lateral esquemática en sección de una realización preferida del transistor orgánico de la invención;
- La figura 2 es una vista en perspectiva esquemática del transistor orgánico de la figura 1,
- 5 – La figura 3a y la figura 3b son dos vistas esquemáticas en perspectiva de dos ejemplos de un transistor orgánico según la técnica anterior y de un transistor orgánico según la invención, respectivamente;
- La figura 4a y la figura 4b son dos gráficos que muestran las características de salida y transferencia de un transistor de acuerdo con la técnica anterior de la figura 3a;
- 10 – Las figuras 5a-5d son cuatro gráficos que muestran las características de salida y transferencia de un transistor orgánico realizado de acuerdo con la invención de las figuras 1, 2 y 3b para dos espesores diferentes de la capa dieléctrica;
- La figura 6 es un histograma que muestra la resistividad y capacitancia de las capas dieléctricas de acuerdo con la técnica anterior y de acuerdo con la invención;
- 15 – Las figuras 7a-7d son micrografías de microscopía de fuerza atómica del transistor según la técnica anterior de la figura 3a, en particular de un detalle de la capa dieléctrica ( $\text{Al}_2\text{O}_3$  desnudo, figura 7a) y del semiconductor orgánico (pentaceno depositado sobre  $\text{Al}_2\text{O}_3$  desnudo, figura 7c); y del transistor según la invención de la figura 3b, en particular, de un detalle de la capa dieléctrica ( $\text{Al}_2\text{O}_3$ /parileno C (300 mg) figura 7b) y del semiconductor orgánico (pentaceno depositado sobre  $\text{Al}_2\text{O}_3$ /parileno C (300 mg) figura 7d);
- 20 – Las figuras 8a-8d son gráficos que muestran las características eléctricas de diferentes realizaciones de la invención fabricadas usando una configuración de doble capa  $\text{Al}_2\text{O}_3$ /parileno (300 mg) que usa diferentes semiconductores orgánicos.

#### **Realizaciones preferidas de la invención**

Con referencia a las figuras 1 y 2, un transistor orgánico según la presente invención se indica globalmente con el número de referencia 1.

25 En los dibujos adjuntos, el transistor es un OFET de baja tensión (o OTFT) que tiene una configuración de contacto superior de puerta inferior, sin embargo, la enseñanza de la invención se puede aplicar también a otros transistores y/o configuraciones.

El OFET se realiza sobre un sustrato 10 que puede ser cualquier sustrato, preferiblemente es un sustrato de plástico flexible. En la realización preferida, el sustrato 10 incluye poli (tereftalato de etileno) (PET) que es transparente y flexible.

30 El OFET 1 incluye electrodos de puerta 5, un drenaje 6 y de fuente 7. El material en el que se realizan los electrodos puede ser cualquier material conocido adecuado para el propósito y conocido en el campo técnico específico, por ejemplo, oro, aluminio, poli (3,4-etilendioxitiofeno) (PEDOT), PEDOT: PSS, plata. Preferiblemente, para la puerta se realiza en aluminio, mientras que el drenaje y la fuente se contactan en oro.

35 La puerta 5 se realiza preferentemente por evaporación térmica, pulverización, recubrimiento por rotación o impresión. El perfil del contacto de la puerta se puede obtener con una máscara de sombra o con procedimientos sustractivos como la fotolitografía para aumentar la definición y la resolución.

En la parte superior de la puerta, la capa dieléctrica se realiza 2. De acuerdo con la invención, la capa dieléctrica se realiza usando una combinación de una capa 3 de óxido metálico y una capa 4 de polímero dieléctrico, una encima de la otra.

40 En esta realización, ventajosamente, la capa 2 de óxido metálico se realiza en alúmina usando la oxidación de la capa de aluminio depositado para crear el electrodo de puerta. Por lo tanto, esta primera capa dieléctrica se puede obtener mediante una etapa de proceso muy simple. Esta etapa de oxidación se puede usar también con otros metales además del aluminio.

45 Es bien conocido que las películas de aluminio, cuando se exponen a la atmósfera ambiente consiguen naturalmente oxidados, incluso a temperatura ambiente. El óxido nativo suele ser irregular y poroso, y también se caracteriza por una baja rigidez eléctrica. Por lo tanto, estas películas delgadas de óxido de aluminio nativo (alúmina) generalmente no son adecuadas para la fabricación de películas dieléctricas para la fabricación de transistores de efecto de campo. Cabe destacar que la tendencia del aluminio a oxidarse fácilmente puede explotarse empleando diferentes técnicas que pueden acelerar el proceso de oxidación y mejorar dramáticamente la calidad de la película final. De esta manera, se puede fabricar una película de alúmina muy fina con buenos rendimientos eléctricos, en particular en términos de rigidez eléctrica. Entre varias técnicas que generalmente requieren instalaciones muy sofisticadas, el solicitante ha utilizado un enfoque diferente que no requiere equipo de laboratorio sofisticado y es fácil de realizar. Este enfoque consiste en exponer películas de aluminio nuevas a una atmósfera de ozono, donde el ozono se puede producir muy fácilmente, por ejemplo, mediante el uso de una lámpara de mercurio con una longitud de onda adecuada (lámpara UV). La oxidación del ozono con una lámpara UV se puede realizar a temperatura ambiente y al aire libre; para aumentar el espesor del óxido de aluminio y aumentar la regularidad del óxido, se pueden realizar múltiples sesiones de oxidación consecutivas.

Se ha de entender que otras técnicas para la realización de la capa de óxido de metal, así como otro metal(es), se pueden utilizar, por ejemplo, anodización, plasma de oxígeno etc.

De esta manera, una película 3 de óxido de metal muy fina ha sido fabricado en la parte superior del electrodo 5 de puerta.

5 En la parte superior de la capa de óxido de aluminio, se realiza una capa adicional hecha de aislante de polímero 4. Esta configuración de doble capa permite, por un lado, proteger los defectos de la superficie de la capa de óxido de metal, lo que limita considerablemente la retención de carga, por otro lado, aumenta dramáticamente la resistividad vertical y por lo tanto casi cancela la fuga de corriente a través del dieléctrico de la puerta.

10 A modo de ejemplo, el transistor 1 de la invención incluye una capa de polímero 4 comprende un material biocompatible, aislante llamado parileno C.

15 La capa de parileno C se deposita, preferiblemente por deposición de vapor químico. La combinación de la capa de óxido metálico y la capa de polímero dieléctrico, como se indicó anteriormente, permitió obtener un dieléctrico con propiedades eléctricas óptimas: la OFET realizada con esta estructura dieléctrica doble muestra corrientes de fuga muy bajas y una mayor movilidad del portador, debido a la pasivación de centros de trampa de superficie realizados por el polímero dieléctrico. Además, el espesor final de la película aislante es todavía lo suficientemente delgado como para permitir que los OFET trabajen a muy bajas tensiones.

20 En la parte superior de esta estructura, los electrodos de fuente y drenaje pueden ser fabricados utilizando diferentes técnicas de modelado (fotolitografía, deposición de metal a través de máscaras de sombra, de inyección de tinta de impresión, etc.) y una película delgada de un semiconductor orgánico adecuado puede depositarse con el fin de tener la estructura final OFET completa.

Los materiales posibles para la realización de estos electrodos son de oro, plata, PEDOT: PSS. Preferiblemente son ambos incluyendo oro.

25 De manera bastante importante, la capa de polímero 4 funciona también como protección para la primera capa 3 de óxido de metal y para la puerta 5, que normalmente puede verse afectada por las siguientes etapas de fabricación, como el desarrollo de fotoprotección y el grabado químico. Esta etapa, por lo tanto, mejoró dramáticamente el rendimiento de fabricación de los OFET.

30 La etapa final consistió en la deposición del semiconductor 9 orgánico. Este semiconductor 9 puede ser de cualquier tipo conocido en la técnica para esta aplicación específica. Como se detalla a continuación, la estructura propuesta se ha estudiado con varios semiconductores diferentes depositados por diferentes técnicas, por ejemplo, deposición térmica de vapor (pentaceno), colada en gotas (pentaceno TIPS) y recubrimiento por centrifugación (Polyera N1400); para semiconductores orgánicos procesables en solución (pentaceno TIPS y Polyera N1400) se han utilizado diferentes disolventes. Para cada semiconductor, se han obtenido resultados reproducibles, que demuestran la aplicabilidad de la estructura a diferentes tipos de moléculas, procesadas con diferentes tipos de procedimientos que involucran diferentes tipos de productos químicos.

### 35 Ejemplo comparativo

Se han realizado transistores orgánicos 100 basados en una película dieléctrica de  $\text{Al}_2\text{O}_3$  desnuda (es decir, un transistor orgánico que incluye una capa dieléctrica que incluye solo una capa de óxido metálico y ninguna capa de polímero, como se muestra en la figura 3a) y su caracterización completa se ha llevado a cabo como transistores de película delgada.

40 Más en detalle, las estructuras OFETs realizadas son todas de contacto puerta inferior/inferior. La puerta 5 de aluminio se realiza por evaporación térmica de aluminio sobre un sustrato 10 de PET transparente y flexible. El contacto de la puerta 5 está modelado usando una máscara de sombra o por medio del proceso fotolitográfico. La capa 3 de  $\text{Al}_2\text{O}_3$  se realiza a temperatura ambiente por medio de oxidación con ozono UV, realizada en condiciones ambientales; el ozono se obtuvo mediante una lámpara de mercurio (UV Penray). El proceso de oxidación consiste en dos etapas diferentes de oxidación de 30 minutos, separadas por un tiempo de relajación de 24 h. Los contactos de fuente y de drenaje 6, 7 se realizan con un proceso fotolitográfico realizado en oro evaporado térmicamente en la parte superior de la capa 3 de  $\text{Al}_2\text{O}_3$ .

45 Las mediciones de la corriente de la fuente de drenaje ( $I_D$ ) se llevaron a cabo a temperatura ambiente en el aire. Se usó un analizador de parámetros de semiconductores Agilent HP 4155, provisto de puntas doradas para hacer contacto con los electrodos, para controlar la tensión de la puerta ( $V_G$ ) y la tensión de la fuente de drenaje ( $V_D$ ) y para medir  $I_D$  (la fuente es la tierra común).

55 Para todos los dispositivos, tanto la movilidad como la tensión de umbral se derivaron de las características de transferencia en el régimen de saturación. Dado que la histéresis fue despreciable para todos los dispositivos, la movilidad y la tensión de umbral tienen el mismo valor tanto en el barrido de la tensión de la puerta hacia adelante como hacia atrás.



Se obtuvieron mediciones de microscopía de fuerza atómica por medio de un SPM SOLVER PRO por NT-MDT en el modo de semicontacto.

5 Se realizaron medidas capacitivas usando un analizador de impedancia Agilent 4284A, que los permisos para realizar medidas de precisión de 6 dígitos en el rango entre 20 Hz y 1 MHz y las medidas de tensión de barrido en las frecuencias fijas.

Diferentes muestras se han preparado, siendo la diferencia del espesor de la capa 3 dieléctrica, de hecho, se han probado diferentes tiempos de exposición UV-ozono, de 10 a 60 minutos, obteniendo películas de  $\text{Al}_2\text{O}_3$  que van de 2,5 nm hasta 9,2 nm.

10 En la figura 6 se muestran la resistencia y la capacitancia de una película de  $\text{Al}_2\text{O}_3$  con un espesor de 2,5 nm y de 9,2 nm (los dos primeros histogramas en el extremo izquierdo).

Los resultados de la caracterización eléctrica de OFET se representan gráficamente en las figuras 4a y 4b, en las cuales se pudo observar que, gracias a la muy alta capacitancia dieléctrica de la puerta ( $3,5 \mu\text{F}/\text{cm}^2$ ), los OTFT fabricadas usualmente muestran un comportamiento de efecto de campo muy bueno con tensiones operacionales menores a 2V.

15 En particular las figuras 4a y 4b muestran las características de salida y transferencia en el régimen de saturación, en  $V_{\text{DS}} = -2\text{V}$ , para el OFET de la figura 3a con un espesor de la capa dieléctrica igual a 2,5 nm.

20 Sin embargo, se pueden destacar algunos inconvenientes importantes. En particular, una corriente de ruptura muy alta (que reduce drásticamente la relación  $I_{\text{encendido}}/I_{\text{apagado}}$ ) y una corriente de fuga muy pronunciada de la puerta a la fuente. No menos importante, el rendimiento final del procedimiento es muy bajo, con un rango de alrededor del 5-10 % de los dispositivos en funcionamiento (en varias decenas de dispositivos). La razón principal de una tasa de fallo tan alta se puede atribuir principalmente a la muy baja resistencia vertical y la resistencia dieléctrica de las películas de  $\text{Al}_2\text{O}_3$  que causan un cortocircuito entre los contactos metálicos, incluso cuando se aplica una tensión muy baja (1 V) a través de la capa dieléctrica. Un aumento adicional en el tiempo de exposición al ozono UV conduce a la saturación del espesor final de la película de  $\text{Al}_2\text{O}_3$ , sin mejorar significativamente su resistividad vertical.

### 25 **Ejemplo 1**

La figura 3b es una representación esquemática de OFET fabricados usando una capa dieléctrica doble, es decir, no solo una película de  $\text{Al}_2\text{O}_3$  cultivada con ozono UV, como se muestra en la figura 3a, pero una configuración de doble capa 2 en el que una delgada película 4 de parileno C se deposita en la parte superior de la película 3 previamente crecida de  $\text{Al}_2\text{O}_3$ .

30 El parileno C se deposita por medio de CVD (Specialty Coating Systems) a temperatura ambiente.

Diferentes cantidades de parileno C se han empleado en esta investigación, a partir de 30 mg hasta 300 mg, con el fin de lograr un buen equilibrio entre el rendimiento del proceso y las propiedades eléctricas de los dispositivos finales (tensión de umbral, movilidad y fugas). El objetivo de este procedimiento fue, por un lado, un "sellado" de las vías de fuga a través del óxido sin una disminución significativa de la capacitancia dieléctrica, por otro lado, una mejora de la interfaz con el semiconductor orgánico, ya que  $\text{Al}_2\text{O}_3$  por lo general, no da lugar a una superficie ideal para la fabricación de OTFT. En este ejemplo específico, la primera capa dieléctrica es una película de  $\text{Al}_2\text{O}_3$  cultivada con ozono UV de 60 min (espesor nominal de 9,2 nm). La capacitancia de la capa de parileno depende linealmente de la cantidad de polímero introducido en el reactor CVD que, claramente, no se deposita completamente en el área del dispositivo, sino que se distribuye por todas partes dentro de la cámara de CVD. Incluso si esta relación lineal se ha obtenido en capas de parileno puro (y solo para capas relativamente gruesas, como para pequeñas cantidades (es decir, < 800 mg) no es posible obtener un condensador medible debido a la alta fuga), es razonable establecer que esta misma relación lineal puede usarse para estimar el espesor de la capa de parileno depositada. Sin embargo, esto es una sobrestimación en el caso de pequeñas cantidades de parileno porque no tiene en cuenta que parte del parileno penetra en la capa de óxido. Por lo tanto, las capas de parileno se han caracterizado en términos de peso del polímero precursor introducido en la cámara de CVD.

45 Como se muestra en la figura 9, es evidente que una deposición de parileno sobre la película de alúmina reduce drásticamente el valor de capacitancia de toda la capa (alúmina + parileno), confirmando que una capa aislante se ha depositado, sin embargo hasta 120 mg, la resistencia vertical es sustancialmente similar a la de la capa de alúmina sola. De hecho, para cantidades muy pequeñas de dímero de parileno C (datos no mostrados), no se ha demostrado una mejora significativa en los rendimientos eléctricos. En contraste, se puede observar una diferencia dramática en el comportamiento de OTFT para cantidades superiores a 150 mg. Por encima de este valor, nuevamente como se muestra en la figura 9, también está presente un aumento significativo en el valor de resistencia.

55 En las figuras 5a y 5b, se muestran las características de salida y transferencia de los OFET fabricados con una configuración de doble capa 2  $\text{Al}_2\text{O}_3$ /parileno C, utilizando una cantidad de dímero de parileno C igual a 150 mg. En las figuras 5c y 5d se muestran las mismas cantidades para una cantidad de dímero de parileno C de 300 mg. Las

características de transferencia se registraron en el régimen de saturación en  $V_{DS} = -2V$  (figura 5b) y en  $V_{DS} = -1V$  (figura 5d) para dispositivos de 150 mg y 300 mg de parileno C, respectivamente.

5 Como puede observarse a partir de la comparación entre las gráficas representadas por el OFET realizado con una sola capa de  $Al_2O_3$  (ver figura 4a-4b) y también en la Tabla 1, en los OFET que tiene una capa doble de acuerdo según la invención, con un dímero de parileno C igual a 150 mg, se observó una caída dramática de la fuga dieléctrica en las mediciones; además, también se observó un cambio significativo hacia cero del tensión de umbral y un aumento significativo en la movilidad de los orificios en comparación con los valores obtenidos para los dispositivos basados en  $Al_2O_3$ .

10 Sin embargo, también en este caso, la reproducibilidad del proceso es todavía relativamente escasa, y se obtuvo una tasa de 20 % de éxito. El bajo grado de reproducibilidad observado en estas muestras podría atribuirse principalmente a la reproducibilidad del proceso de deposición de parileno C.

15 Con el fin de mejorar el rendimiento del proceso, se han realizado OTFT utilizando una cantidad ligeramente mayor de parileno C dímero, a saber 300 mg. Es de destacar que en este caso se ha observado una reducción adicional de  $V_T$  (véanse las figuras 5c y 5d) y también un aumento significativo del rendimiento del proceso, hasta un 90 %. No menos importante, debe subrayarse que la presencia de la película de parileno C también dio lugar a una tremenda reducción de la densidad de corriente de fuga (más de 2 órdenes de magnitud), que por lo general oscila alrededor de  $5 \times 10^{-10} A/cm^2$ . Además, como se puede observar en las características de transferencia reportadas en las figuras 5b y 5d, la corriente de la puerta tiene un comportamiento estable en todo el rango de trabajo del dispositivo, lo que indica que no se produce una ruptura en el dieléctrico para estos valores del campo eléctrico de la puerta.

20 Investigaciones con microscopio de fuerza atómica (AFM) también se han realizado y los resultados se muestran en las figuras 7a-7d. La figura 7a es una micrografía de películas de  $Al_2O_3$  desnudo, la figura 7b de  $Al_2O_3$ /Parileno C (300 mg), la figura 7c Pentaceno depositado sobre  $Al_2O_3$  desnudo y la figura 7d Pentaceno depositado sobre  $Al_2O_3$ /Parileno C (300 mg).

25 La película de  $Al_2O_3$  se caracteriza por una alta ondulación de la superficie (figura 7a), concretamente por una rugosidad cuadrada media de la raíz de la superficie (RMSR) de alrededor de 5,5 nm. La película de parileno C actúa como una capa alisadora, lo que permite una reducción drástica de la corrugación de la superficie (hasta 1,3 nm) (ver figura 7b) que, a su vez, conduce también a una clara mejora en la morfología final de la película de pentaceno (vea la diferencia entre las figuras 7c y 7d). La dimensión de grano promedio de pentaceno aumenta desde alrededor de 100 nm cuando se deposita sobre  $Al_2O_3$  a 500 nm cuando se deposita sobre  $Al_2O_3$ /Parileno C. 30 La variación en la dimensión promedio de grano parece coherente con el aumento significativo (más de un orden de magnitud) de movilidad de portadores en los dos casos diferentes (ver Tabla 1).

La permitividad relativa de las capas son 3,15 para parileno y aproximadamente 9 para la capa de alúmina.

TABLA 1

Estructura aislante	Capacitancia [F/cm <sup>2</sup> ]	IG [A]	Vt [V]	$\mu$ [cm <sup>2</sup> /Vs]	S [mV/dec]	N [cm <sup>-2</sup> eV <sup>-1</sup> ]	Rendimiento de OTFT [%]
$Al_2O_3$ (ET: 10 min)	(3,5 ± 0,4) 10 - 6	(6 ± 1) E-6	-1,2 ± 0,1	(3,3 ± 0,9) E-3	(361 ± 141)	(1,1 ± 0,6) E14	15 %
$Al_2O_3$ (ET: 60 min) + 150 mg de parileno	(1,6 ± 0,3) 10 - 7	(2,6 ± 0,4) E-9	-0,8 ± 0,1	(3,5 ± 0,6) E-2	(266 ± 113)	(3,4 ± 2,6) E12	15 %
$Al_2O_3$ (ET: 60 min) +300mg de parileno	(1,3 ± 0,1) 10 - 7	(4 ± 2) E-10	-0,5 ± 0,1	(2,3 ± 0,8) E-2	(358 ± 84)	(4 ± 1,4) E12	90 %

### 35 Ejemplo 2

Se ha visto que diferentes semiconductores orgánicos 1 tienen la misma estructura representada en las figuras 2 y 3b pero con diferentes semiconductores 9 orgánicos, a saber, 6,13-Bis (triiisopropilsililetinil) -pentaceno, TIPS-pentaceno (Sigma Aldrich, tipo p) y N1400 (Polyera, tipo n). Estos resultados se presentan en las figuras 8a-8d, donde se representan las características eléctricas de los OFET fabricados con una configuración de doble capa 40  $Al_2O_3$ /parileno (300 mg) que utilizan diferentes semiconductores orgánicos: se muestran características de salida y transferencia en el régimen de saturación para TIPS (figura 8a y figura 8b), y N1400 (figura 8c y figura 8d) basados en los OFET.

Estos gráficos demuestran que la combinación dieléctrica "capa de óxido de metal - capa de polímero dieléctrico" es capaz de generar una interfaz optimizada también con p-tipo soluble (como TIPS-pentaceno) y con materiales de

tipo n (como N1400). Esto es particularmente interesante ya que demuestra que la película de parileno C se caracteriza por una baja concentración de trampas de sitios de electrones, y es capaz de actuar como un escudo eficiente para sitios de atrapamiento de electrones generalmente presentes en las superficies de óxidos como el  $Al_2O_3$ , permitiendo el transporte de tipo n.

5 Los valores adicionales de los OFET realizados se detallan en la Tabla 2:

TABLA 2

Semiconductor	Movilidad [ $cm^2/Vs$ ]	$V_t$ [V]	SubthSlope [mV/dec]	$I_g$ [A]
<i>Pentaceno</i>	$(2,3 \pm 0,8) E-2$	$-0,47 \pm 0,1$	$358 \pm 84$	$[4,1 \pm 2,3] E-10$
<i>CONSEJOS-Pentaceno</i>	$(5,3 \pm 3,1) E-2$	$-0,51 \pm 0,19$	$136 \pm 20$	
<i>N1400</i>	$(1,1 \pm 0,6) E-3$	$-0,28 \pm 0,16$	$365 \pm 202$	

Solo un valor para la corriente de fuga se ha informado ya que este parámetro no es dependiente del semiconductor orgánico empleado, pero que solo depende de las propiedades aislantes del dieléctrico de puerta.

10 Los datos relativos a la corriente de fuga ( $I_g$ ) se han medido a partir de las curvas de salida en  $V_{gs} = -1$  V y  $V_{ds} = -1$  V.

15 Es importante destacar que los valores de  $I_g$  reportados están afectados por un efecto capacitivo parásito que depende principalmente de la superposición de los contactos de fuente/drenaje con la puerta (y por lo tanto no tiene nada que ver con la fuga real). Como este efecto depende del tiempo derivado de la tensión, puede reducirse y casi cancelarse realizando mediciones muy lentas (aumentando el tiempo de retención y el tiempo de retardo). Por ejemplo, de esta manera fue posible reducir la corriente de fuga en un factor de 5 (inferior a 100 pA). Como no todos los dispositivos se han caracterizado por realizar mediciones muy lentas, informamos los valores promedio obtenidos en condiciones normales ( $HT = 0$  s y  $DT = 0$  s).

20 El solicitante ha demostrado que el transistor orgánico de la invención funciona con tensiones de polarización inferiores a 1 V; y dentro de su rango de tensión de trabajo no muestra ninguna fuga significativa. Además, la técnica de fabricación del transistor de la invención puede dar lugar a un rendimiento del proceso de más del 90 % en condiciones estándar y, por lo tanto, tiene un potencial muy interesante en términos de escalabilidad industrial.

**REIVINDICACIONES**

1. Procedimiento para la fabricación de un transistor (1) orgánico sobre un sustrato (10) plástico flexible, comprendiendo dicho transistor las etapas de:

5 - formar, sobre un electrodo (5) de puerta, una capa (2) dieléctrica, utilizando una combinación de una capa (3) de óxido metálico y una capa (4) de polímero dieléctrico, que incluye:

- formar en la parte superior de dicho electrodo de puerta, dicha capa (3) de óxido metálico que tiene un primer espesor ( $T_1$ ) comprendido entre  $0 \text{ nm} < T_1 \leq 20 \text{ nm}$  y que tiene una primera permitividad ( $\epsilon_1$ ) relativa,
- depositar mediante deposición química de vapor (CVD) dicha capa de polímero dieléctrico que tiene un segundo espesor ( $T_2$ ) comprendido entre  $0 \text{ nm} < T_2 \leq 50 \text{ nm}$ , dicha capa (4) de polímero dieléctrico tiene una segunda permitividad ( $\epsilon_2$ ) relativa y forma una interfaz con dicho semiconductor (9) orgánico, en el que dicha capa (4) de polímero dieléctrico incluye poli (p-xilileno) y/o sus derivados o parileno halogenado;
- en el que dicha primera y segunda permitividades relativas satisfacen la siguiente ecuación:

$$|\epsilon_1 - \epsilon_2| \leq 10.$$

- fabricar en dicha capa (4) de polímero dieléctrico, electrodos de fuente (6) y de drenaje (7),
- Depositar sobre dichos electrodos una capa de un semiconductor (9) orgánico.

2. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicho primer espesor está comprendido entre  $0 < T_1 \leq 10 \text{ nm}$ .

3. El procedimiento de la reivindicación 2, en el que dicho primer espesor está comprendido entre  $5 \text{ nm} \leq T_1 \leq 10 \text{ nm}$ .

20 4. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicho segundo espesor está comprendido entre  $10 \leq T_2 \leq 30 \text{ nm}$ .

5. El procedimiento de la reivindicación 4, en el que dicho segundo espesor está comprendido entre  $15 \text{ nm} \leq T_2 \leq 25 \text{ nm}$ .

25 6. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicha capa (3) de óxido metálico incluye alúmina.

7. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicha primera permitividad ( $\epsilon_1$ ) relativa está comprendida entre 8 y 15.

8. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicha segunda permitividad ( $\epsilon_2$ ) relativa, está comprendida entre 3 y 10.

30 9. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicha primera y segunda permitividades relativas satisfacen la ecuación

$$\frac{1}{8} \leq \frac{\epsilon_1 T_2}{\epsilon_2 T_1} \leq 10.$$

10. El procedimiento de la reivindicación 9, en el que dicha primera y segunda permitividades relativas satisfacen la ecuación

35 
$$\frac{1}{8} \leq \frac{\epsilon_1 T_2}{\epsilon_2 T_1} \leq 8$$

11. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicha primera y segunda permitividades relativas satisfacen la siguiente ecuación:

$$|\epsilon_1 - \epsilon_2| \leq 6.$$

40 12. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicho transistor es un transistor orgánico de efecto de campo (OFET) o un transistor orgánico de película delgada (OTFT).

13. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que dicha capa (9) de semiconductor orgánico incluye pentaceno.

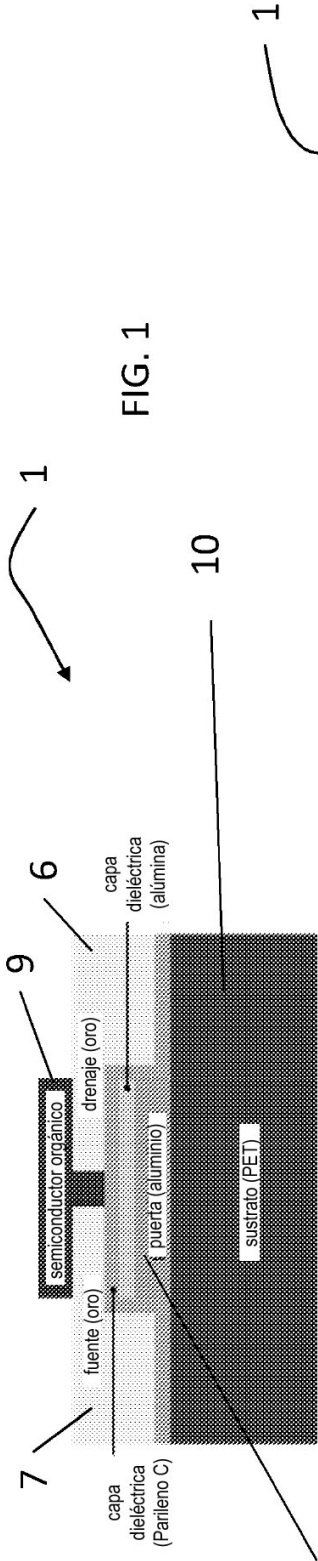


FIG. 1

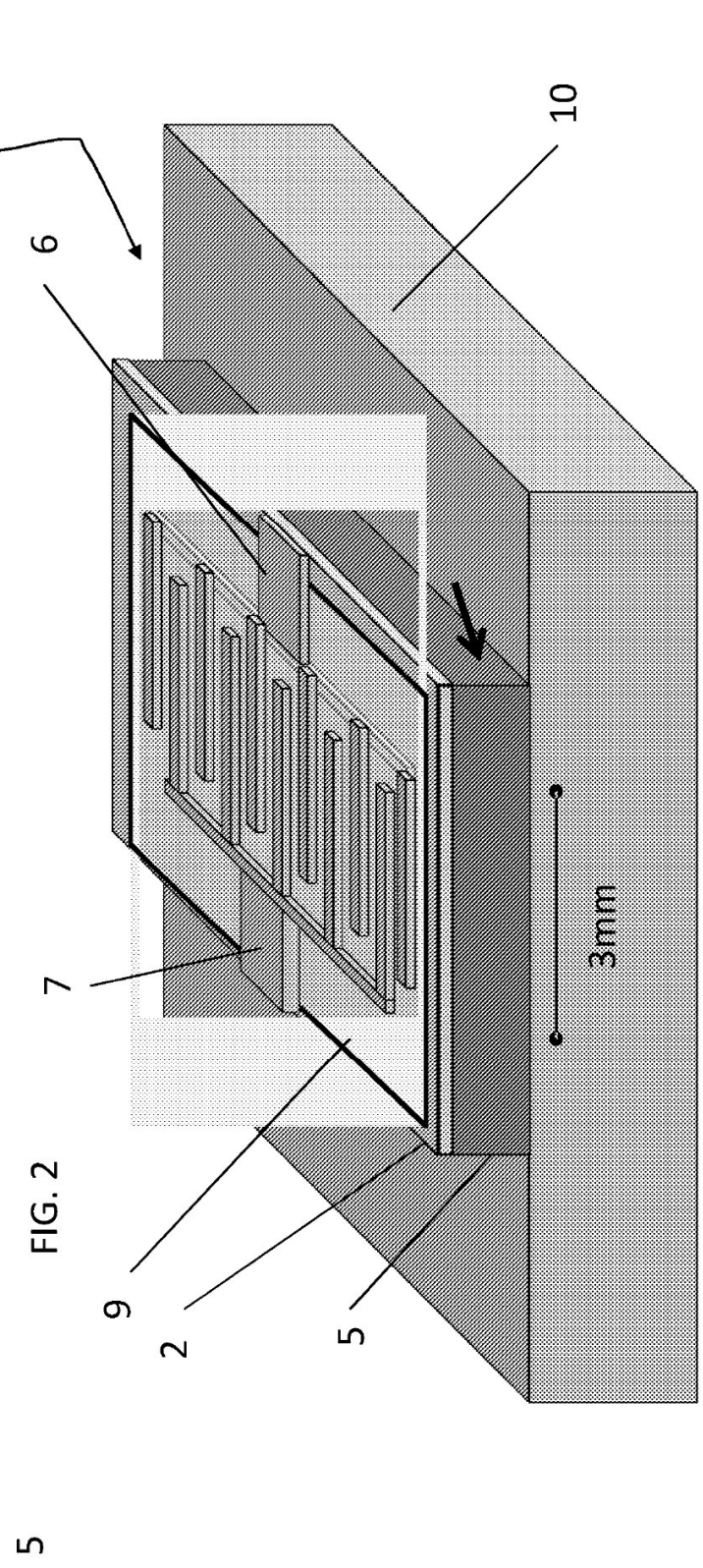


FIG. 2

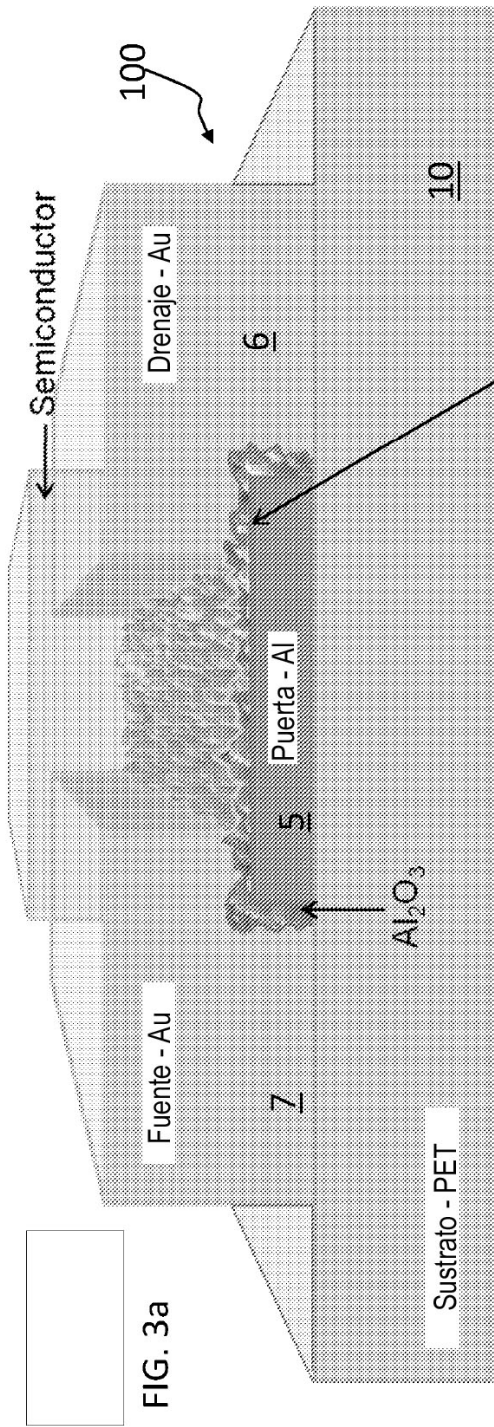


FIG. 3a

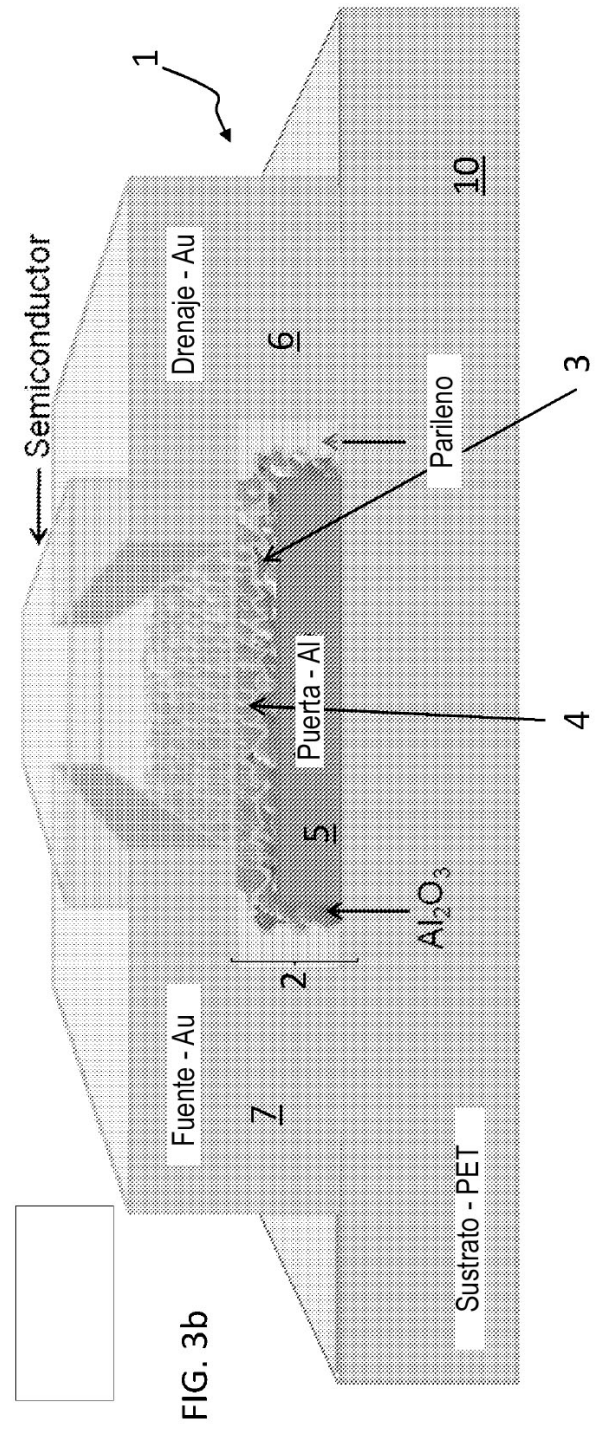


FIG. 3b

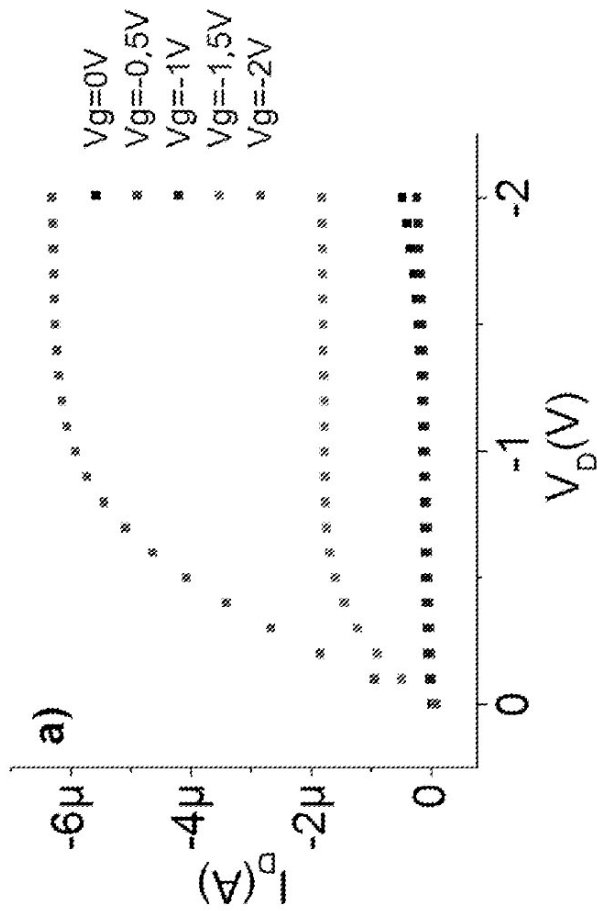


FIG. 4a

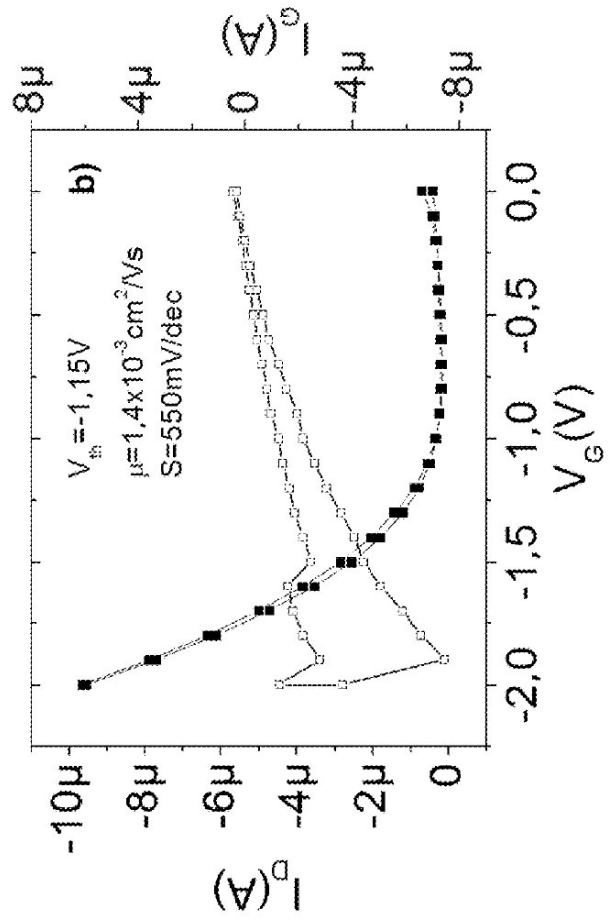
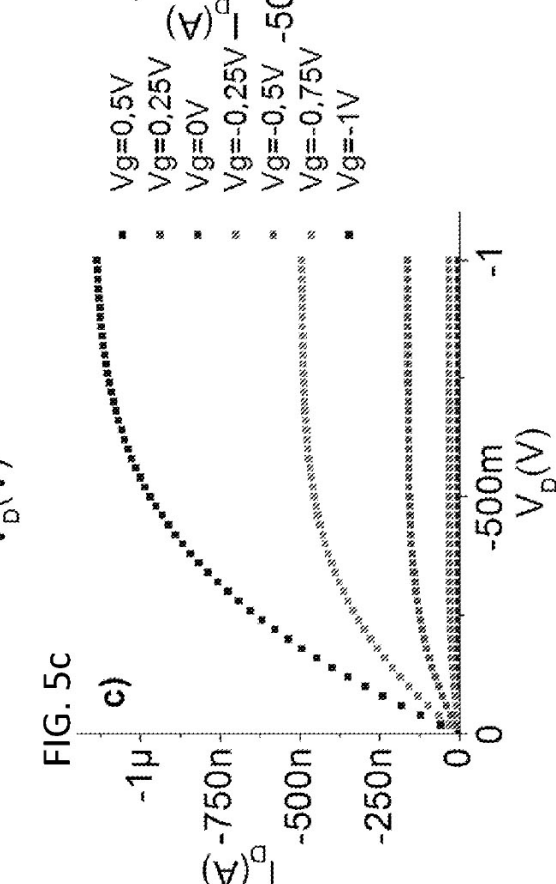
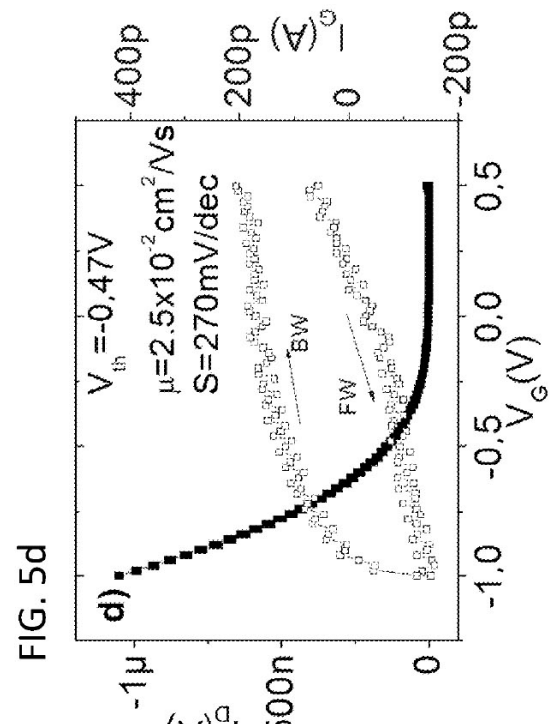
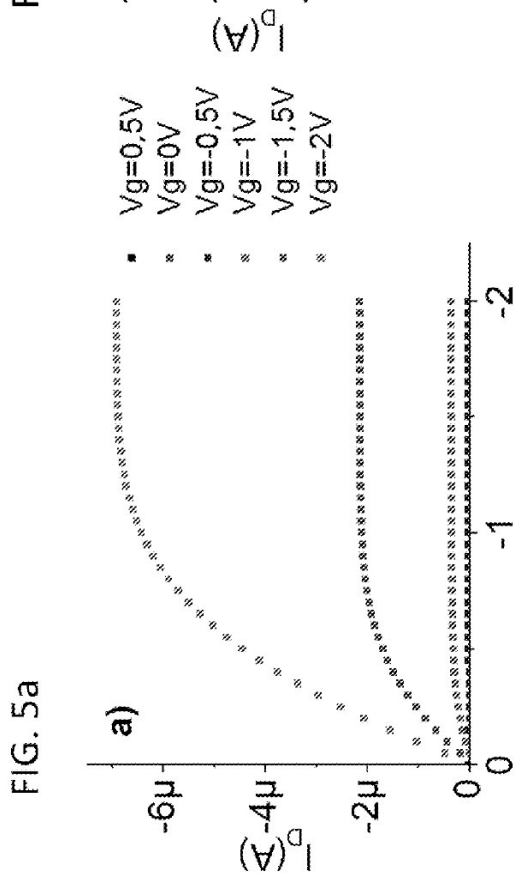
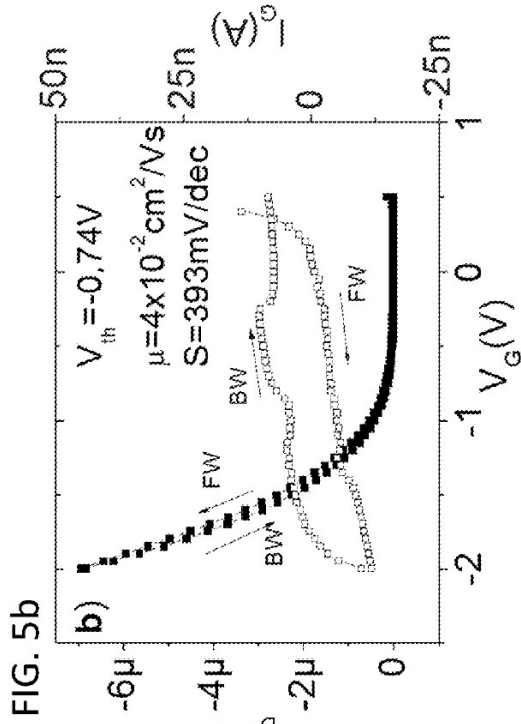


FIG. 4b





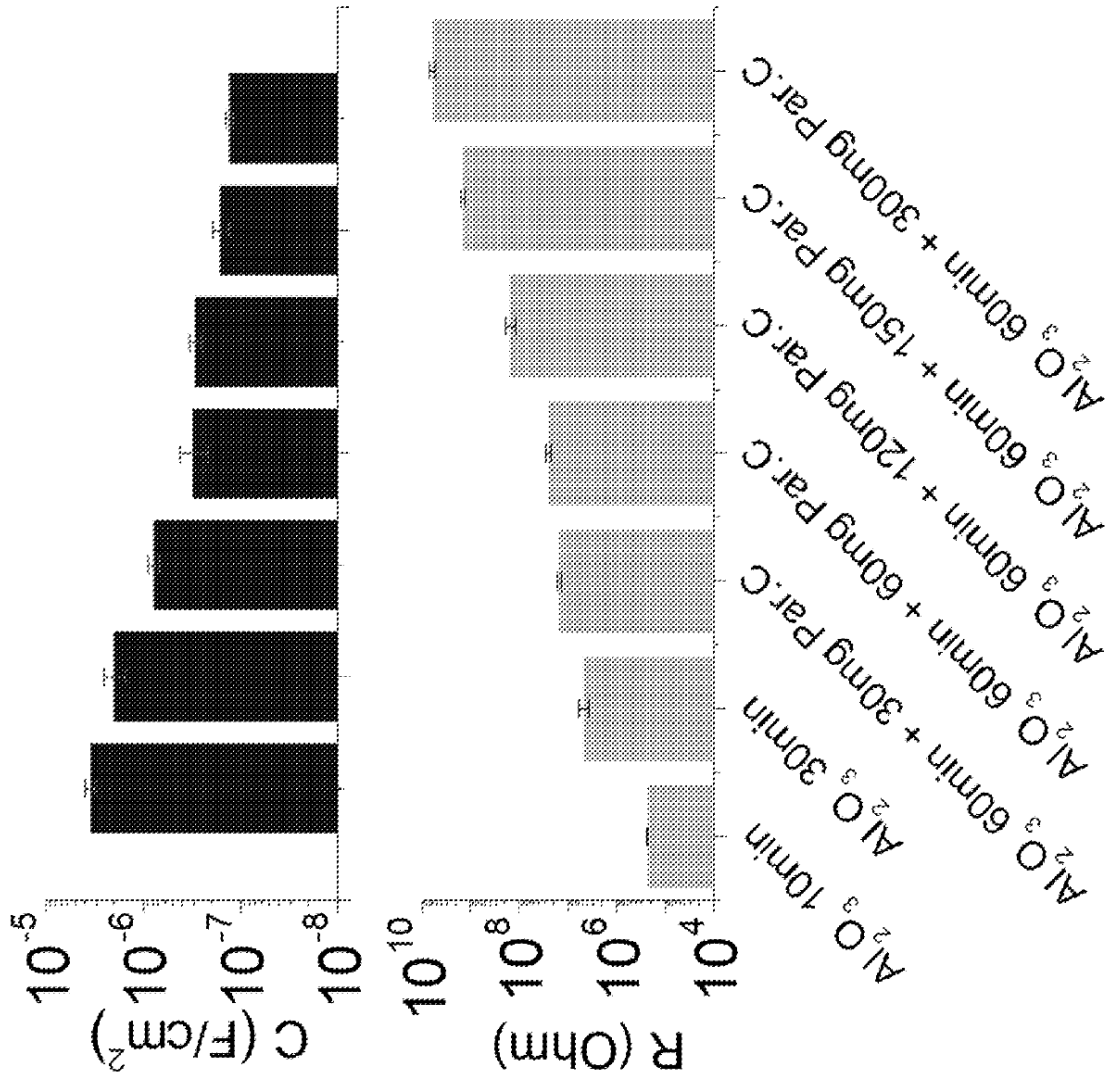


FIG. 6

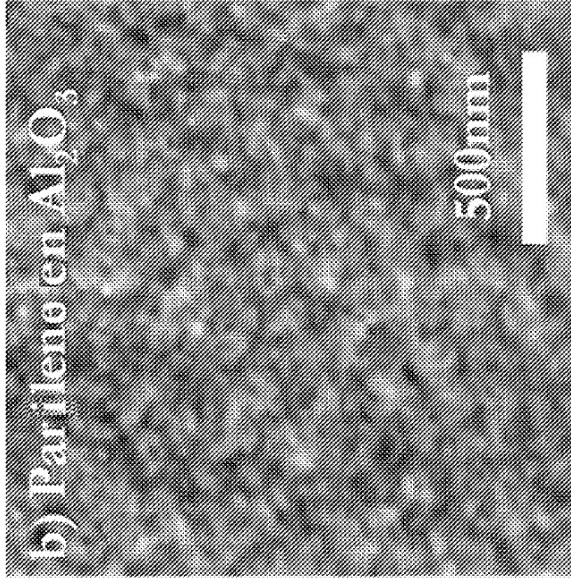


FIG. 7b

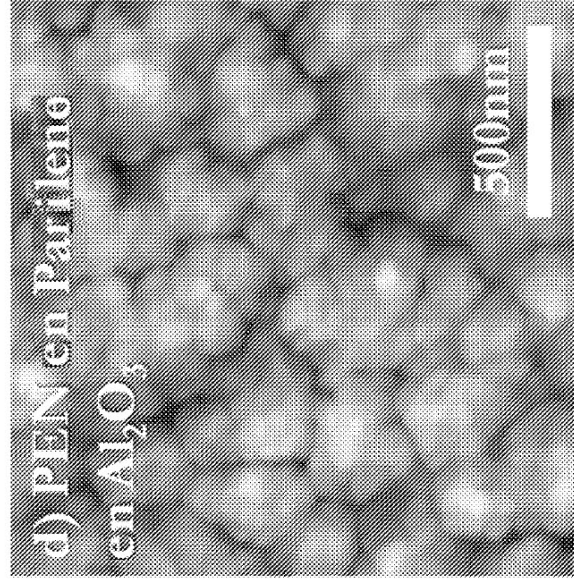


FIG. 7d

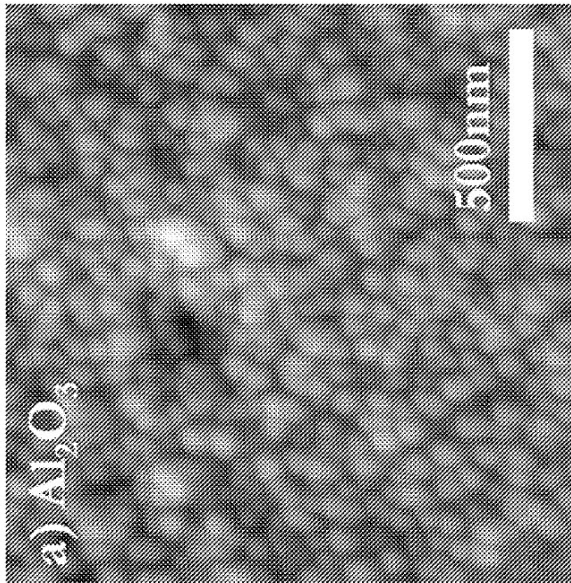


FIG. 7a

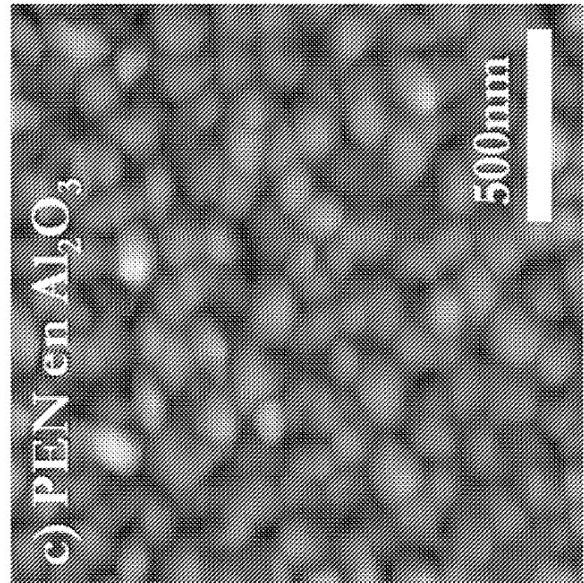


FIG. 7c

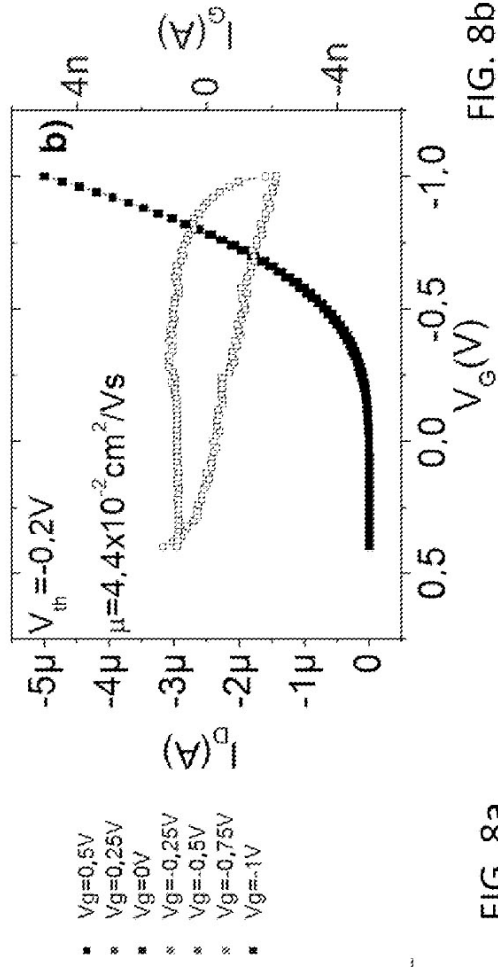


FIG. 8b

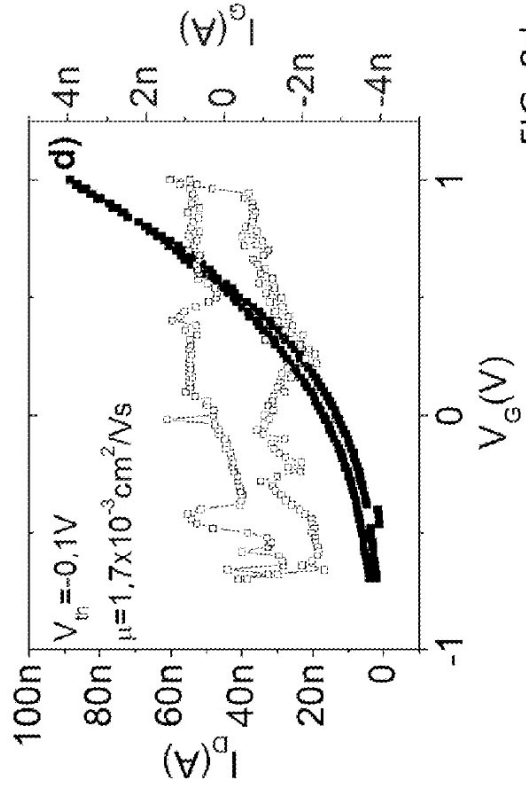


FIG. 8d

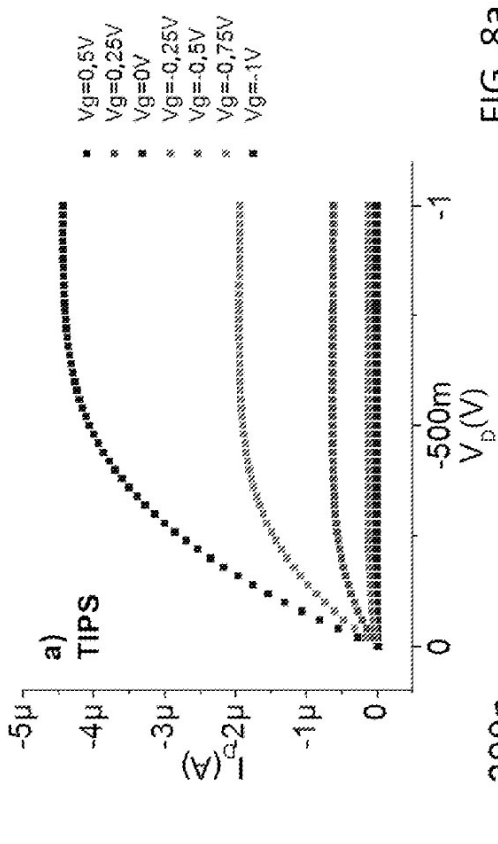


FIG. 8a

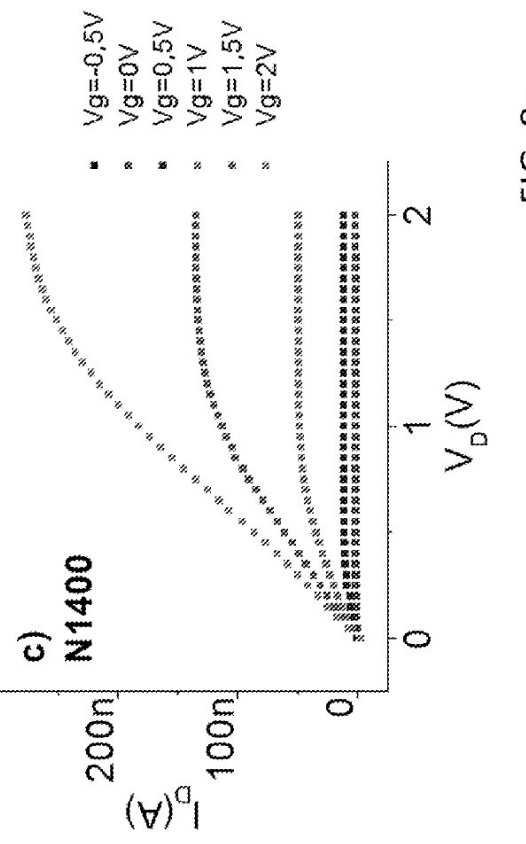


FIG. 8c