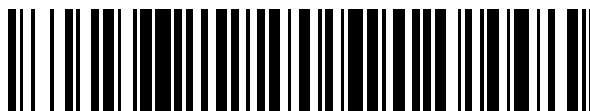


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 721 251**

51 Int. Cl.:

**H04L 1/00** (2006.01)

**H04L 1/18** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **14.03.2016 PCT/US2016/022369**

87 Fecha y número de publicación internacional: **22.09.2016 WO16149214**

96 Fecha de presentación y número de la solicitud europea: **14.03.2016 E 16711762 (1)**

97 Fecha y número de publicación de la concesión europea: **23.01.2019 EP 3272044**

54 Título: **Peticiones de repetición automática híbrida a nivel de control de acceso al medio (MAC) y de corrección de errores a nivel de bloque de código para mitigar la eliminación selectiva y la interferencia intermitentes en un sistema inalámbrico de protocolo multicapa**

30 Prioridad:

**15.03.2015 US 201562133395 P**  
**11.03.2016 US 201615067914**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**30.07.2019**

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)**  
**International IP Administration, 5775 Morehouse Drive**  
**San Diego, CA 92121-1714, US**

72 Inventor/es:

**MUKKAVILLI, KRISHNA KIRAN;**  
**JIANG, JING;**  
**BHUSHAN, NAGA;**  
**SORIAGA, JOSEPH BINAMIRA;**  
**JI, TINGFANG;**  
**AZARIAN YAZDI, KAMBIZ;**  
**ABRAHAM, SANTOSH PAUL y**  
**SMEE, JOHN EDWARD**

74 Agente/Representante:

**FORTEA LAGUNA, Juan José**

ES 2 721 251 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Peticiones de repetición automática híbrida a nivel de control de acceso al medio (MAC) y de corrección de errores a nivel de bloque de código para mitigar la eliminación selectiva y la interferencia intermitentes en un sistema inalámbrico de protocolo multicapa

**REFERENCIA CRUZADA A SOLICITUDES RELACIONADAS**

**[0001]** La presente solicitud de patente reivindica prioridad para la solicitud provisional de Estados Unidos n.º 62/133395, titulada "Code Block Level Error Correction and Media Access Control (MAC) Level Hybrid Automatic Repeat Requests to Mitigate Bursty Puncturing and Interference in a Multi-Layer Protocol Wireless System Device Assisted Inline Storage Encryption [Peticiones de repetición automática híbrida a nivel de control de acceso al medio (MAC) y de corrección de errores a nivel de bloque de código para mitigar la eliminación selectiva y la interferencia intermitentes en un cifrado de almacenamiento en línea asistido por un dispositivo de un sistema inalámbrico de protocolo multicapa]" y presentada el 15 de marzo de 2015, y para la solicitud no provisional de Estados Unidos n.º 15/067914, titulada " Code Block Level Error Correction and Media Access Control (Mac) Level Hybrid Automatic Repeat Requests to Mitigate Bursty Puncturing and Interference in a Multilayer Protocol Wireless System [Peticiones de repetición automática híbrida a nivel de control de acceso al medio (MAC) y de corrección de errores a nivel de bloque de código para mitigar la eliminación selectiva y la interferencia intermitentes en un sistema inalámbrico de protocolo multicapa]" y presentada el 11 de marzo de 2016.

**ANTECEDENTES****Campo**

**[0002]** La presente divulgación se refiere a técnicas para mitigar los efectos de la eliminación selectiva y la interferencia intermitentes en transmisiones inalámbricas mediante la implementación de una combinación de peticiones de repetición automática híbrida de repetición (HARQ) a nivel de control de acceso al medio (MAC) y de corrección de errores a nivel de bloque de código.

**Antecedentes**

**[0003]** En algunos sistemas de comunicación inalámbrica, un nodo de acceso proporciona conectividad inalámbrica a equipos/dispositivos de usuario (EU) dentro de una región de red. El nodo de acceso y los EU pueden comunicarse por canales lógicos definidos sobre un espectro de frecuencias (p. ej., utilizando multiplexación por división de tiempo, espectro expandido, acceso múltiple por división de frecuencia ortogonal (OFDMA), etc.). Las comunicaciones descendentes procedentes del nodo de acceso hasta un EU particular pueden realizarse por un canal descendente. Para soportar comunicaciones críticas (MiCr), el nodo de acceso puede usar una eliminación selectiva intermitente para inyectar mensajes en un canal descendente. Dicho tráfico crítico intermitente puede eliminar selectivamente o interferir con recursos ya asignados a otros EU para la transmisión nominal de datos. Por ejemplo, puede transmitirse tráfico crítico de eliminación selectiva intermitente a una potencia de transmisión mayor que otras transmisiones descendentes/ascendentes y, por lo tanto, ocasionar una interferencia intermitente entre células (tanto para canales descendente como para canales ascendente) y dentro de las células (para canales descendente). En consecuencia, dicha eliminación selectiva o interferencia intermitente de transmisiones críticas entre un primer nodo de acceso y un primer EU, es decir, en una primera célula de red, puede causar una interferencia en comunicaciones contiguas/cercanas, por ejemplo, entre un segundo nodo de acceso y un segundo EU en una segunda célula de red contigua/cercana.

**[0004]** Por lo tanto, se necesita una solución que mitigue la interferencia en los canales descendentes/ascendentes causada por transmisiones de tráfico intermitente y/o corrija las interferencias intermitentes intensas.

**[0005]** El documento US 2011/0099446 A1 se refiere a un transmisor 11 que inserta uno a uno códigos de detección de errores en paquetes de información, en una capa determinada en la que el procesamiento de señales se realiza antes que en una capa física, para obtener unos primeros paquetes de información.

**[0006]** El documento WO 2009/075509 A2 se refiere a un procedimiento de comunicación que utiliza una codificación lineal aleatoria. El procedimiento de comunicación que utiliza un código lineal aleatorio comprende recibir primeros bloques de código codificados de manera linealmente aleatoria de un transmisor; desmodular los primeros bloques de código utilizando una distancia de decisión determinada de acuerdo con un estado de canal; determinar si se ha producido un error en los primeros bloques de código, utilizar la distancia de decisión; y transmitir una señal NACK al transmisor, incluyendo la señal NACK información sobre el número de bloques de código donde se ha producido un error.

## SUMARIO

**[0007]** La presente invención se refiere a un procedimiento y a un aparato para transmitir datos codificados, de acuerdo con las reivindicaciones 1 y 6 adjuntas. La invención también se refiere al procedimiento y al aparato correspondientes para recibir los datos codificados, y a un programa informático de acuerdo con la reivindicación 15 adjunta.

**[0008]** En un aspecto, un procedimiento operacional en un dispositivo transmisor incluye: codificar datos en uno o más bloques de transporte, incluyendo cada bloque de transporte una pluralidad de bloques de código en los que los datos están codificados; transmitir de forma inalámbrica los uno o más bloques de transporte por un canal propio a un dispositivo receptor, en el que los bloques de código dentro de los bloques de transporte se transmiten sin información de redundancia o con una cantidad deseada de información de redundancia; recibir, del dispositivo receptor, un número total de bloques de código fallidos de entre los uno o más bloques de transporte transmitidos; generar un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte, en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos; y transmitir el código de corrección de errores dentro de un nuevo bloque de transporte.

**[0009]** En otro aspecto, un dispositivo transmisor incluye: un transceptor inalámbrico acoplado al circuito de procesamiento y adaptado para transmitir de forma inalámbrica a uno o más dispositivos receptores; y un circuito de procesamiento acoplado al transceptor inalámbrico y adaptado para codificar datos en uno o más bloques de transporte, incluyendo cada bloque de transporte una pluralidad de bloques de código en los que los datos están codificados; transmitir de forma inalámbrica los uno o más bloques de transporte por un canal propio a un dispositivo receptor, en el que los bloques de código dentro de los bloques de transporte se transmiten sin información de redundancia o con una cantidad deseada de información de redundancia; recibir, del dispositivo receptor, un número total de bloques de código fallidos de la pluralidad transmitida de uno o más bloques de transporte; generar un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte, en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos; y transmitir el código de corrección de errores dentro de un nuevo bloque de transporte.

**[0010]** En otro aspecto, un procedimiento operacional en un equipo de usuario incluye: recibir por un canal uno o más bloques de transporte de un dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados, y los bloques de código dentro de los bloques de transporte se reciben sin información de redundancia o con una cantidad deseada de información de redundancia; intentar descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte; enviar, al dispositivo transmisor, un número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos; recibir un nuevo bloque de transporte que incluye un código de corrección de errores suficiente para recuperar el número total de bloques de código fallidos; y recuperar los bloques de código fallidos a partir del código de corrección de errores.

**[0011]** En otro aspecto más, un dispositivo receptor incluye: un transceptor inalámbrico; y un circuito de procesamiento acoplado al transceptor inalámbrico y adaptado para: recibir por un canal uno o más bloques de transporte de un dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados, recibiendo los bloques de código dentro de los bloques de transporte sin información de redundancia o con una cantidad deseada de información de redundancia; intentar descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte; enviar, al dispositivo transmisor, un número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos; recibir un nuevo bloque de transporte que incluye un código de corrección de errores suficiente para recuperar el número total de bloques de código fallidos; y recuperar los bloques de código fallidos a partir del código de corrección de errores.

## DIBUJOS

**[0012]** Diversas características y la naturaleza y las ventajas pueden resultar evidentes a partir de la descripción detallada expuesta a continuación cuando se considere conjuntamente con los dibujos, en los que los mismos caracteres de referencia identifican elementos correspondientes de principio a fin.

La FIG. 1 ilustra una red inalámbrica a modo de ejemplo en la que se puede implementar una corrección de errores a nivel de bloque de código para mitigar una eliminación selectiva y una interferencia intermitentes.

La FIG. 2 ilustra una pila de protocolos a modo de ejemplo que puede implementarse para realizar transmisiones inalámbricas por la red inalámbrica a modo de ejemplo de la FIG. 1.

La FIG. 3 ilustra un canal a modo de ejemplo entre un dispositivo transmisor (p. ej., un nodo de acceso) y un dispositivo receptor (p. ej., un EU receptor).

La FIG. 4 ilustra un primer ejemplo de operaciones entre un equipo de usuario (EU) y un nodo de acceso para mitigar una eliminación selectiva y/o una interferencia intermitentes.

La FIG. 5 ilustra un segundo ejemplo de operaciones entre un equipo de usuario (EU) y un nodo de acceso para mitigar una eliminación selectiva y/o una interferencia intermitente/s.

5 La FIG. 6 ilustra un ejemplo de eliminación selectiva y/o interferencia intermitente/s que pueden percibirse en un canal inalámbrico debido a transmisiones de eliminación selectiva intermitente.

La FIG. 7 ilustra una primera optimización que solo transmite BC de paridad de petición HARQ de nivel MAC (para la corrección de errores) si son realmente necesarios.

10 La FIG. 8 ilustra otra optimización en la que el desfase temporal o retardo entre la recepción de un bloque de transporte (BT) y un correspondiente acuse de recibo (ACK) se ajusta o se elimina.

15 La FIG. 9 ilustra el enfoque de optimización de la FIG. 6, en el que el desfase temporal o retardo entre la recepción de un BT y un correspondiente ACK se ajusta o se elimina, mientras que se utiliza una codificación de capa MAC para recuperar cualquier error en el último bloque de código en un bloque de transporte.

La FIG. 10 ilustra un gráfico comparativo a modo de ejemplo del rendimiento de diferentes codificaciones con y sin codificación de corrección de errores.

20 La FIG. 11 es un diagrama de bloques que ilustra un ejemplo de una implementación de hardware para un aparato que emplea un sistema de procesamiento que puede explotar los sistemas, procedimientos y aparatos de las FIGs. 1 a 9.

25 La FIG. 12 es un diagrama de bloques que ilustra componentes a modo de ejemplo de un nodo de acceso u otro dispositivo transmisor.

La FIG. 13 es un diagrama de bloques que ilustra componentes a modo de ejemplo de un dispositivo móvil tal como un EU u otro dispositivo receptor.

30 La FIG. 14 es un diagrama de flujo que ilustra de manera general un procedimiento operacional en un nodo de acceso u otro dispositivo transmisor.

35 La FIG.15 es un diagrama de flujo que ilustra adicionalmente el procedimiento operacional en un nodo de acceso u otro dispositivo transmisor.

La FIG. 16 es un diagrama de flujo que ilustra un procedimiento operacional en un dispositivo móvil u otro dispositivo receptor.

40 La FIG. 17 es un diagrama de flujo que ilustra adicionalmente el procedimiento operacional en un dispositivo móvil u otro dispositivo receptor.

## DESCRIPCIÓN DETALLADA

45 **[0013]** En la siguiente descripción se dan detalles específicos para facilitar una comprensión exhaustiva de los modos de realización. Sin embargo, un experto en la técnica entenderá que los modos de realización pueden llevarse a la práctica sin estos detalles específicos. Por ejemplo, pueden mostrarse circuitos en diagramas de bloques para no complicar los modos de realización con detalles innecesarios. En otros casos, pueden no mostrarse con detalle circuitos, estructuras y técnicas que sean harto conocidos para no complicar los modos de realización.

### Entorno operativo a modo de ejemplo

55 **[0014]** La FIG. 1 ilustra una red inalámbrica a modo de ejemplo en la que se puede implementar una corrección de errores a nivel de bloque de código para mitigar una eliminación selectiva y una interferencia intermitentes. La red inalámbrica puede incluir una pluralidad de células de red inalámbrica 102, 104 y 106 en las que un correspondiente nodo de acceso 108, 110 y 112 en cada célula proporciona conectividad/servicio inalámbrico a unos equipos/dispositivos de usuario (EU) 114, 116, 118 y 120 en la célula. Un dispositivo EU puede incluir un dispositivo móvil, un teléfono móvil, un dispositivo cliente, un dispositivo inalámbrico, un dispositivo de comunicación, un dispositivo informático, etc., que sea capaz de transmitir y recibir señales a/desde un nodo de acceso. Un nodo de acceso puede incluir un nodo de célula (eNodoB, o eNB), una estación base, etc. que se conecte a la red de un proveedor de telefonía móvil y finalmente se conecte a otras redes (p. ej., Internet, una red telefónica, etc.). En este ejemplo, un primer nodo de acceso A 108 puede comunicarse con un primer EU 114 dentro de una primera célula inalámbrica 102. De manera similar, un segundo nodo de acceso B 110 puede comunicarse con un segundo EU 116 dentro de una segunda célula inalámbrica 104. Si el segundo nodo de acceso B 110 envía tráfico crítico (tráfico intermitente) al segundo EU 116, esta transmisión puede causar una interferencia en el canal descendente y/o en el canal ascendente entre el primer nodo de acceso A 108 y el primer EU 114. De

acuerdo con un aspecto, la corrección de errores puede implementarse en los bloques de código transmitidos por el canal descendente entre el primer nodo de acceso A 108 y el primer EU 114 para mitigar tal interferencia causada por transmisiones de tráfico intermitentes en células contiguas (p. ej., transmisiones críticas ascendente en la misma célula o cualquier transmisión crítica en una célula contigua).

5

[0015] La FIG. 2 ilustra una pila de protocolos a modo de ejemplo que puede implementarse para realizar transmisiones inalámbricas por la red inalámbrica a modo de ejemplo de la FIG. 1. En este ejemplo, la pila de protocolos 202 puede incluir tres capas 204, 206 y 208. Una primera capa 204 puede incluir una capa física (FÍS) 210. Una segunda capa 206 puede incluir una capa de control de acceso al medio (MAC) 212, una capa de control de radioenlace (RLC) 214 y/o una capa de control de convergencia de datos en paquetes 216. Una tercera capa 208 puede incluir una capa de control de recursos de radio (RRC) 218, una capa de protocolo de Internet (IP) 220 y/o una capa de estrato de no acceso (NAS) 222. La capa FÍS 210 puede servir para llevar toda la información de los canales de transporte de la capa MAC 212 a través de la interfaz aérea. La capa FÍS 210 también se puede utilizar para realizar una adaptación de enlaces, un control de potencia, una búsqueda de células y otras mediciones para la capa RRC 218. La capa MAC 212 puede proporcionar canales lógicos a la capa RLC 214 que esta multiplexará en los canales de transporte de capa física. La capa MAC 212 también puede gestionar peticiones de repetición automática híbrida (HARQ), una corrección de errores (CE), una priorización de los canales lógicos para el mismo EU y una programación dinámica entre EU. Un nodo de acceso puede usar una petición HARQ para repetir una transmisión por un canal descendente hasta que el EU receptor pueda descodificar la transmisión. Una petición HARQ es una combinación de una codificación de corrección de errores sin canal de retorno de alta velocidad y un control de errores ARQ (petición de repetición automática). Un receptor en un EU que detecte un mensaje dañado solicitará un nuevo mensaje al nodo de acceso de envío. En una petición HARQ, los datos originales se codifican con un código de corrección de errores hacia adelante (FEC), y los bits de paridad asociados se envían inmediatamente junto con el mensaje o solo se transmiten a pedido cuando un receptor detecta un mensaje erróneo.

10

15

20

25

[0016] La FIG. 3 ilustra un canal a modo de ejemplo entre un dispositivo transmisor (p. ej., un nodo de acceso) y un dispositivo receptor (p. ej., un EU receptor o un dispositivo cliente). En un ejemplo, este canal 302 puede ser un canal compartido descendente físico 5G (PDSCCH) o a largo plazo (LTE). En LTE, bloques de transporte o de transmisión (BT) 304 se dividen en múltiples bloques de código (BC) 306 basándose en el tamaño de BT. Además de una verificación de redundancia cíclica (VRF) a nivel de BT, cada BC del BT también puede transmitirse con su propia VRF. En los sistemas de comunicación inalámbrica de evolución a largo plazo (LTE) del Proyecto de Asociación de Tercera Generación (3GPP), en el caso de canales de datos tales como un canal compartido descendente físico (PDSCCH), se define un proceso HARQ para cada bloque de transporte (BT) dentro de intervalo de tiempo de transmisión (ITT) de 1 milisegundo (ms). En cada proceso HARQ, se adjunta una verificación de redundancia cíclica de 24 bits (VRF) a cada BT. Una VRF de BT se usa para la detección de errores y para generar un acuse de recibo positivo (ACK) o un acuse de recibo negativo (NACK) de petición HARQ. En el receptor se puede utilizar una VRF de BC para mejorar el ahorro de energía y para una utilización eficiente de la memoria. En un ejemplo, un BT puede incluir hasta dieciséis (16) o más bloques de código (BC) dentro de un ITT. En el receptor, si uno de los BC es erróneo, entonces se produce un fallo de VRF de BT. Como resultado del fallo, se indica un NACK al transmisor con fines de realimentación de petición HARQ. Al recibir el NACK, el transmisor retransmite el mismo BT, y por lo tanto el mismo conjunto de BC, en un ITT posterior apropiado.

30

35

40

**Mitigación a modo de ejemplo de la interferencia por eliminación selectiva intermitente en el enlace descendente**

45

[0017] La FIG. 4 es un diagrama 400 que ilustra operaciones a modo de ejemplo de un equipo de usuario (EU) 402, tal como el EU-a 114 de la FIG. 1, y un nodo de acceso 404, tal como el nodo de acceso-A 108 de la FIG. 1, y que también ilustra información y señales intercambiadas entre los mismos para transferir datos de manera eficiente al tiempo que se mitiga la eliminación selectiva y la interferencia intermitentes. El nodo de acceso codifica datos en bloques de transporte, incluyendo cada bloque de transporte un conjunto de bloques de código sin información de redundancia (tal como no teniendo ningún bloque de código de paridad redundante) o con una cantidad deseada (o seleccionada) de información de redundancia (tal como teniendo una cantidad deseada/seleccionada o número de bloques de código de paridad redundantes) 406. El nodo de acceso luego transmite los bloques de transporte sin bloques de código de paridad redundantes o con la cantidad deseada/seleccionada de bloques de código de paridad redundantes por un canal inalámbrico propio del equipo de usuario 408, tal como un canal 5G particular, donde 5G se refiere a la tecnología de banda ancha inalámbrica de quinta generación basada en la norma IEEE 802.11ac. En general, la tecnología 5G proporciona mejores velocidades y cobertura que la 4G y también proporciona nuevos servicios adicionales a la 4G.

50

55

60

[0018] El EU recibe los bloques de transporte que incluyen el conjunto de bloques de código sin bloques de código de paridad redundantes o con la cantidad deseada de bloques de código de paridad redundantes 410. El EU puede entonces intentar descodificar los datos en los bloques de código y detectar, y luego contar, cualquier bloque de código que no pueda descodificarse (i.e., el EU cuenta bloques de código fallidos) 412. El EU envía el recuento del número total de bloques de código fallidos al nodo de acceso 414. El nodo de acceso recibe el recuento del número total de bloques de código fallidos 416. El nodo de acceso determina un código de corrección

65

de errores sobre los bloques de código que son suficientes para recuperar el número total de bloques de código fallidos en función del número de bloques de código fallidos y de una tasa de eliminación selectiva esperada dentro de la transmisión del bloque de transporte posterior 418. El nodo de acceso puede generar el código de corrección de errores que incluya paridades que sean lo suficientemente largas como para recuperar el número total de bloques de código fallidos 420.

**[0019]** El nodo de acceso transmite el código de corrección de errores que incluye bits codificados dentro de bloques de código de paridad de un nuevo bloque de transporte 422. Tal y como se explicará con mayor detalle más adelante, en algunos ejemplos el nuevo bloque de transporte se transmite después de un retardo o desfase que es suficiente como para permitir que el receptor descodifique todos los bloques de código del bloque de transporte anterior, de modo que se pueda corregir un error en cualquiera de los bloques de código del bloque de transporte anterior (incluido el último BC de ese bloque de transporte) utilizando el código de corrección de errores dentro del nuevo bloque de transporte. En otros ejemplos, el nuevo bloque de transporte se transmite sin un retardo suficiente como para permitir que el receptor descodifique todos los bloques de código del bloque de transporte anterior. En cualquiera de los casos, cualquier error en el bloque de transporte anterior que no pueda ser corregido por el código de corrección de errores dentro del nuevo bloque de transporte se recupera en vez utilizando una petición HARQ de capa de control de acceso al medio (MAC). El EU recibe el nuevo bloque de transporte y recupera los bloques de código fallidos utilizando el código de corrección de errores 424. Si el EU es incapaz de corregir todos los bloques de código fallidos, el EU solicita la retransmisión de BC de paridad adicionales para una corrección de errores MAC y una petición HARQ MAC. En respuesta, el nodo de acceso retransmite un nuevo bloque de transporte en respuesta a la petición HARQ MAC 428.

**[0020]** En otro ejemplo, la cantidad de redundancias de BC se puede gestionar de manera más inteligente. La FIG. 5 ilustra un segundo ejemplo de operaciones entre un equipo de usuario (EU) y un nodo de acceso para mitigar una eliminación selectiva y/o una interferencia intermitente/s. En este ejemplo, el número de BC de paridad redundante en la primera transmisión puede determinarse por el ciclo de trabajo de interferencia/transmisión intermitente a largo plazo. La cantidad de primeros bloques de código de paridad de transmisión debe ser suficiente como para combatir la interferencia/eliminación selectiva intermitente en la primera transmisión de petición HARQ para asegurar que la petición HARQ de capa MAC/FIS tenga una latencia reducida y una gran eficacia. Por otro lado, al recibirse una subtrama (p. ej., un bloque de transporte) que incluya una pluralidad de bloques de código, podría obtenerse el número real de BC fallidos y realimentarse el número requerido de BC para recuperar fallos de BC de datos (p. ej., proporcionado, enviado, etc.) al nodo de acceso para una retransmisión de capa MAC a fin de lograr una gran fiabilidad y robustez contra la interferencia/eliminación selectiva intermitente.

**[0021]** El nodo de acceso codifica datos en bloques de transporte, incluyendo cada bloque de transporte un conjunto de bloques de código sin bloques de código de paridad redundantes 506. El nodo de acceso puede luego transmitir los bloques de transporte con una cantidad de redundancia de BC MAC determinada por, por ejemplo, estadísticas a largo plazo sobre un canal inalámbrico propio del equipo de usuario 508, tal como un canal 5G particular, donde 5G se refiere a la banda ancha inalámbrica de quinta generación.

**[0022]** El EU recibe los bloques de transporte que incluyen el conjunto de bloques de código con una cantidad de redundancia de BC MAC impulsada por estadísticas a largo plazo 510. El EU puede entonces intentar descodificar los datos en los bloques de código, y detectar, y luego contar, cualquier bloque de código que no pueda descodificarse (i.e., el EU cuenta bloques de código fallidos) 512. El EU envía un número estimado de bloques de código de paridad necesarios al nodo de acceso 514. El nodo de acceso recibe los bloques de código de paridad 516. El nodo de acceso determina un código de corrección de errores sobre los bloques de código que es suficiente para recuperar el número de bloques de código fallidos basándose en el número estimado por el EU y/o esperado del nodo de acceso dentro de la transmisión del bloque de transporte 518 posterior. El nodo de acceso puede generar el código de corrección de errores que incluya paridades que sean lo suficientemente largas como para recuperar el número total de bloques de código fallidos 520.

**[0023]** El nodo de acceso transmite bloques de código de paridad de los bloques de código de datos basándose en el código de corrección de errores en un nuevo bloque de transporte 522. El EU recibe el nuevo bloque de transporte y recupera bloques de código fallidos utilizando el código de corrección de errores 524. Si el EU es incapaz de corregir todos los bloques de código fallidos, el EU solicita la retransmisión de BC de paridad adicionales para una corrección de errores MAC y una petición HARQ MAC 526. En respuesta, el nodo de acceso retransmite uno o más bloques de transporte adicionales en respuesta a la petición HARQ MAC 528.

**[0024]** La FIG. 6 ilustra un ejemplo de interferencia intermitente que puede estar presente o ser recibida y/o percibida por un canal inalámbrico 602 debido a tráfico intermitente que tiene puede dar como resultado una interferencia de eliminación selectiva del tipo tratado por el procedimiento de las FIGs. 4 y/o 5. En este ejemplo, una primera transmisión de tráfico intermitente 606 y/o una segunda transmisión de tráfico intermitente 608 interfieren con unos bloques de código transmitidos 604 (p. ej., tráfico de canal compartido descendente de capa física (PDSCH)). Téngase en cuenta que actualmente los sistemas LTE no están diseñados para ocuparse de la eliminación selectiva o interferencia intermitente en el dominio del tiempo dentro de un intervalo de tiempo de transmisión (ITT). En LTE, se pueden intercalar bloques de código sobre la frecuencia, lo cual ayuda a permitir un

procesamiento en serie más rápido. Sin embargo, hay poco intercalado en el dominio del tiempo para cada BC en un tamaño grande de BT (p. ej., un BC ocupa un símbolo). En consecuencia, si un solo BC es "eliminado" o corrompido por el tráfico intermitente 606 o 608, entonces debe reenviarse todo el bloque de transporte 610. Por tanto, en los sistemas LTE actuales, la retransmisión se produce a nivel de BT en lugar de a nivel de BC (i.e., si se elimina selectivamente un BC, es necesario retransmitir el BT completo).

**[0025]** Para abordar este problema, se implementa un esquema de codificación dual y una petición HARQ (p. ej., un código de nivel de bloque entre códigos y una petición HARQ a nivel de MAC) para mitigar la interferencia por eliminación selectiva. Puede aplicarse una codificación entre BC a los bloques de código para tratar el tráfico intermitente que causa una interferencia por eliminación selectiva. Además, para reenviar de manera más inteligente bloques de código, solo si es necesario, puede implementarse una petición HARQ a nivel de MAC para permitir que un receptor (p. ej., un EU receptor) informe a un remitente (p. ej., un nodo de acceso transmisor) si se recibe erróneamente un bloque de código (p. ej., el bloque de código no se puede descodificar correctamente), lo cual puede aprovecharse tal y como se ha descrito anteriormente en relación con las FIGs. 4 y/o 5.

**[0026]** En un ejemplo, se puede implementar un código de corrección de errores de bloque entre códigos, una petición HARQ de capa MAC y una petición HARQ de capa FÍS independiente. En este enfoque, no se transmite paridad de bloque de código alguna con la transmisión de bloques de código original (primera) (i.e., no se transmite bloque de código de paridad redundante alguno para bloques de código, o podrían transmitirse unos pocos BC redundantes si el ciclo de trabajo de interferencia/eliminación selectiva fuese alto). Se solicita una petición HARQ de capa FÍS si dicho fallo de BC es mayor o igual que un número umbral, por ejemplo, comparando el recuento de BC fallidos proporcionado por el EU con un umbral de error máximo permitido (predeterminado o ajustable). Además, se usa una petición HARQ de capa MAC para solicitar paridades para el código de corrección de errores entre bloques si el número de fallos de BC es menor que el número umbral. Luego, el dispositivo transmisor (p. ej., el nodo de acceso) puede calcular un código de corrección de errores (BC de paridad) en todo el conjunto de bloques de código de datos en el que se produjeron esos BC fallidos, como ya se explicó, donde el número de paridades del código de corrección de errores es suficiente para recuperar el número de BC fallidos. Estos BC de paridad (p. ej., bits codificados representativos del código de corrección de errores para los BC relevantes) se transmiten al dispositivo receptor (p. ej., el EU receptor), que puede utilizar los BC de paridad junto con los BC descodificados anteriormente con éxito en los bloques de transporte (BT) relevantes para reconstruir los BC fallidos anteriormente.

**[0027]** En otro ejemplo, el número de bloques de código de paridad para las primera, segunda y tercera transmisiones puede basarse en parámetros semiestáticos, que se realimentan con menos frecuencia (p. ej., cada 5/10/20 intervalos de tiempo de transmisión (ITT) en vez de cada ITT). De esta manera, la primera redundancia de transmisión podría utilizarse para asegurar la eficacia, mientras que las paridades de retransmisión se utilizarían para garantizar que la fiabilidad fuese elevada. En general, un número semiestático de encabezado de bloques de código de paridad puede ayudar a reducir la sobrecarga de realimentación de enlace ascendente (EA), especialmente en caso de que la ráfaga de EA para cada ITT sea corta.

**[0028]** El código de corrección de errores de bloque entre códigos puede implementar una corrección de errores (p. ej., corrección de errores hacia adelante, o FEC) sobre los bloques de código en un bloque de transporte o sobre múltiples bloques de transporte. Téngase en cuenta que el código entre BC se puede aplicar para proteger a los BC de un tráfico intermitente que pueda causar una eliminación selectiva y una interferencia en bloques de código específicos. Se implementa una petición HARQ de capa MAC enviando un mensaje del dispositivo receptor al dispositivo transmisor que indica un número de bloques de código fallidos dentro de un número precedente de bloques de transporte (BT). Por ejemplo, una vez que se han descodificado todos los bloques de código dentro de un bloque de transporte en el dispositivo receptor, se envía un ACK de nivel MAC si todos los BC se descodifican con éxito o se envía un NACK de nivel MAC con el número de BC fallidos si al menos un BC recibido no era descodificable o tenía errores.

**[0029]** A diferencia de una petición HARQ de capa FÍS, que reenvía el bloque de transporte (BT) completo al recibir un NACK, una petición HARQ de capa MAC da como resultado el envío únicamente de un número suficiente de BC de paridad, que abarcan todo el conjunto de BC en los bloques de transporte relevantes precedentes, junto con nuevos BC de datos, para poder corregir los BC fallidos. En este enfoque, una petición HARQ de capa MAC no necesita identificar los BC específicos que fallaron, sino solo el número de BC que fallaron (dentro de un número de bloques de transporte o ITT precedentes).

**[0030]** Un EU receptor puede determinar si alguno de los bloques de código recibidos dentro de una secuencia de uno o más bloques de transporte no son descodificables (i.e., bloques de código erróneos). Si uno o más bloques de código no son descodificables, entonces se envía una petición HARQ de capa MAC junto con un recuento del número total de bloques de código fallidos. El nodo de acceso transmisor puede entonces calcular un código de corrección de errores apropiadamente largo en función del número de bloques de código fallidos y del número total de bloques de código en el/los bloque/s de transporte relevante/s. Este código de corrección de errores puede transmitirse como bloques de código de paridad dentro de un bloque de transporte posterior. El EU

receptor puede entonces utilizar el código de corrección de errores y los anteriores bloques de código recibidos con éxito (dentro del/de los bloque/s de transporte relevante/s) para recuperar los bloques de código fallidos.

**[0031]** En una implementación, no se aplica ninguna redundancia (p. ej., ningún código de corrección de errores entre bloques de código) en una transmisión original (primera) de un conjunto de bloques de código (p. ej., un bloque de transporte). Sin embargo, si un número  $q$  de bloques de código se elimina selectivamente en la transmisión original (primera), una petición HARQ de capa FÍS notificará un ACK, pero una petición HARQ de capa MAC informará del número de BC fallidos (p. ej., debido a una eliminación selectiva de tráfico intermitente). En consecuencia, la capa MAC retransmite  $q+r$  BC de paridad y  $(N-q-r)$  BC de datos nuevos. Los  $q+r$  BC de paridad se utilizan en el receptor para recuperar los  $q$  BC perdidos en la transmisión original (primera) junto con  $r$  borrados adicionales presupuestados en la retransmisión. En el caso de una elevada proporción de eliminación selectiva, se pueden usar múltiples retransmisiones MAC de ITT. Téngase en cuenta que los  $(N-q-r)$  BC de datos nuevos pueden estar codificados por MAC-FEC conjuntamente con BC en la transmisión anterior para formar  $(q+r)$  BC de paridad. O, de forma alternativa, los  $(q+r)$  BC de paridad podrían basarse simplemente en BC de la transmisión anterior sin codificar conjuntamente los nuevos BC de datos.

**[0032]** Téngase en cuenta que una petición HARQ de capa MAC y el código de corrección de errores entre bloques de código pueden aplicarse sobre un canal descendente (p. ej., entre un nodo de acceso y un EU) y/o sobre un canal ascendente (p. ej., entre un EU y un nodo de acceso).

**[0033]** La FIG. 7 ilustra una primera optimización que solo transmite BC de paridad de petición HARQ de nivel MAC (para la corrección de errores) si son realmente necesarios. En un enfoque, pueden añadirse automáticamente bloques de código de paridad de petición HARQ de nivel MAC 706 después de una pluralidad de bloques de código nominales. Sin embargo, este enfoque 702 es potencialmente derrochador ya que envía BC de paridad de petición HARQ de nivel MAC 706 aunque se reciban correctamente todos los bloques de código nominales. De acuerdo con un enfoque alternativo u optimizado 708, se añaden bloques de código de paridad de petición HARQ del nivel MAC 713 de un nuevo bloque de transporte 614 después de una pluralidad de bloques de código nominales solo si y cuando se necesiten. Es decir, este enfoque 708 únicamente envía BC de paridad de petición HARQ de nivel MAC 713 si se reciben uno o más bloques de código 716 y 718 con errores (i.e., bloques de código recibidos incorrectamente). En este ejemplo, el nuevo bloque de transporte 714 es transmitido por el nodo de acceso después de un retardo (no mostrado específicamente en la FIG.) que es suficiente como para permitir que el EU descodifique todos los bloques de código del bloque de transporte anterior 712 (incluido un último bloque de código 717) para que se pueda corregir un error en cualquiera de los bloques de código del bloque de transporte anterior (710, 712) utilizando el código de corrección de errores (p. ej., bloques de código de paridad 713) dentro del nuevo bloque de transporte 714.

**[0034]** Así, en al menos algunos ejemplos, no se necesita ninguna paridad a nivel de BC al producirse nuevas transmisiones. La petición HARQ FÍS notificará un acuse de recibo (ACK) en la capa FÍS cuando el número de BC cuyo recibo no se haya acusado (NAK) sea menor que un umbral predeterminado o ajustable. Se envían BC de paridad basados en FEC/MAC en una retransmisión de capa MAC. En la realimentación solo se proporciona el número de un NAK de BC y no la ubicación del NAK de BC. Es posible de recuperarse de fallos de BC intermitentes mediante una descodificación por borrado. Se pueden enviar BC de datos adicionales en el mismo ITT de transmisión de capa MAC (junto con los bloques de paridad del código de corrección de errores) para lograr un compromiso seleccionado entre rendimiento y/o robustez.

**[0035]** La FIG. 8 ilustra una optimización en la que se ajusta, reduce o elimina un desfase temporal o retardo entre la recepción de un bloque de transporte (BT) y un acuse de recibo correspondiente (ACK). Actualmente, se utiliza un desfase temporal entre la recepción de un BT y la transmisión del ACK correspondiente, lo cual puede ser suficiente como para permitir que el EU receptor intente descodificar todos los bloques de código recibidos. Sin embargo, la codificación de capa MAC puede ayudar a reducir o eliminar el desfase temporal para mejorar la cadena de procesamiento general, es decir, se proporcionan procedimientos para mejorar la línea temporal de descodificación, en particular dentro de un escenario de cronología de dúplex en el dominio temporal (TDD) autónomo. Por ejemplo, cuando se recibe el último bloque de código en cada BT 804, 805, 806 y 807, se puede enviar un ACK 808, 810, 812 y 814 antes de que se descodifique por completo ese último bloque de código (símbolo). La probabilidad de que solo sea erróneo el último bloque de código en el BT es baja. Sin embargo, si se reciben y descodifican correctamente todos los BC en un BT excepto el último BC, entonces este último BC se puede recuperar a través de la corrección de errores y la petición HARQ de capa MAC que se han descrito anteriormente. Es decir, con esta optimización, un nuevo bloque de transporte se transmite sin un retardo suficiente como para permitir que el receptor descodifique todos los bloques de código de un bloque de transporte anterior. Cualquier error en el bloque de transporte anterior que no pueda ser corregido por el código de corrección de errores dentro del nuevo bloque de transporte se recupera utilizando una corrección de errores de capa MAC y una petición HARQ.

**[0036]** La FIG. 9 ilustra adicionalmente el enfoque de optimización de la FIG. 8 en el que el desfase temporal entre la recepción de un bloque de transporte (BT) y un acuse de recibo correspondiente (ACK) se ajusta o elimina para permitir que un nuevo bloque de transporte se transmita más rápidamente, mientras que la codificación de



capa MAC se utiliza para recuperar cualquier error en el último bloque de código en un bloque de transporte. Aquí, se envía una pluralidad de bloques de código 904, 906, y el ACK para cada BT se envía antes de que los últimos bloques de código 910 y 912 se descodifiquen completamente para determinar si los datos en los mismos se recibieron correctamente. En consecuencia, la corrección de errores y la petición HARQ de capa MAC se utilizan para enviar BC de paridad 914 que proporcionen redundancia para recuperar cualquier error en los últimos bloques de código 910 y 912, aunque todavía no se sepa si hay algún error en esos bloques de código. De esta manera, se pueden ajustar significativamente las cronologías de tiempo de ida y vuelta (RTT) de petición HARQ.

**[0037]** La FIG. 10 ilustra un gráfico comparativo a modo de ejemplo 1002 de la realización de diferentes codificaciones con y sin una codificación de corrección de errores. Una primera línea de gráfico 1004 representa la relación lineal entre el rendimiento total y la tasa de eliminación selectiva en condiciones óptimas. Una segunda línea de gráfico 1006 representa un rendimiento a modo de ejemplo de LTE únicamente con una codificación de peticiones HARQ a nivel dentro de BC. Una tercera línea de gráfico 1008 representa una realización a modo de ejemplo del esquema de codificación multinivel propuesto tanto con una petición HARQ a nivel dentro de un BC de como con una corrección de errores a nivel entre BC. Una cuarta línea de gráfico 1010 representa una realización a modo de ejemplo del esquema de codificación multinivel propuesto tanto con una petición HARQ a nivel dentro de un BC como con una corrección de errores a nivel entre BC.

**[0038]** Por tanto, en al menos algunos ejemplos descritos en el presente documento, se aplica una petición HARQ FEC a nivel de BC junto con una petición HARQ de capa MAC. Se aplican BC redundantes en la retransmisión solo cuando el número de fallos de BC es conocido por un eNB (y/o el EU, y se realimentan al eNB en el momento de la retransmisión). La cantidad de BC redundantes se basa en un número de fallos VRF de BC y una tasa de eliminación selectiva esperada en la retransmisión. En al menos algunos ejemplos se puede lograr un compromiso entre fiabilidad y rendimiento ajustando la cantidad de redundancia en el momento de la retransmisión.

### **Sistemas y procedimientos a modo de ejemplo para la corrección eficiente de errores a nivel de bloque de código**

**[0039]** La FIG. 11 ilustra un sistema o aparato global 1100 en el que pueden implementarse los sistemas, procedimientos y aparatos de las FIGs. 1 a 10. De acuerdo con diversos aspectos de la divulgación, puede implementarse un elemento, o cualquier parte de un elemento, o cualquier combinación de elementos, con un sistema de procesamiento 1114 que incluya uno o más circuitos de procesamiento 1104. Por ejemplo, el aparato 1100 puede ser un equipo de usuario (EU) de un sistema de comunicación móvil o un nodo de acceso. El aparato 1100 se puede utilizar con un controlador de red de radio (CRR). En algunos ejemplos, el aparato se implementa como un sistema en un chip (SoC). Además de un SoC, ejemplos de circuitos de procesamiento 1104 incluyen microcircuitos de procesamiento, microcontroladores, circuitos de procesamiento de señales digitales (DSP), matrices de puertas programables por campo (FPGA), dispositivos de lógica programable (PLD), máquinas de estados, lógica de puertas, circuitos de hardware discretos y demás hardware adecuado configurado para implementar las diversas funcionalidades descritas a lo largo de esta divulgación. Además, el sistema de procesamiento 1114 podría ser un componente de un nodo de acceso y/o de un dispositivo móvil. Es decir, el circuito de procesamiento 1104, tal y como se utiliza en el aparato 1100, puede usarse para implementar uno cualquiera o más de los procesos descritos anteriormente e ilustrados en las FIGs. 4, 5, 6, 7, 8 y 9 (y aquellos ilustrados en las FIGs. 14, 15, 16 y 17, que se analizan más adelante).

**[0040]** En el ejemplo de la FIG. 11, el sistema de procesamiento 1114 se puede implementar con una arquitectura de bus, representada de manera general mediante el bus 1102. El bus 1102 puede incluir cualquier número de buses y puentes de interconexión dependiendo de la aplicación específica del sistema de procesamiento 1114 y las restricciones de diseño generales. El bus 1102 conecta varios circuitos, incluyendo uno o más circuitos de procesamiento (representados de manera general mediante el circuito de procesamiento 1104), el dispositivo de almacenamiento 1105 y un medio legible por máquina, legible por procesador, legible por circuito de procesamiento o legible por ordenador (representado de manera general por un soporte legible por máquina no transitorio 1106). El bus 1102 puede enlazar también otros circuitos diversos, tales como generadores de temporización, dispositivos periféricos, reguladores de tensión y circuitos de gestión de energía, los cuales son harto conocidos en la técnica, por lo que, por lo tanto, no se describirán en mayor detalle. La interfaz de bus 1108 proporciona una interfaz entre el bus 1002 y un transceptor 1110. El transceptor 1110 proporciona un medio de comunicación con otros aparatos diversos por un soporte de transmisión. Dependiendo de la naturaleza del aparato, también se puede proporcionar una interfaz de usuario 1112 (p. ej., un teclado, una pantalla, un altavoz, un micrófono o una palanca de mando).

**[0041]** El circuito de procesamiento 1104 se encarga de gestionar el bus 1102 y el procesamiento general, incluyendo la ejecución de software almacenado en el soporte legible por ordenador 1106. Cuando es ejecutado por el procesador 1104, el software hace que el sistema de procesamiento 1114 lleve a cabo las diversas funciones descritas en el presente documento para cualquier aparato particular. El medio legible por ordenador 1106 se puede usar también para almacenar los datos que son manipulados por el circuito de procesamiento 1104 cuando ejecuta el software.

**[0042]** Uno o más circuitos de procesamiento 1104 en el sistema de procesamiento pueden ejecutar software o componentes de software. Se deberá interpretar ampliamente que software se refiere a instrucciones, conjuntos de instrucciones, código, segmentos de código, código de programa, programas, subprogramas, módulos de software, aplicaciones, aplicaciones de software, paquetes de software, rutinas, subrutinas, objetos, módulos ejecutables, hilos de ejecución, procedimientos, funciones, etc., independientemente de que se denominen software, firmware, middleware, microcódigo, lenguaje de descripción de hardware o de otro modo. Un circuito de procesamiento puede realizar las tareas. Un segmento de código puede representar un procedimiento, una función, un subprograma, un programa, una rutina, una subrutina, un módulo, un paquete de software, una clase o cualquier combinación de instrucciones, estructuras de datos o sentencias de programa. Un segmento de código se puede acoplar a otro segmento de código o a un circuito de hardware pasando y/o recibiendo información, datos, argumentos, parámetros o contenidos de memoria o de almacenamiento. Se puede pasar, enviar o transmitir información, argumentos, parámetros, datos, etc. a través de cualquier medio adecuado que incluya compartir memoria, el paso de mensajes, el paso de testigos, la transmisión por red, etc.

**[0043]** El software puede residir en un medio legible por ordenador 1106. El medio legible por ordenador 1106 puede ser un medio legible por ordenador no transitorio. Un medio legible por ordenador, legible por máquina o legible por circuito de procesamiento no transitorio incluye, a modo de ejemplo, un dispositivo de almacenamiento magnético (p. ej., un disco duro, un disco flexible, una cinta magnética), un disco óptico (p. ej., un disco compacto (CD), un disco versátil digital (DVD)), una tarjeta inteligente, un dispositivo de memoria flash (p. ej., una tarjeta, un pincho o un pen drive), una memoria de acceso aleatorio (RAM), una memoria de solo lectura (ROM), una ROM programable (PROM), una PROM borrable (EPROM), una PROM borrable eléctricamente (EEPROM), un registro, un disco extraíble y cualquier otro medio adecuado para almacenar software y/o instrucciones a los que pueda acceder y que pueda leer una máquina o un ordenador. Las expresiones "medio legible a máquina", "medio legible por ordenador", "medio legible por circuito de procesamiento" y/o "medio legible por procesador" pueden incluir, aunque sin limitación, medios no transitorios como dispositivos de almacenamiento fijos o portátiles, dispositivos de almacenamiento óptico y otros medios diferentes capaces de almacenar, contener o transportar instrucciones y/o datos. Por lo tanto, los diversos procedimientos descritos en el presente documento pueden implementarse parcial o completamente mediante instrucciones y/o datos que pueden almacenarse en un "medio legible por máquina", "medio legible por ordenador", un "medio legible por circuito de procesamiento" y/o un "medio legible por procesador" y ser ejecutados por uno o más circuitos, máquinas y/o dispositivos de procesamiento. El medio legible por máquina también puede incluir, a modo de ejemplo, una onda portadora, una línea de transmisión y cualquier otro medio que sea adecuado para transmitir software y/o instrucciones a los que pueda acceder y leer un ordenador.

**[0044]** El medio legible por ordenador 1106 puede residir en el sistema de procesamiento 1114, ser externo al sistema de procesamiento 1114 o distribuirse en múltiples entidades que incluyan el sistema de procesamiento 1114. El medio legible por ordenador 1106 puede incorporarse en un producto de programa informático. A modo de ejemplo, un producto de programa informático puede incluir un medio legible por máquina en materiales de embalaje. Los expertos en la técnica reconocerán cómo implementar de la mejor manera la funcionalidad descrita que se presenta a lo largo de la presente divulgación dependiendo de la aplicación particular y de las limitaciones globales de diseño impuestas en el sistema global.

**[0045]** En algunos ejemplos, el circuito de procesamiento 1104 puede incluir uno o más subcircuitos y/o el medio de almacenamiento legible por máquina 1106 puede almacenar una o más instrucciones que, cuando sean ejecutadas por el circuito de procesamiento 1104, hagan que el circuito de procesamiento realice una o más funciones. Por ejemplo, un circuito o módulo de codificación de bloques de transporte (BT) 1114 y/o unas instrucciones de codificación de BT 1128 puede/n servir para codificar datos en uno o más bloques de transporte, incluyendo cada bloque de transporte una pluralidad de bloques de código en los que se codifican los datos. El transceptor 1110 puede entonces servir para transmitir de forma inalámbrica uno o más bloques de transporte por un canal propio a un dispositivo receptor, en el que los bloques de código dentro de los bloques de transporte se transmiten sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. El transceptor 1110 también puede servir para recibir, del dispositivo receptor, un número total de bloques de código fallidos de la pluralidad transmitida de uno o más bloques de transporte. Un circuito/módulo de generación de códigos de corrección de errores 1116 y/o unas instrucciones de generación de códigos de corrección de errores 1130 puede/n servir para generar un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte, en el/los que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos. El transceptor 1110 puede entonces transmitir bloques de código de paridad basados en el código de corrección de errores dentro de un nuevo bloque de transporte.

**[0046]** Además, el transceptor 1110 puede servir para recibir por un canal uno o más bloques de transporte de un dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados. Los bloques de código dentro de los bloques de transporte pueden recibirse sin bloques de código de paridad redundantes o con la cantidad deseada de bloques de código de paridad redundantes. Un circuito/módulo de descodificación de bloques de código (BC) 1120 y/o unas instrucciones de descodificación de BC 1134 puede/n servir para descodificar datos en los bloques de código recibidos dentro de los uno o más bloques

de transporte. Un circuito/módulo de notificación de BC fallidos y/o unas instrucciones de notificación de BC fallidos 1126 pueden servir para enviar, al dispositivo transmisor, un número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos. El transceptor 1110 también puede servir para recibir un nuevo bloque de transporte que incluye bloques de código de paridad derivados de un código de corrección de errores suficiente para recuperar el número total de bloques de código fallidos. Un circuito/módulo de recuperación de BC 1124 y/o unas instrucciones de recuperación de bloques de código 1138 pueden servir para recuperar los bloques de código fallidos a partir del código de corrección de errores.

**[0047]** Uno o más de los componentes, pasos, características y/o funciones ilustrados en las figuras se pueden reorganizar y/o combinar en un solo componente, bloque, característica o función o incorporarse en varios componentes, pasos o funciones. También pueden agregarse elementos, componentes, pasos y/o funciones adicionales sin apartarse de la divulgación. Los aparatos, dispositivos y/o componentes ilustrados en las figuras pueden configurarse para realizar uno o más de los procedimientos, características o pasos que se describen en las figuras. Los algoritmos descritos en el presente documento también pueden implementarse eficientemente en software y/o integrarse eficientemente en hardware.

**[0048]** Los diversos bloques lógicos, módulos, circuitos, elementos y/o componentes ilustrativos descritos en relación con los ejemplos divulgados en el presente documento pueden implementarse o realizarse con un circuito de procesamiento de propósito general, un circuito de procesamiento de señales digitales (DSP), un circuito integrado de aplicación específica (ASIC), una matriz de puertas de campo programable (FPGA) u otro componente de lógica programable, una lógica de transistores o de puertas discretas, componentes de hardware discretos o cualquier combinación de los mismos diseñada para realizar las funciones descritas en el presente documento. Un procesador de propósito general puede ser un microprocesador, pero, de forma alternativa, el procesador puede ser cualquier procesador, controlador, microcontrolador o máquina de estado convencional. Un circuito de procesamiento también puede implementarse como una combinación de componentes informáticos, por ejemplo una combinación de un circuito DSP y un microprocesador, varios microcircuitos de procesamiento, uno o más microcircuitos de procesamiento en conjunción con un núcleo de DSP o cualquier otra configuración de este tipo.

**[0049]** Por lo tanto, en un aspecto de la divulgación, el circuito de procesamiento 1004 puede ser un circuito de procesamiento especializado (p. ej., un circuito ASIC) que está diseñado y/o cableado específicamente para realizar al menos algunos de los algoritmos, procedimientos y/o bloques descritos en las FIGs. 4, 5, 6, 7, 8 y/o 9 (y/o las FIGs. 14, 15, 16 y 17 analizadas a continuación), tales como aquellas dirigidas al procesamiento y la corrección de bloques de transporte. Por tanto, dicho circuito de procesamiento especializado (p. ej., un circuito ASIC) puede ser un ejemplo de un medio para ejecutar los algoritmos, procedimientos y/o bloques descritos en las FIGs. 4, 5, 6, 7, 8 y/o 9 (y/o las FIGs. 14, 15, 16 y 17). El medio de almacenamiento legible por máquina puede almacenar instrucciones que, cuando sean ejecutadas por un circuito de procesamiento especializado (p. ej., un circuito ASIC), hagan que el circuito de procesamiento especializado realice los algoritmos, procedimientos y/o bloques descritos en el presente documento.

**[0050]** La FIG. 12 es un diagrama de bloques que ilustra componentes seleccionados a modo de ejemplo de un nodo de acceso tal como un eNB u otro dispositivo transmisor 1200. El nodo de acceso 1200 incluye un circuito de procesamiento 1202 y un transceptor inalámbrico 1204 que tiene un transmisor 1206 y un receptor 1208. El circuito de procesamiento 1202 incluye, en este ejemplo, un generador de bloques de transporte sin redundancia 1210 que funciona para codificar datos en uno o más bloques de transporte, incluyendo cada bloque de transporte un conjunto de bloques de código en los que los datos se codifican sin redundancia. Un controlador de transmisión de bloques de transporte 1212 funciona para controlar la transmisión inalámbrica (a través del transmisor 1206) de los bloques de transporte por un canal propio a un dispositivo receptor (tal como el dispositivo móvil de la FIG. 13, analizado más adelante), en el que los bloques de código dentro de los bloques de transporte se transmiten sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. Un controlador de recepción de recuento de errores de bloque de código 1214 recibe, del dispositivo móvil (a través del receptor 1208), un número total de bloques de código fallidos de los bloques de transporte transmitidos. Un generador de código de corrección de errores 1216 genera un código de corrección de errores sobre los bloques de código dentro de los bloques de transporte, en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos. Por ejemplo, el código de corrección de errores puede incluir paridades que sean lo suficientemente largas para recuperar el número total de bloques de código fallidos. Un bloque de transporte con generador de redundancia 1218 es operativo para codificar nuevos datos en uno o más nuevos bloques de transporte con redundancia, donde cada nuevo bloque de transporte incluye un conjunto de bloques de código en los que los datos están codificados y donde uno o más bloques de paridad contienen el código de corrección de error con bits codificados transmitidos dentro de los bloques de código de paridad del nuevo bloque de transporte. Un controlador de inserción de bloques de paridad 1220 puede controlar la generación y la inserción de los bloques de paridad en los nuevos bloques de transporte. El controlador de inserción de bloques de paridad 1220 y/o el generador de códigos de corrección de errores 1216 puede/n tener en cuenta una tasa de eliminación selectiva esperada dentro de la transmisión del bloque de transporte posterior a la hora de determinar los bloques de paridad que se insertarán y puede/n elegir diferentes patrones de intercalación para la inserción de BC de paridad en nuevos BC de datos.

**[0051]** Tal y como se explicó anteriormente, dependiendo del número de bloques de código fallidos, la recepción de una indicación de los bloques de código fallidos puede implicar o suponer una petición HARQ MAC y/o una petición HARQ FÍS. La recepción de y la respuesta a peticiones HARQ MAC están controladas por un controlador de recepción de peticiones HARQ MAC 1222. La recepción de y la respuesta a peticiones HARQ FÍS están controladas por un controlador de peticiones HARQ FÍS 1224. Si el número total de bloques de código fallidos está por debajo del umbral descrito anteriormente, los errores se corrigen a través de los nuevos bloques de transporte que incluyen el código de corrección de errores añadido. De lo contrario, los errores se pueden corregir retransmitiendo el bloque de transporte anterior entero (o completo) bajo el control de un controlador de petición de retransmisión de bloques completos 1226. Se reciben señales de acuse de recibo (ACK) adecuadas bajo el control de un controlador de recepción de acuses de recibo 1228. Tal y como se explicó anteriormente, el EU puede enviar señales de acuse de recibo con sujeción a un desfase o retardo controlable, dependiendo de si el EU está configurado para intentar descodificar todos los bloques de código de un bloque de transporte antes de enviar el ACK o todos menos el último bloque de código del bloque de transporte. Como tal, en algunos ejemplos, el nodo de acceso envía un nuevo bloque de transporte después de un retardo suficiente para permitir que el EU descodifique todos los bloques de código de un bloque de transporte anterior, de modo que se pueda corregir un error en cualquiera de los bloques de código del transporte anterior utilizando el código de corrección de errores dentro del nuevo bloque de transporte. En otros ejemplos, el nodo de acceso envía el nuevo bloque de transporte sin un retardo suficiente como para permitir que el EU descodifique todos los bloques de código del bloque de transporte recibido, de modo que se recuperen errores en el último bloque de código del bloque de transporte utilizando una corrección de errores de capa MAC. Esto es controlado por el controlador de transmisión de bloque de transporte 1222, en conjunción con otros componentes, tales como el controlador de recepción de acuse de recibo 1228 y los controladores de recepción de peticiones HARQ MAC y FÍS 1222 y 1224.

**[0052]** Dependiendo de la implementación, las funciones y operaciones de los dispositivos y componentes descritos anteriormente pueden ser realizadas por otros componentes adecuados que realicen funciones iguales o similares. Como tal, en algunos ejemplos, se proporciona un aparato, sistema o dispositivo que incluye: un medio para procesar y medios para transmitir (p. ej., transmitir/recibir) que pueden incluir un medio para transmitir y un medio para recibir. Los medios para procesar pueden incluir medios para generar un bloque de transporte sin redundancia que sea operativo para codificar datos en uno o más bloques de transporte, incluyendo cada bloque de transporte un conjunto de bloques de código en los que se codifican los datos. Un medio para controlar la transmisión de bloques de transporte funciona para controlar la transmisión inalámbrica (a través del transmisor 1206) de los bloques de transporte por un canal propio a un dispositivo receptor (tal como el dispositivo móvil de la FIG. 13, analizado más adelante), en el que los bloques de código dentro de los bloques de transporte se transmiten sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. Un medio para controlar la recepción de un recuento de errores de bloque de código funciona para recibir, del dispositivo móvil (a través del receptor 1108), el número total de bloques de código fallidos de los bloques de transporte transmitidos. Un medio para generar un código de corrección de errores funciona para generar un código de corrección de errores sobre los bloques de código dentro de los bloques de transporte, en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos. Tal y como se indicó, el código de corrección de errores puede incluir paridades que sean lo suficientemente largas como para recuperar el número total de bloques de código fallidos.

**[0053]** Un medio para generar un bloque de transporte con redundancia funciona para codificar BC de datos anteriores y/o nuevos BC de datos en uno o más nuevos bloques de transporte, incluyendo cada nuevo bloque de transporte un conjunto de bloques de código en los que los datos están codificados y uno o más bloques de paridad que contienen el código de corrección de errores con bits codificados transmitidos dentro de los bloques de código de paridad del nuevo bloque de transporte. Un medio para controlar la inserción de bloques de paridad funciona para controlar la generación y la inserción de los bloques de paridad en los nuevos bloques de transporte. El medio para controlar la inserción de bloques de paridad y/o el medio para generar códigos de corrección de errores puede/n tener en cuenta la tasa de eliminación selectiva esperada dentro de la transmisión del bloque de transporte posterior a la hora de determinar los bloques de paridad que se insertarán. Además, el aparato puede explotar un medio para recibir y responder a una petición HARQ MAC y/o un medio para recibir y responder a una petición HARQ FÍS. Se reciben y se responde a señales de acuse de recibo (ACK) adecuadas bajo el control de un medio para recibir señales de acuse de recibo. En algunos ejemplos, un medio para retransmitir funciona para controlar la retransmisión de un bloque entero o completo.

**[0054]** Además, dependiendo de la implementación, las funciones y operaciones de los dispositivos y componentes descritos anteriormente pueden implementarse como instrucciones para usarse con un medio de almacenamiento legible por máquina. Como tal, en algunos ejemplos, se proporcionan instrucciones, que incluyen: instrucciones para un procesamiento realizado por un procesador e instrucciones para una transcepción (p. ej., transmisión/recepción) realizada por un transceptor, que puede incluir instrucciones adicionales para la transmisión e instrucciones adicionales para la recepción. Las instrucciones para el procesamiento pueden incluir instrucciones para generar un bloque de transporte sin redundancia que funcione para codificar datos en uno o más bloques de transporte, incluyendo cada bloque de transporte un conjunto de bloques de código en los que se codifican los datos. Unas instrucciones para controlar la transmisión de bloques de transporte funcionan para controlar la transmisión inalámbrica (a través del transmisor 1106) de los bloques de transporte por un canal propio a un

dispositivo receptor (tal como el dispositivo móvil de la FIG. 12, analizado más adelante), en el que los bloques de código dentro de los bloques de transporte se transmiten sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. Unas instrucciones para controlar la recepción de un recuento de errores de bloque de código funcionan para recibir, del dispositivo móvil (a través del receptor 1108), el número total de bloques de código fallidos de los bloques de transporte transmitidos. Unas instrucciones para generar un código de corrección de errores funcionan para generar un código de corrección de errores sobre los bloques de código dentro de los bloques de transporte, en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos. Tal y como se indicó, el código de corrección de errores puede incluir paridades que sean lo suficientemente largas como para recuperar el número total de bloques de código fallidos.

**[0055]** Unas instrucciones para generar un bloque de transporte con redundancia funcionan para codificar nuevos datos en uno o más nuevos bloques de transporte, incluyendo cada nuevo bloque de transporte un conjunto de bloques de código en los que los datos están codificados y uno o más bloques de paridad contienen el código de corrección de errores con bits codificados transmitidos dentro de los bloques de código de paridad del nuevo bloque de transporte. Unas instrucciones para controlar la inserción de bloques de paridad funcionan para controlar la generación y la inserción de los bloques de paridad en los nuevos bloques de transporte. Las instrucciones para controlar la inserción de bloques de paridad y/o las instrucciones para generar códigos de corrección de errores pueden tener en cuenta la tasa de eliminación selectiva esperada dentro de la transmisión del bloque de transporte posterior a la hora de determinar los bloques de paridad que se insertarán. Además, el aparato puede explotar instrucciones para recibir y responder a una petición HARQ MAC y/o instrucciones para recibir y responder a una petición HARQ FÍS. Se reciben y se responde a señales de acuse de recibo (ACK) adecuadas bajo el control de instrucciones para recibir señales de acuse de recibo. En algunos ejemplos, unas instrucciones de retransmisión funcionan para controlar la retransmisión de un bloque entero o completo.

**[0056]** La FIG. 13 es un diagrama de bloques que ilustra componentes seleccionados a modo de ejemplo de un EU u otro dispositivo móvil (dispositivo receptor) 1300. El dispositivo móvil 1300 incluye un circuito de procesamiento 1302 y un transceptor inalámbrico 1304 que tiene un transmisor 1306 y un receptor 1308. El circuito de procesamiento 1302 incluye, en este ejemplo, un controlador de recepción de bloques de transporte 1310 que funciona para recibir uno o más bloques de transporte a través del receptor 1308 por un canal desde un nodo de acceso u otro dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados, y los bloques de código dentro de los bloques de transporte se reciben sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. Un descodificador de bloques de transporte 1312 intenta descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte. Un detector de errores de bloque de código 1314 detecta errores de descodificación, que pueden ser el resultado de una interferencia intermitente, por ejemplo: 1) una señalización crítica de misión entre células; 2) ITT cortos y/o 3) transmisiones de banda sin licencia. Un contador de errores de bloque de código 1314 cuenta el número total de bloques de código fallidos dentro de uno o más de los bloques de transporte. El procesador luego envía, al nodo de acceso o a otro dispositivo transmisor, el número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos. Tal y como se explicó anteriormente, dependiendo del número de bloques de código fallidos, esto puede implicar una petición HARQ MAC o una petición HARQ FÍS. La generación y la transmisión de peticiones HARQ MAC están controladas por un controlador de peticiones HARQ MAC 1322. La generación y la transmisión de peticiones HARQ FÍS están controladas por un controlador de peticiones HARQ FÍS 1324. Si el número total de bloques de código fallidos está por debajo del umbral descrito anteriormente, un sistema de recuperación de bloques de código 1318 funciona para recuperar los bloques de código fallidos utilizando el código de corrección de errores de un bloque de transporte recién recibido, en conjunción con un analizador de bloques de paridad 1320 que analiza bloques de código de paridad dentro del bloque de transporte recién recibido.

**[0057]** Se generan y transmiten señales de acuse de recibo (ACK) adecuadas bajo el control de un controlador de acuse de recibo 1326. Tal y como se explicó anteriormente, pueden enviarse señales de acuse de recibo con sujeción a un desfase o retardo controlable, dependiendo de si el EU está configurado para intentar descodificar todos los bloques de código antes de enviar el ACK o todos menos el último bloque de código del bloque de transporte recibido. En algunos ejemplos, el ACK se envía después de un retardo suficiente para permitir que el receptor descodifique todos los bloques de código de un bloque de transporte inicial o anterior, de modo que se pueda corregir un error en cualquiera de los bloques de código del transporte anterior utilizando el código de corrección de errores dentro de un nuevo bloque de transporte. En otros ejemplos, el ACK se envía sin un retardo suficiente como para permitir que el receptor descodifique todos los bloques de código del bloque de transporte recibido, de modo que se recuperen errores en el último bloque de código del bloque de transporte utilizando una corrección de errores de capa de control de acceso al medio (MAC). Por tanto, en algunos ejemplos, el procesador del EU solicita que se retransmita el bloque entero o completo. Esto se puede realizar bajo el control de un controlador de petición de retransmisión de bloques completos 1328.

**[0058]** Dependiendo de la implementación, las funciones y operaciones de los dispositivos y componentes descritos anteriormente pueden ser realizadas por otros componentes adecuados que realicen funciones iguales o similares. Como tal, en algunos ejemplos, se proporciona un aparato, sistema o dispositivo que incluye: un medio

de procesamiento y un medio de transcepción que puede incluir un medio de transmisión y un medio de recepción. El medio de procesamiento pueden incluir un medio para recibir un bloque de transporte que incluye un medio para recibir uno o más bloques de transporte por un canal desde un nodo de acceso u otro dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados, recibiendo los bloques de código dentro de los bloques de transporte sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. Un medio de descodificación intenta descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte. Un medio de detección funciona para detectar errores de descodificación, que podrían ser el resultado de una interferencia intermitente. Un medio de recuento funciona para contar el número total de bloques de código fallidos dentro de uno o más de los bloques de transporte. Un medio de envío funciona para enviar, al nodo de acceso o a otro dispositivo transmisor, el número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos. Esto puede explotar un medio para enviar una petición HARQ MAC y/o un medio para enviar una petición HARQ FÍS. Un medio de recuperación funciona para recuperar los bloques de código fallidos utilizando el código de corrección de errores de un bloque de transporte recién recibido, en conjunción con un medio para analizar bloques de paridad que analiza bloques de código de paridad dentro del bloque de transporte recién recibido. Se generan y transmiten señales de acuse de recibo (ACK) adecuadas bajo el control de un medio para generar señales de acuse de recibo. En algunos ejemplos, un medio para solicitar una retransmisión funciona para solicitar que se retransmita el bloque entero o completo.

**[0059]** Además, dependiendo de la implementación, las funciones y operaciones de los dispositivos y componentes descritos anteriormente pueden implementarse como instrucciones para usarse con un medio de almacenamiento legible por máquina. Como tal, en algunos ejemplos, se proporcionan instrucciones que incluyen: instrucciones para un procesamiento realizado por un procesador e instrucciones para una transcepción realizada por un transceptor, que pueden incluir instrucciones adicionales para la transmisión e instrucciones adicionales para la recepción. Las instrucciones de procesamiento pueden incluir instrucciones para recibir un bloque de transporte que incluya instrucciones para recibir uno o más bloques de transporte por un canal desde un nodo de acceso u otro dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados, recibiendo los bloques de código dentro de los bloques de transporte sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes. Unas instrucciones de descodificación intentan descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte. Unas instrucciones de detección funcionan para detectar errores de descodificación, que pueden ser el resultado de una interferencia intermitente. Unas instrucciones de recuento funcionan para contar el número total de bloques de código fallidos dentro de uno o más de los bloques de transporte. Unas instrucciones de envío funcionan para enviar, al nodo de acceso o a otro dispositivo transmisor, el número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos. Esto puede hacer uso de instrucciones para enviar una petición HARQ MAC y/o instrucciones para enviar una petición HARQ FÍS. Unas instrucciones de recuperación funcionan para recuperar los bloques de código fallidos utilizando el código de corrección de errores de un bloque de transporte recién recibido, en conjunción con instrucciones para analizar bloques de paridad que analizan bloques de código de paridad dentro del bloque de transporte recién recibido. Se generan y transmiten señales de acuse de recibo (ACK) adecuadas bajo el control de instrucciones para generar señales de acuse de recibo. En algunos ejemplos, unas instrucciones de petición de retransmisiones funcionan para solicitar que se retransmita el bloque entero o completo.

**[0060]** La FIG. 14 es un diagrama de flujo que ilustra un procedimiento que funciona en un dispositivo transmisor tal como un nodo de acceso. Pueden codificarse datos en uno o más bloques de transporte, incluyendo cada bloque de transporte una pluralidad de bloques de código en los que los datos están codificados 1402. Los uno o más bloques de transporte pueden transmitirse de forma inalámbrica por un canal propio a un dispositivo receptor, en el que los bloques de código dentro de los bloques de transporte se transmiten sin bloques de código de paridad redundantes (u otra información de redundancia) o con una cantidad deseada de bloques de código de paridad redundantes (u otra información de redundancia) 1404. El dispositivo transmisor puede recibir, del dispositivo receptor, un número total de bloques de código fallidos de entre los uno o más bloques de transporte transmitidos 1406. El dispositivo transmisor genera u obtiene de otro modo un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte, en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos 1408 (p. ej., en el que el número de paridades en el código de corrección de errores es lo suficientemente largo como para recuperar el número total de bloques de código fallidos). El código de corrección de errores se transmite entonces dentro de un bloque de transporte nuevo o posterior 1410 (p. ej., los bits o paridades codificados del código de corrección de errores se transmiten dentro de bloques de código de paridad del bloque de transporte posterior). Tal y como se explicó anteriormente, el número total de bloques de código fallidos puede recibirse a través de una transmisión de capa MAC. También pueden transmitirse nuevos bloques de código de datos adicionales junto con los bloques de código de paridad de corrección de errores, en el que el código de corrección de errores puede o no abarcar también los nuevos bloques de código de datos. De acuerdo con un aspecto, se puede recibir una transmisión de capa FÍS del dispositivo receptor que indique si los uno o más bloques de transporte deben retransmitirse en su totalidad. Los uno o más bloques de transporte pueden retransmitirse, en su totalidad, al dispositivo receptor. Estas características adicionales se ilustran en la FIG. 15, que también proporciona detalles adicionales a modo de ejemplo de otras características del procedimiento de la FIG. 14.

**[0061]** La FIG. 15 es un diagrama de flujo que ilustra además un procedimiento que funciona en un dispositivo transmisor tal como un nodo de acceso. El nodo de acceso codifica datos de voz u otros datos en uno o más bloques de transporte, incluyendo cada bloque de transporte un conjunto de bloques de código en los que los datos se codifican para su transmisión a un dispositivo móvil u otro dispositivo receptor de acuerdo con el protocolo 5G u otros protocolos de comunicación inalámbrica adecuados 1502. El nodo de acceso transmite de forma inalámbrica los uno o más bloques de transporte por un canal propio del dispositivo móvil o de otro dispositivo receptor, en el que los bloques de código dentro de los bloques de transporte se transmiten sin bloques de código de paridad redundantes (o con una cantidad deseada de bloques de código de paridad redundantes u otra información de redundancia) 1504. El nodo de acceso recibe, del dispositivo móvil u otro dispositivo receptor, a través de una petición HARQ MAC, un número total de bloques de código fallidos dentro de los uno o más bloques de transporte previamente transmitidos al dispositivo receptor 1506.

**[0062]** El nodo de acceso genera u obtiene de otro modo un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte, donde el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos y, por ejemplo, donde (a) el código de corrección de errores incluye paridades que son lo suficientemente largas como para recuperar el número total de bloques de código fallidos, donde (b) el código de corrección de errores incluye bits codificados para ser transmitidos dentro de bloques de código de paridad de un nuevo bloque de transporte y donde (c) el código de corrección de errores se determina o ajusta en función del número total de bloques de código fallidos y de una tasa de eliminación selectiva esperada en el canal dentro de la transmisión del nuevo bloque de transporte a un dispositivo móvil u otro dispositivo receptor 1508. De esta manera, se puede lograr un compromiso entre fiabilidad y eficiencia mediante el ajuste de la cantidad de redundancia en el momento de la retransmisión ajustando los códigos de corrección de errores.

**[0063]** El nodo de acceso transmite el código de corrección de errores dentro de un bloque de transporte nuevo o posterior, incluyendo la transmisión de nuevos bloques de código de datos adicionales junto con el código de corrección de errores dentro del nuevo bloque de transporte, en el que el código de corrección de errores también abarca los nuevos bloques de código de datos, y donde (a) el nuevo bloque de transporte se transmite después de un retardo suficiente para permitir que el receptor descodifique todos los bloques de código de un bloque de transporte anterior, de modo que se pueda corregir un error en cualquiera de los bloques de código del bloque de transporte anterior utilizando el código de corrección de errores dentro del nuevo bloque de transporte o (b) donde el nuevo bloque de transporte se transmite sin un retardo suficiente como para permitir que el receptor descodifique todos los bloques de código de un bloque de transporte anterior, de manera que en vez se recupere un error en el bloque de transporte anterior que no pueda ser corregido por el código de corrección de errores dentro del nuevo bloque de transporte utilizando la corrección de errores de la capa MAC 1510. De forma adicional o alternativa, el nodo de acceso recibe, del dispositivo receptor, una transmisión a través de una petición HARQ FÍS que indica que los uno o más bloques de transporte deben retransmitirse en su totalidad (i.e., completamente) y retransmite los uno o más bloques de transporte en su totalidad al dispositivo receptor 1512.

**[0064]** La FIG. 16 es un diagrama de flujo que ilustra un procedimiento que funciona en un dispositivo móvil u otro dispositivo receptor. Pueden recibirse uno o más bloques de transporte por un canal desde un nodo de acceso u otro dispositivo transmisor, donde cada bloque de transporte incluye una pluralidad de bloques de código en los que hay datos codificados, recibiendo los bloques de código dentro de los bloques de transporte sin bloques de código de paridad redundantes o con una cantidad deseada de bloques de código de paridad redundantes 1602. El dispositivo receptor puede entonces intentar descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte 1604. Si se detectan algún fallo de bloque de código, se puede enviar un número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos al dispositivo transmisor 1606. Se puede recibir un nuevo bloque de transporte del dispositivo transmisor, incluyendo el nuevo bloque de transporte un código de corrección de errores suficiente para recuperar el número total de bloques de código de error 1608. Por ejemplo, el nuevo bloque de transporte puede incluir bloques de código de paridad que incluyen un código de corrección de errores para los bloques de código dentro de los uno o más bloques de transporte, en el que las paridades del código de corrección de errores son lo suficientemente largas como para recuperar el número total de bloques de código fallidos. El dispositivo receptor puede entonces recuperar los bloques de código fallidos a partir del código de corrección de errores 1610. El número total de bloques de código fallidos puede recibirse a través de una transmisión de capa MAC. Pueden recuperarse bloques de código fallidos mediante una descodificación de borrado, una combinación de una descodificación de borrado y una descodificación de error o una descodificación iterativa de entrada suave/salida suave más potente entre la codificación de capa MAC y la codificación de capa FÍS. En algunos ejemplos, se pueden recibir nuevos bloques de código de datos adicionales junto con el código de corrección de errores, en los que el código de corrección de errores también abarca los nuevos bloques de código de datos. De acuerdo con un aspecto, el dispositivo receptor también puede transmitir, al dispositivo transmisor, una transmisión de capa FÍS que indique si los uno o más bloques de transporte deben retransmitirse en su totalidad. En respuesta, el dispositivo receptor puede recibir los uno o más bloques de transporte en su totalidad del dispositivo transmisor. Estas características adicionales se ilustran en la FIG. 17, que también proporciona detalles adicionales a modo de ejemplo de otras características del procedimiento de la FIG. 16.

**[0065]** La FIG. 17 es un diagrama de flujo que ilustra además un procedimiento que funciona en un dispositivo receptor tal como un dispositivo móvil. El dispositivo móvil recibe de un dispositivo transmisor, como un nodo de acceso, uno o más bloques de transporte por un canal 5G (u otro canal de comunicación inalámbrica adecuado), donde cada bloque de transporte incluye un conjunto de bloques de código en los que hay datos codificados, y los bloques de código dentro de los bloques de transporte se reciben sin bloques de código de paridad redundantes (o con una cantidad deseada de bloques de código de paridad redundantes u otra información de redundancia) 1702. El dispositivo móvil intenta descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte a pesar de la falta de bloques de código de paridad redundantes 1704. El dispositivo móvil cuenta o, por lo demás, determina un número total de bloques de código fallidos dentro de los uno o más bloques de transporte recibidos y envía una indicación del número total de bloques de código fallidos al dispositivo transmisor a través de una petición HARQ MAC, si el número de bloques de código fallidos es menor que un umbral 1706. El dispositivo móvil recibe un nuevo bloque de transporte del dispositivo transmisor que incluye un código de corrección de errores que es suficiente para recuperar el número total de bloques de código fallidos y, por ejemplo, donde (a) el código de corrección de errores incluye paridades que son lo suficientemente largas como para recuperar el número total de bloques de código fallidos, donde (b) el código de corrección de errores incluye bits codificados dentro de bloques de código de paridad de un nuevo bloque de transporte y donde (c) el código de corrección de errores se basa en el número total de bloques de código fallidos y en una tasa de eliminación selectiva esperada sobre el canal 1708. El dispositivo móvil recupera los bloques de código fallidos a partir del código de corrección de errores mediante una descodificación de borrado, una combinación de una descodificación de borrado y una descodificación de error o una descodificación iterativa de entrada suave/salida suave más potente entre la codificación de capa MAC y la codificación de capa FÍS 1710.

**[0066]** De forma adicional o alternativa, el dispositivo móvil (a) envía un acuse de recibo al dispositivo transmisor después de que se haya descodificado un último de los bloques de código del bloque de transporte inicial para que se pueda corregir un error en cualquiera de los bloques de código del bloque de transporte inicial utilizando el código de corrección de errores dentro del nuevo bloque de transporte o (b) envía el acuse de recibo antes de que se hayan descodificado todos los bloques de código del bloque de transporte inicial, de manera que en vez se recupere un error en el último bloque de código del bloque de transporte inicial utilizando una corrección de errores de capa MAC 1712. De forma adicional o alternativa, el dispositivo móvil envía una transmisión a través de una petición HARQ FÍS al dispositivo transmisor que indica que los uno o más bloques de transporte deben retransmitirse en su totalidad (i.e., completamente) y luego recibe los uno o más bloques de transporte en su totalidad del dispositivo de transmisión 1714.

**[0067]** Además, cabe observarse que los modos de realización pueden describirse como un proceso que se representa como un flujograma, un diagrama de flujo, un diagrama estructural o un diagrama de bloques. Aunque un flujograma puede describir las operaciones como un proceso secuencial, muchas de las operaciones pueden realizarse en paralelo o simultáneamente. Además, el orden de las operaciones puede reorganizarse. Un proceso concluye cuando finalizan sus operaciones. Un proceso puede corresponder a un procedimiento, una función, un procedimiento, una subrutina, un subprograma, etc. Cuando un proceso corresponde a una función, su conclusión corresponde a un retorno de la función a la función de llamada o a la función principal.

**[0068]** Además, un medio de almacenamiento puede representar uno o más dispositivos para almacenar datos, incluyendo memoria de sólo lectura (ROM), una memoria de acceso aleatorio (RAM), medios de almacenamiento de disco magnético, medios de almacenamiento óptico, dispositivos de memoria flash y/u otros medios legibles por máquina para almacenar información. La expresión "medio legible por máquina" incluye, sin limitación, dispositivos de almacenamiento portátiles o fijos, dispositivos de almacenamiento ópticos, canales inalámbricos y diversos otros medios capaces de almacenar, contener o llevar una instrucción o instrucciones y/o datos.

**[0069]** Los procedimientos o algoritmos descritos en relación con los ejemplos divulgados en el presente documento pueden incorporarse directamente en hardware, en un módulo de software ejecutable por un procesador, o en una combinación de ambos, en forma de unidad de procesamiento, instrucciones de programación u otras instrucciones, y pueden contenerse en un único dispositivo o distribuirse en múltiples dispositivos. Un módulo de software puede residir en una memoria RAM, una memoria flash, una memoria ROM, una memoria EPROM, una memoria EEPROM, registros, un disco duro, un disco extraíble, un CD-ROM o cualquier otra forma de medio de almacenamiento conocido en la técnica. Un medio de almacenamiento puede estar acoplado al procesador de manera que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. De forma alternativa, el medio de almacenamiento puede ser parte integrante del procesador.

**[0070]** Los expertos en la técnica apreciarán además que los diversos bloques lógicos, módulos, circuitos y pasos de algoritmo ilustrativos descritos en relación con los modos de realización divulgados en el presente documento pueden implementarse como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad entre hardware y software, anteriormente se han descrito de manera general diversos componentes, bloques, módulos, circuitos y pasos ilustrativos en términos de su funcionalidad. Que dicha funcionalidad se implemente como hardware o software depende de la aplicación particular y de las restricciones de diseño impuestas en el sistema global.



5 **[0071]** Las diversas características de la invención descritas en el presente documento pueden implementarse en diferentes sistemas sin apartarse de la invención. Cabe apreciarse que los modos de realización anteriores son simplemente ejemplos y no han de interpretarse como limitantes de la invención. La descripción de los modos de realización pretende ser ilustrativa y no limitar el alcance de las reivindicaciones. Como tales, las presentes enseñanzas pueden aplicarse fácilmente a otros tipos de aparatos, y muchas alternativas, modificaciones y variaciones serán evidentes para los expertos en la técnica.

**REIVINDICACIONES**

1. Un procedimiento que funciona en un dispositivo transmisor (404, 504), que comprende:
  - 5 codificar datos en uno o más bloques de transporte (304, 610), incluyendo cada bloque de transporte una pluralidad de bloques de código (306, 604, 716, 718) en los que se codifican los datos;
 

transmitir de forma inalámbrica los uno o más bloques de transporte (304, 610) por un canal propio a un dispositivo receptor (402, 502), en el que los bloques de código dentro de los bloques de transporte (304, 610) se transmiten sin información de redundancia o con una cantidad deseada de información de redundancia;

10 recibir, del dispositivo receptor (402, 502), un número total de bloques de código fallidos (716, 718) de entre los uno o más bloques de transporte transmitidos (304, 610);

15 generar un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte (304, 610), en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos (716, 718);

20 transmitir el código de corrección de errores dentro de un nuevo bloque de transporte;

estando el procedimiento **caracterizado por:**

25 recibir, del dispositivo receptor (402, 502), una transmisión que indica que los uno o más bloques de transporte (304, 610) deben retransmitirse en su totalidad; y

retransmitir los uno o más bloques de transporte (304, 610) en su totalidad al dispositivo receptor (402, 502).
  - 30 2. El procedimiento según la reivindicación 1, en el que el código de corrección de errores incluye paridades que son lo suficientemente largas como para recuperar el número total de bloques de código fallidos (716, 718).
  - 35 3. El procedimiento según la reivindicación 1, en el que el código de corrección de errores se determina en función del número total de bloques de código fallidos (716, 718) y de una tasa de eliminación selectiva esperada dentro de la transmisión del nuevo bloque de transporte.
  - 40 4. El procedimiento según la reivindicación 1, que comprende además:
 

transmitir nuevos bloques de código de datos adicionales junto con el código de corrección de errores dentro del nuevo bloque de transporte.
  5. El procedimiento según la reivindicación 4, en el que el código de corrección de errores también abarca los nuevos bloques de código de datos.
  - 45 6. Un dispositivo transmisor (404, 504), que comprende:
 

medios para codificar datos en uno o más bloques de transporte (304, 610), incluyendo cada bloque de transporte una pluralidad de bloques de código (306, 604, 716, 718) en los que los datos están codificados;

50 medios para transmitir de forma inalámbrica los uno o más bloques de transporte (304, 610) por un canal propio a un dispositivo receptor (402, 502), en el que los bloques de código dentro de los bloques de transporte (304, 610) se transmiten sin información de redundancia o con una cantidad deseada de información de redundancia;

55 medios para recibir, del dispositivo receptor (402, 502), un número total de bloques de código fallidos (716, 718) de entre la pluralidad transmitida de uno o más bloques de transporte (304, 610);

60 medios para generar un código de corrección de errores sobre los bloques de código dentro de los uno o más bloques de transporte (304, 610), en el que el código de corrección de errores es suficiente para recuperar el número total de bloques de código fallidos (716, 718);

medios para transmitir el código de corrección de errores dentro de un nuevo bloque de transporte; estando el dispositivo **caracterizado por:**

65 medios para recibir, del dispositivo receptor (402, 502), una transmisión que indica que los uno o más bloques de transporte (304, 610) deben retransmitirse en su totalidad; y

medios para retransmitir los uno o más bloques de transporte (304, 610) en su totalidad al dispositivo receptor (402, 502).

- 5 7. El dispositivo transmisor (404, 504) de la reivindicación 6, en el que el código de corrección de errores generado por el circuito de procesamiento incluye paridades que son lo suficientemente largas como para recuperar el número total de bloques de código fallidos (716, 718).
- 10 8. El dispositivo transmisor (404, 504) de la reivindicación 6, en el que el código de corrección de errores se determina en función del número total de bloques de código fallidos (716, 718) y de una tasa de eliminación selectiva esperada dentro de la transmisión del nuevo bloque de transporte.
- 15 9. El dispositivo móvil (404, 504) de la reivindicación 6, que comprende además:  
medios para transmitir nuevos bloques de código de datos adicionales junto con el código de corrección de errores.
- 20 10. Un procedimiento que funciona en un equipo de usuario (402, 502), que comprende:  
recibir de un dispositivo transmisor (404, 504) uno o más bloques de transporte (304, 610) por un canal, donde cada bloque de transporte incluye una pluralidad de bloques de código (306, 604, 716, 718) en los que hay datos codificados, y los bloques de código dentro de los bloques de transporte (304, 610) se reciben sin información de redundancia o con una cantidad deseada de información de redundancia;  
25 intentar descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte (304, 610);  
enviar, al dispositivo transmisor (404, 504), un número total de bloques de código fallidos (716, 718) dentro de los uno o más bloques de transporte recibidos (304, 610);  
30 recibir un nuevo bloque de transporte que incluye un código de corrección de errores que es suficiente para recuperar el número total de bloques de código fallidos (716, 718);  
recuperar los bloques de código fallidos (716, 718) del código de corrección de errores; estando el procedimiento **caracterizado por**:  
35 transmitir, al dispositivo transmisor (404, 504), una transmisión que indica que los uno o más bloques de transporte (304, 610) deben retransmitirse en su totalidad; y  
40 recibir los uno o más bloques de transporte (304, 610) retransmitidos en su totalidad del dispositivo transmisor (404, 504).
- 45 11. El procedimiento según la reivindicación 10, en el que el código de corrección de errores incluye paridades que son lo suficientemente largas como para recuperar el número total de bloques de código fallidos (716, 718).
- 50 12. El procedimiento según la reivindicación 10, que comprende además:  
recibir nuevos bloques de código de datos adicionales junto con el código de corrección de errores, en el que el código de corrección de errores también abarca los nuevos bloques de código de datos.
- 55 13. Un dispositivo receptor (402, 502), que comprende:  
medios para recibir los uno o más bloques de transporte (304, 610) por un canal desde un dispositivo transmisor (404, 504), donde cada bloque de transporte incluye una pluralidad de bloques de código (306, 604, 716, 718) en los que hay datos codificados, y los bloques de código dentro de los bloques de transporte (304, 610) se reciben sin información de redundancia o con una cantidad deseada de información de redundancia;  
60 medios para intentar descodificar datos en los bloques de código recibidos dentro de los uno o más bloques de transporte (304, 610);  
medios para enviar, al dispositivo transmisor (404, 504), un número total de bloques de código fallidos (716, 718) dentro de los uno o más bloques de transporte recibidos (304, 610);  
65

medios para recibir un nuevo bloque de transporte que incluye un código de corrección de errores que es suficiente para recuperar el número total de bloques de código fallidos (716, 718);

5 medios para recuperar los bloques de código fallidos (716, 718) a partir del código de corrección de errores;

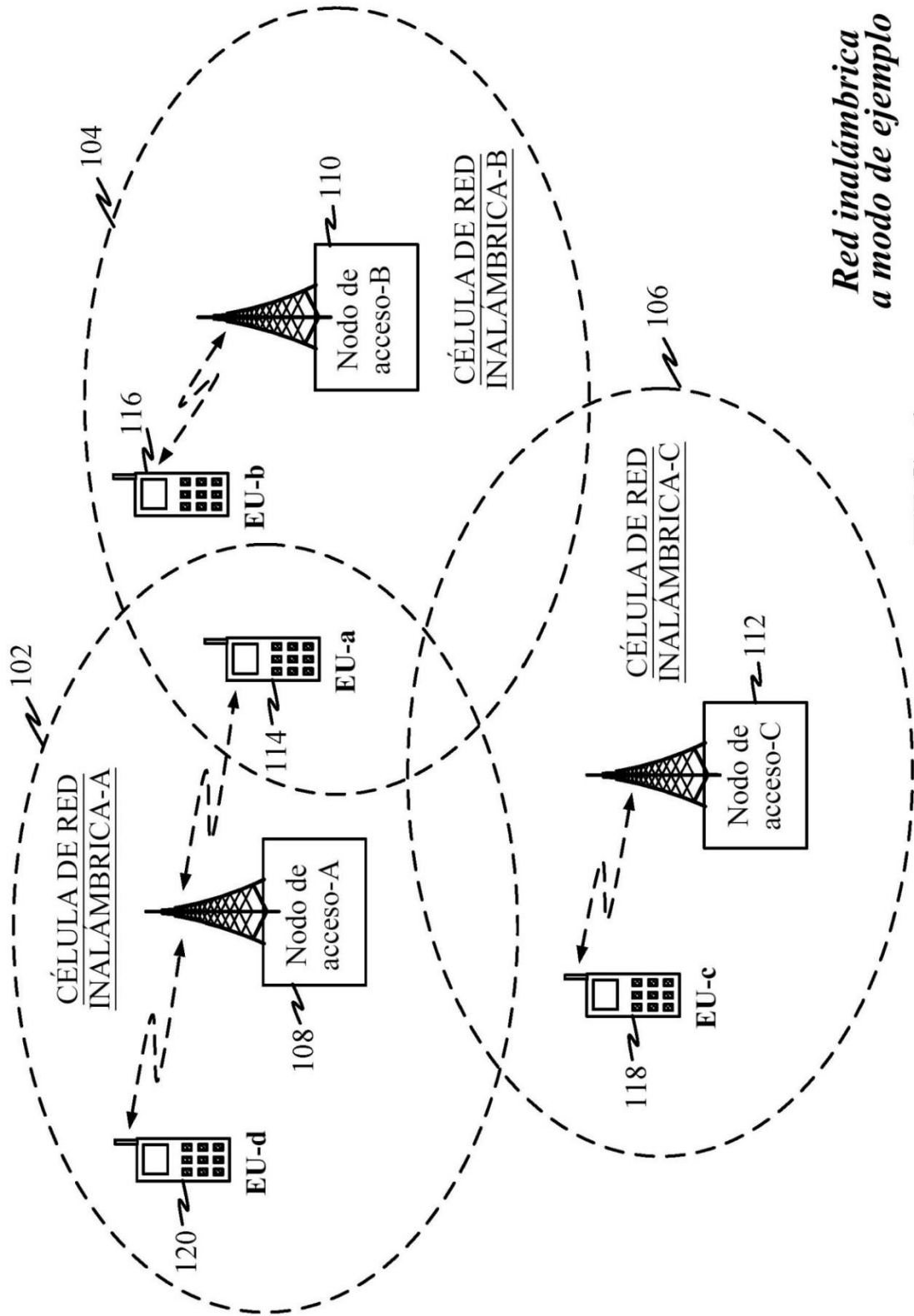
estando el dispositivo **caracterizado por:**

10 medios para transmitir, al dispositivo transmisor (404, 504), una transmisión que indica si los uno o más bloques de transporte (304, 610) deben retransmitirse en su totalidad; y

medios para recibir los uno o más bloques de transporte (304, 610) retransmitidos en su totalidad al dispositivo transmisor (404, 504).

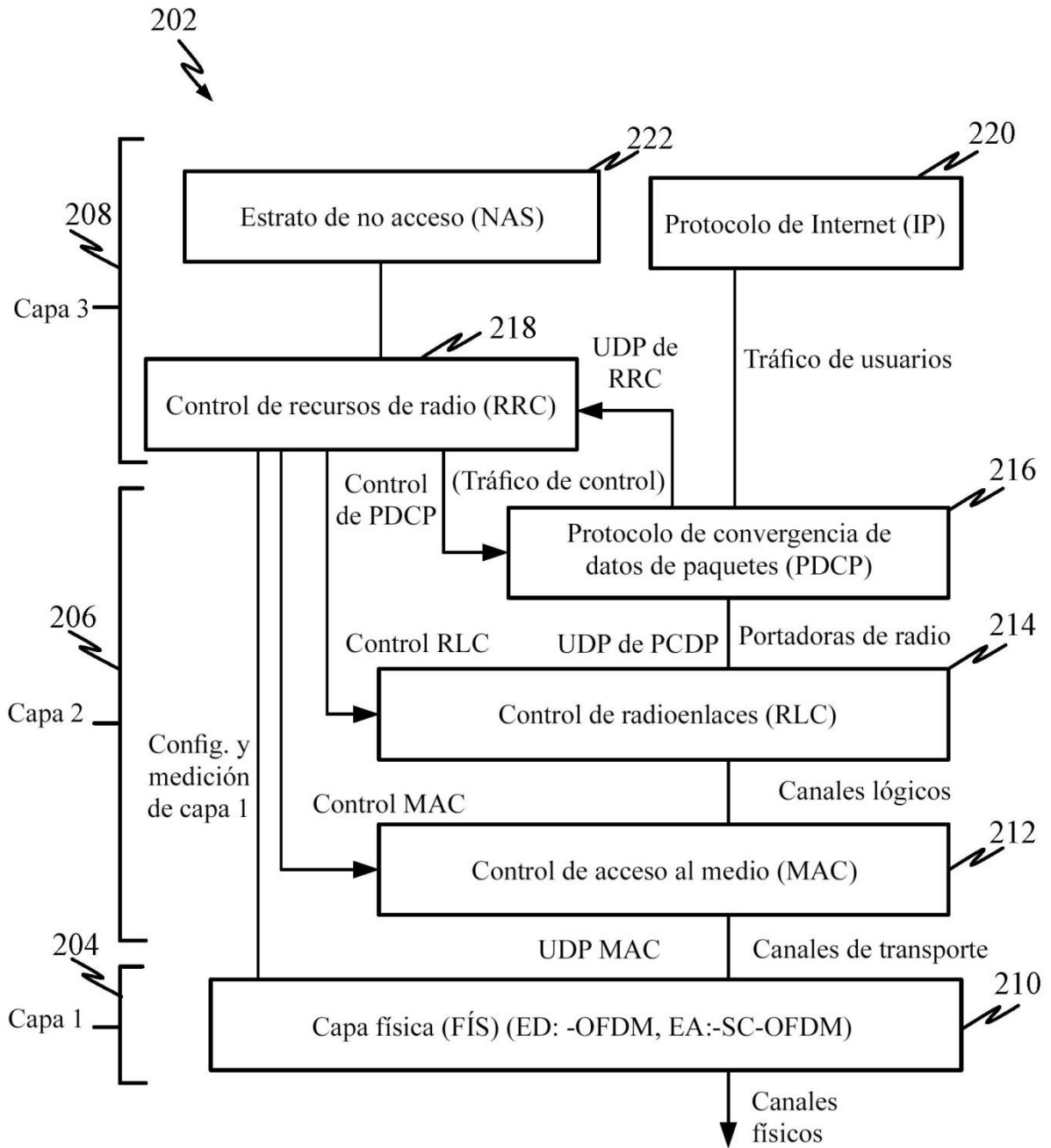
15 14. El dispositivo receptor (402, 502) de la reivindicación 13, en el que el código de corrección de errores incluye paridades que son lo suficientemente largas como para recuperar el número total de bloques de código fallidos (716, 718).

20 15. Un programa informático que comprende instrucciones que, cuando se ejecutan, hacen que un procesador realice un procedimiento según una de las reivindicaciones 1-5 o 10-12.



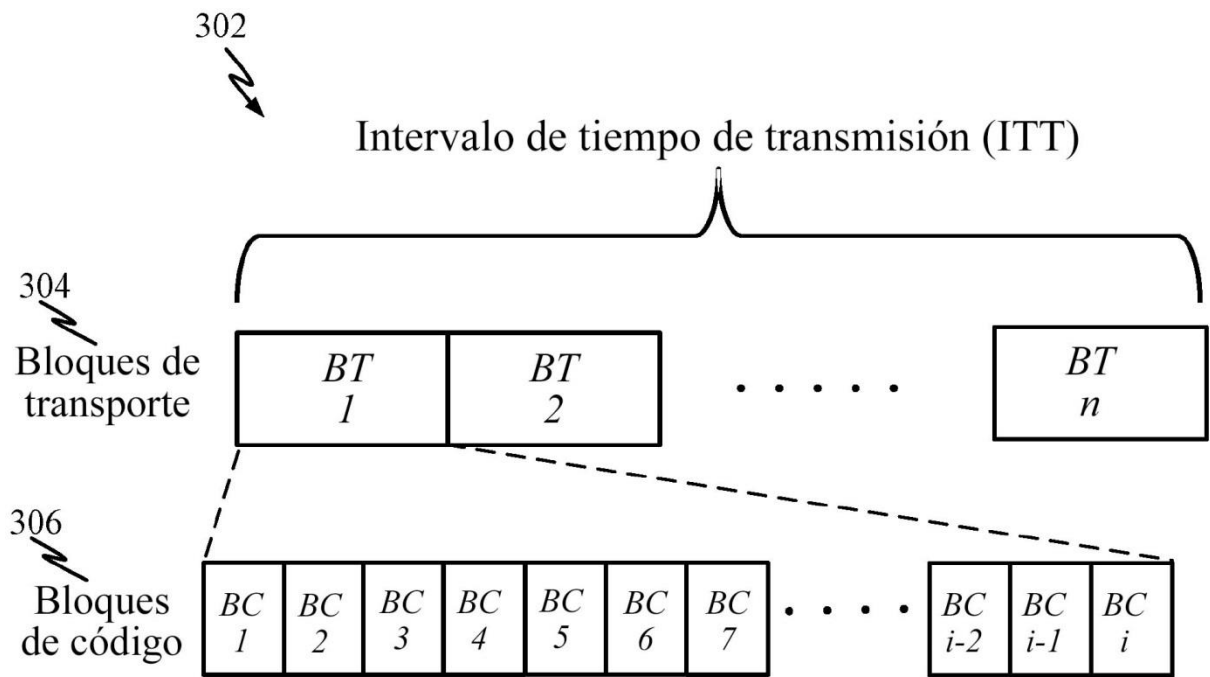
*Red inalámbrica a modo de ejemplo*

**FIG. 1**



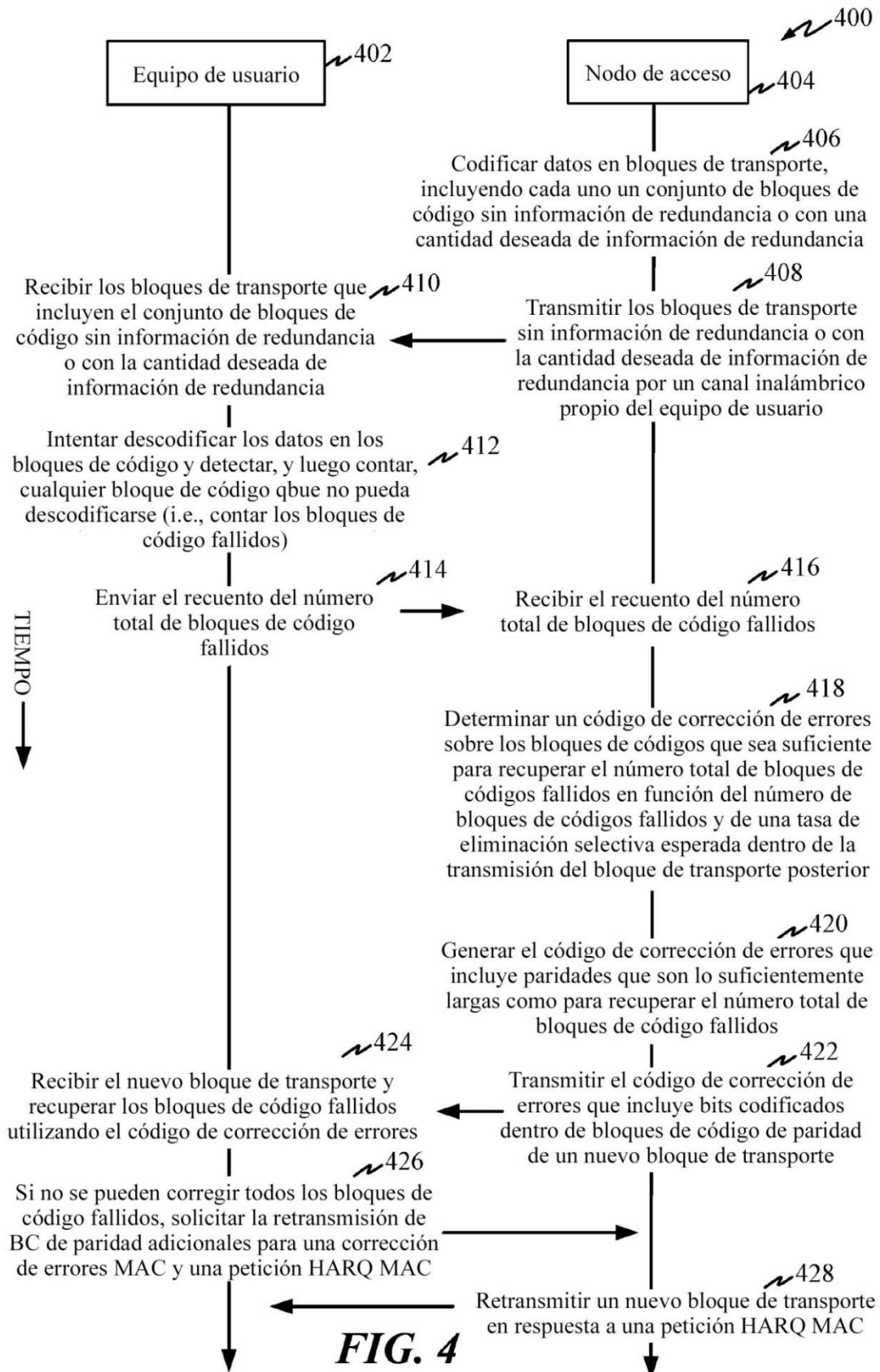
*Pila de protocolos a modo de ejemplo*

**FIG. 2**



*Canal a modo de ejemplo*

**FIG. 3**



**FIG. 4**



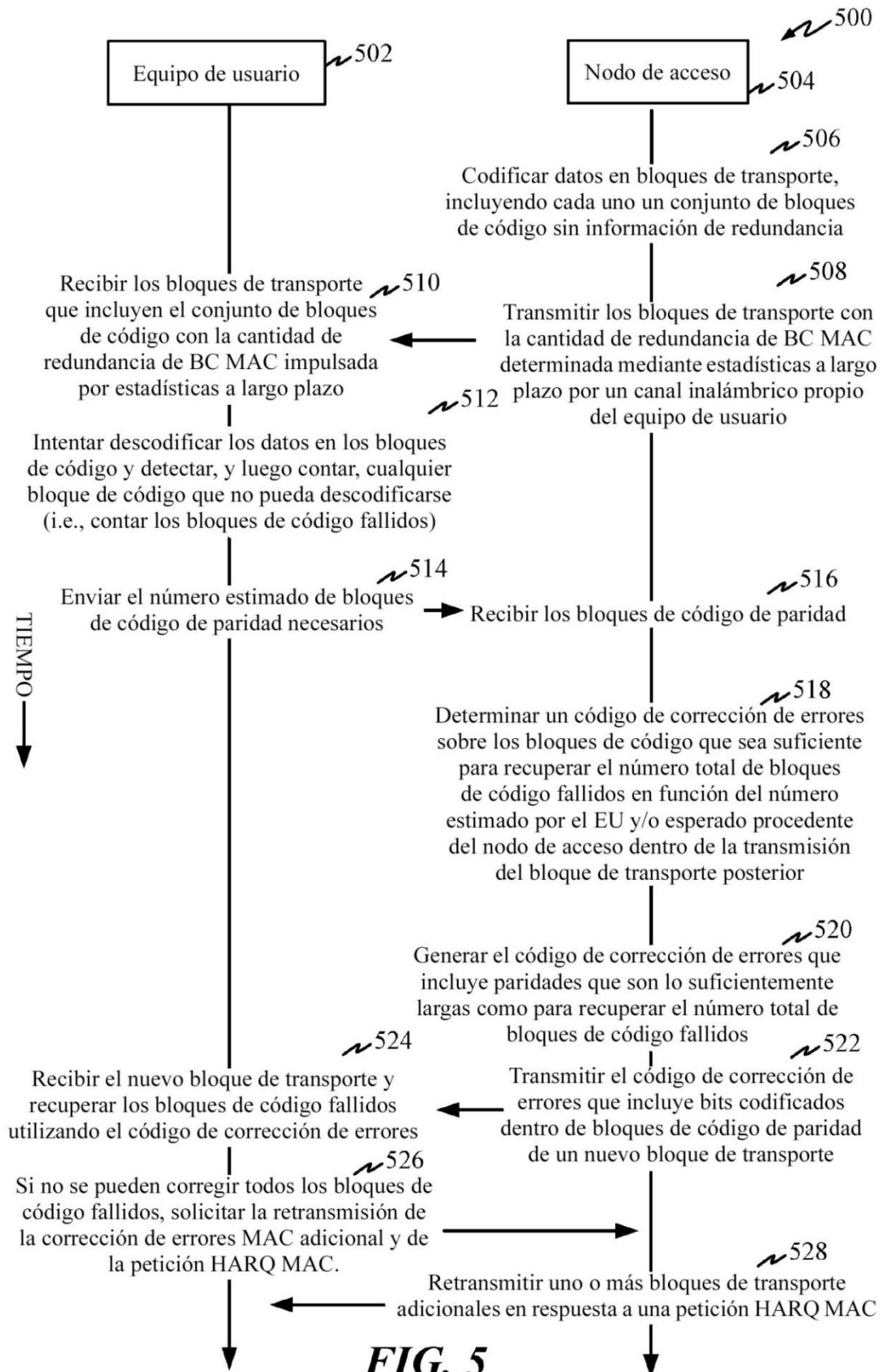
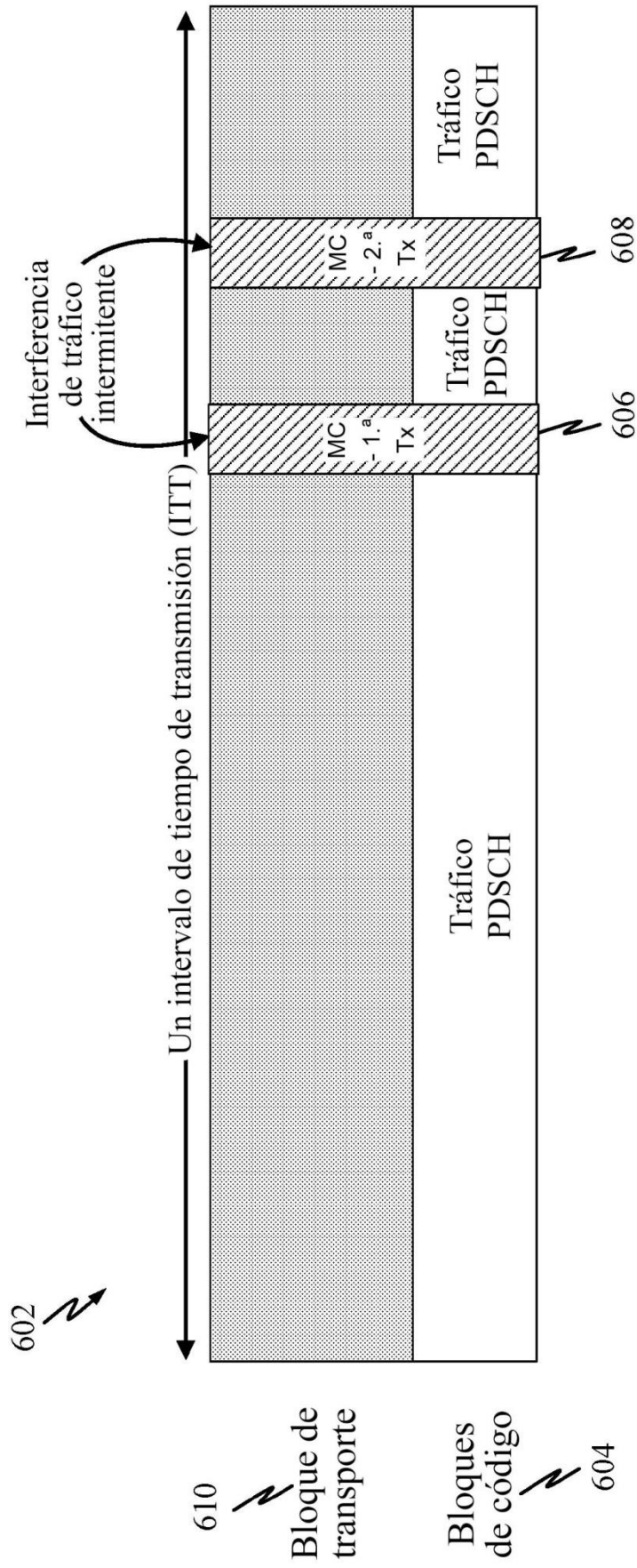
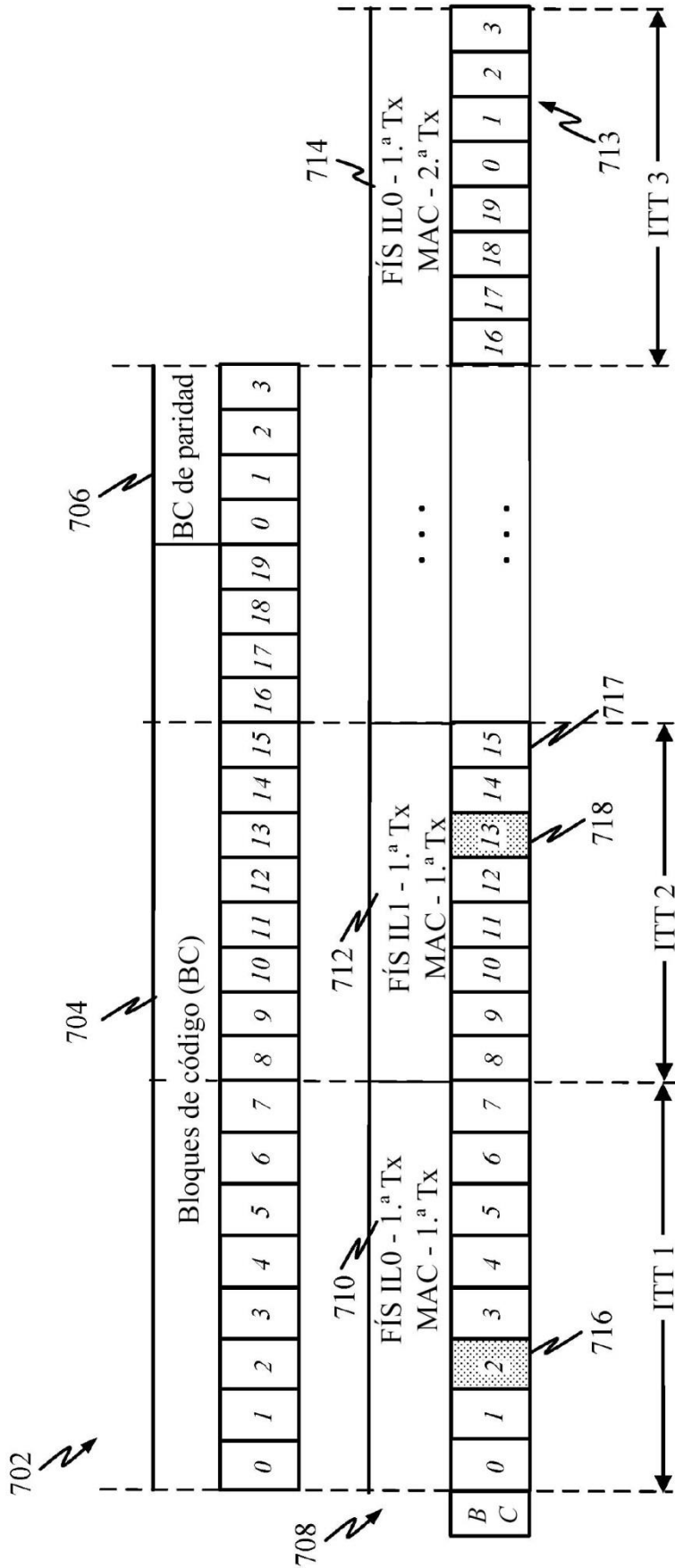


FIG. 5

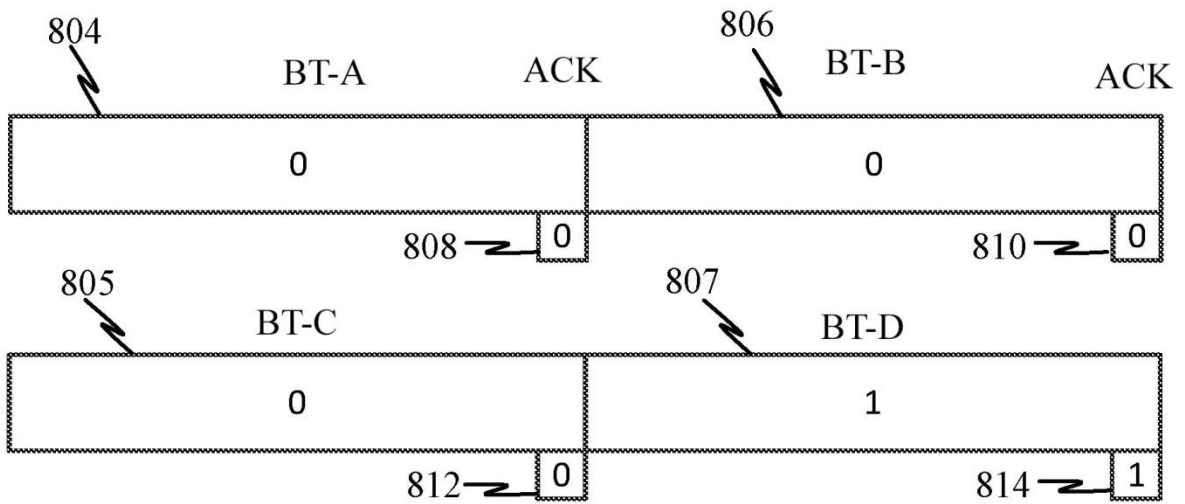


**FIG. 6**



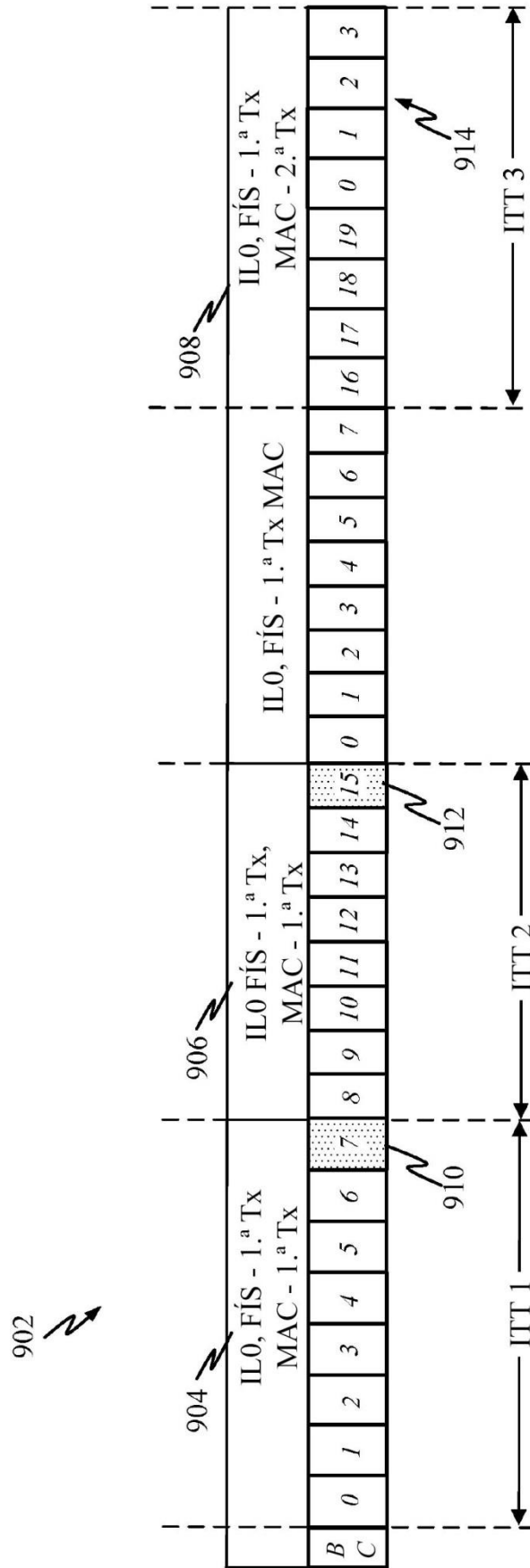
*Optimización de BC de paridad a modo de ejemplo*

**FIG. 7**

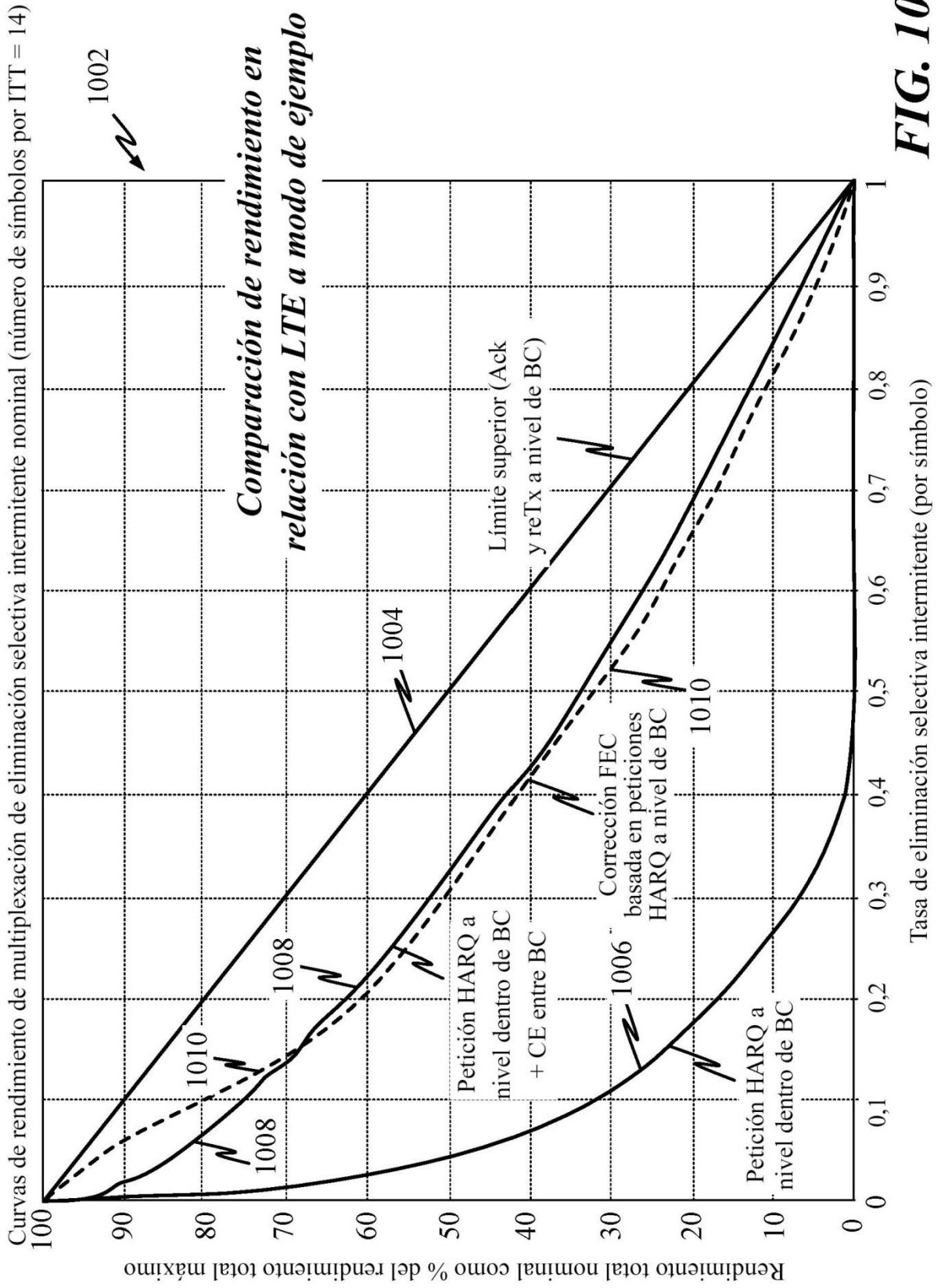


*Optimización de ACK a modo de ejemplo*

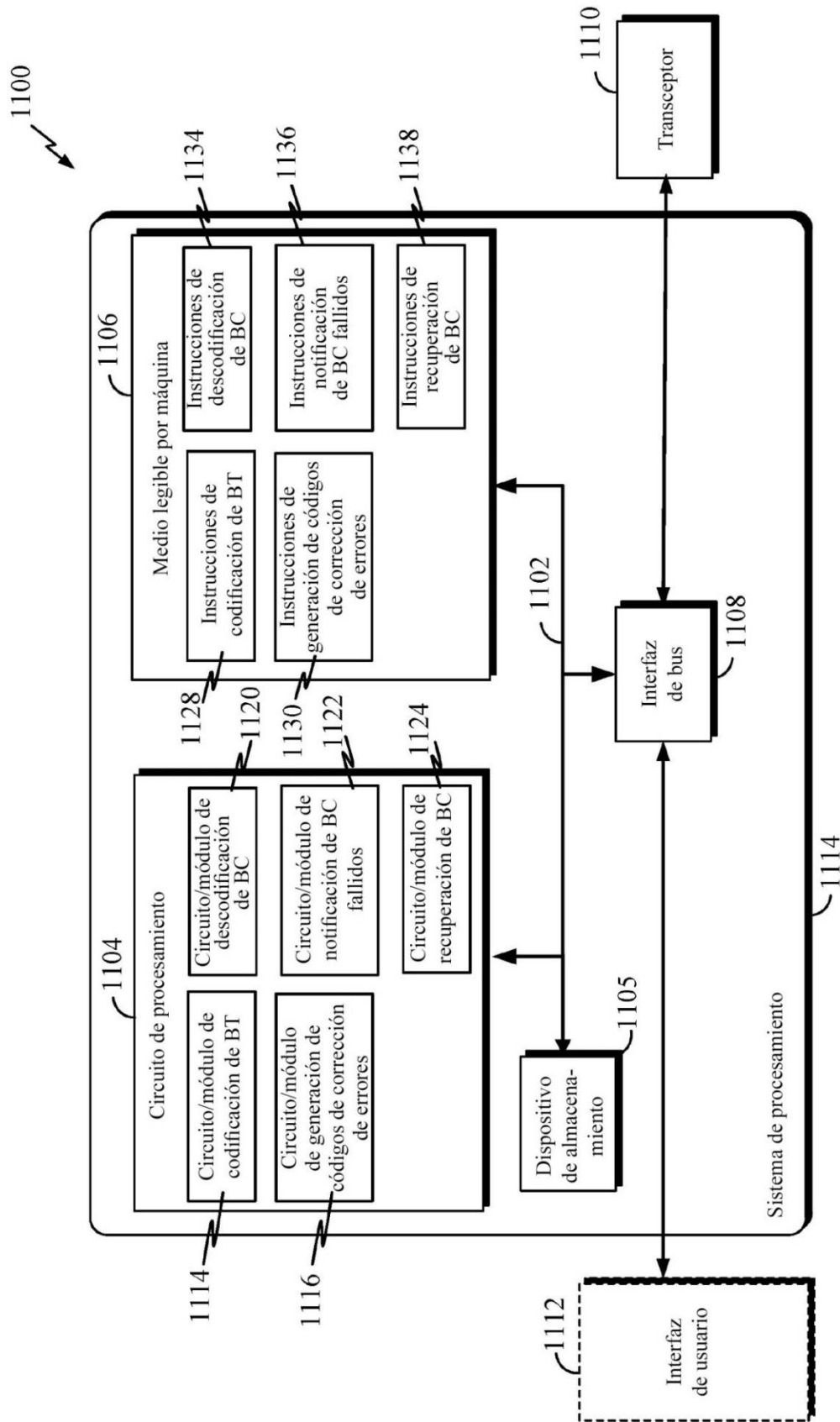
**FIG. 8**



**FIG. 9**



**FIG. 10**



**FIG. 11**

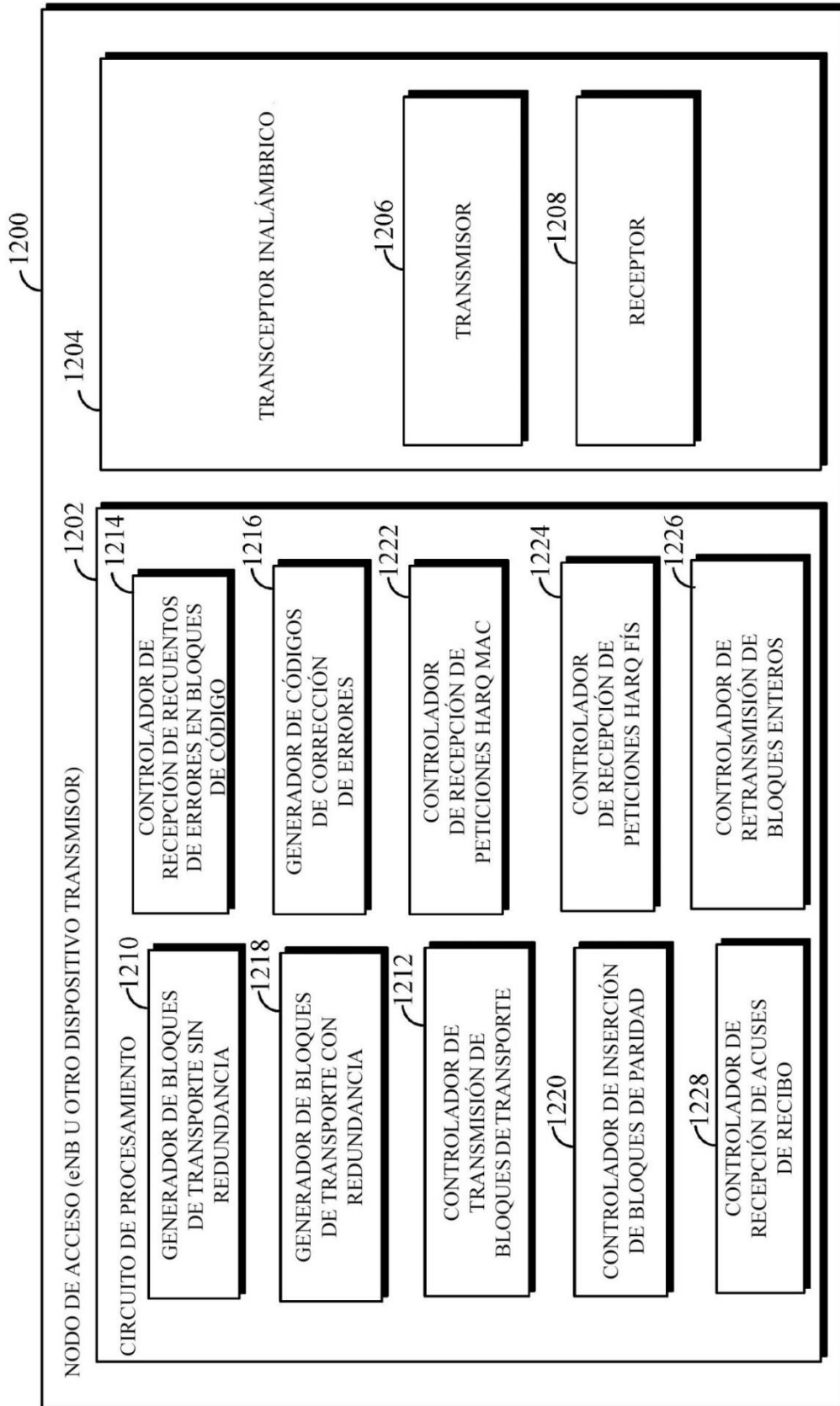


FIG. 12



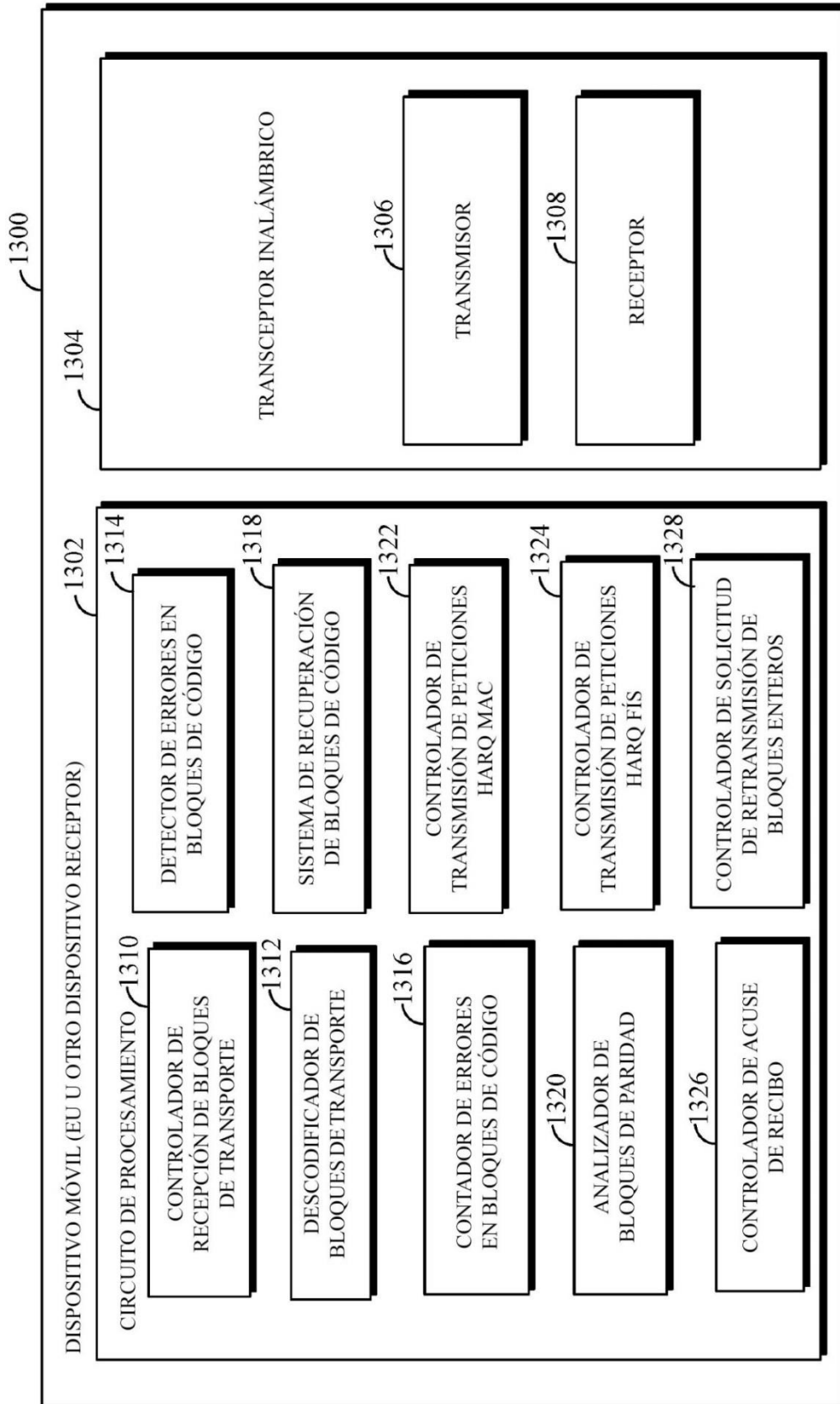
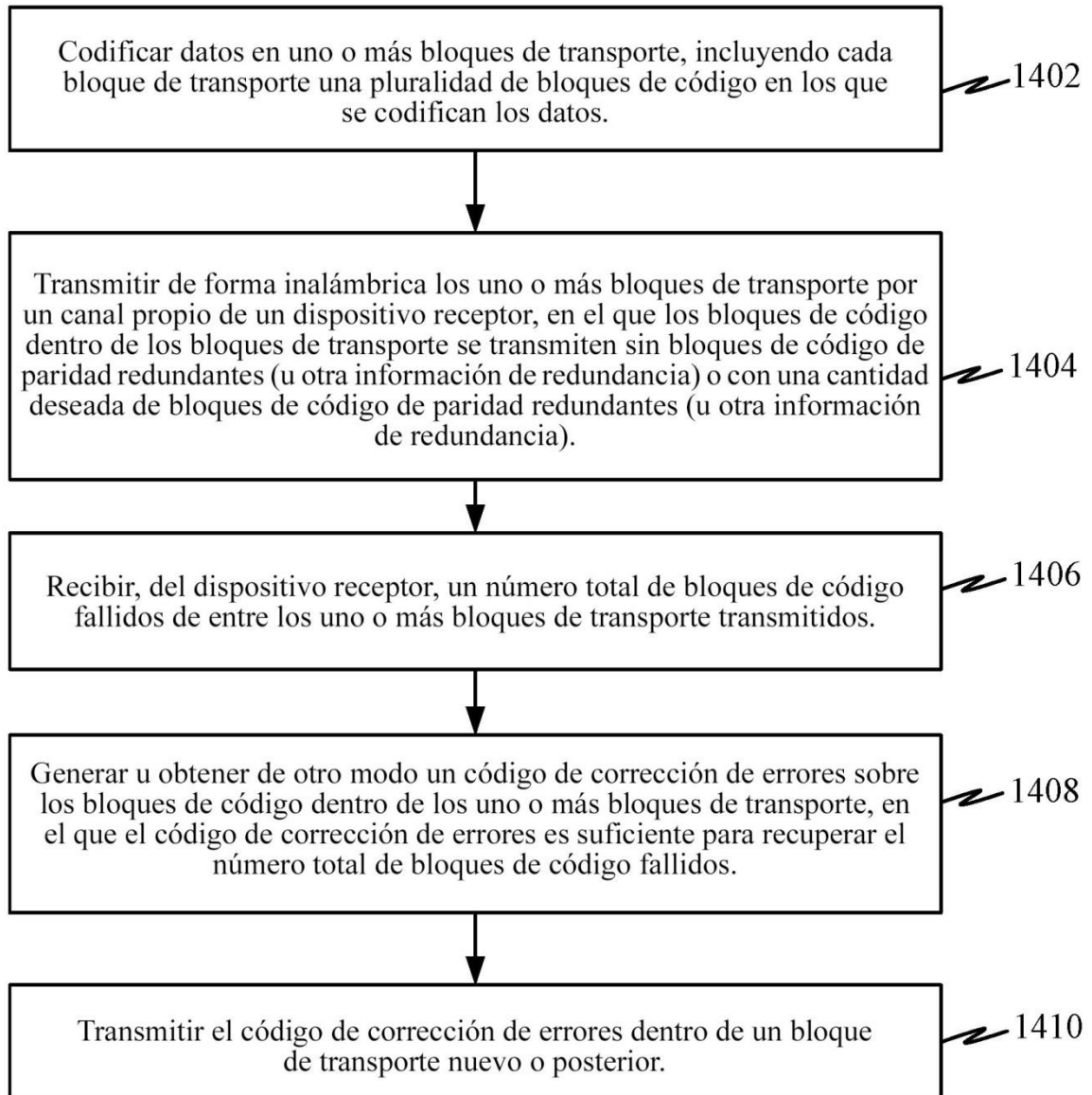
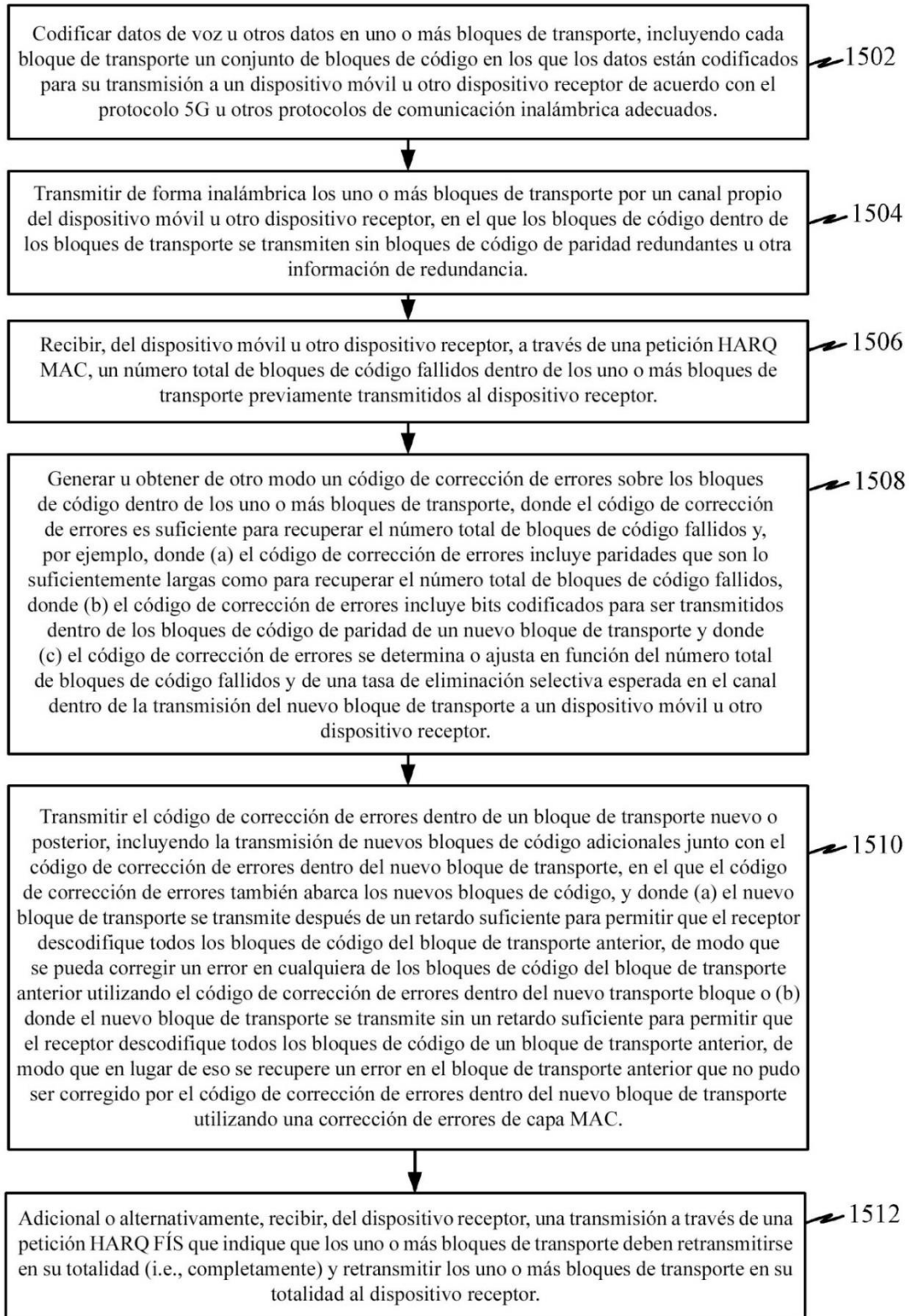


FIG. 13

*Operaciones a modo de ejemplo realizadas por un nodo de acceso u otro dispositivo transmisor*

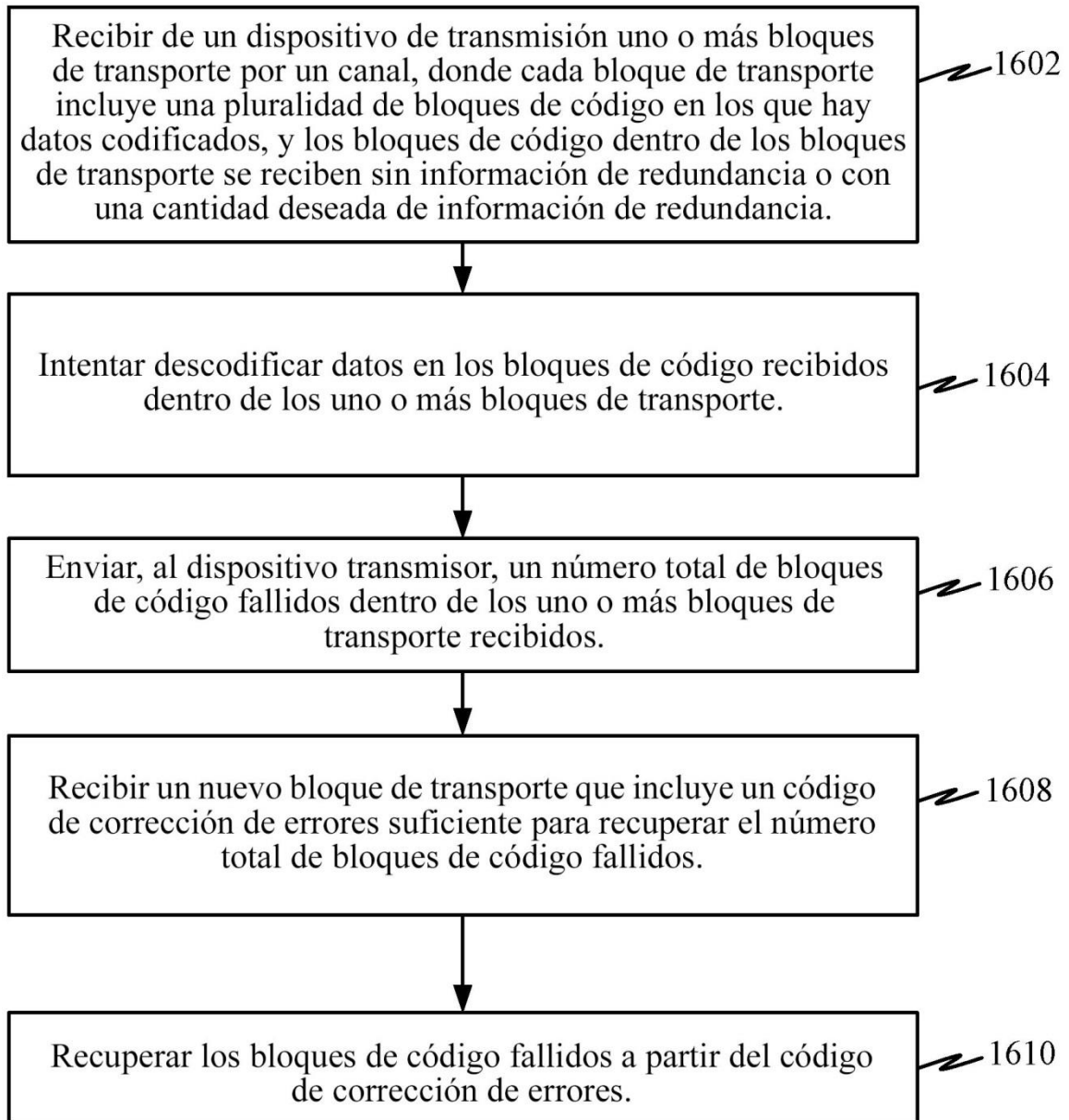


**FIG. 14**

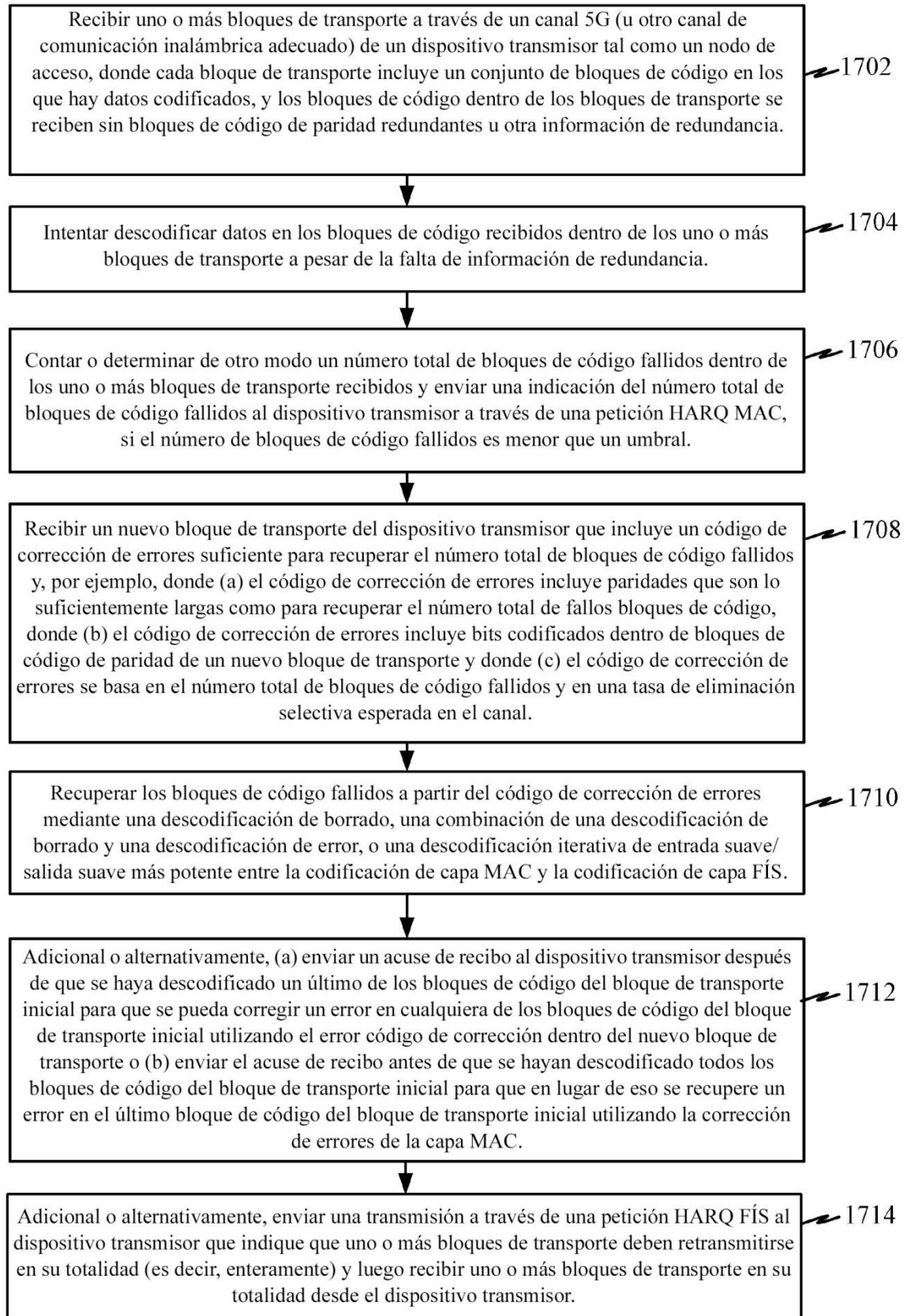


**FIG. 15**

*Operaciones a modo de ejemplo realizadas por un dispositivo móvil u otro dispositivo receptor*



**FIG. 16**



**FIG. 17**