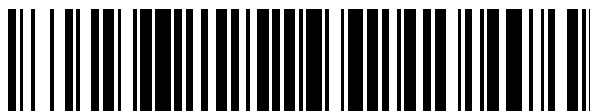


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 723 953**

51 Int. Cl.:

H04L 1/00 (2006.01)

H03M 13/15 (2006.01)

H03M 13/27 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **22.12.2014 PCT/CN2014/094475**

87 Fecha y número de publicación internacional: **30.06.2016 WO16101089**

96 Fecha de presentación y número de la solicitud europea: **22.12.2014 E 14908660 (5)**

97 Fecha y número de publicación de la concesión europea: **27.02.2019 EP 3226422**

54 Título: **Método de codificación del código polar y dispositivo de codificación**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
04.09.2019

73 Titular/es:
**HUAWEI TECHNOLOGIES CO. LTD. (100.0%)
Huawei Administration Building, Bantian,
Longgang District
Shenzhen, Guangdong 518129, CN**

72 Inventor/es:
**SHEN, HUI y
LI, BIN**

74 Agente/Representante:
LEHMANN NOVO, María Isabel

ES 2 723 953 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Método de codificación del código polar y dispositivo de codificación

Campo técnico

5 Las realizaciones de la presente invención se refieren al campo de la codificación y decodificación y, más específicamente, a un método de codificación del código polar y a un aparato de codificación.

Antecedentes

10 En un sistema de comunicaciones, la codificación de canales, en general, se realiza para mejorar la fiabilidad de la transmisión de datos y garantizar la calidad de comunicación. Un código polar (Polar code) es una manera de codificación que puede lograr una capacidad de Shannon y tiene una baja complejidad de codificación-decodificación. El código polar es un código de bloque lineal, que incluye uno o más bits de información y uno o más bits congelados. Una matriz generadora del código polar es G_N , y un proceso de codificación del código polar es $x_1^N = u_1^N G_N$, donde $u_1^N = \{u_1, u_2, \dots, u_N\}$ es un vector fila binario con una longitud de N .

Sin embargo, cuando el código polar se utiliza para la codificación de canales de un canal físico de difusión (Physical Broadcast Channel, PBCH), la fiabilidad de la transmisión del canal de difusión puede mejorarse aún más.

15 Resumen

Las realizaciones de la presente invención proporcionan un método de codificación del código polar y un aparato de codificación, a fin de mejorar la fiabilidad de la transmisión de señalización de difusión.

20 De acuerdo con un primer aspecto, una realización de la presente invención proporciona un método de codificación del código polar, que incluye:
 asignar M bits reservados de una señalización de difusión respectivamente a M bits de información de baja fiabilidad en K bits de información de un código polar y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos y, en donde, los bits reservados no transportan información útil; y
 25 realizar la codificación del código polar en los bits después de la asignación, para obtener bits codificados después de la codificación.

Con referencia al primer aspecto, en una primera manera de implementación del primer aspecto, los M bits de información de baja fiabilidad incluyen M bits de información con una fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad incluyen M bits de información con la fiabilidad más baja en los K bits de información.

30 Con referencia al primer aspecto y a la manera de implementación anterior del primer aspecto, en una segunda manera de implementación del primer aspecto, antes de la asignación de M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar, el método de codificación incluye además:
 ordenar los K bits de información de acuerdo con la fiabilidad de los K bits de información.

35 Con referencia al primer aspecto y a las maneras de implementación anteriores del primer aspecto, en una tercera manera de implementación del primer aspecto, la fiabilidad de uno de los K bits de información se determina de acuerdo con la capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

40 Con referencia al primer aspecto y a las maneras de implementación anteriores del primer aspecto, en una cuarta manera de implementación del primer aspecto, después de la realización de la codificación del código polar en los bits después de la asignación, para obtener bits codificados después de la codificación, el método de codificación incluye además:
 realizar el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; e
 45 ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico; o
 realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

Con referencia al primer aspecto y a las maneras de implementación anteriores del primer aspecto, en una quinta manera de implementación del primer aspecto, la realización del intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado incluye:

- 5 obtener una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación;
- realizar el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia;
- determinar una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia;
- 10 e intercalar los bits codificados después de la codificación, de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.

Con referencia al primer aspecto y a las maneras de implementación anteriores del primer aspecto, en una sexta manera de implementación del primer aspecto, la obtención de una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación incluye:

- 15 determinar la secuencia congruente de acuerdo con la siguiente fórmula:

$$x(0) = x_0, y$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, \dots, (N-2),$$

donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente.

- 20 De acuerdo con un segundo aspecto, una realización de la presente invención proporciona un aparato de codificación del código polar, que incluye:

- una unidad de asignación, configurada para: asignar M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos y los bits reservados no transportan información útil; y
- 25 una unidad de codificación, configurada para realizar la codificación del código polar en los bits después de la asignación, para obtener bits codificados después de la codificación.

- 30 Con referencia al segundo aspecto, en una primera manera de implementación del segundo aspecto, los M bits de información de baja fiabilidad incluyen M bits de información con una fiabilidad más baja que un umbral preestablecido o, los M bits de información de baja fiabilidad, incluyen M bits de información con la fiabilidad más baja en los K bits de información.

- 35 Con referencia al segundo aspecto y a la manera de implementación anterior del segundo aspecto, en una segunda manera de implementación del segundo aspecto, el aparato de codificación incluye además una unidad de ordenación, configurada para ordenar los K bits de información de acuerdo con la fiabilidad de los K bits de información.

- 40 Con referencia al segundo aspecto y a las maneras de implementación anteriores del segundo aspecto, en una tercera manera de implementación del segundo aspecto, la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

- 45 Con referencia al segundo aspecto y a las maneras de implementación anteriores del segundo aspecto, en una cuarta manera de implementación del segundo aspecto, el aparato de codificación incluye, además, una unidad de intercalado y una unidad de captura, donde

- la unidad de intercalado está configurada para realizar el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; y
- la unidad de captura está configurada para ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico; o
- 50 configurada para: realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

- 55 Con referencia al segundo aspecto y a las maneras de implementación anteriores del segundo aspecto, en una quinta manera de implementación del segundo aspecto, la unidad de intercalado está configurada específicamente para:

- obtener una secuencia congruente, de acuerdo con una longitud de los bits codificados después de la codificación;

realizar el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia;

determinar una función de asignación, de acuerdo con la secuencia congruente y la secuencia de referencia; e

5 intercalar los bits codificados después de la codificación, de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.

Con referencia al segundo aspecto y a las maneras de implementación anteriores del segundo aspecto, en una sexta manera de implementación del segundo aspecto, la unidad de intercalado está configurada específicamente para determinar la secuencia congruente de acuerdo con la siguiente fórmula:

10
$$x(0) = x_0, y$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, \dots, (N - 2),$$
 donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N - 1)$ es la secuencia congruente.

De acuerdo con un desarrollo, se proporciona un método de ajuste de tasa del código polar, que incluye:

15 obtener una secuencia congruente, de acuerdo con una longitud de bits codificados de un código polar de una señalización de control;

realizar el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia;

20 determinar una función de asignación, de acuerdo con la secuencia congruente y la secuencia de referencia; e

intercalar los bits codificados del código polar de la señalización de control, de acuerdo con la función de asignación, para generar bits codificados después del intercalado.

El método puede incluir además:

25 ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico; o

realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e, ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

30 Obtener una secuencia congruente, de acuerdo con una longitud de bits codificados de un código polar de una señalización de control, puede incluir:

determinar la secuencia congruente de acuerdo con la siguiente fórmula:

35
$$x(0) = x_0, y$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, \dots, (N - 2),$$
 donde N es la longitud de los bits codificados del código polar de la señalización de control, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N - 1)$ es la secuencia congruente.

En algunos ejemplos, $a = 7^5$, $c = 0$ y $m = 2^{31} - 1$.

La señalización de control puede incluir, pero no se limita a uno de los siguientes canales de control: un canal físico de control de enlace descendente PDCCH, un canal físico de difusión PBCH o un canal físico de control de enlace ascendente PUCCH.

40 En algunos ejemplos, cuando $N = 128$, la función de asignación es:

{0, 112, 35, 14, 48, 1, 99, 54, 28, 120, 126, 46, 114, 110, 43, 32, 81, 18, 113, 63, 75, 38, 64, 7, 15, 37, 19, 70, 27, 12, 34, 50, 17, 86, 3, 68, 98, 23, 111, 62, 57, 61, 89, 59, 13, 56, 66, 107, 47, 41, 124, 30, 2, 49, 44, 88, 65, 45, 123, 104, 10, 85, 102, 103, 122, 91, 121, 58, 73, 60, 26, 8, 55, 105, 94, 82, 115, 69, 74, 83, 106, 95, 9, 108, 53, 90, 29, 11, 36, 42, 87, 39, 101, 76, 4, 67, 93, 31, 97, 119, 100, 72, 6, 5, 22, 118, 25, 117, 125, 92, 80, 77, 21, 79, 116, 33, 20, 71, 52, 109, 84, 51, 96, 24, 40, 78, 16, 127}.

En algunos ejemplos, cuando $N = 256$, la función de asignación es:

50 {0, 188, 112, 128, 183, 35, 150, 14, 48, 149, 148, 154, 130, 1, 229, 152, 131, 197, 182, 248, 253, 99, 54, 245, 231, 165, 28, 226, 120, 132, 136, 185, 168, 196, 187, 200, 159, 211, 147, 126, 46, 157, 114, 110, 210, 43, 32, 81, 18, 113, 63, 158, 75, 222, 38, 170, 219, 208, 237, 220, 252, 64, 137, 230, 216, 133, 7, 192, 218, 15, 37, 217, 19, 70, 27, 173, 155, 12, 34, 239, 50, 207, 175, 169, 223, 242, 240, 17, 161, 86, 3, 68, 98, 23, 145, 111, 62, 189, 202, 57, 61, 89, 59, 13, 56, 66, 199, 167, 214, 179, 215, 221, 107, 47, 41, 124, 234, 30, 2, 49, 44, 88, 201, 65, 195, 205, 45, 123, 104, 10, 85, 193, 102, 177, 103, 122, 225, 241, 181, 227, 91, 172, 121, 58, 142, 174, 73, 134, 60, 250, 180, 26, 8, 55, 236, 105, 94, 235, 194, 82, 162, 160, 243, 115, 69, 74, 83, 106, 191, 95, 232, 9, 108, 206, 53, 212, 209,

90, 29, 11, 139, 36, 42, 87, 39, 178, 101, 144, 151, 138, 247, 76, 4, 238, 143, 67, 146, 93, 254, 31, 198, 97, 119, 100, 171, 163, 204, 72, 6, 5, 22, 118, 190, 233, 141, 213, 25, 117, 125, 92, 246, 153, 80, 186, 135, 77, 251, 21, 79, 249, 116, 203, 164, 129, 33, 20, 71, 184, 52, 244, 109, 84, 51, 96, 24, 255, 40, 224, 176, 78, 140, 228, 16, 127, 166, 156}.

- 5 De acuerdo con otro desarrollo, se proporciona un aparato de ajuste de tasa del código polar, que incluye:
 una unidad de obtención, configurada para obtener una secuencia congruente, de acuerdo con una longitud de bits codificados de un código polar de una señalización de control;
 una unidad de ordenación, configurada para realizar el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia;
 10 una unidad de determinación, configurada para determinar una función de asignación, de acuerdo con la secuencia congruente y la secuencia de referencia; y
 una unidad de intercalado, configurada para intercalar los bits codificados del código polar de la señalización de control, de acuerdo con la función de asignación, para generar bits codificados después del intercalado.

- 15 La señalización de control puede ser una señalización de difusión y el aparato de ajuste de tasa puede incluir, además, una unidad de captura, donde la unidad de captura está configurada para:
 ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico; o
 realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e, ingresar,
 20 de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

La unidad de obtención puede estar configurada específicamente para determinar la secuencia congruente de acuerdo con la siguiente fórmula:

$$x(0) = x_0, \text{ y}$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, \dots, (N-2),$$

25 donde N es la longitud de los bits codificados del código polar de la señalización de control, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente.

En algunos ejemplos, $a = 7^5$, $c = 0$ y $m = 2^{31} - 1$.

- 30 La señalización de control puede incluir, pero no se limita a, uno de los siguientes canales de control: un canal físico de control de enlace descendente PDCCH, un canal físico de difusión PBCH o un canal físico de control de enlace ascendente PUCCH.

En algunos ejemplos, cuando $N = 128$, la función de asignación es:

35 {0, 112, 35, 14, 48, 1, 99, 54, 28, 120, 126, 46, 114, 110, 43, 32, 81, 18, 113, 63, 75, 38, 64, 7, 15, 37, 19, 70, 27, 12, 34, 50, 17, 86, 3, 68, 98, 23, 111, 62, 57, 61, 89, 59, 13, 56, 66, 107, 47, 41, 124, 30, 2, 49, 44, 88, 65, 45, 123, 104, 10, 85, 102, 103, 122, 91, 121, 58, 73, 60, 26, 8, 55, 105, 94, 82, 115, 69, 74, 83, 106, 95, 9, 108, 53, 90, 29, 11, 36, 42, 87, 39, 101, 76, 4, 67, 93, 31, 97, 119, 100, 72, 6, 5, 22, 118, 25, 117, 125, 92, 80, 77, 21, 79, 116, 33, 20, 71, 52, 109, 84, 51, 96, 24, 40, 78, 16, 127}.

En algunos ejemplos, cuando $N = 256$, la función de asignación es:

40 {0, 188, 112, 128, 183, 35, 150, 14, 48, 149, 148, 154, 130, 1, 229, 152, 131, 197, 182, 248, 253, 99, 54, 245, 231, 165, 28, 226, 120, 132, 136, 185, 168, 196, 187, 200, 159, 211, 147, 126, 46, 157, 114, 110, 210, 43, 32, 81, 18, 113, 63, 158, 75, 222, 38, 170, 219, 208, 237, 220, 252, 64, 137, 230, 216, 133, 7, 192, 218, 15, 37, 217, 19, 70, 27, 173, 155, 12, 34, 239, 50, 207, 175, 169, 223, 242, 240, 17, 161, 86, 3, 68, 98, 23, 145, 111, 62, 189, 202, 57, 61, 89, 59, 13, 56, 66, 199, 167, 214, 179, 215, 221, 107, 47, 41, 124, 234, 30, 2, 49, 44, 88, 201, 65, 195, 205, 45, 123, 104, 10, 85, 193, 102, 177, 103, 122, 225, 241, 181, 227, 91, 172, 121, 58, 142, 174, 73, 134, 60, 250, 180, 45 26, 8, 55, 236, 105, 94, 235, 194, 82, 162, 160, 243, 115, 69, 74, 83, 106, 191, 95, 232, 9, 108, 206, 53, 212, 209, 90, 29, 11, 139, 36, 42, 87, 39, 178, 101, 144, 151, 138, 247, 76, 4, 238, 143, 67, 146, 93, 254, 31, 198, 97, 119, 100, 171, 163, 204, 72, 6, 5, 22, 118, 190, 233, 141, 213, 25, 117, 125, 92, 246, 153, 80, 186, 135, 77, 251, 21, 79, 249, 116, 203, 164, 129, 33, 20, 71, 184, 52, 244, 109, 84, 51, 96, 24, 255, 40, 224, 176, 78, 140, 228, 16, 127, 166, 156}.

- 50 En base a las soluciones técnicas anteriores, cuando se envía una señalización de difusión (tal como un canal físico de difusión PBCH), la asignación se realiza primero de acuerdo con la fiabilidad de bits de información en un código polar y, luego, la codificación del código polar se realiza en bits después de la asignación. De esta manera, se puede evitar que los bits útiles en la señalización de difusión se asignen a bits de información de baja fiabilidad, mejorando así el rendimiento de codificación del código polar.

Breve descripción de los dibujos

5 Para describir más claramente las soluciones técnicas en las realizaciones de la presente invención, lo siguiente describe brevemente los dibujos adjuntos requeridos para describir las realizaciones de la presente invención. Aparentemente, los dibujos adjuntos en la siguiente descripción muestran simplemente algunas realizaciones de la presente invención y un experto en la técnica todavía puede obtener sin esfuerzos creativos otros dibujos a partir de estos dibujos adjuntos.

La FIG. 1 muestra un sistema de comunicaciones inalámbricas de acuerdo con realizaciones de esta memoria descriptiva;

10 la FIG. 2 muestra un diagrama de bloques esquemático de un sistema que se utiliza para un método de codificación del código polar y que es aplicable a la presente invención en un entorno de comunicaciones inalámbricas;

la FIG. 3 es un diagrama de flujo esquemático de un método de codificación del código polar de acuerdo con una realización de la presente invención;

la FIG. 4 es un diagrama de bloques esquemático de un aparato de codificación del código polar de acuerdo con una realización de la presente invención;

15 la FIG. 5 es un diagrama esquemático de un terminal de acceso útil para realizar el método de codificación del código polar anterior en un sistema de comunicaciones inalámbricas;

la FIG. 6 es un diagrama esquemático de un sistema útil para realizar el método de codificación del código polar anterior en un entorno de comunicaciones inalámbricas;

20 la FIG. 7 muestra un sistema en el que se puede utilizar un método de codificación del código polar en un entorno de comunicaciones inalámbricas;

la FIG. 8 es un diagrama de flujo esquemático de un método de ajuste de tasa del código polar; y

la FIG. 9 es un diagrama de bloques esquemático de un aparato de ajuste de tasa del código polar.

Descripción de las realizaciones

25 Lo siguiente describe clara y completamente las soluciones técnicas en las realizaciones de la presente invención, con referencia a los dibujos adjuntos en las realizaciones de la presente invención. Aparentemente, las realizaciones descritas son una parte en lugar de todas las realizaciones de la presente invención. Todas las demás realizaciones obtenidas por un experto en la técnica sin esfuerzos creativos en base a las realizaciones de la presente invención estarán dentro del alcance de protección de la presente invención.

30 Las terminologías, tales como “componente”, “módulo” y “sistema” utilizadas en esta memoria descriptiva, se utilizan para indicar entidades relacionadas con la computadora, hardware, firmware, combinaciones de hardware y de software, software o software en ejecución. Por ejemplo, un componente puede ser, pero no se limita a, un proceso que se ejecuta en un procesador, un procesador, un objeto, un archivo ejecutable, un hilo de ejecución, un programa y/o una computadora. Tanto un dispositivo informático como una aplicación que se ejecuta en el dispositivo informático pueden ser componentes. Uno o más componentes pueden residir dentro de un proceso y/o un hilo de ejecución, y un componente puede ubicarse en una computadora y/o distribuirse entre dos o más computadoras. Además, estos componentes pueden ejecutarse desde diversos medios legibles por computadora que almacenan diversas estructuras de datos. Por ejemplo, los componentes pueden comunicarse utilizando un proceso local y/o remoto y, de acuerdo con, por ejemplo, una señal que tiene uno o más paquetes de datos (por ejemplo, datos de un componente que interactúa con otro componente en un sistema local, un sistema distribuido y/o a través de una red, tal como la Internet, que interactúa con otros sistemas utilizando la señal).

45 Además, las realizaciones se describen con referencia a un terminal de acceso. Un terminal de acceso también puede referirse como un sistema, una unidad de abonado, una estación de abonado, una estación móvil, un móvil, una estación remota, un terminal remoto, un dispositivo móvil, un terminal de usuario, un terminal, un dispositivo de comunicaciones inalámbricas., un agente de usuario, un aparato de usuario o UE (User Equipment, equipo de usuario). El terminal de acceso puede ser un teléfono móvil, un teléfono inalámbrico, un teléfono de SIP (Session Initiation Protocol, protocolo de inicio de sesión), una estación de WLL (Wireless Local Loop, bucle local inalámbrico), una PDA (Personal Digital Assistant, asistente digital personal), un dispositivo de mano que tiene una función de comunicación inalámbrica, un dispositivo informático u otro dispositivo de procesamiento conectado a un módem inalámbrico. Además, las realizaciones se describen con referencia a una estación base. Se puede utilizar una estación base para comunicarse con un dispositivo móvil; y la estación base puede ser una BTS (Base

Transceiver Station, estación transreceptora base) en GSM (Global System for Mobile communication, sistema global para comunicaciones móviles) o CDMA (Code Division Multiple Access, acceso múltiple por división de código); o puede ser un NB (NodeB, NodoB) en WCDMA (Wideband Code Division Multiple Access, acceso múltiple por división de código de banda ancha); o puede ser, además, un eNB o eNodoB (evolved Node B, NodoB evolucionado) en LTE (Long Term Evolution, evolución a largo plazo), una estación de retransmisión o un punto de acceso, un dispositivo de estación base en una futura red de 5G o similar.

Además, los aspectos o características de la presente invención pueden implementarse como un método, un aparato o un producto que utiliza tecnologías estándar de programación y/o de ingeniería. El término "producto" utilizado en esta solicitud cubre un programa informático al que se puede acceder desde cualquier componente, soporte o medio legible por computadora. Por ejemplo, el medio legible por computadora puede incluir, pero no está limitado a: un componente de almacenamiento magnético (por ejemplo, un disco duro, un disquete o una cinta magnética), un disco óptico (por ejemplo, un CD (Compact Disk, disco compacto), un DVD (Digital Versatile Disk, disco versátil digital), una tarjeta inteligente y un componente de memoria flash (por ejemplo, EPROM (Erasable Programmable Read-Only Memory, memoria de solo lectura programable borrrable), una tarjeta, un lápiz o una unidad de llave). Además, diversos medios de almacenamiento descritos en esta memoria descriptiva pueden indicar uno o más dispositivos y/u otros medios legibles por máquina que se utilizan para almacenar información. El término "medios legibles por máquina" puede incluir, pero no está limitado a un canal de radio y diversos otros medios que puedan almacenar, contener y/o transportar una instrucción y/o datos.

La FIG. 1 muestra un sistema 100 de comunicaciones inalámbricas de acuerdo con realizaciones de esta memoria descriptiva. El sistema 100 incluye una estación 102 base. La estación 102 base puede incluir múltiples grupos de antenas. Por ejemplo, un grupo de antenas puede incluir una antena 104 y una antena 106, otro grupo de antenas puede incluir una antena 108 y una antena 110, y un grupo adicional puede incluir una antena 112 y una antena 114. Para cada uno de los grupos de antenas, se muestran dos antenas; sin embargo, se pueden utilizar más o menos antenas para cada uno de los grupos. La estación 102 base puede incluir adicionalmente una cadena transmisora y una cadena receptora, y un experto en la técnica puede comprender que tanto la cadena transmisora como la cadena receptora pueden incluir múltiples componentes (por ejemplo, un procesador, un modulador, un multiplexor, demodulador, un demultiplexor y una antena) relacionados con el envío y la recepción de señales.

La estación 102 base puede comunicarse con uno o más terminales de acceso (por ejemplo, un terminal 116 de acceso y un terminal 122 de acceso). Sin embargo, se puede entender que la estación 102 base puede comunicarse básicamente con cualquier cantidad de terminales de acceso similares al terminal 116 de acceso y al terminal 122 de acceso. El terminal 116 de acceso y el terminal 122 de acceso pueden ser, por ejemplo, un teléfono móvil, un teléfono inteligente, una computadora portátil, un dispositivo de comunicaciones de mano, un dispositivo informático de mano, un aparato de radio satelital, un sistema de posicionamiento global, una PDA y/o cualquier otro dispositivo adecuado, configurado para realizar la comunicación en el sistema 100 de comunicaciones inalámbricas. Como se muestra en la figura, el terminal 116 de acceso se comunica con la antena 112 y la antena 114 y, la antena 112 y la antena 114, envían información al terminal 116 de acceso utilizando un enlace 118 directo y reciben información desde el terminal 116 de acceso utilizando un enlace 120 inverso. Además, el terminal 122 de acceso se comunica con la antena 104 y la antena 106 y, la antena 104 y la antena 106, envían información al terminal 122 de acceso utilizando un enlace 124 directo y reciben información desde el terminal 122 de acceso utilizando un enlace 126 inverso. En un sistema de FDD (Frequency Division Duplex, dúplex por división de frecuencia), por ejemplo, el enlace 118 directo puede utilizar una banda de frecuencia diferente de una banda de frecuencia utilizada por el enlace 120 inverso y, el enlace 124 directo, puede utilizar una banda de frecuencia diferente de la banda de frecuencia utilizada por el enlace 126 inverso. Además, en un sistema de TDD (Time Division Duplex, dúplex por división de tiempo), el enlace 118 directo y el enlace 120 inverso pueden utilizar una misma banda de frecuencia y el enlace 124 directo y el enlace 126 inverso pueden utilizar una misma banda de frecuencia.

A cada uno de los grupos de antenas y/o a un área diseñada para la comunicación se conoce como un sector de la estación 102 base. Por ejemplo, un grupo de antenas puede diseñarse para comunicarse con un terminal de acceso en un sector en cobertura de la estación 102 base. En la comunicación por medio del enlace 118 directo y del enlace 124 directo, una antena de transmisión de la estación 102 base puede mejorar, por medio de la conformación de haz, las relaciones de señal a ruido del enlace 118 directo y del enlace 124 directo para el terminal 116 de acceso y el terminal 122 de acceso. Además, en comparación con el envío, por la estación base que utiliza una sola antena, de información a todos los terminales de acceso de la estación base, cuando la estación 102 base envía, por medio de la conformación de haz, información al terminal 116 de acceso y al terminal 122 de acceso que están distribuidos aleatoriamente en la cobertura relacionada, se causa menos interferencia a un dispositivo móvil en una célula vecina.

En un momento dado, la estación 102 base, el terminal 116 de acceso y/o el terminal 122 de acceso pueden ser un aparato de comunicaciones inalámbricas para enviar y/o un aparato de comunicaciones inalámbricas para recibir. Cuando se envían datos, el aparato de comunicaciones inalámbricas para enviar, puede codificar los datos para la transmisión. Específicamente, el aparato de comunicaciones inalámbricas para enviar, puede tener (por ejemplo,

generar, obtener o guardar en una memoria) una cantidad particular de bits de información a ser enviados, utilizando un canal, al aparato de comunicaciones inalámbricas para recibir. Los bits de información pueden incluirse en un bloque de transporte (o múltiples bloques de transporte) de datos y, el bloque de transporte, puede segmentarse para producir múltiples bloques de código. Además, el aparato de comunicaciones inalámbricas para enviar, puede codificar cada uno de los bloques de código utilizando un codificador del código polar (que no se muestra), para mejorar la fiabilidad de la transmisión de datos y, además, garantizar la calidad de la comunicación.

La FIG. 2 muestra un diagrama de bloques esquemático de un sistema que se utiliza para un método de codificación del código polar y que es aplicable a la presente invención en un entorno de comunicaciones inalámbricas. El sistema 200 incluye un dispositivo 202 de comunicaciones inalámbricas. Como se muestra en la figura, el dispositivo 202 de comunicaciones inalámbricas envía datos utilizando un canal. Aunque la figura muestra que el dispositivo 202 de comunicaciones inalámbricas envía datos, el dispositivo 202 de comunicaciones inalámbricas también puede recibir datos utilizando un canal (por ejemplo, el dispositivo 202 de comunicaciones inalámbricas puede enviar y recibir datos simultáneamente, o el dispositivo 202 de comunicaciones inalámbricas puede enviar y recibir datos en diferentes momentos, o el dispositivo 202 de comunicaciones inalámbricas puede enviar y recibir datos simultáneamente y, también, puede enviar y recibir datos en diferentes momentos). El dispositivo 202 de comunicaciones inalámbricas puede ser, por ejemplo, una estación base (por ejemplo, la estación 102 base en la FIG. 1) o un terminal de acceso (por ejemplo, el terminal 116 de acceso en la FIG. 1 o el terminal 122 de acceso en la FIG. 1).

El dispositivo 202 de comunicaciones inalámbricas puede incluir un codificador 204 del código polar, un aparato 205 de ajuste de tasa y un transmisor 206. Opcionalmente, cuando el dispositivo 202 de comunicaciones inalámbricas recibe datos utilizando un canal, el dispositivo 202 de comunicaciones inalámbricas puede incluir además un receptor. El receptor puede existir de manera independiente, o puede estar integrado con el transmisor 206 para formar un transceptor.

El codificador 204 del código polar está configurado para codificar datos a ser transferidos desde el dispositivo 202 de comunicaciones inalámbricas, para obtener un código polar después de la codificación.

En esta realización de la presente invención, el codificador 204 del código polar está configurado para: asignar M bits reservados de una señalización de difusión respectivamente a M bits de información de baja fiabilidad en K bits de información de un código polar, y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos; y realizar la codificación del código polar en los bits después de la asignación, para obtener los bits codificados después de la codificación.

Además, el transmisor 206 puede transmitir posteriormente, en un canal, un bit de salida que ha sido procesado por el aparato 205 de ajuste de tasa donde se ha realizado el ajuste de tasa. Por ejemplo, el transmisor 206 puede enviar datos relacionados a otro aparato de comunicaciones inalámbricas diferente (que no se muestra).

A continuación se describe en detalle un proceso de procesamiento específico del codificador del código polar. Se debe señalar que estos ejemplos solo pretenden ayudar a un experto en la técnica a comprender mejor las realizaciones de la presente invención y no pretenden limitar el alcance de las realizaciones de la presente invención.

La FIG. 3 es un diagrama de flujo esquemático de un método de codificación del código polar de acuerdo con una realización de la presente invención. El método mostrado en la FIG. 3 puede realizarse por un dispositivo de comunicaciones inalámbricas, por ejemplo, el codificador 204 del código polar en el dispositivo de comunicaciones inalámbricas mostrado en la FIG. 2. El método de codificación mostrado en la FIG. 3 incluye los siguientes pasos.

301. Asignar M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos.

Se debe entender que, la señalización de difusión se refiere a la señalización transportada en un canal de difusión (por ejemplo, un canal físico de difusión PBCH). La señalización de difusión incluye, en general, múltiples bits reservados que en realidad no transportan información útil. Por lo tanto, en un proceso de codificación del código polar, los bits reservados se asignan a bits de información de baja fiabilidad, de modo que la decodificación correcta de la señalización de difusión no se ve afectada incluso si los bits reservados cambian en un proceso de transmisión.

Se debe entender también que, esta realización de la presente invención no limita una forma de una métrica de fiabilidad. Por ejemplo, se puede hacer referencia a una métrica de fiabilidad existente para un código polar, tal

como una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

5 Por ejemplo, se supone que un resultado, obtenido después de realizar una verificación de redundancia cíclica (Cyclic Redundancy Check, CRC) en una señalización de difusión (señalización transportada en un canal de PBCH), es $a_0, a_1, \dots, a_{13}, a_{14}, \dots, a_{23}, a_{24}, \dots$ y a_{39} , donde a_{14}, \dots y a_{23} son bits reservados (la cantidad es 10) y a_{24}, \dots y a_{39} corresponden a los bits de verificación (que pueden incluir una máscara). Se supone que 10 bits de información de baja fiabilidad en un código polar son, respectivamente, {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Por lo tanto, cuando los 10 bits reservados anteriores se asignan a los 10 bits de información de baja fiabilidad anteriores, que $u(79) = a_{14}$, $u(106) = a_{15}$, $u(55) = a_{16}$, $u(105) = a_{17}$, $u(92) = a_{18}$, $u(102) = a_{19}$, $u(90) = a_{20}$, $u(101) = a_{21}$, $u(47) = a_{22}$ y $u(89) = a_{23}$ se puede lograr con un intercalador, a fin de completar un proceso de asignación de los bits reservados a los bits de información. De manera similar, cuando los bits restantes de la señalización de difusión se asignan a bits de información restantes del código polar, consultar el método anterior. Para evitar repeticiones, los detalles no se describen en el presente documento.

15 302. Realizar la codificación del código polar (Polar code) en los bits después de la asignación, para obtener bits codificados después de la codificación.

Por ejemplo, cuando se prepara para enviar una señalización de difusión utilizando un canal de PBCH (Physical Broadcast Channel, PBCH), el dispositivo de comunicaciones inalámbricas puede realizar primero la codificación del código polar en la señalización de difusión. La salida de la codificación de un código polar puede representarse por la fórmula (1):

20
$$x_1^N = u_1^N G_N \quad (1),$$

donde $u_1^N = \{u_1, u_2, \dots, u_N\}$ es un vector fila binario con una longitud de N ; y G_N es una matriz de $N * N$, G_N

$$F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix},$$

$B_N F^{\otimes n}$, donde N es una longitud de bits codificados después de la codificación, y $n \geq 0$; y aquí, B_N es una matriz transpuesta, $F^{\otimes n}$ es una potencia de kronecker (kronecker power) y se define como: $F^{\otimes n} = F \otimes F^{\otimes (n-1)}$.

25 En un proceso de codificación del código polar, algunos bits en u_1^N se utilizan para transportar información (es decir, información que necesita enviarse a un extremo de recepción), donde los bits se conocen como bits de información y un conjunto de índices de los bits se denota como A . Los bits restantes tienen valores fijos y se conocen como bits congelados y, por ejemplo, generalmente se pueden establecer en 0.

30 De acuerdo con el método en esta realización de la presente invención, los bits reservados de una señalización de difusión se asignan, de acuerdo con una longitud de los bits reservados, es decir, una cantidad M de los bits reservados, a M bits de información con la fiabilidad más baja de un código polar y los bits restantes de la señalización de transmisión se asignan a bits de información restantes del código polar. Luego, se puede obtener un código polar después de la codificación de acuerdo con el proceso de codificación mostrado en la fórmula (1). Es decir, se obtienen bits codificados después de la codificación.

35 Un código polar después de la codificación, que se emite después del procesamiento de codificación, realizado por el codificador del código polar, puede simplificarse como: $x_1^N = u_A G_N(A)$, donde u_A es un conjunto de bits de información en u_1^N ; u_A es un vector fila con una longitud de K ; K es una cantidad de los bits de información; $G_N(A)$ es una submatriz que está formada por filas correspondientes a los índices en el conjunto A y que está en G_N ; y $G_N(A)$ es una matriz de $K * N$.

40 En base a la solución técnica anterior, cuando se envía una señalización de difusión, la asignación se realiza primero de acuerdo con la fiabilidad de los bits de información en un código polar y, luego, se realiza la codificación del código polar en bits después de la asignación. De esta manera, se puede evitar que los bits útiles en la señalización de difusión se asignen a bits de información de baja fiabilidad, mejorando así la fiabilidad de la transmisión de señalización de difusión.

45 Opcionalmente, en una realización, los M bits de información de baja fiabilidad incluyen M bits de información con fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad incluyen M bits de información con la fiabilidad más baja en los K bits de información.

Opcionalmente, en otra realización, antes de que los M bits reservados de la señalización de difusión se asignen respectivamente a los M bits de información de baja fiabilidad en los K bits de información del código polar, los K bits de información pueden ordenarse de acuerdo con la fiabilidad de los K bits de información. En este caso, cuando los M bits reservados de la señalización de difusión se asignan, respectivamente, a los M bits de información de baja fiabilidad en los K bits de información del código polar, los M bits reservados se asignan, respectivamente, a los M bits de información de baja fiabilidad en los K bits de información de acuerdo con un resultado de la ordenación.

Por ejemplo, se realiza una descripción utilizando un ejemplo en el que un código polar tiene una longitud de código de 128 bits. El código polar incluye 40 bits de información. Los 40 bits de información se ordenan, de acuerdo con su fiabilidad, en orden descendente y los índices después de la ordenación se obtienen como sigue:
 {127, 126, 125, 23, 119, 111, 95, 124, 122, 63, 121, 118, 117, 115, 110, 109, 107, 94, 93, 103, 91, 62, 120, 87, 61, 116, 114, 59, 108, 113, 79, 106, 55, 105, 92, 102, 90, 101, 47, 89}.

Se supone que una señalización de difusión tiene una longitud de 40 bits e incluye 10 bits reservados. Por lo tanto, los 10 bits reservados deben asignarse, respectivamente, a los correspondientes bits de información {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Los bits restantes de la señalización de difusión se asignan a otros bits de información, diferentes de los 10 bits anteriores.

Opcionalmente, en otra realización, la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

Por ejemplo, cuando una capacidad de bit se utiliza como una métrica de fiabilidad de un bit de información, se puede determinar primero una capacidad de bit de cada uno de los bits de información de un código polar, y la capacidad de bit se utiliza para indicar la fiabilidad del bit de información. Un bit con una capacidad de bit más grande tiene mayor fiabilidad.

Alternativamente, cuando se utiliza un parámetro de Bhattacharyya como una métrica de fiabilidad de un bit de información, se puede determinar primero un parámetro de Bhattacharyya de cada uno de los bits de información de un código polar y el parámetro de Bhattacharyya se utiliza para indicar la fiabilidad del bit de información. Un bit de información con un parámetro de Bhattacharyya más pequeño tiene mayor fiabilidad.

Opcionalmente, en otra realización, después de realizarse la codificación del código polar en los bits después de la asignación para obtener los bits codificados después de la codificación, se puede realizar el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado. Luego, de acuerdo con un valor E preestablecido, se ingresan los primeros E bits de los bits codificados después del intercalado en un búfer cíclico. Alternativamente, se realiza el procesamiento de inversión de orden en los bits codificados después del intercalado; y, de acuerdo con un valor E preestablecido, se ingresan los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

Se debe entender que, el valor E preestablecido se relaciona con un formato de trama de la señalización de difusión. Por lo tanto, esta realización de la presente invención puede mejorar adicionalmente la eficiencia de codificación.

Por ejemplo, el proceso de intercalado se puede realizar por el aparato 205 de ajuste de tasa en el dispositivo 202 de comunicaciones inalámbricas mostrado en la FIG. 2. El codificador 204 del código polar puede realizar la codificación del código polar de acuerdo con el método anterior y emitir bits codificados después de la codificación. El aparato 205 de ajuste de tasa realiza el intercalado congruente ordenado en los bits codificados emitidos por el codificador 204 del código polar. Los primeros E bits después del intercalado se capturan y se utilizan como resultados de salida finales y se emiten a un búfer cíclico. En general, el búfer cíclico está ubicado en el transmisor 206 mostrado en la FIG. 2. Por lo tanto, el transmisor transmite datos en el búfer cíclico.

Tabla 1

Longitud de una lista	Ganancia relativa de rendimiento entre un código polar y un código de convolución de LTE de mordedura de cola
16	0,8 dB
32	1,0 dB
64	1,2 dB

Longitud de una lista	Ganancia relativa de rendimiento entre un código polar y un código de convolución de LTE de mordedura de cola
128	1,4 dB
1024	1,9 dB

La Tabla 1 muestra las ganancias relativas de rendimiento entre un canal de PBCH en base a un código polar y un canal de PBCH en base a una convolución de mordedura de cola en un estándar de LTE, cuando una tasa de error de paquete objetivo es del 1 % y las longitudes de las Listas son diferentes. En la Tabla 1 se puede ver que, para la misma complejidad de decodificación, en comparación con la solución de PBCH en base al código de convolución de mordedura de cola en el estándar de LTE, la solución de PBCH propuesta en base al código polar tiene al menos una ganancia de 0,8 dB.

Opcionalmente, en otra realización, cuando se realiza el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener los bits codificados después del intercalado, se puede obtener primero una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación. Luego, el procesamiento de ordenación se realiza en la secuencia congruente de acuerdo con una regla preestablecida, para obtener una secuencia de referencia. Por lo tanto, se puede determinar una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia; y el intercalado se realiza en los bits codificados después de la codificación, de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.

Opcionalmente, en otra realización, cuando se obtiene la secuencia congruente, de acuerdo con la longitud de bits codificados después de la codificación, la secuencia congruente se puede determinar de acuerdo con la siguiente fórmula (2):

$$x(0) = x_0, y$$

$$x(n+1) = [a * x(n) + c] \text{ mod } m, \text{ donde } n = 0, 1, K, (N-2) \quad (2),$$

donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente.

Se debe entender que, que N sea la longitud de los bits codificados del código polar después de la codificación, significa que N es una longitud de código del código polar.

Específicamente, se supone que Q es un entero positivo dado. Si dos enteros A y B se dividen por Q y los restos obtenidos son iguales, A y B son congruentes con el módulo de Q . La fórmula (2) representa un método congruente lineal, m representa un módulo y $m > 0$; a representa un multiplicador; c representa un incremento; y $x(0)$ representa un valor inicial.

Opcionalmente, en otra realización, $x_0 = 4831$, $a = 7^5$, $c = 0$ y $m = 2^{31} - 1$.

En esta realización de la presente invención, se puede generar una secuencia congruente utilizando el siguiente programa basado en matlab:

```
function [seq_x]=multiplieCongru_interg(length, initial)  sentencia 1
seq_x(1)=initial;                                       sentencia 2
a=7^5;                                                  sentencia 3
c=0;                                                    sentencia 4
m=2^31-1;                                              sentencia 5
for k=1: (length-1);                                    sentencia 6
seq_x(k+1)=mod(a*seq_x(k)+c, m);                       sentencia 7
end
```

Una descripción específica del programa es el siguiente:

la sentencia 1 define una función `multiplieCongru_interg` que implementa una secuencia congruente, donde un valor de retorno de la función es `seq_x`; `initial` es un valor inicial de la secuencia congruente y es un parámetro de entrada de la función; y `length` es una cantidad de elementos en la secuencia congruente, es decir, `length = N`, y N es una longitud de código de un código polar;

la sentencia 2 define el primer elemento en la secuencia congruente, es decir, `seq_x(1)` es un valor inicial preestablecido;

la sentencia 3 define que un parámetro $a = 7^5$;

la sentencia 4 define que un parámetro $c = 0$;

la sentencia 5 define que un parámetro $m = 2^{31} - 1$;
 la sentencia 6 define que un rango de valores de k es [1, length-1]; y
 la sentencia 7 define que $\text{seq_x}(k+1)$ es el resultado de $a \cdot \text{seq_x}(k) + c \text{ mod } m$.

5 Se debe señalar que, los números de secuencia de una matriz en Matlab comienzan desde 1 y, por lo tanto, los números de secuencia de pseudo códigos en Matlab comienzan desde 1 a N.

Después, el dispositivo de comunicaciones inalámbricas puede realizar el procesamiento de ordenación en la secuencia congruente anterior determinada en orden ascendente (un ejemplo de la regla preestablecida). En esta realización de la presente invención, por ejemplo, puede utilizarse una función de ordenación para realizar el procesamiento de ordenación anterior. La función de ordenación puede representarse como ordenación ([primero, último]), es decir, los elementos en [primero, último] se ordenan en orden ascendente.

Además, en esta realización de la presente invención, la ordenación se puede realizar en la secuencia congruente generada, utilizando el siguiente programa basado en matlab:

```

15 st2=4831;
    [seq_x]=multiplieCongru_interg(N, st2);
    [ign, p]=sort(seq_x);
    Interleaver_RM=p;
    
```

Por lo tanto, la secuencia congruente después del procesamiento de ordenación puede utilizarse como la secuencia de referencia.

20 Por lo tanto, la función de asignación puede determinarse de acuerdo con la secuencia congruente y la secuencia de referencia anteriores obtenidas. Específicamente, el procesamiento de ordenación se realiza en los elementos en la secuencia congruente; por lo tanto, la función de asignación anterior se puede determinar de acuerdo con las posiciones de los elementos en la secuencia congruente y la secuencia de referencia.

25 Por ejemplo, pero no para limitación, si una secuencia A es [0, 7, 1], una secuencia de B, que se obtiene después realizar la ordenación en la secuencia A en orden ascendente, es [0, 1, 7]. Por lo tanto, una regla p de asignación (o, una función de asignación) de la secuencia A a la secuencia B puede representarse como [0, 2, 1]. Es decir, el primer elemento (con un número 0 de secuencia) en la secuencia B es el primer elemento (con un número 0 de secuencia) en la secuencia A; el segundo elemento (con un número 1 de secuencia) en la secuencia B es el tercer elemento (con un número 2 de secuencia) en la secuencia A; y el tercer elemento (con un número 2 de secuencia) en la secuencia B es el segundo elemento (con un número 1 de secuencia) en la secuencia A.

30 Del mismo modo, la función de asignación puede obtenerse de acuerdo con la secuencia de referencia y la secuencia congruente anteriores obtenidas. Por lo tanto, el procesamiento de intercalado se puede realizar en el código polar después de la codificación, de acuerdo con la función de asignación anterior obtenida.

35 Por ejemplo, pero no para limitación, si la función p de asignación es [0, 2, 1], un valor de bit del primer bit (con un número 0 de secuencia) del código polar después del intercalado es un valor de bit del primer bit (con un número 0 de secuencia) del código polar antes del procesamiento de intercalado; un valor de bit del segundo bit (con un número 1 de secuencia) del código polar después del procesamiento de intercalado es un valor de bit del tercer bit (con un número 2 de secuencia) del código polar antes del procesamiento de intercalado; y un valor de bit del tercer bit (con un número 2 de secuencia) del código polar después del procesamiento de intercalado es un valor de bit del segundo bit (con un número 1 de secuencia) del código polar antes del procesamiento de intercalado.

40 La FIG. 4 es un diagrama de bloques esquemático de un aparato de codificación del código polar de acuerdo con una realización de la presente invención. El aparato 400 de codificación en la FIG. 4 puede ubicarse en una estación base o en un terminal de acceso (por ejemplo, la estación 102 base o el terminal 116 de acceso) e incluye una unidad 401 de asignación y una unidad 402 de codificación.

45 La unidad 401 de asignación está configurada para: asignar M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y M y K son enteros positivos.

50 Se debe entender que, la señalización de difusión se refiere a la señalización transportada en un canal de difusión (por ejemplo, un canal físico de difusión PBCH). La señalización de difusión incluye, en general, múltiples bits reservados que realmente no transportan información útil. Por lo tanto, en un proceso de codificación del código polar, los bits reservados se asignan a bits de información de baja fiabilidad, de modo que la decodificación correcta

de la señalización de difusión no se ve afectada, incluso si los bits reservados cambian en un proceso de transmisión.

5 Se debe entender también que, esta realización de la presente invención no limita una forma de una métrica de fiabilidad. Por ejemplo, se puede hacer referencia a una métrica de fiabilidad existente para un código polar, tal como una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

10 Por ejemplo, se supone que un resultado obtenido después de realizarse una verificación de redundancia cíclica (Cyclic Redundancy Check, CRC) en una de señalización de difusión (señalización transportada en un canal de PBCH) es $a_0, a_1, \dots, a_{13}, a_{14}, \dots, a_{23}, a_{24}, \dots$ y a_{39} , donde a_{14}, \dots y a_{23} son bits reservados (una cantidad es 10) y a_{24}, \dots y a_{39} corresponden a los bits de verificación (que pueden incluir una máscara). Se supone que 10 bits de información de baja fiabilidad en un código polar son respectivamente {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Por lo tanto, cuando los 10 bits reservados anteriores se asignan a los 10 bits de información de baja fiabilidad anteriores, que $u(79) = a_{14}, u(106) = a_{15}, u(55) = a_{16}, u(105) = a_{17}, u(92) = a_{18}, u(102) = a_{19}, u(90) = a_{20}, u(101) = a_{21}, u(47) = a_{22}$ y $u(89) = a_{23}$ se puede lograr utilizando un intercalador, a fin de completar un proceso de asignación de los bits reservados a los bits de información. De manera similar, cuando los bits restantes de la señalización de difusión se asignan a bits de información restantes del código polar, consultar el método anterior. Para evitar repeticiones, los detalles no se describen en el presente documento.

La unidad 402 de codificación está configurada para realizar codificación del código polar en los bits después de la asignación, para obtener bits codificados después de la codificación.

20 Para el proceso, en el que la unidad de codificación realiza la codificación del código polar sobre los bits después de la asignación, consultar la descripción de las realizaciones anteriores. Para evitar repeticiones, los detalles no se describen en el presente documento.

25 En base a la solución técnica anterior, cuando se envía una señalización de difusión, la asignación se realiza primero de acuerdo con la fiabilidad de los bits de información en un código polar y, luego, se realiza la codificación del código polar en bits después de la asignación. De esta manera, se puede evitar que los bits útiles en la señalización de difusión se asignen a bits de información de baja fiabilidad, mejorando así la fiabilidad de la transmisión de señalización de difusión.

30 Opcionalmente, en una realización, los M bits de información de baja fiabilidad incluyen M bits de información con una fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad incluyen M bits de información con la fiabilidad más baja en los K bits de información.

Opcionalmente, en otra realización, el aparato 400 de codificación incluye, además, una unidad 403 de ordenación.

La unidad 403 de ordenación está configurada para ordenar los K bits de información, de acuerdo con la fiabilidad de los K bits de información.

35 En este caso, la unidad 402 de codificación está configurada específicamente para asignar, de acuerdo con un resultado de la ordenación, los M bits reservados, respectivamente, a los M bits de información de baja fiabilidad en los K bits de información.

Por ejemplo, se realiza una descripción utilizando un ejemplo, en el que un código polar tiene una longitud de código de 128 bits. El código polar incluye 40 bits de información. Los 40 bits de información se ordenan de acuerdo con su fiabilidad en orden descendente y los índices después de la ordenación se obtienen de la siguiente manera:

40 {127, 126, 125, 23, 119, 111, 95, 124, 122, 63, 121, 118, 117, 115, 110, 109, 107, 94, 93, 103, 91, 62, 120, 87, 61, 116, 114, 59, 108, 113, 79, 106, 55, 105, 92, 102, 90, 101, 47, 89}.

45 Se supone que una señalización de difusión tiene una longitud de 40 bits, e incluye 10 bits reservados. Por lo tanto, los 10 bits reservados deben asignarse respectivamente a los correspondientes bits de información {79, 106, 55, 105, 92, 102, 90, 101, 47, 89}. Los bits restantes de la señalización de difusión se asignan a otros bits de información diferentes de los 10 bits anteriores.

Opcionalmente, en otra realización, la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

50 Por ejemplo, cuando se utiliza una capacidad de bit como una métrica de fiabilidad de un bit de información, se puede determinar primero una capacidad de bit de cada uno de los bits de información de un código polar y la

capacidad de bit se utiliza para indicar la fiabilidad del bit de información. Un bit con una capacidad de bit más grande tiene mayor fiabilidad.

5 Alternativamente, cuando se utiliza un parámetro de Bhattacharyya como una métrica de fiabilidad de un bit de información, se puede determinar primero un parámetro de Bhattacharyya de cada uno de los bits de información de un código polar y el parámetro de Bhattacharyya se utiliza para indicar la fiabilidad del bit de información. Un bit de información con un parámetro de Bhattacharyya más pequeño tiene mayor fiabilidad.

10 Opcionalmente, en otra realización, el aparato 400 de codificación incluye, además, una unidad 404 de intercalado y una unidad 405 de captura. La unidad 404 de intercalado y la unidad 405 de captura se pueden ubicar en el aparato 205 de ajuste de tasa del dispositivo 202 de comunicaciones inalámbricas mostrado en la FIG. 2. Por lo tanto, el aparato 205 de ajuste de tasa y el codificador 204 del código polar forman juntos el aparato 400 de codificación del código polar.

La unidad 404 de intercalado está configurada para realizar el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado.

15 La unidad 405 de captura está configurada para ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico.

Alternativamente, la unidad 405 de captura está configurada para realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e, ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

20 Se debe entender que, el valor E preestablecido está relacionado con un formato de trama de la señalización de difusión. Por lo tanto, esta realización de la presente invención puede mejorar adicionalmente la eficiencia de codificación.

25 Opcionalmente, en otra realización, la unidad 404 de intercalado está configurada específicamente para obtener una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación; luego, realizar el procesamiento de ordenación en la secuencia congruente de acuerdo con una regla preestablecida, para obtener una secuencia de referencia; determinar una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia; y, finalmente, intercalar los bits codificados después de la codificación de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.

30 Específicamente, para el proceso en el que la unidad 404 de intercalado intercala los bits codificados después de la codificación, consultar la descripción específica de la realización anterior. Para evitar repetición, los detalles no se describen en el presente documento.

Opcionalmente, en otra realización, la unidad 404 de intercalado está configurada específicamente para determinar la secuencia congruente de acuerdo con la siguiente fórmula (3):

$$x(0) = x_0; y$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, K, (N-2) \quad (3),$$

35 donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente.

Se debe entender que, que N sea la longitud de los bits codificados del código polar después de la codificación, significa que N es una longitud de código del código polar.

40 Específicamente, se supone que Q es un entero positivo dado. Si dos enteros A y B se dividen por Q y los restos obtenidos son iguales, A y B son congruentes con el módulo de Q . La fórmula (2) representa un método congruente lineal, m representa un módulo y $m > 0$; a representa un multiplicador; c representa un incremento; y $x(0)$ representa un valor inicial.

Opcionalmente, en otra realización, $x_0 = 4831$, $a = 7^5$, $c = 0$, y $m = 2^{31} - 1$.

45 La FIG. 5 es un diagrama esquemático de un terminal de acceso útil para realizar el método de codificación del código polar anterior en un sistema de comunicaciones inalámbricas. El terminal 500 de acceso incluye un receptor 502. El receptor 502 está configurado para recibir una señal de, por ejemplo, una antena de recepción (que no se muestra), realizar una operación típica (por ejemplo, filtrado, amplificación o conversión descendente) en la señal recibida y digitalizar una señal ajustada para obtener una muestra. El receptor 502 puede ser, por ejemplo, un receptor de error cuadrático medio mínimo (Minimum Mean Square Error, MMSE). El terminal 500 de acceso puede

incluir, además, un demodulador 504. El demodulador 504 puede estar configurado para demodular los símbolos recibidos y proporcionar los símbolos a un procesador 506 para la estimación de canal. El procesador 506 puede ser un procesador dedicado para analizar la información recibida por el receptor 502 y/o generar información a ser enviada por el transmisor 516, un procesador configurado para controlar uno o más componentes del terminal 500 de acceso y/o un controlador configurado para analizar la información recibida por el receptor 502, generar información a ser enviada por el transmisor 516 y controlar uno o más componentes del terminal 500 de acceso.

El terminal 500 de acceso puede incluir, adicionalmente, una memoria 508. La memoria 508 está acoplada operativamente al procesador 506 y almacena los siguientes datos: los datos a ser enviados, los datos recibidos y cualquier otra información adecuada relacionada con la ejecución de diversas operaciones y funciones en esta memoria descriptiva. La memoria 508 puede almacenar, adicionalmente, un protocolo y/o un algoritmo relacionado con el procesamiento del código polar.

Se puede entender que, un aparato de almacenamiento de datos (por ejemplo, la memoria 508), descrito en esta memoria descriptiva, puede ser una memoria volátil o una memoria no volátil, o puede incluir tanto una memoria volátil como una memoria no volátil. Por ejemplo, pero no para limitación, la memoria no volátil puede incluir: una memoria de solo lectura (Read-Only Memory, ROM), una memoria de solo lectura programable (Programmable ROM, PROM), una memoria de solo lectura programable borrable (Erasable PROM, EPROM), una memoria de solo lectura programable borrable eléctricamente (Electrically EPROM, EEPROM) o una memoria flash. La memoria volátil puede incluir una memoria de acceso aleatorio (Random Access Memory, RAM), que se utiliza como una caché externa. Por ejemplo, pero no para limitación, las RAM se pueden utilizar en muchas formas, tales como una memoria de acceso aleatorio estática (Static RAM, SRAM), una memoria de acceso aleatorio dinámica (Dynamic RAM, DRAM), una memoria de acceso aleatorio dinámica síncrona (Synchronous DRAM, SDRAM), una memoria de acceso aleatorio dinámica síncrona de tasa de datos doble (Double Data Rate SDRAM, DDR SDRAM), una memoria de acceso aleatorio dinámica síncrona mejorada (Enhanced SDRAM, ESDRAM) y una memoria de acceso aleatorio dinámica de enlace síncrono (Synchlink DRAM, SLDRAM) y una memoria de acceso aleatorio de rambus directo (Direct Rambus RAM, DR RAM). La memoria 508 en el sistema y en el método descritos en esta memoria descriptiva pretende incluir, pero no se limita a, estas memorias y cualquier otra memoria de un tipo adecuado.

Además, el terminal 500 de acceso incluye, además, un codificador 512 del código polar y un dispositivo 510 de ajuste de tasa. En la aplicación real, el receptor 502 puede estar acoplado, además, al dispositivo 510 de ajuste de tasa. El dispositivo 510 de ajuste de tasa puede ser básicamente similar al aparato 205 de ajuste de tasa en la FIG. 2. El codificador 512 del código polar es básicamente similar al codificador 204 del código polar en la FIG. 2.

El codificador 512 del código polar puede estar configurado para: asignar M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos; y, luego, realizar la codificación del código polar en los bits después de la asignación, para obtener los bits codificados después de la codificación.

De acuerdo con esta realización de la presente invención, cuando se envía una señalización de difusión, la asignación se realiza primero de acuerdo con la fiabilidad de los bits de información en un código polar y, luego, se realiza la codificación del código polar en los bits después de la asignación. De esta manera, se puede evitar que los bits útiles en la señalización de difusión se asignen a bits de información de baja fiabilidad, mejorando así la fiabilidad de la transmisión de señalización de difusión.

Opcionalmente, en una realización, los M bits de información de baja fiabilidad incluyen M bits de información con fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad incluyen M bits de información con la fiabilidad más baja en los K bits de información.

Opcionalmente, en otra realización, el codificador 512 del código polar ordena los K bits de información de acuerdo con la fiabilidad de los K bits de información. Luego, el codificador 512 del código polar asigna, de acuerdo con un resultado de la ordenación, los M bits reservados, respectivamente, a los M bits de información de baja fiabilidad en los K bits de información.

Opcionalmente, en otra realización, la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

Opcionalmente, en otra realización, el dispositivo 510 de ajuste de tasa realiza el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; e ingresa, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico.

Alternativamente, el dispositivo 510 de ajuste de tasa realiza el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; y realiza el procesamiento de inversión de orden en los bits codificados después del intercalado, e ingresa, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

Opcionalmente, en otra realización, el dispositivo 510 de ajuste de tasa obtiene una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación; luego, realiza el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia; determina una función de asignación, de acuerdo con la secuencia congruente y la secuencia de referencia; y, finalmente, intercala los bits codificados después de la codificación, de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.

Opcionalmente, en otra realización, el dispositivo 510 de ajuste de tasa determina la secuencia congruente de acuerdo con la siguiente fórmula (4):

$$x(0) = x_0, \text{ y}$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, K, (N-2) \quad (4)$$

donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c , y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente.

Se debe entender que, que N sea la longitud de los bits codificados del código polar después de la codificación, significa que N es una longitud de código del código polar.

La FIG. 6 es un diagrama esquemático de un sistema útil para realizar el método de codificación del código polar anterior en un entorno de comunicaciones inalámbricas. El sistema 600 incluye una estación 602 base (por ejemplo, un punto de acceso, un NodoB o un eNB). La estación 602 base tiene un receptor 610 que recibe una señal de uno o más terminales 604 de acceso, utilizando múltiples antenas 606 de recepción, y un transmisor 624, que transmite una señal a uno o más terminales 604 de acceso utilizando una antena 608 de transmisión. El receptor 610 puede recibir información de las antenas 606 de recepción y está asociado operativamente a un demodulador 612 que demodula la información recibida. Un procesador 614, similar al procesador descrito en la FIG. 5, analiza un símbolo demodulado, el procesador 614 está conectado a una memoria 616 y la memoria 616 está configurada para almacenar datos a ser enviados al terminal 604 de acceso (o una estación base diferente (que no se muestra)), o datos recibidos desde el terminal 604 de acceso (o una estación base diferente (que no se muestra)) y/o cualquier otra información adecuada relacionada con la ejecución de diversas operaciones y funciones en esta memoria descriptiva. El procesador 614 puede estar acoplado, además, a un codificador 618 del código polar y a un dispositivo 620 de ajuste de tasa.

El codificador 618 del código polar puede estar configurado para: asignar M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar de difusión y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos; y, luego, realizar la codificación del código polar en los bits después de la asignación, para obtener los bits codificados después de la codificación.

De acuerdo con esta realización de la presente invención, cuando se envía una señalización de difusión, la asignación se realiza primero de acuerdo con la fiabilidad de los bits de información en un código polar y, luego, se realiza la codificación del código polar en bits después de la asignación. De esta manera, se puede evitar que los bits útiles en la señalización de difusión se asignen a bits de información de baja fiabilidad, mejorando así la fiabilidad de la transmisión de señalización de difusión.

Opcionalmente, en una realización, los M bits de información de baja fiabilidad incluyen M bits de información con fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad incluyen M bits de información con la fiabilidad más baja en los K bits de información.

Opcionalmente, en otra realización, el codificador 618 del código polar ordena los K bits de información de acuerdo con la fiabilidad de los K bits de información. Luego, el codificador 618 del código polar asigna, de acuerdo con un resultado de la ordenación, los M bits reservados, respectivamente, a los M bits de información de baja fiabilidad en los K bits de información.

Opcionalmente, en otra realización, la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya, tal como una distancia de Bhattacharyya, o una probabilidad de error.

Opcionalmente, en otra realización, el dispositivo 620 de ajuste de tasa realiza el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; e ingresa, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico.

5 Alternativamente, el dispositivo 620 de ajuste de tasa realiza el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; y realiza el procesamiento de inversión de orden en los bits codificados después del intercalado, e ingresa, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

10 Opcionalmente, en otra realización, el dispositivo 620 de ajuste de tasa obtiene una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación; luego, realiza el procesamiento de ordenación en la secuencia congruente de acuerdo con una regla preestablecida, para obtener una secuencia de referencia; determina una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia; y, finalmente, intercala los bits codificados después de la codificación, de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.

Opcionalmente, en otra realización, el dispositivo 620 de ajuste de tasa determina la secuencia congruente de acuerdo con la siguiente fórmula (5):

$$x(0) = x_0, \text{ y}$$

$$x(n+1) = [a * x(n) + c] \text{ mod } m, \text{ donde } n = 0, 1, K, (N-2) \quad (5)$$

20 donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente. Debe entenderse que, que N sea la longitud de los bits codificados del código polar después de la codificación, significa que N es una longitud de código del código polar.

25 Además, en el sistema 600, un modulador 622 puede multiplexar una trama, de modo que el transmisor 624 envíe información al terminal 604 de acceso utilizando la antena 608. Aunque se muestra que el codificador 618 del código polar, el dispositivo 620 de ajuste de tasa y/o el modulador 622 están separados del procesador 614, se puede entender que el codificador 618 del código polar, el dispositivo 620 de ajuste de tasa y/o el modulador 622 pueden ser parte del procesador 614 o de múltiples procesadores (que no se muestran).

30 Se puede entender que las realizaciones descritas en esta memoria descriptiva pueden implementarse por hardware, software, firmware, middleware, microcódigo, o una combinación de los mismos. Para la implementación de hardware, una unidad de procesamiento puede implementarse en uno o más circuitos integrados de aplicación específica (Application Specific Integrated Circuits, ASIC), un procesador de señal digital (Digital Signal Processor, DSP), un dispositivo de procesamiento de señal digital (DSP Device, DSPD), un dispositivo lógico programable (Programmable Logic Device, PLD), una matriz de compuertas programables en campo (Field-Programmable Gate Array, FPGA), un procesador, un controlador, un microcontrolador, un microprocesador y otras unidades electrónicas configuradas para realizar las funciones descritas en esta solicitud, o una combinación de los mismos.

35 Cuando las realizaciones se implementan en software, firmware, middleware, microcódigo, código de programa o un segmento de código, se pueden almacenar, por ejemplo, en un medio legible por máquina de un componente de almacenamiento. El segmento de código puede indicar un proceso, una función, un subprograma, un programa, una rutina, una subrutina, un módulo, un grupo de software, un tipo o cualquier combinación de una instrucción, una estructura de datos y una sentencia de programa. El segmento de código puede estar acoplado a otro segmento de código o a un circuito de hardware mediante la transferencia y/o recepción de información, datos, una variable independiente, un parámetro o contenido de memoria. La información, la variable independiente, el parámetro, los datos o similares pueden transferirse, reenviarse o enviarse de cualquier manera adecuada, tal como compartir la memoria, transferir mensajes, transferir ficha o transmisión de red.

40 Para la implementación por software, las tecnologías en esta memoria descriptiva pueden implementarse realizando los módulos funcionales (por ejemplo, un proceso y una función) en esta memoria descriptiva. El código de software puede almacenarse en una unidad de almacenamiento y ejecutarse por un procesador. La unidad de almacenamiento puede implementarse dentro del procesador o fuera del procesador y, en este último caso, la unidad de almacenamiento puede estar acoplada al procesador por medio de comunicación utilizando diversos medios conocidos en la técnica.

45 La FIG. 7 muestra un sistema en el que se puede utilizar un método de codificación del código polar en un entorno de comunicaciones inalámbricas.

Por ejemplo, el sistema 700 puede residir al menos parcialmente dentro de una estación base. De acuerdo con otro ejemplo, el sistema 700 puede residir al menos parcialmente dentro de un terminal de acceso. Se debe entender que el sistema 700 puede indicarse como que incluye un bloque funcional, que puede indicar un bloque funcional de una función implementada por un procesador, software o una combinación de los mismos (por ejemplo, firmware). El sistema 700 incluye un grupo 702 lógico con componentes electrónicos que realizan conjuntamente una operación.

Por ejemplo, el grupo 702 lógico puede estar configurado para: asignar M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, donde $M < K$ y tanto M como K son enteros positivos. El grupo 702 lógico puede estar configurado, además, para realizar la codificación del código polar en los bits después de la asignación, para obtener bits codificados después de la codificación.

De acuerdo con esta realización de la presente invención, cuando se envía una señalización de difusión, la asignación se realiza primero de acuerdo con la fiabilidad de los bits de información en un código polar y, luego, la codificación del código polar se realiza en los bits después de la asignación. De esta manera, se puede evitar que los bits útiles en la señalización de difusión se asignen a bits de información de baja fiabilidad, mejorando así la fiabilidad de la transmisión de señalización de difusión.

Además, el sistema 700 puede incluir una memoria 712. La memoria 712 almacena instrucciones para realizar funciones relacionadas con los componentes 704, 706 y 708 electrónicos. Aunque se muestra que los componentes 704, 706 y 708 electrónicos están ubicados fuera de la memoria 712, se puede entender que uno o más de los componentes 704, 706 y 708 electrónicos pueden existir dentro de la memoria 712.

La FIG. 8 es un diagrama de flujo esquemático de un método de ajuste de tasa del código polar. El método mostrado en la FIG. 8 puede realizarse por un dispositivo de comunicaciones inalámbricas, por ejemplo, el aparato 205 de ajuste de tasa en el dispositivo de comunicaciones inalámbricas mostrado en la FIG. 2. El método de ajuste de tasa mostrado en la FIG. 8 incluye los siguientes pasos:

- 801. Obtener una secuencia congruente de acuerdo con una longitud de bits codificados de un código polar de una señalización de control.
- 802. Realizar el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia.
- 803. Determinar una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia.
- 804. Intercalar los bits codificados del código polar de la señalización de control de acuerdo con la función de asignación, para generar bits codificados después del intercalado.

De acuerdo con el método de ajuste de tasa del código polar, una secuencia congruente se determina en base a una longitud de bits codificados de un código polar de una señalización de control; y los bits codificados del código polar de la señalización de control se intercalan utilizando la secuencia congruente, de modo que una estructura de secuencia de bits después del intercalado puede ser más uniforme, se puede reducir una tasa de error de trama y se puede mejorar la fiabilidad de la comunicación; y el método es aplicable a un proceso de ajuste de tasa para códigos polares con diferentes longitudes de códigos y tiene buena universalidad y aplicabilidad.

Específicamente, en el paso 801, un extremo de transmisión puede realizar, utilizando, por ejemplo, un codificador del código polar, el procesamiento de codificación del código polar en la información que debe enviarse a un extremo de recepción, para generar un código polar (es decir, bits codificados de una señalización de control). El código polar es un código de bloque lineal y se ha demostrado teóricamente que es una manera de codificación que puede lograr una capacidad de Shannon y tiene una baja complejidad de codificación-decodificación. La salida de codificación de un código polar se puede representar de la siguiente manera:

$$x_1^N = u_1^N G_N,$$

donde $u_1^N = \{u_1, u_2, \dots, u_N\}$ es un vector fila binario con una longitud de N; G_N es una matriz de $N * N$, y G_N

$= B_N F^{\otimes n}$, donde una longitud de código $N = 2^n$ y $n \geq 0$; y aquí, $F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$, B_N es una matriz transpuesta, $F^{\otimes n}$ es una potencia de kronecker (kronecker power), y se define como: $F^{\otimes n} = F \otimes F^{\otimes (n-1)}$.

En un proceso de codificación del código polar, algunos bits en u_1^N se utilizan para transportar información (es decir, información de datos que debe enviarse a un extremo de recepción), los bits se denominan bits de información y un conjunto de índices de los bits se indica como A. Los bits restantes tienen valores fijos y se conocen como bits congelados y, por ejemplo, generalmente se pueden establecer en 0.

- 5 Por lo tanto, una secuencia de bits del código polar, que se emite después del procesamiento de codificación realizado por el codificador del código polar, puede simplificarse como: $x_1^N = u_A G_N(A)$, donde u_A es un conjunto de

bits de información en u_1^N ; u_A es un vector fila con una longitud de K; K es una cantidad de los bits de información; $G_N(A)$ es una submatriz que está formada por filas correspondientes a los índices en el conjunto A y que está en G_N ; $G_N(A)$ es una matriz de K * N; y el rendimiento del código polar depende de la selección del conjunto A.

- 10 Se debe entender que, los ejemplos anteriores de un proceso de obtención de un código polar son simplemente descripciones para la ilustración.

También debe entenderse que, los bits codificados del código polar de la señalización de control se refieren a los bits codificados obtenidos al realizar la codificación del código polar en la señalización de control.

- 15 Opcionalmente, la señalización de control es una señalización de difusión. En este caso, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado se ingresan en un búfer cíclico; o el procesamiento de inversión de orden se realiza en los bits codificados después del intercalado y, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden se ingresan en un búfer cíclico.

- 20 Opcionalmente, cuando se obtiene la secuencia congruente de acuerdo con la longitud de los bits codificados del código polar de la señalización de control, la secuencia congruente se determina de acuerdo con la siguiente fórmula:

$$x(0) = x_0, \text{ y}$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, \dots, (N-2),$$

- 25 donde N es la longitud de los bits codificados del código polar de la señalización de control, x_0 , a, c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente. Debe entenderse que, que N sea la longitud de los bits codificados del código polar de la señalización de control, significa que N es una longitud de código del código polar.

- 30 Específicamente, se supone que Q es un entero positivo dado. Si dos enteros A y B se dividen por Q y los restos obtenidos son iguales, A y B son congruentes con el módulo de Q. La fórmula (2) representa un método congruente lineal, m representa un módulo y $m > 0$; a representa un multiplicador; c representa un incremento; y $x(0)$ representa un valor inicial.

- 35 Por lo tanto, la función de asignación puede determinarse de acuerdo con la secuencia congruente y la secuencia de referencia obtenidas anteriores. Específicamente, el procesamiento de ordenación se realiza en elementos en la secuencia congruente; por lo tanto, la función de asignación anterior se puede determinar de acuerdo con las posiciones de los elementos en la secuencia congruente y la secuencia de referencia.

- 40 Por ejemplo, pero no para limitación, si una secuencia A es [0, 7, 1], una secuencia B que se obtiene después de realizarse la ordenación en la secuencia A en orden ascendente es [0, 1, 7]. Por lo tanto, una regla p de asignación (o, una función de asignación) de la secuencia A a la secuencia B puede representarse como [0, 2, 1]. Es decir, el primer elemento (con un número 0 de secuencia) en la secuencia B es el primer elemento (con un número 0 de secuencia) en la secuencia A; el segundo elemento (con un número 1 de secuencia) en la secuencia B es el tercer elemento (con un número 2 de secuencia) en la secuencia A; y el tercer elemento (con un número 2 de secuencia) en la secuencia B es el segundo elemento (con un número 1 de secuencia) en la secuencia A.

- 45 Del mismo modo, la función de asignación puede obtenerse de acuerdo con la secuencia de referencia y la secuencia congruente anteriores obtenidas. Por lo tanto, el procesamiento de intercalado se puede realizar en el código polar después de la codificación, de acuerdo con la función de asignación obtenida anterior.

Por ejemplo, pero no para limitación, si la función p de asignación es [0, 2, 1], un valor de bit del primer bit (con un número 0 de secuencia) del código polar después del intercalado, es un valor de bit del primer bit (con un número 0 de secuencia) del código polar antes del procesamiento de intercalado; un valor de bit del segundo bit (con un número 1 de secuencia) del código polar después del procesamiento de intercalado, es un valor de bit del tercer bit

(con un número 2 de secuencia) del código polar antes del procesamiento de intercalado; y un valor de bit del tercer bit (con un número 2 de secuencia) del código polar después del procesamiento de intercalado es un valor de bit del segundo bit (con un número 1 de secuencia) del código polar antes del procesamiento de intercalado.

- 5 Opcionalmente, la señalización de control incluye, por no se limita a, uno de los siguientes canales de control: un canal físico de control de enlace descendente PDCCH, un canal físico de difusión PBCH o un canal físico de control de enlace ascendente PUCCH. Debe entenderse que la señalización de control también puede denominarse un canal de control.

Opcionalmente, cuando $N = 128$, la función de asignación es:

10 {0, 112, 35, 14, 48, 1, 99, 54, 28, 120, 126, 46, 114, 110, 43, 32, 81, 18, 113, 63, 75, 38, 64, 7, 15, 37, 19, 70, 27, 12, 34, 50, 17, 86, 3, 68, 98, 23, 111, 62, 57, 61, 89, 59, 13, 56, 66, 107, 47, 41, 124, 30, 2, 49, 44, 88, 65, 45, 123, 104, 10, 85, 102, 103, 122, 91, 121, 58, 73, 60, 26, 8, 55, 105, 94, 82, 115, 69, 74, 83, 106, 95, 9, 108, 53, 90, 29, 11, 36, 42, 87, 39, 101, 76, 4, 67, 93, 31, 97, 119, 100, 72, 6, 5, 22, 118, 25, 117, 125, 92, 80, 77, 21, 79, 116, 33, 20, 71, 52, 109, 84, 51, 96, 24, 40, 78, 16, 127}.

En este caso, la secuencia congruente es:

15 {4831, 81195000, 985810000, 707190000, 1586500000, 1714800000, 1700400000, 585280000, 1278700000, 1462300000, 1076700000, 1500100000, 645300000, 845220000, 38367000, 586604271, 2108042967, 692938163, 407887860, 603461796, 1964624238, 1878495441, 1715782340, 743376464, 2015855849, 1787239071, 1273295708, 606422001, 177182145, 1487976273, 970150996, 1631941748, 383819152, 1955095723, 646533714, 24877378, 1502264528, 594684317, 470422681, 1506694960, 2042510943, 955321706, 1504167770, 370217906, 992220783, 1044180926, 312459998, 917669471, 43246343, 991814115, 651762791, 2010628637, 1980316514, 1478089592, 160944248, 1308064563, 851016002, 784856594, 1240215484, 825361806, 1258997469, 814087592, 751843707, 443404601, 532873917, 1005115029, 861925101, 1597973492, 709990662, 1393913502, 605122991, 1967041192, 1698052026, 1250215999, 1400292945, 450239142, 1584371213, 1877237738, 2052404489, 1879908509, 1842896099, 398095212, 1374667679, 1410606527, 1991920056, 1077808109, 696325518, 1504588523, 999362636, 818220065, 1486840714, 25 1212163706, 1805531300, 1620626990, 1342726029, 1438206727, 2012013704, 1636817466, 725632992, 154065231, 1656542782, 1536537366, 1092655187, 1123062412, 1076185001, 1334036773, 1426769131, 906382315, 1466060034, 1991109407, 338132248, 746962174, 3858056, 417837782, 328076384, 1389264039, 1918493289, 1797232165, 1723502100, 1640363964, 202082762, 1233335027, 1149637945, 1054569556, 30 967989001, 1802513782, 297325845, 2108513993}.

Opcionalmente, cuando $N = 256$, la función de asignación es:

35 {0, 188, 112, 128, 183, 35, 150, 14, 48, 149, 148, 154, 130, 1, 229, 152, 131, 197, 182, 248, 253, 99, 54, 245, 231, 165, 28, 226, 120, 132, 136, 185, 168, 196, 187, 200, 159, 211, 147, 126, 46, 157, 114, 110, 210, 43, 32, 81, 18, 113, 63, 158, 75, 222, 38, 170, 219, 208, 237, 220, 252, 64, 137, 230, 216, 133, 7, 192, 218, 15, 37, 217, 19, 70, 27, 173, 155, 12, 34, 239, 50, 207, 175, 169, 223, 242, 240, 17, 161, 86, 3, 68, 98, 23, 145, 111, 62, 189, 202, 57, 61, 89, 59, 13, 56, 66, 199, 167, 214, 179, 215, 221, 107, 47, 41, 124, 234, 30, 2, 49, 44, 88, 201, 65, 195, 205, 45, 123, 104, 10, 85, 193, 102, 177, 103, 122, 225, 241, 181, 227, 91, 172, 121, 58, 142, 174, 73, 134, 60, 250, 180, 26, 8, 55, 236, 105, 94, 235, 194, 82, 162, 160, 243, 115, 69, 74, 83, 106, 191, 95, 232, 9, 108, 206, 53, 212, 209, 90, 29, 11, 139, 36, 42, 87, 39, 178, 101, 144, 151, 138, 247, 76, 4, 238, 143, 67, 146, 93, 254, 31, 198, 97, 119, 40 100, 171, 163, 204, 72, 6, 5, 22, 118, 190, 233, 141, 213, 25, 117, 125, 92, 246, 153, 80, 186, 135, 77, 251, 21, 79, 249, 116, 203, 164, 129, 33, 20, 71, 184, 52, 244, 109, 84, 51, 96, 24, 255, 40, 224, 176, 78, 140, 228, 16, 127, 166, 156}.

En este caso, la secuencia congruente es:

45 {4831, 81194617, 985812074, 707191113, 1586533693, 1714817099, 1700440153, 585277195, 1278713105, 1462300206, 1076705974, 1500095396, 645304792, 845221794, 38366853, 586604271, 2108042967, 692938163, 407887860, 603461796, 1964624238, 1878495441, 1715782340, 743376464, 2015855849, 1787239071, 1273295708, 606422001, 177182145, 1487976273, 970150996, 1631941748, 383819152, 1955095723, 646533714, 24877378, 1502264528, 594684317, 470422681, 1506694960, 2042510943, 955321706, 1504167770, 370217906, 992220783, 1044180926, 312459998, 917669471, 43246343, 991814115, 651762791, 2010628637, 1980316514, 1478089592, 160944248, 1308064563, 851016002, 784856594, 1240215484, 825361806, 1258997469, 814087592, 751843707, 443404601, 532873917, 1005115029, 861925101, 1597973492, 709990662, 1393913502, 605122991, 1967041192, 1698052026, 1250215999, 1400292945, 450239142, 1584371213, 1877237738, 2052404489, 1879908509, 1842896099, 398095212, 1374667679, 1410606527, 1991920056, 1077808109, 696325518, 1504588523, 999362636, 818220065, 1486840714, 50 1212163706, 1805531300, 1620626990, 1342726029, 1438206727, 2012013704, 1636817466, 725632992, 154065231, 1656542782, 1536537366, 1092655187, 1123062412, 1076185001, 1334036773, 1426769131, 906382315, 1466060034, 1991109407, 338132248, 746962174, 3858056, 417837782, 328076384, 1389264039, 1918493289, 1797232165, 1723502100, 1640363964, 202082762, 1233335027, 1149637945, 1054569556, 55 967989001, 1802513782, 297325845, 2108513993, 19537557, 1950206155, 71942924, 111430407, 205110265,

576970420, 1253182735, 1870101016, 217118420, 534568687, 1571827008, 1500181709, 2095967383, 1749544340, 1245627656, 1593423436, 1546610762, 745013646, 1614686312, 281998645, 54817586, 48683339, 29609066, 1570849805, 108716417, 1835720569, 58046734, 633882600, 2145969080, 314476195, 444154098, 244768114, 1386507993, 694784754, 1378771739, 1668066243, 1937818163, 172875139, 2114570429, 5 878326000, 222492522, 662787827, 477331400, 1657418255, 1218226548, 624501738, 1248127677, 661603443, 2046225982, 1116956416, 1531925285, 886821112, 1265919204, 1183570799, 133396632, 24266556, 1973597409, 219241501, 1857452702, 237786075, 3495458, 766104137, 1747766794, 1435183092, 585904140, 1078359485, 1373367362, 1031015178, 226549003, 120587290, 1633503909, 869255315, 242828664, 1002426548, 773781521, 1932540862, 1671590406, 1038883588, 1474413406, 652311909, 502236628, 10 1480274086, 368512907, 253590001, 1479591159, 1775460700, 882709835, 887163369, 575781662, 601079852, 585997076, 492851190, 505523851, 894056225, 459895516, 670291859, 2043545698, 1166579815, 181253595, 1197359719, 2103024843, 105190328, 554801215, 170025231, 1460806907, 1748633445, 968600920, 1349618180, 1310471646, 504670690, 1587364827, 651300708, 686850597, 1173381154, 674724877, 1387351579, 1988032774, 168768945, 1821244575, 1573151334, 135808674, 1908750804, 1264043942, 15 1878297070, 529244590, 136558256, 1622073596, 2033512954}

Opcionalmente, $a = 7^5$, $c = 0$ y $m = 2^{31} - 1$.

La FIG. 9 es un diagrama de bloques esquemático de un aparato de ajuste de tasa del código polar. El aparato 900 de ajuste de tasa en la FIG. 9 incluye una unidad 901 de obtención, una unidad 902 de ordenación, una unidad 903 de determinación y una unidad 904 de intercalado.

20 La unidad 901 de obtención está configurada para obtener una secuencia congruente de acuerdo con una longitud de bits codificados de un código polar de una señalización de control.

La unidad 902 de ordenación está configurada para realizar el procesamiento de ordenación en la secuencia congruente, de acuerdo con una regla preestablecida, para obtener una secuencia de referencia.

25 La unidad 903 de determinación está configurada para determinar una función de asignación, de acuerdo con la secuencia congruente y la secuencia de referencia.

La unidad 904 de intercalado está configurada para intercalar los bits codificados del código polar de la señalización de control de acuerdo con la función de asignación, para generar bits codificados después del intercalado.

30 De acuerdo con el aparato de ajuste de tasa del código polar, una secuencia congruente se determina en base a una longitud de bits codificados de un código polar de una señalización de control; y los bits codificados del código polar de la señalización de control se intercalan utilizando la secuencia congruente, de modo que una estructura de secuencia de bits después del intercalado puede ser más uniforme, se puede reducir una tasa de error de trama y se puede mejorar la fiabilidad de la comunicación; y el aparato es aplicable a un proceso de ajuste de tasa para códigos polares con diferentes longitudes de código y tiene buena universalidad y aplicabilidad.

35 Opcionalmente, la señalización de control es una señalización de difusión y el aparato de ajuste de tasa incluye, además, una unidad 905 de captura. La unidad 905 de captura está configurada para:

ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico; o

40 realizar el procesamiento de inversión de orden en los bits codificados después del intercalado; e ingresar, de acuerdo con un valor E preestablecido, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.

Opcionalmente, la unidad 901 de obtención está configurada específicamente para:

determinar la secuencia congruente de acuerdo con la siguiente fórmula:

$$x(0) = x_0, \text{ y}$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ donde } n = 0, 1, \dots, (N-2),$$

45 donde N es la longitud de los bits codificados del código polar de la señalización de control, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente. Debe entenderse que, que N sea la longitud de los bits codificados del código polar de la señalización de control, significa que N es una longitud de código del código polar.

50 Específicamente, se supone que Q es un entero positivo dado. Si dos enteros A y B se dividen por Q y los restos obtenidos son iguales, A y B son congruentes con el módulo de Q . La fórmula (2) representa un método congruente lineal, m representa un módulo y $m > 0$; a representa un multiplicador; c representa un incremento; y $x(0)$ representa un valor inicial.

Por lo tanto, la función de asignación puede determinarse de acuerdo con la secuencia congruente y la secuencia de referencia obtenidas anteriores. Específicamente, el procesamiento de ordenación se realiza en elementos en la secuencia congruente; por lo tanto, la función de asignación anterior se puede determinar de acuerdo con las posiciones de los elementos en la secuencia congruente y la secuencia de referencia.

5 Por ejemplo, pero no para limitación, si una secuencia A es [0, 7, 1], una secuencia B que se obtiene después de realizarse la ordenación en la secuencia A en orden ascendente es [0, 1, 7]. Por lo tanto, una regla p de asignación (o, una función de asignación) de la secuencia A a la secuencia B puede representarse como [0, 2, 1]. Es decir, el primer elemento (con un número 0 de secuencia) en la secuencia B es el primer elemento (con un número 0 de secuencia) en la secuencia A; el segundo elemento (con un número 1 de secuencia) en la secuencia B es el tercer elemento (con un número 2 de secuencia) en la secuencia A; y el tercer elemento (con un número 2 de secuencia) en la secuencia B es el segundo elemento (con un número 1 de secuencia) en la secuencia A.

Del mismo modo, la función de asignación puede obtenerse de acuerdo con la secuencia de referencia y la secuencia congruente anteriores obtenidas. Por lo tanto, el procesamiento de intercalado se puede realizar en el código polar después de la codificación de acuerdo con la función de asignación anterior obtenida.

15 Por ejemplo, pero no para limitación, si la función p de asignación es [0, 2, 1], un valor de bit del primer bit (con un número 0 de secuencia) del código polar después del intercalado es un valor de bit del primer bit (con un número 0 de secuencia) del código polar antes del procesamiento de intercalado; un valor de bit del segundo bit (con un número 1 de secuencia) del código polar después del procesamiento de intercalado es un valor de bit del tercer bit (con un número 2 de secuencia) del código polar antes del procesamiento de intercalado; y un valor de bit del tercer bit (con un número 2 de secuencia) del código polar después del procesamiento de intercalado es un valor de bit del segundo bit (con un número 1 de secuencia) del código polar antes del procesamiento de intercalado.

Opcionalmente, $a = 7^5$, $c = 0$ y $m = 2^{31} - 1$.

25 Opcionalmente, la señalización de control incluye, pero no se limita a uno de los siguientes canales de control: un canal físico de control de enlace descendente PDCCH, un canal físico de difusión PBCH o un canal físico de control de enlace ascendente PUCCH. Debe entenderse que la señalización de control también puede denominarse un canal de control.

Opcionalmente, cuando $N = 128$, la función de asignación es:

30 {0, 112, 35, 14, 48, 1, 99, 54, 28, 120, 126, 46, 114, 110, 43, 32, 81, 18, 113, 63, 75, 38, 64, 7, 15, 37, 19, 70, 27, 12, 34, 50, 17, 86, 3, 68, 98, 23, 111, 62, 57, 61, 89, 59, 13, 56, 66, 107, 47, 41, 124, 30, 2, 49, 44, 88, 65, 45, 123, 104, 10, 85, 102, 103, 122, 91, 121, 58, 73, 60, 26, 8, 55, 105, 94, 82, 115, 69, 74, 83, 106, 95, 9, 108, 53, 90, 29, 11, 36, 42, 87, 39, 101, 76, 4, 67, 93, 31, 97, 119, 100, 72, 6, 5, 22, 118, 25, 117, 125, 92, 80, 77, 21, 79, 116, 33, 20, 71, 52, 109, 84, 51, 96, 24, 40, 78, 16, 127}.

En este caso, la secuencia congruente es:

35 {4831, 81195000, 985810000, 707190000, 1586500000, 1714800000, 1700400000, 585280000, 1278700000, 1462300000, 1076700000, 1500100000, 645300000, 845220000, 38367000, 586604271, 2108042967, 692938163, 407887860, 603461796, 1964624238, 1878495441, 1715782340, 743376464, 2015855849, 1787239071, 1273295708, 606422001, 177182145, 1487976273, 970150996, 1631941748, 383819152, 1955095723, 646533714, 24877378, 1502264528, 594684317, 470422681, 1506694960, 2042510943, 955321706, 1504167770, 370217906, 992220783, 1044180926, 312459998, 917669471, 43246343, 991814115, 40 651762791, 2010628637, 1980316514, 1478089592, 160944248, 1308064563, 851016002, 784856594, 1240215484, 825361806, 1258997469, 814087592, 751843707, 443404601, 532873917, 1005115029, 861925101, 1597973492, 709990662, 1393913502, 605122991, 1967041192, 1698052026, 1250215999, 1400292945, 450239142, 1584371213, 1877237738, 2052404489, 1879908509, 1842896099, 398095212, 1374667679, 1410606527, 1991920056, 1077808109, 696325518, 1504588523, 999362636, 818220065, 1486840714, 45 1212163706, 1805531300, 1620626990, 1342726029, 1438206727, 2012013704, 1636817466, 725632992, 154065231, 1656542782, 1536537366, 1092655187, 1123062412, 1076185001, 1334036773, 1426769131, 906382315, 1466060034, 1991109407, 338132248, 746962174, 3858056, 417837782, 328076384, 1389264039, 1918493289, 1797232165, 1723502100, 1640363964, 202082762, 1233335027, 1149637945, 1054569556, 967989001, 1802513782, 297325845, 2108513993}.

50 Opcionalmente, cuando $N = 256$, la función de asignación es:

55 {0, 188, 112, 128, 183, 35, 150, 14, 48, 149, 148, 154, 130, 1, 229, 152, 131, 197, 182, 248, 253, 99, 54, 245, 231, 165, 28, 226, 120, 132, 136, 185, 168, 196, 187, 200, 159, 211, 147, 126, 46, 157, 114, 110, 210, 43, 32, 81, 18, 113, 63, 158, 75, 222, 38, 170, 219, 208, 237, 220, 252, 64, 137, 230, 216, 133, 7, 192, 218, 15, 37, 217, 19, 70, 27, 173, 155, 12, 34, 239, 50, 207, 175, 169, 223, 242, 240, 17, 161, 86, 3, 68, 98, 23, 145, 111, 62, 189, 202, 57, 61, 89, 59, 13, 56, 66, 199, 167, 214, 179, 215, 221, 107, 47, 41, 124, 234, 30, 2, 49, 44, 88, 201, 65, 195, 205, 45, 123, 104, 10, 85, 193, 102, 177, 103, 122, 225, 241, 181, 227, 91, 172, 121, 58, 142, 174, 73, 134, 60, 250, 180,

26, 8, 55, 236, 105, 94, 235, 194, 82, 162, 160, 243, 115, 69, 74, 83, 106, 191, 95, 232, 9, 108, 206, 53, 212, 209, 90, 29, 11, 139, 36, 42, 87, 39, 178, 101, 144, 151, 138, 247, 76, 4, 238, 143, 67, 146, 93, 254, 31, 198, 97, 119, 100, 171, 163, 204, 72, 6, 5, 22, 118, 190, 233, 141, 213, 25, 117, 125, 92, 246, 153, 80, 186, 135, 77, 251, 21, 79, 249, 116, 203, 164, 129, 33, 20, 71, 184, 52, 244, 109, 84, 51, 96, 24, 255, 40, 224, 176, 78, 140, 228, 16, 127, 166, 156}.

En este caso, la secuencia congruente es:

{4831, 81194617, 985812074, 707191113, 1586533693, 1714817099, 1700440153, 585277195, 1278713105, 1462300206, 1076705974, 1500095396, 645304792, 845221794, 38366853, 586604271, 2108042967, 692938163, 407887860, 603461796, 1964624238, 1878495441, 1715782340, 743376464, 2015855849, 1787239071, 1273295708, 606422001, 177182145, 1487976273, 970150996, 1631941748, 383819152, 1955095723, 646533714, 24877378, 1502264528, 594684317, 470422681, 1506694960, 2042510943, 955321706, 1504167770, 370217906, 992220783, 1044180926, 312459998, 917669471, 43246343, 991814115, 651762791, 2010628637, 1980316514, 1478089592, 160944248, 1308064563, 851016002, 784856594, 1240215484, 825361806, 1258997469, 814087592, 751843707, 443404601, 532873917, 1005115029, 861925101, 1597973492, 709990662, 1393913502, 605122991, 1967041192, 1698052026, 1250215999, 1400292945, 450239142, 1584371213, 1877237738, 2052404489, 1879908509, 1842896099, 398095212, 1374667679, 1410606527, 1991920056, 1077808109, 696325518, 1504588523, 999362636, 818220065, 1486840714, 1212163706, 1805531300, 1620626990, 1342726029, 1438206727, 2012013704, 1636817466, 725632992, 154065231, 1656542782, 1536537366, 1092655187, 1123062412, 1076185001, 1334036773, 1426769131, 906382315, 1466060034, 1991109407, 338132248, 746962174, 3858056, 417837782, 328076384, 1389264039, 1918493289, 1797232165, 1723502100, 1640363964, 202082762, 1233335027, 1149637945, 1054569556, 967989001, 1802513782, 297325845, 2108513993, 19537557, 1950206155, 71942924, 111430407, 205110265, 576970420, 1253182735, 1870101016, 217118420, 534568687, 1571827008, 1500181709, 2095967383, 1749544340, 1245627656, 1593423436, 1546610762, 745013646, 1614686312, 281998645, 54817586, 48683339, 29609066, 1570849805, 108716417, 1835720569, 58046734, 633882600, 2145969080, 314476195, 444154098, 244768114, 1386507993, 694784754, 1378771739, 1668066243, 1937818163, 172875139, 2114570429, 878326000, 222492522, 662787827, 477331400, 1657418255, 1218226548, 624501738, 1248127677, 661603443, 2046225982, 1116956416, 1531925285, 886821112, 1265919204, 1183570799, 133396632, 24266556, 1973597409, 219241501, 1857452702, 237786075, 3495458, 766104137, 1747766794, 1435183092, 585904140, 1078359485, 1373367362, 1031015178, 226549003, 120587290, 1633503909, 869255315, 242828664, 1002426548, 773781521, 1932540862, 1671590406, 1038883588, 1474413406, 652311909, 502236628, 1480274086, 368512907, 253590001, 1479591159, 1775460700, 882709835, 887163369, 575781662, 601079852, 585997076, 492851190, 505523851, 894056225, 459895516, 670291859, 2043545698, 1166579815, 181253595, 1197359719, 2103024843, 105190328, 554801215, 170025231, 1460806907, 1748633445, 968600920, 1349618180, 1310471646, 504670690, 1587364827, 651300708, 686850597, 1173381154, 674724877, 1387351579, 1988032774, 168768945, 1821244575, 1573151334, 135808674, 1908750804, 1264043942, 1878297070, 529244590, 136558256, 1622073596, 2033512954}.

Una persona con experiencia ordinaria en la técnica puede ser consciente de que las unidades y pasos en los ejemplos descritos con referencia a las realizaciones dadas a conocer en el presente documento, pueden implementarse mediante hardware electrónico, software informático o una combinación de los mismos. Para describir claramente la intercambiabilidad entre el hardware y el software, lo anterior ha descrito en general las composiciones y los pasos de cada uno de los ejemplos de acuerdo con las funciones. Si las funciones se realizan mediante hardware o software depende de aplicaciones particulares y condiciones de restricción de diseño de las soluciones técnicas. Un experto en la técnica puede utilizar diferentes métodos para implementar las funciones descritas para cada una de las aplicaciones particulares, pero no debe considerarse que la implementación va más allá del alcance de la presente invención.

Puede entenderse claramente por una persona experta en la técnica que, para el propósito de la descripción conveniente y breve, para un proceso de trabajo detallado del sistema anterior, el aparato y la unidad, se puede hacer referencia a un correspondiente proceso en las realizaciones del método anterior y los detalles no se describen en el presente documento.

En las diversas realizaciones proporcionadas en esta solicitud, debe entenderse que el sistema, el aparato y el método dados a conocer pueden implementarse de otras maneras. Por ejemplo, la realización del aparato descrita es simplemente un ejemplo. Por ejemplo, la división de unidades es simplemente una división de funciones lógicas y puede ser otra división en la implementación real. Por ejemplo, una pluralidad de unidades o componentes pueden combinarse o integrarse en otro sistema, o algunas características pueden ignorarse o no realizarse. Además, los acoplamientos mutuos o acoplamientos directos o conexiones de comunicación mostrados o discutidos, pueden implementarse a través de algunas interfaces, acoplamientos indirectos o conexiones de comunicación entre los aparatos o unidades, o conexiones eléctricas, conexiones mecánicas o conexiones en otras formas.

5 Las unidades descritas como partes separadas pueden o pueden no estar físicamente separadas y las partes que se muestran como unidades pueden o pueden no ser unidades físicas, pueden estar situadas en una posición, o se puede distribuir en una pluralidad de unidades de red. Se puede seleccionar una parte o la totalidad de las unidades de acuerdo con las necesidades reales para lograr los objetivos de las soluciones de las realizaciones de la presente invención.

Además, las unidades funcionales en las realizaciones de la presente invención pueden estar integradas en una unidad de procesamiento, o cada una de las unidades puede existir sola físicamente, o dos o más unidades están integradas en una unidad. La unidad integrada puede implementarse en una forma de hardware, o puede implementarse en una forma de una unidad funcional de software.

10 Cuando la unidad integrada se implementa en la forma de una unidad funcional de software y se vende o utiliza como un producto independiente, la unidad integrada puede almacenarse en un medio de almacenamiento legible por computadora. En base a tal comprensión, las soluciones técnicas de la presente invención, esencialmente, o la parte que contribuye a la técnica anterior, o la totalidad o parte de las soluciones técnicas, pueden implementarse en la forma de un producto de software. El producto de software se almacena en un medio de almacenamiento e
15 incluye varias instrucciones para instruir a un dispositivo informático (que puede ser una computadora personal, un servidor o un dispositivo de red) para realizar la totalidad o parte de los pasos de los métodos descritos en las realizaciones de la presente invención. El medio de almacenamiento anterior incluye: cualquier medio que pueda almacenar código de programa, tal como una unidad de flash USB, un disco duro extraíble, una memoria de solo lectura (ROM, Read-Only Memory), una memoria de acceso aleatorio (RAM, Random Access Memory), un disco
20 magnético o un disco óptico.

Las descripciones anteriores son simplemente realizaciones específicas de la presente invención, pero no pretenden limitar el alcance de protección de la presente invención. Por lo tanto, el alcance de protección de la presente invención estará sujeto al alcance de protección de las reivindicaciones.

REIVINDICACIONES

1. Un método de codificación del código polar, caracterizado por comprender:
 - asignar M bits reservados de una señalización de difusión a M bits de información de baja fiabilidad en K bits de información de un código polar, respectivamente, y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener K bits después de la asignación, en donde $M < K$ y tanto M como K son enteros (301) positivos, en donde los bits reservados no transportan información útil; y
 - realizar codificación del código polar en los K bits después de la asignación, para obtener bits codificados después de la codificación (302).
2. El método de codificación de acuerdo con la reivindicación 1, en donde los M bits de información de baja fiabilidad comprenden M bits de información con una fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad comprenden M bits de información con la fiabilidad más baja en los K bits de información.
3. El método de codificación de acuerdo con la reivindicación 1 o 2, en donde antes de la asignación de M bits reservados de una señalización de difusión, respectivamente, a M bits de información de baja fiabilidad en K bits de información de un código polar, el método de codificación comprende además:
 - ordenar los K bits de información de acuerdo con la fiabilidad de los K bits de información.
4. El método de codificación de acuerdo con la reivindicación 3, en donde la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya o una probabilidad de error.
5. El método de codificación de acuerdo con una cualquiera de las reivindicaciones 1 a 4, en donde después de realizar la codificación del código polar en los K bits después de la asignación, el método de codificación comprende además:
 - realizar el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; e
 - ingresar, de acuerdo con un valor E, los primeros E bits de los bits codificados después del intercalado en un búfer cíclico; o, realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e, ingresar, de acuerdo con un valor E, los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.
6. El método de acuerdo con la reivindicación 5, en donde la realización de intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado, comprende:
 - obtener una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación;
 - realizar el procesamiento de ordenación en la secuencia congruente de acuerdo con una regla, para obtener una secuencia de referencia;
 - determinar una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia;
 e
 - intercalar los bits codificados después de la codificación de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.
7. El método de acuerdo con la reivindicación 6, en donde la obtención de una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación comprende:
 - determinar la secuencia congruente de acuerdo con la siguiente fórmula:

$$x(0) = x_0, \text{ y}$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ en donde } n = 0, 1, \dots, (N-2),$$
 - donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a, c y m son parámetros particulares y $x(0), x(1), \dots, x(N-1)$ es la secuencia congruente.
8. Un aparato de codificación del código polar, caracterizado por comprender:
 - una unidad (401) de asignación, configurada para: asignar M bits reservados de una señalización de difusión a M bits de información de baja fiabilidad en K bits de información de un código polar, respectivamente, y asignar bits restantes de la señalización de difusión a bits de información restantes de los K bits de información, para obtener bits después de la asignación, en donde $M < K$ y tanto M como K son enteros positivos, en donde los bits reservados no transportan información útil; y
 - una unidad (402) de codificación, configurada para realizar la codificación del código polar en los K bits después de la asignación, para obtener bits codificados después de la codificación.

9. El aparato de codificación de acuerdo con la reivindicación 8, en donde los M bits de información de baja fiabilidad comprenden M bits de información con fiabilidad más baja que un umbral preestablecido, o los M bits de información de baja fiabilidad comprenden M bits de información con la fiabilidad más baja en los K bits de información.
- 5 10. El aparato de codificación de acuerdo con la reivindicación 8 o 9, en donde el aparato de codificación, comprende, además, una unidad (403) de ordenación, configurada para ordenar los K bits de información de acuerdo con la fiabilidad de los K bits de información.
11. El aparato de codificación de acuerdo con la reivindicación 10, en donde la fiabilidad de uno de los K bits de información se determina de acuerdo con una capacidad de bit, un parámetro de Bhattacharyya o una probabilidad de error.
- 10 12. El aparato de codificación de acuerdo con una cualquiera de las reivindicaciones 8 a 11, en donde el aparato de codificación comprende, además, una unidad (404) de intercalado y una unidad (405) de captura, en donde
 la unidad (404) de intercalado está configurada para realizar el intercalado congruente ordenado en los bits codificados después de la codificación, para obtener bits codificados después del intercalado; y
 la unidad (405) de captura está configurada para ingresar, de acuerdo con un valor E , los primeros E bits de
 15 los bits codificados después del intercalado en un búfer cíclico; o, configurada para realizar el procesamiento de inversión de orden en los bits codificados después del intercalado e, ingresar, de acuerdo con un valor E , los primeros E bits de los bits codificados después del procesamiento de inversión de orden en un búfer cíclico.
13. El aparato de codificación de acuerdo con la reivindicación 12, en donde la unidad (404) de intercalado está configurada específicamente para:
 20 obtener una secuencia congruente de acuerdo con una longitud de los bits codificados después de la codificación;
 realizar el procesamiento de ordenación en la secuencia congruente de acuerdo con una regla, para obtener una secuencia de referencia;
 determinar una función de asignación de acuerdo con la secuencia congruente y la secuencia de referencia;
 25 e intercalar los bits codificados después de la codificación, de acuerdo con la función de asignación, para obtener los bits codificados después del intercalado.
14. El aparato de codificación de acuerdo con la reivindicación 13, en donde la unidad (404) de intercalado está configurada específicamente para determinar la secuencia congruente de acuerdo con la siguiente fórmula:
 30
$$x(0) = x_0, y$$

$$x(n+1) = [a * x(n) + c] \bmod m, \text{ en donde } n = 0, 1, \dots, (N-2),$$
 donde N es la longitud de los bits codificados del código polar después de la codificación, x_0 , a , c y m son parámetros particulares y $x(0)$, $x(1)$, ..., $x(N-1)$ es la secuencia congruente.

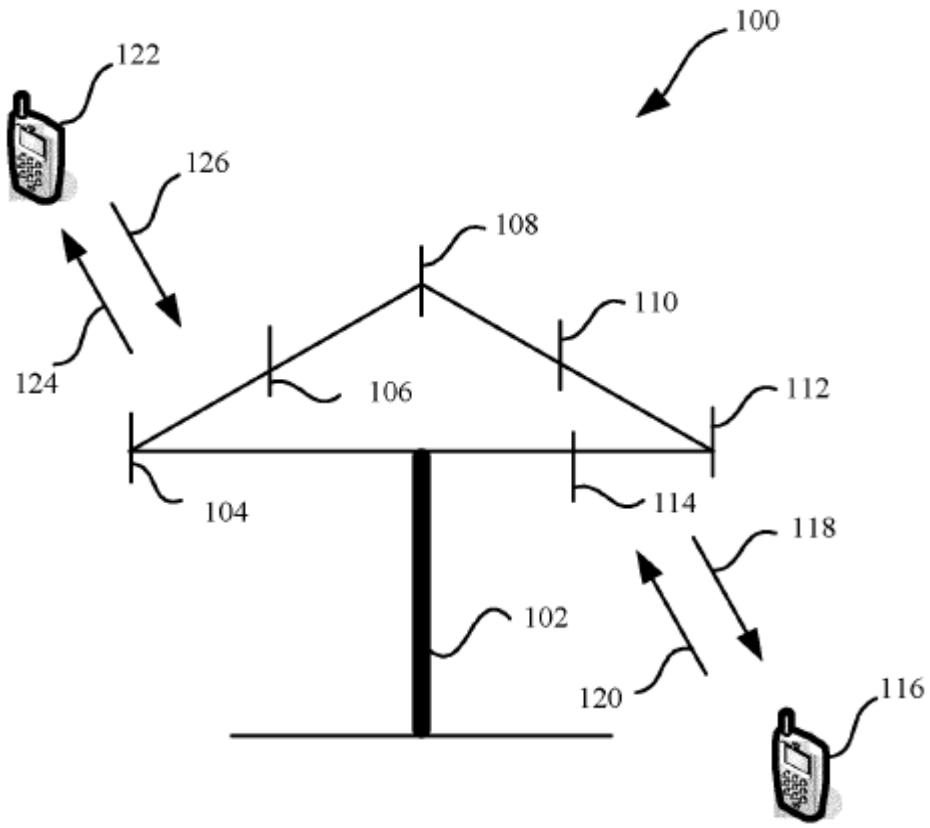


FIG. 1

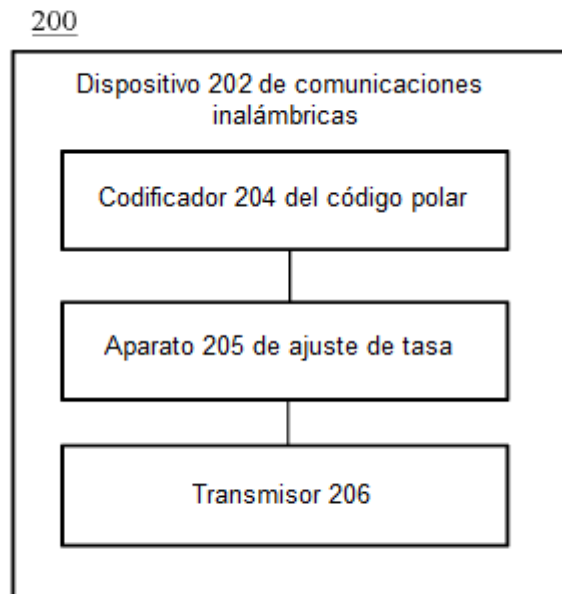


FIG. 2

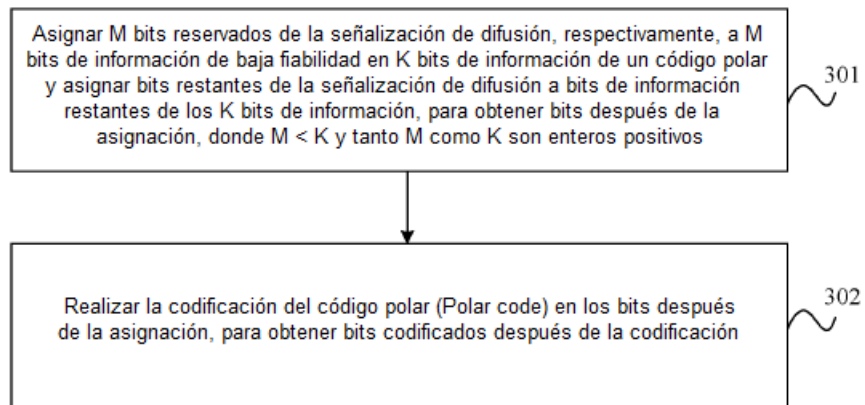


FIG. 3

400

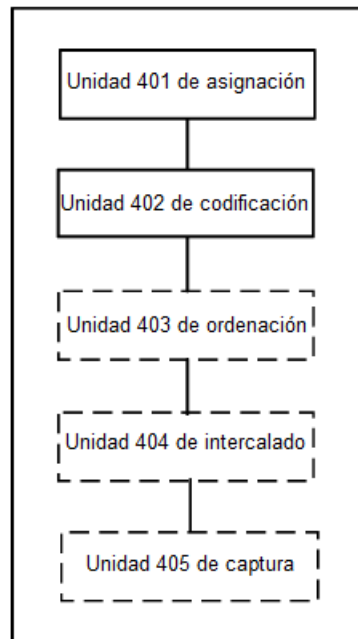


FIG. 4

500

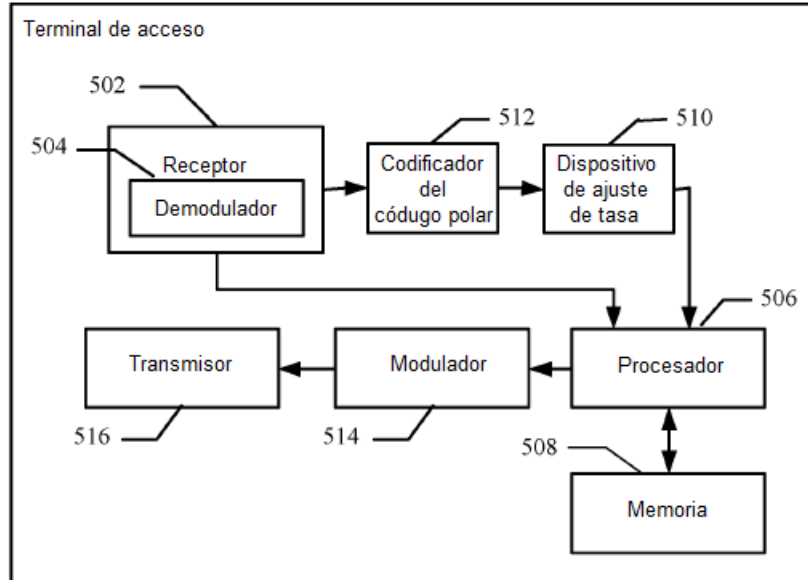


FIG. 5

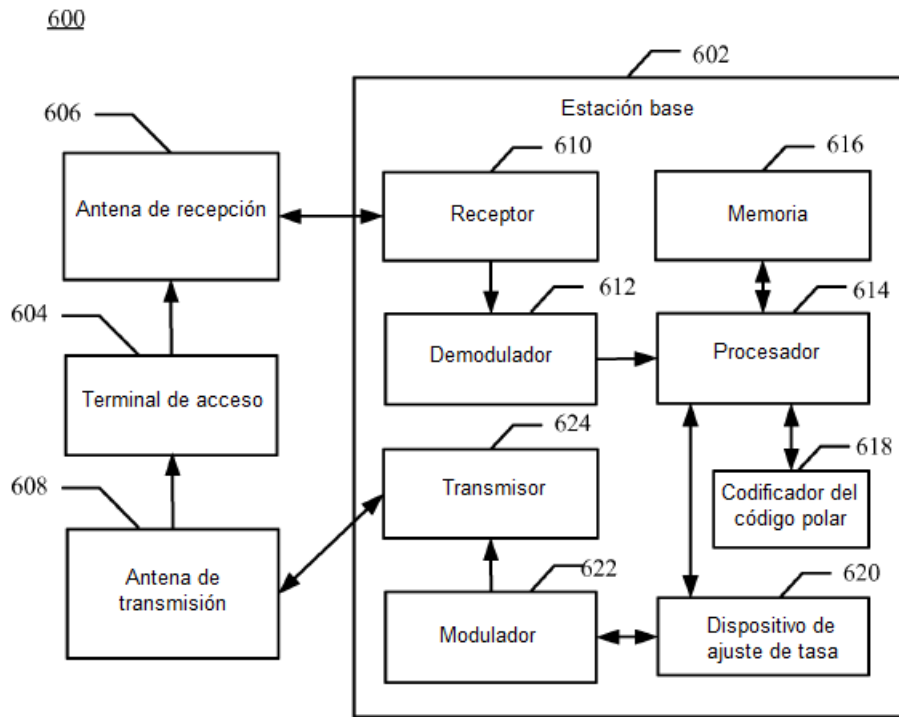


FIG. 6

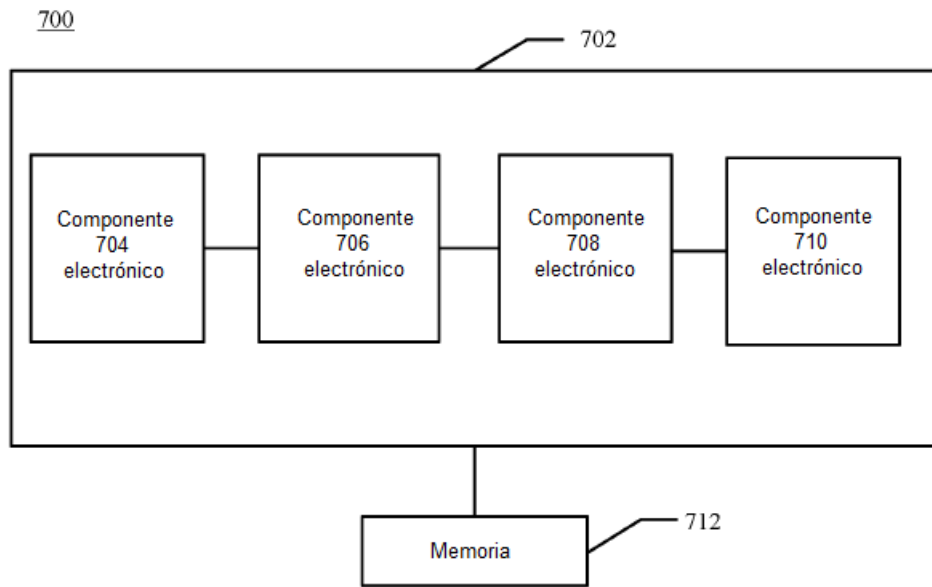


FIG. 7

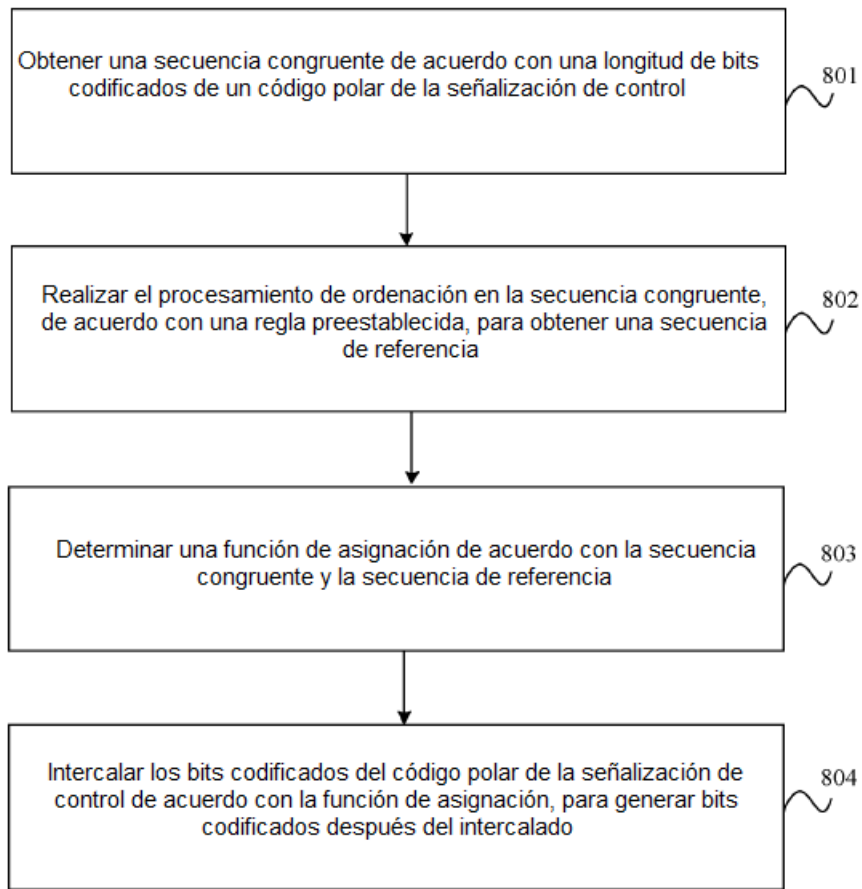


FIG. 8

900

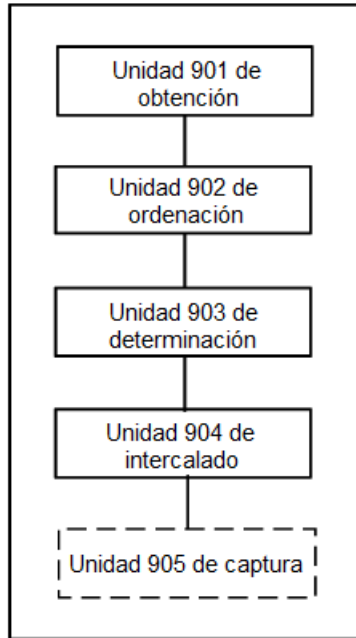


FIG. 9