

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 724 701**

21 Número de solicitud: 201830229

51 Int. Cl.:

H02J 7/00 (2006.01)

12

SOLICITUD DE PATENTE

A1

22 Fecha de presentación:

08.03.2018

43 Fecha de publicación de la solicitud:

13.09.2019

71 Solicitantes:

**VERSA DESIGN, S.L. (100.0%)
Anselm Turmeda, 16
08205 SABADELL (Barcelona) ES**

72 Inventor/es:

VADILLO PASTOR, Juan Ramón

74 Agente/Representante:

CAPITAN GARCÍA, Nuria

54 Título: **MECANISMO DE BALANCEO ACTIVO DE CONDENSADORES Y SUPERCONDENSADORES DURANTE EL PROCESO DE CARGA**

57 Resumen:

Mecanismo de balanceo que comprende disponer en paralelo a cada condensador seriado a balancear un interruptor (MOSFEST, optoacoplador) dispuesto en serie con un medio de balanceo (resistencia o diodo zener), quedando todas las ramas montadas en paralelo con cada condensador conectadas en serie, disponiendo además unos medios para conocer el estado de la fuente de energía y procesador que una vez alcanzado la carga de los condensadores esté programado para proceder a la apertura de los interruptores de cada rama, evitándose corrientes de fuga, consumo indebido y exposición a posibles descompensaciones.

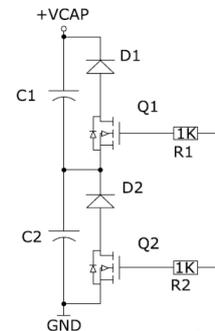


FIG.1

**MECANISMO DE BALANCEO ACTIVO DE CONDENSADORES Y
SUPERCONDENSADORES DURANTE EL PROCESO DE CARGA**

DESCRIPCIÓN

5

OBJETO DE LA INVENCION

Es objeto de la presente invención, tal y como el título de la invención establece, un mecanismo de balanceo activo de condensadores y supercondensadores durante el proceso de carga con la particularidad de que presenta unas corrientes de fuga prácticamente nulas o ultrabajas.

Caracteriza a la presente invención la especial configuración y funcionalidad de los medios electrónicos empleados de manera que se consigue un balanceo activo de condensadores, únicamente durante la carga de los condensadores, desconectándose dichos medios de balanceo una vez alcanzado el mismo y durante el proceso de descarga, derivando todo esto en un consumo de energía mínimo de energía.

Por lo tanto, la presente invención se circunscribe dentro del ámbito de la electrónica y en particular dentro de los medios de balanceo empleados en la carga de condensadores dispuestos en serie.

ANTECEDENTES DE LA INVENCION

Debido al advenimiento de nuevas tecnologías en la construcción de condensadores, actualmente se pueden lograr capacidades de varios faradios en tamaños sumamente reducidos. Este tipo de condensadores, denominados EDLC (Electric double-layer capacitors) tienen una elevada capacidad, pero su tensión máxima de operación es reducida (de unos pocos voltios), y para lograr alcanzar una capacidad considerable a una tensión más elevada, es necesario conectarlos en serie.

Sin embargo, dicha conexión en serie puede generar tensiones por encima de los límites de operación de los supercondensadores cuando estos se cargan, ya que al no ser exactamente idénticos, la carga se distribuye de forma desigual entre ellos. Si durante el proceso de carga de una batería de supercondensadores en serie, en uno

de ellos se excede la tensión máxima de operación, este elemento se deteriora rápidamente afectando al funcionamiento del conjunto de los elementos en serie.

Para evitar que se produzca una distribución de carga desigual entre los elementos que componen la batería de condensadores en serie, se debe colocar un sistema de balanceo.

A continuación se enumeran, por orden de complejidad, los sistemas de balanceo de carga de condensadores que existen actualmente:

- 10 - Sistema de balanceo basado en resistencias en paralelo. Este sistema es el más empleado por su simplicidad, pero es inseguro y además la corriente de fugas es muy elevada. Este sistema se denomina "balanceo pasivo"
- 15 - Sistema de balanceo en el que se han substituido las resistencias por diodos zener, cuya corriente de fugas es menor que una resistencia cuando no se ha alcanzado la tensión de zener. Dicha tensión de zener tiene que ser inferior a la tensión máxima de operación del supercondensador. Este sistema es seguro, pero tiene todavía una corriente de fugas elevada.
- 20 - Sistema de balanceo que incluye un amplificador operacional para lograr el objetivo, que no es otro que consumir o entregar corriente por la salida del opamp para mantener la tensión fijada por un divisor equidistante en el punto medio de la conexión serie de dos supercondensadores.
- 25 - Sistema de balanceo basado en la conexión de transistores mosfet con una tensión de umbral V_{th} adaptada a la tensión máxima del condensador.
- Sistema de balanceo que emplea un comparador, adecuadamente elegido, puede lograr un consumo muy bajo del sistema de detección de exceso de tensión. Sin embargo, incluso este sistema, siendo el más sofisticado, mantiene la supervisión de la tensión del supercondensador durante la fase de descarga.

En el estado de la técnica se conocen las siguientes patentes:

- 30 - US20030214267A1, que describe un circuito de balanceo de ultracondensadores. Este sistema está pensado para lograr un bajo consumo cuando los condensadores se encuentran balanceados, pero sus elementos permanecen continuamente conectados esté o no esté el banco en condiciones de carga.

- US20120161858A1, describe un circuito de balanceo de condensadores y método de control para un dispositivo electrónico tal como un inversor de potencia multinivel. Esta patente incluye un mecanismo de balanceo basado en transistores, de forma activa, pero está enfocado sistemas basados en tensión AC y además no menciona la condición de desconexión o de bajo consumo.
- US6980451B2 describe un método y un aparato para balanceo de la corriente de fugas de un condensador activo. Al igual que la anterior, esta patente está enfocada en un mecanismo de balanceo activo que no busca el bajo consumo (todo lo contrario, el consumo es muy elevado)

10 Existen otras patentes relacionadas con el balanceo, pero todas ellas se basan en introducir un mecanismo paralelo, pero no prevén su desconexión durante la fase de no-carga tal y como US20170033569 ó US6806686.

Todos los sistemas de balanceo existentes actualmente se basan en el hecho de que los condensadores permanecen continuamente conectados a dicho sistema de balanceo, permitiendo iniciar la carga de la batería de supercondensadores de forma totalmente autónoma y en cualquier momento.

Es un hecho que cualquier dispositivo electrónico conectado en paralelo con los condensadores introducirá una corriente de fuga que irá descargando paulatinamente el condensador que debe proteger.

20 Sin embargo, es evidente entender que un sistema de supercondensadores, cuando se emplea a modo de acumulador de energía, estará sometido a situaciones prolongadas en las cuales no se produce carga porque no se dispone de una fuente de energía, y es el propio banco de condensadores el que actúa de “batería recargable”.

25 Y también es evidente entender que una descompensación que pueda incurrir en un exceso de tensión entre los electrodos del supercondensador solo puede ocurrir cuando el banco está conectado a una fuente de energía, en proceso de carga.

Durante la descarga la descompensación ciertamente ocurrirá, pero en ningún caso podrá dicha descompensación durante el proceso de descarga situar a cualquiera de las celdas que componen la misma en una condición que exceda los límites de trabajo. La tensión en bornes de cualquiera de los condensadores del banco siempre

disminuirá (un condensador no puede cargar a otro cuando todos los condensadores del banco están dispuestos en serie).

Por lo tanto, es objeto de la presente invención desarrollar un sistema de balanceo de condensadores que permite el balanceo de los condensadores, que evite la generación de corriente de fugas una vez alcanzado el balanceo y que pueda estar sometido a posibles descompensaciones, desarrollando un sistema de balanceo como el que a continuación se describe y queda recogido en su esencialidad en la reivindicación primera.

10

DESCRIPCIÓN DE LA INVENCION

Es objeto de la presente invención un mecanismo de balanceo activo de condensadores durante el proceso de carga, es decir, que únicamente está activo durante la carga de los condensadores y una vez alcanzado el balanceo se procede a la desconexión del mecanismo de balanceo evitando la generación de corriente de fugas además de estar expuesto a posibles descompensaciones.

Por lo tanto cuando el sistema no está en condiciones de carga, el mecanismo de balanceo queda desconectado, eliminando prácticamente por completo la corriente de fugas del sistema de balanceo, y por lo tanto, maximizando el tiempo que el banco de condensadores permanece cargado.

Para poder emplear esta invención es necesario que el sistema tenga pueda conocer el estado de la fuente de energía del banco de condensadores, algo perfectamente asumible en un sistema con una fuente de alimentación, por ejemplo. El sistema además cuenta con procesador que una vez alcanzado la carga de los condensadores esté programado para proceder a la apertura de los interruptores de cada rama.

El mecanismo de balanceo puede realizar la desconexión mediante cualquier dispositivo de conmutación, como puede ser un mosfet, un transistor BJT, o incluso un optoacoplador.

Al poderse desconectar el mecanismo de balanceo, éste puede ser un mecanismo simple, basado en resistencias o en diodos zeners, en lugar de uno más complejo, lo que supone una reducción de coste importante.

El procedimiento de balanceo para el mecanismo de balanceo descrito comprende los pasos de:

- conectar todos los interruptores montados en las ramas paralelas a cada condensador
- 5 - proceder a la carga de los condensadores de manera balanceada
- comprobar el estado de carga del banco de condensadores mediante, por ejemplo, una fuente de alimentación
- proceder de manera automática a la desconexión de los interruptores (MOSFET, optoacopladores) una vez alcanzado el balanceo.

10 Salvo que se indique lo contrario, todos los elementos técnicos y científicos usados en la presente memoria poseen el significado que habitualmente entiende un experto normal en la técnica a la que pertenece esta invención. En la práctica de la presente invención se pueden usar procedimientos y materiales similares o equivalentes a los descritos en la memoria.

15

A lo largo de la descripción y de las reivindicaciones la palabra “comprende” y sus variantes no pretenden excluir otras características técnicas, aditivos, componentes o pasos. Para los expertos en la materia, otros objetos, ventajas y características de la invención se desprenderán en parte de la descripción y en parte de la práctica de la

20 invención.

EXPLICACION DE LAS FIGURAS

Para complementar la descripción que se está realizando y con objeto de ayudar a una

25 mejor comprensión de las características de la invención, de acuerdo con un ejemplo preferente de realización práctica de la misma, se acompaña como parte integrante de dicha descripción, un juego de dibujos en donde con carácter ilustrativo y no limitativo, se ha representado lo siguiente.

30 En la figura 1, podemos observar un mecanismo de balanceo basado en empleo de un MOSFET como interruptor.

En la figura 2, podemos observar una segunda forma de realización que emplea como interruptor un optoacoplador en asociación con un diodo zener.

En la figura 3 se muestra una tercera realización en la que como interruptor se emplea un optoacoplador en asociación con una resistencia.

5 **REALIZACIÓN PREFERENTE DE LA INVENCIÓN.**

A la vista de las figuras se describe seguidamente un modo de realización preferente de la invención propuesta.

- 10 En la figura 1 podemos observar que el mecanismo de balanceo activo de condensadores se basa en la disposición en paralelo a cada condensador de un interruptor, en este caso un MOSFET dispuesto en serie con un diodo zener, quedando todas las ramas paralelos a los condensadores conectadas en serie.
- 15 En la figura 2, que muestra una segunda forma de realización basado en los mismos principios, observamos que el interruptor empleado es un optoacoplador dispuesto en serie con un diodo (D1), quedando dotadas las ramas paralelas a los condensadores conectadas en serie.
- 20 En la figura 3, que muestra una realización alternativa a la mostrada en la figura 2, el mecanismo balanceador es una resistencia.

- Descrita suficientemente la naturaleza de la presente invención, así como la manera de ponerla en práctica, se hace constar que, dentro de su esencialidad, podrá ser
- 25 llevada a la práctica en otras formas de realización que difieran en detalle de la indicada a título de ejemplo, y a las cuales alcanzará igualmente la protección que se recaba, siempre que no altere, cambie o modifique su principio fundamental.

REIVINDICACIONES

- 1.- Mecanismo de balanceo activo de condensadores y supercondensadores durante el proceso de carga caracterizado por que comprende disponer en paralelo a cada
5 condensador seriado a balancear un interruptor dispuesto en serie con un medio de balanceo, quedando todas las ramas montadas en paralelo con cada condensador conectadas en serie, disponiendo además unos medios para conocer el estado de la fuente de energía y procesador que una vez alcanzado la carga de los condensadores esté programado para proceder a la apertura de los interruptores de cada rama.
- 10
- 2.- Mecanismo de balanceo activo de condensadores y supercondensadores durante el proceso de carga según la reivindicación 1 caracterizado por que el interruptor montado en las ramas en paralelo es un MOSFET.
- 15
- 3.- Mecanismo de balanceo activo de condensadores y supercondensadores durante el proceso de carga según la reivindicación 1 caracterizado por que el interruptor montado en las ramas en paralelo es un optoacoplador.
- 20
- 4.- Mecanismo de balanceo activo de condensadores y supercondensadores durante el proceso de carga según la reivindicación 1 ó 2 ó 3 caracterizado por que el medio de balanceo empleado es una resistencia conectada en serie con el interruptor de cada rama.
- 25
- 5.- Mecanismo de balanceo activo de condensadores y supercondensadores durante el proceso de carga según la reivindicación 1 ó 2 ó 3 caracterizado por que el medio de balanceo empleado es un diodo zener conectado en serie con el interruptor de cada rama.
- 30
- 6.- Procedimiento de balanceo de un conjunto de condensadores empleando el mecanismo de balanceo según cualquiera de las reivindicaciones 1 a 5 caracterizado por que comprende las etapas de:
- conectar todos los interruptores montados en las ramas paralelas a cada condensador
 - proceder a la carga de los condensadores de manera balanceada

- comprobar el estado de carga del banco de condensadores mediante, por ejemplo, una fuente de alimentación
- proceder de manera automática a la desconexión de los interruptores (MOSFET, optoacopladores) una vez alcanzado el balanceo.

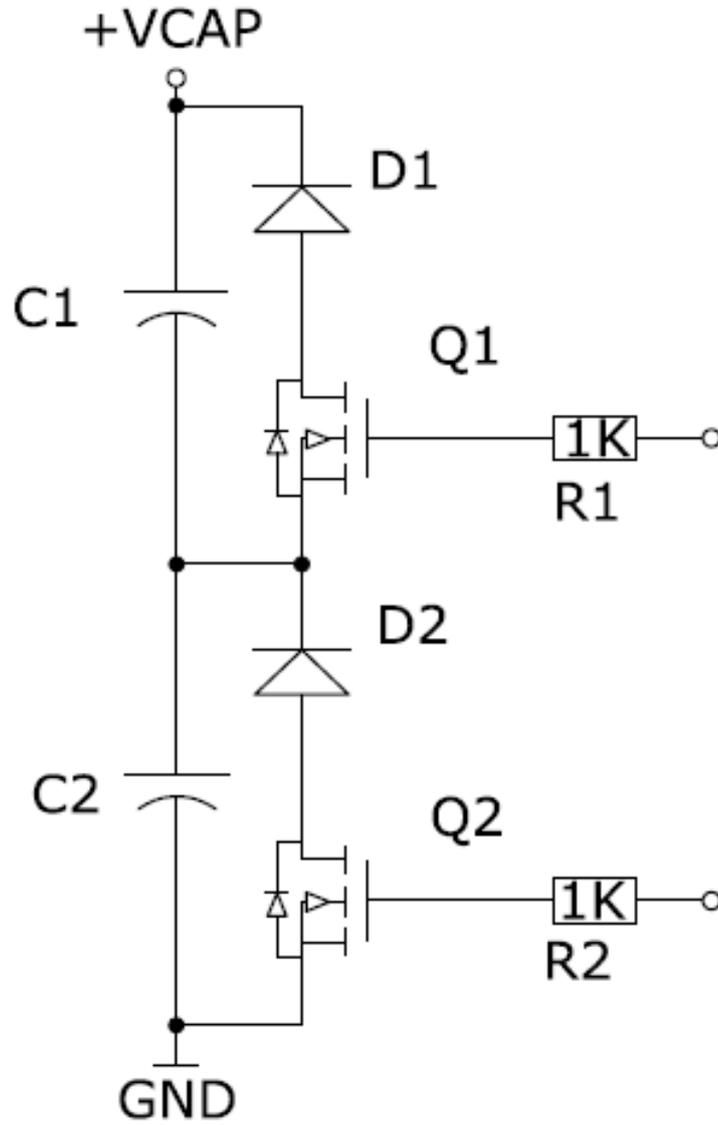


FIG.1

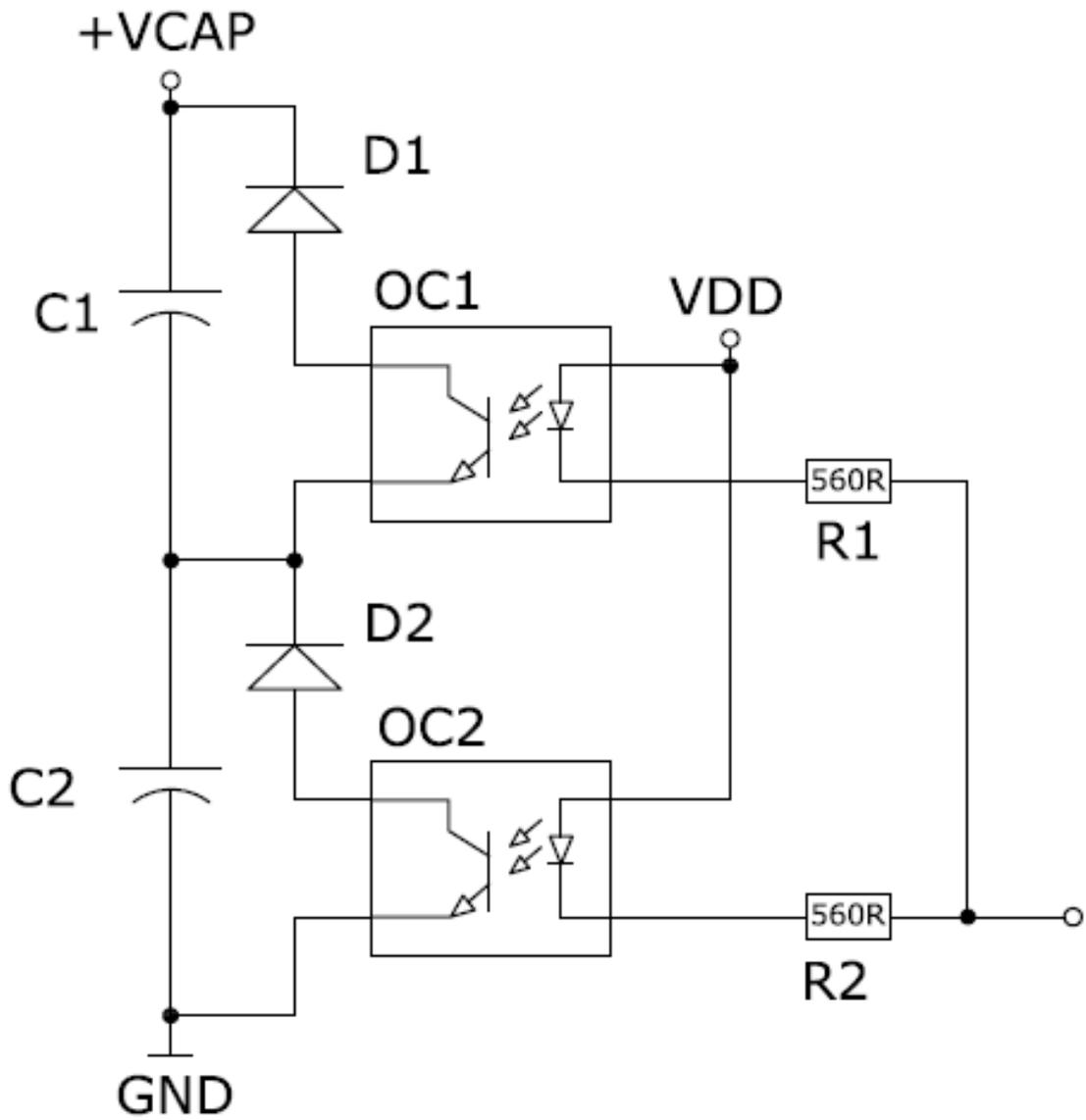


FIG.2

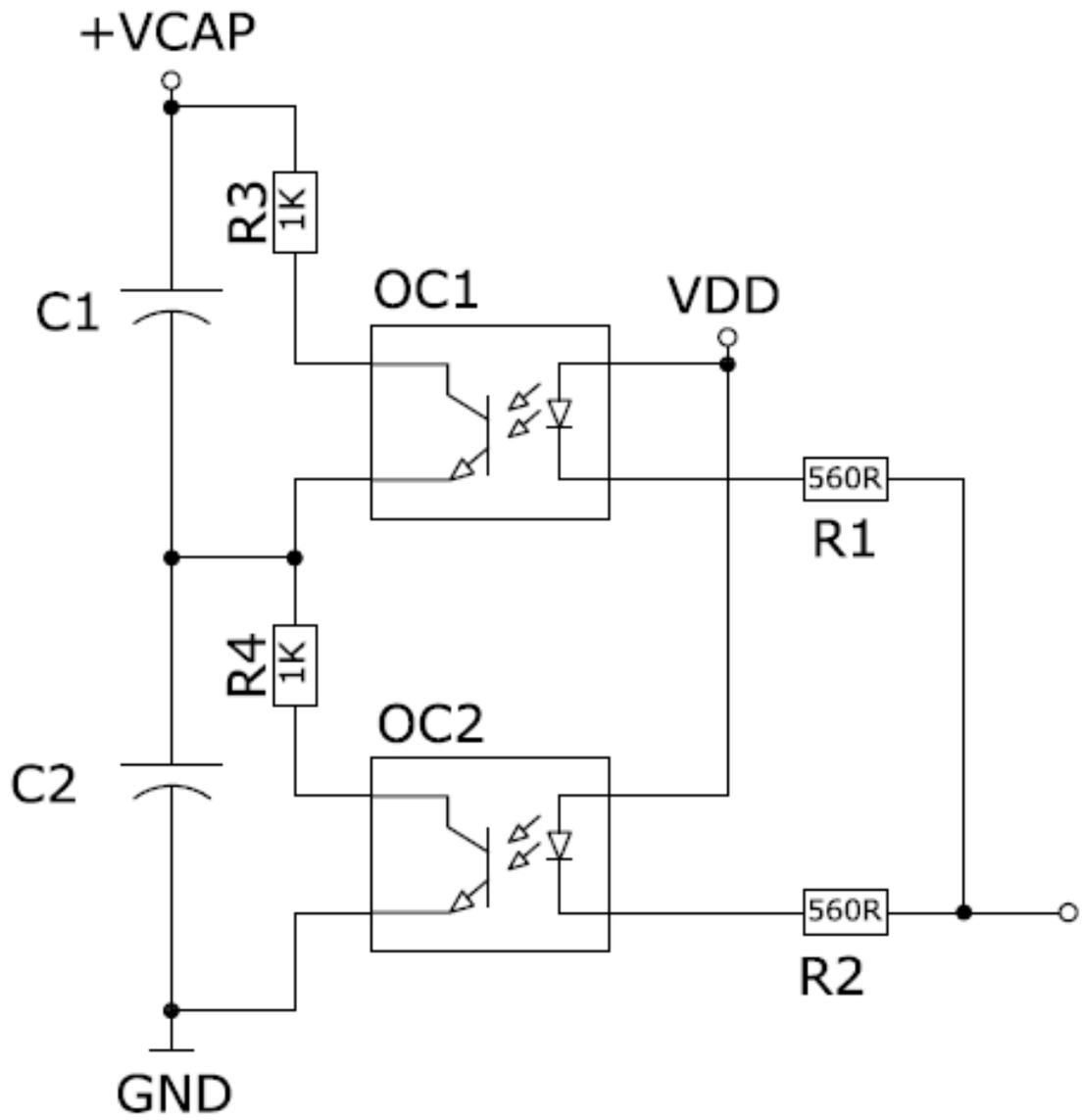


FIG.3



- ②¹ N.º solicitud: 201830229
 ②² Fecha de presentación de la solicitud: 08.03.2018
 ③² Fecha de prioridad:

INFORME SOBRE EL ESTADO DE LA TECNICA

⑤¹ Int. Cl.: **H02J7/00** (2006.01)

DOCUMENTOS RELEVANTES

Categoría	⑤ ⁶ Documentos citados	Reivindicaciones afectadas
X	US 2008030167 A1 (HSU DENG-HSIEN et al.) 07/02/2008, Descripción, párrafos [0006], [0008], [0015] y [0022]; figuras.	1-6
X	EP 1641099 A1 (CONCEPTION & DEV MICHELIN SA et al.) 29/03/2006, Descripción; párrafos [0006], [0012], [0032] a [0034]; figuras.	1-6
X	WO 0077918 A1 (PRI AUTOMATION INC.) 21/12/2000, Descripción, página 5 línea 7 a página 9 línea 11.	1-6
X	EP 0851556 A2 (JAPAN TOBACCO INC et al.) 01/07/1998, Todo el documento.	1-6

Categoría de los documentos citados

X: de particular relevancia
 Y: de particular relevancia combinado con otro/s de la misma categoría
 A: refleja el estado de la técnica

O: referido a divulgación no escrita
 P: publicado entre la fecha de prioridad y la de presentación de la solicitud
 E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

El presente informe ha sido realizado

para todas las reivindicaciones

para las reivindicaciones n.º:

<p>Fecha de realización del informe 10.01.2019</p>	<p>Examinador M. P. López Sábater</p>	<p>Página 1/2</p>
---	--	------------------------------

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H02J

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC.