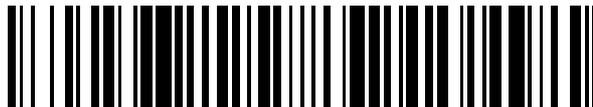


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 727 033**

51 Int. Cl.:

H02M 7/493 (2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **10.01.2012** **E 12150641 (4)**

97 Fecha y número de publicación de la concesión europea: **27.02.2019** **EP 2477322**

54 Título: **Método para compartir puertos de entrada y salida**

30 Prioridad:

17.01.2011 KR 20110004698

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

11.10.2019

73 Titular/es:

**LSIS CO., LTD. (100.0%)
1026-6, Hogye-Dong Dongan-gu, Anyang-si
Gyeonggi-do 431-080, KR**

72 Inventor/es:

JEON, JONG WOOK

74 Agente/Representante:

SÁNCHEZ SILVA, Jesús Eladio

ES 2 727 033 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Método para compartir puertos de entrada y salida

5 Antecedentes de la descripción

Campo

10 Las enseñanzas de acuerdo con las modalidades ilustrativas de esta presente descripción se refieren generalmente a un método para compartir puertos de entrada y salida, y más particularmente a un método para compartir puertos de entrada y salida configurados para su uso en un inversor que acciona un motor.

Antecedentes

15 Generalmente, un inversor para accionar un motor se monta con una variedad de puertos de entrada y salida que incluyen una entrada digital (DI), una salida digital (DO), una entrada analógica (AI), y una salida analógica (AO). La Figura 1 ilustra los puertos de entrada/salida de un inversor de acuerdo con la técnica anterior.

20 Con referencia a la Figura 1, un inversor (100) incluye los puertos DI1 a DI7 (110), un puerto DO1 (111) que es una salida del transistor, un puerto DO2 (112) que es una salida de relé, un puerto AI1 (113) que es una entrada de voltaje, un puerto AI2 (114) que es una entrada de voltaje, un puerto AO1 (115) que es una salida de voltaje, y un puerto AO2 (116) que es una salida de corriente. Además, el inversor (100) incluye una unidad interfaz (120) para comunicarse con un dispositivo exterior.

25 Los puertos de entrada/salida se usan para la retroalimentación de varios sensores (presión, posición, punto de contacto, temperatura, velocidad del flujo y flujo, etc.) para cada dispositivo o una salida de un medidor, y el número de puertos de entrada/salida requeridos y los tipos de puertos de entrada/salida requeridos varían por inversor incluso en un sistema. Además, cada inversor tiene una variedad de parámetros (por ejemplo, escala analógica, valor de desfase, etc.) de puertos de entrada/salida, y se configura para acoplarse al sistema.

30 La Figura 2 ilustra un sistema que usa dos inversores de acuerdo con la técnica anterior. Con referencia a la Figura 2, el sistema que usa dos inversores de acuerdo con la técnica anterior incluye el primer y segundo inversores (200, 300), un controlador de nivel superior (400) y un sensor (500). En el sistema antes mencionado, el primer inversor (200) recibe una señal del sensor (500), el controlador de nivel superior (400) y el segundo inversor (300) a través de un puerto AI (211), un puerto DI (212) y un puerto AI (213).

35 Mientras tanto, en un caso existe la necesidad de introducir otra señal al primer inversor (200) del sensor (500), en un módulo de entrada de extensión (230) montado convencionalmente. Sin embargo, existe la desventaja de que la adición del módulo de entrada de extensión (230) aumenta el costo, y el segundo inversor (300) se deja con un puerto de entrada superpuesto que conlleva a una desventaja que afecta el uso eficiente del dispositivo.

40 La materia anterior más cercana en el documento US6281664 B1 se refiere a un generador equipado con un inversor de doble voltaje que tiene dos sistemas inversores, y un aparato generador que tiene estos generadores conectados en paralelo.

45 El documento JP2008178236 se refiere a un aparato inversor provisto de la función de programación visual que puede hacer un movimiento de operación maestro/esclavo sin usar PLC, y se proporciona su aparato de programación.

50 El documento US2003/025398A1 se refiere a un aparato inversor de conexión múltiple que tiene una pluralidad de inversores conectados para la multiplexación.

Resumen

55 La presente descripción se ha hecho para resolver las desventajas anteriores de la técnica anterior y por lo tanto un objeto de la presente descripción es proporcionar un método para compartir puertos de entrada y salida configurados para compartir puertos de entrada y salida conectando al menos dos inversores montados en un interruptor de circuito a través de las unidades de interfaz respectivas.

60 La presente invención proporciona un método para compartir puertos de entrada y salida de acuerdo con la reivindicación 1. Las modalidades preferidas se definen en las reivindicaciones dependientes.

65 Los temas técnicos a resolver por la presente descripción no se limitan a la descripción mencionada anteriormente, y cualquier otro problema técnico no mencionado hasta ahora se apreciará claramente a partir de la siguiente descripción por parte del experto en la materia. Es decir, la presente descripción se entenderá más fácilmente y otros objetos, características, detalles y ventajas de la misma resultarán más evidentes en el curso de la siguiente descripción explicativa, que se proporciona, sin pretender implicar ninguna limitación de la descripción, con referencia

a los dibujos adjuntos.

5 Un objetivo de la invención es solucionar al menos uno o más de los problemas y/o desventajas anteriores en su totalidad o en parte y proporcionar al menos las ventajas descritas en la presente descripción. Para lograr al menos los objetos anteriores, en su totalidad o en parte, y de acuerdo con los propósitos del descripción, como se incorpora y se describe ampliamente, y en un aspecto general de la presente invención, se proporciona un método para compartir puertos de entrada/salida en un sistema formado con un inversor maestro que incluye una primera unidad interfaz y un inversor esclavo que incluye una segunda unidad interfaz, donde la primera y segunda unidades de interfaz están conectadas, el método comprende: transmitir datos a un puerto de salida del inversor esclavo al inversor esclavo; y recibir datos introducidos a un puerto de entrada del inversor esclavo.

10 Preferentemente, pero no necesariamente, el método comprende además transmitir una trama de solicitud que solicita el uso de un puerto de salida del inversor esclavo al inversor esclavo.

15 Preferentemente, pero no necesariamente, la trama de solicitud se transmite junto con los datos emitidos.

Preferentemente, pero no necesariamente, el método comprende además almacenar los datos introducidos y emitidos a través de los puertos de entrada/salida del inversor maestro y los puertos de entrada/salida del inversor esclavo.

20 Preferentemente, pero no necesariamente, los datos se almacenan por mapeo a los puertos de entrada/salida respectivos.

25 Preferentemente, pero no necesariamente, la etapa de transmitir los datos se realiza a través de la primera y la segunda unidades de interfaz.

Preferentemente, pero no necesariamente, la etapa de recibir datos se realiza a través de la primera y la segunda unidades de interfaz.

30 En otro aspecto general de la presente invención, se proporciona un método para compartir puertos de entrada/salida en un sistema formado con un inversor maestro que incluye una primera unidad interfaz y un inversor esclavo que incluye una segunda unidad interfaz, donde la primera y segunda unidades de interfaz están conectadas, el método comprende: emitir los datos transmitidos junto con una trama de solicitud a través del puerto de salida en un caso en el que el inversor maestro solicita la trama de solicitud que solicita el uso del puerto de salida; y transmitir los datos usados por el inversor maestro entre los datos recibidos a través del puerto de entrada al inversor maestro.

35 Preferentemente, pero no necesariamente, el método comprende además almacenar los datos introducidos y emitidos a través de los puertos de entrada/salida del inversor maestro y a través de los puertos de entrada/salida del inversor esclavo.

40 Preferentemente, pero no necesariamente, los datos se mapean mediante cada puerto de entrada/salida y se almacenan.

45 Preferentemente, pero no necesariamente, la etapa de transmitir datos incluye transmitir a través de la segunda unidad interfaz y la primera unidad interfaz.

El método para compartir los puertos de entrada/salida de acuerdo con la presente descripción tiene un efecto ventajoso en que los puertos de entrada/salida en un sistema pueden usarse al máximo, libres de una solicitud adicional del módulo de extensión, para permitir un uso efectivo del sistema y reducir la carga de costos adicionales.

50 Breve descripción de los dibujos

Los dibujos acompañantes, que se incluyen para proporcionar una comprensión adicional de la descripción y que se incorporan y constituyen una parte de esta solicitud, ilustran las modalidades ilustrativas de la descripción, y junto con la descripción sirven para explicar los principios de la descripción. En los dibujos:

55 La Figura 1 es una vista esquemática que ilustra los puertos de entrada/salida de un inversor de acuerdo con la técnica anterior;

La Figura 2 es una vista esquemática que ilustra un sistema que usa dos inversores de acuerdo con la técnica anterior;

60 La Figura 3 es una vista esquemática que ilustra un sistema inversor de acuerdo con una modalidad ilustrativa de la presente descripción;

La Figura 4a es una vista esquemática que explica los datos almacenados en el almacenamiento de un inversor maestro de acuerdo con una modalidad ilustrativa de la presente descripción;

La Figura 4b es una vista esquemática que explica los datos almacenados en el almacenamiento de un inversor esclavo de acuerdo con una modalidad ilustrativa de la presente descripción;

65 La Figura 5 es un diagrama de flujo que ilustra un método para compartir puertos de entrada/salida en un inversor ejecutado por un controlador de un inversor maestro de acuerdo con una modalidad ilustrativa de la presente

descripción; y

La Figura 6 es un diagrama de flujo que ilustra un método para compartir puertos de entrada/salida en un inversor ejecutado por un controlador de un inversor esclavo de acuerdo con una modalidad ilustrativa de la presente descripción.

5 Descripción detallada

10 Una modalidad ilustrativa se describirá más completamente en lo adelante con referencia a los dibujos acompañantes, en los que se muestran algunas modalidades ilustrativas. El presente concepto inventivo puede, sin embargo, llevarse a la práctica de muchas maneras diferentes y no debe limitarse a la modalidad ilustrativa de la presente invención. Más bien, esta modalidad ilustrativa se proporciona para que esta descripción sea exhaustiva y completa, y transmita completamente el alcance del presente concepto inventivo a los expertos en la técnica.

15 Se entenderá que cuando se hace referencia a un elemento como "encendido", "conectado a" o "acoplado a" otro elemento o capa, este puede encenderse, conectarse o acoplarse directamente al otro elemento o capa o pueden estar presentes elementos o capas intermedias. Por el contrario, cuando se hace referencia a un elemento como que está "encendido directamente", "conectado directamente" o "acoplado directamente" a otro elemento o capa, no hay elementos intermedios o capas presentes. Los números de referencia iguales se refieren a los mismos elementos a lo largo de la descripción.

20 Se entenderá que, aunque los términos primero, segundo, tercero, etc. pueden usarse en la presente descripción para describir varios elementos, componentes, regiones, capas y/o secciones, estos elementos, componentes, regiones, capas y/o secciones no deben limitarse por estos términos. Estos términos se usan solamente para distinguir un elemento, componente, región, capa o sección de otra región, capa o sección. Por lo tanto, un primer elemento, componente, región, capa o sección descrita más abajo puede denominarse como un segundo elemento, componente, región, capa o sección sin apartarse de las enseñanzas del presente concepto inventivo.

25 Como se usa en la presente descripción, las formas singulares "un", "una" y "el" pretenden incluir también las formas en plural, a menos que el contexto indique claramente lo contrario. Se entenderá además que los términos "comprende" y/o "que comprende," cuando se usan en esta descripción, especifican la presencia de características, regiones, etapas, operaciones, elementos, y/o componentes establecidos, pero no excluye la presencia o adición de una o más de otras características, regiones, etapas, operaciones, elementos, componentes, y/o sus grupos.

30 A menos que se defina lo contrario, todos los términos (incluyendo los términos técnicos y científicos) usados en la presente descripción tienen el mismo significado que entiende comúnmente un experto en la técnica a la que pertenece este concepto inventivo. Se entenderá además que los términos, tales como los definidos en los diccionarios comúnmente usados, deben interpretarse como que tienen un significado que es consistente con su significado en el contexto de la técnica relevante y no se interpretarán en un sentido idealizado o excesivamente formal a menos que se defina expresamente en la presente descripción.

35 Además, "ilustrativo" se usa simplemente para significar un ejemplo, y no el mejor. También se debe apreciar que las características, capas y/o elementos representados en la presente descripción se ilustran con dimensiones y/u orientaciones particulares entre sí por motivos de simplicidad y facilidad de comprensión, y que las dimensiones y/u orientaciones reales pueden diferir sustancialmente de las ilustradas. Como puede usarse en la presente descripción, los términos "sustancialmente" y "aproximadamente" proporcionan una tolerancia aceptada por la industria para su correspondiente término y/o relatividad entre elementos.

40 Las descripciones de los componentes bien conocidos y técnicas de procesamiento se omiten de manera que no obstruyan innecesariamente las modalidades de la descripción. En los dibujos, el tamaño y los tamaños relativos de los componentes y regiones pueden exagerarse por claridad.

45 En lo sucesivo, un método para compartir puertos de entrada y salida de acuerdo con la presente descripción se describirá en detalle con referencia a los dibujos adjuntos.

50 La Figura 3 es una vista esquemática que ilustra un sistema inversor de acuerdo con una modalidad ilustrativa de la presente descripción.

55 Con referencia a la Figura 3, el sistema de acuerdo con la presente descripción incluye un inversor maestro (10), un inversor esclavo (20), una unidad sensora (30) y un controlador de nivel superior (40).

60 El inversor maestro (10) incluye un AI1 maestro (MAI1), MAI2 y un DI maestro (MDI) de los puertos de entrada, y un AO maestro (MAO) y un DO maestro (MDO) de los puertos de salida, una unidad interfaz (11), un controlador (12) y un almacenamiento (13). El inversor esclavo (20) incluye un AI1 esclavo (SAI1), SAI2 y un DI esclavo (SDI) de los puertos de entrada, un AO esclavo (SAO) y un DO esclavo (SDO) de los puertos de salida, una unidad interfaz (21), un controlador (22) y un almacenamiento (23).

Debe ser evidente que los puertos de entrada/salida del inversor maestro (10) y el inversor esclavo (20) no se limitan a esto, y que el número de puertos puede determinarse por los tipos de inversores. Además, el número de AI, AO, DI y DO no está limitado como se ilustra, y puede suponerse además que existen varios puertos de acuerdo con los tipos de estos.

5 Con referencia a la Figura 3, el inversor maestro (10) es un inversor que necesita puertos de entrada/salida adicionales, y el inversor esclavo (20) es un inversor que tiene más puertos de entrada/salida para responder a la solicitud de información relacionada con el inversor maestro de entrada/salida (10). Es decir, la selección del inversor maestro y del inversor esclavo es relativa, de manera que un operador puede elegir selectivamente el inversor maestro (10) y el inversor esclavo (20).

10 El inversor maestro (10) y el inversor esclavo (20) intercambian periódicamente la información de datos de entrada/salida mutuamente a través de las unidades de interfaz respectivas (11, 12). Aunque las operaciones de la presente descripción pueden realizarse a través del controlador de nivel superior (40), las operaciones pueden realizarse preferentemente mediante los controladores (12, 22) de cada inversor (10, 20).

15 En comparación con la Figura 2, en lugar de introducir una señal de "retroalimentación de presión" de la unidad sensora (30) mediante el montaje de un módulo de entrada de extensión (230) en el inversor maestro (10), la señal se introduce a través de SAI1 del inversor esclavo (20), y la señal de entrada se recibe por las unidades de interfaz (11, 21). En el dibujo, aunque se ejemplifica compartir solamente el puerto de entrada (SAI1), debe ser evidente para los expertos en la técnica que pueden usarse tanto el puerto de entrada como el puerto de salida. Aunque dos inversores se ejemplifican para funcionar como un inversor maestro y un inversor esclavo en la Figura 3, debería ser evidente que el número de inversores no se limita a esto, y la presente descripción puede aplicarse a un caso donde los puertos de entrada/salida son compartidos por varios inversores.

20 Los controladores respectivos (12, 22) del inversor maestro (10) y el inversor esclavo (20) pueden almacenar los datos usados por los respectivos inversores en las respectivas direcciones (13, 23) como los formatos mostrados en las Figuras 4a y 4b. La Figura 4a es una vista esquemática que explica los datos almacenados en el almacenamiento del inversor maestro de acuerdo con una modalidad ilustrativa de la presente descripción y la Figura 4b es una vista esquemática que explica los datos almacenados en el almacenamiento del inversor esclavo de acuerdo con una modalidad ilustrativa de la presente descripción.

25 Con referencia a la Figura 4a, los datos de entrada/salida (datos de IO maestro) del inversor maestro (10) y los datos de entrada/salida (datos de IO esclavo) del inversor esclavo (20) se almacenan en el almacenamiento (13) del inversor maestro (10). Además, como se muestra en la Figura 4b, los datos de entrada/salida (datos de IO esclavo) del inversor esclavo (10) y los datos de entrada/salida (datos de IO maestro) del inversor maestro (10) se almacenan en el almacenamiento (23) del inversor esclavo (20). Como se ilustra, los datos se almacenan en un formato de mapa. Es decir, los puertos de entrada/salida pueden designarse, y los datos comunicados pueden almacenarse a través de los puertos relevantes.

30 En lo sucesivo, el desempeño del método por los controladores (12, 22) de la Figura 3 se ilustrará con referencia a los dibujos acompañantes.

35 La Figura 5 es un diagrama de flujo que ilustra un método para compartir puertos de entrada/salida entre los inversores ejecutados por el controlador (12) del inversor maestro (10) de acuerdo con una modalidad ilustrativa de la presente descripción. Con referencia a la Figura 5, el controlador (12) del inversor maestro (10) procesa la secuencia de entrada/salida dentro del inversor maestro (10) (S51), y transmite los datos de salida a través de los puertos de salida (SAO, SDO) del inversor esclavo (20), al controlador (22) del inversor esclavo (20) a través de las unidades de interfaz (11, 21), en un caso donde existen datos de salida que se transmiten a través de los puertos de salida (SAO, SDO) del inversor esclavo (20) (S53), donde también se transmite una trama de solicitud que solicita el uso del puerto de salida del inversor esclavo (20).

40 Además, en un caso hay una respuesta del inversor esclavo (20) (S55), es decir, en un caso donde se introducen datos a los puertos de entrada (SAI1, SAI2, SDI) del inversor esclavo (20), los datos de entrada de los puertos de entrada (SAI1, SAI2, SDI) recibidos a través de las unidades de interfaz (11, 21) se almacenan en el almacenamiento (13), el cual puede usarse para la secuencia interna.

45 La Figura 6 es un diagrama de flujo que ilustra un método para compartir puertos de entrada/salida entre inversores ejecutado por el controlador (22) del inversor esclavo (20) de acuerdo con una modalidad ilustrativa de la presente descripción.

50 Con referencia a la Figura 6, en un caso en el que una trama de solicitud de uso de los puertos de salida (SAO, SDO) del inversor esclavo (20) se recibe del controlador (12) del inversor maestro (10) (S61), el controlador (22) del inversor esclavo (20) almacena los datos que se transmiten a través del puerto de salida relevante (S63), y los transmite a través de los puertos de salida (SAO, SDO).

5 Además, en un caso se usan los datos usados por el inversor maestro (10) entre los datos recibidos a través de un puerto de entrada del inversor esclavo (20) {que puede determinarse fácilmente por el controlador (22) debido a que los datos que se usan se almacenan previamente como se muestra en la Figura 4b}, los datos pueden transmitirse al controlador (11) del inversor maestro (10) a través de las unidades de interfaz (21, 11). El controlador (12) del inversor maestro (10) puede recibir los datos introducidos a través de los puertos de entrada (SAI, SDI) del inversor esclavo (20), a través de las unidades de interfaz (21, 22), las cuales pueden usarse para la secuencia interna.

10 Como es evidente a partir de lo anterior, el método para compartir los puertos de entrada y salida de acuerdo con la presente descripción tiene una aplicabilidad industrial en la que los puertos de entrada/salida en un sistema pueden usarse al máximo, libres de una solicitud de módulo de extensión adicional, para permitir un uso efectivo del sistema y reducir la carga de costos adicionales.

REIVINDICACIONES

- 5 1. Un método para compartir, mediante un inversor maestro (10), los puertos de entrada y salida en un sistema que comprende el inversor maestro (10) que incluye una primera unidad interfaz (11) y un inversor esclavo (20) que incluye una segunda unidad interfaz (21), donde la primera unidad interfaz (11) se conecta a la segunda unidad interfaz (21), el método se caracteriza por:
 - 10 - almacenar los datos que se usan por el inversor maestro (10) y los datos que se usan por el inversor esclavo (20) en el inversor maestro (10);
 - transmitir, por el inversor maestro (10), una trama de solicitud que solicita el uso de un puerto de salida del inversor esclavo (20) al inversor esclavo (20);
 - transmitir, por el inversor maestro (10), los datos que se van a transmitir a través del puerto de salida del inversor esclavo (20) entre los datos almacenados hacia el inversor esclavo (20); y
 - 15 - recibir, por el inversor maestro (10), los datos del inversor esclavo (20) cuando hay datos que se usan por el inversor maestro (10) entre los datos recibidos a través de un puerto de entrada del inversor esclavo (20).
- 20 2. El método de la reivindicación 1, caracterizado porque la trama de solicitud se transmite junto con los datos a transmitir.
3. El método de la reivindicación 1 o 2, caracterizado porque los datos se almacenan por mapeo a los puertos de entrada/salida respectivos.
- 25 4. El método de cualquiera de las reivindicaciones 1 a 3, caracterizado porque la etapa de transmitir los datos se lleva a cabo a través de la primera y la segunda unidad interfaz (11, 21).
5. El método de cualquiera de las reivindicaciones 1 a 4, caracterizado porque la etapa de recibir datos se realiza a través de la primera y la segunda unidad interfaz (11, 21).
- 30 6. Un método para compartir, mediante un inversor esclavo, los puertos de entrada y salida en un sistema que comprende un inversor maestro (10) que incluye una primera unidad interfaz (11) y el inversor esclavo (20) que incluye una segunda unidad interfaz (21), donde la primera unidad interfaz (11) se conecta a la segunda unidad interfaz (21), el método comprende:
 - 35 - almacenar los datos que se usan por el inversor maestro (10) y los datos que se usan por el inversor esclavo (20) en el inversor esclavo (20);
 - transmitir, por el inversor esclavo (20), los datos transmitidos junto con una trama de solicitud a través del puerto de salida en caso de que el inversor maestro (10) transmita la trama de solicitud que solicita el uso del puerto de salida del inversor esclavo (20); y
 - transmitir, por el inversor esclavo (20), los datos que se usan por el inversor maestro (10) entre los datos recibidos a través del puerto de entrada del inversor esclavo (20) al inversor maestro (10).
- 40 7. El método de la reivindicación 6, caracterizado porque los datos se mapean mediante cada puerto de entrada/salida y se almacenan.
8. El método de la reivindicación 6 o 7, caracterizado porque la etapa de transmitir datos incluye transmitir a través de la segunda unidad interfaz y la primera unidad interfaz (21, 11).

FIG. 1

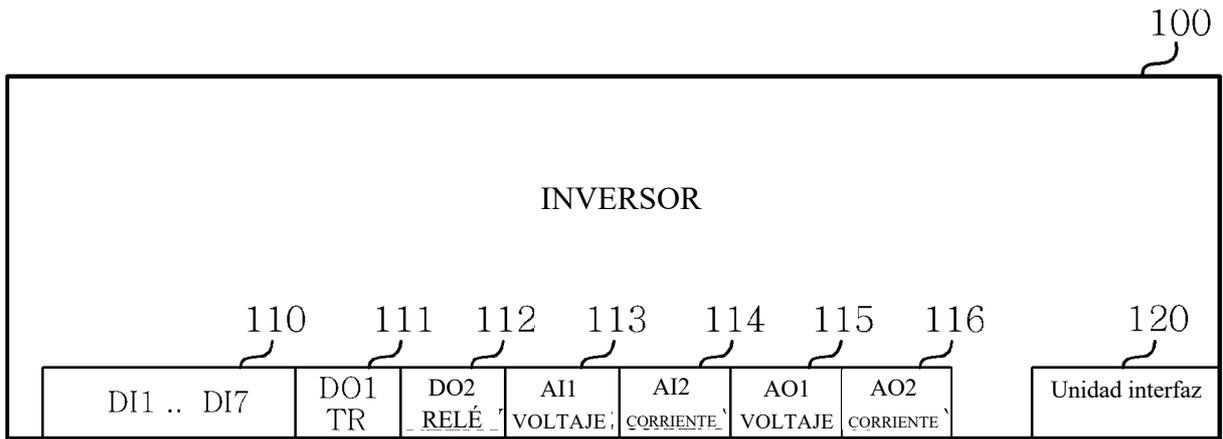


Figura 2

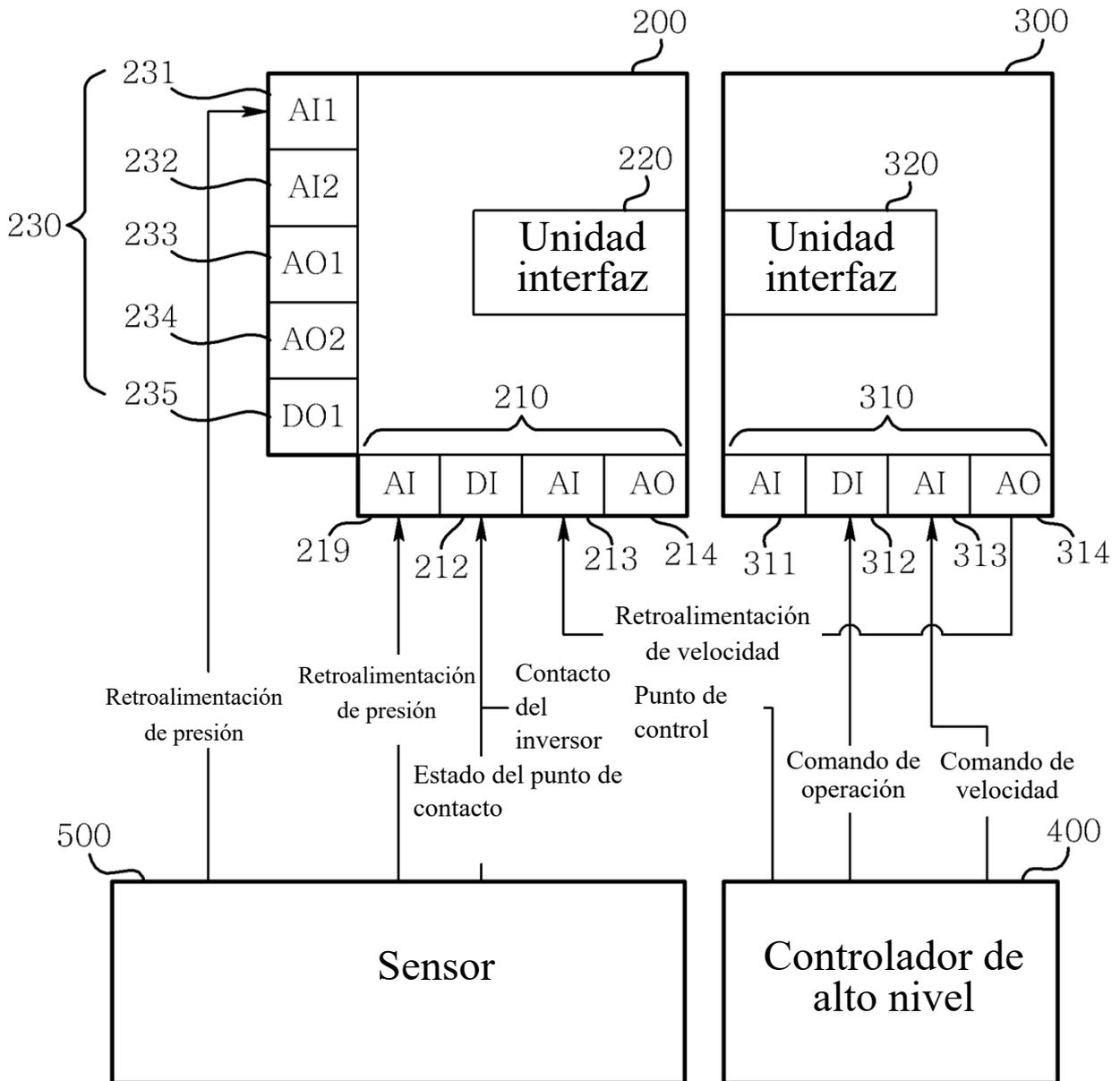


Figura 3

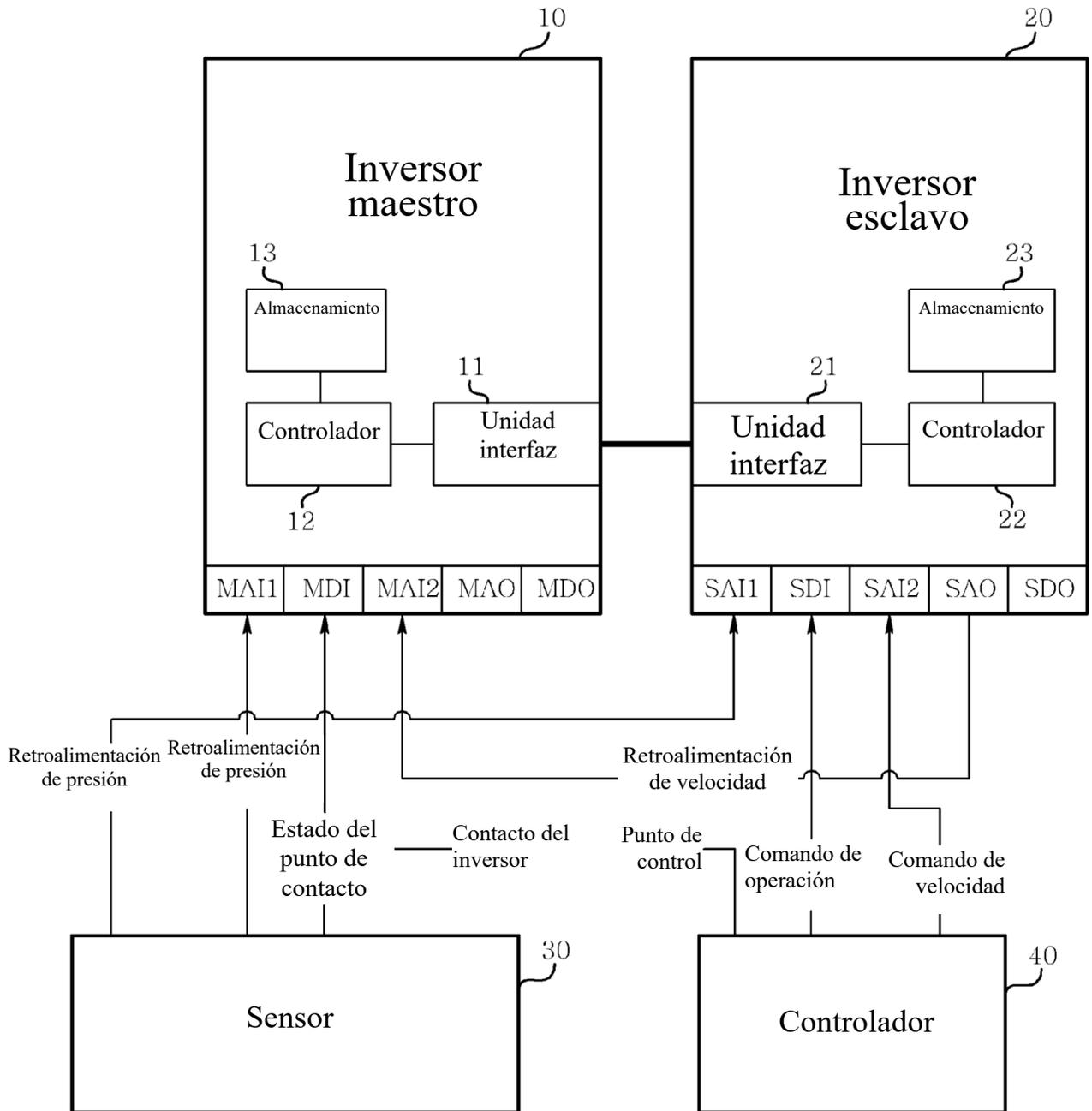


Figura 4A

Datos de IO: magnético	MAI1
	MAI2
	MDI
	MAO
	MDO
Datos de IO esclavo	SAI1
	SAI2
	SDI
	SAO
	SDO

Figura 4B

SAI1	Datos de IO magnético
SAI2	
SDI	
SAO	
SDO	
MAI1	Datos de IO maestro
MAI2	
MDI	
MAO	
MDO	

Figura 5

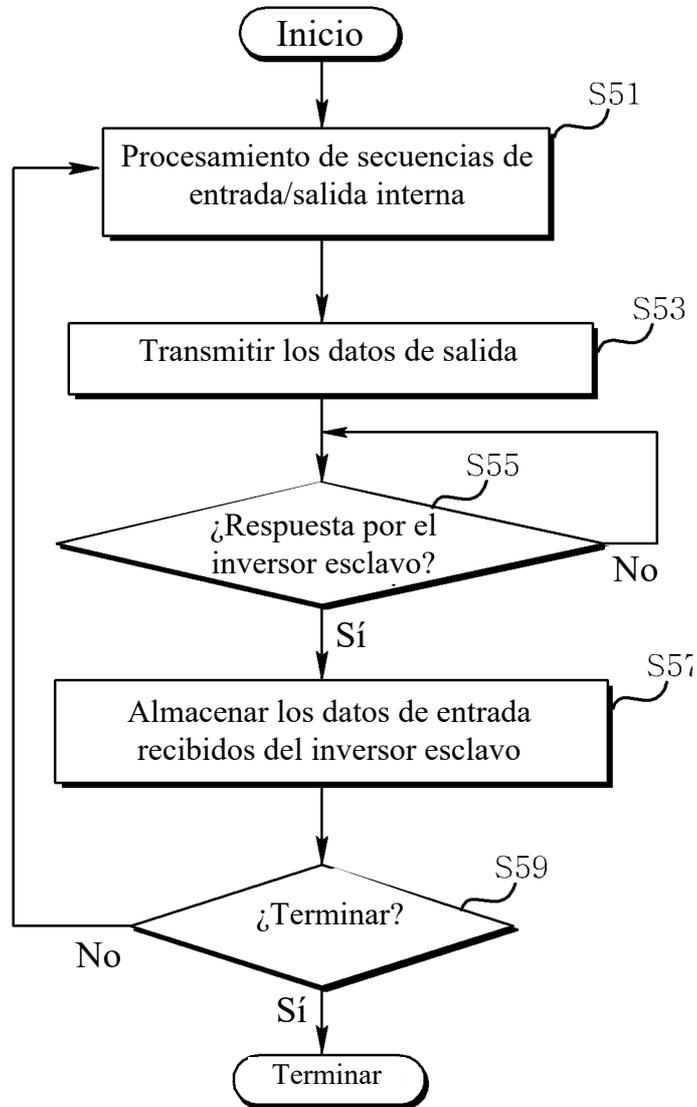


Figura 6

