

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 729 736**

51 Int. Cl.:

H04N 5/345 (2011.01)

H04N 5/3745 (2011.01)

H04N 5/378 (2011.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **25.01.2013 E 13152741 (8)**

97 Fecha y número de publicación de la concesión europea: **27.03.2019 EP 2760199**

54 Título: **Función automática de región de interés para sensores de imagen**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
05.11.2019

73 Titular/es:

**TELEDYNE INNOVACIONES
MICROELECTRÓNICAS, SLU (100.0%)
Calle Isaac Newton 4, Pabellón de Italia, Planta 5
SE-NE, Parque Tecnológico, Isla de la Cartuja
41092 Sevilla, ES**

72 Inventor/es:

**DOMINGUEZ CASTRO, RAFAEL;
MORILLAS CASTILLO, SERGIO;
ROMAY JUÁREZ, RAFAEL y
MEDEIRO HIDALGO, FERNANDO**

74 Agente/Representante:

MILTENYI , Peter

ES 2 729 736 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Función automática de región de interés para sensores de imagen

5

La presente invención se refiere a leer datos de sensores de imagen. En particular, la presente invención se refiere a leer áreas de imagen de los sensores de imagen.

ANTECEDENTES DE LA INVENCION

- 10 Muchas aplicaciones populares de electrónica de consumo, tales como cámaras y teléfonos móviles, así como aplicaciones electrónicas profesionales, tales como de triangulación por láser, video-vigilancia y monitorización, utilizan sensores de imagen semiconductores complementarios de óxido metálico (CMOS). Diversas aplicaciones plantean diferentes requisitos en cuanto a resolución espacial y temporal. En general, a medida que aumenta la resolución del sensor, la operación de los sensores a velocidades de fotogramas deseadas implica mayores
- 15 velocidades de lectura de datos.

La figura 1 ilustra un sensor de imagen CMOS típico. El sensor de imagen CMOS incluye un área de píxeles 100 que comprende una matriz de $N \times M$ elementos llamados píxeles, siendo N el número de columnas y M el número de filas. Cada píxel comprende una región fotosensible para acumular energía de luz entrante en forma de carga eléctrica y algunos transistores utilizados para controlar la operación de los píxeles y para descargar la información del píxel al elemento de memoria situado normalmente en la parte inferior de una columna. La región fotosensible puede ser, por ejemplo, un fotodiodeo.

20

El sensor de imagen CMOS de la Figura 1 incluye además un circuito de selección de filas 101 para controlar las señales de control a los píxeles en el área de sensores utilizando líneas de control horizontales 102. Las señales de control pueden aplicarse a todos los píxeles al mismo tiempo o a todos los píxeles de una sola fila del área. Por consiguiente, las señales pueden ser señales de control global o señales de control local, respectivamente. Las señales de control local se aplican a una fila de píxeles y luego las mismas señales de control se aplican a otra fila de píxeles (por ejemplo, la siguiente fila), etc. Además, son posibles soluciones en las que varias filas son seleccionadas por las señales de control local. Por ejemplo, los sensores de imagen CMOS de alta velocidad modernos suelen funcionar con una operación de "obturador global". En este modo de operación, la detección de imagen se realiza en todos los píxeles al mismo tiempo. Por consiguiente, el circuito de selección de filas #101 aplica la secuencia de señales de control que activan la detección de imagen a todas las filas de píxeles al mismo tiempo. En el pasado y en el caso de aplicaciones que requieren menos velocidad, la descarga de los píxeles del área se realiza secuencialmente en una fila por cada fila o secuencialmente bloque a bloque, en el que un bloque incluye varias filas.

25

30

35

Además, el sensor de imagen CMOS incluye normalmente un canal de lectura (circuito de lectura) 105. El canal de lectura recibe secuencialmente (fila a fila) la información contenida en los píxeles de cada fila de sensores a través de las líneas de columna de datos 103 y procesa los datos leídos. Los sensores de imagen CMOS modernos suelen incluir dentro del procesamiento realizado por el canal de lectura también las operaciones de amplificación y digitalización de la información de píxeles. Después del procesamiento, se transmite la información de píxeles desde el sensor a través de puertos de output del sensor.

40

De acuerdo con la descripción anterior, la descarga del área de píxeles se realiza fila a fila controlada por el circuito de selección de filas. En un sensor más sofisticado, el circuito de selección de filas puede comenzar en una fila diferente a la primera y/o puede saltarse algunas filas. Esto permite definir y descargar múltiples regiones de interés (Region of Interest, ROI) por separado y separadas de varias filas sin perder tiempo debido a la descarga de filas no deseadas. Sin embargo, como las señales de control se propagan horizontalmente (por filas), sólo es posible descargar una región de interés horizontal que consista en una o varias filas enteras (filas completas).

45

50

La Figura 2 ilustra un ejemplo de un sensor de imagen que incluye dos regiones de interés y un proceso de lectura eficaz que es capaz de saltar filas vacías. En particular, la Figura 2 muestra un área de píxeles 200 con una primera región de interés 201 y una segunda región de interés 202. Como se puede ver, la primera y la segunda regiones de interés 201, 202 están formadas por múltiples filas completas. Esto es apropiado para la segunda región de interés en la que todos los píxeles contienen la información que se necesita descargar. Sin embargo, en el caso de la primera región de interés 201, sólo los píxeles 211 incluyen la información que es necesario descargar. Por consiguiente, se descargan los píxeles restantes de la primera región de interés 201 aunque no sean necesarios, ya que no contienen ninguna información relevante. Esto se ilustra en la parte inferior de la Figura 2 que muestra el proceso de descarga fila a fila del área de píxeles 200 en base a las dos regiones de interés 201 y 202. En primer lugar, se descargan las tres filas correspondientes a la región de interés 202. Luego, se moldean las 13 filas correspondientes a la primera región de interés 201. En consecuencia, suponiendo que el tiempo T_{row} es el tiempo

55

60

necesario para descargar una fila, el tiempo total de descarga para las dos regiones de interés 201 y 202 será $3 \times T_{\text{row}} + 13 \times T_{\text{row}} = 16 \times T_{\text{row}}$.

De hecho, en el presente ejemplo, dado que el área de píxeles 200 incluye 46 filas, la descarga de sólo 16 de las mismas acelera considerablemente la aplicación. Sin embargo, hay aplicaciones en las que la velocidad de lectura es esencial y en las que las regiones de interés no tienen formas rectangulares. En dichos casos, incluso con este enfoque, se descargan muchos píxeles innecesarios.

Además, hay muchas aplicaciones en las que la ROI cambia de imagen a imagen y que, al mismo tiempo, requieren una velocidad muy alta, que suele estar limitada por el tiempo necesario para leer la información del sensor.

Un ejemplo típico para este tipo de aplicación es la triangulación láser. La aplicación de triangulación láser se ilustra en la Figura 3. La triangulación láser incluye monitorizar una luz láser estructurada reflejada proyectada sobre un objeto que se encuentra o se mueve frente a la cámara.

Por lo general, la luz láser estructurada tiene forma de una sola línea. La triangulación láser se utiliza para determinar una distancia a un objeto y/o una estructura de un objeto. Por ejemplo, la triangulación láser puede utilizarse para el escaneo tridimensional del objeto. La Figura 3 muestra un principio esquemático de triangulación láser 310 en el que un objeto 311 es iluminado por una fuente láser 312 de un escáner o dispositivo de escaneo 315. El láser produce un rayo 313 que se refleja en el objeto 311 y el rayo reflejado 314 es detectado por un sensor 316.

También se ilustra el escaneo láser de un objeto tridimensional 320 en la parte inferior de la Figura 3. Los posibles resultados del escaneo se muestran en las imágenes 330 y 340 respectivamente. Como se puede ver en las imágenes de reflexión de ejemplo 330 y 340, las imágenes están casi vacías excepto por una delgada línea blanca que corresponde a la línea láser reflejada, cuya forma se distribuye a lo largo del área de píxeles. Por ejemplo, en las imágenes 330 y 340 la región rectangular mínima de interés necesaria para descargar la línea láser tiene un tamaño vertical casi tan alto como toda el área de píxeles, mientras que el porcentaje de píxeles con la información relevante (la línea) es muy pequeño.

En el ejemplo anterior, la imagen 330 está casi vacía (oscura) excepto por la delgada línea blanca (brillante) correspondiente a la línea láser reflejada cuya forma se distribuye a lo largo de la matriz de píxeles. En una imagen como ésta, la ROI rectangular mínima necesaria para descargar la línea láser es casi tan alta como toda la matriz de píxeles, mientras que el porcentaje de píxeles con información relevante (píxeles de la línea reflejada) es muy pequeño.

El documento WO 00/51345 A1 describe un procedimiento y aparato para proporcionar una lectura de resolución dual a partir de un generador de imágenes de sensores de píxeles activos CMOS con outputs de pantalla de área de alta resolución y baja resolución concurrentes. El generador de imágenes utiliza rutas de lectura doble para aumentar la frecuencia de imágenes del campo de visión amplio y, al mismo tiempo, proporciona simultáneamente imágenes de alta resolución para la identificación de objetos.

SUMARIO DE LA INVENCION

Algunas aplicaciones de triangulación láser consisten en detectar un determinado perfil cuya posición en la matriz de píxeles se conoce previamente en todas las imágenes capturadas y en confirmar que su forma y dimensiones cumplen ciertas especificaciones. Estas aplicaciones pueden ser, por ejemplo, una inspección de cables o cualquier otro tipo de detección de deformaciones o deterioro. En este caso, una definición estática y a priori de una ROI no rectangular podría aportar un gran beneficio.

Por otro lado, existen otras aplicaciones cuyo objetivo es una reconstrucción 3D de un objeto con una forma arbitraria. Por lo tanto, no hay un conocimiento previo de la ROI, y es necesario calcularlo en tiempo real para cada imagen ya que puede cambiar de fotograma a fotograma.

Un problema subyacente en la presente invención se basa en la observación de que, especialmente en algunas aplicaciones, sólo es necesario descargar una parte bastante pequeña de toda el área de píxeles y que esta parte no es necesariamente de una forma rectangular que cubra filas enteras. Además, la parte que incluye los datos relevantes puede cambiar con el tiempo.

Por consiguiente, el objetivo de la presente invención es proporcionar un enfoque que permita una lectura de píxeles de un área de píxeles de una manera más eficiente y en particular que permita una descarga más rápida de los píxeles que incluyen la información relevante. Otro objetivo de la presente invención es proporcionar una detección automática de la región que incluye la información relevante.

La presente invención proporciona una arquitectura que, cuando es incluida en un sensor CMOS, permite que el sensor calcule la ROI apropiada para cada imagen adquirida y lea dicha imagen usando ese ROI, minimizando de este modo la cantidad de datos a leer, aumentando con ello la frecuencia de imágenes.

5 Esto es logrado por la materia de las reivindicaciones independientes.

Ventajas y formas de realización de la invención están sujetas a las reivindicaciones dependientes.

10 Este es el enfoque particular de la presente invención para acelerar la descarga de la imagen a partir de un área de píxeles permitiendo descargar selectivamente sólo los píxeles contenidos en una región de interés cuya geometría puede estar definida aleatoriamente sobre el área de píxeles y en particular determinando automáticamente la región de interés.

15 De acuerdo con un aspecto de la presente invención, se proporciona un circuito para determinar una región de interés, ROI, dentro de unos píxeles de una matriz de sensores. El circuito para determinar una ROI comprende un primer circuito de lectura que comprende un conversor analógico-digital para leer píxeles de la matriz de sensores más rápido que el segundo circuito de lectura limitando el tiempo asignado para el conversor analógico-digital para obtener sólo los bits más significativos de los píxeles, y una unidad de procesamiento para determinar la ROI en base a la lectura de píxeles por el primer circuito de lectura.

20 La ROI es un área dentro de la matriz de sensores que incluye uno o más píxeles a leer de la matriz de sensores por parte de un segundo circuito de lectura.

25 La unidad de procesamiento está configurada preferiblemente para determinar la ROI detectando entre los valores de píxeles adquiridos por el primer circuito de lectura aquellos píxeles que pertenecen a la ROI en base a una condición predefinida, y para proporcionar la ROI determinada al segundo circuito de lectura. Por ejemplo, para aplicaciones de triangulación láser y otras, la unidad de procesamiento puede incluir un comparador para detectar como píxeles pertenecientes a la ROI aquellos píxeles cuyo valor supere un umbral predefinido. La determinación de la ROI se puede realizar para cada fotograma capturado por la matriz de sensores.

30 Puede ser beneficioso cuando el primer circuito de lectura funciona en modo de corriente. Por ejemplo, el circuito entonces puede incluir un transistor controlador del tipo PMOS para proporcionar a la unidad de procesamiento una corriente de pixel en base a una señal almacenada en una memoria capacitiva.

35 El circuito para determinar una ROI puede comprender un comparador de corrientes y la lectura puede realizarse para dos filas de píxeles de la matriz de sensores en paralelo. La presente invención no se limita a esta configuración y, en general, la lectura puede realizarse para una pluralidad de filas en paralelo.

40 El circuito de lectura puede proporcionarse en cada columna por medio de un transistor controlador por cada fila que proporcione una suma de las corrientes de los píxeles de las dos filas (o más filas) respectivas al comparador, que está adaptado para comparar la suma con una corriente umbral.

45 De acuerdo con otro aspecto de la presente invención, se proporciona un circuito para configurar una región de interés, ROI, dentro de los píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles a leer de la matriz de sensores, comprendiendo el circuito: un medio de almacenamiento de ROI para almacenar una indicación de ROI que indica que un píxel pertenece a la región de interés de la matriz de sensores; y un medio de control para escribir en el medio de almacenamiento de ROI del píxel la indicación de ROI de acuerdo con un input proporcionado por la unidad de procesamiento del circuito para determinar una ROI según se ha definido anteriormente.

50 De acuerdo con otro aspecto de la presente invención, se proporciona un circuito de lectura para leer de una matriz de sensores una región de interés, ROI, que incluye uno o más píxeles, comprendiendo el circuito de lectura: un medio de almacenamiento de señal para almacenar por cada pixel una señal detectada por el sensor; un medio de almacenamiento de ROI para almacenar una indicación de ROI que indica que un píxel pertenece a la región de interés de la matriz de sensores de acuerdo con el input proporcionado por el circuito para determinar una ROI según se ha descrito anteriormente; un circuito de selección para seleccionar al menos un pixel a leer, estando el circuito de selección configurado para leer sólo píxeles con la indicación de ROI que indica que dichos píxeles pertenecen a la región de interés; y un segundo circuito de lectura para leer el medio de almacenamiento de señal de los píxeles seleccionados.

60 De acuerdo con otro aspecto de la presente invención, se proporciona un circuito de matriz de sensores para leer de una matriz de sensores (100) una región de interés, ROI, comprendiendo el circuito de matriz de sensores el circuito

para determinar una región de interés; el circuito para configurar la ROI determinada; y el circuito para leer los píxeles de la ROI configurada.

De forma ventajosa, el circuito de matriz de sensores comprende un registro de desplazamiento que incluye un primer input para recibir una señal de un medio de almacenamiento de ROI de otro píxel que precede a dicho píxel dentro de una línea de píxeles; un segundo input para recibir una señal proporcionada por el bloque de procesamiento del circuito para determinar la ROI; un input de control para recibir una señal de selección de fuente que controla si está activo el primer input o el segundo input; y un output para desplazar una señal recibida a un almacenamiento de ROI de otro píxel subsiguiente a dicho píxel dentro de la línea de píxeles cuando el input de control selecciona el primer input, y para almacenar la señal recibida en el segundo input cuando se selecciona el segundo input, en el que el circuito de selección está configurado para seleccionar los píxeles a leer de acuerdo con el output de señal del registro de desplazamiento.

El circuito de selección también puede estar configurado para seleccionar los píxeles a leer sólo de acuerdo con el output de señal del registro de desplazamiento.

Por ejemplo, el registro de desplazamiento comprende además un medio de almacenamiento de bypass para almacenar una indicación de bypass para un píxel que indica mediante un valor predefinido que dicho píxel se debe saltarse u omitirse durante la lectura, un input para recibir una señal de bypass correspondiente a la indicación de bypass; y el registro de desplazamiento está configurado para transferir la señal desde su input seleccionado a su output ante la recepción de la señal de bypass con el valor predefinido.

De acuerdo con otro aspecto de la invención, se proporciona un procedimiento para determinar una región de interés, ROI, dentro de los píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles a leer en una segunda etapa de lectura de la matriz de sensores, comprendiendo el procedimiento las siguientes etapas realizadas para un píxel: primero leer píxeles de la matriz de sensores, en el que dicha primera lectura comprende una conversión analógico-digital y en el que esta primera lectura es más rápida que la segunda etapa de lectura limitando el tiempo asignado para la conversión analógico-digital para obtener sólo los bits más significativos de los píxeles, y un procesamiento para determinar si píxel leído en la primera etapa de lectura pertenece o no a la ROI en base al valor del píxel leído.

De acuerdo con otro aspecto de la invención se proporciona un procedimiento para leer píxeles de una región de interés, ROI, dentro de los píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles, comprendiendo el procedimiento las etapas de: determinar la ROI según se ha descrito anteriormente para todos los píxeles de la matriz de sensores, que incluye las etapas de la primera lectura de los píxeles y su procesamiento; almacenar una información que identifica la ROI determinada; y, en base a la información almacenada, una segunda etapa de lectura para leer sólo píxeles que pertenecen a la ROI identificada por la información almacenada.

Las etapas de primera lectura, procesamiento y almacenamiento se realizan de forma beneficiosa para una línea de píxeles, al menos parcialmente en paralelo.

Lo anterior y otros objetos y características de la presente invención serán más evidentes a partir de la siguiente descripción y de las formas de realización preferidas tomadas conjuntamente con los dibujos anexos en los que:

Figura 1 es un diagrama de bloques para un sensor de imagen CMOS,

Figura 2 es un dibujo esquemático que ilustra un ejemplo de un sensor de imagen que contiene dos regiones de interés y un proceso de lectura que salta filas vacías,

Figura 3 es un dibujo esquemático que ilustra un sensor de triangulación láser y un ejemplo correspondiente de una imagen de reflexión,

Figura 4 es un dibujo esquemático que ilustra un proceso de lectura de sensores de la técnica anterior en comparación con el proceso según la presente invención,

Figura 5 es un diagrama de circuito que ilustra un ejemplo de arquitectura de píxel de cinco transistores,

Figura 6 es un dibujo esquemático que ilustra un diagrama de tiempo de una lectura fila a fila y exposición para toda la matriz de sensores,

Figura 7 es un diagrama de circuito que ilustra la arquitectura de píxel de cinco transistores de la Figura 5 modificada de acuerdo con una forma de realización de la presente invención,

Figura 8 es un dibujo esquemático que ilustra unas etapas de programación en serie de la región de interés para cada columna,

Figura 9 es un dibujo esquemático que ilustra unas etapas del proceso de lectura para la región de interés,

5

Figura 10 es un dibujo esquemático que ilustra un diagrama de tiempo de exposición y lectura fila a fila de la técnica anterior en comparación con una exposición y lectura según una forma de realización de la presente invención

Figura 11 es un diagrama de circuito que ilustra un ejemplo de una arquitectura de píxel modificada de acuerdo con otra forma de realización de la presente invención,

10

Figura 12 es un dibujo esquemático que ilustra una selección con propagación en caso de múltiples regiones de interés;

Figura 13 es un diagrama de circuito que ilustra la arquitectura de píxel de cinco transistores de la Figura 5 modificada de acuerdo con otra forma de realización de la presente invención;

15

Figura 14 es un diagrama de circuito que ilustra la arquitectura de píxel de cinco transistores de la Figura 5 modificada de acuerdo con todavía otra forma de realización de la presente invención;

20

Figura 15 es un dibujo esquemático que ilustra una etapa de programación de ROI para una forma de realización de ejemplo en la que el tamaño de la ROI es ajustable por columna;

Figura 16 es un dibujo esquemático que ilustra una etapa de lectura de una ROI para una forma de realización de ejemplo en la que el tamaño de la ROI es ajustable por columna;

25

Figura 17 es un diagrama de flujo que ilustra la configuración de la región de interés dentro de un área de sensores;

Figura 18 es un diagrama de flujo que ilustra la lectura de la región de interés dentro de un área de sensores;

30

Figura 19 es un diagrama de bloques de un ejemplo de sensor CMOS provisto de una función de detección automática de ROI;

Figura 20 es un ejemplo de una imagen capturada por un sensor para una aplicación de triangulación láser;

35

Figura 21 es un diagrama de bloques de un ejemplo de un canal de lectura digital en paralelo por columnas;

Figura 22 es un diagrama de circuito que ilustra una arquitectura modificada de píxel de 5T que permite una determinación automática de ROI;

40

Figura 23 es un diagrama de tiempo que ilustra esquemáticamente el tiempo de lectura del sensor en enfoques conocidos de lectura y según una forma de realización de la presente invención;

Figura 24 es un diagrama de circuito de un canal de lectura rápida de ejemplo;

45

Figura 25 es un diagrama de circuito de un de ejemplo de un canal de lectura rápida con procesamiento de múltiples filas particularmente adecuado para una aplicación de triangulación láser 3D;

Figura 26 es un dibujo esquemático que ilustra la determinación de la ROI (ROI) dentro de una columna de la matriz de sensores;

50

Figura 27 es un diagrama de tiempo que ilustra la posibilidad de canalizar (pipelining) las operaciones relacionadas con la determinación y el almacenamiento de ROI;

Figura 28 es un diagrama de circuito que ilustra otro ejemplo de una arquitectura de píxel con una selección simplificada de píxeles;

55

Figura 29 es un diagrama de circuito que ilustra un ejemplo de una arquitectura de píxel que admite múltiples ROI por columna;

60

Figura 30 es un dibujo esquemático que ilustra las etapas de una configuración y lectura de ROI para la arquitectura de la Figura 29; y

Figura 31 es un diagrama de flujo que ilustra la determinación de la ROI de acuerdo con una forma de realización de la presente invención.

DESCRIPCIÓN DETALLADA DE LA INVENCIÓN

- 5 La presente invención permite la lectura de píxeles de sensores de imagen CMOS permitiendo descargar selectivamente sólo los píxeles incluidos en una región de interés cuya geometría puede estar definida aleatoriamente sobre el área. Este enfoque tiene la ventaja de una mayor eficiencia descargando sólo los píxeles deseados y, por lo tanto, acelerar el procedimiento de lectura, en contraste con la técnica anterior, en el que la región de interés debía tener una forma rectangular, es decir, un múltiplo de filas enteras del área de píxeles.
- 10 Para conseguir esto, la presente invención proporciona un circuito de programación de ROI y un circuito de lectura de ROI así como procedimientos correspondientes para la programación de ROI y la lectura de ROI así como aparatos que usan la programación de ROI y la lectura de ROI.
- 15 En particular, un circuito para configurar una región de interés dentro de una matriz de sensores comprende un medio de almacenamiento de ROI 730 para almacenar una indicación de ROI y un medio de control 830 para escribir la indicación de ROI en el medio de almacenamiento de ROI del píxel. Por consiguiente, es posible configurar la distinción entre los píxeles de ROI y los píxeles que no son de ROI.
- 20 El término ROI se refiere a un área que incluye uno o más píxeles a leer de la matriz de sensores. Definir la ROI es ventajoso para aplicaciones en las que sólo es relevante, es decir, contiene información o nueva información una parte de toda la imagen capturada por la matriz de sensores. En particular, la presente invención es particularmente relevante para aplicaciones tales como escaneo tridimensional (3D) basado en triangulación láser, en el que el factor limitador de la velocidad es el tiempo requerido para descargar los datos de píxel fuera del sensor de imagen. La
- 25 limitación a regiones de interés rectangulares como las presentes en la técnica anterior, es extremadamente ineficiente ya que implica la descarga de una gran cantidad de píxeles inútiles. En contraste, la presente invención permite definir una o múltiples regiones de interés con formas arbitrarias y descargar sólo estos píxeles, lo que permite maximizar la velocidad del sensor mientras se optimiza el área total y el consumo de energía.
- 30 La indicación de ROI designa si un píxel pertenece o no a la región de interés de la matriz de sensores. Esta indicación puede utilizarse en el procedimiento de lectura de la matriz de sensores.
- En consecuencia, un circuito de lectura para leer una región de interés de la matriz de sensores comprende un almacenamiento de señales para almacenar una señal por píxel detectada por el sensor de píxeles y, además,
- 35 almacenamiento de ROI según se ha descrito anteriormente para almacenar la indicación de ROI. El circuito de lectura comprende además un circuito de selección (circuito de fila-selección) para seleccionar al menos un píxel a leer y configurado para seleccionar sólo píxeles con la indicación de ROI que indica que dichos píxeles pertenecen a la región de interés. El circuito de lectura finalmente incluye un circuito de lectura para leer el almacenamiento de señal de los píxeles seleccionados, i.e. para leer el valor del píxel detectado.
- 40 Cabe señalar que las filas y las columnas pueden intercambiarse. Por ejemplo, la selección puede realizarse en base a columnas y la lectura en base a filas.
- En base a la presente invención es posible definir para cada columna de píxeles una o varias regiones de interés de
- 45 las cuales cada una incluye uno o varios píxeles. La posición de las regiones de interés puede variar de una columna a otra de manera arbitraria. Para conseguir esto de acuerdo con una forma de realización de la presente invención se proporcionan un diseño de píxel, un proceso de programar regiones de interés y un proceso para leer las regiones de interés, según se describirá más adelante. Aun así, Cabe señalar que algunas formas de realización de la presente invención no necesariamente utilizan la plena escalabilidad de la región de interés. Por ejemplo,
- 50 según una forma de realización de la presente invención, el tamaño de la ROI por columna es igual para todas las columnas de la imagen. Esta configuración todavía proporciona una escalabilidad suficiente para algunas aplicaciones, tal como la triangulación, y es más fácil de implementar que la flexibilidad total, según se muestra a continuación.
- 55 En la Figura 4 se ilustra una comparación de la lectura de los píxeles del área de píxeles de acuerdo con la técnica anterior y con la invención actual.

La figura 4 muestra un ejemplo de un área de píxeles para 400A con un tamaño de 46x46 píxeles. El área de píxeles contiene información relevante 410 ("píxel con información"). Según la técnica anterior, dado que la información relevante 410 se extiende verticalmente sobre toda el área de píxeles, la región de interés 420 está formada por toda el área de píxeles 400A de la matriz de sensores. Según se ilustra por medio de píxeles descargados 400B, el proceso de descarga se realiza fila a fila y deben descargarse todas las 46 filas de forma secuencial. Esto corresponde a un tiempo total de $46 \times T_{\text{row}}$ para la descarga. En esta descripción, T_{row} denota un intervalo de tiempo

que requiere la descarga (lectura) de una sola línea (fila). Como se puede ver en este ejemplo, de acuerdo con la técnica anterior, el número de píxeles relevantes 410 es 3×44 , lo que equivale a 132 píxeles. Sin embargo, como la escalabilidad de la región de interés de la técnica anterior se limita a filas enteras del área de píxeles, tienen que descargarse todas las filas en este ejemplo en particular. Específicamente, además de los 132 píxeles relevantes, 5 deben descargarse otros $46 \times 46 - 132 = 1984$ píxeles inútilmente.

La parte derecha de la Figura 4 muestra la descarga del píxel de la región de interés de acuerdo con una forma de realización de la presente invención. En particular, el área de píxeles 400C tiene el mismo tamaño de 46×46 píxeles que el área de píxeles 400A. Los píxeles deseados, incluida la información relevante, también corresponden a los 10 píxeles 410 del ejemplo anterior, que ahora se distinguen en la Figura por un tramado y sombreado en tres partes correspondientes a tres líneas diagonales. Para acelerar el proceso de descarga y evitar la descarga de todos los píxeles inútiles, cada columna $i = 1, 2, \dots, 46$ tiene definida una correspondiente región de interés, ROI # $i =$ ROI #1, ROI #2,...ROI #44, las tres primeras de las cuales están marcadas con los números de referencia 431, 432 y 433. Las ROI de columna 431, 432, 433 en este ejemplo incluyen tres píxeles cada una. En consecuencia, es posible 15 definir partes individuales de regiones de interés y descargarlas secuencialmente. En particular, una primera parte está formada por el primer píxel seleccionado en cada una de las columnas, con independencia de su posición dentro de la columna. De este modo, la primera parte está formada por la primera de las tres líneas diagonales de píxeles de la ROI 410, es decir, por los primeros píxeles pertenecientes a la ROI en cada una de las columnas.

20 De esta manera, el tiempo de lectura de la región de interés según puede verse debajo del área de píxeles 400C, el tiempo de descarga de todos los píxeles seleccionados en el área se reduce a menos de $3 \times T_{row}$ lo que equivale al tiempo necesario para descargar 132 píxeles. Esto representa un factor de mejora en la velocidad máxima de fotogramas del sensor en comparación con la técnica anterior de más de $46:3 = 15,3$. Por consiguiente, en este ejemplo particular es posible una aceleración de 15,3 veces. Cabe señalar que este "factor de mejora" crece 25 proporcionalmente al número de filas del sensor. Por ejemplo, en aplicaciones de visión artificial es muy típico utilizar sensores cuyo número de filas es del orden de 1000. Si se asume una región de interés similar, tal como una línea diagonal con un grosor de 3 píxeles, un factor de mejora para el área de píxeles con 1024 filas produciría como resultado aproximadamente $1024:3 = 341,3$ veces la velocidad de la técnica anterior.

30 Cabe señalar que los términos "primer" o "segundo", etc. píxel dentro de la columna se refieren al primer o segundo píxel con respecto a la parte superior de la matriz de sensores, siendo la parte superior de la matriz de sensores determinada normalmente por el inicio de la descarga (lectura). Sin embargo, como se ha indicado anteriormente, la estructura de columnas-filas puede intercambiarse, en cuyo caso el primer píxel de ROI en una fila sería el primer píxel de ROI desde el comienzo de la lectura, que normalmente sería el lado izquierdo. Sin embargo, Cabe señalar 35 que también es posible el control de sensores de imagen que empieza a leer desde la parte inferior o derecha de la matriz. Además, los términos parte superior, parte inferior, izquierda, derecha son relativos. Sin embargo, normalmente se refieren a la matriz de sensores con respecto a la posición de las imágenes a capturar.

40 Cuando el control de lectura de acuerdo con la forma de realización de la invención descrita anteriormente lanza la señal de lectura para la primera fila de píxeles, la primera fila de píxeles comprende el primer píxel de la región de interés ROI # i para cada columna i , la segunda fila comprende el segundo píxel de la región de interés ROI # i para cada columna i , etc. El proceso continúa de manera similar hasta que se lee el último píxel de la región de interés ROI # i en todas las columnas. El resultado de la lectura se muestra en la parte inferior derecha de la Figura 4 y consiste en las tres líneas, cada una con 44 píxeles.

45 Para conseguir esta mejora leyendo sólo la región de interés, de acuerdo con una forma de realización de la presente invención, se proporciona una estructura de píxeles modificada. En particular, la Figura 5 ilustra el diagrama de circuito esquemático simplificado de una arquitectura de píxel basada en fotodiodos tipo pin de cinco transistores (5T), tal y como se utiliza normalmente en la técnica anterior. El circuito de píxel 500 incluye un fotodiodo tipo pin (PPD), transistores semiconductores de óxido de cinco metales (MOS) y un nodo de difusión flotante (FD). El píxel es controlado por las señales de control AB, TRF, RST y SEL. Por ejemplo, la señal TRF 50 suministra los pulsos de transferencia, la señal RST suministra los pulsos de reinicio y el pulso SEL suministra los pulsos de selección al píxel.

55 Los píxeles generan y recogen una carga que representa un píxel de una imagen capturada por la matriz de sensores en respuesta a la luz que llega a los respectivos elementos sensibles de foto-sensor, tal como el foto-sensor PPD que, en este ejemplo, es un fotodiodo tipo pin (pinned photodiode). Durante la exposición, es decir, durante el tiempo de adquisición de una imagen (tiempo de detección), la luz que incide en el fotodiodo tipo pin es absorbida y genera electrones libres que se recogen en el fotodiodo tipo pin.

60 En el cierre antes de finalizar el tiempo de exposición, los electrones foto-generados en el fotodiodo tipo pin son transferidos al nodo de difusión flotante FD y convertidos a un voltaje en los extremos del condensador de difusión flotante. La carga almacenada en el píxel puede leerse utilizando un transistor de selección (de fila) alimentado por

la señal SEL para seleccionar el píxel apropiado y "descargar" la carga almacenada en el píxel seleccionado, y en particular en el nodo flotante FD.

Los transistores son colocados en estados conductivos para pre-cargar el nodo flotante FD y agotar el foto-sensor PPD. Con la señal TRF, el correspondiente transistor es colocado en un estado no conductivo para permitir que el foto-sensor PPD acumule carga durante un período de integración. Durante el período de integración, se aplica una señal AB al correspondiente transistor para evitar que el exceso de carga causado por la luz intensa en un determinado píxel llegue a los píxeles vecinos. Una vez finalizada la integración, se lee la señal almacenada en el FD fila a fila. Después de leer una fila, los píxeles de dicha fila son reiniciados, y también se lee la señal de reinicio RST, siendo sustraída de la señal original. Esto permite eliminar la parte sistemática del ruido de reinicio. El proceso anterior se repite para todas las filas de la imagen.

Por consiguiente, el voltaje correspondiente a la señal de píxel permanece almacenado en el nodo de difusión flotante (por ejemplo, el condensador) hasta que el píxel es leído. En el proceso de lectura, se descarga el voltaje en el nodo de difusión flotante a través del seguidor de fuente en el píxel y bajo el control de selecciones con el conmutador de selección SEL que conecta el píxel a las líneas de columna de datos y a la fuente de corriente I_{CS} que forma parte del canal de lectura 105. Las señales de control mencionadas anteriormente AB, TRF, RST y SEL para la operación de los píxeles son generadas por el circuito de selección de filas 101.

La Figura 6 muestra un diagrama de tiempo que ilustra un ejemplo de una exposición y una lectura fila a fila que puede realizarse utilizando los píxeles según se ha descrito como ejemplo anteriormente con referencia a la Figura 5. En particular, la Figura 6 asume un sensor de obturador global en el que la adquisición de la imagen se realiza en todos los píxeles del área de sensores simultáneamente. Esto es ilustrado por las 46 filas fila #i, $i=1, 2, \dots, 46$ con el título "tiempo de exposición" y realizado en paralelo. Sin embargo, el proceso de lectura de los píxeles aún se realiza fila a fila activando la señal de control SEL (señal de selección) para todos los píxeles de la respectiva fila. Este proceso se repite para todas las filas incluidas en la región de interés programada en el sensor. Por consiguiente, como puede verse en la Figura 6, el "tiempo de lectura del sensor (r/o)" es 46 múltiplos del T_{row} .

Para acortar el tiempo de lectura, según se ha descrito anteriormente, se proporciona un medio de almacenamiento por cada píxel para almacenar información sobre si el píxel pertenece a la región de interés. Luego, se proporciona un circuito y un procedimiento para programar el almacenamiento de ROI, así como un circuito y un procedimiento para leer las ROI.

La figura 7 muestra un ejemplo de un circuito de píxel de acuerdo con una forma de realización de la presente invención. Además del píxel 500 descrito anteriormente con referencia a la Figura 5, el circuito de la Figura 7 incluye un control modificado de la aplicación de la señal de selección SEL.

En el ejemplo descrito con referencia a la Figura 5, se aplica la señal de selección generada por el circuito de selección de filas directamente al transistor de selección de filas (que) para todos los píxeles de una fila, de modo que todos ellos son leídos en paralelo, es decir, se descarga el voltaje almacenado en los mismos que cierra el nodo de difusión en paralelo con el canal de lectura utilizando la fuente de corriente I_{CS} en la parte inferior (en un extremo) de cada línea de columna (OUT). El ejemplo de la Figura 7 funciona básicamente de la misma manera pero, además, la aplicación de la señal de selección al transistor de selección de filas SW es controlada por un módulo lógico adicional 710. Este módulo está diseñado de tal manera que la señal de selección sólo se aplica a aquellos píxeles que pertenecen a una región de interés identificada por un indicador almacenado en un par de registros de memoria de un bit de píxel. La memoria es ajustada individualmente para cada píxel. En consecuencia, es posible definir cualquier región de interés arbitraria que tenga cualquier forma aleatoria y sólo descargar los píxeles incluidos en dicha región de interés.

En detalle, el módulo de control de ejemplo 710 de la Figura 7 incluye una memoria de un bit 730, un registro de desplazamiento 720 y una puerta AND 740.

La puerta AND 740 tiene como input la señal de selección SEL y una señal de output del registro de desplazamiento 720. La señal de output del registro de desplazamiento 720 indica si el píxel pertenece o no a la región de interés. Por consiguiente, el transistor de selección T_{sel} sólo se activa cuando la señal de selección está activa y cuando el píxel pertenece a la región de interés. Esto permite la lectura de sólo los píxeles que pertenecen a la región de interés.

El registro de desplazamiento 720 tiene un input (In1) para recibir una señal del píxel anterior en la columna y un input (In2) procedente de la memoria de un bit 730. El registro de desplazamiento 720 tiene además un input para una señal de reloj CLK_S y un input para una señal de reloj CLK_R. La señal de reloj CLK_S controla (proporciona una temporización para) el desplazamiento de los valores de indicación de ROI hacia los siguientes píxeles. La señal de reloj CLK_R controla (proporciona una temporización para) el muestreo del contenido de la memoria de un bit en

el input In2. Esto se hace globalmente para todos los píxeles de la matriz. Además, el registro de desplazamiento 720 incluye un output (out) que emite un primer valor cuando el píxel pertenece a la ROI y un segundo valor diferente del primer valor cuando el píxel no pertenece a la ROI. El primer valor puede ser un valor lógico "1" y el segundo puede ser un valor lógico "0" o viceversa. La señal de output puede ser suministrada a la puerta AND 740 según se ha descrito anteriormente. Además, puede ser suministrada al siguiente píxel de la columna.

La memoria de un bit 730 tiene un input procedente de una línea de datos de escritura para escribir una señal procedente de la línea de datos de escritura 840 en la memoria de un bit 730. Además, la memoria de un bit 730 tiene un input para recibir la señal ROI_write que controla (proporciona una temporización para) la escritura en la memoria. La memoria de un bit 730 tiene además un output conectado al registro de desplazamiento para suministrar el valor almacenado al registro de desplazamiento (para lectura por parte del registro de desplazamiento).

A continuación se describe la operación del circuito de píxel descrito con referencia a la Figura 7.

Cabe señalar que la adquisición de imagen en un sensor de imagen utilizando la arquitectura de píxel o definida de acuerdo con la presente invención, puede funcionar de manera similar a la técnica anterior. Se observa además que la presente invención es aplicable a cualquier píxel CMOS con independencia de su topología por ejemplo píxeles con un fotodiodo tipo pin o tipo N/P o P/N, y con independencia del número de transistores tal como tres-transistores (3T), cuatro-transistores (4T) y cinco-transistores (5T) o cualquier otro. Respecto a la arquitectura de píxel, de acuerdo con la presente invención se añade un medio de control de selección a un píxel con independencia del resto de su arquitectura restante.

La operación para leer el sensor de imagen incluye dos etapas, a saber:

- Configuración (programación) de la región de interés, y
- Lectura de la región de interés.

La primera etapa de la definición de la región de interés también puede denominarse programación de la región de interés o configuración (definición) de la región de interés.

Como puede verse en la Figura 7, el medio de almacenamiento de ROI en esta forma de realización es una memoria de un bit 730 proporcionada por cada píxel y tiene un input para recibir una señal de escritura de ROI (ROI_write) y un input (In) para recibir una señal de configuración de ROI procedente del medio de control. El medio de control 710 comprende un circuito de selección 820 para generar la señal de escritura de ROI (ROI_write) y un circuito de programación de ROI 830 para generar la señal de configuración de ROI. El medio de almacenamiento de ROI 730 almacena un valor de señal de configuración de ROI ante la recepción de la señal de escritura de ROI (ROI_write) - de esta manera se "programa" la región de interés.

En la Figura 8 se ilustra un ejemplo etapa a etapa de programación de una región de interés según una forma de realización de la presente invención. En este ejemplo, la región de interés se programa escribiendo un valor lógico "1" en la memoria de un bit 730 del primer píxel a leer para cada columna. Por consiguiente, se escribe un valor lógico "1" en la memoria de un bit 730 del primer píxel de la región de interés especificada por separado para cada columna del sensor de imagen. La memoria de un bit 730 es ajustada entonces con el valor lógico "0" para el resto de los píxeles de cada columna correspondiente del sensor de imagen.

En esta descripción, los píxeles contenidos en una región de interés se denominan "píxeles de región de interés" o "píxeles de ROI" para distinguirlos de los píxeles restantes de la matriz de imagen. Del mismo modo, el término "primer píxel de región de interés" o "primer píxel de ROI" se utilizará para identificar para una columna de sensores el píxel de ROI que pertenece a la fila del sensor que se lee primero y que normalmente tiene el índice de fila más pequeño (dentro de la ROI).

La configuración (programación) de la región de interés puede ser realizada de forma ventajosa en la fase inicial de configuración del sensor y puede ser repetida cada vez que la definición de la región de interés necesite ser actualizada, por ejemplo después de cambiar el objeto monitorizado o su ubicación.

La programación de ROI se realiza preferiblemente de forma secuencial, fila a fila, empezando por la primera fila del área de la imagen que incluye al menos un píxel de ROI y terminando en la última fila del área de la imagen que contiene al menos un píxel de ROI.

La parte (a) de la Figura 8 muestra el estado inicial antes de la programación de ROI en el que la memoria de un bit de los píxeles en el área de sensores está vacía (o incluye algunos valores que ya no son válidos o que están designados para ser reprogramados). En este ejemplo, la matriz de sensores es una matriz de 10 x 10 píxeles, en la que una región de interés de la misma es una diagonal de tres píxeles de ancho.

El área de píxeles 810 representa los píxeles del sensor de imagen. Los píxeles sombreados en la diagonal representan los píxeles del sensor de imagen que contienen la información relevante y forman así la región de interés. El circuito de selección de filas 820 selecciona filas, en los píxeles de los que se va a escribir. El circuito de programación de ROI 830 está configurado para escribir vectores de línea de datos en las columnas del área de píxeles. En particular, el circuito de programación de ROI 830 está configurado para escribir valores lógicos en la memoria de un bit 730 de los respectivos píxeles.

La parte (b) de la Figura 8 ilustra la primera etapa de la programación de ROI. Por consiguiente, se escribe un valor lógico "1" en la "write_data_line", una línea en la dirección de columna de la matriz de sensores, que conecta el circuito de escritura de ROI 830 con la columna que contiene un píxel de ROI en la primera fila del sensor de imagen, la fila #1 de la ROI. Cabe señalar que el término "fila #1" denota la primera fila que contiene al menos un píxel de región de interés. Para otras filas que preceden a la fila #1, es decir, para filas al principio del sensor de imagen que no pertenecen a la región de interés, las secuencias de escritura iniciales sólo sirven para escribir el valor lógico "0" en los elementos de memoria de todos los píxeles de estas filas. Esta escritura no sería necesaria si por defecto se inicializaran todos los elementos de memoria con un valor lógico "0" utilizando otro procedimiento diferente, tal como un procedimiento de inicialización global. Sin embargo, es preferible realizar las primeras etapas de inicialización en cualquier caso. Entonces se realiza la inicialización escribiendo '0' en todos los bits de la "línea de datos de escritura" y activando la señal ROI_write para todas las filas simultáneamente. En general, el término "fila #i", siendo i un número entero del 1 al número de filas N incluidas en una región de interés, denota la i-ésima fila dentro de la región de interés o regiones de interés. Aparte del valor lógico "1" escrito en cada píxel de columna de la fila #1, el resto de las líneas de columna de la línea de datos derecha son ajustadas a un valor lógico "0" correspondiente a la primera fila de la región de interés en el ejemplo de la Figura 8. La secuencia de escritura es ilustrada por el vector de línea de datos 840 que se muestra al lado de las líneas de datos a la derecha en la parte (b) de la Figura 8.

La parte (c) de la Figura 8 ilustra la segunda etapa de la programación de ROI. El circuito de selección de filas 820 activa la señal "ROI_write" 841 para los píxeles de la fila #1. Esta señal selecciona la línea al píxel de memorias de un bit de las que se va a escribir la ROI. Consecuentemente, las respectivas memorias de un bit 730 de píxeles de la fila #1 almacenan los valores lógicos que están en sus correspondientes líneas de datos de escritura 840. Dicho valor lógico, en este caso "1" para el píxel de ROI de la fila #1 y "0" para los píxeles restantes de la fila #1, es ajustado para cada columna de la fila #1 en el output del terminal (out) del bloque de memoria de un bit de la memoria de un bit 730 y se mantiene ajustado hasta que se realice un nuevo ciclo de escritura (programación) de ROI. Esto es ilustrado en la Figura 8, en la parte (c), por la primera fila #1 del campo de memorias de un bit de sensores de la matriz de imagen con valores lógicos correspondientes a la forma de la ROI en esta fila.

La parte (d) de la Figura 8 ilustra la tercera etapa de la programación de la región de interés. Por consiguiente, los valores lógicos en las líneas de columna "líneas de datos de escritura" 840 son actualizados de tal manera que las columnas contienen los primeros píxeles de ROI en la fila #2 (2ª fila dentro del sensor de imagen que incluye los primeros píxeles pertenecientes a la ROI) tienen un valor lógico "1" y las demás columnas de la fila #2 tienen un valor lógico "0".

La parte (e) de la Figura 8 ilustra la cuarta etapa de la programación de ROI en la que el circuito de selección de filas 820 activa la señal "ROI_write" para la segunda fila, fila #2, 842. Por consiguiente, todos los bloques de memoria de un bit de los píxeles de la segunda fila obtienen sus respectivos valores de la línea de datos de escritura 840 en sus respectivas memorias de un bit 730.

Las etapas anteriores descritas para la fila #1 y la fila #2 se repiten secuencialmente, fila a fila, hasta que se escribe la última fila de píxeles que contiene los primeros píxeles de la ROI. Esta última etapa se ilustra en la Figura 8, parte (f). Esto corresponde a la etapa 20, en la que el circuito de selección de filas 820 activa la escritura en la última fila, fila #10, mediante la señal "ROI_write" 843. Por consiguiente, los valores de las líneas de datos de escritura 840 son escritos en la última fila que contiene los primeros píxeles de la ROI, y en particular en las memorias de un bit de los píxeles que forman la última fila. En este momento, se termina el proceso de programación de ROI. Como puede verse en la matriz programada resultante 810, en la parte (f) de la Figura 8, la ROI se define en este ejemplo especificando en cada columna la primera fila, que incluye un píxel que pertenece a la región de interés. Esta especificación se realiza ajustando la correspondiente memoria de un bit del píxel al valor lógico "1" y ajustando los píxeles restantes de la columna a "0" (incluso si pertenecen a la ROI).

En resumen, según la presente invención, se proporciona un procedimiento para configurar una región de interés, ROI, dentro de los píxeles de una matriz de sensores 810. Según se ha descrito anteriormente, la ROI incluye uno o más píxeles a leer de la matriz de sensores. El procedimiento comprende la etapa de generar una señal de escritura de ROI y proporcionar la señal de escritura de ROI generada al píxel, y la etapa de, ante la recepción de la señal de

escritura de ROI, escribir en el medio de almacenamiento de ROI 730 del píxel una indicación de ROI de si un píxel es o no es el primer píxel de ROI de la región de interés de la matriz de sensores.

5 Cabe señalar que de acuerdo con esto, la ROI programada resultante de la Figura 8, parte (f) muestra el contenido de los almacenamientos de ROI de los respectivos píxeles de la matriz de sensores. En particular, en cada columna, el primer píxel que pertenece a la ROI tiene el almacenamiento de ROI que almacena una indicación de que el píxel pertenece a la ROI. Todos los demás píxeles de la matriz de sensores en este caso, incluyendo los píxeles que pertenecen a la ROI pero que no son los primeros en la columna que pertenecen a la ROI, son ajustados a "0".

10 A continuación se describe un ejemplo de lectura de la región de píxeles de interés fuera del sensor de imagen. El proceso de lectura es ilustrado etapa a etapa en la Figura 9. Una vez finalizada la programación de ROI, los primeros píxeles de ROI de todas las columnas de sensores tendrán un valor lógico "1" almacenado en sus respectivos elementos de memoria de un bit, mientras que la memoria del resto de píxeles tendrá un valor lógico "0".
 15 Con esta definición de ROI se inicia el proceso de lectura del sensor, según el cual sólo se leen los píxeles que pertenecen a la región de interés. El estado inicial se ilustra en la parte (a) de la Figura 9. Corresponde al estado mostrado en la parte (f) de la Figura 8, sin embargo, no se muestran los ceros en la restante memoria de un bit 730 de algunos píxeles de la matriz de imagen. El circuito de selección de filas 920 genera señales de lectura (señales r/o) que incluyen la señal de selección de filas SEL. El circuito de lectura 910 lee los valores de los píxeles del sensor de imagen en las posiciones de la región de interés.

20 La Parte (b) de la Figura 9 ilustra la primera etapa de lectura de los valores de píxeles de la matriz de imagen de la región de interés. Los datos en el output del bloque de memoria de un bit ("out" de 730) son muestreados por el input "In2" del registro de desplazamiento 720. Esto se realiza para todos los píxeles de la matriz en paralelo después de aplicar un pulso a la señal global CLK_R que controla el input In2 de los bloques de registro de desplazamiento 720 de los respectivos píxeles. Como puede verse en la parte (b) de la Figura 9, todas las filas son seleccionadas por el
 25 circuito de selección de filas 920. En consecuencia, se lee la primera fila #1 de la región de interés correspondiente a los valores de los píxeles en la diagonal de la matriz de píxeles 900 marcada con los valores lógicos "1".

En la segunda etapa ilustrada en la parte (c) de la Figura 9, se lee la primera línea de la fila #1 de la región de
 30 interés y el circuito de selección de filas 920 activa las señales regulares utilizadas para leer los píxeles, pero a diferencia de la técnica anterior, en la que el proceso de lectura se realiza fila a fila, en este caso, son aplicadas a toda la matriz. Debido a la lógica por cada píxel ilustrada en la Figura 7, la señal de control SEL que inicia la descarga del voltaje de píxel almacenado en el nodo FD sólo alcanza los primeros píxeles de la región de interés que almacenan el valor lógico "1" en sus memorias de un bit al final del proceso de programación de ROI, lo que
 35 corresponde a la etapa 20 de la Figura 8. Este proceso inicia la descarga de los primeros píxeles de ROI en función de su número de fila.

Como siguiente paso, se aplica un pulso CLK_S al registro de desplazamiento 720 de todos los píxeles en paralelo. Esto produce un desplazamiento del valor lógico "1" almacenado en la memoria de un bit del elemento 730 de los
 40 primeros píxeles de la región de interés hacia el elemento de un bit del píxel en la fila que se encuentra debajo de la primera fila. Alternativamente, se puede realizar el desplazamiento a los píxeles de la fila situada encima de los primeros píxeles de ROI. Esto se ilustra en la parte (c) de la Figura 9. Estas dos etapas se repiten según se muestra en la parte (d) en la que la segunda fila #2 es leída por el circuito de lectura 910 y en la parte (e) de la Figura 9 en la que el registro de desplazamiento desplaza el valor hacia la siguiente fila de la región de interés. La parte (f) de la
 45 Figura 9 ilustra la etapa final en la que se leen las tres líneas (filas) de la región de interés ROI #1, ROI #2, ROI #3 y finaliza el proceso de lectura.

La figura 10 compara el tiempo necesario para leer la región de interés según la técnica anterior y de acuerdo con la forma de realización descrita anteriormente de la presente invención. En particular, la Figura 10 compara los
 50 diagramas de tiempo de la exposición del sensor y la lectura de la ROI. Mientras en el estado de la técnica la lectura se realiza localmente fila a fila, en la presente invención, las señales de control de lectura también pueden ser globales, de forma similar a las señales de exposición. Con la ayuda de la señal CLK_S, los píxeles se descargan selectivamente. Como puede verse en la parte inferior de la Figura 10, el tiempo de lectura para la región de interés corresponde a la descarga de tres filas. El tiempo restante con respecto al estado de la técnica ilustrado en la parte
 55 superior de la Figura 10 representa el ahorro de tiempo 1010.

Por consiguiente, un circuito de lectura para leer una región de interés de una matriz de sensores según la forma de realización de la invención descrita anteriormente incluye un medio de almacenamiento de señal (que corresponde en el ejemplo anterior al nodo FD) para almacenar por cada píxel una señal detectada por el sensor (por el PPD en
 60 el ejemplo anterior). Además, incluye un medio de almacenamiento de ROI para almacenar una indicación de ROI de si un píxel es o no es el primer píxel de una columna de la matriz de sensores. Además, un circuito de selección sirve para seleccionar por lo menos un píxel a leer, estando el circuito de selección configurado para seleccionar

sólo los píxeles que pertenecen a la región de interés, y un circuito de lectura sirve para leer el medio de almacenamiento de señal de los píxeles seleccionados.

Cabe señalar que incluso cuando en el ejemplo anterior, la ROI incluye al menos un píxel de cada columna, este no es necesariamente el caso. La ROI puede tener una forma arbitraria y algunas columnas no necesariamente tienen que pertenecer a la ROI. Para conseguir esto, las columnas que se han determinado que no pertenecen a la ROI pueden ser desactivadas (omitidas) para el proceso de lectura y/o programación de ROI. Hay que tener en cuenta que el medio de almacenamiento de ROI en este ejemplo almacena el valor lógico "1" sólo para los píxeles que son los primeros dentro de las respectivas columnas de la matriz de sensores que pertenecen a la región de interés. El ejemplo de las Figuras 8 y 9 muestra una ROI con el mismo ancho de tres píxeles en cada columna. Especialmente para aplicaciones como la triangulación, las ROI con el mismo ancho en todas las columnas son habituales. Esto permite una implementación particularmente ventajosa de los circuitos de programación y lectura de ROI que sólo necesitan leer la memoria de almacenamiento de ROI del primer píxel de ROI en cada columna y usar entonces un contador, común para toda la imagen, lo que asegura que el registro de desplazamiento lee el número requerido de píxeles en cada columna.

Alternativamente, de acuerdo con otra forma de realización de la presente invención, se puede proporcionar un contador por columna. Esto permite una configuración arbitraria de la forma de ROI.

Alternativamente, el medio de almacenamiento de ROI puede almacenar el valor lógico "1" no sólo para el primero sino para todos los píxeles que pertenecen a la ROI. En dicho caso, la arquitectura según se muestra en la Figura 7 no necesitaría ningún registro de desplazamiento y la arquitectura diferiría de la de la Figura 5 básicamente por el medio de almacenamiento de ROI que controla el transistor de selección. Sin embargo, cabe señalar que dicha aplicación daría lugar a una complejidad de lectura más bien elevada y a una ralentización de la operación. En consecuencia, el almacenamiento del primer píxel de la ROI en una columna y la provisión de un contador (por columna o por imagen) es la solución preferida.

La Figura 15 ilustra la ROI programada de acuerdo con la forma de realización mencionada anteriormente, en la cual el tamaño de la ROI (en número de píxeles por columna) puede variar de columna a columna. En dicho caso, la programación de ROI funciona de una manera muy similar a la programación de ROI descrita anteriormente con referencia a la Figura 8, ya que los primeros píxeles de la ROI por columna son los mismos. Sin embargo, además de almacenar en el medio de almacenamiento de ROI 730, 1130, 1340, 1440 la información sobre si el píxel es un primer píxel dentro de la columna en la región de interés, también se establece un valor de conteo por columna en un valor apropiado. Dicho valor sería en el ejemplo de la Figura 15, el valor 0 (o 1, dependiendo del inicio del conteo) para la primera, novena y décima columna, el valor 1 (o 2) para la segunda y sexta hasta la octava columna, y el valor 2 (o 3) para la tercera hasta la quinta columna. Esto se ilustra con los valores "1 2 3 3 3 2 2 2 1 1" suministrados a un circuito de tamaño de ROI 1610 que incluye un contador por columna. Cabe señalar que incluso cuando en este ejemplo, se dibuja el circuito de tamaño de ROI por separado, en una implementación real puede ser parte del circuito de programación de ROI y/o del circuito de lectura de la ROI.

Correspondientemente, la Figura 16 muestra esquemáticamente la lectura de una ROI de tamaño variable programada de acuerdo con el ejemplo de la Figura 15. El proceso de lectura también es similar al proceso de lectura descrito en la Figura 9. Sin embargo, la velocidad de lectura está limitada por el mayor tamaño vertical de la ROI entre las columnas de la ROI. Por consiguiente, se insertan píxeles ficticios (la lectura no se realiza, pero se consume el tiempo) en las partes de otras columnas que no incluyen píxeles de información en todas las filas de la columna de mayor tamaño de la ROI. La Figura 16 muestra la quinta etapa de la lectura. En particular, se seleccionan todas las filas y se tarda tres veces T_{row} en leer la ROI, incluso cuando no todas las columnas incluyen realmente todas las tres filas de la ROI. Como puede verse en la Figura 16, los primeros píxeles en la ROI de cada columna ya han sido leídos, lo que corresponde a la línea inferior más ancha del circuito de lectura. El valor de ROI ha sido desplazado hacia los segundos píxeles de la ROI en cada columna - sin embargo, sólo en las columnas, cuyo contador indica que hay más de una fila en la ROI de esa columna. Luego se ha leído la segunda fila de la ROI, que corresponde a la segunda fila más ancha (y la segunda con respecto a la parte inferior) en el circuito de lectura. El valor de ROI de los píxeles de la segunda fila de la ROI ha sido desplazado para aquellas columnas que tienen la ROI con un ancho de 3 píxeles (decidido en base al contador) y se ha leído la última fila de la ROI que incluye sólo tres píxeles.

El registro de desplazamiento comprende de forma ventajosa un input In1 para recibir una señal procedente de un medio de almacenamiento de ROI de otro píxel que precede a dicho píxel dentro de una línea de píxeles, un input In2 para recibir una señal procedente del medio de almacenamiento de ROI, y un output "out" para pasar una señal recibida a un almacenamiento de ROI de otro píxel subsiguiente a dicho píxel dentro de la línea de píxeles y al circuito de selección. El circuito de selección está configurado para seleccionar los píxeles de acuerdo con el input de señal procedente del registro de desplazamiento.

En resumen, la presente invención proporciona una arquitectura de píxel modificada, un proceso para programar la región de interés y un procedimiento para leer todas las regiones de interés que permite descargar selectivamente píxeles de una región de interés de forma arbitraria. Cabe señalar que la arquitectura de píxel modificada es adecuada no sólo para el píxel de obturador global (píxel de 5T), sino también para cualquier otro tipo de píxel. Por ejemplo, para sensores de obturador rodantes en los que tanto la exposición como la lectura se realizan secuencialmente fila a fila, la presente invención no proporciona mucho beneficio. Sin embargo, las regiones de interés suelen utilizarse sólo en los sensores de alta velocidad de obturador global. La presente invención es particularmente adecuada para sensores de triangulación láser utilizados en sistemas de visión tridimensional. Sin embargo, también es aplicable a cualquier otra aplicación.

La presente invención no se limita a la lectura de una sola (continua) región de interés por columna. Se puede definir una pluralidad de regiones de interés por columna.

Para lograrlo, la Figura 11 muestra un ejemplo de la arquitectura de píxel y la Figura 12 ilustra en su parte superior izquierda el resultado de la programación de la región de interés correspondiente y en su parte derecha la lectura de los píxeles de dos regiones de interés.

La arquitectura de píxel de la Figura 11 difiere de la arquitectura de píxel mostrada en la Figura 7 en que el registro de desplazamiento 1120 incluye un segundo input denominado "bypass". Este input de "bypass" es ajustado al valor lógico "1" durante la programación de ROI para los píxeles de cada columna, que se sitúan entre dos regiones de interés y que no pertenecen a ninguna de ellas. Cuando el registro de desplazamiento 1120 es configurado por bypass, cualquier valor recibido en su input In1 es transferido inmediatamente a su output "out". De esta forma, cuando el registro de desplazamiento 1120 en modo bypass recibe un valor lógico "1" durante la lectura de la región de interés, pasa automáticamente el valor al siguiente registro de desplazamiento (registro de desplazamiento del siguiente píxel de la columna) y este proceso continúa hasta llegar al siguiente registro de desplazamiento en la columna que no está en modo bypass. En este punto, la lectura de la región de interés continúa de manera habitual.

Esto se muestra en la Figura 12. Los píxeles marcados como "B" son los píxeles saltados (bypassed). La señal "bypass" en la arquitectura es transportada por una línea de datos de bypass 1110. La señal puede consistir en impulsos con un valor lógico "1" o "0" para señalar si el píxel actual debe ser saltado o no. Como se puede ver en la parte inferior derecha de la figura, de esta manera, incluso cuando hay más regiones de interés en una sola columna, la lectura sólo se realiza para estas regiones de interés.

Cabe señalar que para poder admitir el bypass, y por lo tanto los múltiples ROI por columna de una imagen, debe haber un almacenamiento para almacenar una indicación de bypass que indique para un píxel actual si el píxel actual es un píxel de bypass o no. Dicho almacenamiento del bypass puede ser, de forma similar al almacenamiento de ROI, una memoria de un bit para almacenar si el píxel debe ser o no ser saltado. La arquitectura mostrada en la Figura 11 asume que dicho bit de bypass es almacenado en un almacenamiento de bypass dentro del propio registro de desplazamiento.

Sin embargo, la presente invención no se limita a dicha forma de realización, y se puede proporcionar un medio de almacenamiento separado.

Alternativamente, el medio de almacenamiento de ROI puede ser capaz de distinguir aparte de entre "0" y "1" también un valor de "B" que indica un píxel de bypass. Esto podría implementarse, por ejemplo, proporcionando medios de almacenamiento de ROI con una capacidad superior a un bit por píxel, por ejemplo, con una capacidad de dos bits por píxel.

En resumen, con el fin de implementar la característica de bypass, el registro de desplazamiento del circuito incluye un input para recibir una señal de bypass y el registro de desplazamiento está configurado para transferir la señal desde un medio de almacenamiento de ROI del píxel anterior al output ante la recepción de la señal de bypass con un valor predefinido.

En cuanto a la indicación de ROI, es preferiblemente de un bit de longitud, tomando un primer valor para el primer píxel en una columna de la matriz de sensores que pertenece a la región de interés y un valor diferente del primer valor para todos los demás píxeles en dicha columna. Aun así, la presente invención no se limita a esto y la indicación puede incluir más bits, por ejemplo, para señalar el bypass.

Los circuitos de programación de ROI y de lectura pueden ser parte de otros aparatos. Por ejemplo, se puede proporcionar un aparato que incluye un circuito de lectura según se ha descrito anteriormente y conectable a una matriz de sensores que incluye una pluralidad de píxeles y que incluye además un circuito según se ha descrito anteriormente para configurar una región de interés, ROI, dentro de la matriz de sensores. Dicho aparato puede ser un sensor de imagen que incluye además líneas de datos de escritura que conectan píxeles de la matriz de

sensores con el circuito para configurar ROI, líneas de selección que conectan píxeles de la matriz de sensores con el circuito de selección, y líneas de datos de señal que conectan píxeles de la matriz de sensores con el circuito de lectura.

5 El sensor de imagen según se ha descrito anteriormente puede formar parte de un aparato de triangulación. Dicho aparato para triangulación incluye además una fuente de luz 312 para irradiar un objeto 320; y el sensor de imagen 316 para detectar la luz reflejada procedente del objeto irradiado 320. Cabe señalar que el término "luz" en este caso no es necesariamente una luz en el rango visual y puede ser una onda de detección electromagnética general.

10 Además, el circuito de lectura puede ser implementado como un circuito integrado separado. Algunas partes del circuito de programación de ROI también pueden ser implementadas como un circuito integrado separado. Sin embargo, el circuito de programación de ROI y el circuito de lectura también pueden ser implementados en un circuito integrado común. Además, un chip sensor común puede implementar los circuitos de lectura y programación y también el sensor, incluidas las líneas de señal, selección y programación.

15 Según se ha descrito anteriormente con referencia a la Figura 9, un procedimiento para leer una región de interés de una matriz de sensores 100 comprende de forma ventajosa seleccionar al menos un píxel a leer, estando el circuito de selección configurado para seleccionar sólo píxeles con un valor predefinido de una indicación de ROI almacenada por cada píxel y que indica si dicho píxel pertenece o no a la región de interés de la matriz de sensores
20 100; y leer una señal procedente de los píxeles seleccionados.

En particular, el procedimiento de lectura puede comprender una primera lectura de cada columna del primer píxel que pertenece a la región de interés, desplazar los valores de indicación de ROI de los píxeles leídos hacia los respectivos píxeles subsiguientes a los píxeles leídos en sus respectivas columnas redefiniendo así la región de
25 interés, almacenar para cada píxel leído los valores de indicación de ROI de los respectivos píxeles que preceden a los píxeles leídos en sus respectivas columnas, y una segunda lectura de cada columna del primer píxel que pertenece a la región de interés redefinida. En otras palabras, el desplazamiento, almacenamiento y lectura se pueden repetir para cada fila adicional de una región de interés en una columna.

30 Además, de forma ventajosa, el procedimiento de lectura puede incluir además detectar una señal de bypass, y transferir la señal procedente del medio de almacenamiento de ROI del píxel anterior al output ante la detección de la señal de bypass con un valor predefinido.

En particular, el procedimiento de lectura de la matriz de sensores puede incluir detectar todos los píxeles de la
35 matriz de sensores al mismo tiempo durante un período de tiempo de exposición predefinido y leer secuencialmente unas partes de la región de interés que incluyen respectivamente el i -ésimo píxel que pertenece a la región de interés en cada una de las columnas de la matriz de sensores, siendo i un número entero de 1 hasta K , y siendo K un número entero que denota el número de píxeles en una columna que pertenece a la región de interés (para la ROI de la Figura 9, $K=3$).

40 Cabe señalar que el circuito relacionado con un píxel que se muestra en la parte superior de la Figura 11 es también sólo un circuito de ejemplo que no es limitante para la presente invención. Como se ha mencionado anteriormente, la presente invención es aplicable para cualquier arquitectura de un píxel, no sólo para la arquitectura de 5T de ejemplo. Con el fin de permitir la configuración y lectura de ROI consecuentemente, el elemento central es la
45 provisión de un medio de almacenamiento de ROI para almacenar una indicación del primer píxel en la columna que pertenece a la ROI y el conteo que indica el tamaño vertical de la ROI por cada columna o por cada imagen. Sin embargo, la arquitectura en sí puede variar.

Por ejemplo, el circuito de ejemplo descrito con referencia a la Figura 11 es adecuado para leer los píxeles fila a fila.
50 Sin embargo, no es adecuado en implementaciones en las que hay varias filas conectadas al canal de lectura.

La Figura 13 ilustra otro ejemplo de circuito relacionado con un píxel que contiene una modificación del circuito de la Figura 11 para múltiples ROI.

55 En general, el circuito de la Figura 13 funciona de manera similar al circuito de la Figura 11. La modificación consiste en lo siguiente: El registro de desplazamiento incluye un bit para almacenar el estado de los píxeles de bypass. Entonces, el output de dicho bit es negado y conectado como un tercer input de la puerta lógica AND presente en el píxel. Esto hace que los píxeles saltados no se conecten a la línea de output, incluso cuando la señal SEL es ajustada para un píxel saltado u omitido. Correspondientemente, el registro de desplazamiento 1320 de la Figura 13
60 incluye, además del registro de desplazamiento 1120 de la Figura 11, un output de bypass "bypass_out" que suministra una señal que es un input adicional a una puerta de negación 1350, cuyo output es proporcionado al input de una puerta AND 1340. La puerta de negación 1350 suministra una versión negada de su señal de input. La puerta AND 1340 tiene tres inputs y produce el resultado de una operación lógica "and" de las tres señales. Por

consiguiente, el transistor de selección T_{sel} sólo es abierto (activado) cuando la señal de selección está activa y el output del registro de desplazamiento indica que el píxel pertenece a la ROI y que el píxel no es saltado.

5 Sin embargo, hay que señalar que otras arquitecturas (también más simples) del circuito relacionado con un píxel son posibles. Por ejemplo, la puerta AND 740 del píxel puede eliminarse y el output (out) del registro de desplazamiento 720 puede conectarse directamente al transistor de selección T_{sel} . Esto se muestra en la Figura 14.

10 El circuito de la Figura 14 funciona de manera similar al concepto descrito anteriormente con referencia a la Figura 7. La programación de ROI es la misma, ya que la puerta AND 740 sólo se utiliza para leer los píxeles. Sin embargo, cuando se activa la señal CLK_R para transferir el contenido de la memoria de un bit al registro de desplazamiento 1420, se inicia el proceso de lectura, ya que el output del registro de desplazamiento 1420 (un valor lógico "1" para el primer píxel de la ROI) activa el transistor de selección del primer píxel de cada ROI. Luego, de manera similar a las otras arquitecturas mostradas en las Figuras 7, 11 y 13, pulsando la señal CLK_S, el primer píxel de cada columna es enviado al píxel inferior (el siguiente píxel de la misma columna), lo que lleva a desconectar el primer píxel de la línea de la columna y conectar el siguiente píxel. Como es evidente para los expertos en la materia, la señal CLK_S (señal de reloj de desplazamiento) tiene un valor cuando el valor ROI del píxel de la fila ROI actual en cada columna debe ser desplazado hacia el siguiente píxel y otro valor en caso contrario. La CLK_R (señal de reloj de lectura) funciona de forma similar. De este modo, según la arquitectura de la Figura 14, el registro de desplazamiento 1420 controla la selección, es decir, la activación del transistor de selección T_{sel} .

20 Utilizando la arquitectura de la Figura 14, se obtienen los mismos resultados que con las otras arquitecturas anteriores, pero se evita una puerta lógica por cada píxel, lo que permite una implementación más simple y económica.

25 Este efecto es posible cuando sólo el primer píxel de cada ROI (su memoria de un bit) contiene un valor lógico "1", ya que en otro caso, varias filas estarían en cortocircuito en la línea de output.

30 El procedimiento de programación de la región de interés (ROI) se ilustra en un diagrama de flujo de la Figura 17. En particular, como primera etapa, el medio de almacenamiento de ROI para cada píxel en el área de sensores es inicializado 1710 con un segundo valor (tal como el valor lógico "0"), diferente del primer valor (tal como el valor lógico "1") que indica que un píxel pertenece a la ROI (o que indica, en algunas formas de realización, que un píxel es el primer píxel que pertenece a la ROI dentro de una línea de píxeles tal como una columna). Luego, para cada una de las filas del área de sensores (hasta que no haya más filas), las líneas de datos de escritura se rellenan 1720 con valores a escribir en los almacenamientos de ROI de los píxeles en la fila. Después, los valores en las líneas de datos de escritura son escritos 1730 en los respectivos almacenamientos ROI de los píxeles de la fila.

40 De manera similar, la Figura 18 ilustra el procedimiento de lectura en el que sólo se lee la ROI. En particular, para cada fila de la región de interés (no toda el área de sensor), se lee 1810 la fila de la ROI. Esto se realiza leyendo el primer píxel que pertenece a la ROI en cada columna. Luego, de acuerdo con el valor de contaje, la ROI es desplazada 1820 y se lee el segundo píxel que pertenece a la ROI dentro de cada columna y así sucesivamente hasta que se lee toda la ROI.

45 De acuerdo con un aspecto de la presente invención, se proporciona un circuito para configurar una región de interés, ROI, dentro de los píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles a leer de la matriz de sensores. El circuito comprende un medio de almacenamiento de ROI para almacenar una indicación de ROI que indica que un píxel pertenece a la región de interés de la matriz de sensores; y un medio de control para escribir la indicación de ROI en el medio de almacenamiento de ROI del píxel.

50 De acuerdo con una forma de realización ventajosa de la presente invención, el medio de almacenamiento de ROI es una memoria de un bit proporcionada por cada píxel y que tiene un input para recibir una señal de escritura de ROI y un input para recibir una señal de configuración de ROI procedentes del medio de control.

55 El medio de control preferiblemente comprende un circuito de selección para generar la señal de escritura de ROI y un circuito de programación de ROI para generar la señal de configuración de ROI; y el medio de almacenamiento de ROI está configurado para almacenar un valor de señal de configuración de ROI ante la recepción de la señal de escritura de ROI y el medio de almacenamiento de ROI está configurado para almacenar un primer valor cuando el píxel es un primer píxel que pertenece a la ROI dentro de una línea de píxeles y para almacenar un segundo valor, diferente del primer valor, en caso contrario.

60 De acuerdo con otro aspecto de la presente invención, se proporciona un circuito de lectura para leer una región de interés, ROI, de una matriz de sensores que incluye uno o más píxeles. El circuito de lectura comprende un medio de almacenamiento de señal para almacenar por cada píxel una señal detectada por el sensor; un medio de almacenamiento de ROI para almacenar una indicación de ROI que indica que un píxel pertenece a la región de

interés de la matriz de sensores; un circuito de selección para seleccionar al menos un píxel a leer, estando el circuito de selección configurado para seleccionar sólo píxeles con la indicación de ROI que indica que dichos píxeles pertenecen a la región de interés; y un circuito de lectura para leer el medio de almacenamiento de señal de los píxeles seleccionados.

5

De acuerdo con una forma de realización ventajosa de la presente invención, el circuito de lectura incluye un registro de desplazamiento que incluye un input para recibir una señal procedente de un medio de almacenamiento de ROI de otro píxel que precede a dicho píxel dentro de una línea de píxeles; un input para recibir una señal procedente del medio de almacenamiento de ROI; y un output para desplazar una señal recibida hacia un almacenamiento de ROI de otro píxel subsiguiente a dicho píxel dentro de la línea de píxeles y hacia el circuito de selección, en el que el circuito de selección está configurado para seleccionar los píxeles de acuerdo con el input de señal procedente del registro de desplazamiento, el medio de almacenamiento de ROI está configurado para almacenar un primer valor cuando el píxel es un primer píxel que pertenece a la ROI dentro de una línea de píxeles y para almacenar un segundo valor, diferente del primer valor, en caso contrario, y el registro de desplazamiento está configurado para realizar el desplazamiento un número predeterminado de veces.

Preferiblemente, el circuito comprende además un medio de almacenamiento de bypass para almacenar una indicación de bypass para un píxel que indica mediante un valor predefinido que dicho píxel tiene que ser saltado durante la lectura, el registro de desplazamiento incluye un input para recibir una señal de bypass que corresponde a la indicación de bypass; y el registro de desplazamiento está configurado para transferir la señal desde un medio de almacenamiento de ROI del píxel anterior al output ante la recepción de la señal de bypass con el valor predefinido.

Ventajosamente, la indicación de ROI tiene una longitud de un bit, la indicación de ROI toma un primer valor para el primer píxel en una columna de la matriz de sensores que pertenece a la región de interés y un valor diferente del primer valor para todos los demás píxeles en dicha columna, y el circuito incluye un almacenamiento de contador para almacenar un indicador del número de píxeles en dicha columna que pertenecen a la ROI.

Por ejemplo, el almacenamiento de contador del circuito está adaptado para almacenar el indicador del número de píxeles en la columna que pertenece a la ROI para cada columna por separado o en común para todas las columnas del área de sensores.

De acuerdo con un aspecto de la presente invención, se proporciona un aparato para la detección de imagen que comprende: el circuito de lectura según se ha descrito anteriormente conectable a una matriz de sensores que incluye una pluralidad de píxeles; el circuito según se ha descrito anteriormente para configurar una región de interés, ROI, dentro de la matriz de sensores; líneas de datos de escritura que conectan píxeles de la matriz de sensores con el circuito para configurar ROI, y líneas de selección que conectan píxeles de la matriz de sensores con el circuito de selección; y líneas de datos de señales que conectan píxeles de la matriz de sensores con el circuito de lectura.

Además, según una forma de realización de la presente invención, se proporciona un aparato para triangulación que incluye: una fuente de luz para irradiar un objeto por medio de un rayo láser; y el aparato según la reivindicación 8 para detectar la luz reflejada procedente del objeto irradiado.

Una implementación ventajosa de la presente invención proporciona un circuito integrado que implementa cualquiera de las formas de realización de circuito mencionadas anteriormente.

De acuerdo con otro aspecto de la presente invención, se proporciona un procedimiento para configurar una región de interés, ROI, dentro de los píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles a leer de la matriz de sensores. El procedimiento comprende las siguientes etapas realizadas para un píxel: generar una señal de escritura de ROI y proporcionar la señal de escritura de ROI generada al píxel; ante la recepción de la señal de escritura de ROI, escribir en el medio de almacenamiento de ROI del píxel una indicación de ROI que indica que un píxel pertenece a la región de interés de la matriz de sensores.

De acuerdo con otro aspecto de la presente invención, se proporciona un procedimiento para leer una región de interés, ROI, de una matriz de sensores que incluye uno o más píxeles e incluye las etapas para seleccionar al menos un píxel a leer, estando el circuito de selección configurado para seleccionar sólo píxeles con un valor predefinido de una indicación de ROI almacenada por cada píxel y que indica que dicho píxel pertenece a la región de interés de la matriz de sensores; y leer una señal de los píxeles seleccionados.

Preferiblemente, el procedimiento incluye una primera lectura del primer píxel de cada columna que pertenece a la región de interés, desplazar los valores de indicación de ROI de los píxeles leídos hacia los respectivos píxeles subsiguientes a los píxeles leídos en sus respectivas columnas, extendiendo de este modo la región de interés, en el que el desplazamiento se realiza un número predeterminado de veces, almacenando para cada píxel leído los

valores de indicación de ROI de los respectivos píxeles que preceden a los píxeles leídos en sus respectivas columnas, y una segunda lectura del primer píxel de cada columna que pertenece a la región de interés redefinida.

5 Ventajosamente, el procedimiento comprende además determinar una señal de bypass para un píxel, que especifica mediante un valor predefinido que dicho píxel debe saltarse durante la lectura; y transferir la señal procedente del medio de almacenamiento de ROI del píxel anterior al output ante la detección de la señal de bypass con un valor predefinido.

10 De acuerdo con una forma de realización de la presente invención, el procedimiento incluye detectar todos los píxeles de la matriz de sensores al mismo tiempo durante un período de exposición predefinido; y leer secuencialmente partes de la región de interés que incluyen respectivamente el *i*-ésimo píxel que pertenece a la región de interés en cada una de las columnas de la matriz de sensores, siendo *i* un número entero de 1 a *N*, siendo *N* un número entero que denota el número de píxeles en una columna que pertenece a la región de interés.

15 Según se ha explicado anteriormente, hay muchas aplicaciones de tratamiento de imágenes y visión en las que la información de interés no se distribuye en toda la imagen, sino que se concentra en una región de interés. De acuerdo con las formas de realización descritas anteriormente, las cámaras pueden beneficiarse de descargar sólo la ROI, en lugar de toda la imagen, lo que permite aumentar la frecuencia de imágenes. Por consiguiente, los procedimientos que permiten una lectura de sensores de imagen más eficiente y el cálculo y descarga de ROI
20 rápidamente son particularmente interesantes para aplicaciones de tratamiento de imágenes y visión de alta velocidad, ya que permiten aumentar la frecuencia de imágenes sin usar sensores de imagen más rápidos y, por lo tanto, más caros. Anteriormente se ha presentado un enfoque para seleccionar y descargar ROI con geometría aleatoria (arbitraria). Este enfoque puede proporcionar un beneficio considerable para algunas aplicaciones en términos de recursos necesarios para conseguir una cierta frecuencia de imágenes en comparación con la descarga
25 de ROI habituales con forma rectangular.

En los ejemplos anteriores descritos con referencia a los dibujos, la ROI incluye al menos un píxel de cada columna, es decir, la ROI es leída (y programada por cada fila ROI completa). Aun así, esto no es para limitar la presente invención. Por consiguiente, la ROI puede tener una forma arbitraria. Algunas columnas no tienen que pertenecer
30 necesariamente a la ROI. Cuando se programa la ROI, los canales de lectura (columnas) que no pertenecen a la ROI pueden ser desactivados. Esto puede realizarse de varias maneras, por ejemplo, almacenando información que indique la primera (y/o última) columna que pertenece a la ROI. Cuando se lee la ROI, sólo se leen las columnas activas. A continuación, se presentará un enfoque para determinar (calcular) la ROI como formas de realización de la presente invención. En particular, un enfoque para determinar qué parte de la imagen contiene la información de
35 interés y reprogramar rápidamente el sensor para que sólo se lea esta ROI. Por consiguiente, la siguiente forma de realización de la presente invención proporciona una arquitectura para sensores de imagen CMOS que permite calcular sin latencia el tamaño y las coordenadas de una ROI en base al procesamiento de la imagen adquirida por el sensor y obtener ciertas características que determinan la ROI.

40 La lectura habitual del sensor de imagen ha sido descrita anteriormente. El sensor generador de imágenes captura en primer lugar una imagen, que permanece almacenada en los píxeles hasta que es leída por el canal de lectura. La matriz de píxeles es leída (total o parcialmente) con un circuito de lectura. Normalmente, como parte del proceso de lectura, el canal de lectura también digitaliza la imagen. Representétese la cantidad de tiempo requerido por el canal de lectura para descargar la imagen de la matriz de píxeles y digitalizarla con el término T_{frame} . Después de la
45 lectura, la imagen se almacena en una memoria digital y un procesador procesa la imagen durante cierto período de tiempo T_{proc} siguiendo algoritmo(s) predefinido(s). La memoria puede estar dentro o fuera del chip del sensor de imagen. El procesador también puede estar externamente o en el chip.

El resultado del procesamiento proporciona los datos de identificación de la información de interés en la imagen y
50 con estos datos (información) de identificación se calculan el tamaño y las coordenadas de la ROI. El tamaño y las coordenadas de la ROI se utilizan para programar el circuito de selección de filas de modo que la ROI programada es aplicada al siguiente fotograma a leer. Denótese el tiempo requerido para reprogramar la definición de la ROI en el circuito de selección de filas como $T_{re-prog}$.

55 En sensores modernos de alta velocidad, la velocidad de fotograma FR_{max} se determina como el inverso del tiempo necesario para leer un fotograma, es decir,

$$FR_{max} = 1 / T_{frame}$$

De este modo, el tiempo T_{ROI_update} requerido por un sistema para recalcular y actualizar una ROI viene dado por

$$T_{ROI_update} = T_{frame} + T_{proc} + T_{re-prog}$$

Si la ROI se actualiza en cada nuevo fotograma, debe reducirse la frecuencia de imágenes máxima en el tiempo de procesamiento. En consecuencia,

$$FR_{max} = 1 / T_{ROI\ update}$$

Alternativamente, una ROI calculada procesando una imagen capturada en el tiempo instantáneo t sólo puede ser actualizada para la imagen a capturar en el instante de tiempo t + N x T_{frame} en el que N ≥ T_{processing} / T_{frame}.

Esta forma de realización de la presente invención proporciona un enfoque capaz de reducir el tiempo requerido para recalculación y actualizar la definición de la ROI de modo que la ROI que se aplica para leer la información del fotograma capturado en el instante de tiempo t es calculada procesando la información en el mismo fotograma. Esto significa que es posible conseguir ninguna latencia en absoluto. Esto es crucial para aplicaciones, tales como la generación de imágenes 3D en base a triangulación láser, en las que las características de la ROI pueden cambiar drásticamente de una imagen a otra. Además, la posición de la ROI se calcula de forma independiente para cada columna, lo que proporciona a las ROI una forma arbitraria, en contraste con las ROI rectangulares habituales.

En particular, de acuerdo con esta forma de realización de la invención, se proporciona un circuito para determinar una región de interés, ROI, dentro de los píxeles de una matriz de sensores. La ROI incluye uno o más píxeles a leer de la matriz de sensores por un segundo circuito de lectura. Además, el circuito para determinar una ROI comprende un primer circuito de lectura adaptado para leer píxeles de la matriz de sensores más rápido que el segundo circuito de lectura, y una unidad de procesamiento para determinar la ROI en base a la lectura de píxeles por el primer circuito de lectura.

La figura 19 muestra una arquitectura simplificada de un sensor CMOS que puede implementar las formas de realización de la presente invención. En particular, la Figura 19 muestra una matriz de píxeles 1910 con el número N_{col} de columnas y el número N_{row} de filas, es decir, un sensor de píxeles N_{row} x N_{col}. Un primer canal de lectura rápida 1920 (un circuito de lectura) está conectado a los píxeles de la matriz de píxeles 1920 y sirve para leer los valores detectados de los píxeles. Además, una matriz de procesamiento 1930 tiene un input para recibir el valor de los píxeles descargados por el canal de lectura 1920 y determina la ROI actual. La matriz de procesamiento tiene además un output para suministrar la ROI determinada a la matriz de píxeles. Un segundo y preciso canal de lectura 1950 tiene un input para leer los píxeles contenidos en la ROI calculada de la matriz de píxeles 1910 con mayor precisión que el primer canal de lectura 1920.

Ventajosamente, una primera etapa de lectura se realiza leyendo toda la matriz de píxeles 1910 a alta velocidad y con baja precisión usando el canal de lectura rápida 1920. Aunque la precisión de la lectura rápida es menor que la de una lectura regular de los datos, es suficiente para, mediante el procesamiento de los datos de imagen con una matriz de procesadores de imagen 1930 (por ejemplo, en un chip), calcular la posición de la ROI en la imagen. La posición de la ROI es devuelta 1940 a la matriz de píxeles 1910 para marcar los píxeles que se leerán con total precisión utilizando el canal de lectura más preciso y lento 1950. La lectura rápida inicial por parte del primer canal de lectura rápida 1920 se realiza de forma no destructiva.

La Figura 20 muestra un ejemplo de una imagen capturada por una aplicación de triangulación láser 3D similar a la imagen 330 de la Figura 3A. Según se ha descrito anteriormente, en algunos enfoques, sólo se permiten ROI rectangulares. Por lo tanto, con el fin de leer la imagen mostrada en la Figura 20, se necesitaría leer aproximadamente toda la imagen para obtener los píxeles que pertenecen a la línea láser. Este proceso tarda N_{row} x T_{row} segundos, en el que N_{row} es el número de filas que contienen información y T_{row} el tiempo requerido para leer una fila completa de píxeles. Sin embargo, la información de interés está condensada en un intervalo de pocas filas de píxeles N_{row_ROI} alrededor del valor máximo a lo largo de la columna.

De acuerdo con la forma de realización de la presente invención, es posible calcular el número de filas para cada columna de los píxeles que contienen la información relevante (es decir, píxeles de la ROI) en el tiempo determinado por la siguiente ecuación 1:

$$(Ecuación\ 1) \quad T_{fast_ro} + T_{proc} + T_{re-prog} + N_{row_ROI} \times T_{row} \ll N_{row} \times T_{row}$$

En la que T_{fast_ro} es un período de tiempo que tarda la lectura rápida de los píxeles con el propósito de determinar la ROI por parte del primer circuito de lectura, T_{proc} y T_{re-prog} son períodos de tiempo definidos anteriormente para determinar la ROI y reprogramar la matriz de sensores 1910, respectivamente.

Así, se puede estimar un factor de mejora K suministrado por esta forma de realización de la presente invención comparada con la técnica anterior de la siguiente manera:

60

(Ecuación 2)
$$K(T_{fast_ro} + T_{proc} + T_{re-prog} + N_{row_ROI} \times T_{row}) = N_{row} \times T_{row}$$

(Ecuación 3)
$$K = \frac{N_{row} \times T_{row}}{T_{fast_ro} + T_{proc} + T_{re-prog} + N_{row_ROI} \times T_{row}}$$

5 Valores razonables para los parámetros anteriores en una aplicación de triangulación láser 3D son:

$$N_{row} = 512$$

$$N_{row_ROI} = 16$$

$$T_{row} = 2\mu s$$

$$T_{fast_ro} + T_{proc} + T_{re-prog} = 10\mu s$$

10 Estos valores de ejemplo dan como resultado un factor de mejora considerablemente alto de $K \approx 25$. Cabe señalar que estos valores de parámetros son sólo de ejemplo y que, como está claro para los expertos en la materia, se pueden seleccionar otros valores y aplicarlos de acuerdo con los requerimientos de la aplicación, el tamaño de la matriz de sensores, etc. El factor de mejora define el aumento en la frecuencia de imágenes que utiliza el (segundo) canal de lectura de precisión que es posible conseguir utilizando la presente invención en comparación con la
15 técnica anterior.

La Figura 21 ilustra un ejemplo de una estructura de (circuito de) canal de lectura. En sensores con un convertidor analógico-digital (ADC) por cada columna, los datos de píxeles se almacenan alternativamente en dos memorias analógicas (fila de memoria #1 y fila de memoria #2), cada una de las cuales está compuesta por una fila de
20 condensadores. En cada línea de memoria hay dos condensadores por píxel: uno para almacenar el valor de reinicio del píxel N' y el otro para la señal S con ruido N, dando como resultado un valor S+N. Una vez que se ha llenado un conjunto de memorias, sus condensadores se conectan a una capa de circuitos correlacionados de doble muestreo (CDS), mientras se descarga la siguiente fila de píxeles en la segunda fila de memorias. El CDS anula los errores correlacionados entre S+N y N'. Posteriormente, se pasa la señal a un amplificador de ganancia programable (PGA)
25 en el cual es amplificada antes de convertirla en una señal digital en el convertidor analógico-digital. Los datos digitalizados son serializados y enviados a un bloque de interfaz para transmitir el flujo de imágenes fuera del sensor. Esta o una arquitectura de lectura similar puede utilizarse para cualquiera de los circuitos de lectura primero o segundo. Aun así, se destaca que el circuito de lectura también puede tener cualquier otra estructura y puede funcionar sin la compensación de ruido proporcionada por el CDS - la presente invención no se limita a la estructura
30 particular del circuito de lectura.

Con el fin de permitir la lectura más rápida de los píxeles para determinar la ROI, la programación de la ROI y la lectura más lenta y más precisa de la ROI, se puede modificar la arquitectura de píxel 5T de ejemplo (véase la
35 Figura 5) según se muestra en la Figura 22.

La arquitectura de píxel modificada se basa en la arquitectura de 5T original más un control modificado de la señal de selección (denominada SEL_PIX) que se genera (controla) mediante el (primer) canal de lectura rápida 1920 y un
40 bloque de procesamiento 2230 situado en cada columna. Según se ha descrito anteriormente, la señal de selección de píxeles SEL_PIX es generada normalmente por el circuito de selección de filas y es aplicada directamente al transistor de selección para todos los píxeles de una fila, seleccionando de este modo la fila. Cabe señalar que también se puede construir una matriz de sensores para seleccionar columnas en lugar de filas.

La selección de todos los píxeles de una fila abriendo el transistor de selección asegura que todos los píxeles de la fila se descargan en paralelo utilizando el (segundo) canal de lectura de precisión 2240 en esta forma de realización.
45 En esta forma de realización de la presente invención, la activación del transistor de selección T_{sel} es controlada por el módulo lógico 2250 mostrado en Figura 22. Dicho módulo está diseñado para que SEL_PIX sólo se aplique a aquellos píxeles pertenecientes a la ROI identificados por un indicador (tal como un flag) almacenado en un registro de desplazamiento de un bit por cada píxel 2210. Ejemplos de dicho circuito se han mostrado anteriormente. Se asume en esta forma de realización que la memoria de un bit 1430, 730 en las Figuras 14 y 730 que es una parte del
50 medio de control está incluida dentro del bloque funcional del registro de desplazamiento 2210. Como este medio de memoria se establece individualmente para cada píxel, es posible definir ROI con forma aleatoria, es decir, arbitraria y descargar sólo los píxeles contenidos en dichas ROI predeterminadas. La funcionalidad restante y los

inputs/outputs del bloque de control 2250 pueden corresponder a los del medio de control 710 y sus elementos de las formas de realización descritas en las figuras 7, 11, 13 y 14.

Cabe señalar que la forma de realización actual puede basarse en la arquitectura de píxel que incluye el medio de control mostrado en cualquiera de las formas de realización descritas anteriormente. Aun así, esto no es para limitar la presente invención. En general, la forma de realización actual puede funcionar con cualquier tipo de arquitectura que admita el almacenamiento de cualquier forma de identificación de una ROI y la lectura de sólo los píxeles de la ROI. Por ejemplo, esta forma de realización también puede funcionar con los enfoques de definición de ROI menos flexibles, tal como la ROI rectangular descrita con referencia a la Figura 2.

En esta forma de realización de la invención, la región de interés se define automáticamente procesando toda la imagen adquirida. Con el fin de realizar este procesamiento en el tiempo más corto posible, la presente invención proporciona un (primer) canal de lectura rápida 2220 que permite leer toda la imagen mucho más rápidamente que los enfoques habituales y utilizar una lectura no-destructiva. Dicha lectura más rápida se consigue utilizando el canal de lectura rápida 2220, cuya precisión reducida es suficiente para determinar la ROI, pero que probablemente sería insuficiente para leer los valores de los píxeles para su procesamiento posterior.

Como alternativa al canal de lectura rápida de la presente invención, se puede conseguir una lectura más rápida, por ejemplo, acortando el tiempo de integración y/o reduciendo el tiempo asignado para descargar los datos de píxeles analógicos desde el píxel a las memorias analógicas, deteniendo el proceso de descarga antes de que finalice, y/o reduciendo el tiempo de contaje del convertidor analógico-digital o, en otras palabras, limitando el tiempo asignado a la conversión A/D al necesario para obtener sólo los bits más significativos de los datos de píxeles, y/o utilizando múltiples canales de lectura descargando varias filas de píxeles en paralelo.

Además, un bloque de procesamiento 2230 que se puede proporcionar por cada columna está configurado para procesar la señal proporcionada por el canal de lectura rápida 2220 y para detectar qué píxeles cumplen una o varias condiciones, marcándolos para que formen parte de la ROI. El bloque de procesamiento 2230 también está configurado para actualizar el contenido del bloque de registros de desplazamiento en píxel 2210.

En resumen, el circuito para determinar una ROI tiene de forma ventajosa la unidad de procesamiento configurada para determinar la ROI detectando entre los valores de píxel adquiridos por el primer circuito de lectura aquellos píxeles que pertenecen a la ROI en base a una condición predefinida, y para proporcionar la ROI determinada al segundo circuito de lectura.

Además, la unidad de procesamiento puede incluir un comparador para detectar como píxeles pertenecientes a la ROI aquellos píxeles cuyo valor supere un umbral predefinido.

La determinación de la ROI se realiza de forma ventajosa para cada fotograma capturado por la matriz de sensores. Aun así, en general, la presente invención no se limita a ello y para algunas aplicaciones puede ser ventajoso determinar ROI sólo para un subconjunto de todos los fotogramas, por ejemplo regularmente con un período de tiempo predeterminado o predefinido (número de fotogramas). Esta alternativa puede ser ventajosa para reducir la complejidad y por lo tanto también el tiempo necesario para determinar la ROI.

Además, con el fin de usar la programación adaptativa de ROI, un registro de desplazamiento en píxel 2210 permite leer una ROI diferente por columna que contiene información relevante. Según se muestra en las formas de realización anteriores de programación de ROI, la definición de ROI programable puede ser proporcionada de manera flexible permitiendo diferentes ROI para diferentes columnas o proporcionando una ROI igual en tamaño pero no en posición dentro de diferentes columnas. El bloque de registros de desplazamiento 2210 tiene dos inputs, el primer input (In1) para recibir el output del registro de desplazamiento del píxel en la fila adyacente superior (o inferior) con respecto a la fila actual. El segundo input (In2) sirve para recibir datos del bloque de procesamiento 2230 mostrado en la Figura 22 en la parte inferior de la columna. El bloque de procesamiento 2230 está configurado para determinar (actualizar) y proporcionar la identificación de ROI al bloque de registros de desplazamiento 2210 según se describirá más adelante con más detalle.

Otro input de señal para la señal de selección de fuente SEL_REG selecciona la fuente de los datos que se encuentran en el output del registro de desplazamiento. Por ejemplo, el valor de la señal de selección de fuente SEL_REG = 0 puede configurar el píxel para que utilice el input In1 del registro de desplazamiento del píxel anterior en la misma columna que el píxel actual, mientras que SEL_INPUT = 1 puede configurar el píxel para que utilice la señal procedente del bloque de procesamiento 2230. La señal de reloj CLK_S controla la captura de los nuevos datos. En particular, durante el flanco ascendente de la señal de reloj CLK_S, los datos son adquiridos del input seleccionado In1 o In2 (según el valor de la señal de selección de fuente). En el flanco descendente se proporcionan los datos adquiridos al output "out" del registro de desplazamiento. La señal de selección de fuente SEL_REG se distribuye a todos los píxeles de una fila, de forma que la adquisición y escritura de los datos se realiza

simultáneamente para todos los píxeles de la fila. Esta arquitectura del registro de desplazamiento asegura la lectura de sólo los píxeles que pertenecen a la ROI determinada de forma adaptativa por medio del canal de lectura rápida (circuito de lectura) 2230.

- 5 En resumen, se proporciona un circuito para configurar una región de interés dentro de los píxeles de una matriz de sensores. La ROI incluye uno o más píxeles a leer de la matriz de sensores. El circuito comprende un medio de almacenamiento de ROI para almacenar una indicación de ROI que indica que un pixel pertenece a la región de interés de la matriz de sensores; y un medio de control para escribir en el medio de almacenamiento de ROI del pixel la indicación de ROI de acuerdo con un input proporcionado por la unidad de procesamiento del circuito según cualquiera de los ejemplos y formas de realización que se ha descrito anteriormente.

Además, se proporciona un circuito de lectura para leer de una matriz de sensores los píxeles de una región de interés. Comprendiendo el circuito de lectura: un medio de almacenamiento de señal para almacenar por cada pixel una señal detectada por el sensor; un medio de almacenamiento de ROI para almacenar una indicación de ROI que indica que un pixel pertenece a la región de interés de la matriz de sensores de acuerdo con el input proporcionado por el circuito según cualquiera de las formas de realización y ejemplos que se han descrito anteriormente; un circuito de selección para seleccionar al menos un pixel a leer, estando el circuito de selección configurado para leer sólo píxeles con la indicación de ROI que indica que dichos píxeles pertenecen a la región de interés; y un segundo circuito de lectura para leer el medio de almacenamiento de señal de los píxeles seleccionados.

Además, se proporciona un circuito de matriz de sensores para leer una región de interés de una matriz de sensores. El circuito de matriz de sensores comprende el circuito para determinar una región de interés según cualquiera de los ejemplos y formas de realización que se han descrito anteriormente, el circuito para configurar la ROI determinada según se ha descrito anteriormente, y el circuito para leer los píxeles de la ROI configurada según se ha descrito anteriormente.

El circuito de matriz de sensores comprende además de forma ventajosa un registro de desplazamiento, que incluye un primer input (In1) para recibir una señal procedente de un almacenamiento de ROI de otro pixel que precede a dicho pixel dentro de una línea de píxeles; un segundo input (In2) para recibir una señal proporcionada por el bloque de procesamiento del circuito de acuerdo con cualquiera de los ejemplos y formas de realización que se han descrito anteriormente; un input de control para recibir una señal de selección de fuente (SEL_REG) que controla si está activo el primer input o el segundo input; y un output (out) para desplazar una señal recibida hacia un almacenamiento de ROI de otro pixel subsiguiente a dicho pixel dentro de la línea de píxeles cuando el input de control selecciona el primer input, y para almacenar la señal recibida en el segundo input cuando se selecciona el segundo input.

El circuito de selección está configurado preferiblemente para seleccionar los píxeles a leer de acuerdo con el output de señal del registro de desplazamiento.

El circuito de selección puede estar configurado para seleccionar los píxeles a leer de acuerdo con el output de señal del registro de desplazamiento. La combinación del circuito de determinación de ROI con el segundo circuito de lectura que está configurado para leer sólo los píxeles que pertenecen a la ROI determinada permite descartar la información irrelevante para la aplicación, reduciendo así la cantidad de datos a leer, lo que lleva a un aumento sustancial de la frecuencia de imágenes. El ahorro de tiempo se ilustra esquemáticamente en la Figura 23. La parte superior de la Figura 23 muestra en la dirección horizontal el tiempo requerido para la exposición y lectura (r/o) de una matriz de sensores por un circuito de sensores de imagen habitual. La dirección vertical del diagrama representa las filas particulares de la matriz de sensores. La parte superior de la Figura 23 corresponde al diagrama de tiempo de la Figura 10. La parte inferior de la Figura 23 ilustra el diagrama de tiempo que resulta de utilizar un circuito de determinación y lectura de ROI según se ha descrito anteriormente. En particular, el tiempo de lectura del sensor incluye dos partes, una primera parte para una lectura rápida de la matriz de sensores con el fin de determinar la ROI y una segunda parte para leer sólo los píxeles de la ROI. La primera parte incluye una lectura rápida por filas (fr/o) de todos los píxeles en las filas 1 hasta N_{rows} , siendo N_{rows} el número de filas de la matriz de sensores. Como se puede ver en la figura, la primera lectura rápida por fila es más corta que la lectura normal de una fila según se muestra en la parte superior. La segunda parte de la lectura del sensor sólo incluye la lectura de las filas de la ROI, lo que resulta en la lectura de sólo $N_{\text{row_ROI}}$ filas (número de filas en la ROI). Como también se ilustra en la figura, la segunda lectura (r/o) de los píxeles de la ROI es más lenta que la lectura rápida y corresponde al período de lectura habitual, como también se muestra en la parte superior de la Figura 23. Dado que la primera parte incluye la lectura rápida y la segunda parte incluye sólo la lectura de píxeles relevantes (píxeles de la ROI), todo el proceso de lectura y adaptación de la ROI es más corto que una lectura completa de la matriz de sensores. Esto se ilustra en la Figura 23 con el período de tiempo denominado "mejora debida a la función de auto-ROI".

La velocidad del canal de lectura en la técnica anterior define el límite máximo de tiempo necesario para descargar la información almacenada en un pixel desde el nodo FD de pixel a la memoria (analógica) que puede estar ubicada

en la parte inferior de la columna de píxeles, dentro del canal de lectura digital 2240. Dicho tiempo de descarga de píxeles viene determinado por la capacidad de control del transistor de búfer de seguidor de fuente 2260 dentro del píxel y la capacitancia equivalente 2290 de la línea de output de columna. El aumento de la capacidad de control para acelerar la descarga de píxeles requiere un búfer de seguidor de fuente más grande, lo que aumenta el tamaño de píxel y disminuye la sensibilidad de píxel. Para compensar ambos inconvenientes se debe aumentar el tamaño de píxel, lo que produce un claro equilibrio entre la velocidad de lectura máxima alcanzable para un tamaño de píxel determinado.

Con el fin de desacoplar la velocidad de lectura y el tamaño de píxel, de acuerdo con una forma de realización de la presente invención, la lectura de la carga generada ópticamente almacenada en el nodo de difusión flotante FD se realiza utilizando un canal de lectura rápida que opera en un modo de corriente en oposición al modo de lectura en modo de voltaje que se utiliza normalmente en los canales de lectura convencionales. Por otro lado, se puede utilizar el circuito de lectura en modo de voltaje de forma ventajosa para el canal de lectura de precisión 2240.

En el modo de corriente, similar al modo de voltaje, la señal almacenada en la memoria capacitiva FD es leída y almacenada en la memoria analógica en la parte inferior de la columna. Sin embargo, mientras que en el modo de voltaje la velocidad de descarga de la señal desde el nodo FD a la memoria analógica depende de la capacidad de control del transistor de búfer de seguidor de fuente dentro del píxel, en el modo de corriente depende de la capacidad de control de un bloque que no está dentro del píxel sino en la parte inferior de la columna; por lo tanto, se puede hacer de modo mucho más potente sin impactar en el tamaño de píxel ni impactar notablemente en el consumo de energía total por parte del sensor.

La lectura de píxeles en el modo de corriente tiene varias ventajas en comparación con la lectura tradicional en modo de voltaje. En primer lugar, como se ha explicado anteriormente, la velocidad de descarga de los datos desde el nodo FD de píxel a la memoria analógica (capacitiva) no es controlada por el controlador en el píxel, sino por el circuito de lectura que se encuentra en la parte inferior de la columna y es común a todos los píxeles de la columna. Esto hace posible aumentar la velocidad sin aumentar la capacidad de control en el píxel y, por lo tanto, mantener el tamaño del píxel.

En resumen, resulta ventajoso que el primer circuito de lectura del circuito para determinar la ROI funcione en modo de corriente.

En segundo lugar, cuando varios píxeles de una columna son leídos simultáneamente (seleccionándolos todos juntos), la corriente resultante es la suma de las corrientes de todos los píxeles seleccionados. En contraste, el voltaje resultante de la lectura de todos los píxeles seleccionados corresponde al promedio de los voltajes de output de los píxeles seleccionados en particular, como sucede con los canales regulares de lectura de precisión en modo de voltaje. Esta diferencia entre el modo de corriente y el modo de voltaje proporciona varias ventajas cuando se aplica el modo de corriente o el canal de lectura rápida.

En aplicaciones como la triangulación láser 3D, la posición de la ROI en cada columna puede ser detectada como la posición que contiene píxeles con una intensidad más alta dentro de la columna. Por consiguiente, la lectura de la imagen en grupos de píxeles agregando su corriente de output causará, por un lado, una reducción del número total de filas a leer en comparación con una lectura píxel a píxel, y por otro lado, una mejora de la relación señal/ruido, simplificando así el reconocimiento de la ROI en comparación con el fondo.

Además, más corriente significa más velocidad. De este modo, la lectura de píxeles en grupos permite aumentar la velocidad de la lectura y, por lo tanto, también la frecuencia de imágenes en comparación con una lectura fila a fila.

El circuito en modo de corriente comprende preferiblemente un transistor controlador del tipo PMOS para proporcionar una corriente de píxel I_{pix} basada en una señal almacenada en una memoria capacitiva FD a la unidad de procesamiento.

La figura 24 muestra un ejemplo de arquitectura del canal de lectura rápida que se puede utilizar en esta forma de realización de la presente invención. La lectura en el modo de corriente se consigue polarizando el transistor 2260 en la región óhmica en lugar de en la región de saturación.

En la Figura 24, el transistor controlador 2460 en el píxel ha sido cambiado por un transistor tipo PMOS en comparación con la Figura 22 en la cual el transistor era un transistor NMOS. Esto es conveniente porque, de lo contrario, los píxeles oscuros (que constituyen la mayoría en las imágenes en la triangulación láser 3D, véase la Figura 20) probablemente producirían una corriente de output bastante alta que ocultaría la información de los píxeles brillantes. En consecuencia, se produciría una corriente más baja que dificultaría la descarga de varias filas al mismo tiempo con el fin de acelerar la detección de la ROI. Además, si muchos píxeles inyectan una corriente significativa en la columna, puede aumentar el consumo de energía, lo que puede comprometer la integridad del

sensor y/o producir algunos comportamientos que no son ideales. Aun así, cabe señalar que incluso cuando el transistor PMOS proporciona los beneficios anteriores, la presente invención no está limitada por esta implementación y también se puede utilizar un transistor NMOS.

5 El uso de un transistor de tipo PMOS en el controlador de píxel del canal de lectura rápida en modo de corriente hace que los píxeles brillantes emitan una corriente mayor. En esta condición, el transistor controlador de píxel puede funcionar de tal manera que los píxeles oscuros inyectan una corriente muy pequeña que ayuda a determinar la ROI distinguiendo mejor entre los píxeles brillantes y los oscuros.

10 En este modo, la corriente I_{pix} proporcionada por el transistor controlador 2460 viene dada por la siguiente ecuación:

$$I_{pix} = \beta_{ohmic} \left[(V_{SG} - V_T) V_{SD} - \frac{V_{SD}^2}{2} \right] = \beta_{ohmic} \left[(V_S - V_{FD} - V_T) V_{SD} - \frac{V_{SD}^2}{2} \right]$$

(Ecuación 4)

15 en la que V_{SG} es el voltaje de fuente-a-puerta entre el nodo fuente y el nodo puerta, V_T es el voltaje umbral del transistor, V_{SD} es el voltaje de fuente-a-drenaje, V_S es el voltaje de fuente, V_{FD} es un voltaje (la señal) almacenado en el nodo de difusión flotante FD y β_{ohmic} es la polarización óhmica aplicada. Por lo tanto, si tanto el voltaje de drenaje (V_D) como el voltaje de fuente (V_S) son constantes, la corriente entregada por un píxel está determinada por el voltaje de puerta (V_G) que tiene una relación lineal con el V_{FD} .

20 Con el fin de mantener constante el voltaje en la fuente del transistor controlador 2460, se proporciona un transportador de corriente 2410. El transportador de corriente en este caso es un componente de circuito con dos inputs, que entrega la misma corriente I_{pix} presente en uno de sus input mientras que mantiene la diferencia de voltaje entre ambos inputs prácticamente igual a cero.

25 Entonces, la ecuación 4 pasa a ser la siguiente para el circuito de la Figura 24:

$$I_{pix} = g \Delta V_{FD} + I_{OFF}$$

30 en la que ΔV_{FD} es el incremento de voltaje como consecuencia de la carga foto-generada, es decir, la señal adquirida, y puede expresarse de la siguiente manera:

$$\Delta V_{FD} = V_{FD} - V_{FD0}$$

35 en la que V_{FD0} representa el voltaje almacenado en el nodo FD después del reinicio, que es el voltaje inicial en el nodo FD antes de la exposición.

I_{OFF} es un desplazamiento de corriente independiente de la señal de píxel, y g es una ganancia.

40 En comparación con la ecuación 4, g corresponde a:

$$g = \beta_{ohmic} (V_{dd_sf} - V_{ref})$$

(Ecuación 5)

en la que V_{dd_sf} es el voltaje de fuente del transistor controlador 2460 y V_{ref} es un voltaje de referencia en el segundo input del transportador de corriente 2410.

En consecuencia, I_{OFF} pasa a ser

$$I_{OFF} = \beta_{ohmic} \left[\frac{V_{dd_sf} - V_{ref}}{2} - V_{FD0} - V_T \right] (V_{dd_sf} - V_{ref})$$

(Ecuación 6)

50 Según se ha explicado antes, el canal de lectura rápida en modo de corriente proporciona una manera de aumentar aún más la velocidad de lectura si se seleccionan varias filas simultáneamente. La cantidad de filas a leer en paralelo depende de la aplicación. En el caso particular de la triangulación láser 3D, este número estaría por debajo de 4, que es el ancho de láser típico. Con esta técnica de seleccionar y leer simultáneamente una pluralidad de filas, el factor de mejora K llegaría hasta 50 si las filas están en cortocircuito en pares (si siempre se leen dos filas en paralelo).

El bloque de procesamiento 2430 corresponde (o forma parte de) la unidad de procesamiento 2230 de la Figura 22. Sirve para encontrar los píxeles de la ROI. La detección de los píxeles de la ROI puede realizarse, por ejemplo, detectando los píxeles brillantes en el caso de la aplicación de triangulación láser en la que la captura de imagen es básicamente una imagen oscura con una línea láser que corresponde a píxeles más brillantes. Sin embargo, otras aplicaciones pueden requerir otro mecanismo de detección y, por lo tanto, también otro tipo de unidad de procesamiento. Por lo tanto, no se trata extensamente la arquitectura específica del bloque de procesamiento en el presente documento, ya que depende esencialmente de la aplicación. Aun así, los mecanismos de detección de ROI son bien conocidos en la técnica anterior a partir de varias imágenes en tiempo real y aplicaciones de procesamiento de vídeo.

En el caso particular de la aplicación de triangulación láser 3D, la información relevante (la línea láser) está representada por un pico de píxeles muy brillantes (señal de bajo nivel) mientras que el fondo suele ser casi negro (señal de alto nivel). Por lo tanto, un simple comparador de corrientes puede ser suficiente en muchos casos como bloque de procesamiento para averiguar los píxeles de la ROI. Además, el comparador de corrientes también se beneficia de cortocircuitar varias filas para reducir el ruido y mejorar la velocidad. Además, dado que el comparador de corrientes fija la diferencia de voltaje entre sus input, el transportador de corriente no es necesario. Como resultado, un circuito simple puede realizar el papel tanto de canal de lectura rápida 2220 como de bloque de procesamiento 2230, según se muestra en la Figura 25.

Ventajosamente, el circuito para determinar una ROI comprende un comparador de corrientes. El comparador de corrientes puede implementarse dentro de la unidad de procesamiento. Aun así, la presente invención no se limita a dicha disposición. Cabe señalar que los bloques funcionales del canal de lectura rápida y la unidad de procesamiento pueden fusionarse físicamente en un bloque que detecta la ROI durante la lectura en sí.

El primer circuito de lectura está configurado preferiblemente para leer dos filas de píxeles de la matriz de sensores en paralelo.

Alternativamente, o además, el primer circuito de lectura puede ser implementado en cada columna por medio de un transistor controlador por cada fila que proporciona una suma de corrientes de los píxeles de las dos filas respectivas al comparador que está adaptado para comparar la suma con un umbral de corriente I_{TH} .

La Figura 25 muestra una vista en un ejemplo del primer canal de lectura combinado con una unidad de procesamiento para procesar dos filas de una sola columna a la vez, es decir, para leer dos filas de píxeles simultáneamente con el propósito de determinar la ROI. En particular, se proporcionan dos memorias capacitivas FD para los respectivos dos píxeles de la misma columna. Las memorias son leídas por el respectivo transistor controlador 2570a y 22570b produciendo como resultado las respectivas corrientes de lectura I_{pixa} e I_{pixb} que son sumadas dando como resultado una corriente total $2I_{pix}$ suministrada al comparador 2510, cuyo otro input es un umbral de corriente I_{TH} que determina si los dos píxeles pertenecen a la ROI o no. El output del comparador puede entonces conectarse directamente al segundo input $In2$ del registro de desplazamiento según se ha descrito anteriormente.

En el caso particular de la aplicación de triangulación láser 3D, es posible entregar una ubicación láser de baja precisión en la fila como resultado del comparador 2510. La precisión de este resultado es posiblemente baja en términos del número de píxeles. Aun así, dado que el comparador 2510 procesa toda la imagen, la precisión relativa es comparable con la obtenida con la técnica anterior para un número razonable de píxeles. Este resultado de baja precisión se puede obtener a alta velocidad, ya que en este caso no se requiere la lectura de la ROI.

La adquisición de imágenes en un sensor que utiliza la arquitectura de canal de lectura y/o de píxel modificado funciona como en la técnica anterior. De hecho, la invención actual y en particular la determinación de ROI es aplicable a cualquier píxel CMOS con independencia de su topología (fotodiodo tipo pin o convencional) y el número de transistores.

Durante la fase de lectura de la imagen, el funcionamiento varía según la descripción anterior. A continuación se describe un ejemplo de funcionamiento de la arquitectura de píxel descrita anteriormente.

El fotodiodo PPD funciona como de costumbre y la carga integrada por el PPD se transfiere a la memoria capacitiva (analógica) implementada en este caso por medio de un nodo de difusión flotante FD. El circuito de control general configura la matriz de sensores en el modo de lectura rápida activando la señal F/nR como se puede ver en la Figura 22. Esta configuración, por un lado, hace que el circuito de control de sensores programe la operación de los píxeles en el modo de lectura rápida polarizando el transistor controlador 2260 en el modo óhmico. Por otro lado, el canal de lectura rápida 2220 es conectado de este modo a la línea de columna 2202.

Mediante la señal de selección de fuente SEL_REG se establece todo el registro de desplazamiento con el valor lógico 1, permitiendo que la señal de selección de píxeles SEL_PIX controle la conexión de filas a las columnas del sensor. El control general del sensor procesa entonces la señal de selección de píxeles SEL_PIX para que todas las filas se conecten secuencialmente al canal de lectura rápida 2220. Luego, cada línea de columna entrega una corriente proporcional a la señal adquirida por el píxel seleccionado. El bloque de procesamiento 2230 procesa la señal suministrada por el canal de lectura rápida 2220, con el fin de detectar qué filas de cada columna corresponden a la condición o condiciones definidas para distinguir si un píxel pertenece a la ROI.

El output OUT de la unidad de procesamiento 2230 es una señal digital que es devuelta a la matriz de píxeles y que indica que el píxel conectado a la columna en el momento actual forma parte de la ROI escribiendo un valor lógico 1 en el input In2 del registro de desplazamiento 2210 en la posición determinada por la señal de selección de fuente SEL_REG. La señal de selección de fuente SEL_REG es temporizada de la misma manera que SEL_PIX. Sin embargo, alternativamente, es posible un offset programable entre la señal de selección de fuente SEL_REG y la señal de selección de píxeles SEL_PIX de modo que la ROI puede contener algunos píxeles antes o después de la real. Este proceso se realiza en paralelo para todas las columnas de la imagen.

El control general configura entonces el sensor en el modo de lectura de ROI reiniciando la señal F/nR. Además, el transistor controlador 2260 está polarizado en la región de saturación, de modo que funciona como un seguidor de fuente, como en la técnica anterior. La señal de selección de fuente SEL_REG no se activa durante la lectura de la ROI, de modo que está activo el input In1 en lugar del input In2 en el registro de desplazamiento 2210.

La ROI determinada en el modo de lectura rápida es leída entonces en el modo de lectura de ROI a través del canal de lectura de precisión 2240.

Las Figuras 26 y 27 ilustran una forma de realización de la presente invención, en la cual el tiempo de exposición puede solaparse tanto con la (primera) lectura rápida que incluye el procesamiento y actualización del registro de desplazamiento 2210 como con la (segunda) lectura de ROI. Por consiguiente, la lectura rápida, el procesamiento y la actualización del registro de desplazamiento 2210 se llevan a cabo de una manera canalizada (pipelined) con el fin de aumentar la velocidad total del sensor de imagen.

En particular, la Figura 26 muestra las operaciones relativas a una sola columna j de píxeles, incluyendo las filas de píxeles 1 hasta N_{rows} . En la etapa actual, el píxel de la quinta fila #5 es leído por el circuito de lectura rápida. Esto se realiza seleccionando la fila de píxeles mediante la señal de selección de píxeles SEL_PIX. En paralelo, el almacenamiento de ROI del píxel de la tercera fila #3 es actualizado escribiendo en el mismo el valor apropiado (por ejemplo, el valor lógico 1 si el píxel es el primer píxel de la ROI en la columna o el valor lógico 0 si el píxel no es el primer píxel en la ROI). De este modo, la Figura 26 ilustra el desplazamiento de tiempo entre la determinación de la ROI y la programación de la ROI en el almacenamiento del registro de desplazamiento. Esto permite realizar estas dos operaciones de una manera canalizada (pipelined). Además, la lectura de la ROI a través del circuito de lectura de precisión también puede ser canalizada. La lectura de la ROI se puede realizar cuando la operación de escritura (programación) de la ROI ha terminado.

La Figura 27 muestra el procesamiento canalizado (pipelined) en un diagrama de tiempo. La Figura 27 muestra la carga integrada analógica que se encuentra en el elemento fotoeléctrico PPD durante el tiempo ilustrado por la dirección horizontal. Tan pronto como la carga es integrada, es transferida a la memoria analógica FD. La transferencia de carga del PPD a la FD se realiza para todas las filas de la columna j controlada por la señal de transferencia TRF. Después de la transferencia, se puede realizar el procedimiento de lectura rápida para todas las filas de la columna j . Mientras algunas filas todavía son leídas (F_{ro}) por el circuito de lectura rápida, las filas ya leídas pueden ser procesadas (Proc) por la unidad de procesamiento para determinar la ROI y aquellas filas ya procesadas pueden ser programadas en los registros de desplazamiento de la matriz de sensores (ROI_{wr}). Como se puede ver, las tres operaciones anteriores, es decir, la lectura rápida, el procesamiento y la escritura de la ROI, se pueden realizar de forma canalizada, es decir, parcialmente en paralelo, lo que significa que estas etapas se aplican en paralelo a la misma columna, pero desplazadas con respecto a las filas procesadas por las etapas particulares. Luego, sin reajustar la FD, se realiza la lectura de precisión (ROI_{ro}). Este tipo de canalización (pipelining) puede acelerar aún más la operación automática de ROI.

En resumen, además de proporcionar un circuito de programación de ROI y un circuito de lectura de ROI, la presente invención proporciona una arquitectura de sensores CMOS modificada para implementar la función auto-ROI, mediante la cual el sensor calcula automáticamente una ROI por columna o por imagen antes de leer realmente del sensor la imagen real. La arquitectura de píxel modificada es capaz de implementar tanto la lectura rápida en modo de corriente como la lectura de precisión en modo de voltaje del almacenamiento de ROI. La inclusión de un circuito de procesamiento por columna para obtener automáticamente la posición de ROI a partir de la corriente suministrada por el canal de lectura rápida permite una actualización automática y eficiente de la ROI. Esto es particularmente adecuado para aplicaciones de sensores de triangulación láser. Sin embargo, no se limita por ello y

la presente aplicación es en general aplicable a cualquier tipo de aplicación de detección (formación de imágenes). La aplicación de triangulación láser permite algunas implementaciones simplificadas y eficientes, tal como la arquitectura descrita anteriormente para el cálculo de baja precisión del pico del láser para sensores de triangulación, incluyendo un comparador y la lectura de una pluralidad de filas en paralelo.

5

Cabe señalar que la implementación de la determinación de la ROI no se limita a la arquitectura de ejemplo de la Figura 22. Por ejemplo, en la Figura 28 se ilustra una optimización de la arquitectura de píxel mostrada en la Figura 22. Por consiguiente, es posible guardar cierta lógica dentro del píxel.

- 10 La Figura 28 muestra la arquitectura modificada que, comparada con la arquitectura de píxel de la Figura 22, permite ahorrarse la puerta AND que controla la selección de píxel, es decir, que controla la activación del transistor de selección Tsel. El principio de funcionamiento de este píxel es similar al concepto original de la Figura 22 en relación con la forma de realización descrita anteriormente con referencia a la Figura 14. La programación de la ROI es la misma que la descrita anteriormente, pero cuando (según la Figura 28) se activa la señal de reloj CLK para transferir el contenido de la memoria de un bit al registro de desplazamiento, se inicia el proceso de lectura, ya que el output del registro de desplazamiento (un valor lógico 1 para el primer píxel de la ROI) activa al mismo tiempo el transistor de selección del primer píxel de cada ROI.

- Entonces, como en la arquitectura original, pulsando la señal de reloj CLK (correspondiente a CLK_R en la Figura 14), se envía el primer píxel de cada columna al siguiente píxel inferior, desconectando de este modo el primer píxel de la línea de columna y conectándolo a la posterior. Con este procedimiento se obtienen los mismos resultados evitando una puerta lógica (en todos los píxeles). En este caso, cuando se deja fuera la puerta AND de la arquitectura de píxel, sólo el primer píxel de cada ROI puede contener un 1 lógico, ya que de lo contrario, varias filas estarían en cortocircuito en la línea de output. Por consiguiente, la arquitectura reducida sin la puerta AND sólo es adecuada para las arquitecturas en las que se almacena la indicación de ROI por medio del medio de memoria de ROI de un primer píxel en la columna que está siendo establecido igual al valor lógico 1 y por medio del desplazamiento del valor siempre que los píxeles inferiores también pertenezcan a la ROI.

- Esta forma de realización de la presente invención funciona de la siguiente manera. El fotodiodo PPD es operado como es habitual, y se transfiere la carga integrada en el mismo al nodo FD (memoria analógica) cuando finaliza el tiempo de exposición. El control general establece el sensor en el modo de lectura rápida activando la señal F/nR. Esto hace que el circuito de control del sensor programe la operación del píxel en el modo rápido, polarizando el transistor controlador como se hace también en el ejemplo anterior en el modo óhmico y conectando el canal de lectura rápida a la línea de columna.

35

El registro de desplazamiento completo (de todos los píxeles) 2810 se establece igual al valor lógico 0 para su inicialización. Entonces todas las señales SEL_REG de selección de fuente en toda la matriz de sensores se establecen iguales al valor lógico 0 y se aplica un pulso completo (subida y bajada) a la señal de reloj "CLK" en el input del registro de desplazamiento. Después de este proceso, todos los transistores de selección Tsel estarán inactivos, y cualquier transistor controlador 2860 estará desconectado de la línea de output de la columna 2802. La señal de selección de fuente SEL_REG configurará entonces el módulo de registro de desplazamiento 2810 para adquirir los datos del input In1. Esto configura los módulos de registro de desplazamiento 2810 en cada píxel como un registro de desplazamiento completo por columna.

40

- 45 El input In1 de la primera fila se fija en "1" para programar un 1 lógico en el registro de desplazamiento 2810 y se aplica un pulso al input CLK de los registros de desplazamiento de la primera fila. Esto activa los transistores Tsel y conecta el transistor controlador 2860 de la primera fila a la línea de columna 2802. Una vez inyectado el primer valor lógico 1 en el registro de desplazamiento 2810, el input In1 de la primera fila es cambiado a "0" para evitar introducir cualquier otro valor lógico 1 en el registro de desplazamiento 2810 durante la lectura del primer fotograma.

50

El canal de lectura rápida 2820 lee los datos correspondientes a la primera fila de píxeles y el bloque de procesamiento 2830 procesa los datos de dicha primera fila de píxeles. A continuación se conmuta la señal de selección de fuente SEL_REG de la primera fila para permitir que el registro de desplazamiento capture los datos de la columna de input 2804. Estos datos no serán capturados hasta que suba la señal CLK para dicha fila, y no pasan al output del registro de desplazamiento hasta que baje la señal CLK. Cada vez que se necesita leer una fila en el modo rápido (T_row_fast), se repite el proceso para la siguiente otra fila. A continuación, la fila se conecta al output y sus datos son leídos por el circuito de lectura rápida 2820. Después de esto, cada fila es reconfigurada para leer los datos de la columna de input 2804 y su reloj (CLK) permanece estático, evitando la captura de nuevos datos en el módulo de registro de desplazamiento.

55

60

El bloque de procesamiento 2830 procesa información de lectura y toma la decisión de si un píxel en una fila es o no es interesante para su consideración como parte de la ROI. Si este bloque detecta el inicio de la ROI, establece el almacenamiento de ROI del píxel inicial detectado igual al valor lógico 1 en el input de la columna 2804. Al mismo

tiempo, se activa un número de filas según ha definido el usuario, haciendo que suba la correspondiente señal de reloj CLK sólo para dichas filas. Los resultados anteriores en la escritura del puntero que marca el inicio de la ROI en los bloques de registro de desplazamiento, sino que estos datos no conectan estos píxeles respectivos con el output hasta que baje el borde de la señal de reloj CLK. Este proceso continúa fila a fila hasta que se lee la última fila en el modo de lectura rápida. Una vez finalizada la fase de lectura rápida, bajan todas las señales CLK de todas las filas y los correspondientes píxeles se conectan a las columnas 2402. Este es el final de la etapa de lectura rápida.

Cuando se termina la fase de lectura rápida, el control general de la matriz de sensores configura el sensor en el modo de lectura de ROI (modo de lectura de precisión). Además, el transistor controlador 2860 es polarizado en su región de saturación, de modo que funciona como un seguidor de fuente. La señal de selección de fuente SEL_REG no se activa durante la fase de lectura de ROI. Los píxeles de la ROI determinada (calculada) según se ha descrito anteriormente son leídos a través del canal de lectura de precisión 2840. Para el funcionamiento normal, la señal de selección de fuente SEL_REG se establece para que seleccione el primer input In1 de toda la matriz. Este ajuste configura los módulos de registro de desplazamiento 2810 como un registro de desplazamiento de tamaño de una sola columna. Al mismo tiempo, se pone a "0" el primer input In1 del registro de desplazamiento 2810 de la primera columna, con el fin de evitar la activación de otros píxeles diferentes a los seleccionados como pertenecientes a la ROI.

Cada T_{ROW} que es el tiempo para la lectura de precisión de una fila de la ROI, la señal de reloj CLK para toda la matriz es pulsada (subida y bajada), lo que mueve los punteros de los píxeles que deben conectarse a las respectivas columnas de la fila a una fila inferior. Este proceso se repite el número de veces igual a la altura de las ROI en píxeles detectados en el modo de lectura rápida.

Otra extensión de esta forma de realización de la presente invención permite definir y leer múltiples ROI por columna. En dicho caso, el registro de desplazamiento 2210 de la Figura 22 tendrá un segundo input denominado "bypass_in" y un nuevo output denominado "bypass_out" según se muestra en la Figura 29. El input bypass_in se establece igual al valor lógico "1" durante la programación de ROI (tal como ya se ha descrito con referencia a las Figuras 11 y 13) para los píxeles de cada columna que se encuentran entre ROI para configurar el registro de desplazamiento 2910 en bypass de modo que cualquier valor recibido en su input "In1" es transferido inmediatamente a su output "out".

De esta manera, cuando el registro de desplazamiento 2910 en modo bypass recibe el valor lógico "1" durante la lectura de la ROI, pasa automáticamente al siguiente registro de desplazamiento, y este proceso continúa hasta que alcanza el registro de desplazamiento de la siguiente fila en la columna, que no está en modo bypass. En este punto, la lectura de la ROI continúa normalmente según se ha descrito anteriormente. Finalmente, el valor "bypass_in" es mapeado con el "bypass_out", negado y conectado como un tercer input de la puerta lógica AND presente en el píxel, de forma que los píxeles saltados nunca se conectan a la línea de output, incluso cuando la señal SEL es igual al valor lógico "1".

En resumen, el circuito de matriz de sensores incluye de forma ventajosa el registro de desplazamiento con un medio de almacenamiento de bypass para almacenar una indicación de bypass para un píxel que indica mediante un valor predefinido que debe saltarse dicho píxel durante la lectura; un input para recibir una señal de bypass correspondiente a la indicación de bypass, y el registro de desplazamiento está configurado para transferir la señal desde su input seleccionado a su output ante la recepción de la señal de bypass con el valor predefinido.

De acuerdo con otra forma de realización de la invención, se proporciona un procedimiento para determinar una región de interés, ROI, dentro de los píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles a leer en un segunda etapa de lectura de la matriz de sensores, comprendiendo el procedimiento las siguientes etapas realizadas para un píxel: primera lectura de píxeles de la matriz de sensores más rápida que la segunda etapa de lectura, y el procesamiento para determinar si el píxel leído por la primera etapa de lectura pertenece o no a la ROI en base al valor del píxel leído.

La Figura 30 ilustra algunas etapas de procesamiento para la forma de realización que admite múltiples ROI por columna, similar a las etapas de procesamiento mostradas en la Figura 12 para otro tamaño de la segunda ROI. En particular, la parte superior izquierda de la Figura 30 muestra la situación después de la determinación y programación de ROI. En particular, hay dos ROI. El almacenamiento de ROI almacena el primer píxel de cada columna y el conteo (tamaño en píxeles) de la primera ROI por columna o por imagen. Los píxeles entre la primera y la segunda ROI están marcados con "B", lo que significa que deben ser saltados al leer las respectivas columnas. La segunda región de interés se encuentra entonces en la primera posición que no está marcada para ser pasada por alto.

La parte superior derecha de la Figura 30 muestra el salto (bypassing) de los píxeles marcados como que deben ser saltados o pasados por alto (bypassed) cuando se leen las respectivas columnas de la matriz de sensores. Cuando

se realiza la lectura, el primer píxel no saltado en cada columna después del bypass es reconocido como un píxel perteneciente a la segunda ROI, y, en consecuencia, el registro de desplazamiento copia el valor "1" a este píxel que indica que el píxel pertenece a la ROI después de haber leído la primera ROI que incluye las tres filas de ROI.

- 5 La parte inferior de la Figura 30 ilustra la primera fila de la segunda fila que se está leyendo. Téngase en cuenta que incluso esta ROI tiene menos columnas, tardando su lectura el mismo tiempo que la lectura de una fila completa, consistiendo la segunda ROI en una sola fila de ROI cuando se realiza la lectura.

Por consiguiente, se proporciona un procedimiento para leer píxeles de una región de interés, ROI, dentro de los
 10 píxeles de una matriz de sensores, incluyendo la ROI uno o más píxeles, comprendiendo el procedimiento las etapas de determinar la ROI según la reivindicación 13 para todos los píxeles de la matriz de sensores, que incluye las etapas de la primera lectura de los píxeles y su procesamiento; almacenar una información que identifica la ROI determinada; y, en base a la información almacenada, una segunda etapa de lectura para leer solamente píxeles que pertenecen a la ROI identificada por la información almacenada.

15 Las etapas de la primera lectura, procesamiento y almacenamiento pueden ser realizadas para una línea de píxeles al menos parcialmente en paralelo. La Figura 31 ilustra un diagrama de flujo de una determinación de ROI de acuerdo con una forma de realización de la presente invención. Consecuentemente para cada fila, se realiza la lectura rápida 3120 para obtener un valor de píxel aproximado integrado en el almacenamiento analógico FD. Los
 20 valores de lectura son procesados 3120 para determinar si pertenecen a la ROI o no y el resultado es almacenado 3130. Según se ha descrito anteriormente, el diagrama de flujo no tiene que procesar completamente cada fila en todas las etapas de la 3110 a la 3130. Puede procesar algunas filas en paralelo por medio de las tres etapas.

Cabe señalar que el enfoque de determinación de ROI puede utilizarse con independencia de los siguientes
 25 enfoques de escritura y lectura de ROI. Además, la programación y lectura de ROI puede funcionar con independencia del enfoque particular de determinación de ROI. La ROI puede incluso ser predefinida o determinada de otra manera, según se ha descrito anteriormente. Además, la determinación puede realizarse para cada fotograma, pero no es necesario realizarla para cada fotograma – esto viene dado principalmente por los requisitos de la aplicación. Por ejemplo, la actualización de ROI puede realizarse cada M fotogramas en el que M es un
 30 número entero desde 1 hasta el número de fotogramas en la secuencia de fotogramas. Los ejemplos descritos con referencia a las figuras se refieren a la arquitectura en la que se seleccionan las filas y se leen las columnas fila a fila. Sin embargo, esto también puede ser intercambiado. El término "línea" de píxeles utilizado en algunas partes de la descripción anterior se refiere tanto a fila como a columna.

35 Otra forma de realización de la invención se refiere a la implementación de las formas de realización descritas anteriormente usando hardware y software. Se reconoce que las diversas formas de realización de la invención se pueden implementar o realizar utilizando dispositivos informáticos (procesadores). Un dispositivo o procesador informático puede ser, por ejemplo, un procesador de propósito general, un procesador de señales digitales, un
 40 circuito integrado específico de aplicación, una matriz de puertas programables de campo u otro dispositivo lógico programable. Las diversas formas de la invención también pueden ser realizadas o implementadas por una combinación de estos dispositivos.

En resumen, la presente invención se refiere a la lectura de píxeles de una matriz de sensores. En particular, la presente invención proporciona un enfoque según el cual sólo una región de interés puede ser leída de la matriz de
 45 sensores, resultando de este modo en ahorros de tiempo sustanciales.

Con el fin de conseguir esto, de acuerdo con una forma de realización de la invención, se proporciona un circuito para configurar una región de interés para la matriz de sensores así como un circuito de lectura para leer píxeles que pertenecen a la región de interés. Además, se proporcionan los procedimientos correspondientes para programar la
 50 región de interés y para leer la región de interés. El circuito para programar y/o leer la región de interés incluye elementos de almacenamiento proporcionados por cada píxel para almacenar una indicación de si un píxel pertenece a una región de interés (ROI). Éstos son configurados por el circuito de programación y utilizados cuando se lee la ROI para leer sólo los píxeles de la ROI.

55 De acuerdo con otra forma de realización de la presente invención, se proporciona un circuito para determinar automáticamente una ROI y leer la ROI de la matriz de sensores. El circuito incluye un circuito de lectura rápida que es menos preciso pero más rápido que el circuito de lectura de precisión para leer los píxeles de la matriz de sensores. El circuito de lectura rápida lee los píxeles con una precisión de bajo nivel y determina la ROI mediante el procesamiento de los píxeles de lectura rápida, que luego es proporcionada a un circuito de programación de ROI
 60 para almacenar la identificación de la ROI y, por medio de éste, al circuito de lectura de precisión, que a su vez lee sólo los píxeles que se han determinado como pertenecientes a la ROI. El circuito de lectura de precisión es más lento que el circuito de lectura rápida.

REIVINDICACIONES

1. Un circuito para determinar una región de interés, ROI, dentro de unos píxeles de una matriz de sensores (1910),
5 incluyendo la ROI uno o más píxeles a leer de la matriz de sensores por un segundo circuito de lectura (1950),
comprendiendo el circuito para determinar la ROI:
un primer circuito de lectura (1920) que comprende un conversor analógico-a-digital para leer píxeles de la matriz
de sensores (1910) más rápido que el segundo circuito de lectura (1950) limitando el tiempo asignado para la
conversión de analógico-a-digital para obtener sólo los bits más significativos de los píxeles, y
10 una unidad de procesamiento (1930) para determinar la posición de la ROI dentro de los píxeles de la matriz de
sensores según los píxeles leídos por el primer circuito de lectura.
2. El circuito según la reivindicación 1 en el que la unidad de procesamiento (1930) está configurada para:
determinar la ROI detectando entre los valores de píxel adquiridos por el primer circuito de lectura (1920) aquellos
15 píxeles que pertenecen a la ROI en base a una condición predefinida, y
proporcionar la ROI determinada al segundo circuito de lectura.
3. El circuito según la reivindicación 2, en el que la unidad de procesamiento (1930) incluye un comparador para
detectar aquellos píxeles cuyo valor supera un umbral predefinido como píxeles pertenecientes a la ROI.
20
4. El circuito según una cualquiera de las reivindicaciones 1 a 3 en el que la determinación de la ROI se realiza para
cada fotograma capturado por la matriz de sensores.
5. El circuito según una cualquiera de las reivindicaciones 1 a 4, en el que el primer circuito de lectura (1920)
25 funciona en modo de corriente.
6. El circuito según la reivindicación 5, que comprende:
un transistor controlador (2460) del tipo PMOS para proporcionar una corriente de píxel (I_{pix}) basada en una señal
almacenada en una memoria capacitiva (FD) a la unidad de procesamiento (2230).
30
7. El circuito según una cualquiera de las reivindicaciones 5 a 6, en el que
la unidad de procesamiento (1930) comprende un comparador de corrientes (2510); y
el primer circuito de lectura (1920) está configurado para leer dos filas de píxeles de la matriz de sensores en
paralelo, y/o
35 está implementado en cada columna por medio de un transistor controlador por cada fila que proporciona una
suma de corrientes de los píxeles de las dos filas al comparador (2510), que está adaptado para comparar la suma
con una corriente umbral (I_{TH}).
8. Un circuito de matriz de sensores para leer una región de interés, ROI, de una matriz de sensores (100),
40 comprendiendo el circuito de matriz de sensor:
el circuito para determinar una región de interés según una cualquiera de las reivindicaciones 1 a 7;
un circuito para configurar la ROI determinada dentro de los píxeles de una matriz de sensores (100), incluyendo
la ROI uno o más píxeles a leer de la matriz de sensores, comprendiendo el circuito: un medio de almacenamiento
de ROI (730) para almacenar una indicación de ROI que indica que un píxel pertenece a la región de interés de la
45 matriz de sensores (100); y un medio de control (830) para escribir en el medio de almacenamiento de ROI (730) del
píxel la indicación de ROI de acuerdo con un input proporcionado por la unidad de procesamiento (1930) del circuito
para determinar la región de interés; y
un circuito de lectura que comprende: un medio de almacenamiento de señal (FD) para almacenar por cada píxel
una señal detectada (106) por el sensor; un circuito de selección (920) para seleccionar al menos un píxel a leer,
50 estando el circuito de selección configurado para seleccionar para su lectura sólo píxeles con la indicación de ROI
que indica que dichos píxeles pertenecen a la región de interés; y el segundo circuito de lectura (910) para leer el
medio de almacenamiento de señal de los píxeles seleccionados.
9. El circuito de matriz de sensores según la reivindicación 8 que comprende:
55 un registro de desplazamiento (2210) que incluye:
un primer input ($In1$) para recibir una señal procedente de un medio de almacenamiento de ROI del píxel que
precede a un píxel dentro de una línea de píxeles, siendo la línea de píxeles una fila o una columna de píxeles;
un segundo input ($In2$) para recibir una señal proporcionada por la unidad de procesamiento del circuito según
una cualquiera de las reivindicaciones 1 a 7;
60 un input de control para recibir una señal de selección de fuente (SEL_REG) que controla si está activo el primer
input o el segundo input; y

- un output (out) para desplazar una señal recibida hacia un almacenamiento de ROI de otro píxel subsiguiente a dicho píxel dentro de la línea de píxeles cuando el input de control selecciona el primer input, y para almacenar la señal recibida en el segundo input cuando se selecciona el segundo input, en el que el circuito de selección está configurado para seleccionar los píxeles a leer de acuerdo con el output de
5 señal del registro de desplazamiento.
10. El circuito de matriz de sensores según la reivindicación 9, en el que el registro de desplazamiento comprende además:
un medio de almacenamiento de bypass para almacenar una indicación de bypass para un píxel que indica
10 mediante un valor predefinido que dicho píxel debe ser pasado por alto durante la lectura,
un input para recibir una señal de bypass correspondiente a la indicación de bypass; y
el registro de desplazamiento está configurado para transferir la señal desde su input seleccionado hasta su output ante la recepción de la señal de bypass con el valor predefinido.
- 15 11. Un procedimiento para determinar una región de interés, ROI, dentro de unos píxeles de una matriz de sensores (100), incluyendo la ROI uno o más píxeles a leer de la matriz de sensores en una segunda etapa de lectura, comprendiendo el procedimiento las siguientes etapas realizadas para un píxel:
una primera lectura de píxeles de la matriz de sensores (1910), en el que la primera lectura comprende una
20 conversión analógico-a-digital y en el que la primera lectura es más rápida que la segunda etapa de lectura limitando el tiempo asignado para la conversión analógico-a-digital para obtener sólo los bits más significativos de los píxeles,
y
un procesamiento para determinar si el píxel leído por la primera etapa de lectura pertenece o no a la ROI en base al valor del píxel leído.
- 25 12. Un procedimiento para leer píxeles de una región de interés, ROI, dentro de unos píxeles de una matriz de sensores (100), incluyendo la ROI uno o más píxeles, comprendiendo el procedimiento las etapas de:
determinar la ROI según la reivindicación 11 para todos los píxeles de la matriz de sensores, incluyendo las etapas de la primera lectura de los píxeles y su procesamiento;
almacenar una información que identifica la ROI determinada; y
30 en base a la información almacenada, un segunda etapa de lectura para leer sólo los píxeles que pertenecen a la ROI identificada por la información almacenada.
13. El procedimiento según la reivindicación 12, en el que las etapas de primera lectura, procesamiento y almacenamiento se realizan para una línea de píxeles al menos parcialmente en paralelo, siendo la línea de píxeles
35 una fila o una columna de píxeles.

Fig. 1

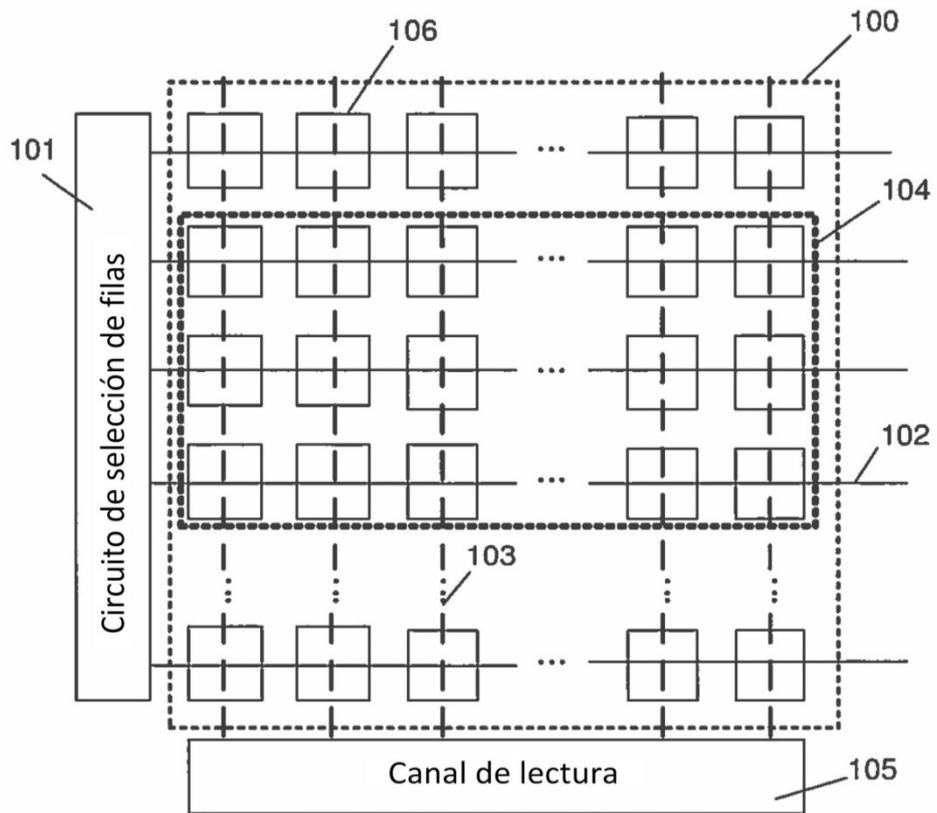


Fig. 5

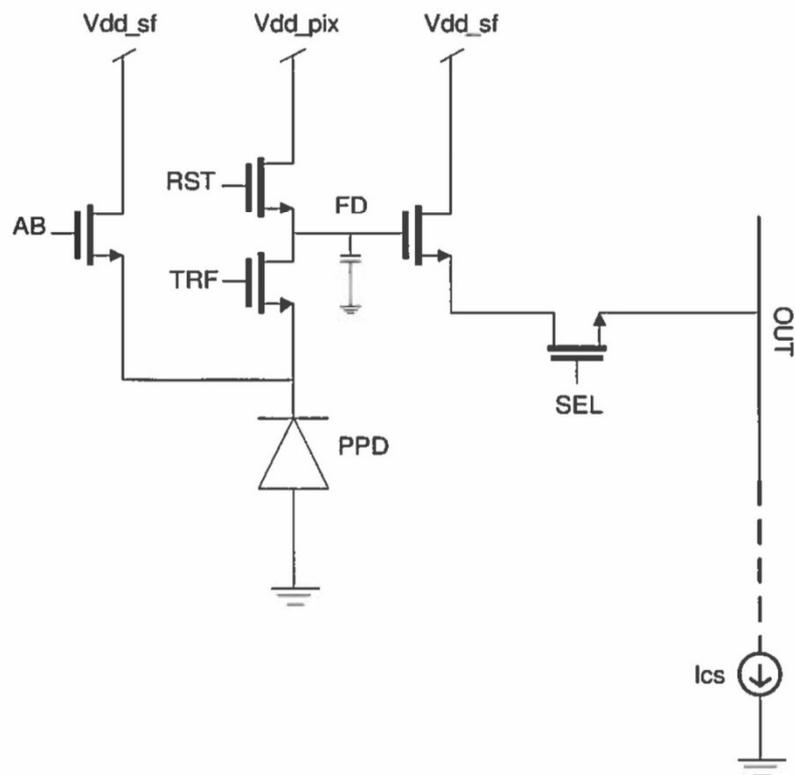
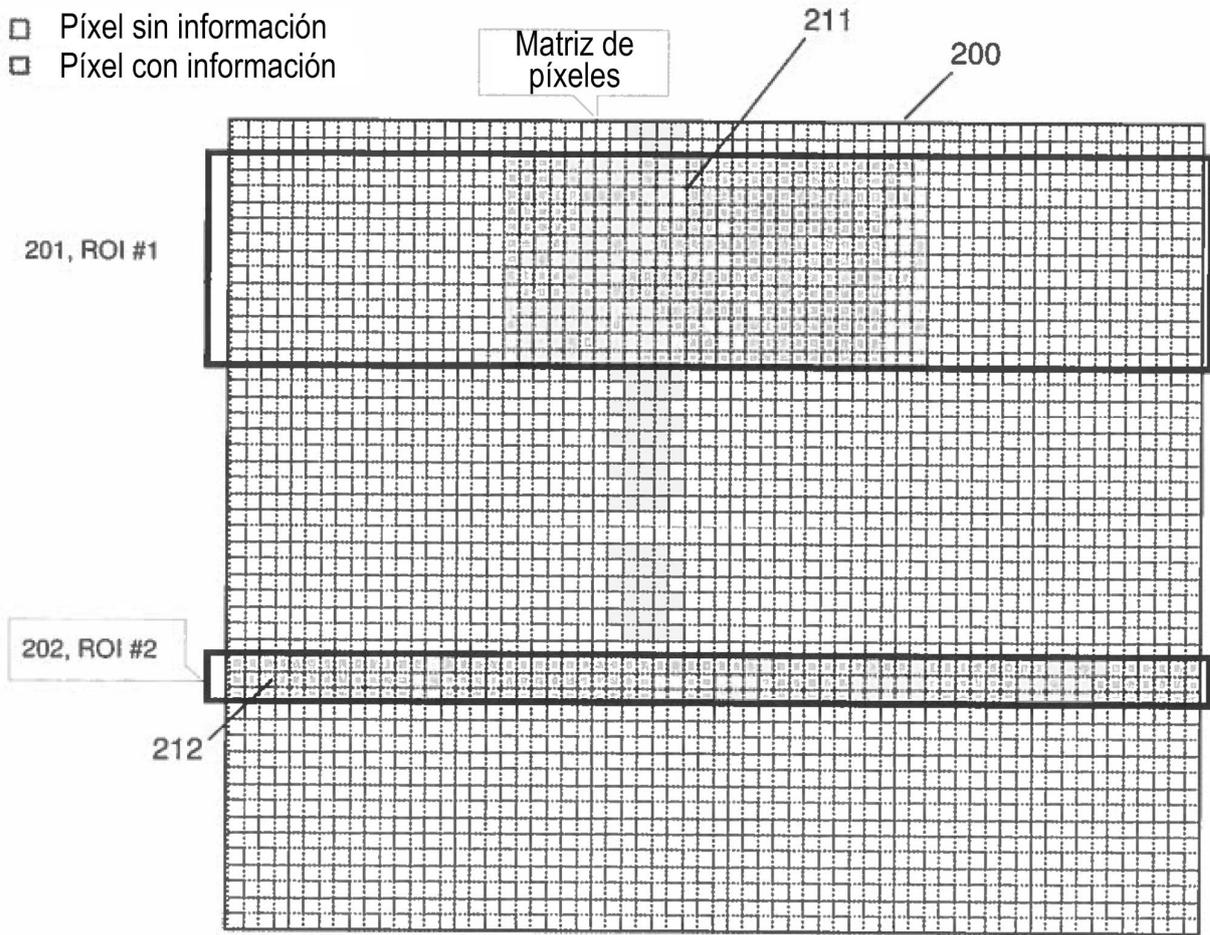
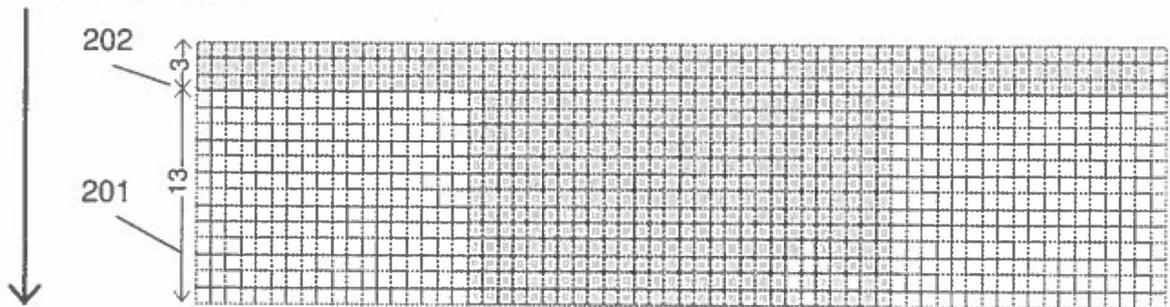


Fig. 2

- Pixel sin información
- Pixel con información



Proceso de descarga fila a fila de la matriz de píxeles



Tiempo total de descarga:

$$3T_{row} + 13T_{row} = 16T_{row}$$

Fig. 3A

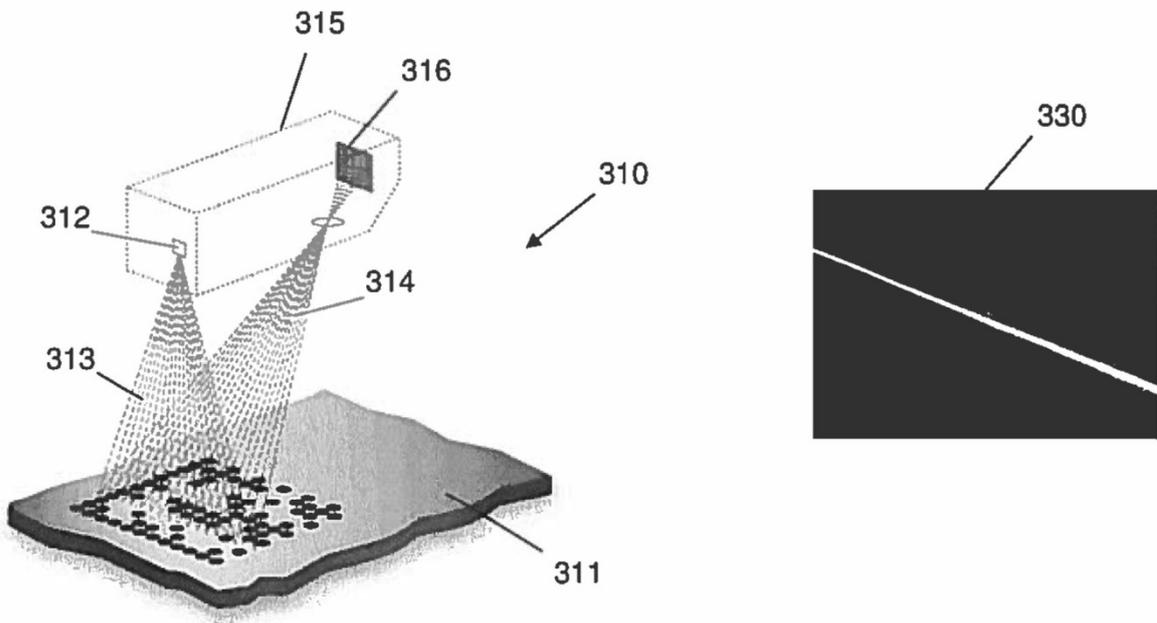


Fig. 3B

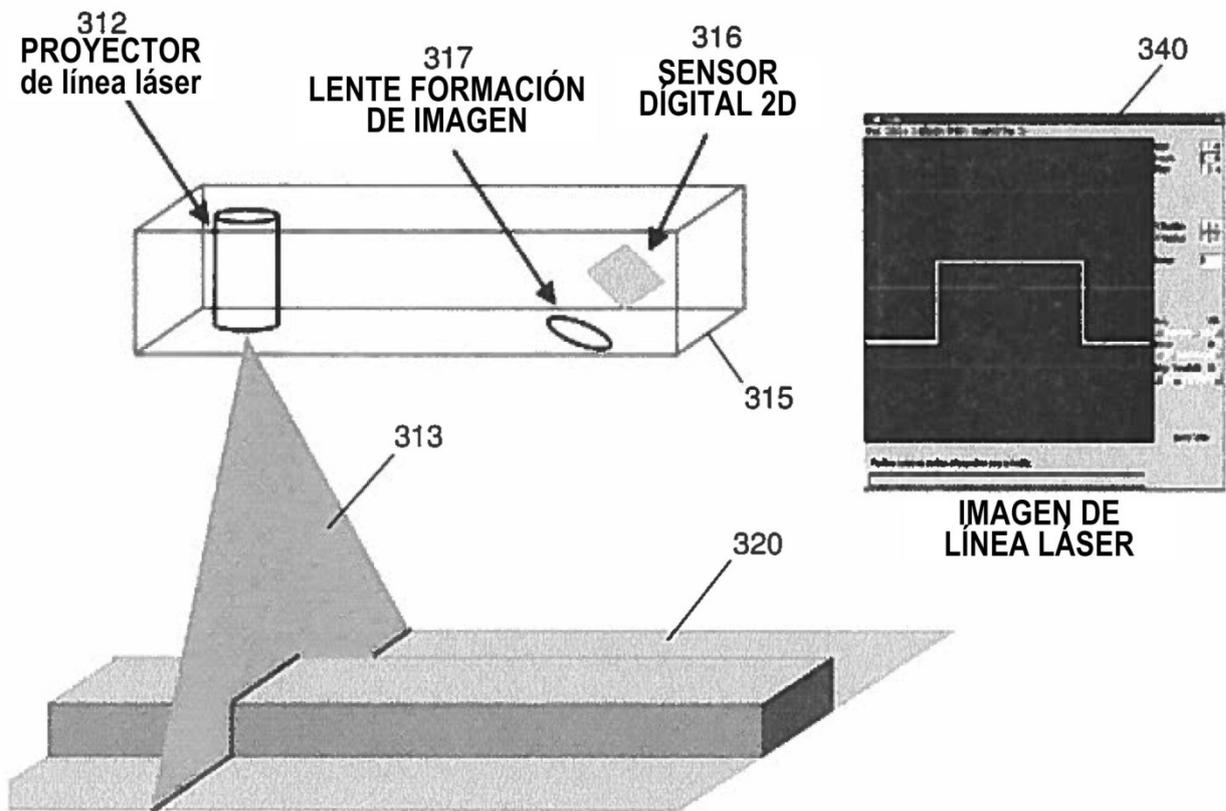
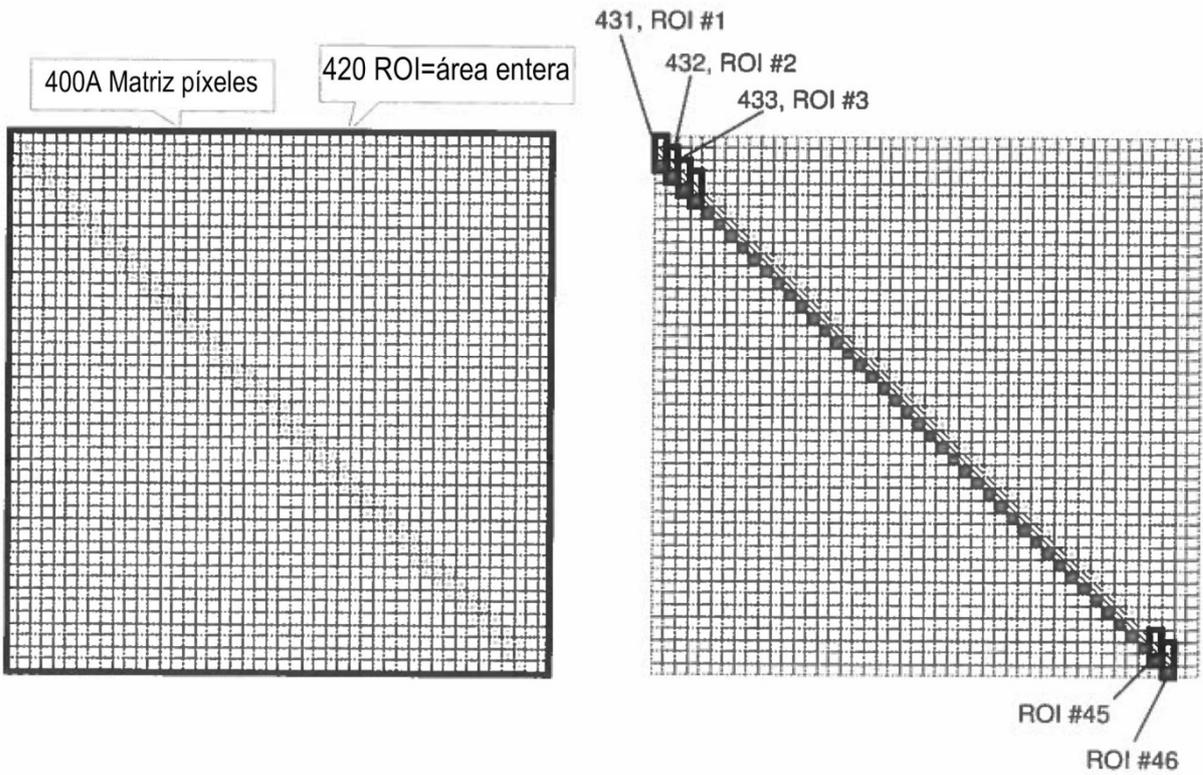
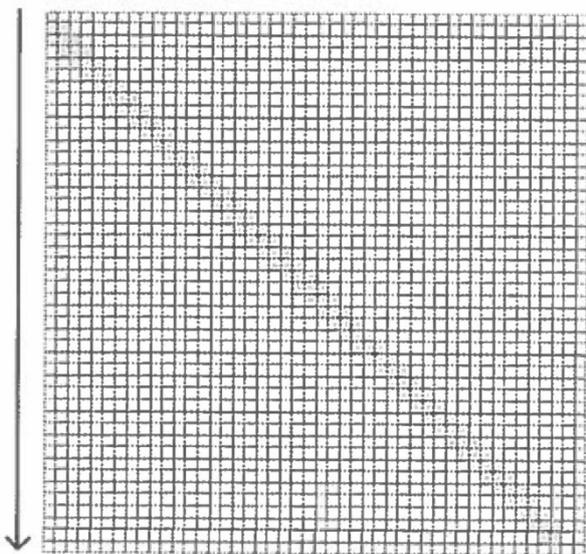


Fig. 4

- Pixel sin información
- Pixel con información



Proceso de descarga fila a fila de la matriz de píxeles
 Tiempo total: $46 T_{row}$



Proceso de descarga de la matriz de píxeles
 Tiempo total: $3 T_{row}$



Fig. 6

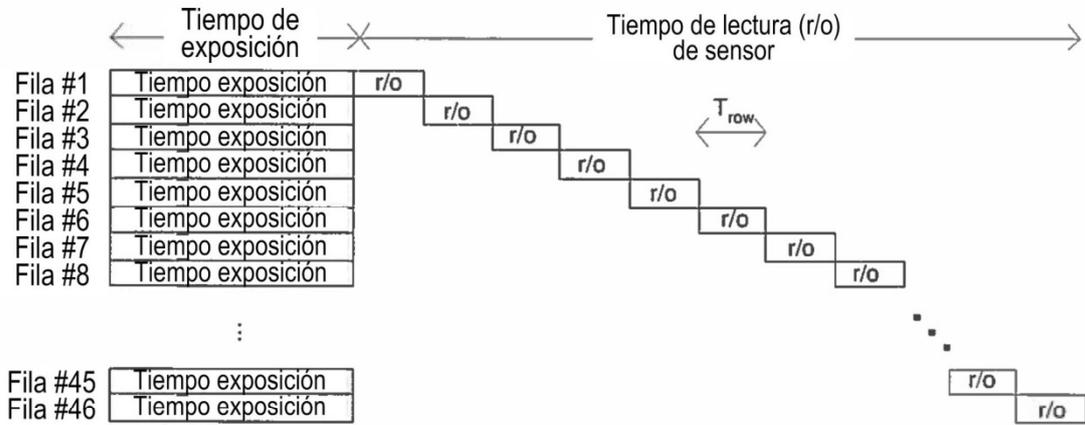


Fig. 7

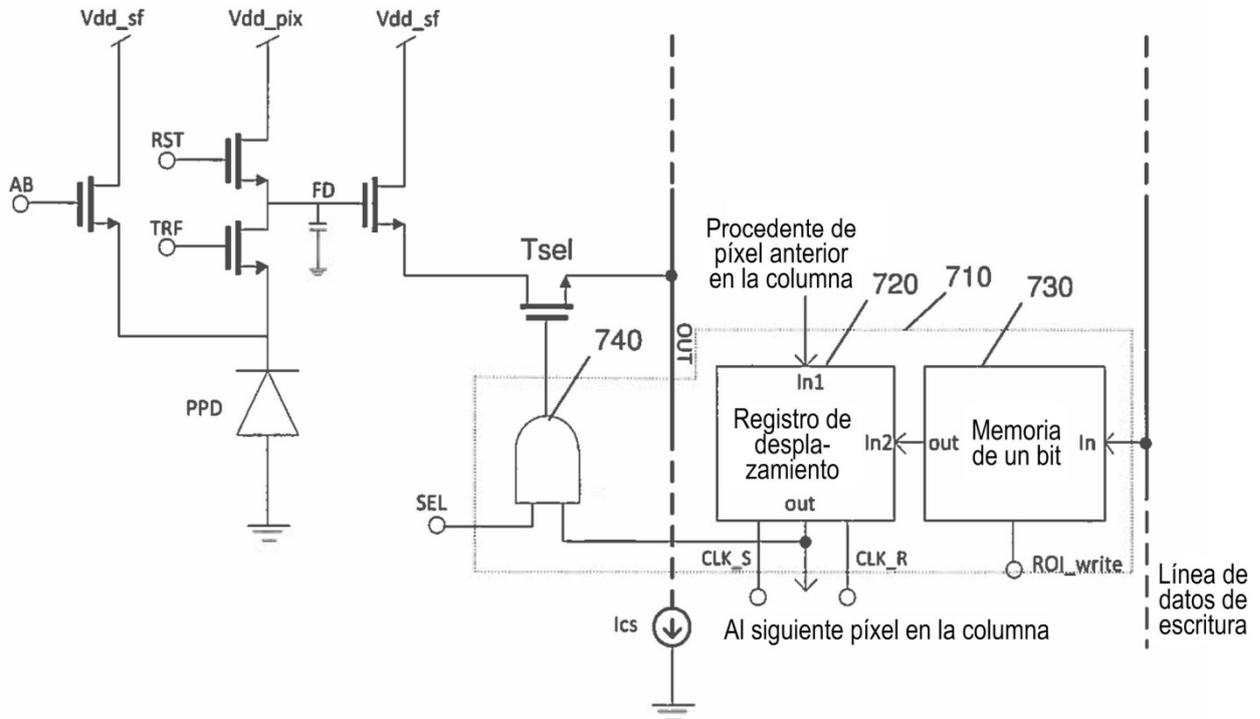


Fig. 8

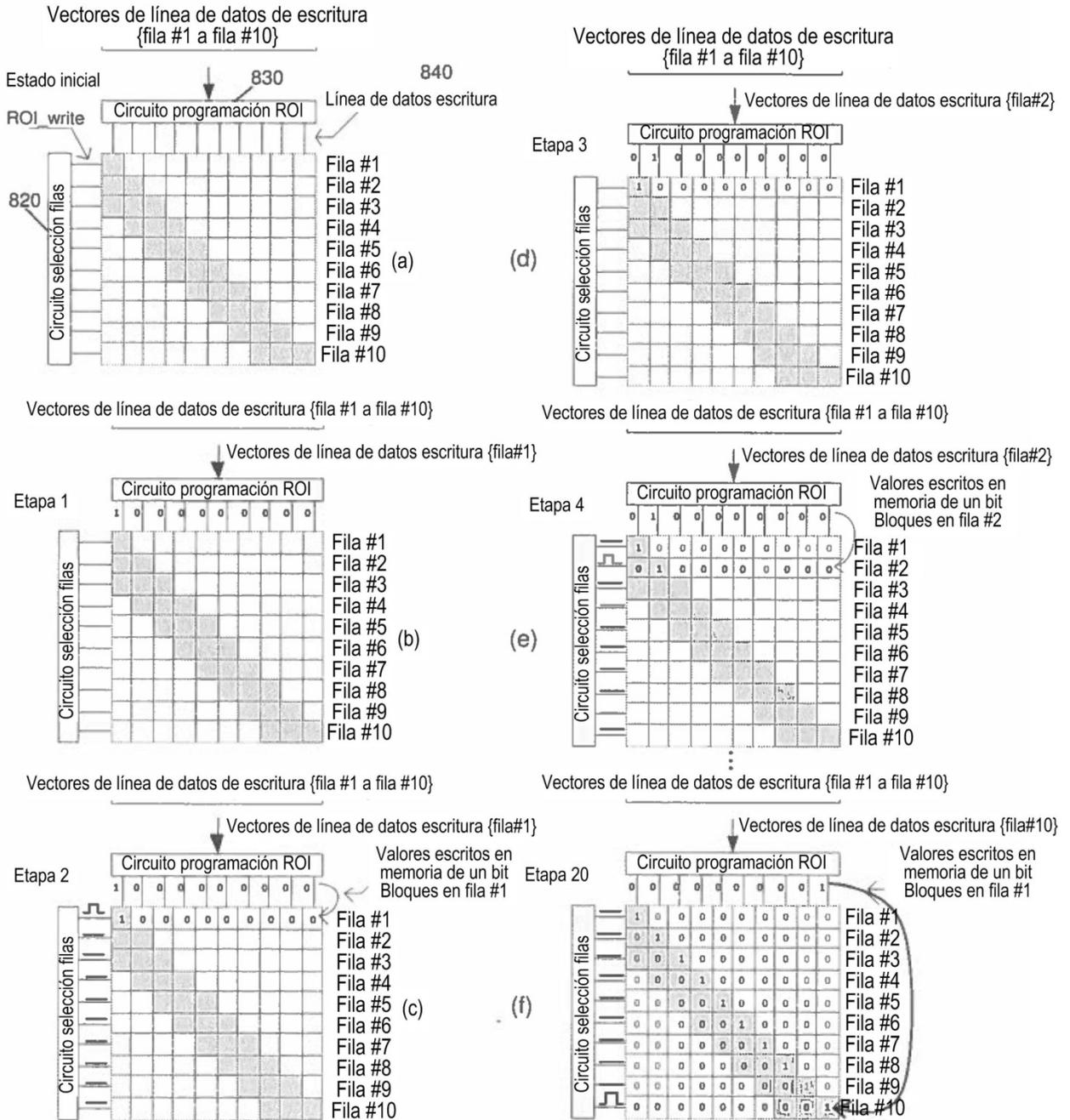


Fig. 9

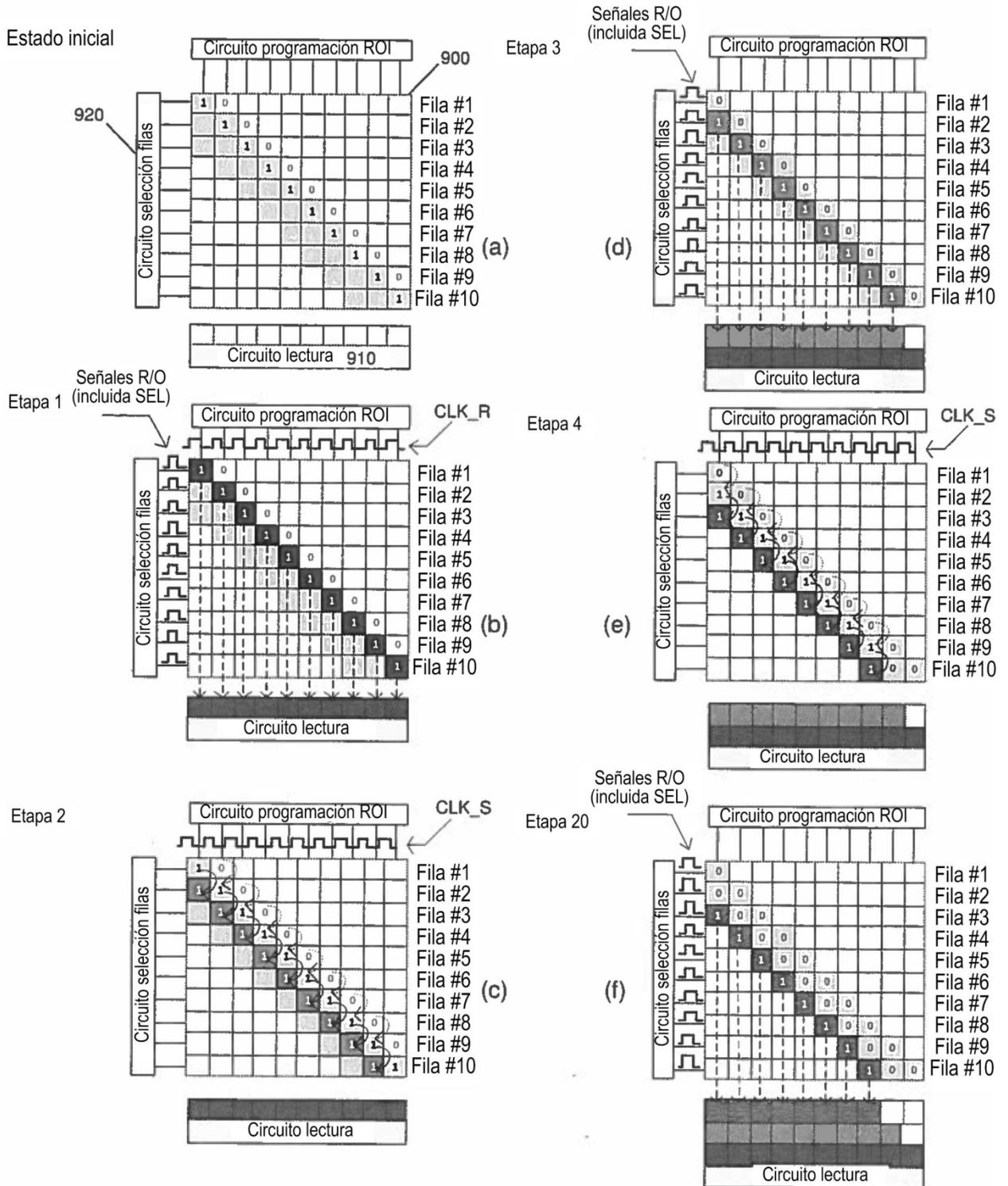


Fig. 10

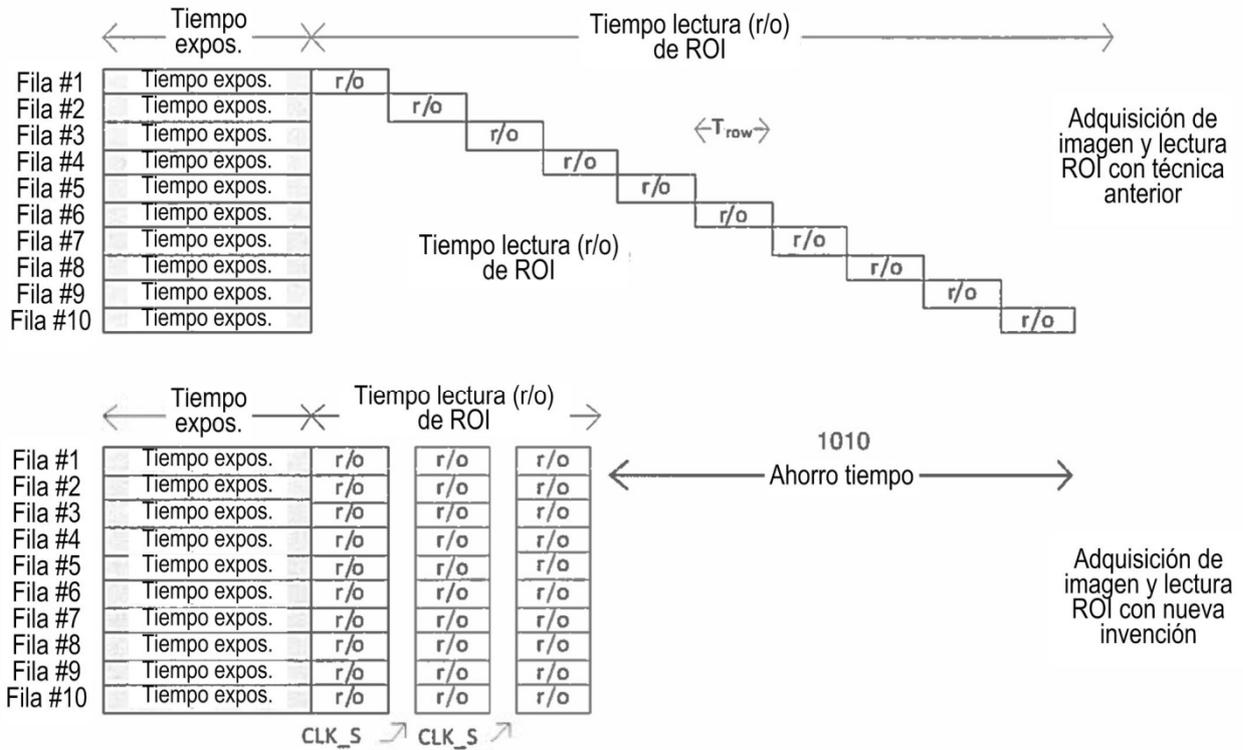


Fig. 11

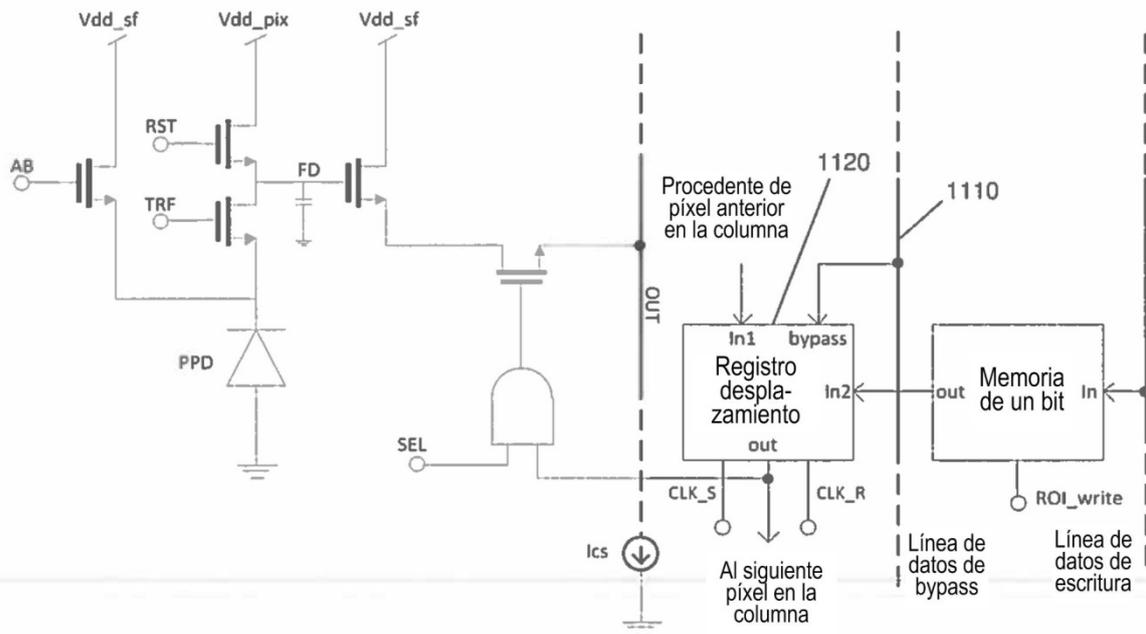
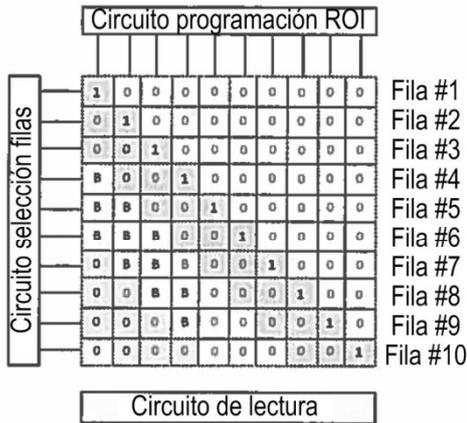


Fig. 12

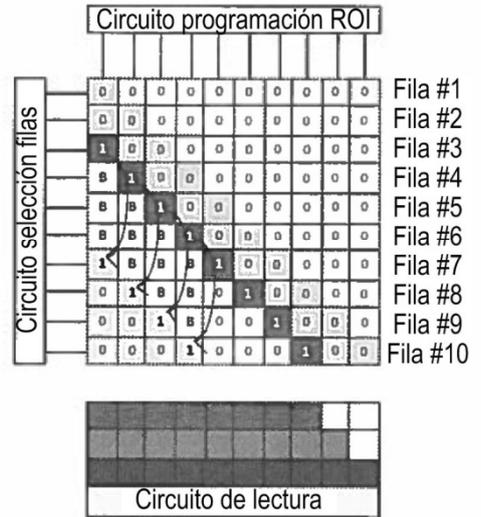
Estado después de programación de ROI

B=bypass



Bypass en lectura de ROI

B=bypass



2a lectura de ROI

B=bypass

Señales R/O (incluida SEL)

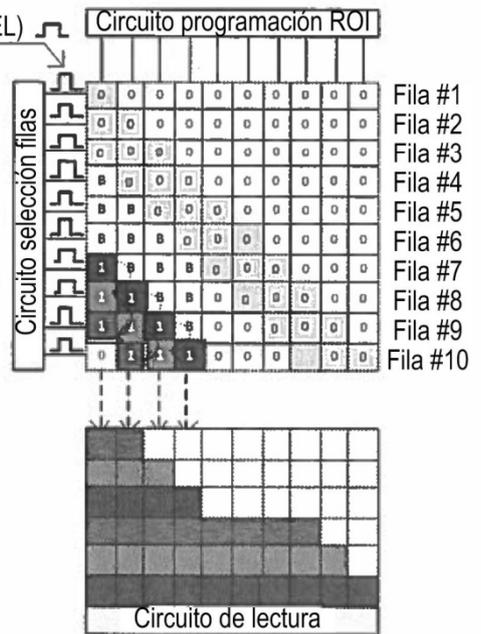


Fig. 13

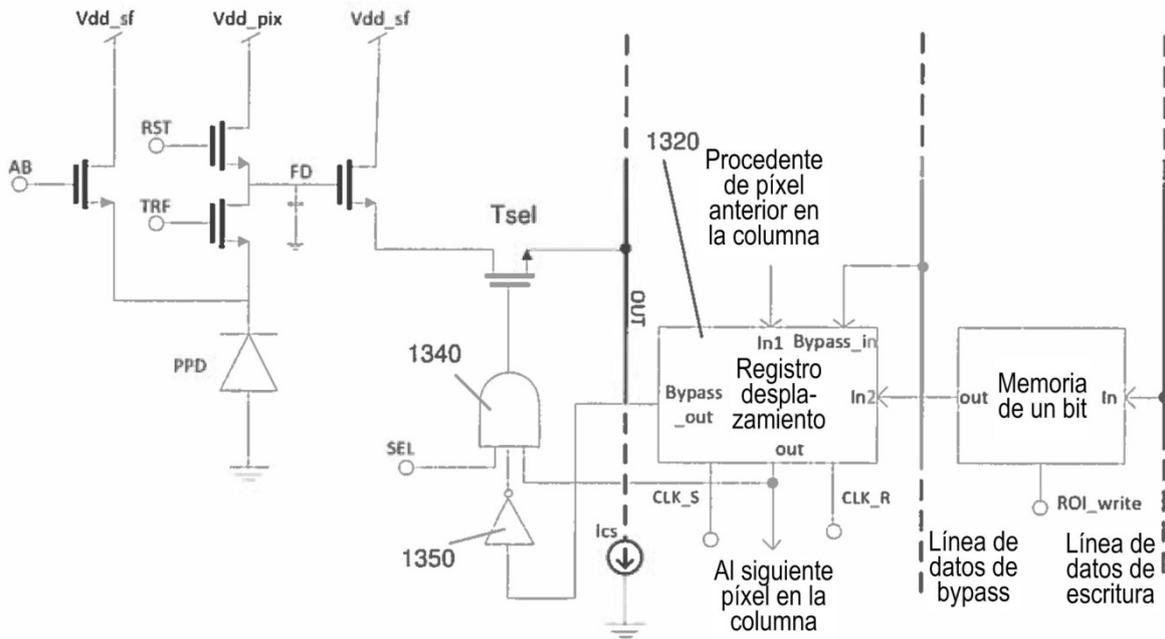


Fig. 14

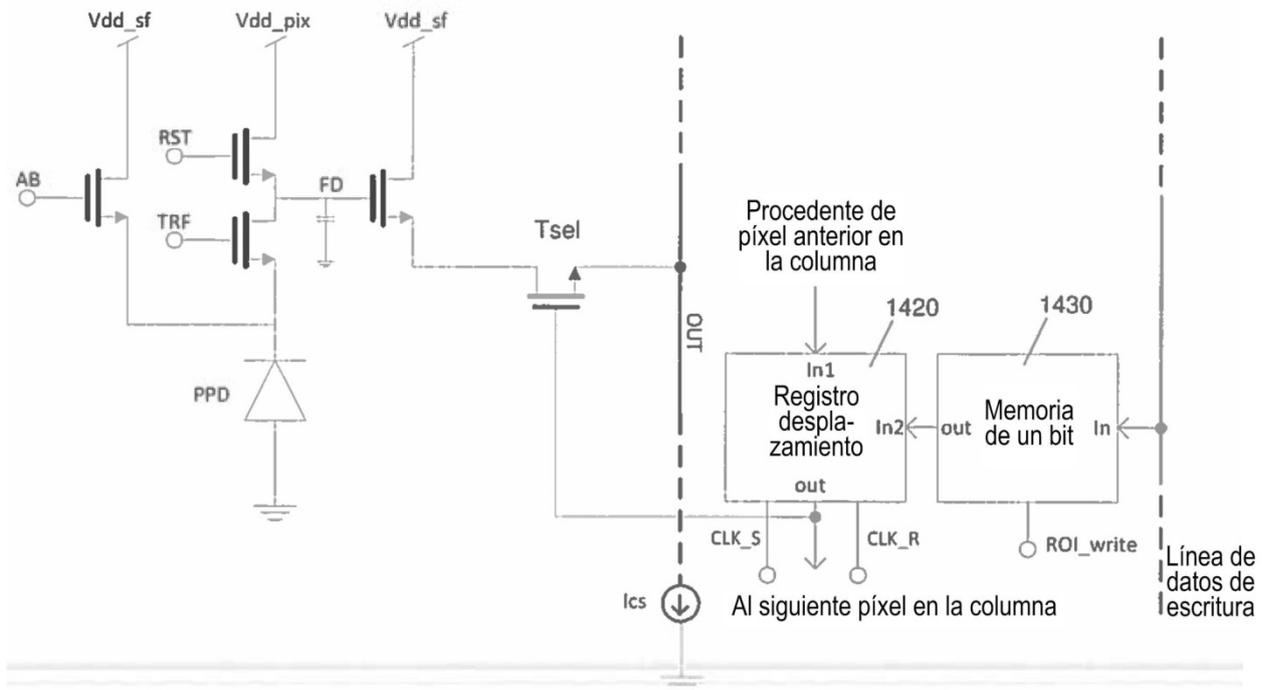


Fig. 15

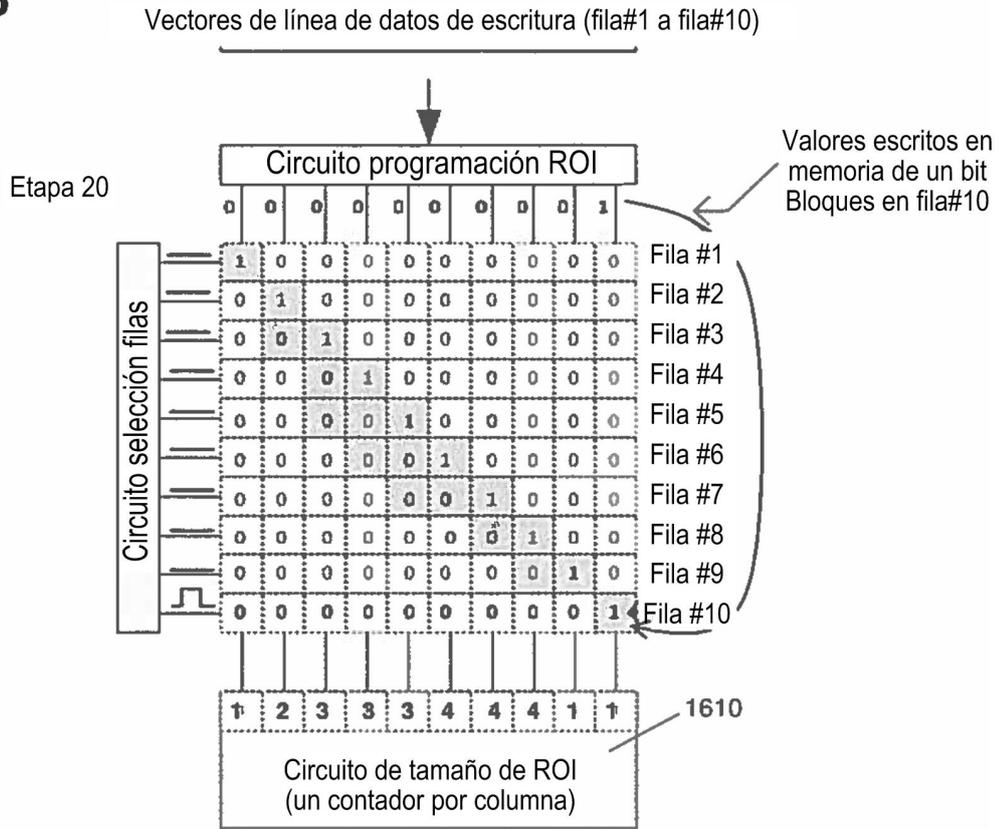


Fig. 16

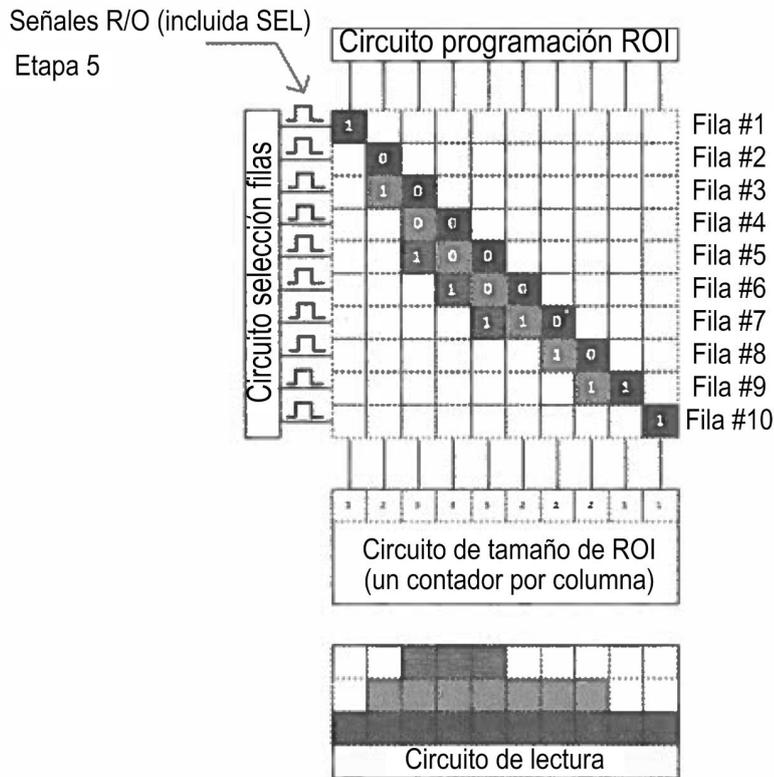


Fig. 17

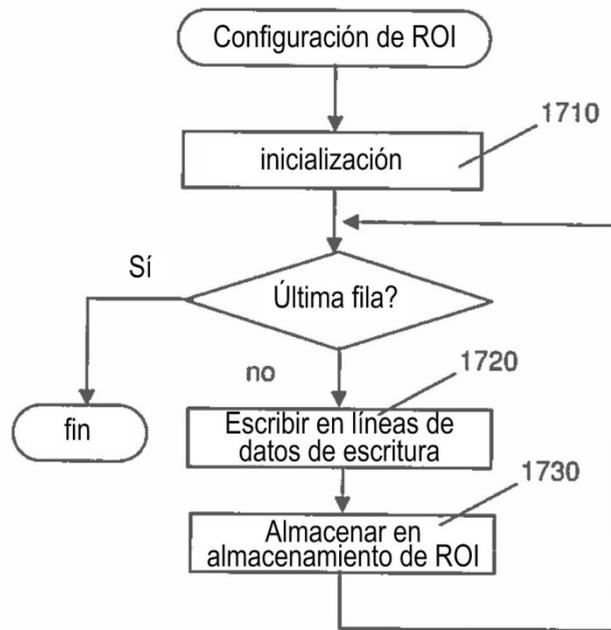


Fig. 18

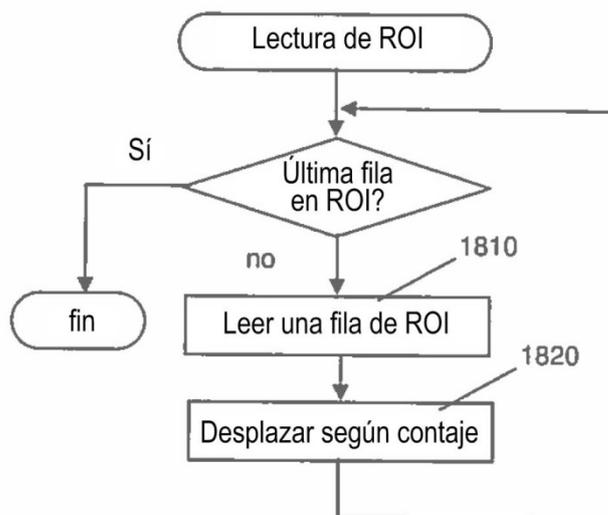


Fig. 19

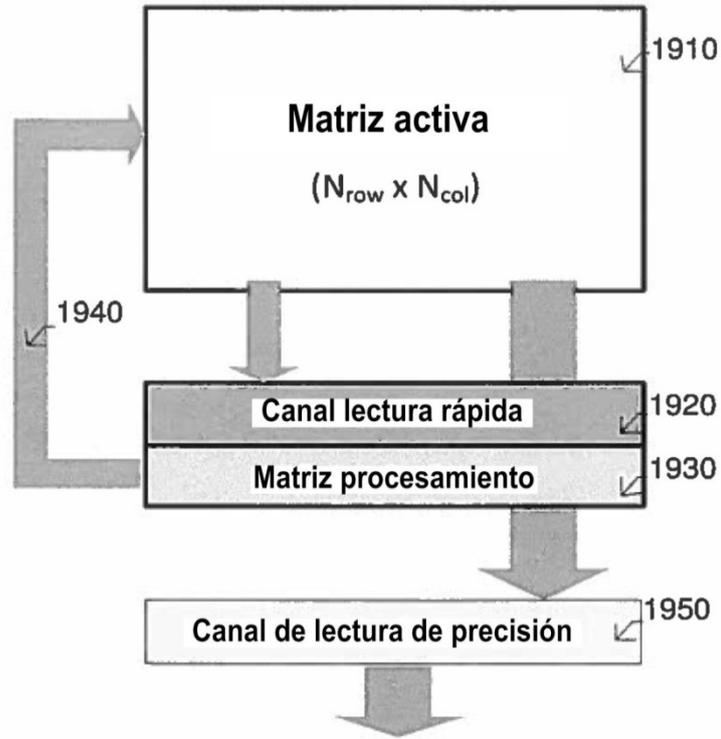


Fig. 22

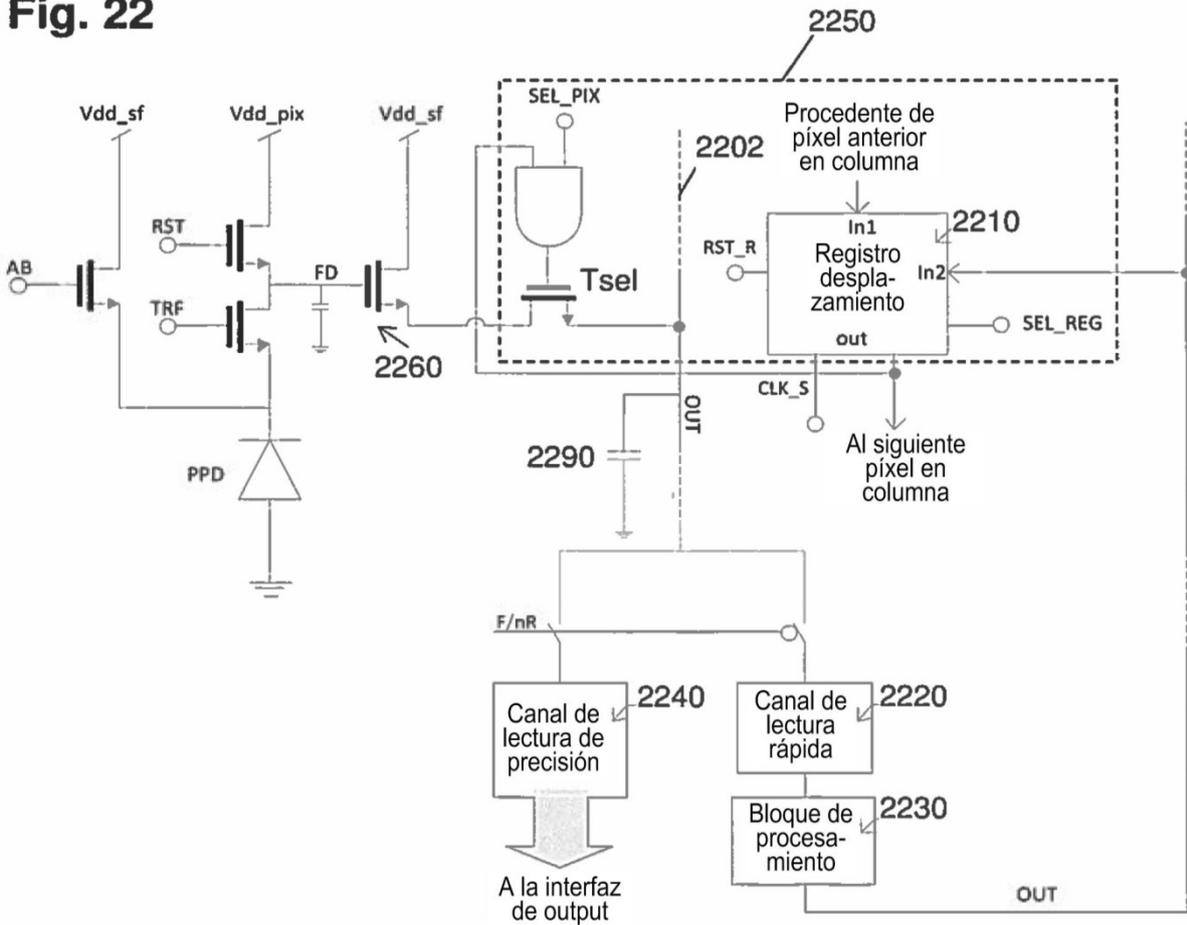


Fig. 21

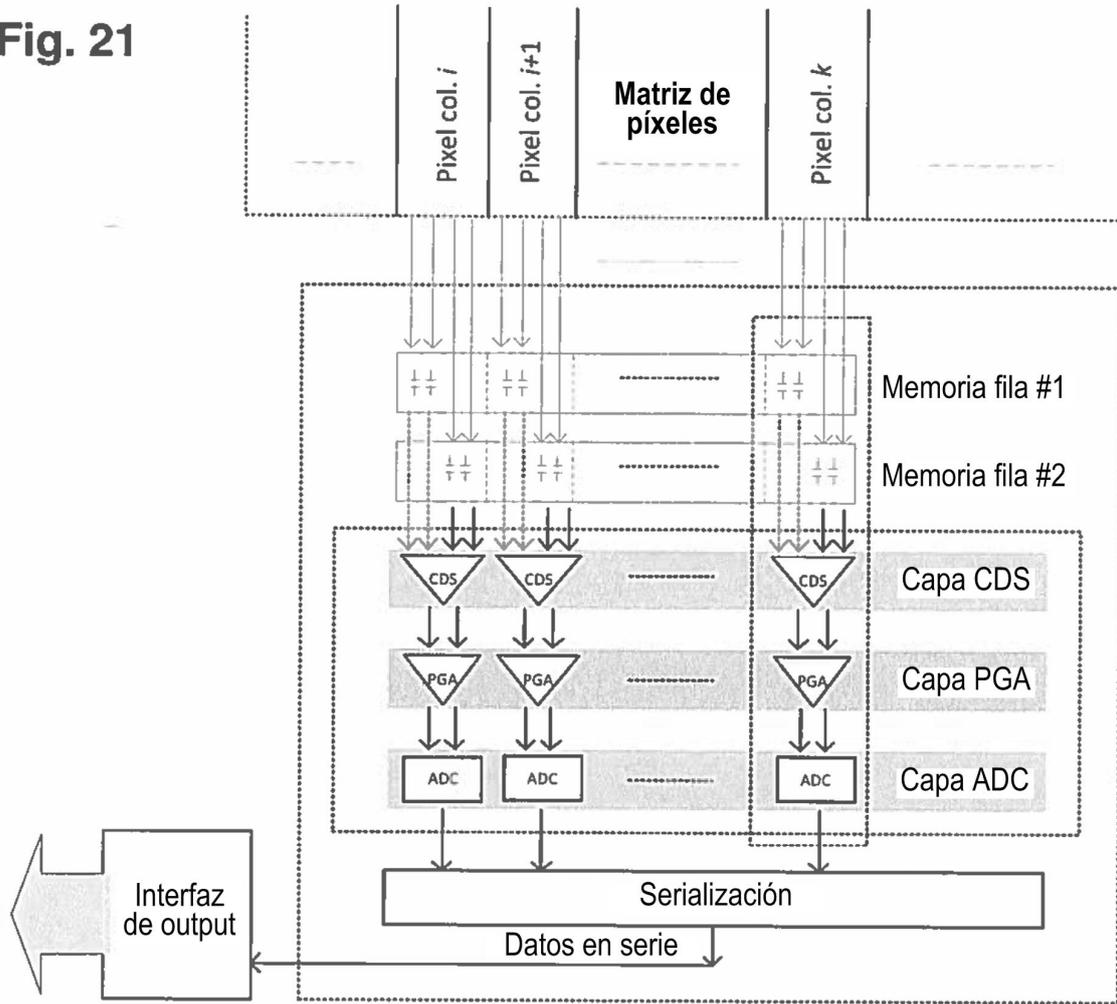


Fig. 20

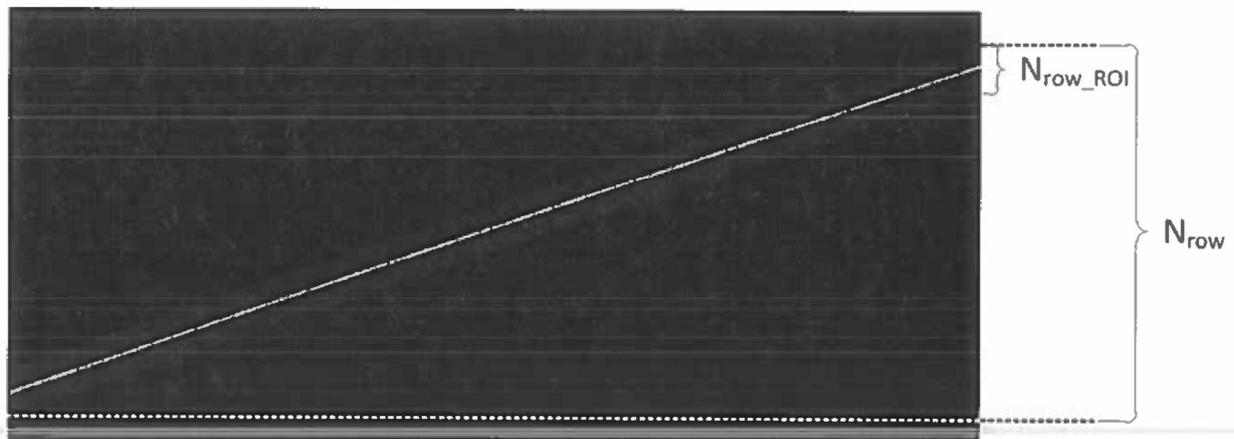


Fig. 23

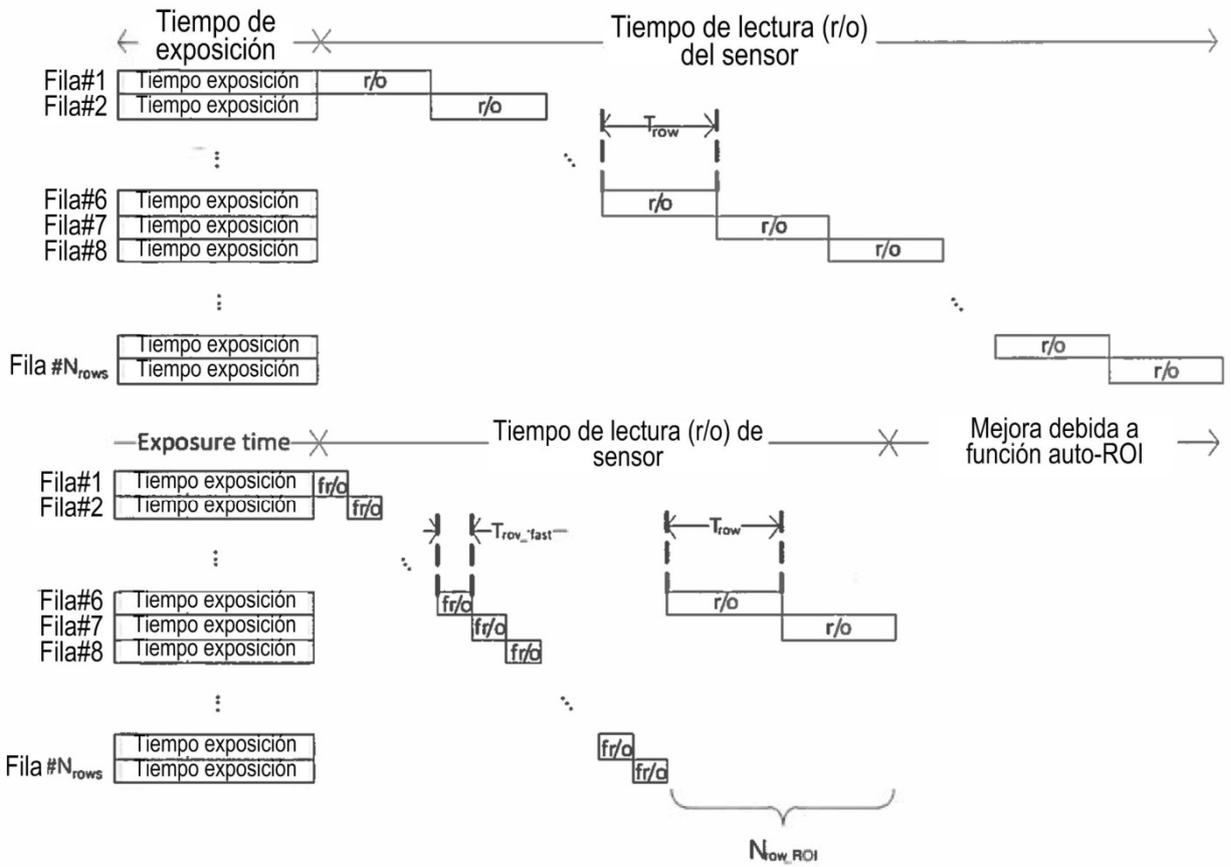


Fig. 24

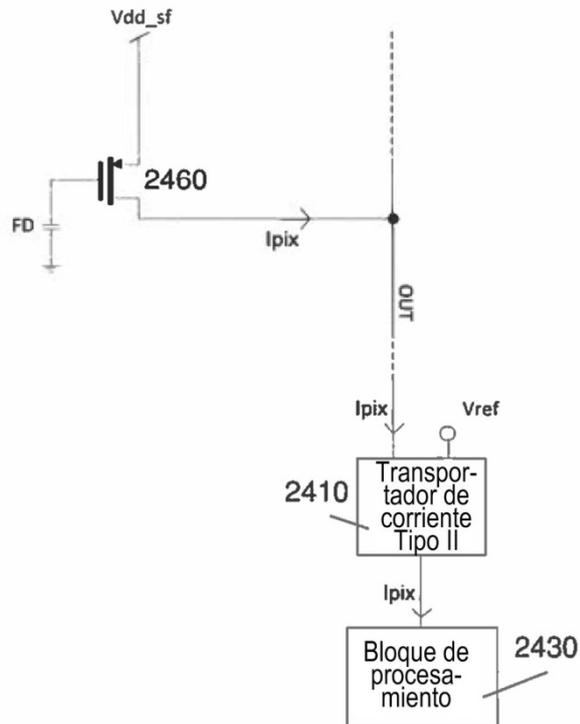


Fig. 25

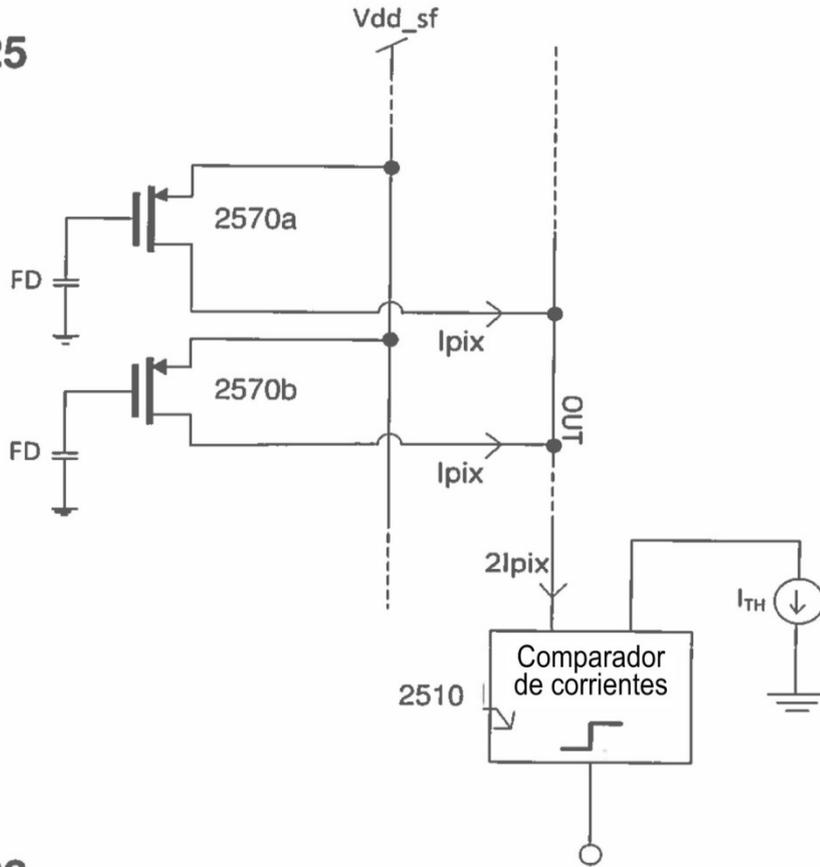


Fig. 26

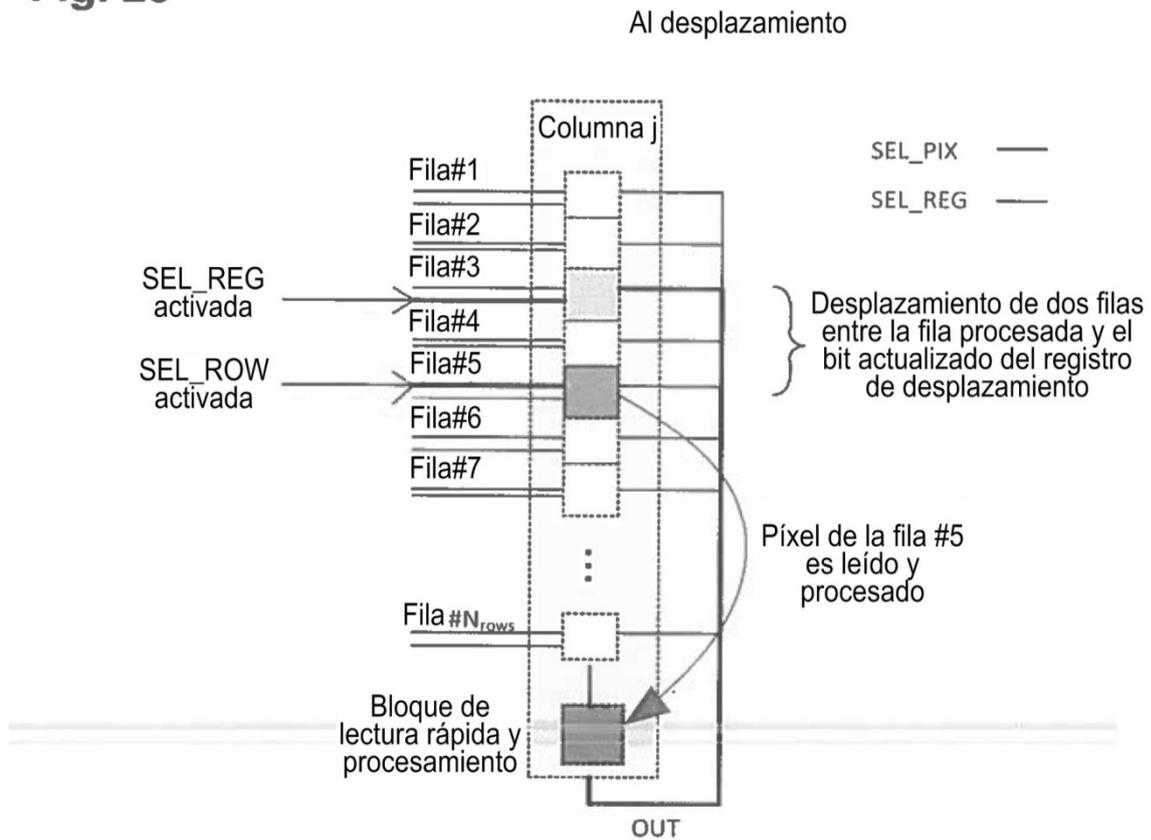


Fig. 27

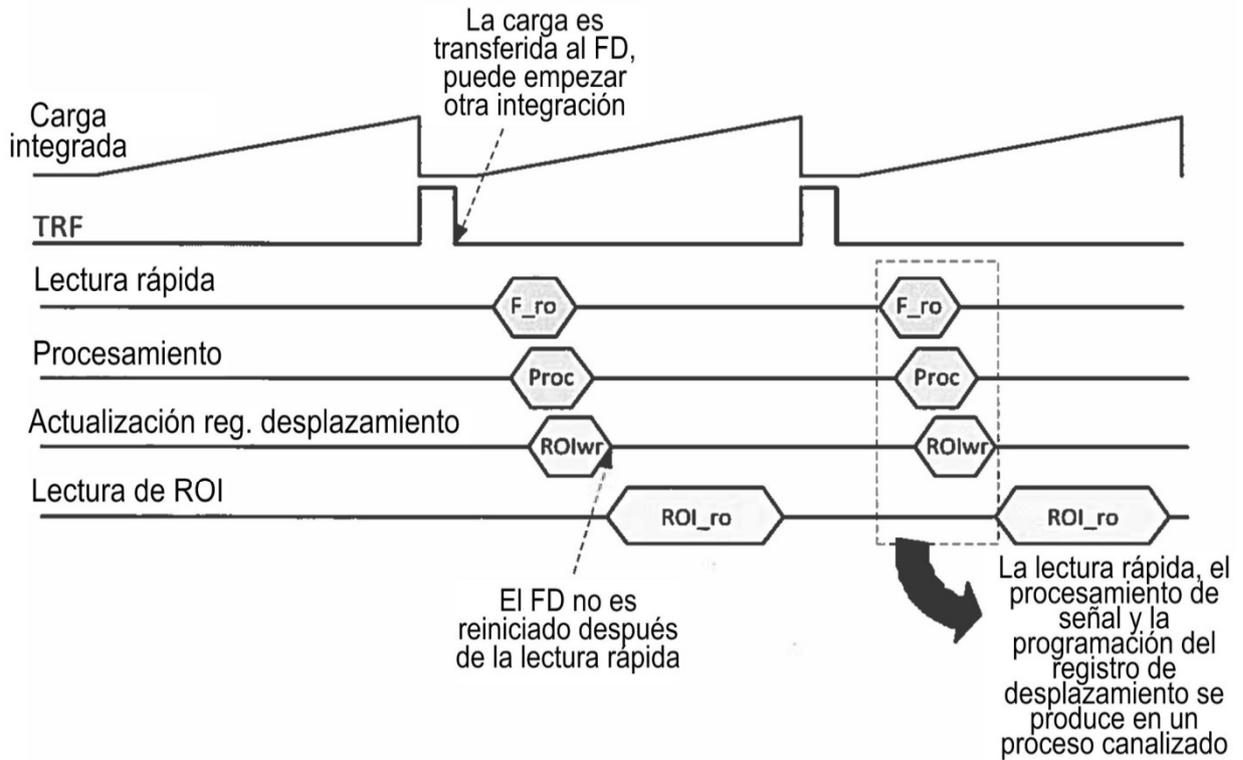


Fig. 28

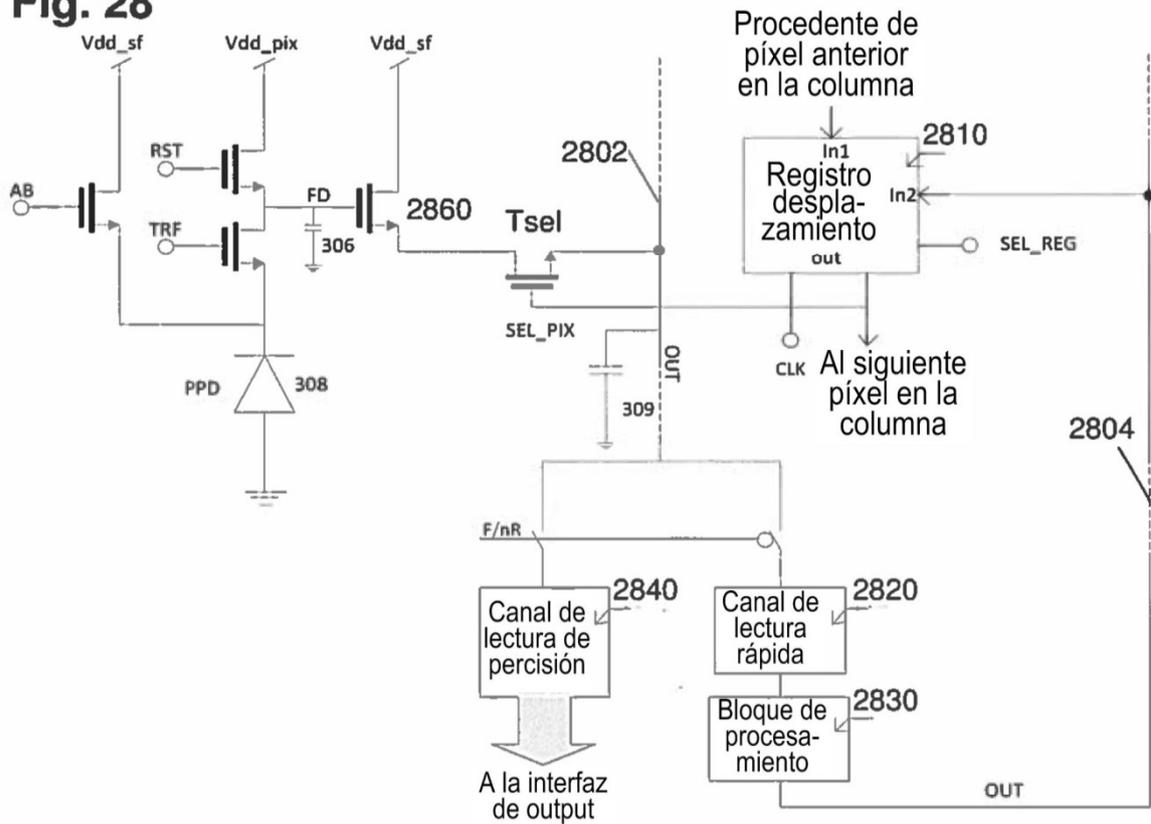


Fig. 29

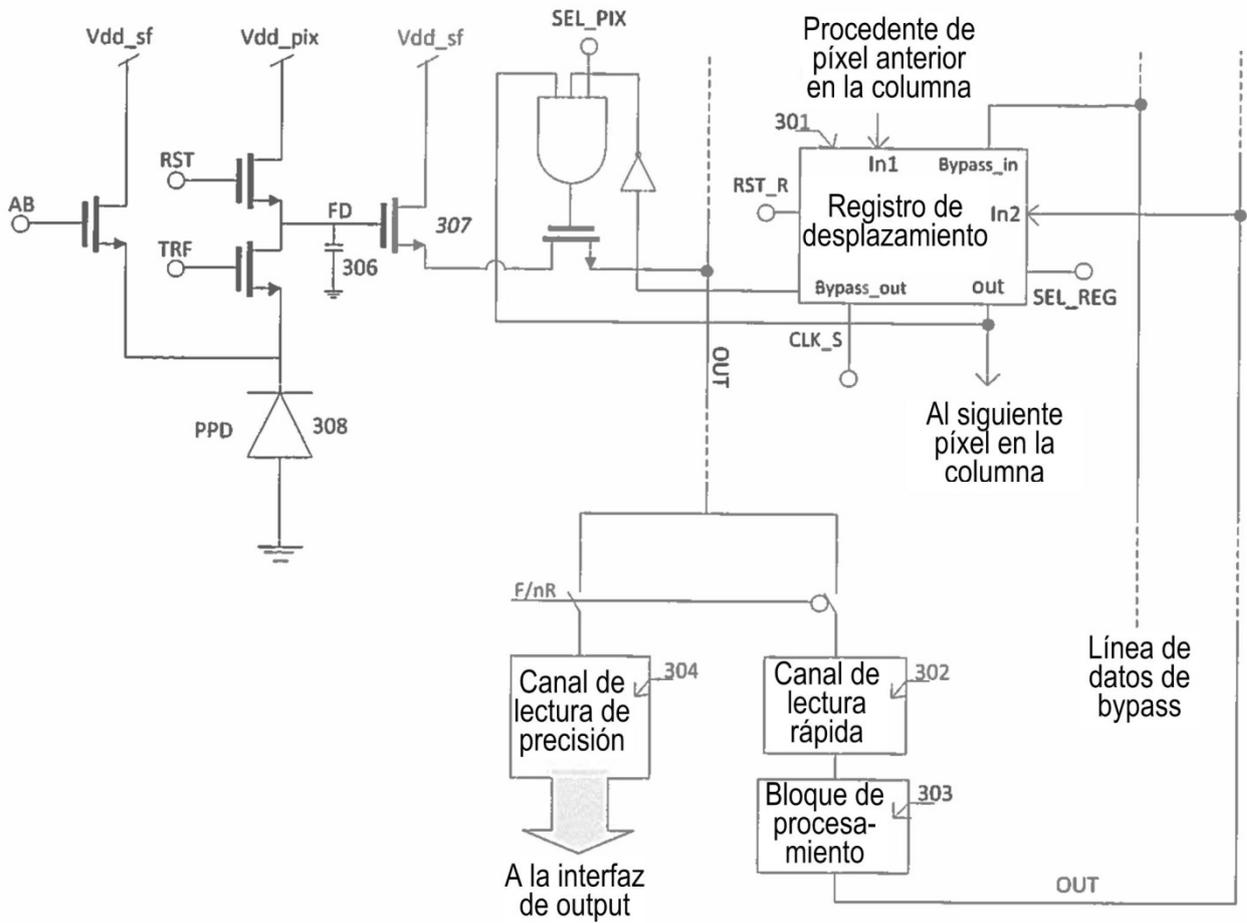


Fig. 31

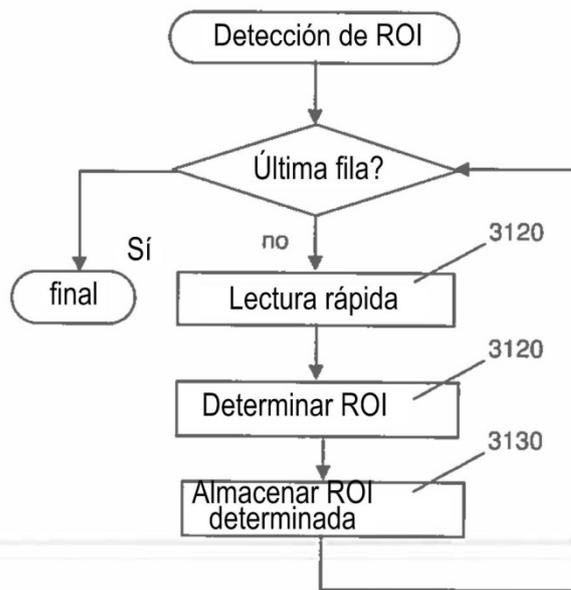
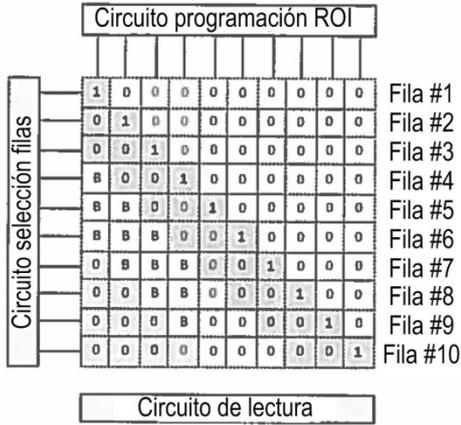


Fig. 30

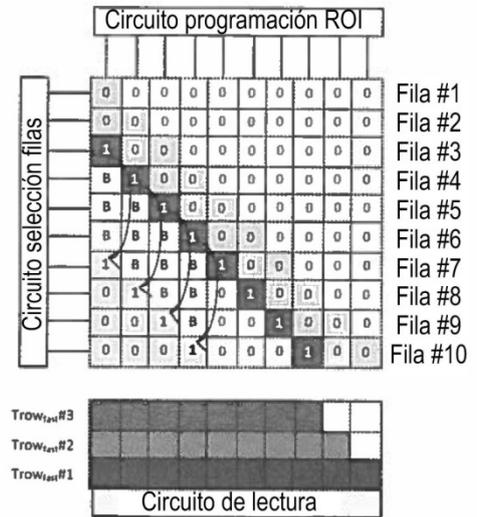
Estado después de programación de ROI

B=bypass



Bypass en lectura de ROI

B=bypass



2a lectura de ROI

B=bypass

Señales R/O (incluida SEL_ROW)

