

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 730 413**

51 Int. Cl.:

H02J 7/00 (2006.01)

G06F 1/26 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.08.2013 PCT/CN2013/080957**

87 Fecha y número de publicación internacional: **30.10.2014 WO14173037**

96 Fecha de presentación y número de la solicitud europea: **07.08.2013 E 13883060 (9)**

97 Fecha y número de publicación de la concesión europea: **20.03.2019 EP 2991187**

54 Título: **Terminal móvil con función de control de carga de múltiples puertos**

30 Prioridad:

24.04.2013 CN 201310144667

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

11.11.2019

73 Titular/es:

**HUIZHOU TCL MOBILE COMMUNICATION CO., LTD. (100.0%)
70 Huifeng 4th Road, Zhongkai Hi-Tech Development District
Huizhou, Guangdong 516006, CN**

72 Inventor/es:

ZHAO, SHIQING

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 730 413 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Terminal móvil con función de control de carga de múltiples puertos

La presente invención se refiere al campo de las tecnologías de carga, y particularmente a un terminal móvil con una función de carga de control de múltiples puertos.

5 Los teléfonos inteligentes, tabletas y otros terminales móviles con sus potentes funciones y la comodidad juegan un papel importante en el trabajo y la vida de las personas. Se puede ver en las tendencias actuales de desarrollo de los terminales móviles que los terminales inteligentes tienen pantallas de visualización cada vez más grandes, funciones más potentes y una mayor velocidad de procesamiento, y admiten múltiples interfaces de bus serie universal (USB), pero estas tendencias de desarrollo hacen que los terminales móviles consuman más energía. Para
10 extender el tiempo de espera de los terminales móviles, se adopta un procedimiento para aumentar la capacidad de la batería. Sin embargo, debido a un aumento en la capacidad de la batería, para garantizar que no se cambie el tiempo de carga, es necesario aumentar la corriente de carga, lo que inevitablemente plantea un requerimiento más alto en un sistema de carga.

15 En la actualidad, los teléfonos móviles de baja energía o equipos de tableta se cargan principalmente a través de una única interfaz. Una corriente transmitida por una interfaz USB está diseñada de acuerdo con un estándar industrial de la interfaz USB, y se requiere una corriente nominal (es decir, una corriente de carga) de 500 mA, que está lejos de cumplir los requisitos para una gran capacidad de batería y un tiempo igual o menor de carga de los terminales móviles en constante crecimiento. Cada vez más, los terminales móviles requieren corrientes de carga muy superiores a la corriente proporcionada por un USB estándar. Por lo tanto, vale la pena estudiar cómo lograr
20 una carga de gran intensidad y una fuente de alimentación estable para terminales inteligentes y tiene un gran valor de aplicación.

Existen principalmente tres modos de carga en la técnica anterior: la primera se está cargando a través de una interfaz USB, que solo es adecuada para la carga de poca corriente, y el tiempo de carga se prolongará si la capacidad de la batería de un terminal móvil es grande. El segundo se está cargando utilizando un soporte de carga de CC; los soportes de carga de CC en el mercado no son estándar y necesitan una interfaz de carga de CC especial; la limitación del tipo de interfaz USB conduce a un aumento en el número de accesorios especiales del terminal móvil, lo que aumenta considerablemente el coste y da como resultado una experiencia de usuario deficiente. El tercero es la carga híbrida, es decir, una interfaz USB se utiliza para la carga de poca corriente, y una interfaz de carga de CC especial se utiliza para la carga de gran intensidad; tal manera tiene altos requisitos para el control sobre los valores de las corrientes, la combinación de corrientes grandes y pequeñas, y la compatibilidad de la interfaz USB, y tiene un alto coste.
25

Por lo tanto, la técnica anterior sigue pudiendo ser mejorada y aumentada.

El documento US 2008/0111522 A1 se refiere a un procedimiento y un sistema para la carga de un dispositivo electrónico. El procedimiento incluye negociar un primer suministro de corriente desde un primer puerto de carga. El primer puerto de carga es uno de una pluralidad de puertos de carga presentes en un dispositivo de suministro de corriente. El dispositivo de suministro de corriente está conectado a un dispositivo de carga que, a su vez, está conectado a un dispositivo electrónico, por ejemplo, un teléfono móvil. El dispositivo electrónico se puede cargar utilizando el dispositivo de carga, que actúa como una interfaz entre el dispositivo de suministro de corriente y el dispositivo electrónico. Las negociaciones actuales tienen lugar entre el dispositivo electrónico y el dispositivo de suministro de corriente. Para este efecto, un microcontrolador del dispositivo de carga utiliza un módulo de extracción para extraer el primer suministro de corriente de un primer puerto de carga del dispositivo de suministro de corriente. El microcontrolador puede negociar un segundo suministro de corriente con el dispositivo de suministro de corriente. Los ejemplos del dispositivo de carga incluyen un cargador de computadora portátil, un cargador de teléfono móvil, un cargador de batería recargable y similares, de manera que el dispositivo de carga sea un dispositivo separado del dispositivo electrónico. Además, el procedimiento incluye negociar un segundo suministro de corriente desde un segundo puerto de carga, el segundo puerto de carga es uno de la pluralidad de puertos de carga. Además, el procedimiento incluye combinar el primer suministro de corriente y el segundo suministro de corriente para proporcionar un suministro de corriente combinado para cargar la batería del dispositivo electrónico.
35

El documento US 2010/0090644 A1 se refiere a un aparato que incluye un conector, para proporcionar una conexión física a un dispositivo USB, un circuito de detección, operable para detectar la conexión de un dispositivo USB; y un circuito de carga, para cargar una batería de un dispositivo portátil utilizando la corriente extraída de un dispositivo USB, el circuito de carga es operable, si se detecta que hay un dispositivo USB conectado, para generar una señal de solicitud de inicio. El aparato tiene un modo de carga en el que el circuito de carga suministra energía a la batería y un modo de conexión USB para proporcionar una conexión USB. El aparato también incluye una unidad de control, operable en respuesta a la señal de solicitud de arranque para determinar si la energía suministrada por la batería cumple con un criterio predeterminado. La unidad de control también es operable, si se determina que no se cumple el criterio predeterminado, para controlar que el aparato esté en el modo de carga y evitar que entre en el modo de conexión USB y operable, si se determina que el criterio predeterminado se cumple, para controlar el aparato para entrar en el modo de conexión USB.
40

En vista de las deficiencias de la técnica anterior, un objetivo de la presente invención es proporcionar un terminal móvil con una función de control de carga de múltiples puertos, para resolver los problemas de tiempo de carga prolongado de una batería y poca compatibilidad de una interfaz USB en la técnica anterior.

5 La invención se define de acuerdo con las características de la reivindicación(es) independiente. Realizaciones adicionales resultan de las reivindicaciones dependientes.

Con el fin de lograr el objetivo anterior, la presente invención utiliza las siguientes soluciones técnicas: Un terminal móvil, incluyendo: una batería; al menos una primera interfaz USB y una segunda interfaz USB; una unidad central de procesamiento (CPU); un chip de gestión de carga; y un módulo de gestión de carga USB, donde el módulo de gestión de carga USB está configurado para emitir una tensión de detección correspondiente de acuerdo con las condiciones de conexión del cargador de la interfaz USB, configurado para activar o desactivar un canal de carga de la interfaz USB correspondiente de acuerdo con un comando de activado/desactivado emitido por la CPU para generar una corriente de carga respectiva, y configurado para: cuando el canal de carga está activado, controlar el valor de una corriente de carga de acuerdo con una señal de ajuste enviada por la CPU, combinar la corriente de carga y transmitir la corriente de carga combinada al chip de gestión de carga; el módulo de gestión de carga USB que comprende al menos un primer módulo de detección de cargador y un segundo módulo de detección de cargador configurado para detectar si un cargador está conectado a una interfaz USB respectiva, y enviar la tensión de detección a la CPU; el módulo de gestión de carga USB que comprende al menos un primer módulo de control de corriente de carga y un segundo módulo de control de corriente de carga, configurado para activar o desactivar el canal de carga respectivo de acuerdo con el comando de activado/desactivado, y configurado para controlar un valor de la corriente de carga según la señal de ajuste; el módulo de gestión de carga USB que comprende al menos un primer módulo de procesamiento de datos y un segundo módulo de procesamiento de datos, configurado para realizar un procesamiento anti interferencia y anti estática en datos USB transmitidos por la CPU; y el módulo de gestión de carga USB que comprende un combinador de corriente, configurado para combinar las corrientes de carga y transmitir las corrientes de carga al chip de gestión de carga; la CPU está configurada para identificar las condiciones de conexión del cargador de la interfaz USB de acuerdo con la tensión de detección y emitir el comando de activado/desactivado correspondiente, y está configurada para adquirir el valor de la corriente de carga y enviar la señal de ajuste al módulo de gestión de carga USB; el chip de gestión de carga está configurado para transmitir la salida de corriente de carga del módulo de gestión de carga USB a la batería para cargar la batería, donde la batería está conectada al módulo de gestión de carga USB a través del chip de gestión de carga, y tanto las interfaces USB como las La CPU está conectada al módulo de gestión de carga USB; el primer módulo de detección del cargador, el primer módulo de control de corriente de carga y el primer módulo de procesamiento de datos están conectados a la primera interfaz USB y la CPU; el segundo módulo de detección del cargador, el segundo módulo de control de corriente de carga y el segundo módulo de procesamiento de datos están conectados a la segunda interfaz USB y la CPU; y el primer módulo de control de corriente de carga y el segundo módulo de control de corriente de carga están conectados al combinador de corriente.

Según una realización, el número de los módulos de detección de carga, el número de los módulos de control de corriente de carga, y el número de los módulos de procesamiento de datos son los mismos que el número de las interfaces USB.

40 Según una forma de realización, que los módulos de detección cargador, los módulos de control de corriente de carga y los módulos de procesamiento de datos están todos conectados a una interfaz USB respectiva y la CPU, y los módulos de control de la corriente de carga están conectados al chip de gestión de la carga a través del combinador de corriente.

Según una forma de realización, en el terminal móvil, el primer módulo de detección de cargador incluye una primera resistencia, una segunda resistencia, una tercera resistencia y un primer transistor; el primer módulo de control de corriente de carga incluye una cuarta resistencia, una quinta resistencia, un segundo transistor y un primer condensador; y el primer módulo de procesamiento de datos incluye una primera bobina de supresión de modo común, un primer tubo TVS, un segundo tubo TVS y un tercer tubo TVS.

50 Según una forma de realización, en el terminal móvil, la base del primer transistor está conectada a un extremo de la fuente de potencia de la primera interfaz USB y el emisor del segundo transistor a través de la primera resistencia, la base del primer transistor está conectada a tierra a través de la segunda resistencia, el colector del primer transistor está conectado a la CPU y está conectado a un extremo de la fuente de alimentación a través de la tercera resistencia, y el emisor del primer transistor está conectado a tierra; y el emisor del segundo transistor está conectado al extremo de la fuente de alimentación de la primera interfaz USB, el emisor del segundo transistor está conectado a tierra a través del primer condensador, y la base del segundo transistor está conectada a la CPU a través de la cuarta resistencia.

60 Según una forma de realización, en el terminal móvil, un primer extremo de la primera bobina de supresión de modo común está conectado a un extremo positivo de línea de datos de la primera interfaz USB y el ánodo del tercer tubo TVS, un segundo extremo de la primera bobina de supresión de modo común está conectada a la CPU, un tercer extremo de la primera bobina de supresión de modo común está conectado a un extremo de línea de datos negativo de la primera interfaz USB y el ánodo del segundo tubo TVS, y un cuarto extremo de la primera bobina de supresión

de modo común está conectada a la CPU; el ánodo del primer tubo TVS está conectado a un extremo de identificación de la primera interfaz USB y la CPU; y el cátodo del primer tubo TVS, el cátodo del segundo tubo TVS y el cátodo del tercer tubo TVS están conectados a tierra.

Según una forma de realización, en el terminal móvil, el primer transistor es un transistor NPN.

5 Según una forma de realización, en el terminal móvil, el segundo módulo de detección de cargador incluye una sexta resistencia, una séptima resistencia, una octava resistencia y un tercer transistor; el segundo módulo de control de corriente de carga incluye una novena resistencia, una décima resistencia, un cuarto transistor y un segundo condensador; y el segundo módulo de procesamiento de datos incluye una segunda bobina de supresión de modo común, un cuarto tubo TVS, un quinto tubo TVS y un sexto tubo TVS.

10 Según una forma de realización, en el terminal móvil, la base del tercer transistor está conectado a un extremo de la fuente de potencia de la segunda interfaz USB y el emisor del cuarto transistor a través de la sexta resistencia, la base del tercer transistor está conectada a tierra a través de la séptima resistencia, el colector del tercer transistor está conectado a la CPU y está conectado a un extremo de la fuente de alimentación a través de la octava resistencia, y el emisor del tercer transistor está conectado a tierra; y el emisor del cuarto transistor está conectado a tierra a través del segundo condensador, y la base del cuarto transistor está conectada a la CPU a través de la novena resistencia.

20 Según una forma de realización, en el terminal móvil, un primer extremo de la segunda bobina de supresión de modo común está conectado a un extremo positivo de línea de datos de la segunda interfaz USB y el ánodo del sexto tubo TVS, un segundo extremo de la segunda bobina de supresión de modo común está conectado a la CPU, un tercer extremo de la segunda bobina de supresión de modo común está conectado a un extremo de línea de datos negativo de la primera interfaz USB y el ánodo del quinto tubo TVS, y un cuarto extremo de la segunda bobina de supresión de modo común está conectado a la CPU; el ánodo del cuarto tubo TVS está conectado a un extremo de identificación de la segunda interfaz USB y la CPU; y el cátodo del cuarto tubo TVS, el cátodo del quinto tubo TVS y el cátodo del sexto tubo TVS están conectados a tierra.

25 Según una forma de realización, en el terminal móvil, el segundo transistor es un transistor PNP.

30 Según una forma de realización, en el terminal móvil, el combinador de corriente incluye una undécima resistencia; un extremo de la quinta resistencia está conectado a la CPU y el colector del segundo transistor, y el otro extremo de la quinta resistencia está conectado a la CPU y un extremo de la undécima resistencia; y un extremo de la décima resistencia está conectado a la CPU y el colector del cuarto transistor, y el otro extremo de la décima resistencia está conectado a la CPU y un extremo de la undécima resistencia.

35 En comparación con la técnica anterior, de acuerdo con un terminal móvil con una función de control de carga de múltiples puertos proporcionado en la presente invención, durante la carga, un módulo de gestión de carga USB detecta condiciones de conexión del cargador de una interfaz USB a la salida una tensión de detección correspondiente a una CPU para que la CPU identifique un estado de conexión del cargador de la interfaz USB; la CPU emite un comando de activación/desactivación correspondiente para activar/desactivar un canal de carga de la interfaz USB correspondiente, y cuando el canal de carga está activado, controla el valor de una corriente de carga, combina la corriente de carga y transmite la carga combinada actual a un chip de gestión de carga para cargar una batería. El uso de múltiples interfaces USB en paralelo para la carga, lo que reduce considerablemente el tiempo de carga de la batería, es fácil de operar y tiene un bajo coste.

40 Las características, rasgos y ventajas antes mencionados de la invención, así como la forma en que se consiguen, se ilustrarán adicionalmente en relación con los siguientes ejemplos y consideraciones, tal como se analiza a la vista de las figuras.

- La figura 1 es un diagrama de bloques estructural de un terminal móvil con una función de control de carga de múltiples puertos;
- 45 La figura 2 es un diagrama de circuito de un módulo de gestión de carga USB en un terminal móvil con una función de control de carga de múltiples puertos;
- La figura 3 es un diagrama de bloques estructural de una primera realización preferida de un terminal móvil con una función de control de carga de múltiples puertos de acuerdo con la presente invención; y
- 50 La figura 4 es un diagrama de circuito de una segunda realización preferida de un terminal móvil con una función de control de carga de múltiples puertos de acuerdo con la presente invención.

55 Un terminal móvil existente se proporciona con múltiples interfaces USB, y cuando un cargador USB está conectado a una interfaz USB, un extremo VBUS (extremo de la fuente de alimentación) de la interfaz USB genera una tensión de + 5V, donde una corriente nominal de 500mA. Un extremo DM de la interfaz USB es un extremo de línea de datos positivo, un extremo de DP es un extremo de línea de datos negativo, un extremo de ID es un extremo de identificación y un extremo de GND es un extremo de tierra.

Con el fin de mejorar la eficiencia de la carga, el terminal móvil con una función de carga de control proporcionada en la presente invención de múltiples puertos hace pleno uso de las interfaces USB múltiples existentes para la carga en paralelo, es decir, durante la carga, las interfaces USB son independientes la una de la otra y son gestionadas de forma integral por la CPU. La CPU supervisa el estado de carga de cada interfaz USB por separado, incluida la detección de la conexión del cargador USB, el activado/desactivado del canal de carga, el control sobre el valor de una corriente de carga, la combinación de múltiples corrientes de carga y similares. Las múltiples interfaces USB son equivalentes a una interfaz de carga de bloques de construcción, y el número de cargadores conectados a las interfaces USB puede incrementarse o disminuirse arbitrariamente.

Para hacer el objeto, las soluciones técnicas y los efectos de la presente más claros, la presente invención se divulga además detalladamente a continuación con referencia a los dibujos adjuntos y a realizaciones. Debe entenderse que realizaciones específicas descritas en el presente documento solo pretenden explicar la presente invención, no limitar la presente invención.

Con referencia a la figura 1, la figura 1 es un diagrama de bloques estructural de un terminal móvil con una función de control de carga de múltiples puertos. El terminal móvil incluye una interfaz 10 USB, un módulo 20 de gestión de carga USB, una CPU 30, un chip 40 de gestión de carga y una batería 50. La batería 50 está conectada al módulo 20 de gestión de carga USB a través del chip 40 de gestión de carga, y tanto la interfaz 10 USB como la CPU 30 están conectadas al módulo 20 de gestión de carga USB. El módulo 20 de gestión de carga USB envía una tensión de detección correspondiente a la CPU 30 de acuerdo con las condiciones de conexión del cargador de la interfaz USB. La CPU 30 identifica las condiciones de conexión del cargador de la interfaz USB según la tensión de detección y envía un comando de activado/desactivado correspondiente al módulo 20 de gestión de carga USB. El módulo 20 de gestión de carga USB enciende/apaga un canal de carga de la interfaz USB correspondiente de acuerdo con el comando de activado/desactivado, y cuando el canal de carga está encendido, controla el valor de una corriente de carga de acuerdo con una señal de ajuste, combina la carga de corriente, y luego transmite la corriente de carga combinada al chip 40 de gestión de carga para cargar la batería 50. El módulo 20 de gestión de carga USB incluye un módulo 210 de detección de cargador, un módulo 220 de control de corriente de carga, un módulo 230 de procesamiento de datos y un combinador 240 de corriente. El módulo 210 de detección de cargador, el módulo 220 de control de corriente de carga y el módulo 230 de procesamiento de datos están todos conectados a la interfaz 10 USB y la CPU 30, y el módulo 220 de control de corriente de carga está conectado al chip 40 de gestión de carga a través del combinador 240 de corriente. El módulo 210 de detección de cargador detecta si un cargador está conectado a la interfaz 10 USB del terminal móvil, y envía la tensión de detección correspondiente a la CPU 30. El módulo 220 de control de corriente de carga enciende/apaga el canal de carga de la interfaz 10 USB correspondiente de acuerdo con el comando de activado/desactivado transmitido por la CPU 30; cuando se enciende el canal de carga, la CPU 30 adquiere el valor de la corriente de carga y emite una señal de ajuste correspondiente al módulo de gestión de carga USB para ajustar el valor de la corriente de carga. El combinador 240 de corriente combina la salida de corriente de carga del módulo 220 de control de corriente de carga y luego transmite la corriente de carga al chip 40 de gestión de carga. El módulo 230 de procesamiento de datos realiza un procesamiento antiinterferencia y antiestática en datos USB transmitidos por la CPU.

Con referencia a la figura 2, la figura 2 es un diagrama de circuito de un módulo de gestión de carga USB en un terminal móvil con una función de control de carga de múltiples puertos. Como se muestra en la figura 2, el módulo 210 de detección de cargador incluye una primera resistencia R1, una segunda resistencia R2, una tercera resistencia R3 y un primer transistor Q1; la base del primer transistor Q1 está conectada a un extremo VUSB de la interfaz 10 USB a través de la primera resistencia R1, la base del primer transistor Q1 está conectada a tierra a través de la segunda resistencia R2, el colector del primer transistor Q1 está conectado a la CPU 30 y está además conectada a un extremo de fuente de alimentación VCC a través de la tercera resistencia R3, y el emisor del primer transistor Q1 está conectado a tierra. Cuando no se conecta ningún cargador a la interfaz 10 USB, el extremo VUSB se suspende, y la señal de DC_DET emitida por el colector del primer transistor Q1 es elevada a un nivel alto por la tercera resistencia R3.

El primer transistor Q1 es un transistor NPN. Al detectar que la señal DC_DET está en un nivel alto, la CPU 30 identifica que no hay ningún cargador conectado a la interfaz USB; no es necesario activar el canal de carga correspondiente a la interfaz USB, y la CPU 30 envía un comando de apagado al módulo 220 de control de corriente de carga. Cuando se conecta un cargador a la interfaz USB, el extremo VUSB emite una tensión nominal de 5 V para encender el primer transistor Q1, y la señal de DC_DET emitida por el colector se reduce desde un nivel alto a un nivel bajo. Al detectar que la señal DC_DET está en un nivel bajo, la CPU 30 identifica que un cargador está conectado a la interfaz USB; en este momento, es necesario activar el canal de carga correspondiente a la interfaz USB para la carga, y la CPU30 envía un comando de encendido al módulo 220 de control de corriente de carga. La primera resistencia R1 es una resistencia limitadora de corriente, la segunda resistencia R2 es una resistencia de protección desplegable, y las dos se combinan para proteger al primer transistor Q1 de ser dañado por una gran corriente.

El módulo 220 de control de corriente de carga incluye una cuarta resistencia R4, una quinta resistencia R5, un segundo transistor Q2 y un primer condensador C1; la base del segundo transistor Q2 está conectada a la CPU 30 a través de la cuarta resistencia R4, y el emisor del segundo transistor Q2 está conectado al extremo VUSB de la interfaz 10 USB y se conecta a tierra a través del primer condensador C1; un extremo de la quinta resistencia R5

está conectado a la CPU 30 y el colector del segundo transistor Q2, y el otro extremo de la quinta resistencia R5 está conectado a la CPU 30 y al combinador 240 de corriente. El segundo transistor Q2 es un transistor PNP de alta potencia. Al identificar que un cargador está conectado a la interfaz 10 USB, la CPU 30 emite una señal CORRIENTE_CTL de bajo nivel que ingresa a la base del segundo transistor Q2 a través de la cuarta resistencia R4, para encender el segundo transistor Q2, y la corriente desde el extremo VUSB de la interfaz 10 USB fluye a través de la quinta resistencia R5. En este momento, un extremo de la quinta resistencia R5 emite una señal CORRIENTE_P (es decir, una señal de carga, expresada en forma de valor de tensión) a la CPU 30, y la otra extremidad de la quinta resistencia R5 emite una señal CORRIENTE_N (es decir, otra señal de carga, expresada en forma de valor de tensión) a la CPU 30. Un valor de resistencia de la quinta resistencia R5 es un valor fijo conocido, y la CPU 30 puede calcular el valor de la corriente de carga según una diferencia de tensión entre la señal CORRIENTE_P y la señal CORRIENTE_N y el valor de resistencia de la quinta resistencia R5. En general, la corriente de carga generada es de 500 mA, que es la corriente nominal, y en el proceso de carga posterior, la CPU 30 puede emitir señales de CORRIENTE_P a diferentes niveles según el nivel de la batería, para ajustar el grado de encendido del segundo transistor Q2, ajustando así el valor de la corriente de carga, lo que evita que la batería se dañe por una corriente de carga excesivamente grande cuando la batería está a punto de cargarse por completo, y puede garantizar aún más la estabilidad del proceso de carga. El primer condensador C1 se utiliza para almacenar energía y eliminar ruido durante la carga, para garantizar la estabilidad de la corriente de carga.

El módulo 230 de procesamiento de datos incluye una bobina de supresión de modo común FB para anti interferencia, y un primer tubo T1 TVS, un segundo tubo T2 TVS y un tercer tubo T3 TVS para el procesamiento anti estático; un primer extremo 1 de la bobina de supresión de modo común FB está conectado a un extremo DM de la interfaz 10 USB y el ánodo del tercer tubo T3 TVS; un segundo extremo 2 de la bobina de supresión de modo común FB está conectado a la CPU 30 y está configurado para transmitir una señal USB_DM (datos positivos); un tercer extremo 3 de la bobina de supresión de modo común FB está conectado a un extremo DP de la interfaz 10 USB y el ánodo del segundo tubo T2 TVS; un cuarto extremo 4 de la bobina de supresión de modo común FB está conectado a la CPU 30 y está configurado para transmitir una señal USB_DP (datos negativos); el ánodo del primer tubo T1 TVS está conectado a un extremo ID de la interfaz 10 USB y la CPU 30, y está configurado para transmitir una señal USB_ID (información de autenticación de identidad); y el cátodo del primer tubo T1 TVS, el cátodo del segundo tubo T2 TVS y el cátodo del tercer tubo T3 TVS están conectados a tierra.

El combinador 240 de corriente incluye una resistencia R11 combinada de corriente, un extremo de la resistencia R11 combinada de corriente está conectado al otro extremo de la quinta resistencia R5 del módulo 220 de control de corriente de carga, y el otro extremo de la resistencia R11 combinada de corriente está conectado al chip 40 de gestión de carga. Después de fluir a través de la resistencia R11 combinada de corriente, las corrientes de carga emitidas por la quinta resistencia R5 forman una corriente de carga total FUENTE_ALIMENTACIÓN, que se transmite al chip 40 de gestión de carga para su procesamiento, y luego se utiliza para cargar la batería. Una interfaz 10 USB es adaptable a un módulo 210 de detección de cargador, un módulo 220 de control de corriente de carga y un módulo 230 de procesamiento de datos. Si hay varias interfaces USB 10, habrá un mismo número de módulos 210 de detección de cargador, que cargarán los módulos 220 de control de corriente y los módulos 230 de procesamiento de datos de manera correspondiente. En este momento, el combinador 240 de corriente combina las corrientes de carga generadas por múltiples módulos 220 de control de corriente de carga para formar una gran corriente de carga total final, y luego la batería 50 es cargada por el chip 40 de gestión de carga.

Durante la implementación específica, se proporciona al menos una interfaz USB, y el número de los módulos de detección cargador, el número de los módulos de control de corriente de carga y el número de los módulos de procesamiento de datos son los mismos que el número de las interfaces USB. Con referencia a la figura 3, la figura 3 es un diagrama de bloques estructural de una primera realización preferida de un terminal móvil con una función de control de carga de múltiples puertos de acuerdo con la presente invención. Como se muestra en la figura 2, el número de interfaces USB es n (n es un entero positivo), que son una primera interfaz 10_1 USB, una segunda interfaz 10_2 USB ..., y una n -ésima interfaz USB 10_n, respectivamente. El número de módulos de detección cargador está n correspondientemente, que son un primer módulo 210_1 de detección de cargador, un segundo módulo 210_2 de detección de cargador ..., y un n -ésimo módulo 210_n de detección de cargador, respectivamente. El número de carga módulos de control actual es N correspondientemente, que son un primer módulo 220_1 de control de corriente de carga, un segundo módulo 220_2 de control de corriente de carga ..., y un n -ésimo módulo 220_n de control de corriente de carga, respectivamente. El número de módulo de procesamiento de datos está n correspondientemente, que son un primer módulo 230_1 de procesamiento de datos, un segundo módulo 230_2 de procesamiento de datos ..., y un n -ésimo módulo 230_n de procesamiento de datos, respectivamente.

El primer módulo 210_1 de detección de cargador, el primer módulo 220_1 de control de corriente de carga y el primer módulo 230_1 de procesamiento de datos están conectados a la primera interfaz 10_1 USB y la CPU 30. El segundo módulo 210_2 de detección del cargador, el segundo módulo 220_2 de control de corriente de carga y el segundo módulo 230_2 de procesamiento de datos están conectados a la segunda interfaz 10_2 USB y la CPU 30. El resto puede ser deducido por analogía, es decir, el n -ésimo módulo 210_n de detección de cargador, el n -ésimo módulo 220_n de control de corriente de carga y el n -ésimo módulo 230_n de procesamiento de datos están conectados a la n -ésima interfaz 10_n USB y la CPU 30. El primer módulo 220_1 de control de corriente de carga, el segundo módulo 220_2 de control de corriente de carga ... y el n -ésimo módulo 220_n de control de corriente de carga están conectados al combinador 240 de corriente.

Hay que señalar que, estructuras de circuitos de la primera interfaz 10_1 USB, la segunda interfaz 10_2 USB ..., y la n-ésima interfaz 10_n USB son las mismas que la estructura del circuito de la interfaz 10 USB en la implementación mostrada en la figura 2. Las estructuras de circuito del primer módulo 210_1 de detección de cargador, el segundo módulo 210_2 de detección de cargador ... y el n-ésimo módulo 210_n de detección de cargador son iguales a la estructura de circuito del módulo 210 de detección de cargador en la implementación que se muestra en la figura 2. Las estructuras de circuito del primer módulo 220_1 de control de corriente de carga, el segundo módulo 220_2 de control de corriente de carga ... y el n-ésimo módulo 220_n de control de corriente de carga son iguales a la estructura de circuito del módulo 220 de control de corriente de carga en la implementación que se muestra en figura 2. Las estructuras de circuito del primer módulo 230_1 de procesamiento de datos, el segundo módulo 230_2 de procesamiento de datos ... y el n-ésimo módulo 230_n de procesamiento de datos son iguales a la estructura de circuito del módulo 230 de procesamiento de datos en la implementación que se muestra en la figura 2. En una implementación específica, los dispositivos electrónicos tienen nombres diferentes para distinguirlos entre sí, pero las relaciones de conexión y los principios de funcionamiento de los mismos son los mismos.

La estructura de circuito y el principio de funcionamiento del terminal móvil con una función de carga de control en la presente invención de múltiples puertos se ilustran específicamente a continuación mediante el uso de que $n = 2$ y los cargadores están conectados por separado a los dos interfaces USB como un ejemplo; con referencia a la figura 4, la figura 4 es un diagrama de circuito de una segunda realización preferida de un terminal móvil con una función de control de carga de múltiples puertos de acuerdo con la presente invención. El número de interfaces USB es dos, que son una primera interfaz 10_1 USB y una segunda interfaz 10_2 USB, respectivamente; el módulo 20 de gestión de carga incluye un primer módulo 210_1 de detección de cargador, un segundo módulo 210_2 de detección de cargador, un primer módulo 220_1 de gestión de corriente de carga, un segundo módulo 220_2 de gestión de corriente de carga, un primer módulo 230_1 de procesamiento de datos, un segundo módulo 230_2 de procesamiento de datos y un combinador 240 de corriente. El primer módulo 210_1 de detección de cargador, el primer módulo 220_1 de control de corriente de carga y el primer módulo 230_1 de procesamiento de datos están conectados a la primera interfaz 10_1 USB y la CPU 30; el segundo módulo 210_2 de detección de cargador, el segundo módulo 220_2 de control de corriente de carga y el segundo módulo 230_2 de procesamiento de datos están conectados a la segunda interfaz 10_2 USB y la CPU 30; y el primer módulo 220_1 de control de corriente de carga y el segundo módulo 220_2 de control de corriente de carga están conectados al combinador 240 de corriente.

La circuitería del primer módulo 210_1 de detección de cargador es la misma que la del módulo 210 de detección de cargador en el módulo de gestión de carga USB en la implementación que se muestra en la figura 2, e incluye una primera resistencia R1, una segunda resistencia R2, una tercera resistencia R3 y un primer transistor Q1; el circuito del primer módulo 220_1 de control de corriente de carga es el mismo que el del módulo 220 de control de corriente de carga en el módulo de gestión de carga USB en la implementación que se muestra en la figura 2, e incluye una cuarta resistencia R4, una quinta resistencia R5, un segundo transistor Q2 y un primer condensador C1; el circuito del primer módulo 230_1 de procesamiento de datos es el mismo que el del módulo 230 de procesamiento de datos en el módulo de gestión de carga USB en la implementación que se muestra en la figura 2, e incluye una primera bobina de supresión de modo común FBI, un primer tubo T1 TVS, un segundo tubo T2 TVS y un tercer tubo T3 TVS; el segundo módulo 210_2 de detección de cargador incluye una sexta resistencia R6, una séptima resistencia R7, una octava resistencia R8 y un tercer transistor Q3; el segundo módulo 220_2 de control de corriente de carga incluye una novena resistencia R9, una décima resistencia R10, un cuarto transistor Q4 y un segundo condensador C2; el segundo módulo 230_2 de procesamiento de datos incluye una segunda bobina FB2 de supresión de modo común, un cuarto tubo T4 TVS, un quinto tubo T5 TVS y un sexto tubo T6 TVS; y el combinador 240 de corriente incluye una undécima resistencia R11. La estructura del circuito del primer módulo 210_1 de detección de cargador es la misma que la del segundo módulo 210_2 de detección de cargador; los nombres de los dispositivos electrónicos se modifican de manera correspondiente para distinguirlos entre sí, pero las relaciones de conexión entre los dispositivos electrónicos y los principios de funcionamiento de los mismos son los mismos. Por ejemplo, la primera resistencia R1 y la sexta resistencia R6 tienen nombres diferentes, que pretenden distinguir los dispositivos electrónicos en dos módulos de detección de cargador, pero, de hecho, la primera resistencia R1 y la sexta resistencia R6 son equivalentes, ambas de las cuales representan la primera resistencia R1 en el módulo 210 de detección de cargador mostrado en la figura 2. Las situaciones de otros módulos se pueden inferir de la misma manera.

La base del primer transistor Q1 está conectada a un extremo VUSB de la primera interfaz 10_1 USB y el emisor del segundo transistor Q2 a través de la primera resistencia, la base del primer transistor Q1 se conecta a tierra a través de la segunda resistencia R2, el colector del primer transistor Q1 está conectado a la CPU 30 y además está conectado a un extremo de la fuente de alimentación VCC a través de la tercera resistencia R3, y el emisor del primer transistor Q1 está conectado a tierra. El primer transistor Q1 es un transistor NPN, cuyo colector emite una señal DC_DET1 a la CPU 30.

El emisor del segundo transistor Q2 está conectado a tierra a través del primer condensador C1, y la base del segundo transistor Q2 está conectada a la CPU 30 a través de la cuarta resistencia R4; un extremo de la quinta resistencia R5 está conectado a la CPU 30 y el colector del segundo transistor Q2, y el otro extremo de la quinta resistencia R5 está conectado a la CPU 30 y un extremo de la undécima resistencia R11. El segundo transistor Q2 es un transistor PNP de alta potencia. Un extremo de la quinta resistencia R5 envía una señal CORRIENTE1_P a la CPU 30, y el otro extremo de la quinta resistencia R5 envía una señal CORRIENTE1_N a la CPU 30.

ES 2 730 413 T3

Un primer extremo 1 de la primera bobina FB1 de supresión de modo común está conectada a un extremo de MS de la primera interfaz 10_1 USB y el ánodo del tercer tubo T3 TVS, un segundo extremo 2 de la primera bobina FB1 de supresión de modo común está conectado a la CPU 30, un tercer extremo 3 de la primera bobina FB1 de supresión de modo común está conectado a un extremo DP de la primera interfaz 10_1 USB y el ánodo del segundo tubo T2 TVS, y un cuarto extremo 4 de la primera bobina FB1 de supresión de modo común está conectado a la CPU 30; el ánodo del primer tubo T1 TVS está conectado a un extremo ID de la primera interfaz 10_1 USB y la CPU 30; y el cátodo del primer tubo T1 TVS, el cátodo del segundo tubo T2 TVS y el cátodo del tercer tubo T3 TVS están conectados a tierra. Se transmite una señal USB1_DM entre el segundo extremo 2 de la primera bobina FB1 de supresión de modo común y la CPU 30, una señal USB1_DP se transmite entre el cuarto extremo 4 de la primera bobina FB1 de supresión de modo común y la CPU 30, y USB1_ID se transmite entre el extremo de ID de la primera interfaz 10_1 USB y la CPU 30.

La base del tercer transistor Q3 está conectada a un extremo VUSB de la segunda interfaz 10_2 USB y el emisor del cuarto transistor Q4 a través de la sexta resistencia R6, la base del tercer transistor Q3 está conectada a tierra adicional a través de la séptima resistencia R7, el colector del tercer transistor Q3 está conectado a la CPU 30 y está conectado además a un extremo de la fuente de alimentación VCC a través de la octava resistencia R8, y el emisor del tercer transistor Q3 está conectado a tierra. El tercer transistor Q3 es un transistor NPN, cuyo colector emite una señal DC_DET2 a la CPU 30.

El emisor del cuarto transistor Q4 está conectado a tierra a través del segundo condensador C2, y la base del cuarto transistor Q4 está conectada a la CPU 30 a través de la novena resistencia R9; un extremo de la décima resistencia R10 está conectado a la CPU 30 y el colector del cuarto transistor Q4, y el otro extremo de la décima resistencia R10 está conectado a la CPU 30 y un extremo de la undécima resistencia R11. El cuarto transistor Q4 es un transistor PNP de alta potencia. Un extremo de la décima resistencia R10 envía una señal CORRIENTE2_P a la CPU 30, y el otro extremo de la décima resistencia RIO envía una señal CORRIENTE2_N a la CPU 30.

Un primer extremo ① de la segunda bobina FB2 de supresión de modo común está conectado a un extremo DM de la segunda interfaz 10_2 USB y el ánodo del sexto tubo T6 de TVS, un segundo extremo ② de la segunda bobina FB2 de supresión de modo común está conectado a la CPU 30, un tercer extremo ③ de la segunda bobina FB2 de supresión de modo común está conectado a un extremo DP de la segunda interfaz 10_2 USB y el ánodo del quinto tubo T5 TVS, y un cuarto extremo ④ de la segunda bobina FB2 de supresión de modo común está conectada a la CPU 30; el ánodo del cuarto tubo T4 TVS está conectado a un extremo ID de la segunda interfaz 10_2 USB y la CPU 30; y el cátodo del cuarto tubo T4 TVS, el cátodo del quinto tubo T5 TVS y el cátodo del sexto tubo T6 TVS están conectados a tierra. Se transmite una señal USB2_DM entre el segundo extremo ② de la segunda bobina FB2 de supresión de modo común y la CPU 30, una señal USB2_DP se transmite entre el cuarto extremo ④ de la segunda bobina FB2 de supresión de modo común y la CPU 30, y una señal USB2_ID se transmite entre el extremo de ID de la segunda interfaz 10_2 USB y la CPU 30.

Suponiendo que los cargadores están conectados por separado a la primera interfaz 10_1 USB y la segunda interfaz 10_2 USB, el extremo VUSB de la primera interfaz 10_1 USB y el extremo VUSB de la segunda interfaz 10_2 USB emiten una tensión de 5 V, para activar en el primer transistor Q1 y el tercer transistor Q3 por separado, y cambie la señal DC_DET1 y DC_DET2 para que sean señales de bajo nivel, que se transmiten a la CPU 30. La CPU 30 identifica que los cargadores están conectados por separado a la primera interfaz 10_1 USB y la segunda interfaz 10_2 USB, y en este momento, la CPU 30 genera un CORRIENTE1_CTL de bajo nivel que se ingresa a la base del segundo transistor Q2 hasta la cuarta resistencia R4 y un CORRIENTE2_CTL de bajo nivel que se introduce en la base del cuarto transistor Q4 a través de la novena resistencia R9. El segundo transistor Q2 y el cuarto transistor Q4 están ambos encendidos; el extremo VUSB de la primera interfaz 10_1 USB genera una corriente que fluye a través de la quinta resistencia R5, generando así una corriente 1 de carga que fluye hacia un extremo de la resistencia R11 combinada de corriente; mientras tanto, el extremo VUSB de la segunda interfaz 10_2 USB también genera una corriente que fluye a través de la décima resistencia R10, generando así una corriente 2 de carga que fluye a un extremo de la resistencia R11 combinada de corriente. La resistencia R11 combinada de corriente combina la corriente 1 de carga y la corriente 2 de carga que luego fluye desde el otro extremo de la resistencia R11 combinada de corriente, para formar una corriente de carga total FUENTE_ALIMENTACIÓN al chip 40 de gestión de carga para cargar la batería 50. Durante la carga, la CPU 30 calcula el valor de la corriente 1 de carga de acuerdo con una diferencia de tensión entre la señal de salida CORRIENTE1_P en un extremo de la quinta resistencia R5 y la señal de salida CORRIENTE1_N en el otro extremo de la quinta resistencia R5, y una resistencia valor de la quinta resistencia R5; del mismo modo, la CPU 30 calcula el valor de la corriente 2 de carga de acuerdo con una diferencia de tensión entre la señal de salida CORRIENTE2_P en un extremo de la décima resistencia R10 y la señal de salida CORRIENTE2_N en el otro extremo de la décima resistencia R10 y un valor de resistencia de la décima resistencia R10. La corriente 1 de carga y la corriente 2 de carga se mantienen generalmente a 500 mA, de esta manera, la corriente 1 de carga y la corriente 2 de carga forman una corriente de carga total de 1000 mA después de combinarse a través de la resistencia R11 combinada de corriente, para cargar la batería 50, y el tiempo de carga de una batería de gran capacidad se mantiene o reduce al aumentar la corriente de carga. Además, la CPU 30 puede emitir una señal CORRIENTE1_CTL y una señal CORRIENTE2_CTL con los valores de nivel correspondientes para ajustar los valores de la corriente 1 de carga y la corriente 2 de carga. Durante la implementación específica, la CPU 30 puede ajustar arbitrariamente el valor de una corriente de carga proporcionada por una o más interfaces USB.

5 Debe entenderse que, cada interfaz USB es independiente, y puede proporcionar una corriente nominal de 500 mA. Un cargador puede proporcionar una corriente nominal cuando está conectado a cualquier interfaz USB. La corriente de carga total es la suma de las corrientes nominales de las múltiples interfaces USB a las que están conectados los cargadores, equivalente a la carga paralela de las múltiples interfaces USB; de esta manera, independientemente de un tipo de interfaz USB, la carga se puede lograr siempre que el cargador esté conectado a la interfaz USB, y la carga de gran intensidad se puede realizar cuando se conectan múltiples cargadores a las interfaces USB, mejorando así la compatibilidad de las interfaces USB.

10 En resumen, de acuerdo con la presente invención, el módulo de detección cargador detecta si un cargador está conectado, y emite un resultado de la detección (es decir, una señal de DC_DET de bajo nivel) para notificar a la CPU cuando se conecta el cargador; la CPU identifica que el cargador está conectado a la interfaz USB, emite un comando de encendido (es decir, una señal CORRIENTE_CTL de bajo nivel) para activar un canal de carga en el módulo de control de corriente de carga para generar una corriente de carga; cuando los cargadores están conectados a múltiples interfaces USB, los canales de carga en los módulos de control de la corriente de carga correspondiente se activan para generar múltiples corrientes de carga, y las corrientes de carga ingresan en el
15 combinador de corriente y se combinan para formar una corriente de carga total, que se transmite al chip de gestión de carga para cargar la batería. Un requisito para la carga de gran intensidad se logra utilizando varias interfaces USB en paralelo para la carga, lo que reduce significativamente el tiempo de carga de la batería, es fácil de operar y tiene un bajo coste.

REIVINDICACIONES

1. Un terminal móvil que comprende:

- una batería (50);
- al menos una primera interfaz (10_1) USB y una segunda interfaz (10_2) USB;
- 5 - una unidad (30) central de procesamiento (CPU);
- un chip (40) de gestión de carga; y
- un módulo (20) de gestión de carga USB;
- en el que el módulo de gestión de carga USB está configurado para emitir un tensión de detección correspondiente de acuerdo con las condiciones de conexión del cargador de las interfaces USB, configurado para activar o desactivar un canal de carga de la interfaz USB correspondiente según una salida de comando de activado/desactivado por parte de la CPU para generar una corriente de carga respectiva y configurada para: cuando el canal de carga está activado, controlar un valor de una corriente de carga de acuerdo con una señal de ajuste enviada por la CPU, combinar las corrientes de carga y transmitir las corrientes de carga al chip de gestión de carga;
- 10 - el módulo (20) de gestión de carga USB comprende al menos un primer módulo (210_1) de detección de cargador y un segundo módulo (210_2) de detección de cargador configurado para detectar si un cargador está conectado a una interfaz (10_1, 10_2) USB respectiva y sale la tensión de detección a la CPU (30);
- el módulo (20) de gestión de carga USB comprende al menos un primer módulo (220_1) de control de corriente de carga y un segundo módulo (220_2) de control de corriente de carga, configurado para activar o desactivar el canal de carga respectivo de acuerdo con el comando de activado/desactivado, y configurado para controlar un valor de la corriente de carga de acuerdo con la señal de ajuste;
- 15 - el módulo (20) de gestión de carga USB comprende al menos un primer módulo (230_1) de procesamiento de datos y un segundo módulo (230_2) de procesamiento de datos, configurado para realizar un procesamiento contra interferencias y antiestático en datos USB transmitidos por la CPU; y
- el módulo (20) de gestión de carga USB comprende un combinador (240) de corriente, configurado para combinar las corrientes de carga y transmitir las corrientes de carga al chip (40) de gestión de carga;
- la CPU está configurada para identificar las condiciones de conexión del cargador de las interfaces USB según la tensión de detección y emitir el comando de activado/desactivado correspondiente, y configurada para adquirir el valor de las corrientes de carga y enviar la señal de ajuste al módulo de gestión de carga USB;
- 20 - el chip de gestión de carga está configurado para transmitir la salida de corriente de carga del módulo de gestión de carga USB a la batería para cargar la batería; y
- la batería está conectada al módulo de gestión de carga USB a través del chip de gestión de carga, y tanto las interfaces (10_1, 10_2) USB como la CPU están conectadas al módulo de gestión de carga USB;

en el que

- 35 - el primer módulo de detección del cargador, el primer módulo de control de corriente de carga y el primer módulo de procesamiento de datos están conectados a la primera interfaz USB y la CPU;
- el segundo módulo de detección del cargador, el segundo módulo de control de corriente de carga y el segundo módulo de procesamiento de datos están conectados a la segunda interfaz USB y la CPU; y
- 40 - el primer módulo de control de corriente de carga y el segundo módulo de control de corriente de carga están conectados al combinador de corriente.

2. El terminal móvil según la reivindicación 1, en el que un número de módulos (210; 210_1, 210_2, 210_n) de detección de cargador, un número de módulos (220; 220_1, 220_2, 220_n) de control de corriente de carga y un número de módulos (230 ; 230_1, 230_2, 230_n) de procesamiento de datos son lo mismo que un número de interfaces (10_1, 10_2) USB.

3. El terminal móvil según cualquiera de las reivindicaciones anteriores, en el que los módulos de detección del cargador, los módulos de control de la corriente de carga y los módulos de procesamiento de datos están todos conectados a la interfaz USB respectiva y a la CPU, y los módulos de control de la corriente de carga están conectados al chip de gestión de carga a través del combinador actual.

4. El terminal móvil según cualquiera de las reivindicaciones anteriores, en el que el primer módulo de detección de cargador comprende una primera resistencia (R1), una segunda resistencia (R2), una tercera resistencia (R3) y un primer transistor (Q1); el primer módulo de control de corriente de carga comprende una cuarta resistencia (R4), una quinta resistencia (R5), un segundo transistor (Q2) y un primer condensador (C1); y el primer módulo de procesamiento de datos comprende una primera bobina (FB1) de supresión de modo común, un primer tubo (TVS) supresor de tensión transitorios T1, un segundo tubo (T2) TVS y un tercer tubo (T3) TVS.

5. El terminal móvil según la reivindicación 4, en el que la base del primer transistor está conectada a un extremo (VUSB) de la fuente de alimentación de la primera interfaz USB y el emisor del segundo transistor a través de la primera resistencia, la base del primer transistor es adicional conectado a tierra a través de la segunda resistencia, el colector del primer transistor está conectado a la CPU y además está conectado a un extremo (VCC) de la fuente de alimentación a través de la tercera resistencia, y el emisor del primer transistor está conectado a tierra; y

el emisor del segundo transistor está conectado al extremo de la fuente de alimentación de la primera interfaz USB, el emisor del segundo transistor se conecta a tierra a través del primer condensador y la base del segundo transistor se conecta a la CPU a través de la cuarta resistencia.

5 6. El terminal móvil según cualquiera de las reivindicaciones 4 o 5, en el que un primer extremo (1) de la primera bobina de supresión de modo común está conectado a un extremo (DM) de línea de datos positivo de la primera interfaz USB y el ánodo del tercer tubo TVS, un segundo extremo (2) de la primera bobina de supresión de modo común está conectado a la CPU, un tercer extremo (3) de la primera bobina de supresión de modo común está conectado a un extremo de línea de datos negativo (DP) de la primera interfaz USB y el ánodo del segundo tubo TVS, y un cuarto extremo de la primera bobina de supresión de modo común están conectados a la CPU; y
 10 el ánodo del primer tubo TVS está conectado a un extremo de identificación (ID) de la primera interfaz USB y la CPU; el cátodo del primer tubo TVS, el cátodo del segundo tubo TVS y el cátodo del tercer tubo TVS están conectados a tierra.

7. El terminal móvil según cualquiera de las reivindicaciones 4 a 6, en el que el primer transistor es un transistor NPN.

15 8. El terminal móvil según cualquiera de las reivindicaciones anteriores, en el que el módulo de detección del segundo cargador comprende una sexta resistencia (R6), una séptima resistencia (R7), una octava resistencia (R8) y un tercer transistor (Q3); el segundo módulo de control de corriente de carga comprende una novena resistencia (R9), una décima resistencia (R10), un cuarto transistor (Q4) y un segundo condensador (C2); y
 20 el segundo módulo de procesamiento de datos comprende una segunda bobina (FB2) de supresión de modo común, un cuarto tubo (T4) TVS, un quinto tubo (T5) TVS y un sexto tubo (T6) TVS.

9. El terminal móvil según la reivindicación 8, en el que la base del tercer transistor está conectada a un extremo de la fuente de alimentación de la segunda interfaz USB y el emisor del cuarto transistor a través de la sexta resistencia, la base del tercer transistor se conecta a tierra a través de la séptima resistencia, el colector del tercer transistor está conectado a la CPU y además está conectado a un extremo de la fuente de alimentación a través de
 25 la octava resistencia, y el emisor del tercer transistor está conectado a tierra; y el emisor del cuarto transistor está conectado a tierra a través del segundo condensador, y la base del cuarto transistor se conecta a la CPU a través de la novena resistencia.

10. El terminal móvil según cualquiera de las reivindicaciones 8 o 9, en el que un primer extremo de la segunda bobina de supresión de modo común está conectado a un extremo de línea de datos positivos de la segunda interfaz USB y el ánodo del sexto tubo TVS, un segundo extremo de la segunda bobina de supresión de modo común está conectada a la CPU, un tercer extremo de la segunda bobina de supresión de modo común está conectado a un extremo de línea de datos negativo de la primera interfaz USB y el ánodo del quinto tubo TVS, y un cuarto extremo de la segunda bobina de supresión de modo común está conectada a la CPU; el ánodo del cuarto tubo TVS está conectado a un extremo de identificación de la segunda interfaz USB y la CPU; y el cátodo del cuarto tubo TVS, el
 35 cátodo del quinto tubo TVS y el cátodo del sexto tubo TVS están conectados a tierra.

11. El terminal móvil según cualquiera de las reivindicaciones 8 a 10, en el que el segundo transistor es un transistor PNP.

12. El terminal móvil según cualquiera de las reivindicaciones anteriores, en el que el combinador de corriente comprende una undécima resistencia (R11);
 40 un extremo de la quinta resistencia está conectado a la CPU y el colector del segundo transistor, y el otro extremo de la quinta resistencia está conectado a la CPU y un extremo de la undécima resistencia; y un extremo de la décima resistencia está conectado a la CPU y el colector del cuarto transistor, y el otro extremo de la décima resistencia está conectado a la CPU y un extremo de la undécima resistencia.

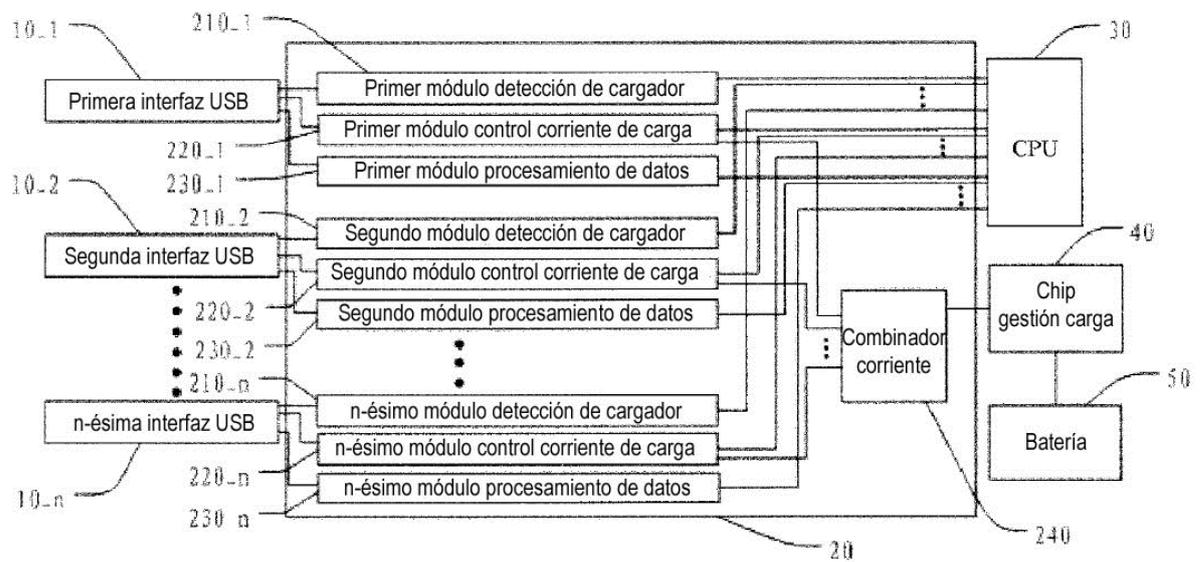


FIG. 3

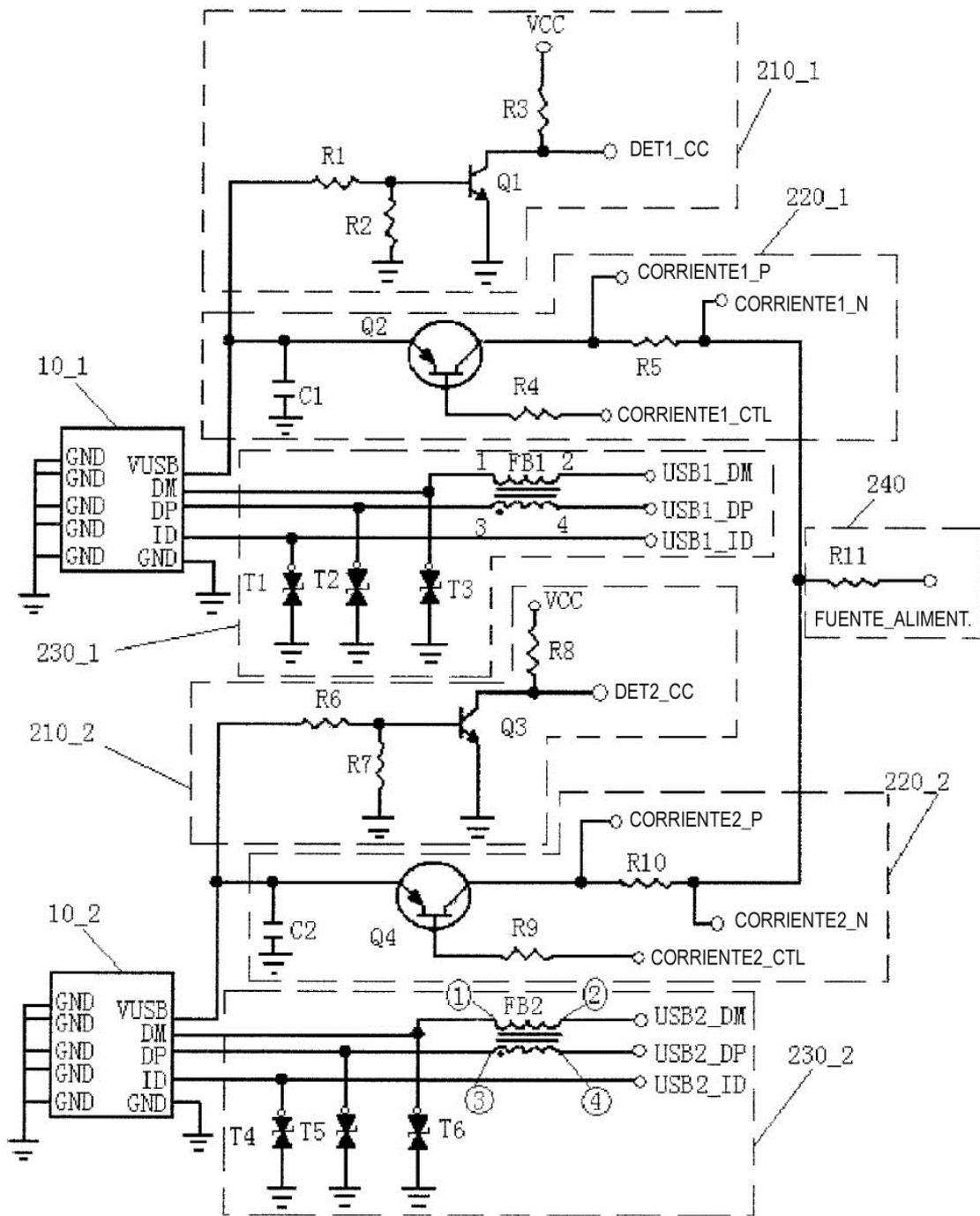


FIG. 4