

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 732 024**

51 Int. Cl.:

B81B 3/00

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **20.04.2016 PCT/IB2016/000490**

87 Fecha y número de publicación internacional: **27.10.2016 WO16170412**

96 Fecha de presentación y número de la solicitud europea: **20.04.2016 E 16725569 (4)**

97 Fecha y número de publicación de la concesión europea: **06.03.2019 EP 3286134**

54 Título: **Circuito integrado que comprende estructuras micromecánicas multicapa con masa mejorada y fiabilidad y método de fabricación del mismo**

30 Prioridad:

21.04.2015 EP 15164506

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

20.11.2019

73 Titular/es:

UNIVERSITAT POLITÈCNICA DE CATALUNYA (50.0%)

Calle Jordi Girona, 31

08034 Barcelona, ES y

FERNÁNDEZ MARTÍNEZ, DANIEL (50.0%)

72 Inventor/es:

MICHALIK, PIOTR JOZEF;

MADRENAS BOADAS, JORDI y

FERNÁNDEZ MARTÍNEZ, DANIEL

74 Agente/Representante:

TORNER LASALLE, Elisabet

ES 2 732 024 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Circuito integrado que comprende estructuras micromecánicas multicapa con masa mejorada y fiabilidad y método de fabricación del mismo.

5

Campo técnico

La invención se refiere a un circuito integrado que comprende estructuras micromecánicas; en particular de diseño de MEMS (sistema microelectromecánico), que se producen de manera miniaturizada por medio de métodos de película delgada compatibles con el procedimiento de circuito integrado, y al uso de dicho componente.

10

Antecedentes de la técnica

El procedimiento de producción de circuito (IC) integrado puede dividirse en dos etapas principales. FEOL (extremo frontal de línea) consiste en una fabricación de dispositivos activos como transistores o diodos sobre un sustrato semiconductor (normalmente silicio). BEOL (extremo trasero de línea) es la parte restante del proceso de fabricación de IC con una meta principal de crear las interconexiones entre los dispositivos activos. El proceso BEOL genera una pila de capas de metalización posteriores (normalmente Al, aleación de AlCu o Cu) separadas con IMD (dieléctrico intermetálico) (normalmente dióxido de silicio) y vías que son aberturas pequeñas en el dieléctrico intermetálico que se llenan con un conductor (por ejemplo, tungsteno) con el fin de proporcionar conexiones verticales de una capa metalizada a otra. En unas vías de tecnología de IC normales tienen un tamaño fijo optimizado para un diámetro mínimo que proporcionan el contacto fiable y en cualquier parte en la que se requiere una resistencia de vía inferior se usa una matriz de tales vías. Además, en una tecnología con una pluralidad de capas de vía y metálicas, alguna vía y capas metálicas depositadas adicionalmente a partir del sustrato pueden tener un grosor mayor que aquellos depositados más cerca con respecto al sustrato. Una disposición de este tipo se usa normalmente con el fin de proporcionar resistencia de interconexión global inferior o para construir inductores integrados con factor de calidad mejorado. El proceso de BEOL se finaliza habitualmente por una deposición de una capa de pasivación como nitruro de silicio que proporciona protección adicional de un IC.

15

20

25

30

El documento de DAI, CHING-LIANG, y otros., "A maskless wet etching silicon dioxide post-CMOS process and its application" da a conocer una variedad de componentes micromecánicos integrados de manera monolítica en un IC estándar por medio de la liberación de una parte de la pila de interconexión de BEOL a través de grabado isotrópico IMD.

35

Una técnica de este tipo, que es un ejemplo de micromecanizado de BEOL, puede proporcionar una solución muy económica para la producción de una variedad de elementos microelectromecánicos relativamente pequeños como conmutadores de radio frecuencia (RF) (por ejemplo, el documento US 20120280393 A1), filtros o resonadores. Sin embargo hasta la fecha, esto ha sido menos efectivo como método de fabricación de dispositivos más grandes como acelerómetros o giroscopios.

40

Los acelerómetros capacitivos u otros sensores inerciales requieren una masa relativamente grande y alta capacitancia de detección con el fin de transformar un movimiento inercial en una señal eléctrica. Por esta razón, se realizan habitualmente usando un proceso de producción dedicado. La mayoría de los intentos de usar el micromecanizado de BEOL para este propósito requirieron varias etapas de grabado adicionales como grabado de ion reactivo del BEOL y/o grabado de ion reactivo profundo o anisotrópico de sustrato. Estas etapas son perjudiciales para un procedimiento de producción de IC y aumenta su coste. También impiden la integración de dispositivo micromecánico en la parte superior del circuito integrado.

45

El grabado isotrópico de IMD es un postprocesamiento adicional simple que consiste en retirada de aislante de una parte de la pila de interconexión de circuito integrado, que da como resultado la obtención de espacios huecos entre las capas de interconexión, de ese modo, alguna parte de las interconexiones forman estructuras micromecánicas.

50

Un procesamiento de este tipo puede realizarse a través de grabado en seco o húmedo usando cualquier agente grabador que disuelve el dieléctrico intermetálico mientras es selectivo para las capas de metalización y vía. Un ejemplo de un agente grabador que se usa para retirar dióxido de silicio y es selectivo para aluminio es Silox Vapox III producido por Transene y usado en DAI, CHING-LIANG, y otros., "A maskless wet etching silicon dioxide post-CMOS process and its application". Otros ejemplos pueden encontrarse por ejemplo en el documento de FERNANDEZ, DANIEL, y otros. "Experiments on the release of CMOS-micromachined metal layers." *Journal de Sensors*, 2010. Si el grabado está húmedo habitualmente va seguido por procesos de secado de punto crítico o por un aclarado en un líquido de tensión superficial baja como isopropanol o metanol. Estas etapas minimizan problemas de fricción estática. La parte de un IC que es un sujeto de grabado puede seleccionarse por una apertura en la capa de pasivación. Opcionalmente, puede usarse una máscara dura o fotorresistente para proteger la pasivación.

55

60

La dificultad principal al usar el grabado isotrópico de IMD para producir acelerómetros, giroscopios u otros dispositivos micromecánicos grandes es la necesidad de usar varias capas metalizadas con el fin de proporcionar masa suficientemente grande y gruesa y con alta capacitancia de detección. La naturaleza isotrópica de la etapa de

65

grabado conduce sin embargo a una retirada de IMD parcial o total del espacio entre las capas de metalización privando a las estructuras micromecánicas de las fuerzas adhesivas entre el metal y el IMD. En este caso, las fuerzas adhesivas restantes proporcionadas por vías estándar pueden ser insuficientes para preservar la integridad del dispositivo micromecánico preservado, el dispositivo micromecánico puede dañarse debido a tensión residual, cambio de temperatura, impacto mecánico u otros fenómenos.

Divulgación de la invención

La invención dada a conocer mejora la fiabilidad de una unión mecánica entre capas metálicas unidas en una pila de metal expuesta a grabado isotrópico de IMD. El efecto se alcanza por medio del uso de conformación de vía modificada que previene localmente que el conector de vía depositada (por ejemplo, tungsteno) llene de manera completa la abertura de vía dejando un vacío sobre alguna parte del área de vía. La capa metálica depositada por encima de la vía llena el vacío, de ese modo el área de contacto entre la vía y la capa metálica y la fuerza de conexión entre estas dos capas se mejoran.

La figura 1 presenta una sección transversal simplificada de un IC que comprende el sustrato 10, dispositivos 11 activos, pila 12 de BEOL que comprende adicionalmente la capa 14 de pasivación, capas 17 metálicas, vías 19 estándar e IMD 13, en el que una parte de la pila de interconexión forma una estructura 16 micromecánica multicapa que va a liberarse por grabado isotrópico de IMD aplicado a través de la abertura 15 de capa de pasivación.

La figura 2 representa una sección transversal simplificada del mismo IC tras realizar el procedimiento de grabado isotrópico de IMD, que da como resultado dejar espacio 23 hueco entre alguna de las capas metálicas. Las vías 19 estándar dentro de la estructura 162 mecánica multicapa no son capaces de soportar la tensión residual de las capas metálicas liberadas que da como resultado la desintegración de la estructura 162 micromecánica multicapa.

En una tecnología IC convencional, vías son de alta relación de aspecto, pronunciadas, aberturas en el IMD que se llenan con un conductor, por ejemplo, un metal refractario como tungsteno depositado usando un proceso CVD (deposición química en fase vapor). La figura 3 representa una sección transversal de una vía 19 estándar usada para conectar dos capas 171 y 172 metálicas que comprenden como ejemplo las subcapas siguientes: capa 31 de nitruro de titanio/titanio inferior, capa 32 de AlCu principal y capa 33 de nitruro de titanio/titanio superior. Una vez que la capa 13 IMD se finaliza, una abertura de vía pronunciada se graba y se cubre con una capa 35 de nitruro de titanio delgada que es una capa de adhesivo para la posterior etapa de CVD de tungsteno. El proceso de CVD hace crecer selectiva y gradualmente el conector 37 de tungsteno sobre nitruro de titanio hasta que se llene la abertura de vía. El exceso de tungsteno se retira y una capa 172 metálica próxima se deposita usando por ejemplo proceso de pulverización o deposición física en fase vapor.

El proceso de CVD se optimiza habitualmente para garantizar el llenado adecuado (por lo tanto, el rendimiento eléctrico y la fiabilidad) de una abertura de vía, y la abertura de vía tiene un diámetro específico para una tecnología dada y una capa metálica. No se garantiza que se llenen adecuadamente aberturas más grandes ni más pequeñas de vía. Por esta razón el tamaño de vía se fija y el cambio de su diámetro o forma se considera como una infracción de reglas de diseño.

Los inventores, sin embargo, han encontrado un efecto ventajoso de infracción de reglas de tamaño de vía cuando se usa en la parte MEMS de un circuito integrado. La figura 4 representa una sección transversal simplificada de una vía 41 modificada alrededor de un punto donde se extiende su diámetro. El proceso de CVD hacer crecer sobre la capa 35 de nitruro de titanio una capa 37 de tungsteno de grosor R, que es un valor, normalmente, ligeramente más grande que un radio de la vía 19 estándar. Ya que el radio de la vía modificada es más grande que R, la abertura de vía no se llena de manera completa y se deja un vacío 44 en el centro de la vía. Si el vacío es suficientemente grande, se llena parcialmente o de manera completa durante la siguiente etapa de deposición de capa metálica dando como resultado una extensión 45 vertical de la capa metálica. Una construcción de este tipo de la vía, aunque pueden faltar propiedades eléctricas óptimas, presenta un desarrollo mecánico superior en comparación a las vías 19 estándar, cuando se retira la capa 13 de IMD.

Una extensión de vía más grande por encima del radio estándar R proporciona mejor llenado de metal del vacío de la vía, sin embargo, intensifica la degeneración 47 de la planitud de metal local, que puede propagarse a capas metálicas posteriores. Por lo tanto, la cantidad preferida de la extensión de tamaño de vía debe determinarse experimentalmente para un caso particular o si los datos de proceso están disponibles, a través de simulaciones numéricas.

La fiabilidad y el rendimiento de contacto eléctrico de la parte restante de la IC no se compromete, ya que el proceso de fabricación puede permanecer sin cambiar y reglas de diseño estándar pueden mantenerse fuera del área de MEMS. Por lo tanto, no se requiere rediseñar y recalificar de manera costosa el proceso de BEOL.

Breve descripción de los dibujos

La figura 1 es una vista en sección transversal de pregrabado de un circuito integrado que comprende un

componente micromecánico multicapa en el que diferentes capas metálicas se unen usando vías de tamaño estándar.

5 La figura 2 es una vista en sección transversal de postgrabado del circuito integrado de la figura 1, en el que el componente micromecánico multicapa experimenta descomposición debido a fuerza de unión insuficiente proporcionada por vías estándar.

La figura 3 es una vista detallada en sección transversal de una vía estándar.

10 La figura 4 es una vista detallada en sección transversal de una vía modificada.

La figura 5 es una vista en sección transversal de postgrabado de lo integrado con la estructura micromecánica multicapa que comprende vías modificadas.

15 Las figuras 6a a 6g son vistas superiores de vías en diferentes realizaciones de la invención.

Las figuras 7a a 7d son vistas en despiece de elementos en voladizo multicapas que comprenden tipos de vía modificada diferentes.

20 Las figuras 8a, 8b son vistas en despiece ordenado e isométricas en sección de transductor capacitivo en plano/fuera de plano que comprende estructuras metálicas multicapa unidas por malla de vía.

Descripción detallada de realizaciones

25 La figura 5 representa una sección transversal simplificada de un circuito integrado con una estructura 165 micromecánica multicapa que comprende vías 41 modificadas. Las vías modificadas son capaces de resistir la tensión residual de las capas metálicas, de modo que la estructura 165 micromecánica preserva su integridad. La estructura 165 micromecánica multicapa presentada en la figura usa tres capas de metal y dos de vía, sin embargo, la invención ni especifica un número particular de capas que se apilan ni el grosor de las capas de vía y metálicas apiladas.

30 Las figuras 6a-6g revelan una variedad de formas de vía vistas desde la parte superior. El proceso de CVD deposita un tungsteno dentro de un radio R del perímetro de vía. Por motivos de claridad se asume que R es igual a la mitad del tamaño de una vía 19 estándar, sin embargo, en algunas tecnologías, R puede ser más grande. Aumentar el diámetro de una vía estándar conduce a una vía modificada de un primer tipo 411 con un vacío 441 ubicado en el centro de la vía 411.

35 Otro tipo de una estructura de vía modificada puede obtenerse estirando la vía con diámetro aumentado a lo largo de un eje con el fin de obtener una barra 412 de vía ampliada con un vacío que toma una forma de zanja 442.

40 Aún otra realización de vía 413 modificada se obtiene uniendo dos barras de vía de ancho estándar, generando un vacío 443 en el área de unión de barra de vía. Similarmente, una cruz 414 de dos barras de vía de ancho estándar pueden generar un vacío 444 en el centro de la cruz. El ángulo en el que las barras de vía se cruzan o se unen entre sí no tiene que ser 90 grados como en las figuras 6d y 6e, aunque en algunas tecnologías IC pueden impedirse otros ángulos.

45 En algunos casos, un diámetro de vacío obtenido por una unión o cruz de barras de vía puede ser insuficiente para garantizar suficiente profundidad de deposición de metal dentro del vacío. En tal caso, el tamaño de vacío puede aumentarse 445 aumentando de manera local el diámetro 415 de vía alrededor del punto de la unión o cruz de barras de vía.

50 La cruz 416 de dos barras de vía de ancho extendido es aún otra realización de la invención. En este caso, el vacío 446 en la vía toma la forma de dos zanjas cruzadas que tienen diámetro aumentado en el centro de la cruz.

55 Con el fin de enseñar mejor la invención, en las figuras 7a -7d se presentan vistas en despiece ordenado de elementos en voladizo de metal-vía-metal que usan diferentes formas de vías modificadas.

60 El primer elemento en voladizo ejemplar presentado en la figura 7a comprende una capa 171 metálica inferior con una matriz de vías de diámetro 411 extendido que tienen vacíos 441 en los centros de vías 411 que se llenan parcialmente con la capa 172 metálica superior formando extensiones 451 metálicas verticales en forma de pasador que se apilan dentro de los vacíos 441.

65 El segundo elemento en voladizo ejemplar presentado en la figura 7b comprende una capa 171 metálica inferior con una barra de vía de ancho 412 extendido con un vacío 442 en forma de zanja, que se llena parcialmente con la capa 172 metálica superior formando una extensión 452 metálica vertical en forma de cuña que se apila dentro del vacío 442.

El tercer elemento en voladizo ejemplar presentado en la figura 7c comprende una capa 171 metálica inferior con varias cruces de vía de diámetro 414 estándar en el que los vacíos 444 se forman en los centros de las cruces y se llenan parcialmente con la capa 172 metálica superior formando extensiones 454 metálicas verticales en forma de pasador que se apilan dentro del vacío 444.

5 El cuarto elemento en voladizo ejemplar presentado en la figura 7d comprende una capa 171 metálica inferior con la vía 416 modificada dispuesta como una barra de ancho extendido cruzada con otras varias barras de vía de ancho extendido, en el que el vacío 446 de vía que tiene una forma de una zanja cruzada con otras varias zanjas se llena parcialmente por una estructura metálica de forma 456 correspondiente y dicha estructura metálica se apila dentro del vacío 446.

15 La invención no se limita a las geometrías presentadas en las figuras 6a - 6g y las figuras 7a - 7d. La invención en vista general revela un método para obtener un vacío de vía y una extensión metálica vertical de una pila de forma particular dentro del vacío de vía, tomando ventaja del hecho de que en un proceso de CVD de vía de tungsteno estándar, el material se deposita hacia la totalidad de la altura de la vía solo en el área que está dentro de una distancia de tecnología específica R del perímetro de la vía, mientras el área de la vía que está más distante con respecto al perímetro de vía no se llena de manera completa y porque se crea el área del vacío, que puede llenarse por la capa metálica posterior. Las geometrías de vía presentadas en las figuras 6a - 6g y las figuras 7a - 7d forman una línea de guía general para obtener otras vías modificadas de formas deseadas y posiblemente más complejas que podrían resultar en otras realizaciones de la invención. También cualquier combinación o disposición de las geometrías de vía presentadas en las figuras 6a - 6g y las figuras 7a - 7d podrían producir aún otra realización de la invención.

25 El método presentado de obtención de formas de vía modificada es un método conveniente que es compatible con proceso de producción de IC estándar y no requiere su modificación. Sin embargo, un experto en la técnica puede desarrollar un procedimiento diferente para obtener formas similares de vías y extensiones metálicas verticales usando materiales diferentes del tungsteno y la aleación AlCu. Además, podría también depositarse una vía de tamaño extendido con otro procedimiento que no genera el vacío deseado en la vía y entonces se dispone en patrones el vacío usando una etapa de grabado dedicado obteniendo en el extremo una vía modificada y microestructura multicapa con características similares.

35 Otra aplicación ejemplar de vías modificadas puede verse en las figuras 8a y 8b, donde se representa una sección de un transductor capacitivo que puede moverse en el plano y fuera del plano. Una microestructura de este tipo puede ser un elemento básico de un sensor inercial multieje tal como un acelerómetro, un giroscopio o una combinación de ambos.

40 Una masa 80 multicapa se suspende usando resortes 86 unidos al anclaje 872 que se soporta sobre el sustrato (no mostrado). La masa comprende adicionalmente una pluralidad de dedos 88 de rotor que se colocan entre dos dedos 89 de estátor unidos al sustrato por anclajes 87. Por motivos de claridad, solo se dibujan un dedo de rotor y solo dos de estátor.

45 La masa multicapa puede acoplarse eléctricamente a un circuito electrónico dispuesto al menos parcialmente con respecto a los dispositivos activos sobre el mismo sustrato, de modo que el circuito electrónico convierte la posición de masa en una señal eléctrica o aplicando una señal electrónica adecuada el circuito puede cambiar la posición de la masa. Por ejemplo, acoplando a un circuito electrónico, las capacitancias C1 y C2 entre los dedos de estátor y de rotor pueden usarse para detectar la posición horizontal del dispositivo o pueden usarse para generar una fuerza electrostática que modifica la posición horizontal. Similarmente, la posición vertical puede detectarse a través de la capacitancia C3 entre la masa 80 multicapa suspendida y la placa 82 fija inferior ubicada bajo la masa 80 multicapa suspendida y fija al sustrato.

50 La masa 80 multicapa así como los dedos 88 y 89 están compuestos por la capa 172 metálica superior, mallas 417 y 418 de vía y la capa 171 metálica inferior. Además, las mallas 417 y 418 de vía pueden encerrar una parte de IMD 13. Los orificios 85 facilitan la retirada de IMD entre la masa 80 multicapa y la placa 82 fija inferior.

55 Las mallas 417 y 418 de vía proporcionan unión excelente del metal 172 depositado sobre la malla, generando vacíos 443 y 444 sobre los nodos de malla que se llenan parcialmente por el metal 172 depositado sobre la malla produciendo extensiones 453 y 454 metálicas verticales en forma de pasador que se apilan dentro de los vacíos 443 y 444 respectivamente. En el ejemplo presentado, dos estructuras de capas metálicas con vías modificadas se usan, sin embargo, el concepto puede extenderse a más capas metálicas.

60 Además, usar la malla de vía construida de tungsteno u otro material de alta densidad es una manera muy conveniente de producir microestructuras que tienen densidad global mucho más alta que aquellos hechos principalmente de metales ligeros como aluminio o aleación de aluminio-cobre usados para producir capas de interconexión. Por lo tanto, microestructuras multicapa que comprenden mallas de vía se prevén especialmente para emplearse como masas de prueba de sensores inerciales. La malla de vía puede también proteger alguna parte del IMD 13 de retirarse durante el grabado, lo que mejora incluso más las fuerzas de unión entre las capas y la densidad

del dispositivo global.

5 Aún otra característica ventajosa de las mallas de vía es que una capa de vía de tal forma contribuye a la capacitancia lateral general (como C1 y C2) mejor de lo que podrían hacerlo las vías estándar y casi como las capas metálicas que une, por lo tanto, mejora una detección capacitiva lateral de dispositivo potencial y un rendimiento de accionamiento.

10 El método presentado de obtención de las formas de vía modificada, así como su aplicación para desarrollar microestructuras multicapa es especialmente ventajoso en caso de tecnologías de IC que proporcionan capas metálicas gruesas dentro de la pila de BEOL. Las vías usadas para conectar capas metálicas gruesas tienden a tener habitualmente también mayor grosor y diámetro más grande que vías usadas para conectar capas metálicas normales. Por lo tanto, combinar estructuras multicapa que comprenden capas metálicas gruesas y vías gruesas es una manera muy conveniente de construir dispositivos micromecánicos voluminosos como acelerómetros o giroscopios, ya que proporciona una alta relación de masa con respecto a área y una capacitancia lateral alta.

15 Los inventores observaron que las estructuras multicapa que comprenden capas metálicas gruesas y vías con tamaño nominal son incluso más propensas a experimentar desintegración tras el proceso de grabado de IMD, que las estructuras que usan capas de vía y metal de grosor estándar. Por otra parte, aplicar cualquiera de las técnicas presentadas a una vía con un diámetro nominal más grande, como aquellas usadas para capas metálicas gruesas, genera una forma con un diámetro de vacío mayor, que se llena mejor por el metal. Además, es menos probable que metales espesos muestren degeneración 47 de planitud de metal local severa.

Lista de referencias

25 El documento US 20120280393 A1, DAI, CHING-LIANG, y otros. "A maskless wet etching silicon dioxide post-CMOS process and its application." *Microelectronic engineering*. 2006, vol.83, n.º11, págs.2543-2550.

30 FERNANDEZ, DANIEL, y otros. "Experiments on the release of CMOS-micromachined metal layers." *Journal of Sensors*. 2010.

REIVINDICACIONES

1. Circuito integrado que comprende:

- 5 - un sustrato (10);
- dispositivos (11) activos;
- 10 - una pluralidad de capas (17) metálicas, donde dichas capas metálicas se separan por capas (13) dieléctricas y se conectan entre sí por una pluralidad de vías (19);
- al menos una región (15) micromecánica en la que alguna de las capas dieléctricas se retira dejando espacios (23) huecos, de ese modo alguna de dichas capas de vía y metálicas forman un dispositivo micromecánico en dicha región micromecánica,
- 15 - en el que dicho dispositivo micromecánico comprende al menos una estructura (165) multicapa liberada que se construye de una pluralidad de capas metálicas y al menos una capa de vía, estando dicho circuito integrado caracterizado porque al menos dos capas metálicas de dicha estructura (165) multicapa se unen por al menos una vía (41) modificada que comprende un espacio (44) vacío y dicho espacio vacío está al menos parcialmente lleno por la capa metálica situada en la parte superior de dicha vía modificada.
- 20

2. Circuito integrado según la reivindicación 1, en el que el espacio vacío en la vía (41) modificada se sitúa en la parte del área de la vía que es sustancialmente distante con respecto al perímetro de abertura de vía.

25 3. Circuito integrado según la reivindicación 2, en el que en al menos una vía (41) modificada, el área de la vía que es sustancialmente distante con respecto al perímetro de abertura de vía se produce específicamente en una cruz (414) o unión (413) de al menos dos barras de vía.

30 4. Circuito integrado según la reivindicación 3, en el que algunas de las barras de vía se disponen en una forma de malla (417, 418).

5. Circuito integrado según cualquiera de las reivindicaciones 1 a 4, en el que la estructura (165) multicapa contiene al menos una capa metálica que es más gruesa que otras capas metálicas.

35 6. Circuito integrado según cualquiera de las reivindicaciones 1 a 5, en el que al menos una estructura (165) multicapa se dispone como una parte de masa móvil acoplada eléctricamente a un circuito electrónico y dicho circuito electrónico se dispone al menos parcialmente con respecto a los dispositivos activos en el mismo sustrato, de ese modo dicho circuito electrónico convierte una posición de dicha masa con respecto al sustrato en una señal eléctrica y/o dicho circuito electrónico cambia la posición de la masa con respecto al sustrato para aplicar una señal eléctrica adecuada.

40

7. Circuito integrado según la reivindicación 6, en el que la masa móvil es una parte de un sensor de aceleración, giroscopio o su combinación.

45 8. Circuito integrado según cualquiera de las reivindicaciones 1 a 7, en el que algunos de los dispositivos activos se sitúan bajo la región (15) micromecánica.

9. Método de fabricación de un circuito integrado según la reivindicación 1, que comprende un sustrato y al menos una región (15) micromecánica con al menos una estructura (165) multicapa liberada, incluyendo el método:

50

- producir dispositivos (11) activos sobre el sustrato (10);
- disponer en patrones y depositar metales (17), vías (19) y capas (13) dieléctricas intermetálicas IMD;
- 55 - retirar la parte de sacrificio de capas de IMD dentro de las regiones micromecánicas, creando de ese modo espacios (23) huecos

caracterizado porque en la al menos una región (15) micromecánica el proceso de deposición de vía no llena de manera completa las partes de al menos una vía (41) modificada, produciendo de ese modo vacíos (44) en dicha al menos una vía (41) modificada para que la deposición de metal posterior llene al menos parcialmente el vacío con la capa metálica posterior, produciendo de ese modo la extensión (45) vertical de dicha capa metálica posterior hacia el vacío (44) en la vía (41) modificada.

60

10. Método según la reivindicación 9, en el que las vías (41) modificadas se producen usando un procedimiento de deposición química en fase vapor.

65

11. Método según las reivindicaciones 9 o 10, en el que las vías contienen tungsteno o cualquier aleación de tungsteno.
- 5 12. Método según la reivindicación 9, en el que la capa dieléctrica se retira de una región micromecánica por medio de grabado isotrópico seco o húmedo.
13. Método según cualquiera de las reivindicaciones de 9 a 12, en el que las capas dieléctricas contienen dióxido de silicio.
- 10 14. Método según cualquiera de las reivindicaciones de 9 a 13, en el que las capas metálicas contienen aluminio o cobre o aleaciones de cobre-aluminio.

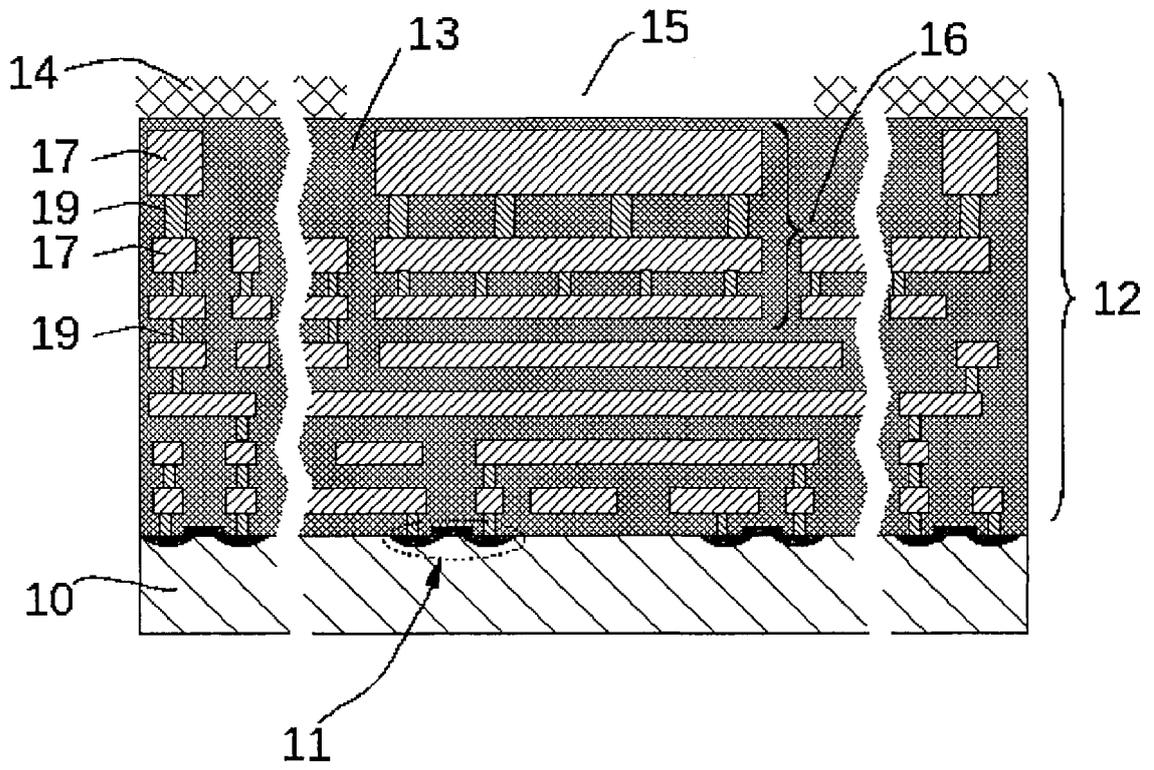


Fig. 1

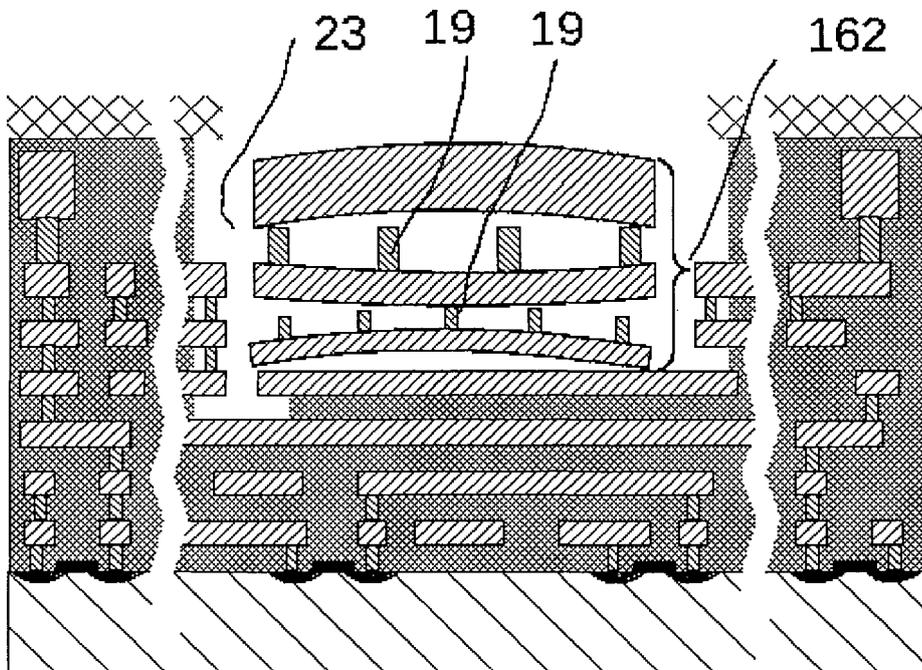
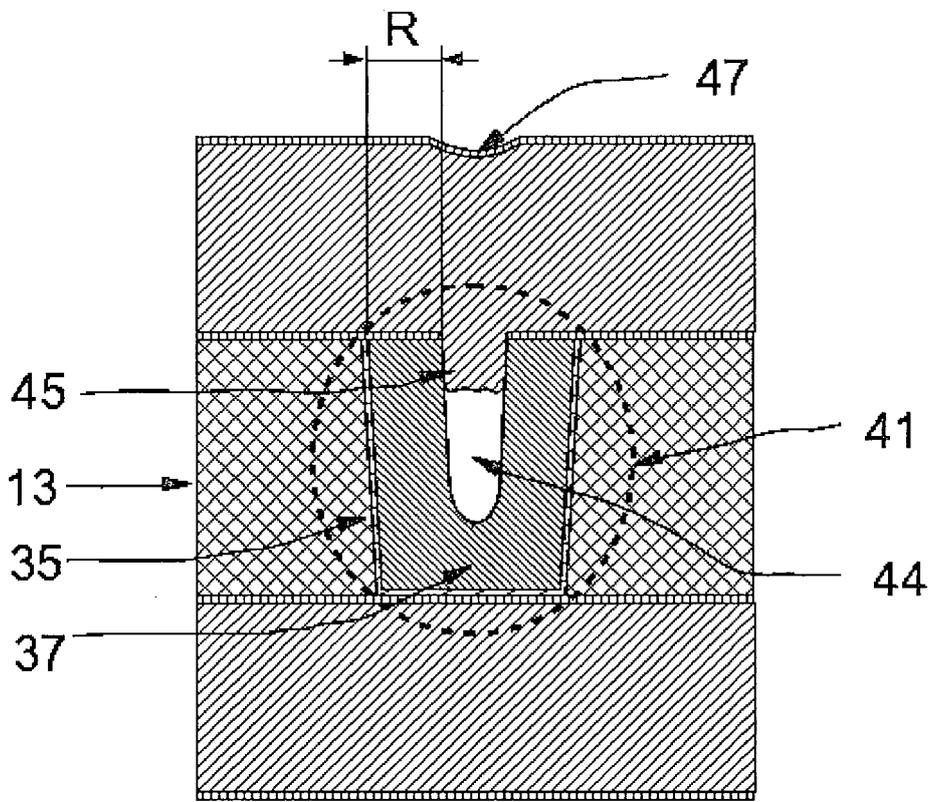
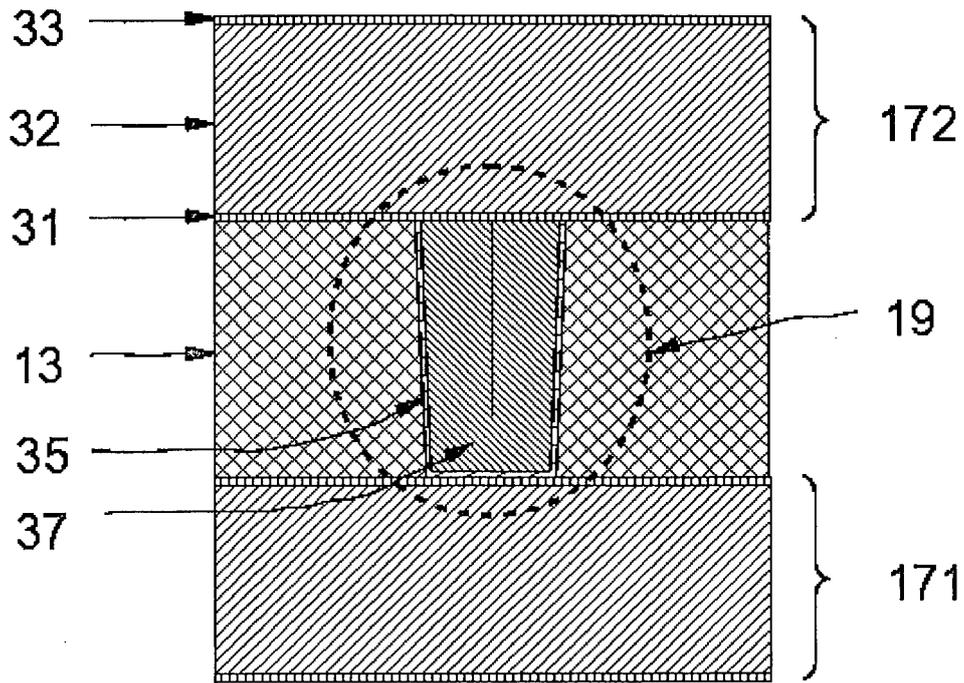


Fig. 2



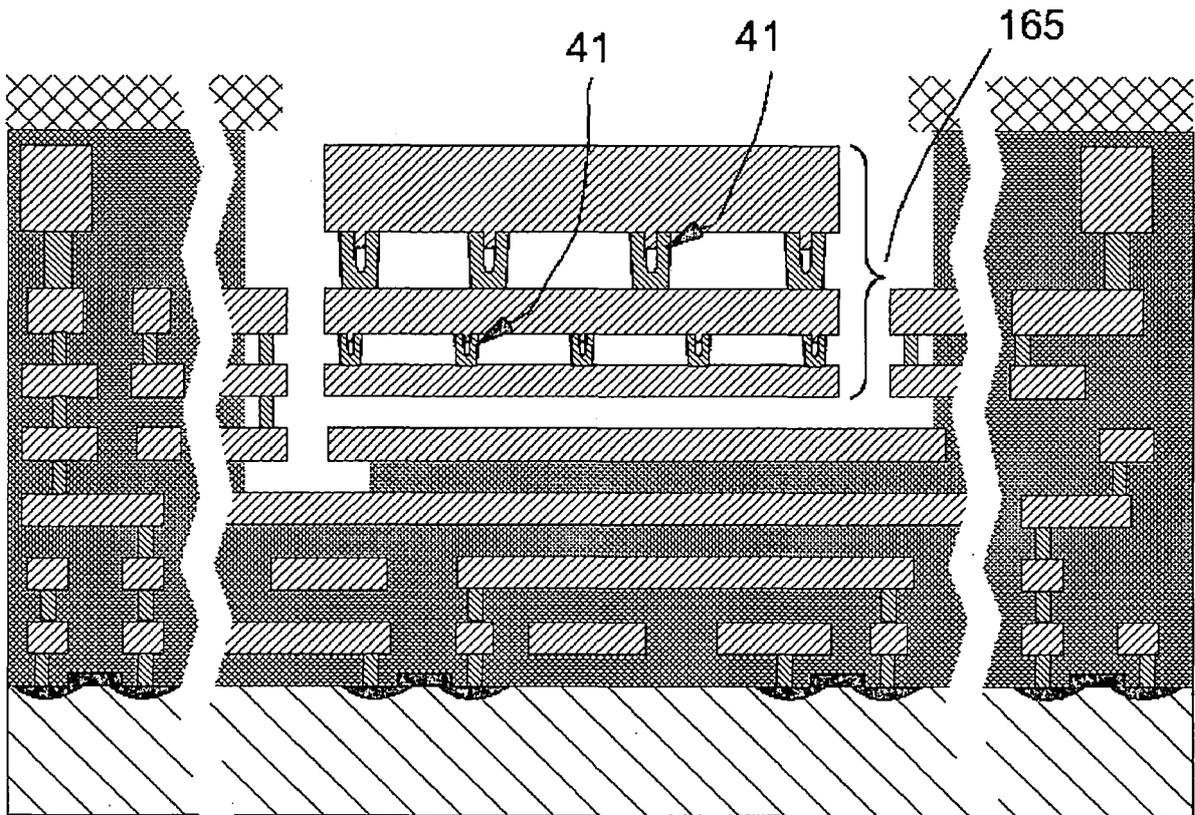


Fig. 5

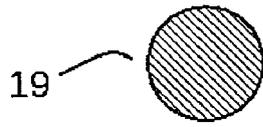


FIG. 6a

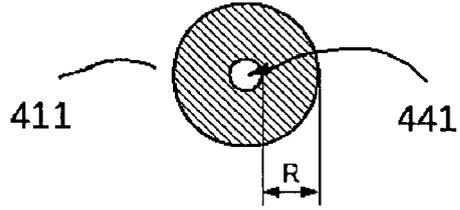


FIG. 6b

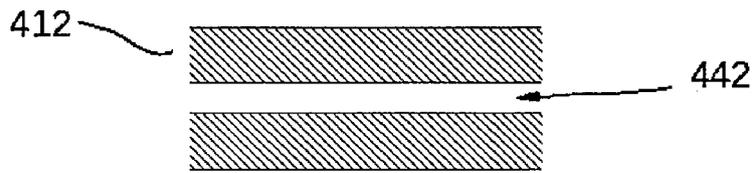


FIG. 6c

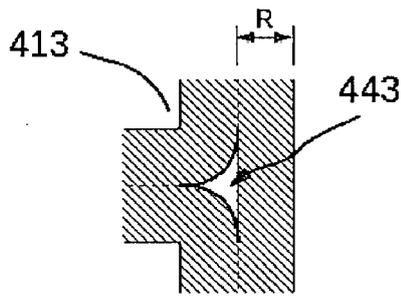


FIG. 6d

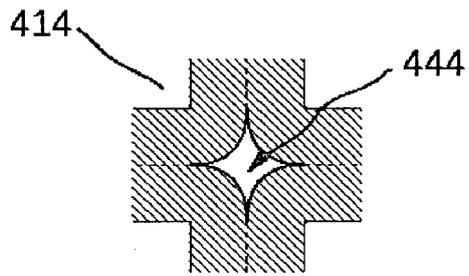


FIG. 6e

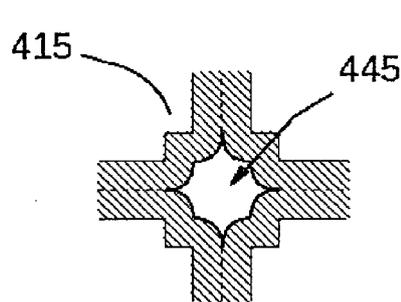


FIG. 6f

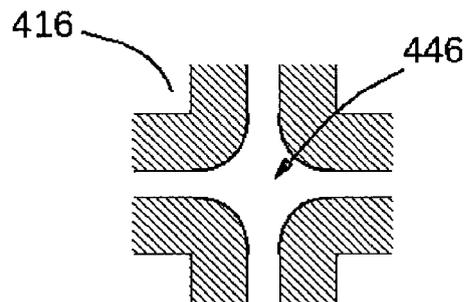


FIG. 6g

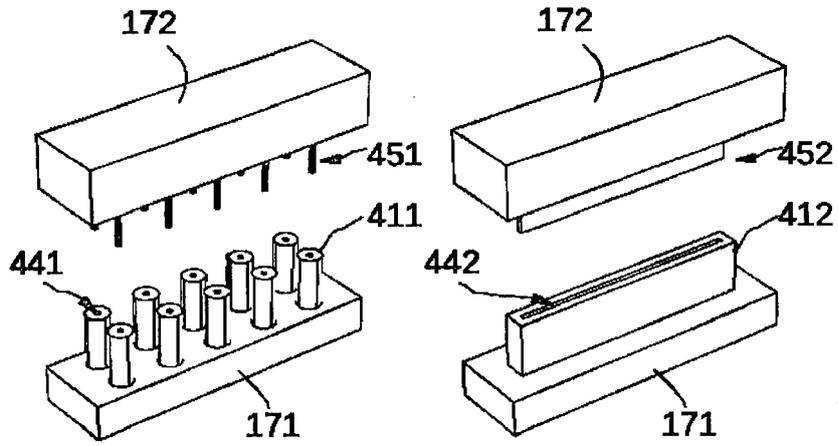


FIG. 7a

FIG. 7b

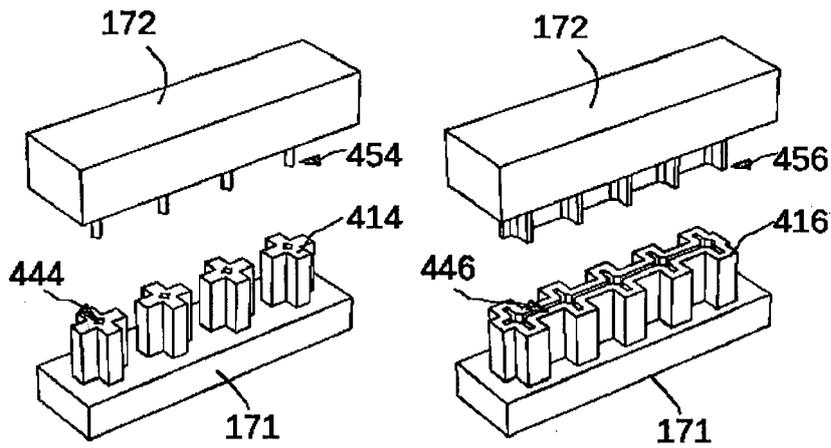


FIG. 7c

FIG. 7d

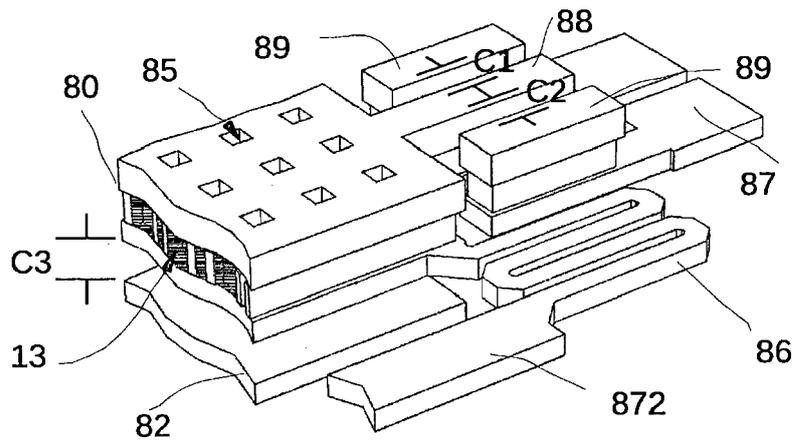


FIG. 8a

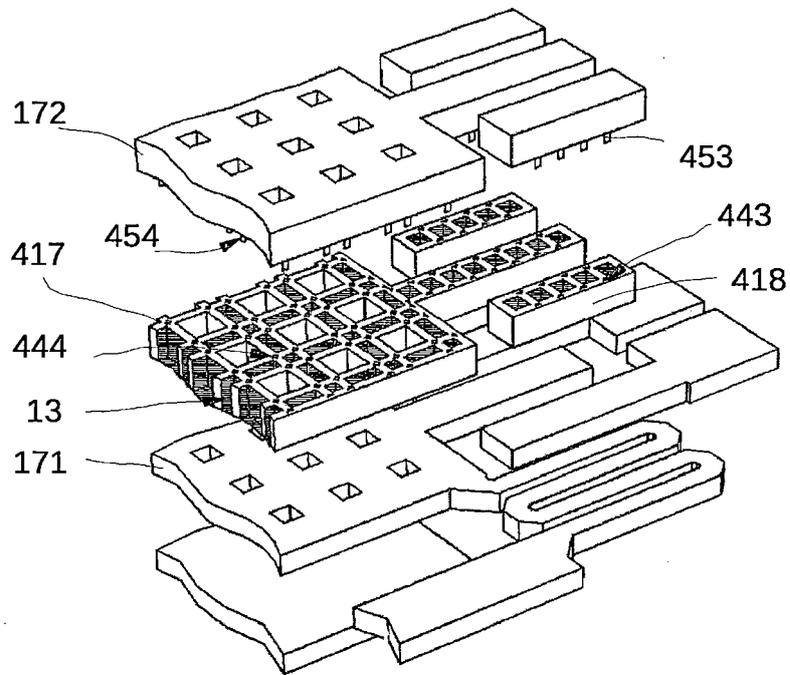


FIG. 8b