

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 734 373**

51 Int. Cl.:

**H04L 1/18**

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **14.02.2014 PCT/EP2014/052947**

87 Fecha y número de publicación internacional: **20.08.2015 WO15120907**

96 Fecha de presentación y número de la solicitud europea: **14.02.2014 E 14707110 (4)**

97 Fecha y número de publicación de la concesión europea: **08.05.2019 EP 3105873**

54 Título: **Técnica para almacenar Softbits**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**05.12.2019**

73 Titular/es:

**GUANGDONG OPPO MOBILE  
TELECOMMUNICATIONS CORP., LTD. (100.0%)  
No. 18 Haibin Road, Wusha, Chang'an, Dongguan  
Guangdong 523860, CN**

72 Inventor/es:

**SCHERB, ANSGAR;  
BAUER, HARALD;  
HERRMANN, MICHAEL y  
SUKUMARAN, MANOJ**

74 Agente/Representante:

**SÁEZ MAESO, Ana**

ES 2 734 373 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Técnica para almacenar Softbits

Campo técnico

5 La presente divulgación se relaciona en general con una técnica para almacenar Softbits. Más específicamente y sin limitación, la divulgación se relaciona con un método y un dispositivo para almacenar Softbits para una pluralidad de procesos de Solicitud de Repetición Automática Híbrida (HARQ) en un búfer de HARQ.

Antecedentes

10 Los datos recibidos sobre un canal ruidoso, tal como un canal de radio entre una estación base y un dispositivo móvil, por ejemplo, de acuerdo con Evolución a Largo Plazo (LTE) o LTE Avanzada de 3GPP, están parcialmente protegidos por un protocolo de Solicitud de Repetición Automática Híbrida (HARQ). El protocolo de HARQ combina la corrección de errores hacia adelante proporcionada por un código de canal con detección de errores proporcionada por una Verificación de Redundancia Cíclica (CRC).

15 El documento US 2003/118031 A1 describe un método para operar un sistema de comunicación de HARQ, que determina si un receptor puede procesar un paquete de datos. Una solicitud de autodecodificación asociada con el paquete de datos se envía con base en la determinación. Un receptor comprende una unidad de control de búfer de HARQ, un grupo de memoria conectado a la unidad de control de búfer de HARQ para gestionar el grupo de memoria, una unidad de combinación y almacenamiento conectada a la unidad de control de búfer de HARQ para generar una entrada de decodificador de canal con base en un paquete de datos y un decodificador de canal conectado a la unidad de combinación y almacenamiento para procesar la entrada de decodificador de canal. El paquete de datos se  
20 almacena en el grupo de memoria en respuesta a una determinación de memoria de búfer de HARQ. La unidad de control de búfer de HARQ particiona el grupo de memoria en un búfer reservado y al menos un búfer de memoria de HARQ. La partición del grupo de memoria se basa en un método estadístico para almacenar el paquete de datos. El generador de solicitud de autodecodificación está conectado a la unidad de control de búfer de HARQ y al decodificador de canal. El generador de solicitud de autodecodificación envía una solicitud de autodecodificación en respuesta a la determinación de memoria de búfer de HARQ. El generador de solicitud de autodecodificación envía la  
25 solicitud de autodecodificación en respuesta a un estado del decodificador de canal.

30 El documento WO 2009/118595 A2 describe un sistema de comunicación que determina un número total de bits de canal suave, un primer número asociado con procesos de HARQ y un segundo número asociado con procesos de HARQ. Un tamaño de una partición de memoria de búfer suave se selecciona con base en el número total de bits de canal suave, el primer número y el segundo número.

35 El documento EP 2 093 921 A1 describe un método para la gestión de memoria en un sistema de comunicaciones usando un mecanismo de control de errores de HARQ. Un transmisor establece una pluralidad de canales de HARQ con un receptor. Se determina si cada paquete de HARQ codificado recibido necesita combinarse con un paquete de HARQ codificado ya almacenado en la memoria de HARQ. En caso de que un paquete de HARQ codificado recibido no necesite ser combinado, se está determinando si hay un espacio de memoria libre disponible en la memoria de HARQ. En caso de que no haya un espacio de memoria libre disponible en dicha memoria de HARQ, se determina si una cierta cantidad de espacio de memoria puede ser forzada a ser liberada, y si es así, desasignar.

40 El documento US 2009/154392A1 describe una técnica para combinar mensajes de HARQ retransmitidos divididos en bloques de codificación en un receptor de multiplexación por división de frecuencia ortogonal (OFDM). De acuerdo con un esquema de combinación de HARQ basado en bloque - codificación tal, la calidad de cada bloque de codificación se puede comparar con un umbral para determinar si los bits decodificados o la señal combinada de HARQ deben guardarse para cada bloque de codificación para las iteraciones de HARQ subsiguientes. Además de reducir el tamaño de búfer de HARQ requerido mientras que se preserva la ganancia de combinación, la combinación de HARQ basada en bloque de codificación apunta a decodificación rápida y consumo de potencia reducido.

45 D. Bai et al., "LTE-advanced modem design: challenges and perspectives", en IEEE Communications Magazine, vol. 50, no. 2, pp. 178-186, febrero de 2012, describen una técnica para mejorar la eficiencia espectral y el rendimiento pico mediante diseño de módem para agregación de portadora, Control de Interferencia Intercelular mejorado para redes heterogéneas, detección de transmisión de ocho capas, señales de referencia para soporte de múltiantenas mejorado y gestión de búfer de HARQ

50 Un dispositivo móvil que recibe un bloque de transporte decodifica el código de canal. Dependiendo de la calidad de canal, no todos los errores de transmisión se pueden corregir mediante la corrección de errores hacia adelante, que es detectada por el dispositivo móvil como una falla de CRC. Los Softbits que representan un bloque de transporte tal recibido de manera incorrecta se almacenan en un búfer de HARQ y se combinan con Softbits de una retransmisión posterior relacionada con el mismo proceso de HARQ.

55 Para usar el canal de manera eficiente, se ejecuta una pluralidad de procesos de HARQ en paralelo en una subcapa de Control de Acceso de Media (MAC) del dispositivo móvil en un modo de parada y espera. Mientras que uno o más

procesos de HARQ están esperando la retransmisión de un bloque de transporte recibido incorrectamente, otro proceso de HARQ recibe datos en el canal. Por lo tanto, el búfer de HARQ en el dispositivo móvil tiene que almacenar una gran cantidad de Softbits. Para rápido acceso a datos, el búfer de HARQ se implementa convencionalmente en una On Chip Memory (OCM). Sin embargo, la OCM es costosa y consume espacio de chip.

- 5 Con el fin de reducir el uso de OCM, las implementaciones existentes exceden la ocupación del búfer de HARQ de memoria. El documento WO 2010/069379 describe una gestión de búfer de HARQ dinámica tal. El gestor de búfer de HARQ administra la OCM al asignar solicitudes de memoria a recursos físicos a costa de sacrificar datos de HARQ válidos, si no hay espacio de memoria física libre disponible en la OCM.

- 10 Sin embargo, la pérdida de datos de HARQ puede reducir significativamente las tasas de datos en al menos ciertas situaciones, por ejemplo, en capas más altas del apilamiento de protocolo. Por ejemplo, el rendimiento de datos en un enlace de Protocolo de Control de Transporte (TCP) es bajo en condición crítica de canal, cuando una Tasa de Error de Bloque (BLER) inicial está en 0.2 o superior. La gestión de búfer de HARQ dinámico convencional sobrescribe datos de HARQ válidos, es decir, softbits de un bloque de transporte, cuya decodificación falló inicialmente. Esto lleva a retransmisiones del bloque de transporte fallido que tampoco se decodifican con éxito con alta probabilidad debido a la falta de datos de HARQ. Después de un cierto número de retransmisiones fallidas, el protocolo de HARQ en la subcapa de MAC que controla la capa física detiene las retransmisiones y el TCP impone la reducción de la tasa de datos.

#### Resumen

- 20 Por consiguiente, hay una necesidad de una técnica que almacene los datos de HARQ de manera más eficiente en al menos algunas situaciones.

De acuerdo con un aspecto, un método para almacenar Softbits de mensajes recibidos de acuerdo con un protocolo de Solicitud de Repetición Automática Híbrida (HARQ) definido en la reivindicación independiente 1. Detalles adicionales se definen en las reivindicaciones dependientes.

#### Breve descripción de los dibujos

- 25 En lo siguiente, la presente divulgación se describe con más detalle con referencia a realizaciones de ejemplo ilustradas en los dibujos, en donde:

La figura 1 ilustra esquemáticamente un diagrama de bloques para una etapa de receptor que incluye un dispositivo para almacenar Softbits;

- 30 La figura 2 muestra un diagrama de flujo para un método para almacenar Softbits realizado por el dispositivo de la figura 1;

La figura 3 ilustra esquemáticamente un diagrama de bloques para una unidad de manejo incluida en el dispositivo de la figura 1;

La figura 4 ilustra esquemáticamente una asignación de segmentos de memoria de un primer almacenamiento y un segundo almacenamiento que se incluyen en el dispositivo de la figura 1;

- 35 La figura 5 ilustra esquemáticamente un activador para la unidad de manejo de la figura 1;

La figura 6 muestra un diagrama de flujo para operar una subunidad de escritura incluida en la unidad de manejo de la figura 1;

La figura 7 ilustra esquemáticamente el cambio de una asignación del segundo almacenamiento al primer almacenamiento;

- 40 La figura 8 ilustra esquemáticamente una retransferencia de Softbits del segundo almacenamiento al primer almacenamiento;

La figura 9 ilustra esquemáticamente el cambio de una asignación del primer almacenamiento al segundo almacenamiento; y

- 45 La figura 10 ilustra esquemáticamente una transferencia de Softbits del primer almacenamiento al segundo almacenamiento.

#### Descripción detallada

- 50 En la siguiente descripción, para propósitos de explicación y no de limitación, se establecen detalles específicos, tales como configuraciones específicas de dispositivo y sistema y métodos, etapas y funciones específicas, con el fin de proporcionar un entendimiento exhaustivo de la técnica presentada aquí. Se apreciará que la técnica se puede practicar en otras realizaciones que se aparten de estos detalles específicos. Mientras que los dispositivos móviles,

modos de transmisión y canales descritos aquí son consistentes con Evolución a Largo Plazo (LTE) de 3GPP. La técnica también es aplicable en redes de telecomunicaciones de acuerdo con el Sistema Global para Comunicaciones Móviles (GSM) o el Sistema Universal de Telecomunicaciones Móviles (UMTS). La técnica es aplicable además en redes de datos que usan cualquier otra Tecnología de Acceso de Radio (RAT), por ejemplo, W-LAN de acuerdo con IEEE 802.11. La técnica también se puede implementar en cualquier Red de Acceso de Conectividad IP (IP-CAN) usando un canal ruidoso aparte de un canal de radio, por ejemplo, DSL de Cable.

Los experimentados en la técnica apreciarán además que los métodos, etapas y funciones descritos aquí pueden implementarse usando circuitería de hardware individual, usando software que funciona en conjunto con un microprocesador programado o un ordenador de propósito general, usando uno o más Circuitos Integrados de Aplicación Específica (ASIC), uno o más Procesadores de Señales Digitales (DSP) y/o uno o más Arreglos de Puerta programable de campo (FPGA). También se apreciará que la técnica divulgada aquí puede incorporarse en un procesador y una memoria acoplada al procesador, en donde la memoria almacena uno o más programas que realizan los métodos, etapas y funciones descritos aquí cuando son ejecutados por el procesador.

La figura 1 ilustra esquemáticamente una etapa de receptor que incluye un dispositivo 100 para almacenar Softbits de mensajes recibidos de acuerdo con un protocolo de Solicitud de Repetición Automática Híbrida (HARQ). El dispositivo 100 incluye un primer almacenamiento 102 y un segundo almacenamiento 104 para almacenar los Softbits. Cada uno del primer almacenamiento 102 y el segundo almacenamiento 104 incluye una pluralidad de segmentos 103 de memoria asignables a procesos de HARQ. El primer almacenamiento 102 y el segundo almacenamiento 104 se denominan colectivamente como búfer 105 de HARQ.

El tamaño de cada uno de los segmentos 103 de HARQ corresponde a un tamaño de búfer cíclico requerido para almacenar los datos de uno de los procesos de HARQ. Por la claridad de la descripción, y no por limitación, se supone en lo que sigue que un proceso de HARQ está asociado a un bloque de transporte recibido por la unidad 106 de recepción. En una implementación de ejemplo, el número de segmentos 103 de HARQ en el primer almacenamiento 102 y el segundo almacenamiento 104 es igual al número de procesos de HARQ. En una implementación de ejemplo alternativa, por ejemplo, una implementación de modos de transmisión que soportan múltiples flujos espaciales tal como dos o cuatro capas de acuerdo con 3GPP, dos o más bloques de transporte están asociados a un proceso de HARQ.

Los segmentos 103 de HARQ son de igual tamaño. Se recibe un número N de bits de canal suave (por ejemplo, Softbits que representan los bits transmitidos a través del canal) por bloque de transporte. Si cada Softbit está representado por 4 bits, el tamaño de cada uno de los segmentos 103 de HARQ es igual a  $(N \cdot 4/8)$  bytes, en donde la división por 8 se convierte de conteo de bit a byte.

Para una implementación de LTE, el número total, N, de bits de canal suave se especifica en el documento estándar 3GPP TS 36.306 (versión 11.5.0) en Sección 4.1 dependiendo de la categoría del dispositivo móvil (que también se denomina como Equipo de Usuario, UE). Para pasar el conjunto de requisitos de desempeño mínimos de 3GPP para dispositivos de UE de categoría 4, es obligatorio un tamaño de búfer de HARQ físico suave de al menos 913,536 bytes por segmento de HARQ. En el peor de los casos, por ejemplo, para Dúplex por División de Tiempo (TDD) con 15 procesos de HARQ, se espera que el desempeño de rendimiento se beneficie significativamente de un tamaño de búfer de HARQ suave aún más grande de 1,712,880 bytes por segmento de HARQ. Para dispositivos de UE de categoría 6, el requisito mínimo del tamaño de búfer de HARQ suave es 1,827,072 bytes por segmento de HARQ, mientras que un tamaño óptimo para TDD con 15 procesos de HARQ es 3,425,760 bytes.

El dispositivo 100 comprende además una unidad 106 de recepción para recibir mensajes protegidos de acuerdo con el protocolo de HARQ. La unidad 106 de recepción está adaptada para almacenar directamente o de manera indirecta (por ejemplo, a través de unidad 110 de decodificación) Softbits de los mensajes recibidos en el primer almacenamiento 102.

El dispositivo 100 comprende además una unidad 108 de manejo acoplada tanto al primer almacenamiento 102 como al segundo almacenamiento 104. Copiar Softbits desde el primer almacenamiento 102 al segundo almacenamiento 104, y viceversa, está controlado por la unidad 108 de manejo, por ejemplo, al activar un Acceso Directo a Memoria (DMA).

En una realización de ejemplo, la tasa de transferencia máxima alcanzable entre el primer almacenamiento 102 y el segundo almacenamiento 104 es 228 MByte/s, que corresponde, por ejemplo, a uno o más segmentos de HARQ por submarco. La tasa de datos es usada por la unidad 108 de manejo para transferir Softbits del primer almacenamiento 102 al segundo almacenamiento 104, para retransferir Softbits del segundo almacenamiento 104 al primer almacenamiento 102, o la tasa de transferencia se divide para transferir y retransferir Softbits en un submarco.

Una unidad 110 de decodificación en la etapa de receptor de la figura 1 accede al primer almacenamiento 102 para decodificar los Softbits de acuerdo con un código de canal del protocolo de HARQ. Corriente abajo de la unidad 110 de decodificación, una unidad 112 de Verificación de Redundancia Cíclica (CRC) verifica si el mensaje se ha decodificado correctamente. Un valor de CRC resultante es proporcionado por la unidad 112 de CRC a la unidad 108 de manejo. La unidad 110 de decodificación no tiene acceso al segundo almacenamiento 104.

La unidad 106 de recepción convierte en sentido descendente las señales recibidas en una o más antenas 114. La unidad 106 de recepción incluye una unidad 116 de Transformación Rápida de Fourier (FFT), una Unidad de Ecuación Lineal o una Unidad 118 de Detección de Salida Múltiple de Entrada Múltiple (en el caso de múltiples antenas 114 de recepción) y una unidad 120 de demodulación suave para procesar las señales recibidas.

- 5 La etapa de receptor y/o el dispositivo 100 pueden implementarse en un dispositivo móvil de una red de telecomunicaciones.

La figura 2 muestra un diagrama de flujo de un método 200 para almacenar Softbits de mensajes recibidos de acuerdo con un protocolo de Solicitud de Repetición Automática Híbrida (HARQ). El método 200 se puede implementar en el dispositivo móvil. Por ejemplo, el dispositivo 100 o el manejo 108 realizan el método 200.

- 10 En una etapa 202 del método 200, se proporcionan un primer almacenamiento y un segundo almacenamiento. El primer almacenamiento y el segundo almacenamiento incluyen una pluralidad de segmentos de memoria asignables a procesos de HARQ. Un primer mensaje relacionado con un primer proceso de HARQ se recibe en una etapa 204. El primer mensaje está protegido por un código de canal del protocolo de HARQ y representado por Softbits. En una etapa 206, los Softbits del primer mensaje recibido se almacenan en un primer segmento del primer almacenamiento.
- 15 El primer almacenamiento es accesible por una unidad de decodificación de canal para decodificar el código de canal. Si un número de segmentos asignados en el primer almacenamiento, cuya decodificación aún no se ha completado, excede un umbral, la asignación para el primer proceso de HARQ se cambia en una etapa 208 desde el primer segmento en el primer almacenamiento a un segundo segmento en el segundo almacenamiento.

- 20 La etapa 204 de recepción y la etapa 206 de almacenamiento son implementadas por la unidad 106 de recepción. Alternativamente, la etapa 204 de recepción es realizada por la unidad 106 de recepción y la unidad 108 de manejo realiza la etapa 206 de almacenamiento. La unidad 108 de manejo realiza la etapa 208.

- El primer almacenamiento y el segundo almacenamiento están implementados mediante los almacenamientos 102 y 104, respectivamente. Más específicamente, el primer almacenamiento 102 se implementa usando una On Chip Memory (OCM), por ejemplo, se cubica con un procesador que implementa la funcionalidad de la unidad 108 de manejo. El segundo almacenamiento se implementa mediante la Memoria de Acceso Aleatorio Dinámico Síncrono (SDRAM). La decodificación de canal se realiza mediante la unidad 110 de decodificación.
- 25

- La figura 3 ilustra esquemáticamente subunidades funcionales de un Gestor de Búfer de HARQ Suave (SHBM). Las subunidades funcionales se usan, en parte o por completo, para una realización de la unidad 108 de manejo. Dado que la unidad 110 de decodificación no tiene acceso directo al segundo almacenamiento 104, el SHBM 108 copia Softbits, que actualmente están asignados al segundo almacenamiento 104 y son requeridos por la unidad 110 de decodificación en un Intervalo de Tiempo de Transmisión (TTI) subsiguiente, desde el segundo almacenamiento 104 al primer almacenamiento 102 con antelación. En una implementación de LTE, un TTI es igual a 1 ms.
- 30

- El SHBM 108 incluye memoria para un estado 302 de SHBM. El estado 302 de SHBM incluye parámetros operativos para el SHBM 108, por ejemplo, al menos uno del número de procesos de HARQ, el número de segmentos de HARQ libres, el tamaño de los segmentos 103 de HARQ y un identificador del proceso de HARQ reasignado más recientemente desde el segundo almacenamiento 104 al primer almacenamiento 102. El estado 302 de SHBM incluye además señaladores a los segmentos 103 de HARQ libres en el primer almacenamiento 102 y el segundo almacenamiento 104.
- 35

- El SHBM 108 incluye además memoria para un estado 304 de HARQ. El estado 304 de HARQ es indicativo, para cada proceso de HARQ, de si la decodificación se ha completado o no. La compleción de la decodificación se indica mediante un resultado de CRC positivo de la unidad 112 de CRC. Alternativamente o además, el estado 304 de HARQ es indicativo, para cada proceso de HARQ, de si el segmento 103 de HARQ asignado al proceso de HARQ correspondiente es o no actualmente bloqueado para decodificación por la unidad 110 de decodificación.
- 40

- Opcionalmente, el estado 304 de HARQ es indicativo, para cada proceso de HARQ, de una ubicación que es ya sea el primer almacenamiento 102 o el segundo almacenamiento 104 del segmento de HARQ asignado al proceso de HARQ correspondiente. En una variante del SHBM 108, el estado 304 de HARQ se incluye en el estado 302 de SHBM.
- 45

- El SHBM 108 comprende una subunidad 306 de inicialización para inicializar el estado 302 de SHBM y/o el estado 304 de HARQ. El SHBM 108 comprende además una subunidad 308 de lectura y una subunidad 310 de escritura. La subunidad 310 de escritura realiza la etapa 208 de cambiar condicionalmente la asignación de un segmento 103 de HARQ del primer almacenamiento 102 al segundo almacenamiento 104. La subunidad 308 de lectura cambia condicionalmente la asignación de vuelta del segundo almacenamiento 104 al primer almacenamiento 102. Adicionalmente, la subunidad 308 de lectura y la subunidad 310 de escritura actualizan el estado 302 de SHBM y/o el estado 304 de HARQ.
- 50

- La subunidad 306 de inicialización se llama una vez, por ejemplo, cuando el UE entra en un modo conectado. La subunidad 308 de lectura es activada por un evento de señalización de control, por ejemplo, cuando la información de control recibida en un canal de control se ha decodificado y analizado de tal manera que se conoce una
- 55

parametrización de recepción de un canal de datos en el UE. Se llama a la subunidad 110 de escritura cada vez que se finaliza una etapa de decodificación potencial.

5 En una realización avanzada del SHBM 108, la subunidad 308 de lectura y la subunidad 310 de escritura se ejecutan múltiples veces dentro de un TTI. La multiplicidad correspondiente de ejecuciones asegura que el número de segmentos 103 de HARQ libres en cada uno del primer almacenamiento 102 y el segundo almacenamiento 104 corresponda a la multiplicidad predefinida.

10 El búfer 105 de HARQ se divide entre el primer almacenamiento 102 y el segundo almacenamiento 104. El SHBM 108 gestiona la asignación de los segmentos 103 de HARQ en el búfer de HARQ con respecto a los recursos físicos del primer almacenamiento 102 y el segundo almacenamiento 104. El SHBM 108 controla las acciones de copia física (también denominadas como transferencias) y las acciones de copia virtual (es decir, simples cambios de asignación) de segmentos 103 de HARQ desde el primer almacenamiento 102 al segundo almacenamiento 104 usando la subunidad 310 de escritura. El SHBM 108 controla las acciones de copia física (también denominadas como retransferencias) y acciones de copia virtual (es decir, simples cambios de asignación) de segmentos 103 de HARQ desde el segundo almacenamiento 104 al primer almacenamiento 102 usando la subunidad 308 de lectura.

15 En una implementación de LTE de acuerdo con 3GPP TS 36.306, V11.5.0, el SHBM 108 maneja hasta 4 segmentos 103 de HARQ distintos en paralelo, es decir, dentro de un TTI. Adicionalmente, el SHBM 108 lee y escribe segmentos 103 de HARQ en paralelo, es decir, dentro de un TTI.

20 Una implementación de ejemplo de la subunidad 306 de inicialización inicializa los valores almacenados en el estado 302 de SHBM en cuanto al modo de procesamiento que incluye la multiplicidad predefinida, y habilitando o deshabilitando una capacidad de lectura y escritura en paralelo. El estado 302 de SHBM incluye un mapeo de procesos de HARQ a segmentos 103 de HARQ, estando la ubicación ya sea en el primer almacenamiento 102 o en el segundo almacenamiento 104 para cada proceso de HARQ, y el estado 304 de HARQ de cada proceso de HARQ. El estado 302 de SHBM inicializado es accesible por cada una de las subunidades 306, 308 y 310.

25 La figura 4 ilustra esquemáticamente la asignación de segmentos 103 de HARQ a procesos de HARQ como una función de tiempo. El tiempo se muestra en unidades de submarcos, es decir, un TTI igual a 1 ms, aumentando de la parte superior a la parte inferior. Una fila horizontal corresponde a un submarco. El lado izquierdo de la figura 4 ilustra la asignación de los segmentos 103 de HARQ en el primer almacenamiento 102. El lado derecho de la figura 4 ilustra la asignación de los segmentos 103 de HARQ en el segundo almacenamiento 104.

30 Para la claridad de la figura 4, la técnica se ilustra con multiplicidad igual a 1. Inicialmente, todos los segmentos 103 de HARQ del primer almacenamiento 102 están asociados a los procesos de HARQ 1 a 5, excepto por un segmento 103 de HARQ que se mantiene libre de acuerdo con la multiplicidad. De manera similar, todos los segmentos 103 de HARQ en el segundo almacenamiento 104 están asociados a los procesos de HARQ 6 a 8, excepto por un segmento 103 de HARQ que se mantiene libre de acuerdo con la multiplicidad.

35 Almacenar Softbits de un mensaje recibido en uno de los segmentos 103 de HARQ en el primer almacenamiento 102 de acuerdo con la etapa 206 del método 200 se indica mediante un símbolo T inverso sobre los segmentos 103 de HARQ correspondientes en la fila horizontal que corresponde al TTI durante el cual se realiza el almacenamiento. El almacenamiento 206 de los Softbits en el primer almacenamiento 102 tiene que completarse antes de que la unidad 110 de decodificación acceda a los segmentos 103 de HARQ incluyendo los Softbits almacenados. El almacenamiento 206 de los Softbits puede relacionarse con un mensaje recibido recientemente que aún no se ha decodificado. Alternativamente o además, el almacenamiento 206 de los Softbits puede relacionarse con un mensaje recibido previamente que se ha decodificado sin éxito. Al menos en este último caso, el almacenamiento 206 se realiza mediante la subunidad 308 de lectura.

45 En el primer TTI que se muestra en la figura 4, el primer mensaje se relaciona con el proceso de HARQ 1. Los Softbits del primer mensaje se almacenan en el segmento 103 asignado al proceso de HARQ 1. En el segundo TTI directamente subsiguiente que se muestra en la figura 4, la unidad 110 de decodificación lee los Softbits recibidos para el proceso de HARQ 1 del segmento de HARQ correspondiente y la unidad 112 de CRC proporciona un valor de CRC positivo al SHBM 108, que indica la compleción de la decodificación para el proceso de HARQ 1.

50 Mientras que la unidad 110 de decodificación decodifica el primer mensaje, la etapa 206 se realiza en relación con el proceso de HARQ 2 al almacenar un segundo mensaje recibido para el proceso de HARQ 2. De manera similar, los Softbits para cada uno de los procesos de HARQ 1 a 5 se almacenan de acuerdo con la etapa 206 del método 200 en cada caso en el primer almacenamiento 102 en uno de los primeros cinco TTI.

55 La decodificación de los procesos de HARQ 1, 2, 4 y 5 se completa con base en los Softbits recibidos de acuerdo con la etapa 204 en la primera transmisión del mensaje correspondiente. La decodificación del proceso de HARQ 3 no se completa después del cuarto TTI que se muestra en la figura 4. En vez, la unidad 112 de CRC indica al SHBM 108 que la decodificación ha fallado para el proceso de HARQ 3. Por consiguiente, el proceso de HARQ 3 se detiene y espera una retransmisión del mensaje. Los Softbits del mensaje retransmitido para el proceso de HARQ 3 se almacenan de acuerdo con la etapa 206 en el undécimo TTI que se muestra en la figura 4. Por consiguiente, los Softbits para el proceso de HARQ 3 tienen que mantenerse desde el tercer TTI hasta el undécimo TTI para combinar

los Softbits almacenados con Softbits de la retransmisión. Por el contrario, los Softbits almacenados en los segmentos de HARQ asignados a los procesos de HARQ 1, 2, 4 y 5 pueden sobrescribirse después de la finalización de la decodificación en el TTI 2, 3, 5 y 6, respectivamente.

5 En el sexto TTI, los Softbits de un mensaje recibido para el proceso de HARQ 6 deben almacenarse en el primer almacenamiento 102 de acuerdo con la etapa 206. El segmento 103 de HARQ asignado al proceso de HARQ 6 está en el segundo almacenamiento 104 antes del sexto TTI. El valor de CRC positivo para el proceso de HARQ 6 indica que se ha completado la decodificación de un mensaje recibido previamente para el proceso de HARQ 6, es decir, los Softbits en el segmento 103 de HARQ asignados al proceso de HARQ 6 en el segundo almacenamiento 104 antes del sexto TTI no se requieren para una decodificación posterior. Por consiguiente, se realiza una acción de copia virtual desde el segundo almacenamiento 104 al primer almacenamiento 102 sin copiar los valores de los Softbits en el sexto TTI por la subunidad 308 de lectura. El segmento 103 de HARQ previamente indicado como libre en el primer almacenamiento 102 se asigna al proceso de HARQ 6 y los Softbits del mensaje recibido actualmente para el proceso de HARQ 6 se almacenan en el segmento 103 de HARQ asignado.

15 Con el fin de mantener el número de segmentos 103 de HARQ libres en el primer almacenamiento 102 de acuerdo con la multiplicidad, se realiza una transferencia virtual del primer segmento 103 de HARQ previamente asignado al proceso de HARQ 1 por la subunidad 310 de escritura en el sexto TTI. Este es un ejemplo de lectura y escritura de manera simultánea (es decir, dentro de un TTI).

20 Tras la recepción de un primer mensaje relacionado con el proceso de HARQ 7 de acuerdo con la etapa 204, los Softbits para el proceso de HARQ 7 se almacenan en el segmento 103 de HARQ previamente libre en el primer almacenamiento 102 de acuerdo con la etapa 206 y se realiza una acción de copia virtual del segmento 103 de HARQ asociado al proceso de HARQ 2 desde el primer almacenamiento 102 al segundo almacenamiento 104 de acuerdo con la etapa 208 en el séptimo TTI.

25 La decodificación de los Softbits asociados al proceso de HARQ 7 falla en el octavo TTI. Por lo tanto, una transferencia de los Softbits en los segmentos 103 de HARQ asignados al proceso de HARQ 7 se realiza en el noveno TTI con el fin de mantener un segmento 103 de HARQ libre después de almacenar los Softbits de un segundo mensaje relacionado con el proceso de HARQ 1 en el segmento 103 de HARQ previamente libre en el noveno TTI.

30 De manera similar, almacenar Softbits de un primer mensaje relacionado con el proceso de HARQ 2 en el décimo TTI de acuerdo con la etapa 206 requiere liberar un segmento de HARQ adicional en el primer almacenamiento 102 al transferir de acuerdo con la etapa 208 los Softbits almacenados en el segmento 103 de HARQ previamente asignado al proceso de HARQ 8 desde el primer almacenamiento 102 al segundo almacenamiento 104 en el décimo TTI.

Los Softbits transferidos para el proceso de HARQ 7 del primer almacenamiento 102 al segundo almacenamiento 104 se retransfieren en el decimoquinto TTI desde el segundo almacenamiento 104 al primer almacenamiento 102. La unidad 110 de decodificación accede al segmento 103 de HARQ asignado al proceso de HARQ 7 en el decimosexto TTI.

35 De manera simultánea, los Softbits del mensaje relacionado con el proceso de HARQ 8 almacenado en el segundo almacenamiento 104 son retransferidos por la subunidad 308 de lectura en el decimosexto TTI.

En una implementación avanzada de la técnica, se asigna un número mínimo de tres segmentos 103 de HARQ en el primer almacenamiento 102 a cada uno de los procesos de HARQ actualmente activos: un segmento para escribir Softbits, un segmento para leer Softbits y un segmento bloqueado para decodificar dentro del mismo TTI.

40 Todos los procesos de HARQ actualmente inactivos tienen sus segmentos 103 de HARQ asignados en el segundo almacenamiento 104. El requisito de memoria total necesario para la técnica es ligeramente mayor que la suma de los tamaños del primer almacenamiento 102 y el segundo almacenamiento 104, dado que son necesarios segmentos de HARQ temporales adicionales para transferir y/o retransferir segmentos de HARQ en paralelo. Adicionalmente, la memoria disponible en el segundo almacenamiento 104 se puede considerar como variable (por ejemplo, con un límite de tamaño que es significativamente más grande que el requerido para el tamaño de búfer de HARQ óptimo).

45 La técnica presentada aquí puede combinarse además con el gestor de búfer de HARQ dinámico de acuerdo con el documento WO 2010/069379. Por ejemplo, el búfer de HARQ, es decir, la combinación del primer almacenamiento 102 y el segundo almacenamiento 104, es más pequeño que el requerido para almacenar un segmento de HARQ para cada uno de los procesos de HARQ (o más pequeño que el requerido para almacenar dos segmentos de HARQ para cada uno de los procesos de HARQ en el caso de una portadora dual que soporta dos capas). Bajo mala condición de canal, el búfer de HARQ demasiado pequeño requiere sobrescribir los Softbits, incluso si el valor de CRC correspondiente era negativo (es decir, los Softbits se usarán para mejorar una etapa de decodificación posterior). A modo de ejemplo, para TDD con 15 procesos de HARQ, una degradación de desempeño tal debida a la sobrescritura de Softbits válidos (también denominada como exceso de ocupación de búfer de HARQ) está de acuerdo con los requisitos de 3GPP.

La transferencia y retransferencia de Softbits se realiza usando el DMA. Por lo tanto, la transferencia y retransferencia también se denomina como una transferencia de datos de DMA. La transferencia de datos de DMA desde el primer

almacenamiento 102 al segundo almacenamiento 104 solo se ejecuta, si el número de segmentos 103 de HARQ no asignados en el primer almacenamiento 102 cae por debajo de la multiplicidad, de tal manera que después de la transferencia de datos de DMA el número de segmentos de HARQ (es decir, no asignados) libres es igual a la multiplicidad. La transferencia de datos de DMA desde el segundo almacenamiento 104 al primer almacenamiento 102 solo se ejecuta, si la decodificación se programa con base en una retransmisión.

La figura 5 ilustra una dependencia 500 de tiempo entre la recepción en un Canal Compartido de Enlace Descendente Físico (PDSCH) y un Canal de Control de Enlace Descendente Físico (PDCCH). El PDCCH proporciona un activador para la subunidad 308 de lectura que realiza condicionalmente la retransferencia de Softbits o la acción de lectura virtual. El tiempo se indica en la fila horizontal inferior en unidades de submarcos ("SF") o TTIs durante los cuales se recibe un bloque de transporte en el PDCCH como el mensaje de acuerdo con la etapa 204. Se recibe Información de Control de Enlace Descendente (DCI) para el bloque de transporte N en el signo de referencia 502 en el PDCCH en el mismo TTI durante el cual el bloque de transporte N se recibe en el PDSCH de acuerdo con la etapa 204.

La figura 5 ilustra además el procesamiento subsiguiente de la DCI y el bloque de transporte N en el signo de referencia 504. La DCI para el bloque de transporte N se procesa en el TTI directamente subsiguiente que incluye una etapa de análisis 504 de la DCI. El análisis 504 extrae un identificador de proceso de HARQ de la DCI. Con base en el identificador de proceso de HARQ, el bloque de transporte N se relaciona con uno de los procesos de HARQ. El bloque de transporte N se decodifica en una etapa 506 en el TTI N+2. Para un flujo de decodificación ininterrumpido, el manejo del búfer 105 de HARQ por el SHBM 108 se realiza en el TTI N+1. Si el segmento 103 de HARQ, que se asigna al proceso de HARQ de acuerdo con el identificador de proceso de HARQ recibido, no está en el primer almacenamiento 102, la subunidad 308 de lectura se activa para cambiar la asignación del segundo almacenamiento 104 al primer almacenamiento 102 anterior a la decodificación 506.

La subunidad 308 de lectura se llama inmediatamente cuando una concesión de enlace descendente de PDSCH se señala al UE, por ejemplo, cuando el análisis 504 de la DCI incluye el identificador de proceso de HARQ. El identificador de proceso de HARQ es un parámetro de la subunidad 308 de lectura. La subunidad 308 de lectura analiza el estado 304 de HARQ que indica que la ubicación del segmento de HARQ correspondiente está ya sea en el primer almacenamiento 102 o el segundo almacenamiento 104. La subunidad 308 de lectura asegura que el segmento 103 de HARQ asignado al proceso de HARQ indicado en la DCI 502 está disponible en el primer almacenamiento 102 antes de que se inicie la decodificación 506. Si el estado 304 de HARQ indica que el segmento 103 de HARQ correspondiente está en el segundo almacenamiento 104 y el CRC es negativo, la subunidad 308 de lectura activa la retransferencia de los Softbits del segundo almacenamiento 104 al primer almacenamiento 102.

Adicionalmente, la subunidad 308 de lectura actualiza el estado 302 de SHBM de acuerdo con la asignación cambiada.

La subunidad 308 de lectura realiza de manera selectiva ya sea la acción de no lectura (opcionalmente devuelta por un parámetro de Índice de Acción=0), una acción de lectura física (opcionalmente devuelta por el parámetro de Índice de Acción=1) o una acción de lectura virtual (opcionalmente devuelta por el parámetro de Índice de Acción=2).

Si el segmento 103 de HARQ asignado al identificador de proceso de HARQ dado ya está mapeado al primer almacenamiento 102, no se requiere acción de lectura.

Si el segmento 103 de HARQ asignado al identificador de proceso de HARQ dado se mapea al segundo almacenamiento 104 y si se ha completado la decodificación previa (es decir, no se almacenan Softbits relevantes en el segmento 103 de HARQ correspondiente en el segundo almacenamiento 104), se ejecuta una acción de lectura virtual. Es decir, la designación de identificador de proceso de HARQ y segmento 103 de HARQ se cambia al cambiar la asignación del segmento 103 de HARQ del segundo almacenamiento 104 al primer almacenamiento 102. No se activa la transferencia de DMA por la subunidad 308 de lectura.

Si el segmento 103 de HARQ asignado al identificador de proceso de HARQ dado se mapea al segundo almacenamiento 104 y si el valor de CRC indica que la decodificación previa no se completó con éxito (es decir, los Softbits relevantes se almacenan en el segmento 103 de HARQ asignado en el segundo almacenamiento 104), se activa una transferencia de DMA para retransferir los Softbits desde el segundo almacenamiento 104 al primer almacenamiento 102.

La subunidad 310 de escritura se activa después de que la unidad 110 de decodificación haya finalizado independientemente de si la decodificación se ha completado con éxito o no. La subunidad 310 de escritura se llama al menos m veces por submarco. La multiplicidad m es un parámetro operativo almacenado en el estado 302 de SHBM. La subunidad 310 de escritura realiza una limpieza después de la acción de lectura. La acción de lectura incluye la acción de lectura física (es decir, la retransferencia) o la acción de lectura virtual (es decir, simple reasignación).

La limpieza incluye cambiar la asignación para el proceso de HARQ, que fue objeto de la acción de lectura previa, del primer almacenamiento 102 al segundo almacenamiento 104. La limpieza cambia la asignación del primer almacenamiento 102 al segundo almacenamiento 104 de acuerdo con la etapa 206, siempre que una acción de lectura de la subunidad 308 de lectura haya cambiado previamente la asignación del segundo almacenamiento 104 al primer almacenamiento 102 para la decodificación 506. Si no se había realizado previamente la acción de lectura para el



proceso de HARQ dado y/o si se cumple el número m de segmento 103 de HARQ no asignado en el primer proceso 102 de HARQ de almacenamiento, no se realiza la limpieza. De este modo, después de llamar a la subunidad 310 de escritura, que activa condicionalmente la operación de escritura de DMA, segmentos 103 de HARQ m libres están disponibles en el primer almacenamiento 102.

- 5 Adicionalmente, la subunidad 310 de escritura actualiza el estado 302 de SHBM de acuerdo con las asignaciones cambiadas en el primer almacenamiento 102 y el segundo almacenamiento 104.

Una implementación de ejemplo de la subunidad 310 de escritura se muestra en el diagrama de flujo 600 en la figura 6. Las flechas discontinuas indican el flujo de control y errores de línea continua indican el flujo de datos.

- 10 La operación de la subunidad 310 de escritura incluye una etapa 602 de decisión que evalúa si el identificador de proceso de HARQ incluido en la DCI 502 es válido o no. Si el identificador de proceso de HARQ recibido es válido, el estado 304 de HARQ se actualiza en una etapa 604. La etapa 604 incluye establecer el valor de CRC para el proceso de HARQ que corresponde al identificador de proceso de HARQ recibido al valor de CRC que se ingresa en la subunidad 310 de escritura desde la unidad 112 de CRC. La etapa 604 incluye además cambiar el estado 304 de HARQ de desbloqueado a bloqueado indicando que el segmento 103 de HARQ correspondiente está bloqueado para la decodificación 506.

- 15 Independientemente de la existencia de un identificador de proceso de HARQ válido, la subunidad 310 de escritura continúa en la etapa 606. Si el estado 302 de SHBM indica que se ha realizado una acción de lectura previa, como se evaluó en la etapa 606, la subunidad 310 de escritura realiza la limpieza de acuerdo con las etapas 608 a 614. Si no se ha realizado la reacción previa, la subunidad 310 de escritura termina al devolver un parámetro de Índice de Acción=0. Opcionalmente, la subunidad 310 de escritura devuelve además parámetros para un segmento de HARQ de destino en el segundo almacenamiento 104 y para un segmento de HARQ de origen en el primer almacenamiento 102, que se establecen en un valor que indica la irrelevancia de origen y destino, dado que no se ha realizado la limpieza.

- 20 En la etapa 608, la subunidad 310 de escritura busca un segmento 103 de HARQ no usado o vacío en el primer almacenamiento 102. El segmento 103 de HARQ asignado se considera no usado, si el valor de CRC correspondiente es positivo, es decir, no se almacenan Softbits relevantes en el segmento 103 de HARQ asignado. Si la búsqueda es exitosa, como se evaluó en la etapa 610, se devuelve el parámetro de Índice de Acción=2, lo que activa una acción de escritura virtual. El parámetro que indica el segmento de HARQ de destino en el segundo almacenamiento 104 y el parámetro que indica el segmento de HARQ de origen en el primer almacenamiento 102 incluyen las direcciones de los segmentos 103 de HARQ que serán intercambiados de acuerdo con la etapa 206. No se activa la transferencia de Softbits. Opcionalmente, el origen y destino solo se devuelven para la depuración de la subunidad 310 de escritura.

- 25 Si no se encuentra el segmento de HARQ no usado asignado a uno de los procesos de HARQ en la etapa 608, como se evaluó en la etapa 610, la subunidad 310 de escritura busca un segmento 103 de HARQ no bloqueado en el primer almacenamiento 102 en la etapa 612. Dado que está disponible el segmento 103 de HARQ no usado en el primer almacenamiento 102, se tiene que activar una transferencia de Softbits. Con el fin de evitar eliminar datos de HARQ que esperan en la fila de procesamiento de la unidad 110 de decodificación, el estado bloqueado se lee desde el estado 304 de HARQ en la etapa 602. Solo los segmentos que no están bloqueados para la decodificación están permitidos para moverse desde el primer almacenamiento 102 al segundo almacenamiento 104. La subunidad 310 de escritura devuelve el Índice de Acción=1 y los parámetros que indican el segmento de HARQ de destino en el segundo almacenamiento y el segmento de HARQ de origen en el primer almacenamiento, con base en que el DMA realiza la transferencia de acuerdo con la etapa 206.

- 30 Independientemente de si se realiza una acción de escritura virtual (de acuerdo con la rama de éxito de la etapa 610) o una transferencia de Softbits (de acuerdo con la rama de no éxito de la etapa 610), la subunidad 310 de escritura actualiza el estado 302 de SHBM en una etapa 614.

- 35 El estado 302 de SHBM incluye un mapa de segmentos 103 de HARQ, que indica aquellos segmentos 103 de HARQ que están asignados a los procesos de HARQ. El estado 302 de SHBM indica además segmentos de HARQ libres, es decir, aquellos segmentos de HARQ que están no asignados. Las figuras 7 a 10 ilustran esquemáticamente el cambio de la asignación. Los señaladores indican los segmentos 103 de HARQ m libres en el primer almacenamiento 102. Los señaladores están organizados en un arreglo de señaladores denotados por "señalador\_de\_libre\_cm\_seg", en donde el índice de arreglo está en el rango de 0, ..., m-1. Para claridad, la figura 7 ilustra un ejemplo con m=1. Un señalador de la forma "señalador\_de\_HARQ ID x" indica el segmento 103 de HARQ actualmente asignado al proceso x de HARQ. Adicionalmente, un señalador denotado por "búfer\_intercambio" se establece inicialmente en "no válido" o "vacío". Los señaladores se almacenan en el estado 302 de SHBM. Cambiar la asignación de acuerdo con una acción de lectura virtual incluye cambiar los señaladores como se indica por las flechas discontinuas en la figura 7.

- 40 La figura 8 ilustra esquemáticamente una acción de lectura física, es decir, una retransferencia 800 de Softbits desde el segundo almacenamiento 104 al primer almacenamiento 102. Además de cambiar los señaladores, como se ilustra esquemáticamente en la figura 7, la retransferencia incluye copiar los Softbits del segmento 103 de HARQ asignado

previamente en el segundo almacenamiento 104 al segmento 103 de HARQ de destino para ser asignado al mismo proceso de HARQ en el primer almacenamiento 102.

5 Como se hace evidente a partir de la ilustración de ejemplo de una acción de lectura virtual en la figura 7 y una acción 800 de lectura física en la figura 8, el señalador "búfer\_intercambio" es no válido, si no se ha realizado la acción de lectura, e indica el segmento de HARQ de origen en el segundo almacenamiento 104, si se ha realizado la acción de lectura. La etapa 606 del método 600 se basa en que el señalador "búfer\_intercambio" sea ya sea válido o no válido.

10 En el caso de la acción 800 de lectura física, la subunidad 308 de lectura devuelve parámetros que indican la dirección del segmento 103 de HARQ de origen en el segundo almacenamiento 104 y la dirección del segmento 103 de HARQ de destino en el primer almacenamiento 102, con base en que el DMA retransfiere los Softbits. En el caso de la acción de lectura virtual, las direcciones de origen y de destino se devuelven opcionalmente, por ejemplo, con el propósito de depuración.

15 Las figuras 9 y 10 ilustran esquemáticamente una implementación de una acción de escritura virtual y una acción de escritura física, respectivamente, realizada por la subunidad 310 de escritura de acuerdo con la etapa 208. Similar a la acción de lectura, un señalador de la forma "señalador de HARQ ID x" indica el segmento 103 de HARQ actualmente asignado al proceso de HARQ del identificador de proceso de HARQ dado x. Un arreglo de señaladores denotado por "señalador\_de\_libre\_sdram\_seg" indica los segmentos 103 de HARQ m libres en el segundo almacenamiento 104. Cambiar la asignación de acuerdo con la etapa 208 incluye cambiar los señaladores de acuerdo con las flechas discontinuas.

20 La figura 10 ilustra esquemáticamente la acción de escritura física, que incluye (además del cambio de los señaladores ilustrados en la figura 9) una etapa 1000 para transferir los Softbits del segmento 103 de HARQ asignado previamente en el primer almacenamiento 102 al segmento de HARQ asignado recientemente en el segundo almacenamiento 104.

25 Como se ha hecho evidente a partir de las realizaciones de ejemplo anteriores, al menos algunas de las realizaciones reducen los requisitos para un primer almacenamiento costoso, por ejemplo, en una On Chip Memory (OCM). Las mismas u otras realizaciones evitan latencias adicionales en el acceso a datos de HARQ, por ejemplo, para una decodificación de canal continua.

El tamaño del primer almacenamiento puede ser limitado y el tamaño de búfer de HARQ completo (por ejemplo, como se requiere por 3GPP o incluso tamaños de búfer más grandes) está disponible para almacenar Softbits recibidos.

Además, algunas de las realizaciones minimizan el tráfico de datos entre el primer almacenamiento y el segundo almacenamiento, por ejemplo, con base en un estado de HARQ actual, con el fin de reducir el consumo de potencia.

30 En lo anterior, se han descrito principios, realizaciones de ejemplo y diversos modos de implementar la técnica divulgada aquí. Sin embargo, la presente invención no debe interpretarse como limitada a los principios, realizaciones y modos particulares divulgados anteriormente. En vez, se apreciará que las variaciones y modificaciones pueden ser hechas por una persona experimentada en la técnica sin apartarse del alcance de la presente invención como se define en las siguientes reivindicaciones.

35

**REIVINDICACIONES**

1. Un método (200) para almacenar Softbits de mensajes recibidos de acuerdo con un Protocolo de Solicitud de Repetición Automática Híbrida, HARQ, comprendiendo el método:
- 5 proporcionar (202) un primer almacenamiento (102) y un segundo almacenamiento (104), en donde el primer almacenamiento y el segundo almacenamiento incluyen una pluralidad de segmentos (103) de memoria asignables a procesos de HARQ;
- recibir (204) un primer mensaje relacionado con un primer proceso de HARQ, en donde el primer mensaje está protegido por un código de canal del protocolo de HARQ y representado por Softbits;
- 10 almacenar (206) los Softbits del primer mensaje en un primer segmento del primer almacenamiento, en donde el primer segmento se asigna al primer proceso de HARQ, y en donde el primer almacenamiento es accesible por una unidad (110) de decodificación de canal para decodificar el código de canal; y
- si un número de segmentos asignados en el primer almacenamiento, cuya decodificación aún no se ha completado, excede un umbral, cambiar (208) la asignación para el primer proceso de HARQ desde el primer segmento en el primer almacenamiento a un segundo segmento en el segundo almacenamiento.
- 15 2. El método de la reivindicación 1, en donde cambiar (208) la asignación al segundo almacenamiento (104) incluye al menos uno de liberar la asignación del primer segmento al primer proceso de HARQ y asignar el segundo segmento al primer proceso de HARQ.
3. El método de la reivindicación 1 o 2, en donde cambiar (208) la asignación al segundo almacenamiento (104) no incluye transferir los Softbits almacenados del primer mensaje desde el primer segmento en el primer almacenamiento
- 20 al segundo segmento en el segundo almacenamiento, si la decodificación del primer mensaje se completó con base en los Softbits del primer mensaje.
4. El método de una cualquiera de las reivindicaciones 1 a 3, que comprende además:
- después de almacenar (206) los Softbits del primer mensaje y antes de cambiar (208) la asignación al segundo almacenamiento (104), recibir al menos un segundo mensaje relacionado con al menos un segundo proceso de HARQ.
- 25 5. El método de la reivindicación 4, que comprende además:
- para cada uno del al menos un segundo proceso de HARQ, almacenar Softbits del segundo mensaje en un segmento del primer almacenamiento (102), que se asigna al segundo proceso de HARQ correspondiente.
6. El método de una cualquiera de las reivindicaciones 1 a 5, en donde cambiar (208) la asignación al segundo almacenamiento (104) incluye transferir (1000) los Softbits almacenados del primer mensaje desde el primer segmento
- 30 en el primer almacenamiento (102) al segundo segmento en el segundo almacenamiento (104), si la decodificación del primer mensaje falló con base en los Softbits del primer mensaje.
7. El método de la reivindicación 6 en conjunto con una cualquiera de las reivindicaciones 6 a 8, en donde cambiar la asignación al primer almacenamiento (102) incluye retransferir (800) los Softbits desde el segundo segmento en el
- 35 segundo almacenamiento (104) al tercer segmento en el primer almacenamiento, si la decodificación (506) del primer mensaje falló con base en los Softbits del primer mensaje.
8. El método de la reivindicación 7, en donde la decodificación (506) se repite después de la retransferencia con base en una combinación de los Softbits retransferidos del primer mensaje relacionado con el primer proceso de HARQ y Softbits de un tercer mensaje relacionado con el primer proceso de HARQ.
- 40 9. El método de la reivindicación 8, en donde la retransferencia se completa en un Intervalo de Tiempo de Transmisión, TTI, (504) antes de la decodificación (506) repetida.
10. El método de la reivindicación 8 o 9, en donde la retransferencia se completa mientras el tercer mensaje relacionado con el primer proceso de HARQ se procesa (504) corriente arriba a la unidad (110) de decodificación de canal.
- 45 11. El método de una cualquiera de las reivindicaciones 6 a 10, en donde cambiar la asignación al primer almacenamiento se activa al recibir Información de Control de Enlace Descendente, DCI, (502) indicativa de una concesión de enlace descendente para el primer proceso de HARQ.
12. El método de una cualquiera de las reivindicaciones 1 a 11, en donde la información (302) de estado se almacena para al menos cada uno de los procesos de HARQ a los que se asigna un segmento en el primer almacenamiento.

13. El método de la reivindicación 12, en donde cambiar la asignación al segundo almacenamiento está sujeto además a la información (302) de estado del primer proceso de HARQ que es indicativo de que el primer segmento no está bloqueado para la decodificación.
- 5 14. Un producto de programa informático, almacenado en un medio de grabación legible por ordenador, que comprende porciones de código de programa para realizar las etapas de una cualquiera de las reivindicaciones precedentes cuando el producto de programa informático es ejecutado por un dispositivo informático.
15. Un dispositivo (100) para almacenar Softbits de mensajes recibidos de acuerdo con un protocolo de Solicitud de Repetición Automática Híbrida, HARQ, comprendiendo el dispositivo:
- 10 un primer almacenamiento (102) y un segundo almacenamiento (104), en donde el primer almacenamiento y el segundo almacenamiento incluyen una pluralidad de segmentos (103) de memoria asignables a procesos de HARQ;
- 15 una unidad (106) de recepción adaptada para recibir un primer mensaje relacionado con un primer proceso de HARQ, en donde el primer mensaje está protegido por un código de canal del protocolo de HARQ y representado por Softbits, y para almacenar los Softbits del primer mensaje en un primer segmento del primer almacenamiento, en donde el primer segmento se asigna al primer proceso de HARQ, y en donde el primer almacenamiento es accesible por una
- 15 unidad (110) de decodificación de canal para decodificar el código de canal; y
- una unidad (108) de manejo adaptada para cambiar la asignación para el primer proceso de HARQ desde el primer segmento en el primer almacenamiento a un segundo segmento en el segundo almacenamiento, si un número de segmentos asignados en el primer almacenamiento, cuya decodificación aun no se ha completado, excede un umbral.
- 20 16. El dispositivo de la reivindicación 15, en donde la unidad (106) de recepción incluye una unidad (120) de demodulación suave, comprendiendo el dispositivo (100) además la unidad (110) de decodificación de canal corriente abajo de la unidad (120) de demodulación suave, en donde el segundo almacenamiento (104) no es accesible por la unidad (110) de decodificación de canal.

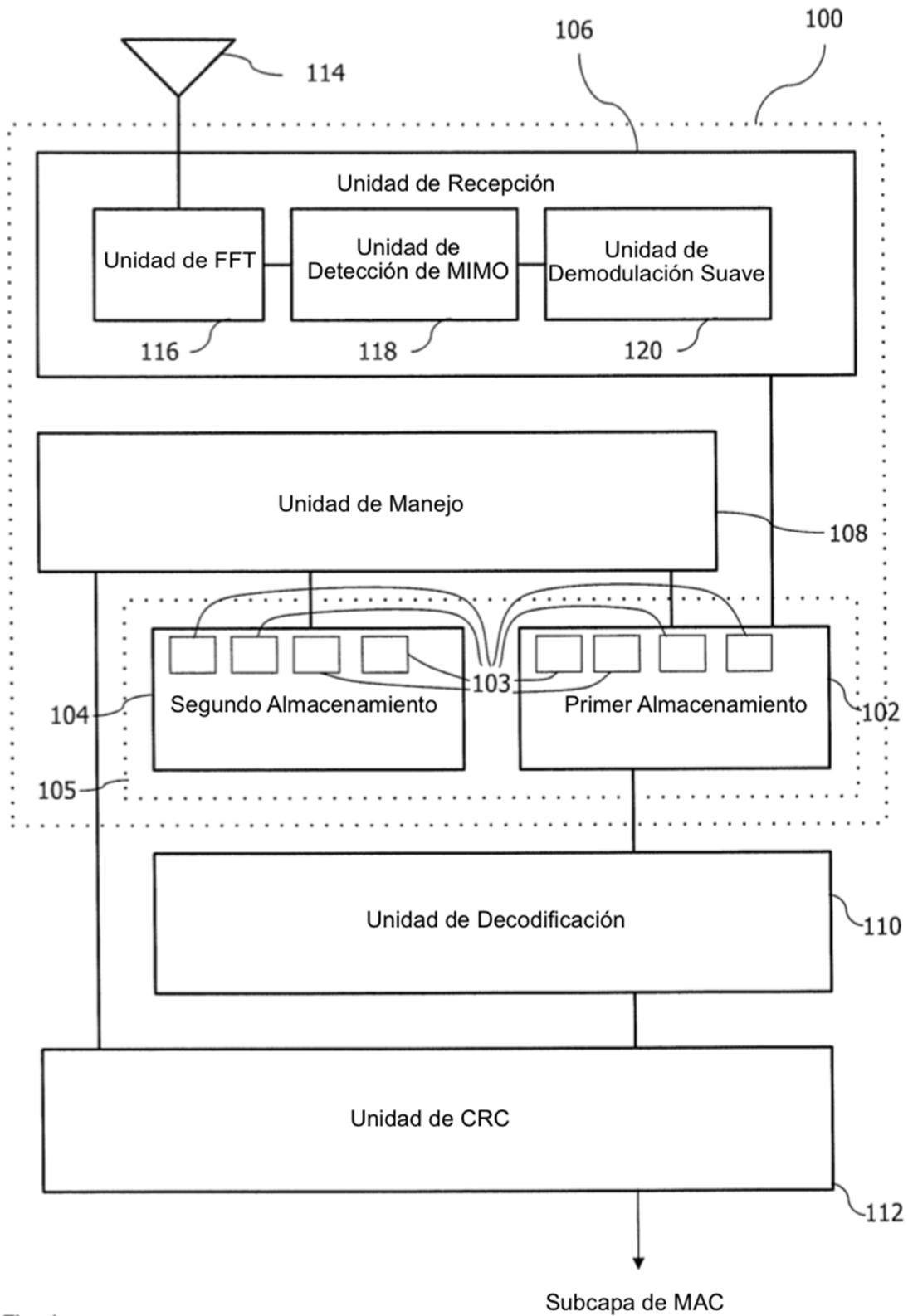


Fig. 1

200

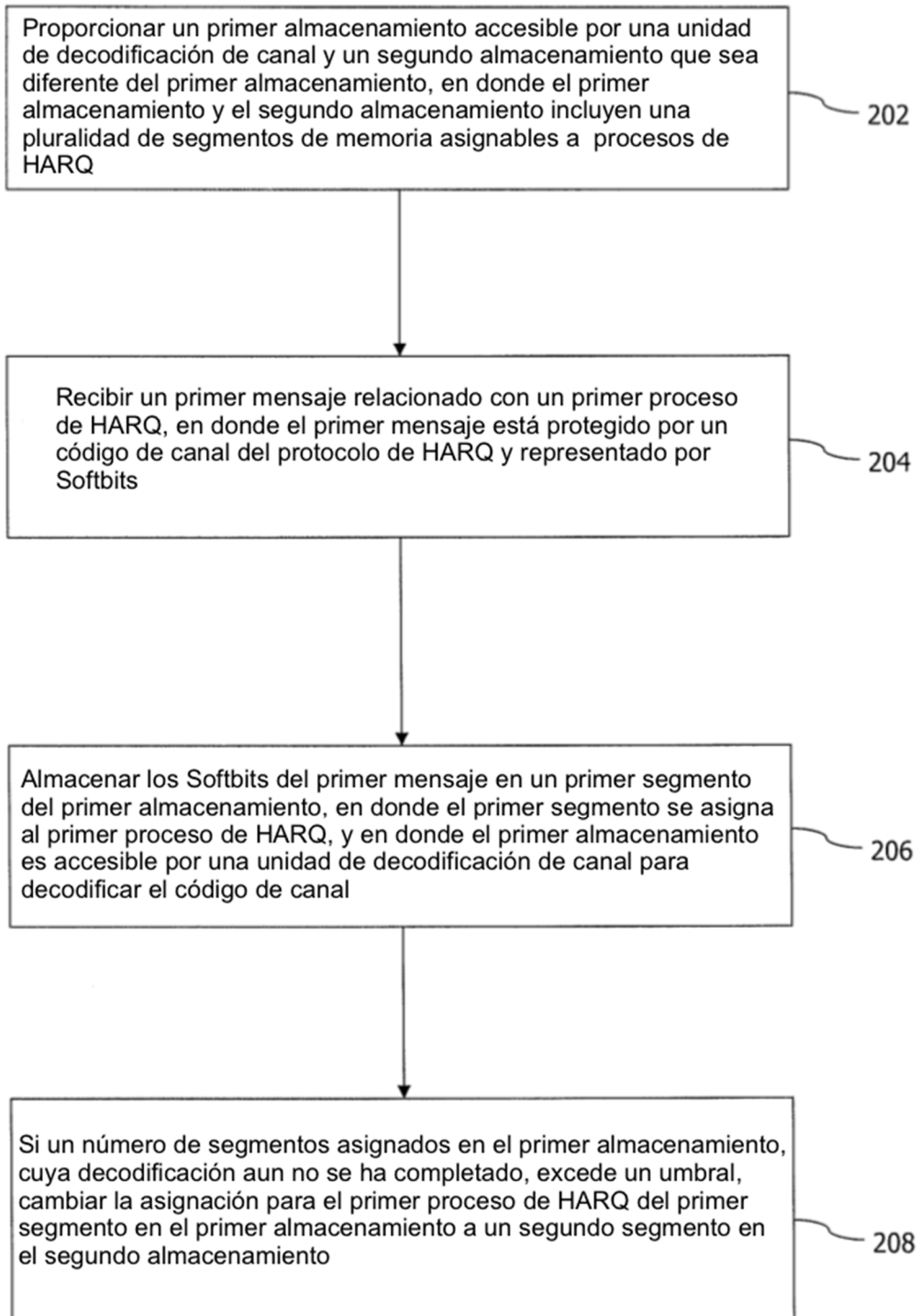


Fig. 2

108

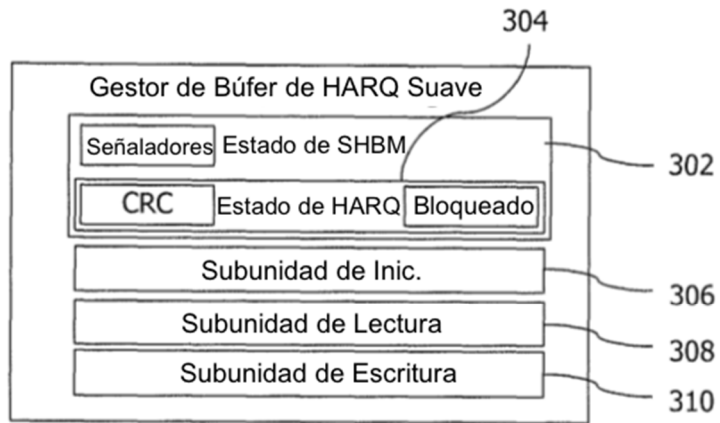


Fig. 3

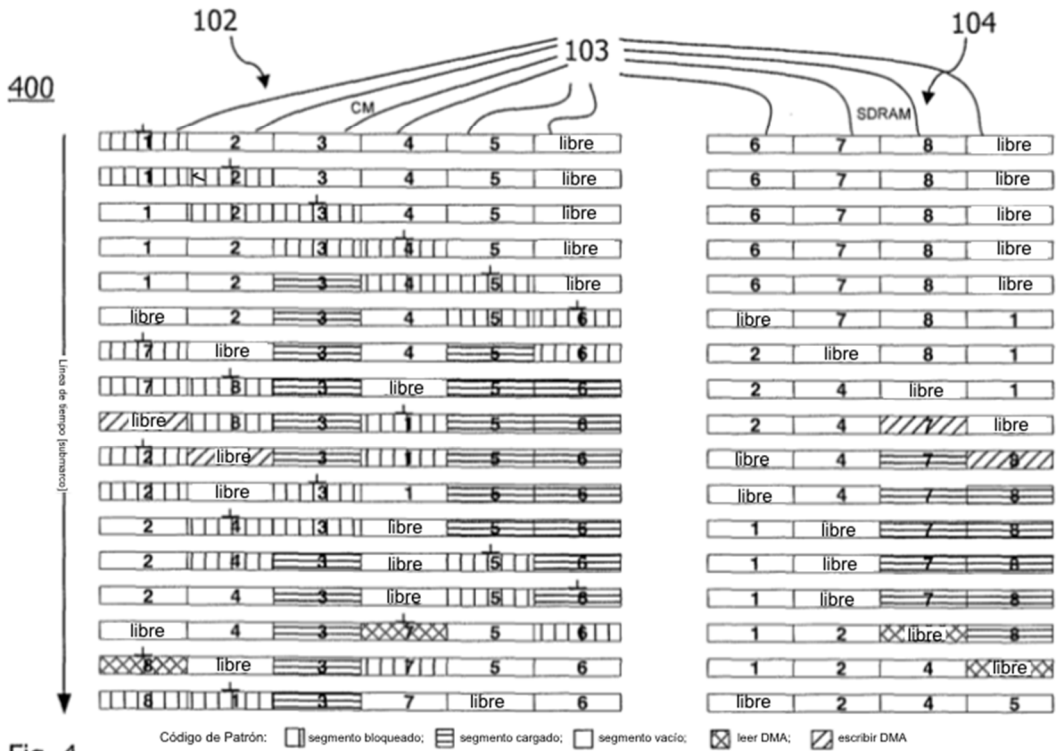


Fig. 4

500

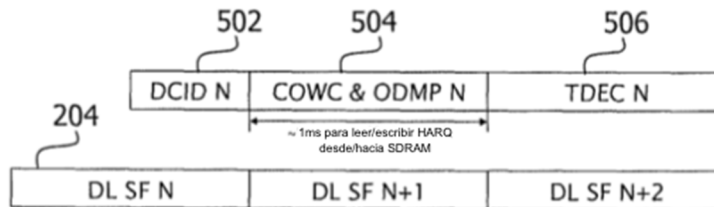


Fig. 5

600

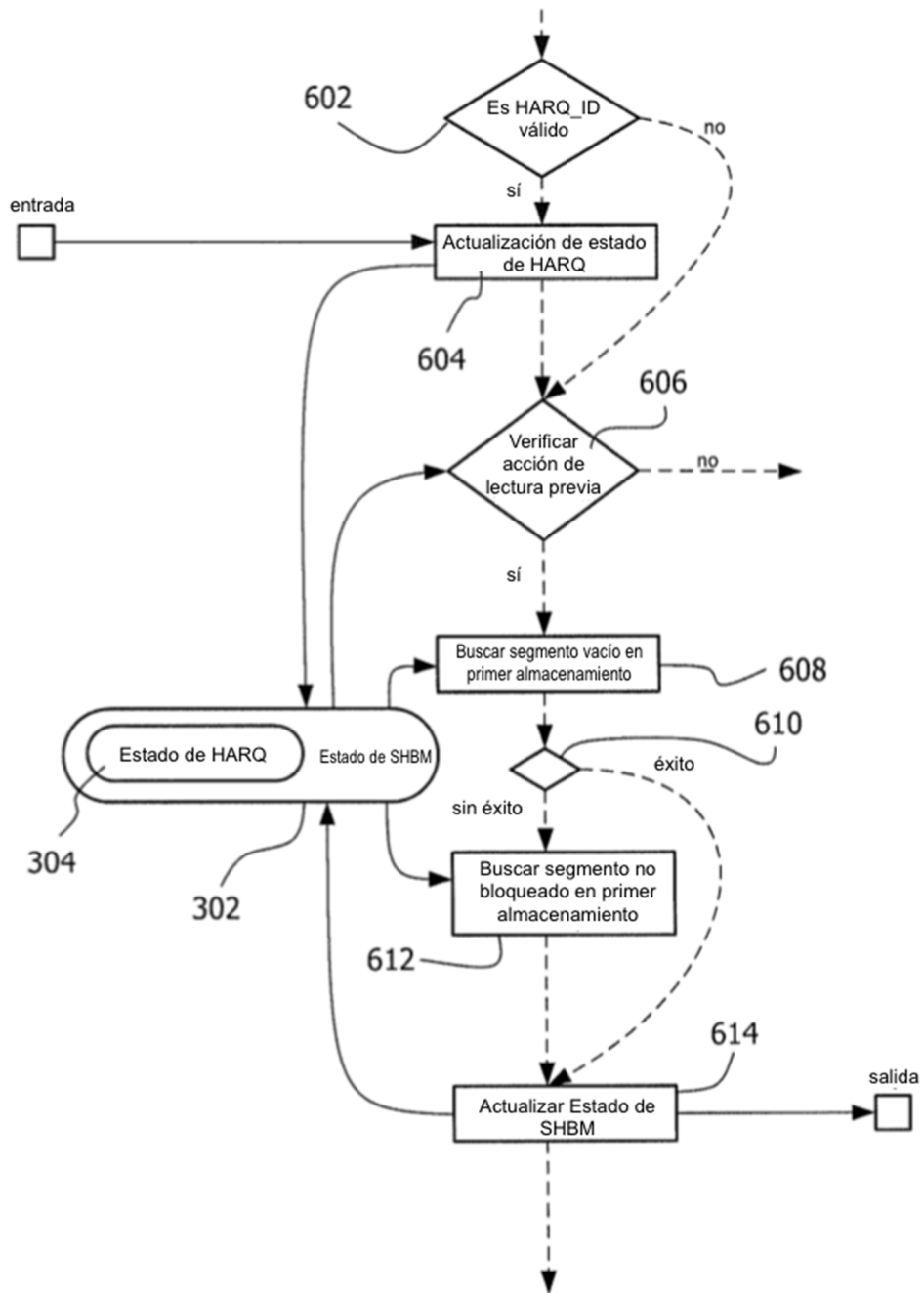


Fig. 6



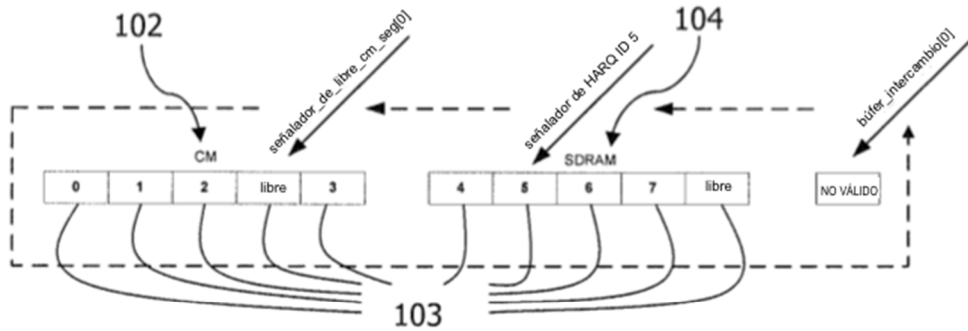


Fig. 7

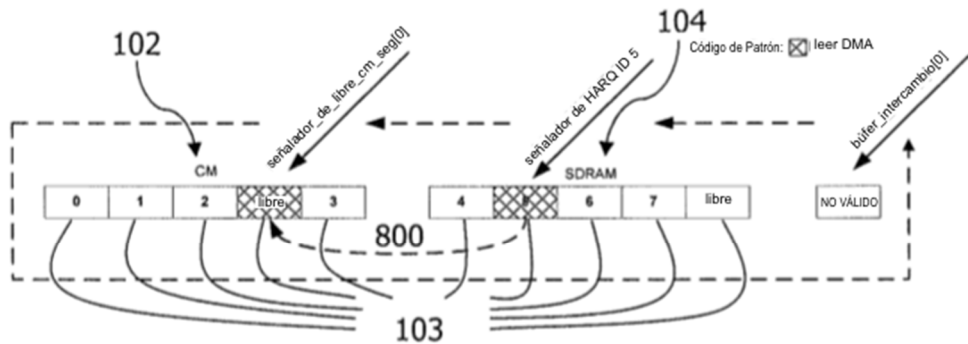


Fig. 8

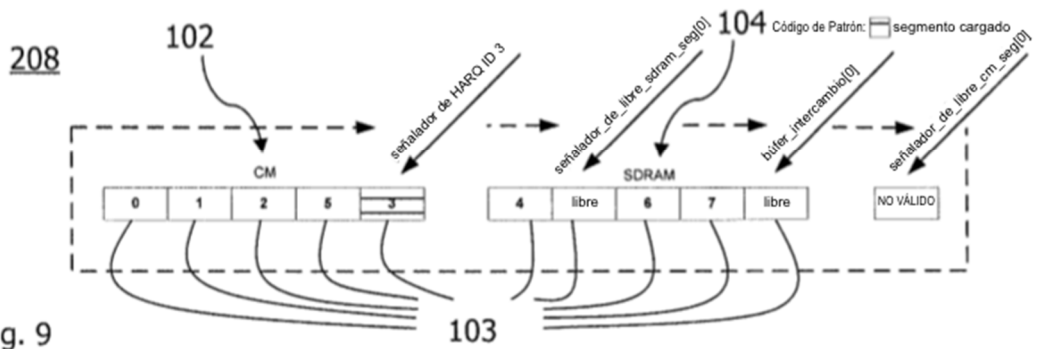


Fig. 9

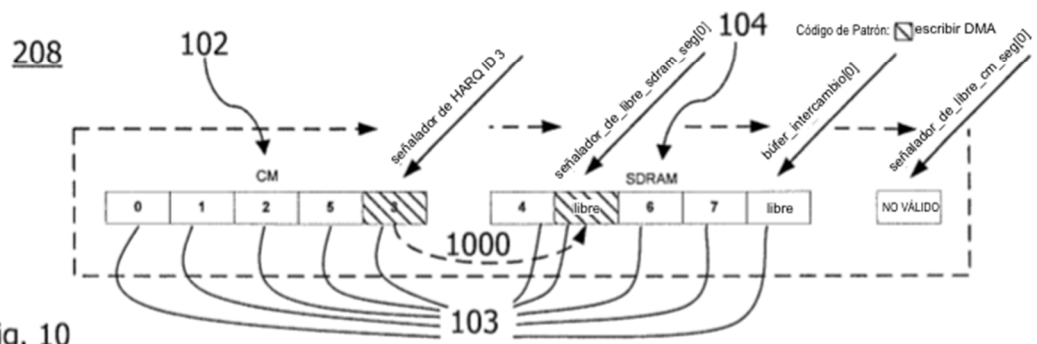


Fig. 10