

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 734 428**

51 Int. Cl.:

B41J 2/05 (2006.01)

B41J 2/045 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **06.04.2005** E 18163020 (3)

97 Fecha y número de publicación de la concesión europea: **05.06.2019** EP 3354462

54 Título: **Dispositivo de expulsión de fluido**

30 Prioridad:

19.04.2004 US 827163

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

05.12.2019

73 Titular/es:

**HEWLETT-PACKARD DEVELOPMENT
COMPANY, L.P. (100.0%)
10300 Energy Drive
Spring, TX 77389, US**

72 Inventor/es:

**BENJAMIN, TRUDY L. y
AXTELL, JAMES P.**

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 734 428 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de expulsión de fluido

Antecedentes

5 Un sistema de impresión de inyección de tinta, como una realización de un sistema de expulsión de fluido, puede incluir un cabezal de impresión, un suministro de tinta que proporciona tinta líquida al cabezal de impresión y un controlador electrónico que controla el cabezal de impresión. El cabezal de impresión, como una realización de un dispositivo de expulsión de fluido, expulsa gotas de tinta a través de una pluralidad de orificios o boquillas. La tinta es proyectada hacia un medio de impresión, tal como una hoja de papel, para imprimir una imagen en el medio de impresión. Habitualmente, las boquillas están dispuestas en una o más matrices, de modo que la expulsión de tinta de las boquillas con una secuencia adecuada hace que los caracteres u otras imágenes se impriman en el medio de impresión a medida que el cabezal de impresión y el medio de impresión se desplazan uno con respecto al otro.

10 En un sistema habitual de impresión por inyección de tinta térmica, el cabezal de impresión expulsa gotas de tinta a través de boquillas, calentando rápidamente pequeños volúmenes de tinta situados en cámaras de vaporización. La tinta es calentada con pequeños calentadores eléctricos, tales como resistencias de película delgada, denominadas en el presente documento resistencias de disparo. Calentar la tinta hace que la tinta se vaporice y sea expulsada a través de las boquillas.

15 Para expulsar una gota de tinta, el controlador electrónico que controla el cabezal de impresión activa una corriente eléctrica desde una fuente de alimentación externa al cabezal de impresión. La corriente eléctrica pasa a través de una resistencia de disparo seleccionada para calentar la tinta en una cámara de vaporización seleccionada correspondiente y expulsar la tinta a través de una boquilla correspondiente. Los generadores de gotas conocidos incluyen una resistencia de disparo, una cámara de vaporización correspondiente y una boquilla correspondiente.

20 A medida que los cabezales de impresión de inyección de tinta han evolucionado, el número de generadores de gotas en un cabezal de impresión ha aumentado, para mejorar la velocidad y/o la calidad de la impresión. El aumento en el número de generadores de gotas por cabezal de impresión ha dado como resultado un aumento correspondiente en el número de almohadillas de entrada necesarias en una matriz de cabezal de impresión para energizar el mayor número de resistencias de disparo. En un tipo de cabezal de impresión, cada resistencia de disparo está acoplada a una almohadilla de entrada correspondiente para proporcionar energía para energizar la resistencia de disparo. Una almohadilla de entrada por cada resistencia de disparo no resulta práctica a medida que aumenta el número de resistencias de disparo.

25 El número de generadores de gotas por cada almohadilla de entrada es significativamente mayor en otro tipo de cabezal de impresión que tiene primitivas. Un solo cable de alimentación proporciona energía a todas las resistencias de disparo en una primitiva. Cada resistencia de disparo está acoplada en serie con el cable de alimentación y la ruta drenaje - fuente de un transistor de efecto de campo (FET - Field Effect Transistor, en inglés) correspondiente. La puerta de cada FET en una primitiva está acoplada a un conductor de dirección energizable de manera separada que es compartido por múltiples primitivas.

30 Los fabricantes continúan reduciendo el número de almohadillas de entrada y aumentando el número de generadores de gotas en un cabezal de impresión. Un cabezal de impresión con menos almohadillas de entrada cuesta, habitualmente, menos que un cabezal de impresión con más almohadillas de entrada. Además, un cabezal de impresión con más generadores de gotas imprime, habitualmente, con mayor calidad y/o velocidad de impresión. Para mantener los costes y proporcionar una altura de franja de impresión particular, es posible que el tamaño de la matriz del cabezal de impresión no cambie significativamente con un mayor número de generadores de gotas. A medida que aumentan las densidades del generador de gotas y disminuye el número de almohadillas de entrada, las disposiciones de los cabezales de impresión pueden ser cada vez más complejas.

Por estas y otras razones, existe la necesidad de la presente invención.

35 45 La Patente de Estados Unidos número 5.541.629 da a conocer un cabezal de impresión de inyección de tinta térmica con un generador de direcciones secuenciales que genera señales de dirección, y una interconexión de control, para proporcionar comandos de impresión que incluyen una señal de habilitación de impresión, por lo que los dispositivos de conmutación de alimentación especificados energizan las resistencias de calentamiento cuando tanto la señal de dirección como la señal de habilitación de impresión están presentes para el dispositivo de conmutación de alimentación. La Patente de Estados Unidos número 6.176.569 da a conocer un aparato para activar elementos de calentamiento de inyección de tinta que comprende un controlador para generar las señales de dirección, señales de potencia y señales de banco, y determinar un estado activado o desactivado para cada una de las señales dependiendo de los datos de la imagen.

Breve descripción de los dibujos

55 La figura 1 ilustra una realización de un sistema de impresión por inyección de tinta.

- La figura 2 es un diagrama que ilustra una parte de una realización de una matriz de cabezal de impresión.
- La figura 3 es un diagrama que ilustra una disposición de los generadores de gotas situados a lo largo de una ranura de alimentación de tinta en una realización de una matriz de cabezal de impresión.
- 5 La figura 4 es un diagrama que ilustra una realización de una célula de disparo empleada en una realización de una matriz de un cabezal de impresión.
- La figura 5 es un diagrama esquemático que ilustra una realización de una matriz de células de disparo de un cabezal de impresión de inyección de tinta.
- La figura 6 es un diagrama esquemático que ilustra una realización de una célula de disparo precargada.
- 10 La figura 7 es un diagrama esquemático que ilustra una realización de una matriz de células de disparo de un cabezal de impresión de inyección de tinta.
- La figura 8 es un diagrama de tiempo que ilustra el funcionamiento de una realización de una matriz de células de disparo. La figura 9 es un diagrama que ilustra una realización de un generador de direcciones en una matriz de cabezal de impresión.
- 15 La figura 10A es un diagrama que ilustra una célula de registro de desplazamiento en un registro de desplazamiento.
- La figura 10B es un diagrama que ilustra un circuito de dirección.
- La figura 11 es un diagrama de tiempos que ilustra el funcionamiento de un generador de direcciones en la dirección de avance.
- 20 La figura 12 es un diagrama de tiempos que ilustra el funcionamiento de un generador de direcciones en la dirección de retroceso.
- La figura 13 es un diagrama de bloques que ilustra un ejemplo con dos generadores de direcciones y seis grupos de disparo en un cabezal de impresión.
- La figura 14 es un diagrama de tiempos que ilustra el funcionamiento en las direcciones de avance y retroceso de los generadores de direcciones en una matriz de cabezal de impresión.
- 25 La figura 15 es un diagrama de bloques que ilustra una realización de un generador de direcciones, un circuito de enclavamiento y seis grupos de disparo en una matriz de un cabezal de impresión.
- La figura 16 es un diagrama que ilustra una realización de un registro de enclavamiento.
- La figura 17 es un diagrama de tiempo que ilustra un funcionamiento de ejemplo de una realización de un registro de enclavamiento.
- 30 La figura 18 es un diagrama que ilustra una realización de una célula de registro de desplazamiento de una sola dirección.
- La figura 19 es un diagrama que ilustra un generador de direcciones que utiliza la célula de registro de desplazamiento de una sola dirección para proporcionar direcciones en las direcciones de avance y de retroceso.
- 35 La figura 20 es un diagrama que ilustra un generador de direcciones que utiliza la célula de registro de desplazamiento de una sola dirección en un registro de desplazamiento para proporcionar direcciones en las direcciones de avance y de retroceso.
- La figura 21 es un diagrama que ilustra una disposición de ejemplo de una realización de una matriz de un cabezal de impresión.
- 40 La figura 22 es un diagrama que ilustra otro aspecto de la disposición de ejemplo de una realización de una matriz de un cabezal de impresión.
- La figura 23 es un diagrama que ilustra una vista, en planta, de una sección de una realización de un matriz de un cabezal de impresión.
- 45 La figura 24 es un diagrama que ilustra una disposición de ejemplo de otra realización de una matriz de un cabezal de impresión.
- Las figuras 25A y 25B son diagramas que ilustran áreas de contacto de un circuito flexible que pueden ser utilizadas para acoplar circuitos externos a una matriz de cabezal de impresión.

Descripción detallada

La invención está definida por la reivindicación independiente.

En la siguiente descripción detallada, se hace referencia a los dibujos adjuntos, que forman parte del presente documento, y en los que se muestran, a modo de ilustración, realizaciones específicas en las que se puede poner en práctica la invención. A este respecto, la terminología direccional, tal como "arriba", "abajo", "frente", "atrás", "delantero", "trasero", etc., se utiliza con referencia a la orientación de la figura o figuras que se están describiendo. Debido a que los componentes de las realizaciones de la presente invención pueden ser posicionados en varias orientaciones diferentes, la terminología direccional se utiliza con fines de ilustración, y no es en modo alguno limitativa. Se debe comprender que se pueden utilizar otras realizaciones y se pueden realizar cambios estructurales o lógicos sin apartarse del alcance de la presente invención. La siguiente descripción detallada, por lo tanto, no debe ser tomarse en un sentido limitativo, y el alcance de la presente invención está definido por las reivindicaciones adjuntas.

La figura 1 ilustra una realización de un sistema de impresión por inyección de tinta 20. El sistema de impresión por inyección de tinta 20 constituye una realización de un sistema de expulsión de fluido que incluye un dispositivo de expulsión de fluido, tal como el conjunto de cabezal de impresión de inyección de tinta 22, y un conjunto de suministro de fluido, tal como el conjunto de suministro de tinta 24. El sistema de impresión por inyección de tinta 20 incluye asimismo un conjunto de montaje 26, un conjunto de transporte de medios 28 y un controlador electrónico 30. Al menos una fuente de alimentación 32 proporciona energía a los diversos componentes eléctricos del sistema de impresión por inyección de tinta 20.

En una realización, el conjunto de la matriz del cabezal de impresión de inyección de tinta 22 incluye al menos un cabezal de impresión o matriz de cabezal de impresión 40 que expulsa gotas de tinta a través de una pluralidad de orificios o boquillas 34 hacia un medio de impresión 36, para imprimir en el medio de impresión 36. El cabezal de impresión 40 es una realización de un dispositivo de expulsión de fluido. El medio de impresión 36 puede ser cualquier tipo de material adecuado del tipo de hoja, tal como papel, cartulina, transparencias, Mylar, tela y similares. Habitualmente, las boquillas 34 están dispuestas en una o más columnas o matrices, de tal manera que la expulsión de tinta correctamente secuenciada desde las boquillas 34 causa la impresión de caracteres, símbolos y/u otros gráficos o imágenes en el medio de impresión 36, a medida que el conjunto del cabezal de impresión de inyección de tinta 22 y el medio de impresión 36 se desplazan uno respecto al otro. Si bien la siguiente descripción se refiere a la expulsión de tinta desde el conjunto del cabezal de impresión 22, se comprende que otros líquidos, fluidos o materiales fluidos, incluido líquido transparente, pueden ser expulsados desde el conjunto del cabezal de impresión 22.

El conjunto de suministro de tinta 24, como una realización de un conjunto de suministro de fluido, proporciona tinta al conjunto del cabezal de impresión 22 e incluye un depósito 38 para almacenar tinta. De este modo, la tinta fluye desde el depósito 38 hacia el conjunto del cabezal de impresión de inyección de tinta 22. El conjunto de suministro de tinta 24 y el conjunto del cabezal de impresión de inyección de tinta 22 pueden formar un sistema de suministro de tinta de un solo sentido o un sistema de suministro de tinta de recirculación. En un sistema de entrega de tinta de un solo sentido, sustancialmente toda la tinta proporcionada al conjunto del cabezal de impresión de inyección de tinta 22 es consumida durante la impresión. En un sistema de suministro de tinta de recirculación, solo una parte de la tinta proporcionada al conjunto del cabezal de impresión 22 se consume durante la impresión. De este modo, la tinta que no se consume durante la impresión se devuelve al conjunto de suministro de tinta 24.

En una realización, el conjunto del cabezal de impresión de inyección de tinta 22 y el conjunto de suministro de tinta 24 están alojados juntos en un cartucho de inyección de tinta o pluma. El cartucho de inyección de tinta, o pluma, es una realización de un dispositivo de expulsión de fluido. En otra realización, el conjunto de suministro de tinta 24 está separado del conjunto del cabezal de impresión de inyección de tinta 22 y proporciona tinta al conjunto del cabezal de impresión de inyección de tinta 22 a través de una conexión de interfaz, tal como un tubo de suministro (no mostrado). En cualquier realización, el depósito 38 del conjunto de suministro de tinta 24 puede ser retirado, reemplazado y/o rellenado. En una realización, cuando el conjunto del cabezal de impresión de inyección de tinta 22 y el conjunto de suministro de tinta 24 están alojados juntos en un cartucho de inyección de tinta, el depósito 38 incluye un depósito local situado en el interior del cartucho, y también puede incluir un depósito más grande situado de manera separada del cartucho. De este modo, el depósito separado más grande sirve para rellenar el depósito local. Por consiguiente, el depósito separado más grande y/o el depósito local pueden ser retirados, reemplazados y/o rellenados.

El conjunto de montaje 26 posiciona el conjunto del cabezal de impresión de inyección de tinta 22 con respecto al conjunto de transporte de medios 28 y el conjunto de transporte de los medios de impresión 28 posiciona el medio de impresión 36 con respecto al conjunto del cabezal de impresión de inyección de tinta 22. Por lo tanto, una zona de impresión 37 se define adyacente a las boquillas 34 en un área entre el conjunto del cabezal de impresión de inyección de tinta 22 y el medio de impresión 36. En una realización, el conjunto 22 del cabezal de impresión de inyección de tinta es un conjunto del cabezal de impresión del tipo de escaneo. De este modo, el conjunto de montaje 26 incluye un carro (no mostrado) para desplazar el conjunto del cabezal de impresión de inyección de tinta 22 con respecto al conjunto de transporte de medios 28 para escanear el medio de impresión 36. En otra realización, el conjunto del cabezal de impresión de inyección de tinta 22 es un conjunto de cabezal de impresión del tipo de no

escaneo. De este modo, el conjunto de montaje 26 fija el conjunto del cabezal de impresión de inyección de tinta 22 en una posición prescrita con respecto al conjunto de transporte de medios 28. Por lo tanto, el conjunto de transporte de medios 28 posiciona el medio de impresión 36 con respecto al conjunto del cabezal de impresión de inyección de tinta 22.

5 El controlador electrónico o el controlador de la impresora 30 habitualmente incluye un procesador, firmware y otros componentes electrónicos, o cualquier combinación de los mismos, para comunicarse con el conjunto del cabezal de impresión de inyección de tinta 22 y controlar el mismo, el conjunto de montaje 26 y el conjunto de transporte de medios 28. El controlador electrónico 30 recibe datos 39 de un sistema anfitrión, tal como un ordenador, y generalmente incluye memoria para almacenar datos 39 de manera temporal. Habitualmente, los datos 39 se envían
10 al sistema de impresión de inyección de tinta 20 a lo largo de una ruta de transferencia de información electrónica, infrarroja, óptica u otra. Los datos 39 representan, por ejemplo, un documento y/o archivo a imprimir. De este modo, los datos 39 forman un trabajo de impresión para el sistema de impresión de inyección de tinta 20, e incluyen uno o más comandos de trabajo de impresión y/o parámetros de comando.

15 En una realización, el controlador electrónico 30 controla el conjunto del cabezal de impresión de inyección de tinta 22 para la expulsión de gotas de tinta de las boquillas 34. De este modo, el controlador electrónico 30 define un patrón de gotas de tinta expulsadas que forman caracteres, símbolos y/u otros gráficos o imágenes en el medio de impresión 36. El patrón de gotas de tinta expulsadas está determinado por los comandos del trabajo de impresión y/o los parámetros del comando.

20 En una realización, el conjunto del cabezal de impresión de inyección de tinta 22 incluye un cabezal de impresión 40. En otra realización, el conjunto del cabezal de impresión de inyección de tinta 22 es un conjunto de cabezal de impresión de matriz amplia o de múltiples cabezales. En una realización de matriz amplia, el conjunto del cabezal de impresión de inyección de tinta 22 incluye un portador, que lleva matrices de cabezal de impresión 40, proporciona comunicación eléctrica entre las matrices de cabezal de impresión 40 y el controlador electrónico 30, y proporciona una comunicación fluida entre las matrices de cabezal de impresión 40 y el conjunto de suministro de tinta 24.

25 La figura 2 es un diagrama que ilustra una parte de una realización de un matriz de cabezal de impresión 40. La matriz de cabezal de impresión 40 incluye una matriz de elementos de impresión o de expulsión de fluido 42. Los elementos de impresión 42 están formados sobre un sustrato 44, que tiene una ranura de alimentación de tinta 46 formada en el mismo. De este modo, la ranura de alimentación de tinta 46 proporciona un suministro de tinta líquida a los elementos de impresión 42. La ranura de alimentación de tinta 46 es una realización de una fuente de alimentación de fluido. Otras realizaciones de fuentes de alimentación de fluido incluyen, pero no están limitadas a,
30 orificios individuales de alimentación de tinta correspondientes que alimentan cámaras de vaporización correspondientes y múltiples surcos de alimentación de tinta más cortos que alimentan, cada uno, a grupos correspondientes de elementos de expulsión de fluido. Una estructura de película delgada 48 tiene un canal de alimentación de tinta 54 formado en su interior, que se comunica con la ranura de alimentación de tinta 46 formada en el sustrato 44. Una capa de orificios 50 tiene una cara frontal 50a y una abertura de boquilla 34 formada en la cara frontal 50a. La capa de orificios 50 también tiene una cámara de boquilla o una cámara de vaporización 56 formada en la misma, que se comunica con la abertura de la boquilla 34 y el canal de alimentación de tinta 54 de la estructura de película delgada 48. Una resistencia de disparo 52 está posicionada en el interior de la cámara de vaporización 56, y los conductores 58 acoplan eléctricamente la resistencia de disparo 52 al circuito que controla la
40 aplicación de corriente eléctrica a través de resistencias de disparo seleccionadas. Un generador de gotas 60, tal como se menciona en el presente documento, incluye la resistencia de disparo 52, la cámara de boquilla o la cámara de vaporización 56 y la abertura de la boquilla 34.

45 Durante la impresión, la tinta fluye desde la ranura de alimentación de tinta 46 a la cámara de vaporización 56 a través del canal de alimentación de tinta 54. La abertura de la boquilla 34 está asociada operativamente con la resistencia de disparo 52, de tal manera que las gotas de tinta en el interior de la cámara de vaporización 56 son expulsadas a través de la abertura de la boquilla 34 (por ejemplo, sustancialmente normal al plano de la resistencia de disparo 52) y hacia el medio de impresión 36 tras la energización de la resistencia de disparo 52.

50 Las realizaciones de ejemplo de las matrices de cabezal de impresión 40 incluyen un cabezal de impresión térmico, un cabezal de impresión piezoeléctrico, un cabezal de impresión electrostático, o cualquier otro tipo de dispositivo de expulsión de fluido conocido en la técnica, que pueda ser integrado en una estructura de múltiples capas. El sustrato 44 está formado, por ejemplo, de silicio, vidrio, cerámica o un polímero estable, y la estructura de película delgada 48 está formada para incluir una o más capas de pasivación o aislamiento de dióxido de silicio, carburo de silicio, nitruro de silicio, tántalo, vidrio de polisilicio, u otro material adecuado. La estructura de película delgada 48 también incluye al menos una capa conductora, que define la resistencia de disparo 52 y los conductores 58. En una
55 realización, la capa conductora comprende, por ejemplo, aluminio, oro, tántalo, tántalo - aluminio u otro metal o aleación metálica. En una realización, los circuitos de las células de disparo, tal como se describen en detalle a continuación, se implementan en capas de película delgada y sustrato, tales como el sustrato 44 y la estructura de película delgada 48.

60 En una realización, la capa de orificios 50 comprende una resina epoxi que se puede fotografiar, por ejemplo, un epoxi denominado SU8, comercializado por la firma Micro-Chem, Newton, MA. Técnicas a modo de ejemplo para

fabricar la capa de orificios 50 con SU8 u otros polímeros se describen en detalle en la patente de Estados Unidos N° 6.162.589. En una realización, la capa de orificios 50 está formada por dos capas separadas denominadas capas de barrera (por ejemplo, una capa de barrera fotorresistente de película seca) y una capa de orificios de metal (por ejemplo, aleaciones de níquel, cobre, hierro / níquel, paladio, capa de oro o rodio) formada sobre la capa de barrera. Sin embargo, se pueden emplear otros materiales adecuados para formar la capa de orificios 50.

La figura 3 es un diagrama que ilustra los generadores de gotas 60 situados a lo largo de la ranura de alimentación de tinta 46 en una realización de la matriz de cabezal de impresión 40. La ranura de alimentación de tinta 46 incluye lados opuestos de la ranura de alimentación de tinta 46a y 46b. Los generadores de gotas 60 están dispuestos a lo largo de cada uno de los lados opuestos de las ranuras de alimentación de tinta 46a y 46b. Un total de n generadores de gotas 60 están situados a lo largo de la ranura de alimentación de tinta 46, con m generadores de gotas 60 situados a lo largo del lado de la ranura de alimentación de tinta 46a, y n - m generadores de gotas 60 situados a lo largo del lado de la ranura de alimentación de tinta 46b. En una realización, n es igual a 200 generadores de gotas 60 situados a lo largo de la ranura de alimentación de tinta 46, y m es igual a 100 generadores de gotas 60 situados a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 46a y 46b. En otras realizaciones, cualquier número adecuado de generadores de gotas 60 pueden estar dispuestos a lo largo de la ranura de alimentación de tinta 46.

La ranura de alimentación de tinta 46 proporciona tinta a cada uno de los n generadores de gotas 60 dispuestos a lo largo de la ranura de alimentación de tinta 46. Cada uno de los n generadores de gotas 60 incluye una resistencia de disparo 52, una cámara de vaporización 56 y una boquilla 34. Cada una de las n cámaras de vaporización 56 está acoplada de manera fluida a la ranura de alimentación de tinta 46 a través de al menos un canal de alimentación de tinta 54. Las resistencias de disparo 52 de los generadores de gotas 60 son energizadas en una secuencia controlada para expulsar el fluido de las cámaras de vaporización 56 y a través de las boquillas 34, para imprimir una imagen en el medio de impresión 36.

La figura 4 es un diagrama que ilustra una realización de una célula de disparo 70 empleada en una realización de la matriz del cabezal de impresión 40. La célula de disparo 70 incluye una resistencia de disparo 52, un conmutador de accionamiento de resistencia 72 y un circuito de memoria 74. La resistencia de disparo 52 forma parte de un generador de gotas 60. El conmutador de accionamiento 72 y el circuito de memoria 74 forman parte de los circuitos que controlan la aplicación de la corriente eléctrica a través de la resistencia de disparo 52. La célula de disparo 70 está formada en una estructura de película delgada 48 y en el sustrato 44.

En una realización, la resistencia de disparo 52 es una resistencia de película delgada, y el conmutador 72 es un transistor de efecto de campo (FET). La resistencia de disparo 52 está acoplada eléctricamente a una línea de disparo 76 y a la ruta drenaje - fuente del conmutador de accionamiento 72. La ruta drenaje - fuente del conmutador de accionamiento 72 también está acoplada eléctricamente a una línea de referencia 78 que está acoplada a una tensión de referencia, tal como a una tierra. La puerta del conmutador de accionamiento 72 está acoplada eléctricamente al circuito de memoria 74 que controla el estado del conmutador de accionamiento 72.

El circuito de memoria 74 está acoplado eléctricamente a una línea de datos 80 y a las líneas de habilitación 82. La línea de datos 80 recibe una señal de datos que representa parte de una imagen, y las líneas de habilitación 82 reciben señales de habilitación para controlar el funcionamiento del circuito de memoria 74. El circuito de memoria 74 almacena un bit de datos cuando las señales de habilitación lo habilitan. El nivel lógico del bit de datos almacenado establece el estado (por ejemplo, activado o desactivado, conduciendo o no conduciendo) del conmutador de accionamiento 72. Las señales de habilitación pueden incluir una o más señales de selección y una o más señales de dirección.

La línea de disparo 76 recibe una señal de energía que comprende impulsos de energía y proporciona un impulso de energía a la resistencia de disparo 52. En una realización, los impulsos de energía son proporcionados por el controlador electrónico 30 para tener tiempos de inicio programados y duración programada para proporcionar una cantidad adecuada de energía para calentar y vaporizar el fluido en la cámara de vaporización 56 de un generador de gotas 60. Si el conmutador de accionamiento 72 está encendido (conduciendo), el impulso de energía calienta la resistencia de disparo 52 para calentar y expulsar el fluido desde el generador de gotas 60. Si el conmutador de accionamiento 72 está apagado (no conduciendo), el impulso de energía no calienta la resistencia de disparo 52 y el fluido permanece en el generador de gotas 60.

La figura 5 es un diagrama esquemático que ilustra una realización de una matriz de células de disparo del cabezal de impresión de inyección de tinta, indicada con 100. La matriz de células de disparo 100 incluye una pluralidad de células de disparo 70 dispuestas en n grupos de disparo 102a - 102n. En una realización, las células de disparo 70 están dispuestas en seis grupos de disparo 102a - 102n. En otras realizaciones, las células de disparo 70 pueden estar dispuestas en cualquier número adecuado de grupos de disparo 102a - 102n, tal como cuatro o más grupos de disparo 102a - 102n.

Las células de disparo 70 en la matriz 100 están dispuestas esquemáticamente en L filas y m columnas. Las L filas de células de disparo 70 están acopladas eléctricamente para habilitar las líneas 104 que reciben señales de habilitación. Cada fila de células de disparo 70, denominada en el presente documento subgrupo de fila o subgrupo

de células de disparo 70, está acoplada eléctricamente a un conjunto de líneas de activación de subgrupo 106a - 106L. Las líneas de habilitación de subgrupo 106a - 106L reciben las señales de habilitación de subgrupo SG1, SG2, ..., SG_L, que habilitan el subgrupo correspondiente de células de disparo 70.

5 Las m columnas están acopladas eléctricamente a m líneas de datos 108a - 108m que reciben las señales de datos D1, D2, ..., Dm, respectivamente. Cada una de las m columnas incluye células de disparo 70 en cada uno de los n grupos de disparo 102a - 102n, y cada columna de células de disparo 70, denominada en el presente documento grupo de líneas de datos o grupos de datos, está acoplada eléctricamente a una de las líneas de datos 108a - 108m. En otras palabras, cada una de las líneas de datos 108a - 108m está acoplada eléctricamente a cada una de las células de disparo 70 en una columna, incluyendo las células de disparo 70 en cada uno de los grupos de disparo 102a - 102n. Por ejemplo, la línea de datos 108a está acoplada eléctricamente a cada una de las células de disparo 70 en la columna del extremo izquierdo, incluyendo las células de disparo 70 en cada uno de los grupos de disparo 102a - 102n. La línea de datos 108b está acoplada eléctricamente a cada una de las células de disparo 70 en la columna adyacente, y así sucesivamente, hasta, e incluyendo, la línea de datos 108m que está acoplada eléctricamente a cada una de las células de disparo 70 en la columna del extremo derecho, incluyendo las células de disparo 70 en cada uno de los grupos de disparo 102a - 102n.

En una realización, la matriz 100 está dispuesta en seis grupos de disparo 102a - 102n, y cada uno de los seis grupos de disparo 102a - 102n incluye 13 subgrupos y ocho grupos de líneas de datos. En otras realizaciones, la matriz 100 puede estar dispuesta en cualquier número adecuado de grupos de disparo 102a - 102n y en cualquier número adecuado de subgrupos y grupos de líneas de datos. En cualquier realización, los grupos de disparo 102a - 102n no están limitados a tener el mismo número de subgrupos y grupos de líneas de datos. En su lugar, cada uno de los grupos de disparo 102a - 102n puede tener un número diferente de subgrupos y/o de grupos de líneas de datos en comparación con cualquier otro grupo de disparo 102a - 102n. Además, cada subgrupo puede tener un número diferente de células de disparo 70 en comparación con cualquier otro subgrupo, y cada grupo de líneas de datos puede tener un número diferente de células de disparo 70 en comparación con cualquier otro grupo de líneas de datos.

Las células de disparo 70 en cada uno de los grupos de disparo 102a - 102n están acopladas eléctricamente a una de las líneas de disparo 110a - 110n. En el grupo de disparo 102a, cada una de las células de disparo 70 está acoplada eléctricamente a la línea de disparo 110a que recibe la señal de disparo o la señal de energía DISPARO1. En el grupo de disparo 102b, cada una de las células de disparo 70 está acoplada eléctricamente a la línea de disparo 110b que recibe la señal de disparo o la señal de energía DISPARO2 y así sucesivamente, hasta, e incluyendo, el grupo de disparo 102n, en el que cada una de las células de disparo 70 está acoplada eléctricamente a la línea de disparo 110n que recibe señal de disparo o la señal de energía DISPAROn. Además, cada una de las células de disparo 70 en cada uno de los grupos de disparo 102a - 102n está acoplada eléctricamente a una línea de referencia común 112 que está conectada a tierra.

En funcionamiento, las señales de habilitación de subgrupo SG1, SG2, ..., SG_L se proporcionan en las líneas de habilitación de subgrupo 106a - 106L para habilitar un subgrupo de células de disparo 70. Las células de disparo 70 habilitadas almacenan las señales de datos D1, D2, ..., Dm, proporcionadas en las líneas de datos 108a - 108m. Las señales de datos D1, D2, ..., Dm están almacenadas en los circuitos de memoria 74 de las células de disparo 70 habilitadas. Cada una de las señales de datos D1, D2, ..., Dm almacenadas establece el estado del conmutador de accionamiento 72 en una de las células de disparo 70 habilitadas. El conmutador de accionamiento 72 está ajustado para conducir o no conducir en función del valor de la señal de datos almacenada.

Después de que se configuran los estados de los conmutadores de accionamiento seleccionados, se proporciona una señal de energía DISPARO1 - DISPAROn en la línea de disparo 110a - 110n correspondiente al grupo de disparo 102a - 102n que incluye el subgrupo seleccionado de células de disparo 70. La señal de energía DISPARO1 - DISPAROn incluye un impulso de energía. El impulso de energía es proporcionado en la línea de disparo 110a - 110n seleccionada para energizar las resistencias de disparo 52 en las células de disparo 70 que tienen conmutadores de accionamiento 72 que están conduciendo. Las resistencias de disparo 52 energizadas calientan y expulsan tinta al medio de impresión 36 para imprimir una imagen representada por señales de datos D1, D2, ..., Dm. El proceso de habilitar un subgrupo de células de disparo 70, almacenar las señales de datos D1, D2, ..., Dm en el subgrupo habilitado y proporcionar una señal de energía DISPARO1 - DISPAROn para activar las resistencias de disparo 52 en el subgrupo habilitado continúa hasta que se detiene la impresión.

En una realización, puesto que una señal de energía DISPARO1 - DISPAROn es proporcionada a un grupo de disparo 102a - 102n seleccionado, las señales de habilitación de subgrupo SG1, SG2, ..., SG_L cambian para seleccionar y habilitar otro subgrupo en un grupo de disparo 102a - 102n diferente. El subgrupo recién habilitado almacena las señales de datos D1, D2, ..., Dm proporcionadas en las líneas de datos 108a - 108m, y se proporciona una señal de energía DISPARO1 - DISPAROn en una de las líneas de disparo 110a - 110n para activar las resistencias de disparo 52 en las nuevas células de disparo 70 habilitadas. En cada momento, solo un subgrupo de células de disparo 70 está habilitado por las señales de habilitación de subgrupo SG1, SG2, ..., SG_L para almacenar las señales de datos D1, D2, ..., Dm proporcionadas en las líneas de datos 108a - 108m. En este aspecto, las señales de datos D1, D2, ..., Dm en las líneas de datos 108a - 108m son señales de datos multiplexadas por división del tiempo. Además, solo un subgrupo en un grupo de disparo 102a - 102n seleccionado incluye los conmutadores

de accionamiento 72 que están ajustados para conducir mientras se proporciona una señal de energía DISPARO1 - DISPAROn al grupo de disparo 102a-102n seleccionado. Sin embargo, las señales de energía DISPARO1 - DISPAROn proporcionadas a diferentes grupos de disparo 102a - 102n pueden superponerse, y lo hacen.

5 La figura 6 es un diagrama esquemático que ilustra una realización de una célula de disparo precargada 120. La célula de disparo precargada 120 es una realización de la célula de disparo 70. La célula de disparo precargada 120 incluye un conmutador de accionamiento 172 acoplado eléctricamente a una resistencia de disparo 52. En una realización, el conmutador de accionamiento 172 es un FET, que incluye una ruta drenaje - fuente acoplada eléctricamente, en un extremo, a un terminal de la resistencia de disparo 52, y en el otro extremo, a una línea de referencia 122. La línea de referencia 122 está vinculada a una tensión de referencia, tal como una tierra. El otro terminal de la resistencia de disparo 52 está acoplado eléctricamente a una línea de disparo 124 que recibe una señal de disparo o una señal de energía DISPARO que incluye impulsos de energía. Los impulsos de energía activan la resistencia de disparo 52 si el conmutador de accionamiento 172 está encendido (conduciendo).

15 La puerta del conmutador de accionamiento 172 forma una capacitancia de nodo de almacenamiento 126, que funciona como un elemento de memoria para almacenar datos de acuerdo con la activación secuencial de un transistor de precarga 128 y un transistor de selección 130. La ruta drenaje - fuente y la puerta del transistor de precarga 128 están acopladas eléctricamente a una línea de precarga 132 que recibe una señal de precarga. La puerta del conmutador de accionamiento 172 está acoplada eléctricamente a la ruta drenaje - fuente del transistor de precarga 128 y a la ruta drenaje - fuente del transistor de selección 130. La puerta del transistor de selección 130 está acoplada eléctricamente a una línea de selección 134 que recibe una señal de selección. La capacitancia de nodo de almacenamiento 126 se muestra en líneas discontinuas, ya que forma parte del conmutador de accionamiento 172. Alternativamente, un condensador separado del conmutador de accionamiento 172 puede ser utilizado como un elemento de memoria.

25 Un transistor de datos 136, un primer transistor de dirección 138 y un segundo transistor de dirección 140 incluyen rutas drenaje - fuente que están acopladas eléctricamente en paralelo. La combinación en paralelo del transistor de datos 136, el primer transistor de dirección 138 y el segundo transistor de dirección 140 está acoplada eléctricamente entre la ruta drenaje - fuente del transistor seleccionado 130 y la línea de referencia 122. El circuito en serie que incluye el transistor de selección 130 acoplado a la combinación en paralelo del transistor de datos 136, el primer transistor de dirección 138 y el segundo transistor de dirección 140 está acoplado eléctricamente a través de la capacitancia de nodo 126 del conmutador de accionamiento 172. La puerta del transistor de datos 136 está acoplada eléctricamente a la línea de datos 142 que recibe señales de datos ~ DATOS. La puerta del primer transistor de dirección 138 está acoplada eléctricamente a una línea de dirección 144, que recibe las señales de dirección ~ DIRECCIÓN1, y la puerta del segundo transistor de dirección 140 está acoplada eléctricamente a una segunda línea de dirección 146, que recibe las señales de dirección ~ DIRECCIÓN2. Las señales de datos ~ DATOS y las señales de dirección ~ DIRECCIÓN1 y ~ DIRECCIÓN2 están activas cuando están a nivel bajo, lo que se indica mediante el símbolo (~) al inicio del nombre de la señal. La capacitancia de nodo 126, el transistor de precarga 128, el transistor de selección 130, el transistor de datos 136 y los transistores de dirección 138 y 140 forman una célula de memoria.

40 En funcionamiento, la capacitancia de nodo 126 se carga previamente por medio del transistor de precarga 128, proporcionando un impulso de nivel de tensión alto en la línea de precarga 132. En una realización, después del impulso de nivel de tensión alto en la línea de precarga 132, se proporciona una señal de datos ~ DATOS en la línea de datos 142, para ajustar el estado del transistor de datos 136, y se proporcionan las señales de dirección ~ DIRECCIÓN1 y ~ DIRECCIÓN2 en las líneas de dirección 144 y 146, para ajustar los estados del primer transistor de dirección 138 y del segundo transistor de dirección 140. Se proporciona un impulso de tensión de magnitud suficiente en la línea de selección 134 para activar el transistor de selección 130, y la capacitancia de nodo 126 se descarga si el transistor de datos 136, el primer transistor de dirección 138 y/o el segundo transistor de dirección 140 están activados. Alternativamente, la capacitancia de nodo 126 permanece cargada si el transistor de datos 136, el primer transistor de dirección 138 y el segundo transistor de dirección 140 están todos desactivados.

50 La célula de disparo precargada 120 es una célula de disparo direccionada si ambas señales de dirección ~ DIRECCIÓN1 y ~ DIRECCIÓN2 están a nivel bajo, y la capacitancia de nodo 126 se descarga si la señal de datos ~ DATOS está a nivel alto o permanece cargada si la señal de datos ~ DATOS está a nivel bajo. La célula de disparo precargada 120 no es una célula de disparo direccionada si al menos una de las señales de dirección ~ DIRECCIÓN1 y ~ DIRECCIÓN2 está a nivel alto, y la capacitancia de nodo 126 se descarga independientemente del nivel de tensión de ~ DATOS. Los primer y segundo transistores de dirección 138 y 140 comprenden un descodificador de dirección, y el transistor de datos 136 controla el nivel de tensión en la capacitancia de nodo 126 si la célula de disparo precargada 120 está direccionada.

La célula de disparo precargada 120 puede utilizar cualquier otra cantidad de otras topologías o disposiciones, siempre que se mantengan las relaciones operativas descritas anteriormente. Por ejemplo, una puerta OR puede estar acoplada a las líneas de dirección 144 y 146, cuya salida está acoplada a un solo transistor.

60 La figura 7 es un diagrama esquemático que ilustra una realización de una matriz de células de disparo 200 del cabezal de impresión de inyección de tinta. La matriz de células de disparo 200 incluye una pluralidad de células de

5 disparo precargadas 120 dispuestas en seis grupos de disparo 202a - 202f. Las células de disparo precargadas 120 en cada grupo de disparo 202a - 202f están dispuestas esquemáticamente en 13 filas y ocho columnas. Los grupos de disparo 202a - 202f y las células de disparo precargadas 120 en la matriz 200 se organizan esquemáticamente en 78 filas y ocho columnas, aunque el número de células de disparo precargadas y su disposición pueden variar según se desee.

10 Las ocho columnas de células de disparo precargadas 120 están acopladas eléctricamente a ocho líneas de datos 208a - 208h que reciben las señales de datos ~ D1, ~ D2, ..., ~ D8, respectivamente. Cada una de las ocho columnas, denominadas en el presente documento grupos de líneas de datos o grupos de datos, incluyen células de disparo precargadas 120 en cada uno de los seis grupos de disparo 202a - 202f. Cada una de las células de disparo 120 en cada columna de células de disparo precargadas 120 está acoplada eléctricamente a una de las líneas de datos 208a - 208h. Todas las células de disparo precargadas 120 en un grupo de líneas de datos están acopladas eléctricamente a la misma línea de datos 208a - 208h que está acoplada eléctricamente a las puertas de los transistores de datos 136 en las células de disparo precargadas 120 en la columna.

15 La línea de datos 208a está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en la columna del extremo izquierdo, incluidas las células de disparo precargadas en cada uno de los grupos de disparo 202a - 202f. La línea de datos 208b está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en la columna adyacente y así sucesivamente, e incluye la línea de datos 208h que está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en la columna del extremo derecho, incluidas las células de disparo precargadas 120 en cada uno de los grupos de disparo 202a - 202f.

20 Las filas de células de disparo precargadas 120 están acopladas eléctricamente a las líneas de dirección 206a - 206g, que reciben las señales de dirección ~ A1, ~ A2, ..., ~ A7, respectivamente. Cada célula de disparo precargada 120 en una fila de células de disparo precargadas 120, denominada en el presente documento subgrupo de fila o subgrupo de células de disparo precargadas 120, está acoplada eléctricamente a dos de las líneas de dirección 206a - 206g. Todas las células de disparo precargadas 120 en un subgrupo de fila están acopladas eléctricamente a las mismas dos líneas de dirección 206a - 206g.

25 Los subgrupos de los grupos de disparo 202a - 202f se identifican como subgrupos SG1-1 a SG1-13 en el grupo de disparo uno (FG1) 202a, los subgrupos SG2-1 a SG2-13 en el grupo de disparo dos (FG2) 202b, etc., hasta, e incluyendo los subgrupos SG6-1 a SG6-13 en el grupo de disparo seis (FG6) 202f. En otras realizaciones, cada grupo de disparo 202a - 202f puede incluir cualquier número adecuado de subgrupos, tal como 14 o más subgrupos.

30 Cada subgrupo de células de disparo precargadas 120 está acoplado eléctricamente a dos líneas de dirección 206a - 206g. Las dos líneas de dirección 206a - 206g correspondientes a un subgrupo están acopladas eléctricamente a los transistores de dirección primero y segundo 138 y 140 en todas las células de disparo precargadas 120 del subgrupo. Una línea de dirección 206a - 206g está acoplada eléctricamente a la puerta de uno de los transistores de dirección primero y segundo 138 y 140 y la otra línea de dirección 206a - 206g está acoplada eléctricamente a la puerta del otro de los transistores de dirección primero y segundo 138 y 140. Las líneas de dirección 206a - 206g reciben las señales de dirección ~ A1, ~ A2, ..., ~ A7, y están acopladas para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 a los subgrupos de la matriz 200 de la siguiente manera:

Señales de dirección de subgrupo de fila	Subgrupos de fila
~ A1, ~ A2	SG1-1, SG2-1, ..., SG6-1
~ A1, ~ A3	SG1-2, SG2-2, ..., SG6-2
~ A1, ~ A4	SG1-3, SG2-3, ..., SG6-3
~ A1, ~ A5	SG1-4, SG2-4, ..., SG6-4
~ A1, ~ A6	SG1-5, SG2-5, ..., SG6-5
~ A1, ~ A7	SG1-6, SG2-6, ..., SG6-6
~ A2, ~ A3	SG1-7, SG2-7, ..., SG6-7
~ A2, ~ A4	SG1-8, SG2-8, ..., SG6-8
~ A2, ~ A5	SG1-9, SG2-9, ..., SG6-9
~ A2, ~ A6	SG1-10, SG2-10, ..., SG6-10
~ A2, ~ A7	SG1-11, SG2-11, ..., SG6-11
~ A3, ~ A4	SG1-12, SG2-12, ..., SG6-12
~ A3, ~ A5	SG1-12, SG2-12, ..., SG6-12

40 Los subgrupos de células de disparo precargadas 120 son direccionados proporcionando las señales de dirección ~ A1, ~ A2 ... ~ A7 en las líneas de dirección 206a - 206g. En una realización, las líneas de dirección 206a - 206g

están acopladas eléctricamente a uno o más generadores de direcciones dispuestos en el cabezal de impresión 40.

Las líneas de precarga 210a - 210f reciben las señales de precarga PRE1, PRE2 ... PRE6, y proporcionan las señales de precarga PRE1, PRE2, ..., PRE6 a los grupos de disparo 202a - 202f correspondientes. La línea de precarga 210a está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG1 202a. La línea de precarga 210b está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG2 202b y así sucesivamente, hasta, e incluyendo, la línea de precarga 210f que está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG6 202f. Cada una de las líneas de precarga 210a - 210f está acoplada eléctricamente a la puerta y a la ruta drenaje - fuente de todos los transistores de precarga 128 en el grupo de disparo 202a - 202f correspondiente, y todas las células de disparo precargadas 120 en un grupo de disparo 202a - 202f están acopladas eléctricamente solo a una línea de precarga 210a - 210f. Por lo tanto, las capacitancias de nodo 126 de todas las células de disparo precargadas 120 en un grupo de disparo 202a - 202f son cargadas proporcionando la correspondiente señal de precarga PRE1, PRE2 ... PRE6 a la línea de precarga 210a - 210f correspondiente.

Las líneas de selección 212a - 212f reciben las señales de selección SEL1, SEL2 ... SEL6 y proporcionan las señales de selección SEL1, SEL2, ..., SEL6 a los grupos de disparo 202a - 202f correspondientes. La línea de selección 212a está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG1 202a. La línea de selección 212b está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG2 202b y así sucesivamente, hasta, e incluyendo la línea de selección 212f que está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG6 202f. Cada una de las líneas de selección 212a - 212f está acoplada eléctricamente a la puerta de todos los transistores 130 seleccionados en el grupo de disparo 202a 202f correspondiente, y todas las células de disparo precargadas 120 en un grupo de disparo 202a - 202f están acopladas eléctricamente solo a una línea de selección 212a - 212f.

Las líneas de disparo 214a - 214f reciben las señales de disparo o señales de energía DISPARO1, DISPARO2, ..., DISPARO6, y proporcionan las señales de energía DISPARO1, DISPARO2, ..., DISPARO6 a los correspondientes grupos de disparo 202a - 202f. La línea de disparo 214a está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG1 202a. La línea de disparo 214b está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG2 202b y así sucesivamente, hasta, e incluyendo, la línea de tiro 214f que está acoplada eléctricamente a todas las células de disparo precargadas 120 en el FG6 202f. Cada una de las líneas de disparo 214a - 214f está acoplada eléctricamente a todas las resistencias de disparo 52 en el grupo de disparo 202a 202f correspondiente, y todas las células de disparo precargadas 120 en un grupo de disparo 202a-202f están acopladas eléctricamente a una sola línea de disparo 214a - 214f. Las líneas de disparo 214a - 214f están acopladas eléctricamente a los circuitos de suministro externo mediante almohadillas de interfaz apropiadas. (Véanse las figuras 25A y 25B). Todas las células de disparo precargadas 120 en la matriz 200 están acopladas eléctricamente a una línea de referencia 216 que está conectada a una tensión de referencia, tal como una tierra. Por lo tanto, las células de disparo precargadas 120 en un subgrupo de filas de células de disparo precargadas 120 están acopladas eléctricamente a las mismas líneas de dirección 206a - 206g, a las líneas de precarga 210a - 210f, a las líneas de selección 212a - 212f y a las líneas de disparo 214a - 214f.

En funcionamiento, en una realización, los grupos de disparo 202a - 202f se seleccionan para disparar en sucesión. El FG1 202a se selecciona antes del FG2 202b, que se selecciona antes del FG3 y así sucesivamente, hasta el FG6 202f. Después del FG6 202f, el ciclo de los grupos de disparo comienza de nuevo con el FG1 202a. No obstante, se pueden utilizar otras secuencias y selecciones no secuenciales.

Las señales de dirección ~ A1, ~ A2, ..., ~ A7 realizan un ciclo a través de las 13 direcciones de subgrupo de fila antes de repetir una dirección de subgrupo de fila. Las señales de dirección ~ A1, ~ A2, ..., A7 proporcionadas en las líneas de dirección 206a - 206g se configuran en una dirección de subgrupo de fila durante cada ciclo a través de los grupos de disparo 202a - 202f. Las señales de dirección ~ A1 ~ A2, ..., ~ A7 seleccionan un subgrupo de fila en cada uno de los grupos de disparo 202a - 202f para un ciclo a través de los grupos de disparo 202a - 202f. Para el siguiente ciclo a través de los grupos de disparo 202a - 202f, las señales de dirección ~ A1, ~ A2, ..., ~ A7 se cambian para seleccionar otro subgrupo de fila en cada uno de los grupos de disparo 202a - 202f. Esto continúa hasta las señales de dirección ~ A1, ~ A2, ..., ~ A7, seleccionando el último subgrupo de fila en los grupos de disparo 202a - 202f. Después del último subgrupo de fila, las señales de dirección ~ A1, ~ A2, ..., ~ A7 seleccionan el primer subgrupo de fila para comenzar nuevamente el ciclo de direcciones.

En otro aspecto del funcionamiento, uno de los grupos de disparo 202a - 202f se acciona proporcionando una señal de precarga PRE1, PRE2, ..., PRE6 en las líneas de precarga 210a - 210f de los grupos de disparo 202a - 202f. La señal de precarga PRE1, PRE2, ..., PRE6 define un intervalo de tiempo de precarga o un período durante el cual la capacitancia de nodo 126 en cada conmutador de accionamiento 172 en los grupos de disparo 202a - 202f se carga a un nivel de tensión alto, para precargar los grupos de disparo 202a - 202f.

Las señales de dirección ~ A1, ~ A2, ..., A7 son proporcionadas en las líneas de dirección 206a - 206g para dirigirse a un subgrupo de fila en cada uno de los grupos de disparo 202a - 202f, incluido un subgrupo de fila en los grupos de disparo precargados 202a - 202f. Las señales de datos ~ D1, ~ D2, ..., ~ D8 son proporcionadas en las líneas de datos 208a - 208h para proporcionar datos a todos los grupos de disparo 202a - 202f, incluido el subgrupo de fila

direccionado en los grupos de disparo precargados 202a - 202f.

A continuación, una señal de selección SEL1, SEL2, ..., SEL6 es proporcionada en la línea de selección 212a - 212f del grupo de disparo precargado 202a - 202f para seleccionar el grupo de disparo precargado 202a - 202f. La señal de selección SEL1, SEL2, ..., SEL6 define un intervalo de tiempo de descarga para descargar la capacitancia de nodo 126 en cada conmutador de accionamiento 172 en una célula de disparo precargada 120 que no se encuentra en el subgrupo de fila direccionado en el grupo de disparo 202a - 202f seleccionado o en el grupo de disparo 202a - 202f seleccionado y que recibe una señal de datos de nivel alto ~ D1, ~ D2, ..., ~ D8. La capacitancia de nodo 126 no se descarga en las células de disparo precargadas 120 que están direccionadas en el grupo de disparo 202a - 202f seleccionado y que reciben una señal de datos de nivel bajo ~ D1, ~ D2, ..., ~ D8. Un nivel de tensión alto en la capacitancia de nodo 126 activa (hace que conduzca) el conmutador de accionamiento 172.

Después de que los conmutadores de accionamiento 172 en el grupo de disparo 202a - 202f seleccionado se han ajustado para conducir o no conducir, se proporciona un impulso de energía o un impulso de tensión en la línea de disparo 214a - 214f del grupo de disparo 202a - 202f seleccionado. Las células de disparo precargadas 120 que tienen conmutadores de accionamiento 172 que conducen, conducen la corriente a través de la resistencia de disparo 52 para calentar la tinta y expulsar la tinta del generador de gotas 60 correspondiente.

Con los grupos de disparo 202a - 202f accionados en sucesión, la señal de selección SEL1, SEL2, ..., SEL6 para un grupo de disparo 202a - 202f se utiliza como la señal de precarga PRE1, PRE2, ..., PRE6 para el siguiente grupo de disparo 202a - 202f. La señal de precarga PRE1, PRE2, ..., PRE6 para un grupo de disparo 202a - 202f precede a la señal de selección SEL1, SEL2, ..., SEL6 y a la señal de energía DISPARO1, DISPARO2, ..., DISPARO6 para el grupo de disparo 202a - 202f. Después de la señal de precarga PRE1, PRE2, ..., PRE6, las señales de datos ~ D1, ~ D2, ..., ~ D8 son multiplexadas en el tiempo y almacenadas en el subgrupo de fila direccionado del grupo de disparo 202a - 202f mediante la señal de selección SEL1, SEL2, ..., SEL6. La señal de selección SEL1, SEL2, ..., SEL6 para el grupo de disparo 202a - 202f seleccionado es también la señal de precarga PRE1, PRE2, ..., PRE6 para el siguiente grupo de disparo 202a - 202f. Después de que la señal de selección SEL1, SEL2, ..., SEL6 para el grupo de disparo 202a - 202f seleccionado se ha completado, la señal de selección SEL1, SEL2, ..., SEL6 es proporcionada al siguiente grupo de disparo 202a - 202f. Las células de disparo precargadas 120 en el subgrupo seleccionado disparan o calientan la tinta en base a la señal de datos ~ D1, ~ D2, ..., ~ D8 almacenada cuando la señal de energía DISPARO1, DISPARO2, ..., DISPARO6, que incluye un impulso de energía, es proporcionada al grupo de disparo 202a - 202f seleccionado.

La figura 8 es un diagrama de temporización que ilustra el funcionamiento de una realización de la matriz de células de disparo 200. Los grupos de disparo 202a - 202f son seleccionados sucesivamente para energizar las células de disparo precargadas 120 en base a las señales de datos ~ D1, ~ D2, ..., ~ D8, lo que se indica en 300. Las señales de datos ~ D1, ~ D2, ..., ~ D8 en 300 se cambian según las boquillas que van a expulsar el fluido, indicadas en 302, para cada combinación de dirección de subgrupo de fila y grupo de disparo 202a - 202f. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 304 se proporcionan en las líneas de dirección 206a - 206g para direccionar un subgrupo de fila de cada uno de los grupos de disparo 202a - 202f. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 304 se configuran en una dirección, indicada en 306, para un ciclo a través de los grupos de disparo 202a - 202f. Una vez completado el ciclo, las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 304 se cambian en 308 para dirigirse a un subgrupo de fila diferente de cada uno de los grupos de disparo 202a - 202f. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 304 se incrementa a través de los subgrupos de fila para direccionar los subgrupos de fila en orden secuencial de uno a 13, y de nuevo a uno. En otras realizaciones, las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 304 pueden ser ajustadas para direccionar los subgrupos de fila en cualquier orden adecuado.

Durante un ciclo a través de los grupos de disparo 202a - 202f, la línea de selección 212f acoplada al FG6 202f y la línea de precarga 210a acoplada al FG1 202a reciben la señal SEL6 / PRE1 309, incluido el impulso de señal de SEL6 / PRE1 310. En una realización, la línea de selección 212f y la línea de precarga 210a están acopladas eléctricamente para recibir la misma señal. En otra realización, la línea de selección 212f y la línea de precarga 210a no están acopladas eléctricamente, pero reciben señales similares.

El impulso de señal de SEL6 / PRE1 en 310 en la línea de precarga 210a, precarga todas las células de disparo 120 en el FG1 202a. La capacitancia de nodo 126 para cada una de las células de disparo precargadas 120 en el FG1 202a se carga a un nivel de tensión alto. Las capacitancias de nodo 126 para las células de disparo precargadas 120 en un subgrupo de fila SG1-K, indicado en 311, se cargan previamente a un nivel de tensión alto en 312. La dirección del subgrupo de fila en 306 selecciona el subgrupo SG1-K, y se proporciona una señal de datos ajustada en 314 a los transistores de datos 136 en todas las células de disparo precargadas 120 de todos los grupos de disparo 202a - 202f, incluido el subgrupo de fila SG1-K seleccionado por dirección.

La línea de selección 212a para el FG1 202a y la línea de precarga 210b para el FG2 202b reciben la señal SEL1 / PRE2 315, incluyendo el impulso de señal de SEL1 / PRE2 316. El impulso de señal de SEL1 / PRE2 316 en la línea de selección 212a activa el transistor de selección 130 en cada una de las células 120 de disparo precargadas en el FG1 202a. La capacitancia de nodo 126 es descargada en todas las células de disparo precargadas 120 en el FG1 202a que no están en el subgrupo de fila SG1-K seleccionado por dirección. En el subgrupo de fila SG1-K seleccionado de la dirección, los datos en 314 se almacenan, lo que se indica en 318, en las capacitancias de nodo

126 de los conmutadores 172 en el subgrupo de fila SG1-K para encender (que conduzca) o apagar (que no conduzca) el conmutador.

5 El impulso de señal SEL1 / PRE2 en 316 en la línea de precarga 210b, precarga todas las células de disparo 120 en el FG2 202b. La capacitancia de nodo 126 para cada una de las células de disparo precargadas 120 en el FG2 202b se carga a un nivel de tensión alto. Las capacitancias de nodo 126 para las células de disparo precargadas 120 en un subgrupo de fila SG2-K, indicado en 319, se cargan previamente a un nivel de tensión alto en 320. La dirección del subgrupo de fila en 306 selecciona el subgrupo SG2-K, y se proporciona una señal de datos ajustada en 328 a los transistores de datos 136 en todas las células de disparo precargadas 120 de todos los grupos de disparo 202a - 202f, incluido el subgrupo de fila SG2-K seleccionado por dirección.

10 La línea de disparo 214a recibe la señal de energía de DISPARO1, indicada en 323, que incluye un impulso de energía en 322 para energizar las resistencias de disparo 52 en las células de disparo precargadas 120 que tienen conmutadores de accionamiento 172 que conducen en el FG1 202a. El impulso de energía de DISPARO1 322 pasa a nivel alto mientras que el impulso de señal de SEL1 / PRE2 316 está a nivel alto y mientras que la capacitancia de nodo 126 en los conmutadores de accionamiento 172 que no conducen se están llevando activamente a nivel bajo, lo que se indica en la señal de energía de DISPARO1 323 en 324. La conmutación del impulso de energía 322 a nivel alto mientras que las capacitancias de nodo 126 son llevadas activamente a nivel bajo evita que las capacitancias de nodo 126 se carguen inadvertidamente a través del conmutador de accionamiento 172 a medida que el impulso de energía 322 pasa a nivel alto. La señal SEL1 / PRE2 315 pasa a nivel bajo y el impulso de energía 322 es proporcionado al FG1 202a durante un tiempo predeterminado para calentar la tinta y expulsar la tinta a través de las boquillas 34 correspondientes a las células de disparo precargadas 120 que conducen.

20 La línea de selección 212b para el FG2 202b y la línea de precarga 210c para el FG3 202c reciben la señal SEL2 / PRE3 325, incluyendo el impulso de señal de SEL2 / PRE3 326. Después de que el impulso de señal de SEL1 / PRE2 316 se pone a nivel bajo y mientras el impulso de energía 322 está a nivel alto, el impulso de la señal de SEL2 / PRE3 326 en la línea de selección 212b activa el transistor de selección 130 en cada una de las células de disparo precargadas 120 en el FG2 202b. La capacitancia de nodo 126 se descarga en todas las células de disparo precargadas 120 en el FG2 202b que no están en el subgrupo de fila SG2-K seleccionado por dirección. El conjunto de señales de datos 328 para el subgrupo SG2-K se almacena en las células de disparo precargadas 120 del subgrupo SG2-K, indicado en 330, para encender (hacer que conduzca) o apagar (hacer que no conduzca) los conmutadores de accionamiento 172. El impulso de señal de SEL2 / PRE3 en la línea de precarga 210c precarga todas las células de disparo precargadas 120 en el FG3 202c.

25 La línea de disparo 214b recibe la señal de energía de DISPARO2, indicada en 331, incluido el impulso de energía 332, para activar las resistencias de disparo 52 en las células de disparo precargadas 120 del FG2 202b que tienen conmutadores de accionamiento 172 que conducen. El impulso de energía de DISPARO2 332 pasa a nivel alto, mientras que el impulso de señal de SEL2 / PRE3 326 está a nivel alto, lo que se indica en 334. El impulso de señal de SEL2 / PRE3 326 pasa a nivel bajo y el impulso de energía de DISPARO2 332 permanece a nivel alto para calentar y expulsar la tinta del generador de gotas 60 correspondiente.

30 Después de que el impulso de la señal de SEL2 / PRE3 326 se pone a nivel bajo y mientras el impulso de energía 332 está a nivel alto, se proporciona una señal SEL3 / PRE4 para seleccionar el FG3 202c y precargar el FG4 202d. El proceso de precarga, selección y suministro de una señal de energía, incluido un impulso de energía, continúa hasta, e incluyendo, el FG6 202f.

35 El impulso de señal de SEL5 / PRE6 en la línea de precarga 210f, precarga todas las células de disparo 120 en el FG6 202f. La capacitancia de nodo 126 para cada una de las células de disparo precargadas 120 en el FG6 202f se carga a un nivel de tensión alto. Las capacitancias de nodo 126 para las células de disparo precargadas 120 en un subgrupo de fila SG6-K, indicado en 339, se cargan previamente a un nivel de tensión alto en 341. La dirección del subgrupo de fila en 306 selecciona el subgrupo SG6-K, y el conjunto de señales de datos 338 es proporcionado a los transistores de datos 136 en todas las células de disparo precargadas 120 de todos los grupos de disparo 202a - 202f, incluido el subgrupo de fila SG6-K seleccionado por dirección.

40 La línea de selección 212f para el FG6 202f y la línea de precarga 210a para el FG1 202a reciben un segundo impulso de señal de SEL6 / PRE1 en 336. El segundo impulso de señal de SEL6 / PRE1 336 en la línea de selección 212f activa el transistor de selección 130 en cada una de las células de disparo precargadas 120 en el FG6 202f. La capacitancia de nodo 126 se descarga en todas las células de disparo precargadas 120 en el FG6 202f que no están en el subgrupo de fila SG6-K seleccionado por dirección. En el subgrupo de fila SG6-K seleccionado por dirección, los datos 338 se almacenan en 340 en las capacitancias 126 del nodo de cada conmutador de accionamiento 172 para encender o apagar el conmutador de accionamiento.

45 La señal SEL6 / PRE1 en la línea de precarga 210a, precarga las capacitancias de nodo 126 en todas las células de disparo 120 en el FG1 202a, incluidas las células de disparo 120 en el subgrupo de fila SG1-K, lo que se indica en 342, a un nivel de tensión alto. Las células de disparo 120 en el FG1 202a están precargadas mientras que las señales de dirección ~ A1, ~ A2, ..., ~ A7 304 seleccionan los subgrupos de fila SG1-K, SG2-K y así sucesivamente, hasta el subgrupo de fila SG6-K.

La línea de disparo 214f recibe la señal de energía de DISPARO6, indicada en 343, que incluye un impulso de energía en 344 para energizar las resistencias de disparo 52 en las células de disparo precargadas 120 que tienen conmutadores de accionamiento 172 que conducen en el FG6 202f. El impulso de energía 344 pasa a nivel alto, mientras que el impulso de señal de SEL6 / PRE1 336 está a nivel alto y las capacitancias de nodo 126 en los conmutadores de accionamiento 172 que no conducen están siendo llevadas activamente a nivel bajo, tal como se indica en 346. La conmutación del impulso de energía 344 a nivel alto mientras que las capacitancias de nodo 126 están siendo llevadas activamente a nivel bajo, evita que las capacitancias de nodo 126 se carguen inadvertidamente a través del conmutador de accionamiento 172 cuando el impulso de energía 344 pasa a nivel alto. El impulso de señal de SEL6 / PRE1 336 pasa a nivel bajo y el impulso de energía 344 se mantiene a nivel alto durante un tiempo predeterminado para calentar la tinta y expulsarla a través de las boquillas 34 correspondientes a las células de disparo precargadas 120 que conducen.

Después de que el impulso de señal de SEL6 / PRE1 336 ha pasado a nivel bajo y mientras el impulso de energía 344 está a nivel alto, las señales de dirección ~ A1, ~ A2, ..., ~ A7 304 se cambian en 308 para seleccionar otro conjunto de subgrupos SG1-K + 1, SG2-K + 1 y así sucesivamente, hasta SG6-K + 1. La línea de selección 212a para el FG1 202a y la línea de precarga 210b para el FG2 202b reciben un impulso de señal de SEL1 / PRE2, lo que se indica en 348. El impulso de señal de SEL1 / PRE2 348 en la línea de selección 212a activa el transistor de selección 130 en cada una de las células de disparo precargadas 120 en el FG1 202a. La capacitancia de nodo 126 se descarga en todas las células de disparo precargadas 120 en el FG1 202a que no está en el subgrupo seleccionado SG1-K + 1 seleccionado por dirección. El conjunto de señales de datos 350 para el subgrupo de fila SG1-K + 1 se almacena en las células de disparo precargadas 120 del subgrupo SG1-K + 1 para encender o apagar los conmutadores de accionamiento 172. El impulso de señal SEL1 / PRE2 348 en la línea de precarga 210b precarga todas las células de disparo 120 en el FG2 202b.

La línea de disparo 214a recibe el impulso de energía 352 para energizar las resistencias de disparo 52 y las células de disparo precargadas 120 del FG1 202a que tienen conmutadores de accionamiento 172 que conducen. El impulso de energía 352 pasa a nivel alto, mientras que el impulso de señal de SEL1 / PRE2 en 348 está a nivel alto. El impulso de señal de SEL1 / PRE2 348 pasa a nivel bajo y el impulso de energía 352 permanece a nivel alto para calentar y expulsar la tinta de los generadores de gotas 60 correspondientes. El proceso continúa hasta que se completa la impresión.

La figura 9 es un diagrama que ilustra una realización de un generador de direcciones 400 en el cabezal de impresión 40. El generador de direcciones 400 incluye un registro de desplazamiento 402, un circuito de dirección 404 y una matriz lógica 406. El registro de desplazamiento 402 está acoplado eléctricamente al circuito de dirección 404 a través de las líneas de control de dirección 408. Además, el registro de desplazamiento 402 está acoplado eléctricamente a la matriz lógica 406 a través de las líneas de salida 410a - 410m del registro de desplazamiento.

En las realizaciones descritas a continuación, el generador de direcciones 400 proporciona señales de dirección a las células de disparo 120. En una realización, el generador de direcciones 400 recibe señales externas, vea las figuras 25A y 25B, que incluyen una señal de control CSYNC y seis señales de temporización T1 - T6, y, en respuesta, proporciona siete señales de dirección ~ A1, ~ A2, ..., ~ A7. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 están activas cuando están en el nivel de tensión bajo, tal como lo indica el símbolo precedente en cada nombre de señal. En una realización, las señales de temporización T1 - T6 se proporcionan en líneas de selección (por ejemplo, líneas de selección 212a - 212f mostradas en la figura 7). El generador de direcciones 400 es una realización de un circuito de control configurado para responder a una señal de control (por ejemplo, CSYNC) para iniciar una secuencia (por ejemplo, una secuencia de direcciones ~ A1, ~ A2, ..., ~ A7 en orden directo o inverso) para habilitar las células de disparo 120 para la activación.

El generador de direcciones 400 incluye redes de división de resistencia 412, 414 y 416 que reciben las señales de temporización T2, T4 y T6. La red de división de resistencia 412 recibe la señal de temporización T2 a través de la línea de señal de temporización 418 y divide el nivel de tensión de la señal de temporización T2 para proporcionar una señal de temporización de nivel de tensión más bajo T2 en la primera línea de señal de evaluación 420. La red de división de resistencia 414 recibe la señal de temporización T4 a través de la línea de señal de temporización 422 y divide el nivel de tensión de la señal de temporización T4 para proporcionar una señal de temporización de nivel de tensión más bajo T4 en la segunda línea de señal de evaluación 424. La red de división de resistencia 416 recibe la señal de temporización T6 a través de la línea de señal de temporización 426 y divide el nivel de tensión de la señal de temporización T6 para proporcionar una señal de temporización de nivel de tensión más bajo T6 en la tercera línea de señal de evaluación 428.

El registro de desplazamiento 402 recibe la señal de control CSYNC a través de la línea de señal de control 430 y las señales de dirección a través de las líneas de señal de dirección 408. Asimismo, el registro de desplazamiento 402 recibe la señal de temporización T1 a través de la línea de señal de temporización 432 como primera señal de precarga PRE1. La señal de temporización de nivel de tensión más bajo T2 es recibida a través de la primera línea de señal de evaluación 420 como primera señal de evaluación EVAL1. La señal de temporización T3 es recibida a través de la línea de señal de temporización 434 como segunda señal de precarga PRE2, y la señal de temporización de nivel de tensión más bajo T4 es recibida a través de la segunda línea de señal de evaluación 424 como segunda señal de evaluación EVAL2. El registro de desplazamiento 402 proporciona señales de salida SO1 -

SO13 del registro de desplazamiento en las líneas de salida 410a - 410m del registro de desplazamiento.

El registro de desplazamiento 402 incluye trece células 403a - 403m del registro de desplazamiento que proporcionan las trece señales de salida SO1 - SO13 del registro de desplazamiento. Cada célula 403a - 403m del registro de desplazamiento proporciona una de las señales de salida SO1 - SO13 del registro de desplazamiento.

5 Las trece células 403a - 403m del registro de desplazamiento están acopladas eléctricamente en serie para proporcionar desplazamiento en la dirección de avance y en la dirección de retroceso. En otras realizaciones, el registro de desplazamiento 402 puede incluir cualquier número adecuado de células 403 del registro de desplazamiento para proporcionar cualquier número adecuado de señales de salida del registro de desplazamiento, para proporcionar cualquier número de señales de dirección deseadas.

10 La célula 403a del registro de desplazamiento proporciona la señal de salida SO1 del registro de desplazamiento en la línea de salida 410a del registro de desplazamiento. La célula 403b del registro de desplazamiento proporciona la señal de salida SO2 del registro de desplazamiento en la línea de salida 410b del registro de desplazamiento. La célula 403c del registro de desplazamiento proporciona la señal de salida SO3 del registro de desplazamiento en la línea de salida 410c del registro de desplazamiento. La célula 403d del registro de desplazamiento proporciona la
 15 señal de salida SO4 del registro de desplazamiento en la línea de salida 410d del registro de desplazamiento. La célula 403e del registro de desplazamiento proporciona la señal de salida SO5 del registro de desplazamiento en la línea de salida 410e del registro de desplazamiento. La célula 403f del registro de desplazamiento proporciona la señal de salida SO6 del registro de desplazamiento en la línea de salida 410f del registro de desplazamiento. La célula 403g del registro de desplazamiento proporciona la señal de salida SO7 del registro de desplazamiento en la
 20 línea de salida 410g del registro de desplazamiento. La célula 403h del registro de desplazamiento proporciona la señal de salida SO8 del registro de desplazamiento en la línea de salida 410h del registro de desplazamiento. La célula 403i del registro de desplazamiento proporciona la señal de salida SO9 del registro de desplazamiento en la línea de salida 410i del registro de desplazamiento. La célula 403j del registro de desplazamiento proporciona la señal de salida SO10 del registro de desplazamiento en la línea de salida 410ja del registro de desplazamiento. La
 25 célula 403k del registro de desplazamiento proporciona la señal de salida SO11 del registro de desplazamiento en la línea de salida 410k del registro de desplazamiento. La célula 403l del registro de desplazamiento proporciona la señal de salida SO12 del registro de desplazamiento en la línea de salida 410l del registro de desplazamiento y la célula 403m del registro de desplazamiento proporciona la señal de salida SO13 del registro de desplazamiento en la línea de salida 410m del registro de desplazamiento.

30 El circuito de dirección 404 recibe la señal de control CSYNC en la línea de señal de control 430. La señal de temporización T3 es recibida en la línea de señal de temporización 434 como cuarta señal de precarga PRE4. La señal de temporización de nivel de tensión más bajo T4 es recibida en la línea de señal de evaluación 424 como cuarta señal de evaluación EVAL4. La señal de temporización T5 es recibida en la línea de señal de temporización 436 como tercera señal de precarga PRE3, y la señal de temporización de nivel de tensión más bajo T6 es recibido
 35 en la línea de señal de evaluación 428 como tercera señal de evaluación EVAL3. El circuito de dirección 404 proporciona señales de dirección al registro de desplazamiento 402 a través de las líneas de señal de dirección 408.

La matriz lógica 406 incluye transistores de precarga de línea de dirección 438a - 438g, transistores de evaluación de dirección 440a - 440m, transistores de prevención de evaluación 442a y 442b, y transistor de precarga de evaluación lógica 444. Además, la matriz lógica 406 incluye pares de transistores de dirección 446, 448, ..., 470 que
 40 descodifican las señales de salida SO1 - SO13 del registro de desplazamiento en las líneas de salida 410a - 410m del registro de desplazamiento para proporcionar señales de dirección ~ A1, ~ A2, ..., ~ A7. La matriz lógica 406 incluye los transistores de la dirección uno 446a y 446b, los transistores de la dirección dos 448a y 448b, los transistores de la dirección tres 450a y 450b, los transistores de la dirección cuatro 452a y 452b, los transistores de la dirección cinco 454a y 454b, los transistores de la dirección seis 456a y 456b, los transistores de la dirección siete
 45 458a y 458b, los transistores de la dirección ocho 460a y 460b, los transistores de la dirección nueve 462a y 462b, los transistores de la dirección diez 464a y 464b, los transistores de la dirección once 466a y 466b, los transistores de la dirección doce 468a y 468b y los transistores de la dirección trece 470a y 470b.

Los transistores de precarga de línea de dirección 438a - 438g están acoplados eléctricamente a la línea de señal de T3 434 y a las líneas de dirección 472a - 472g. La puerta y un lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438a están acoplados eléctricamente a la línea de señal de T3 434. El otro lado de la
 50 ruta drenaje - fuente del transistor de precarga de línea de dirección 438a está acoplado eléctricamente a la línea de dirección 472a. La puerta y un lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438b están acoplados eléctricamente a la línea de señal de T3 434. El otro lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438b está acoplado eléctricamente a la línea de dirección 472b. La puerta y un
 55 lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438c están acoplados eléctricamente a la línea de señal de T3 434. El otro lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438c está acoplado eléctricamente a la línea de dirección 472c. La puerta y un lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438d están acoplados eléctricamente a la línea de señal de T3 434. El
 60 otro lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438d está acoplado eléctricamente a la línea de dirección 472d. La puerta y un lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438e están acoplados eléctricamente a la línea de señal de T3 434. El otro lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438e está acoplado eléctricamente a la línea de

- 5 dirección 472e. La puerta y un lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438f están acoplados eléctricamente a la línea de señal de T3 434. El otro lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438f está acoplado eléctricamente a la línea de dirección 472f. La puerta y un lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438g están acoplados eléctricamente a la línea de señal de T3 434. El otro lado de la ruta drenaje - fuente del transistor de precarga de línea de dirección 438g está acoplado eléctricamente a la línea de dirección 472g. En una realización, los transistores de precarga de línea de dirección 438a - 438g están acoplados eléctricamente a la línea de señal de T4 422, en lugar de a la línea de señal de T3 434. La línea de señal de T4 422 está acoplada eléctricamente a la puerta y a un lado de la ruta drenaje - fuente de cada uno de los transistores precargados de la línea de dirección 438a - 438g.
- 10 La puerta de cada uno de los transistores de evaluación de dirección 440a - 440m está acoplada eléctricamente a la línea de señal de evaluación lógica 474. Un lado de la ruta drenaje - fuente de cada uno de los transistores de evaluación de dirección 440a - 440m está acoplado eléctricamente a tierra. Además, la ruta drenaje - fuente del transistor de evaluación de dirección 440a está acoplada eléctricamente a la línea de evaluación 476a. La ruta drenaje - fuente del transistor de evaluación de dirección 440b está acoplada eléctricamente a la línea de evaluación 476b. La ruta drenaje - fuente del transistor de evaluación de dirección 440c está acoplada eléctricamente a la línea de evaluación 476c. La ruta drenaje - fuente del transistor de evaluación de dirección 440d está acoplada eléctricamente a la línea de evaluación 476d. La ruta drenaje - fuente del transistor de evaluación de dirección 440e está acoplada eléctricamente a la línea de evaluación 476e. La ruta drenaje - fuente del transistor de evaluación de dirección 440f está acoplada eléctricamente a la línea de evaluación 476f. La ruta drenaje - fuente del transistor de evaluación de dirección 440g está acoplada eléctricamente a la línea de evaluación 476g. La ruta drenaje - fuente del transistor de evaluación de dirección 440h está acoplada eléctricamente a la línea de evaluación 476h. La ruta drenaje - fuente del transistor de evaluación de dirección 440i está acoplada eléctricamente a la línea de evaluación 476i. La ruta drenaje - fuente del transistor de evaluación de dirección 440j está acoplada eléctricamente a la línea de evaluación 476j. La ruta drenaje - fuente del transistor de evaluación de dirección 440k está acoplada eléctricamente a la línea de evaluación 476k. La ruta drenaje - fuente del transistor de evaluación de dirección 440l está acoplada eléctricamente a la línea de evaluación 476l. La ruta drenaje - fuente del transistor de evaluación de dirección 440m está acoplada eléctricamente a la línea de evaluación 476m.
- 30 La puerta y un lado de la ruta drenaje - fuente del transistor 444 de precarga de evaluación lógica están acoplados eléctricamente a la línea de señal de T5 436 y el otro lado de la ruta drenaje - fuente está acoplado eléctricamente a la línea de señal de evaluación lógica 474. La puerta del transistor de prevención de evaluación 442a está acoplada eléctricamente a la línea de señal de T3 434. La ruta drenaje - fuente del transistor de prevención de evaluación 442a está acoplada eléctricamente en un lado a la línea de señal de evaluación lógica 474 y en el otro lado a la referencia en 478. La puerta del transistor de prevención de evaluación 442b está acoplada eléctricamente a la línea de señal de T4 422. La ruta drenaje - fuente del transistor de prevención de evaluación 442b está acoplada eléctricamente en un lado a la línea de señal de evaluación lógica 474 y en el otro lado a la referencia en 478.
- 35 Las rutas drenaje - fuente de los pares de transistores de dirección 446, 448, ..., 470 están acoplados eléctricamente entre las líneas de dirección 472a - 472g y las líneas de evaluación 476a - 476m. Las puertas de los pares de transistores de dirección 446, 448, ..., 470 son controlados por las señales de salida SO1 - SO13 del registro de desplazamiento a través de las líneas de señal de salida 410a - 410m del registro de desplazamiento.
- 40 Las puertas de los transistores 446a y 446b de la dirección uno están acopladas eléctricamente a la línea de señal de salida 410a del registro de desplazamiento. La ruta drenaje - fuente de la dirección uno transistor 446a está acoplada eléctricamente en un lado a la línea de dirección 472a y en el otro lado a la línea de evaluación 476a. La ruta drenaje - fuente de la dirección uno transistor 446b está acoplada eléctricamente en un lado a la línea de dirección 472b y en el otro lado a la línea de evaluación 476a. Una señal de salida SO1 del registro de desplazamiento de nivel alto en la línea de señal de salida 410a del registro de desplazamiento activa los transistores de la dirección uno 446a y 446b cuando el transistor de evaluación de dirección 440a es activado mediante una señal de evaluación LEVAL de nivel de tensión alto en la línea de señal de evaluación lógica 474. El transistor de la dirección uno 446a y el transistor de evaluación de dirección 440a conducen para llevar activamente a la línea de dirección 472a a un nivel de tensión bajo. El transistor de la dirección uno 446b y el transistor de evaluación de dirección 440a conducen para llevar activamente a la línea de dirección 472b a un nivel de tensión bajo.
- 50 Las puertas de los transistores de la dirección dos 448a y 448b están acopladas eléctricamente a la línea de la señal de salida 410b del registro de desplazamiento. La ruta drenaje - fuente del transistor de la dirección dos 448a está acoplada eléctricamente en un lado a la línea de dirección 472a y en el otro lado a la línea de evaluación 476b. La ruta drenaje - fuente del transistor de la dirección dos 448b está acoplada eléctricamente en un lado a la línea de dirección 472c y en el otro lado a la línea de evaluación 476b. Una señal de salida SO2 del registro de desplazamiento de nivel alto en la línea de señal de salida 410b del registro de desplazamiento activa los transistores de la dirección dos 448a y 448b cuando el transistor de evaluación de dirección 440b es activado mediante una señal de evaluación LEVAL de nivel de tensión alto en la línea de señal de evaluación lógica 474. El transistor de la dirección dos 448a y el transistor de evaluación de dirección 440b conducen para llevar activamente a la línea de dirección 472a a un nivel de tensión bajo. El transistor de la dirección dos 448b y el transistor de evaluación de dirección 440b conducen para llevar activamente a la línea de dirección 472c a un nivel de tensión bajo.

5 transistores de la dirección ocho 460a y 460b cuando el transistor de evaluación de dirección 440h es activado mediante una señal de evaluación LEVAL de nivel de tensión alto. El transistor de la dirección ocho 460a y el transistor de evaluación de dirección 440h conducen para llevar activamente a la línea de dirección 472b a un nivel de tensión bajo. El transistor de la dirección ocho 460b y el transistor de evaluación de dirección 440h conducen para llevar activamente a la línea de dirección 472d a un nivel de tensión bajo.

10 Las puertas de los transistores de la dirección nueve 462a y 462b están acopladas eléctricamente a la línea de la señal de salida del registro de desplazamiento 410i. La ruta drenaje - fuente del transistor de la dirección nueve 462a está acoplada eléctricamente en un lado a la línea de dirección 472b y en el otro lado a la línea de evaluación 476i. La ruta drenaje - fuente del transistor de la dirección nueve 462b está acoplada eléctricamente en un lado a la línea de dirección 472e y en el otro lado a la línea de evaluación 476i. Una señal de salida SO9 del registro de desplazamiento de nivel alto en la línea de señal de salida 410i del registro de desplazamiento activa los transistores de la dirección nueve 462a y 462b para que conduzcan cuando el transistor de evaluación de dirección 440i es activado mediante una señal de evaluación LEVAL de nivel de tensión alto. El transistor de la dirección nueve 462a y el transistor de evaluación de dirección 440i conducen para llevar activamente a la línea de dirección 472b a un nivel de tensión bajo. El transistor de la dirección nueve 462b y el transistor de evaluación de dirección 440i conducen para llevar activamente a la línea de dirección 472e a un nivel de tensión bajo.

20 Las puertas de los transistores de la dirección diez 464a y 464b están acopladas eléctricamente a la línea de la señal de salida del registro de desplazamiento 410j. La ruta drenaje - fuente del transistor de la dirección diez 464a está acoplada eléctricamente en un lado a la línea de dirección 472b y en el otro lado a la línea de evaluación 476j. La ruta drenaje - fuente del transistor de la dirección diez 464b está acoplada eléctricamente en un lado a la línea de dirección 472f y en el otro lado a la línea de evaluación 476j. Una señal de salida SO10 del registro de desplazamiento de nivel alto en la línea de señal de salida 410j del registro de desplazamiento activa los transistores de la dirección diez 464a y 464b cuando el transistor de evaluación de dirección 440j es activado mediante una señal de evaluación LEVAL de nivel de tensión alto. El transistor de la dirección diez 464a y el transistor de evaluación de dirección 440j conducen para llevar activamente a la línea de dirección 472b a un nivel de tensión bajo. El transistor de la dirección diez 464b y el transistor de evaluación de dirección 440j conducen para llevar activamente a la línea de dirección 472f a un nivel de tensión bajo.

30 Las puertas de los transistores de la dirección once 466a y 466b están acopladas eléctricamente a la línea de la señal de salida del registro de desplazamiento 410k. La ruta drenaje - fuente del transistor de la dirección once 466a está acoplada eléctricamente en un lado a la línea de dirección 472b y en el otro lado a la línea de evaluación 476k. La ruta drenaje - fuente del transistor de la dirección once 466b está acoplada eléctricamente en un lado a la línea de dirección 472g y en el otro lado a la línea de evaluación 476k. Una señal de salida SO11 del registro de desplazamiento de nivel alto en la línea de señal de salida 410k del registro de desplazamiento activa los transistores de la dirección once 466a y 466b cuando el transistor de evaluación de dirección 440k es activado mediante una señal de evaluación LEVAL de nivel de tensión alto. El transistor de la dirección once 466a y el transistor de evaluación de dirección 440k conducen para llevar activamente a la línea de dirección 472b a un nivel de tensión bajo. El transistor de la dirección once 466b y el transistor de evaluación de dirección 440k conducen para llevar activamente a la línea de dirección 472g a un nivel de tensión bajo.

40 Las puertas de los transistores de la dirección doce 468a y 468b están acopladas eléctricamente a la línea de la señal de salida del registro de desplazamiento 410l. La ruta drenaje - fuente del transistor de la dirección doce 468a está acoplada eléctricamente en un lado a la línea de dirección 472c y en el otro lado a la línea de evaluación 476l. La ruta drenaje - fuente del transistor de la dirección doce 468b está acoplada eléctricamente en un lado a la línea de dirección 472d y en el otro lado a la línea de evaluación 476l. Una señal de salida SO12 del registro de desplazamiento de nivel alto en la línea de señal de salida 410l del registro de desplazamiento activa los transistores de la dirección doce 468a y 468b cuando el transistor de evaluación de dirección 440l es activado mediante una señal de evaluación LEVAL de nivel de tensión alto. El transistor de la dirección doce 468a y el transistor de evaluación de dirección 440l conducen para llevar activamente a la línea de dirección 472c a un nivel de tensión bajo. El transistor de la dirección doce 468b y el transistor de evaluación de dirección 440l conducen para llevar activamente a la línea de dirección 472d a un nivel de tensión bajo.

50 Las puertas de los transistores de la dirección trece 470a y 470b están acopladas eléctricamente a la línea de la señal de salida del registro de desplazamiento 410m. La ruta drenaje - fuente del transistor de la dirección trece 470a está acoplada eléctricamente en un lado a la línea de dirección 472c y en el otro lado a la línea de evaluación 476m. La ruta drenaje - fuente del transistor de la dirección trece 470b está acoplada eléctricamente en un lado a la línea de dirección 472e y en el otro lado a la línea de evaluación 476m. Una señal de salida SO13 del registro de desplazamiento de nivel alto en la línea de señal de salida 410m del registro de desplazamiento activa los transistores de la dirección trece 470a y 470b cuando el transistor de evaluación de dirección 440m es activado mediante una señal de evaluación LEVAL de nivel de tensión alto. El transistor de la dirección trece 470a y el transistor de evaluación de dirección 440m conducen para llevar activamente a la línea de dirección 472c a un nivel de tensión bajo. El transistor de la dirección trece 470b y el transistor de evaluación de dirección 440m conducen para llevar activamente a la línea de dirección 472e a un nivel de tensión bajo.

El registro de desplazamiento 402 desplaza una única señal de salida de nivel de tensión alto desde una línea de

señal de salida 410a - 410m del registro de desplazamiento hasta la siguiente línea de señal de salida 410a - 410m del registro de desplazamiento. El registro de desplazamiento 402 recibe un impulso de control en la señal de control CSYNC en la línea de control 430 y una serie de impulsos de temporización de las señales de temporización T1 - T4 para desplazar el impulso de control recibido en el registro de desplazamiento 402. En respuesta, el registro de desplazamiento 402 proporciona una única señal de salida SO1 o SO13 del registro de desplazamiento de nivel de tensión alto. Todas las demás señales de salida SO1 - SO13 del registro de desplazamiento son proporcionadas a niveles de tensión bajos. El registro de desplazamiento 402 recibe otra serie de impulsos de temporización de las señales de temporización T1 - T4 y desplaza la única señal de salida de nivel de tensión alto de una señal de salida SO1 - SO13 del registro de desplazamiento a la siguiente señal de salida SO1 - SO13 del registro de desplazamiento, siendo proporcionadas todas las demás señales de salida SO1 - SO13 del registro de desplazamiento a niveles de tensión bajos. El registro de desplazamiento 402 recibe una serie repetitiva de impulsos de temporización y, en respuesta a cada serie de impulsos de temporización, el registro de desplazamiento 402 desplaza la única señal de salida de nivel de tensión alto para proporcionar una serie de hasta trece señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto. Cada señal de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto activa dos pares de transistores de dirección 446, 448, ..., 470 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 a las células de disparo 120. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 se proporcionan en trece intervalos de tiempo de dirección que corresponden a las trece señales de salida SO1 - SO13 del registro de desplazamiento. En otra realización, el registro de desplazamiento 402 puede incluir cualquier número adecuado de señales de salida del registro de desplazamiento, tal como catorce, para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en cualquier número adecuado de intervalos de tiempo de dirección, tal como catorce intervalos de tiempo de dirección.

El registro de desplazamiento 402 recibe señales de dirección desde el circuito de dirección 404 a través de las líneas de señal de dirección 408. Las señales de dirección configuran la dirección de desplazamiento en el registro de desplazamiento 402. El registro de desplazamiento 402 se puede ajustar para desplazar la señal de salida de nivel de tensión alto en una dirección de avance, desde la señal de salida SO1 del registro de desplazamiento hasta la señal de salida SO13 del registro de desplazamiento, o en una dirección de retroceso, desde la señal de salida SO13 del registro de desplazamiento SO13 hasta la señal de salida SO1 del registro de desplazamiento.

En la dirección de avance, el registro de desplazamiento 402 recibe el impulso de control en la señal de control CSYNC y proporciona una señal de salida SO1 del registro de desplazamiento de nivel de tensión alto. Todas las demás señales de salida SO2 - SO13 del registro de desplazamiento se proporcionan a niveles de tensión bajo. El registro de desplazamiento 402 recibe la siguiente serie de impulsos de temporización y proporciona una señal de salida SO2 del registro de desplazamiento de nivel de tensión alto, siendo proporcionadas todas las demás señales de salida SO1 y SO3 - SO13 del registro de desplazamiento a niveles de tensión bajos. El registro de desplazamiento 402 recibe la siguiente serie de impulsos de temporización y proporciona una señal de salida SO3 del registro de desplazamiento de nivel de tensión alto, siendo proporcionadas todas las demás señales de salida SO1, SO2 y SO4 - SO13 del registro de desplazamiento a niveles de tensión bajos. El registro de desplazamiento 402 continúa desplazando la señal de salida de nivel alto en respuesta a cada serie de impulsos de temporización hasta, e incluyendo, el suministro de una señal de salida SO13 del registro de desplazamiento de nivel alto, siendo proporcionadas todas las demás señales de salida SO1 - SO12 del registro de desplazamiento a niveles de tensión bajos. Después de proporcionar la señal de salida SO13 del registro de desplazamiento de nivel de tensión alto, el registro de desplazamiento 402 recibe la siguiente serie de impulsos de temporización y proporciona señales de nivel de tensión bajo para todas las señales de salida SO1 - SO13 del registro de desplazamiento. Se proporciona otro impulso de control en la señal de control CSYNC para comenzar o iniciar el desplazamiento en la dirección de avance del registro de desplazamiento 402 en la serie de señales de salida de nivel de tensión alto desde la señal de salida SO1 del registro de desplazamiento hasta la señal de salida SO13 del registro de desplazamiento.

En la dirección de retroceso, el registro de desplazamiento 402 recibe un impulso de control en la señal de control CSYNC y proporciona una señal de salida SO13 del registro de desplazamiento de nivel alto. Todas las demás señales de salida SO1 - SO12 del registro de desplazamiento se proporcionan a niveles de tensión bajos. El registro de desplazamiento 402 recibe la siguiente serie de impulsos de temporización y proporciona una señal de salida SO11 del registro de desplazamiento de nivel de tensión alto, siendo proporcionadas todas las demás señales de salida SO1 - SO11 y SO13 del registro de desplazamiento a niveles de tensión bajos. El registro de desplazamiento 402 recibe la siguiente serie de impulsos de temporización y proporciona una señal de salida SO12 del registro de desplazamiento de nivel de tensión alto, siendo proporcionadas todas las demás señales de salida SO1 - SO10, SO12 y SO13 del registro de desplazamiento a niveles de tensión bajos. El registro de desplazamiento 402 continúa desplazando la señal de salida de nivel de tensión alto en respuesta a cada serie de impulsos de temporización, hasta, e incluyendo, el suministro de una señal de salida SO1 del registro de desplazamiento de nivel de tensión alto, siendo proporcionadas todas las demás señales de salida SO2 - SO13 del registro de desplazamiento a niveles de tensión bajos. Después de proporcionar la señal de salida SO1 del registro de desplazamiento de nivel de tensión alto, el registro de desplazamiento 402 recibe la siguiente serie de impulsos de temporización y proporciona señales de bajo nivel de tensión para todas las señales de salida SO1 - SO13 del registro de desplazamiento. Se proporciona otro impulso de control en la señal de control CSYNC para comenzar o iniciar el desplazamiento en la dirección de retroceso del registro de desplazamiento 402 en la serie de señales de salida de nivel de tensión alto desde la señal de salida SO13 del registro de desplazamiento a la señal de salida SO1 del registro de

desplazamiento.

El circuito de dirección 404 proporciona dos señales de dirección a través de las líneas de señal de dirección 408. Las señales de dirección establecen la dirección de desplazamiento de avance / de retroceso en el registro de desplazamiento 402. Además, las señales de dirección se pueden utilizar para borrar la señal de salida de nivel de tensión alto del registro de desplazamiento 402.

El circuito de dirección 404 recibe una serie repetitiva de impulsos de temporización de las señales de temporización T3 - T6. Además, el circuito de dirección 404 recibe impulsos de control en la señal de control CSYNC en la línea de control 430. El circuito de dirección 404 proporciona señales de dirección de avance en respuesta a la recepción de un impulso de control que coincide con un impulso de temporización procedente de la señal de temporización T4. Las señales de dirección de avance configuran el registro de desplazamiento 402 para el desplazamiento en la dirección de avance de la señal de salida SO1 del registro de desplazamiento a la señal de salida SO13 del registro de desplazamiento. El circuito de dirección 404 proporciona señales de dirección de retroceso en respuesta a la recepción de un impulso de control que coincide con un impulso de temporización procedente de la señal de temporización T6. Las señales de dirección de retroceso configuran el registro de desplazamiento 402 para el desplazamiento en la dirección de retroceso, desde la señal de salida del registro de desplazamiento SO13 hasta la señal de salida del registro de desplazamiento SO1. El circuito de dirección 404 proporciona señales de dirección que borran el registro de desplazamiento 402 en respuesta a que el circuito de dirección 404 recibe los impulsos de control que coinciden con un impulso de temporización desde la señal de temporización T4 y un impulso de temporización desde la señal de temporización T6.

La matriz lógica 406 recibe las señales de salida SO1 - SO13 del registro de desplazamiento en las líneas de señal de salida 410a - 410m del registro de desplazamiento y los impulsos de temporización de las señales de temporización T3 - T5 en las líneas de señal de temporización 434, 422 y 436. En respuesta a una única señal de salida de nivel de tensión alto en las señales de salida SO1 - SO13 del registro de desplazamiento y a los impulsos de temporización de las señales de temporización T3 - T5, la matriz lógica 406 proporciona dos señales de dirección de nivel de tensión bajo de las siete señales de dirección ~ A1, A2, ..., ~ A7.

La matriz lógica 406 recibe un impulso de temporización desde la señal de temporización T3 que activa el transistor de prevención de evaluación 442a para llevar la línea de señal de evaluación 474 a un nivel de tensión bajo y desactiva los transistores de evaluación de dirección 440. Además, el impulso de temporización desde la señal de temporización T3 carga las líneas de dirección 472a - 472g a niveles de tensión altos a través de los transistores de precarga de línea de dirección 438. En una realización, el impulso de temporización desde la señal de temporización T3 es reemplazado por el impulso de temporización desde la señal de temporización T4 para cargar las líneas de dirección 472a - 472g a niveles de tensión altos a través de los transistores de precarga de línea de dirección 438.

El impulso de temporización desde la señal de temporización T4 activa el transistor de prevención de evaluación 442b para llevar la línea de señal de evaluación 474 a un nivel de tensión bajo, y desactiva los transistores de evaluación de dirección 440. Las señales de salida SO1 - SO13 del registro de desplazamiento se adaptan a las señales de salida válidas durante el impulso de temporización desde la señal de temporización T4. Se proporciona una única señal de salida de nivel de tensión alto en las señales de salida SO1 - SO13 del registro de desplazamiento a las puertas de un par de transistores de dirección 446, 448, ..., 470 en la matriz lógica 406. Un impulso de temporización desde la señal de temporización T5 carga la línea de señal de evaluación 474 a un nivel de tensión alto para activar los transistores de evaluación de dirección 440. A medida que se activan los transistores de evaluación de dirección 440, un par de transistores de dirección 446, 448, ... o 470 en la matriz lógica 406 que recibe la señal de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto conduce para descargar las líneas de dirección 472 correspondientes. Las líneas de dirección 472 correspondientes se están llevando de manera activa a un nivel bajo a través de los pares de transistores de dirección 446, 448, ..., 470 que conducen y de un transistor de evaluación de dirección 440 que conduce. Las otras líneas de dirección 472 permanecen cargadas a un nivel de tensión alto.

La matriz lógica 406 proporciona dos señales de dirección de nivel de tensión bajo de las siete señales de dirección ~ A1, ~ A2, ..., ~ A7 en cada intervalo de tiempo de dirección. Si la señal de salida SO1 del registro de desplazamiento se encuentra en un nivel de tensión alto, los transistores de la dirección uno 446a y 446b conducen para llevar las líneas de dirección 472a y 472b a niveles de tensión bajos y proporcionar señales de dirección ~ A1 y ~ A2 de nivel bajo, activas. Si la señal de salida SO2 del registro de desplazamiento se encuentra en un nivel de tensión alto, los transistores de la dirección dos 448a y 448b conducen para llevar las líneas de dirección 472a y 472c a niveles de tensión bajos y proporcionar señales de dirección ~ A1 y ~ A3 de nivel bajo, activas. Si la señal de salida SO3 del registro de desplazamiento se encuentra en un nivel de tensión alto, los transistores de la dirección tres 450a y 450b conducen para llevar las líneas de dirección 472a y 472d a niveles de tensión bajos y proporcionar señales de dirección ~ A1 y ~ A4 de nivel bajo, activas, y así sucesivamente, para cada señal de salida SO4 - SO13 del registro de desplazamiento. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 para cada uno de los trece intervalos de tiempo de dirección, que se correlacionan con las señales de salida SO1 - SO13 del registro de desplazamiento, se presentan en la siguiente tabla:

Intervalo de tiempo de dirección	Señales de dirección activas
1	~ A1 y ~ A2
2	~ A1 y ~ A3
3	~ A1 y ~ A4
4	~ A1 y ~ A5
5	~ A1 y ~ A6
6	~ A1 y ~ A7
7	~ A2 y ~ A3
8	~ A2 y ~ A4
9	~ A2 y ~ A5
10	~ A2 y ~ A6
11	~ A2 y ~ A7
12	~ A3 y ~ A4
13	~ A3 y ~ A5

En otra realización, la matriz lógica 406 puede proporcionar señales de dirección ~ A1, ~ A2, ..., ~ A7 activas para cada uno de los trece intervalos de tiempo de dirección, tal como se presenta en la siguiente tabla:

Intervalo de tiempo de dirección	Señales de dirección activas
1	~ A1 y ~ A3
2	~ A1 y ~ A4
3	~ A1 y ~ A5
4	~ A1 y ~ A6
5	~ A2 y ~ A4
6	~ A2 y ~ A5
7	~ A2 y ~ A6
8	~ A2 y ~ A7
9	~ A3 y ~ A5
10	~ A3 y ~ A6
11	~ A3 y ~ A7
12	~ A4 y ~ A6
13	~ A4 y ~ A7

- 5 Además, en otras realizaciones, la matriz lógica 406 puede incluir transistores de dirección que proporcionan cualquier número adecuado de señales de dirección ~ A1, ~ A2, ..., de bajo nivel de tensión ~ A7 de nivel de tensión bajo para cada señal de salida SO1 - SO13 de nivel de tensión alto y en cualquier secuencia adecuada de señales de dirección ~ A1, ~ A2, ..., ~ A7 de nivel de tensión bajo. Esto se puede hacer, por ejemplo, situando adecuadamente cada par de transistores 446, 448, ..., 470 para descargar cualquiera de las dos líneas de dirección 672a - g deseadas.

Además, en otras realizaciones, la matriz lógica 406 puede incluir cualquier número adecuado de líneas de dirección para proporcionar cualquier número adecuado de señales de dirección en cualquier número adecuado de intervalos de tiempo de dirección.

- 15 En funcionamiento, se proporciona una serie repetitiva de seis impulsos de temporización a partir de las señales de temporización T1 - T6. Cada una de las señales de temporización T1 - T6 proporciona un impulso de temporización en cada serie de seis impulsos de temporización. El impulso de temporización desde la señal de temporización T1 es seguido por el impulso de temporización desde la señal de temporización T2, seguido por el impulso de temporización desde la señal de temporización T3, seguido por el impulso de temporización desde la señal de temporización T4, seguido por el impulso de temporización desde la señal de temporización T5, que es seguido por el impulso de temporización desde la señal de temporización T6. La serie de seis impulsos de temporización se repite en la serie repetitiva de seis impulsos de temporización.

- 5 En una serie de los seis impulsos de temporización, el circuito de dirección 404 recibe un impulso de temporización desde la señal de temporización T3 en la cuarta señal de precarga PRE4. El impulso de temporización en la cuarta señal de precarga PRE4 carga una primera de las líneas de dirección 408 a un nivel de tensión alto. El circuito de dirección 404 recibe un impulso de temporización de nivel de tensión más bajo de la señal de temporización T4 en la cuarta señal de evaluación EVAL4. Si el circuito de dirección 404 recibe un impulso de control en la señal de control CSYNC que coincide con (al mismo tiempo que) la cuarta señal de evaluación EVAL4, el circuito de dirección 404 descarga la primera línea de dirección 408. Si la dirección 404 recibe una señal de control CSYNC de nivel de tensión bajo que coincide con el impulso de temporización en la cuarta señal de evaluación EVAL4, la primera línea de dirección 408 permanece cargada a un nivel de tensión alto.
- 10 A continuación, el circuito de dirección 404 recibe un impulso de temporización desde la señal de temporización T5 en la tercera señal de precarga PRE3. El impulso de temporización en la tercera señal de precarga PRE3 carga una segunda de las líneas de dirección 408. El circuito de dirección 404 recibe un impulso de temporización de nivel de tensión más bajo de la señal de temporización T6 en la tercera señal de evaluación EVAL3. Si el circuito de dirección 404 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la tercera señal de evaluación EVAL3, el circuito de dirección 404 descarga la segunda línea de dirección 408 a un nivel de tensión bajo. Si el circuito de dirección 404 recibe una señal de control de bajo nivel de tensión CSYNC que coincide con el impulso de temporización en la tercera señal de evaluación EVAL3, la segunda línea de dirección 408 permanece cargada a un nivel de tensión alto.
- 15 Si la primera línea de dirección 408 se descarga a un nivel de tensión bajo y la segunda línea de dirección 408 permanece en un nivel de tensión alto, los niveles de señal en las primera y segunda líneas de dirección 408 configuran el registro de desplazamiento 402 para el desplazamiento en la dirección de avance. Si la primera línea de dirección 408 permanece en un nivel de tensión alto y la segunda línea de dirección 408 se descarga a un nivel de tensión bajo, los niveles de señal en las líneas de dirección 408 configuran el registro de desplazamiento 402 para el desplazamiento en la dirección de retroceso. Si las líneas de dirección primera y segunda 408 se descargan hasta niveles de tensión bajos, se evita que el registro de desplazamiento 402 proporcione una señal de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto. Las señales de dirección en las líneas de dirección 408 se configuran durante cada serie de seis impulsos de temporización.
- 20 Para empezar, la dirección se configura en una serie de seis impulsos de temporización y el registro de desplazamiento 402 se inicia en la siguiente serie de seis impulsos de temporización. Para iniciar el registro de desplazamiento 402, el registro de desplazamiento 402 recibe un impulso de temporización desde la señal de temporización T1 en la primera señal de precarga PRE1. El impulso de temporización en la primera señal de precarga PRE1 precarga un nodo interno en cada una de las trece células de registro de desplazamiento, indicadas en 403a - 403m. El registro de desplazamiento 402 recibe un impulso de temporización de nivel de tensión más bajo de la señal de temporización T2 en la primera señal de evaluación EVAL1. Si el registro de desplazamiento 402 recibe un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la primera señal de evaluación EVAL1, el registro de desplazamiento 402 descarga el nodo interno de una de las trece células del registro de desplazamiento para proporcionar un nivel de tensión bajo en el nodo interno de descarga. Si la señal de control CSYNC permanece en un nivel de tensión bajo que coincide con el impulso de temporización en la primera señal de evaluación EVAL1, el nodo interno en cada una de las trece células del registro de desplazamiento permanece en un nivel de tensión alto.
- 30 El registro de desplazamiento 402 recibe un impulso de temporización desde la señal de temporización T3 en la segunda señal de precarga PRE2. El impulso de temporización en la segunda señal de precarga PRE2 precarga cada una de las trece líneas de salida 410a - 410m del registro de desplazamiento para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto. El registro de desplazamiento 402 recibe un impulso de temporización de nivel de tensión más bajo de la señal de temporización T4 en la segunda señal de evaluación EVAL2. Si el nodo interno en una célula 403 del registro de desplazamiento se encuentra en un nivel de tensión bajo, tal como después de recibir el impulso de control de la señal de control CSYNC que coincide con el impulso de temporización en la primera señal de evaluación EVAL1, el registro de desplazamiento 402 mantiene la señal de salida del registro de desplazamiento SO1 - SO13 en el nivel de tensión alto. Si el nodo interno en una célula 403 del registro de desplazamiento está en un nivel de tensión alto, tal como en todas las demás células de registro de desplazamiento 403, el registro de desplazamiento 402 descarga la línea de salida 410a - 410m del registro de desplazamiento para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión bajo. El registro de desplazamiento 402 se inicia en una serie de los seis impulsos de temporización. Las señales de salida SO1 - SO13 del registro de desplazamiento se convierten en válidas durante el impulso de temporización desde la señal de temporización T4 en la segunda señal de evaluación EVAL2, y siguen siendo válidas hasta el impulso de temporización desde la señal de temporización T3 en la siguiente serie de seis impulsos de temporización. En cada serie subsiguiente de los seis impulsos de temporización, el registro de desplazamiento 402 desplaza la señal de salida del registro de desplazamiento SO1 - SO13 de nivel de tensión alto de una célula de registro de desplazamiento 402 a la siguiente célula de registro de desplazamiento 403.
- 40 El registro de desplazamiento 402 recibe un impulso de temporización desde la señal de temporización T3 en la segunda señal de precarga PRE2. El impulso de temporización en la segunda señal de precarga PRE2 precarga cada una de las trece líneas de salida 410a - 410m del registro de desplazamiento para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto. El registro de desplazamiento 402 recibe un impulso de temporización de nivel de tensión más bajo de la señal de temporización T4 en la segunda señal de evaluación EVAL2. Si el nodo interno en una célula 403 del registro de desplazamiento se encuentra en un nivel de tensión bajo, tal como después de recibir el impulso de control de la señal de control CSYNC que coincide con el impulso de temporización en la primera señal de evaluación EVAL1, el registro de desplazamiento 402 mantiene la señal de salida del registro de desplazamiento SO1 - SO13 en el nivel de tensión alto. Si el nodo interno en una célula 403 del registro de desplazamiento está en un nivel de tensión alto, tal como en todas las demás células de registro de desplazamiento 403, el registro de desplazamiento 402 descarga la línea de salida 410a - 410m del registro de desplazamiento para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión bajo. El registro de desplazamiento 402 se inicia en una serie de los seis impulsos de temporización. Las señales de salida SO1 - SO13 del registro de desplazamiento se convierten en válidas durante el impulso de temporización desde la señal de temporización T4 en la segunda señal de evaluación EVAL2, y siguen siendo válidas hasta el impulso de temporización desde la señal de temporización T3 en la siguiente serie de seis impulsos de temporización. En cada serie subsiguiente de los seis impulsos de temporización, el registro de desplazamiento 402 desplaza la señal de salida del registro de desplazamiento SO1 - SO13 de nivel de tensión alto de una célula de registro de desplazamiento 402 a la siguiente célula de registro de desplazamiento 403.
- 45 El registro de desplazamiento 402 recibe un impulso de temporización desde la señal de temporización T3 en la segunda señal de precarga PRE2. El impulso de temporización en la segunda señal de precarga PRE2 precarga cada una de las trece líneas de salida 410a - 410m del registro de desplazamiento para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto. El registro de desplazamiento 402 recibe un impulso de temporización de nivel de tensión más bajo de la señal de temporización T4 en la segunda señal de evaluación EVAL2. Si el nodo interno en una célula 403 del registro de desplazamiento se encuentra en un nivel de tensión bajo, tal como después de recibir el impulso de control de la señal de control CSYNC que coincide con el impulso de temporización en la primera señal de evaluación EVAL1, el registro de desplazamiento 402 mantiene la señal de salida del registro de desplazamiento SO1 - SO13 en el nivel de tensión alto. Si el nodo interno en una célula 403 del registro de desplazamiento está en un nivel de tensión alto, tal como en todas las demás células de registro de desplazamiento 403, el registro de desplazamiento 402 descarga la línea de salida 410a - 410m del registro de desplazamiento para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión bajo. El registro de desplazamiento 402 se inicia en una serie de los seis impulsos de temporización. Las señales de salida SO1 - SO13 del registro de desplazamiento se convierten en válidas durante el impulso de temporización desde la señal de temporización T4 en la segunda señal de evaluación EVAL2, y siguen siendo válidas hasta el impulso de temporización desde la señal de temporización T3 en la siguiente serie de seis impulsos de temporización. En cada serie subsiguiente de los seis impulsos de temporización, el registro de desplazamiento 402 desplaza la señal de salida del registro de desplazamiento SO1 - SO13 de nivel de tensión alto de una célula de registro de desplazamiento 402 a la siguiente célula de registro de desplazamiento 403.
- 50 La matriz lógica 406 recibe las señales de salida SO1 - SO13 del registro de desplazamiento. En una realización, la matriz lógica 406 recibe el impulso de temporización desde la señal de temporización T3 hasta las líneas de dirección de precarga 472 y desactiva los transistores de evaluación de dirección 440. En una realización, la matriz
- 55
- 60

lógica 406 recibe el impulso de temporización desde la señal de temporización T3 para desactivar los transistores de evaluación de dirección 440 y un impulso de temporización desde la señal de temporización T4 hasta las líneas de dirección de precarga 572.

5 La matriz lógica 406 recibe el impulso de temporización desde la señal de temporización T4 para desactivar los transistores de evaluación de dirección 440 cuando las señales de salida SO1 - SO13 del registro de desplazamiento se convierten en señales de salida SO1 - SO13 del registro de desplazamiento válidas. Si se inicia el registro de desplazamiento 402, una señal de salida SO1 - SO13 del registro de desplazamiento permanece en un nivel de tensión alto después del impulso de temporización desde la señal de temporización T4. La matriz lógica 406 recibe el impulso de temporización desde la señal de temporización T5 hasta la línea de señal de evaluación de carga 474 y activa el transistor de evaluación de dirección 440. El par de transistores de dirección 446, 448, ..., 470 que reciben la señal de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión alto se activan para llevar dos de las siete líneas de dirección 472a - 472g a niveles de tensión bajos. Las dos señales de dirección de nivel de tensión bajo en las señales de dirección $\sim A1$, $\sim A2$, ..., $\sim A7$ se utilizan para habilitar las células de disparo 120 y los subgrupos de células de disparo para activación. Las señales de dirección $\sim A1$, $\sim A2$, ..., $\sim A7$ se convierten en válidas durante el impulso de temporización desde la señal de temporización T5, y seguirán siendo válidas hasta el impulso de temporización desde la señal de temporización T3 en la siguiente serie de seis impulsos de temporización.

20 Si el registro de desplazamiento 402 no se inicia, todas las líneas de salida del registro de desplazamiento 410 se descargan para proporcionar señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión bajo. Las señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión bajo desactivan los pares de transistores de dirección 446, 448, ..., 470 y las líneas de dirección 472 permanecen cargadas para proporcionar señales de dirección $\sim A1$, $\sim A2$, ..., $\sim A7$ de nivel de tensión alto. Las señales de dirección $\sim A1$, $\sim A2$, ..., $\sim A7$ de nivel de tensión alto evitan que las células de disparo 120 y los subgrupos de células de disparo sean habilitados para activación.

25 Si bien la figura 9 describe una realización de un circuito de dirección, se pueden utilizar otras realizaciones que emplean diferentes elementos lógicos y componentes. Por ejemplo, se puede utilizar un controlador que recibe las señales de entrada descritas anteriormente, por ejemplo, la señal T1 - T6 y que proporciona las señales de dirección $\sim A1$, $\sim A2$, ..., $\sim A7$.

30 La figura 10A es un diagrama que ilustra una célula 403a del registro de desplazamiento en el registro de desplazamiento 402. El registro de desplazamiento 402 incluye trece células 403a - 403m del registro de desplazamiento que proporcionan las trece señales de salida SO1 - SO13 del registro de desplazamiento. Cada célula 403a - 403m del registro de desplazamiento proporciona una de las señales de salida SO1 - SO13 del registro de desplazamiento, y cada célula 403a - 403m del registro de desplazamiento es similar a la célula 403a del registro de desplazamiento. Las trece células del registro de desplazamiento 403 están acopladas eléctricamente en serie para proporcionar desplazamientos en las direcciones de avance y retroceso. En otras realizaciones, el registro de desplazamiento 402 puede incluir cualquier número adecuado de células de registro de desplazamiento 403 para proporcionar cualquier número adecuado de señales de salida del registro de desplazamiento.

40 La célula 403a del registro de desplazamiento incluye una primera etapa que es una etapa de entrada, indicada con líneas discontinuas en 500, y una segunda etapa que es una etapa de salida, indicada con líneas discontinuas en 502. La primera etapa 500 incluye un primer transistor de precarga 504, un primer transistor de evaluación 506, un transistor de entrada de avance 508, un transistor de entrada de retroceso 510, un transistor de dirección de avance 512 y un transistor de dirección de retroceso 514. La segunda etapa 502 incluye un segundo transistor de precarga 516, un segundo transistor de evaluación 518 y un transistor de nodo interno 520.

45 En la primera etapa 500, la puerta y un lado de la ruta drenaje - fuente del primer transistor de precarga 504 están acoplados eléctricamente a la línea de señal de temporización 432. La línea de señal de temporización 432 proporciona la señal de temporización T1 al registro de desplazamiento 402 como primera señal de precarga PRE1. El otro lado de la ruta drenaje - fuente del primer transistor de precarga 504 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del primer transistor de evaluación 506 y a la puerta del transistor de nodo interno 520 a través del nodo interno 522. El nodo interno 522 proporciona la señal de nodo interno SN1 del registro de desplazamiento entre las etapas 500 y 502 a la puerta del transistor de nodo interno 520.

55 La puerta del primer transistor de evaluación 506 está acoplada eléctricamente a la primera línea de señal de evaluación 420. La primera línea de señal de evaluación 420 proporciona la señal de temporización T2 de nivel de tensión más bajo al registro de desplazamiento 402 como primera señal de evaluación EVAL1. El otro lado de la ruta drenaje - fuente del primer transistor de evaluación 506 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del transistor de entrada de dirección de avance 508 y a un lado de la ruta drenaje - fuente del transistor de entrada de retroceso 510 a través de la ruta interna 524.

El otro lado de la ruta drenaje - fuente del transistor de entrada de avance 508 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del transistor de dirección de avance 512 en 526, y el otro lado de la ruta drenaje - fuente del transistor de entrada de inversión 510 está acoplado eléctricamente a un lado de la ruta drenaje - fuente

del transistor de dirección de retroceso 514 en 528. Las rutas drenaje - fuente del transistor de dirección de avance 512 y del transistor de dirección en retroceso 514 están acopladas eléctricamente a una referencia, tal como una tierra, en 530.

5 La puerta del transistor de dirección de avance 512 está acoplada eléctricamente a la línea de dirección 408a que recibe la señal de dirección de avance DIRF desde el circuito de dirección 404. La puerta del transistor de dirección de retroceso 514 está acoplada eléctricamente a la línea de dirección 408b que recibe la señal de dirección de retroceso DIRR desde el circuito de dirección 404.

10 En la segunda etapa 502, la puerta y un lado de la ruta drenaje - fuente del segundo transistor de precarga 516 están acoplados eléctricamente a la línea de señal de temporización 434. La línea de señal de temporización 434 proporciona la señal de temporización T3 al registro de desplazamiento 402 como segunda señal de precarga PRE2. El otro lado de la ruta drenaje - fuente del segundo transistor de precarga 516 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del segundo transistor de evaluación 518 y a la línea de salida del registro de desplazamiento 410a. El otro lado de la ruta drenaje - fuente del segundo transistor de evaluación 518 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del transistor interno de nodo 520 en 532. La puerta del segundo transistor de evaluación 518 está acoplada eléctricamente a la segunda línea de señal de evaluación 424 para proporcionar la señal de temporización T4 de nivel de tensión más bajo al registro de desplazamiento 402 como segunda señal de evaluación EVAL2. La puerta del transistor de nodo interno 520 está acoplada eléctricamente al nodo interno 522, y el otro lado de la ruta drenaje - fuente del transistor de nodo interno 520 está acoplado eléctricamente a una referencia, tal como una tierra, en 534. La puerta del transistor de nodo interno 520 incluye una capacitancia en 536 para almacenar la señal de nodo interno de la célula de registro de desplazamiento SN1. La línea de señal de salida 410a del registro de desplazamiento incluye una capacitancia en 538 para almacenar la señal de salida SO1 del registro de desplazamiento.

25 Cada célula 403a - 403m del registro de desplazamiento en la serie de trece células 403 del registro de desplazamiento es similar a la célula 403a del registro de desplazamiento. La puerta del transistor de dirección de avance 508 en cada célula 403a - 403m del registro de desplazamiento está acoplada eléctricamente a la línea de control 430 o a una de las líneas de salida 410a - 410l del registro de desplazamiento para el desplazamiento en la dirección de avance. La puerta del transistor de dirección de retroceso 510 en cada célula 403a - 403m del registro de desplazamiento está acoplada eléctricamente a la línea de control 430 o a una de las líneas de salida 410b - 410m del registro de desplazamiento para el desplazamiento en la dirección de retroceso. Las líneas de señal de salida 410 del registro de desplazamiento están acopladas eléctricamente a un transistor de dirección de avance 508 y a un transistor de dirección de retroceso 510, a excepción de las líneas de señal de salida 410a y 410m del registro de desplazamiento. La línea de señal de salida 410a del registro de desplazamiento está acoplada eléctricamente a un transistor de dirección de avance 508 en la célula 403b del registro de desplazamiento, pero no a un transistor de dirección de retroceso 510. La línea de señal de salida 410m del registro de desplazamiento está acoplada eléctricamente a un transistor de dirección de retroceso 510 en la célula 403l del registro de desplazamiento, pero no a un transistor de dirección de avance 508.

40 La célula 403a de registro de desplazamiento es el primer registro de desplazamiento 403 en la serie de trece registros de desplazamiento 403 a medida que el registro de desplazamiento 402 se desplaza en la dirección de avance. La puerta del transistor de entrada de dirección de avance 508 en la célula 403a del registro de desplazamiento está acoplada eléctricamente a la línea de señal de control 430 para recibir la señal de control CSYNC. La segunda célula 403b del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410a del registro de desplazamiento para recibir la señal de salida SO1 del registro de desplazamiento. La tercera célula 403c del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410b del registro de desplazamiento para recibir la señal de salida SO2 del registro de desplazamiento. La cuarta célula 403d del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410c del registro de desplazamiento para recibir la señal de salida SO3 del registro de desplazamiento. La quinta célula 403e del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410d del registro de desplazamiento para recibir la señal de salida SO4 del registro de desplazamiento. La sexta célula 403f del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410e del registro de desplazamiento para recibir la señal de salida SO5 del registro de desplazamiento. La séptima célula 403g del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410f del registro de desplazamiento para recibir la señal de salida SO6 del registro de desplazamiento. La octava célula 403h del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410g del registro de desplazamiento para recibir la señal de salida SO7 del registro de desplazamiento. La novena célula 403i del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410h del registro de desplazamiento para recibir la señal de salida SO8 del registro de desplazamiento. La décima célula 403j del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410i del registro de desplazamiento para recibir la señal de salida SO9 del registro de desplazamiento. La decimoprimera célula 403k del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea

de salida 410j del registro de desplazamiento para recibir la señal de salida SO10 del registro de desplazamiento. La decimosegunda célula 403l de registro del desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410k del registro de desplazamiento para recibir la señal de salida SO11 del registro de desplazamiento. La decimotercera célula 403m del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de avance acoplada eléctricamente a la línea de salida 410l del registro de desplazamiento para recibir la señal de salida SO12 del registro de desplazamiento.

La célula 403a del registro de desplazamiento es la última célula 403 del registro de desplazamiento en la serie de trece células 403 del registro de desplazamiento a medida que el registro de desplazamiento 402 se desplaza en la dirección de retroceso. La puerta del transistor de entrada de dirección de retroceso 510 en la célula 403a del registro de desplazamiento está acoplada eléctricamente a la línea de salida 410b del registro de desplazamiento precedente, para recibir la señal de salida SO2 del registro de desplazamiento. La célula 403b del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea 410c de salida del registro de desplazamiento, para recibir la señal de salida SO3 del registro de desplazamiento. La célula 403c del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410d del registro de desplazamiento, para recibir la señal de salida SO4 del registro de desplazamiento. La célula 403d del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410e del registro de desplazamiento, para recibir la señal de salida SO5 del registro de desplazamiento. La célula 403e del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410f del registro de desplazamiento, para recibir la señal de salida SO6 del registro de desplazamiento. La célula 403f del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410g del registro de desplazamiento, para recibir la señal de salida SO7 del registro de desplazamiento. La célula 403g del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410h del registro de desplazamiento 410h, para recibir la señal de salida SO8 del registro de desplazamiento. La célula 403h del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410i del registro de desplazamiento, para recibir la señal de salida SO9 del registro de desplazamiento. La célula 403i del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410j del registro de desplazamiento, para recibir la señal de salida SO10 del registro de desplazamiento. La célula 403j del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410k del registro de desplazamiento, para recibir la señal de salida SO11 del registro de desplazamiento. La célula 403k del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410l del registro de desplazamiento, para recibir la señal de salida SO12 del registro de desplazamiento. La célula 403l del registro de desplazamiento 403l incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de salida 410m del registro de desplazamiento, para recibir la señal de salida SO13 del registro de desplazamiento. La célula 403m del registro de desplazamiento incluye la puerta del transistor de entrada de dirección de retroceso acoplada eléctricamente a la línea de señal de control 430, para recibir la señal de control CSYNC. Las líneas de salida 410a - 410m del registro de desplazamiento también están acopladas eléctricamente a la matriz lógica 406.

El registro de desplazamiento 402 recibe un impulso de control en la señal de control CSYNC y proporciona una única señal de salida de nivel de tensión alto. Tal como se describió anteriormente y se describe en detalle a continuación, la dirección de desplazamiento del registro de desplazamiento 402 se configura en respuesta a las señales de dirección DIRF y DIRR, que se generan durante los impulsos de temporización en las señales de temporización T3 - T6 en base a la señal de control CSYNC en la línea de señal de control 430. Si el registro de desplazamiento 402 se desplaza en la dirección de avance, el registro de desplazamiento 402 establece la línea de salida del registro de desplazamiento 410a y la señal de salida del registro de desplazamiento SO1 a un nivel de tensión alto, en respuesta al impulso de control y a los impulsos de temporización en las señales de temporización T1 - T4. Si el registro de desplazamiento 402 se desplaza en la dirección de retroceso, el registro de desplazamiento 402 establece la línea de salida 410m del registro de desplazamiento y la señal de salida SO13 del registro de desplazamiento a un nivel de tensión alto, en respuesta al impulso de control y los impulsos de temporización en la señal de temporización T1 - T4. La señal de salida SO1 o SO13 de nivel de tensión alto se desplaza a través del registro de desplazamiento 402 desde una célula 403 del registro de desplazamiento a la siguiente célula 403 del registro de desplazamiento, en respuesta a los impulsos de temporización en las señales de temporización T1 - T4.

El registro de desplazamiento 402 desplaza en el impulso de control y desplaza la única señal de salida de nivel alto de una célula 403 de registro de desplazamiento a la siguiente célula 403 de registro de desplazamiento, utilizando dos operaciones de precarga y dos operaciones de evaluación. La primera etapa 500 de cada célula 403 del registro de desplazamiento recibe la señal de dirección de avance DIRF y la señal de dirección de retroceso DIRR. Asimismo, la primera etapa 500 de cada registro de desplazamiento 403 recibe una señal de entrada del registro de desplazamiento de dirección de avance SIF y una señal de entrada del registro de desplazamiento de dirección de retroceso SIR. Todas las células del registro de desplazamiento 403 en el registro de desplazamiento 402 están ajustadas para el desplazamiento en la misma dirección y al mismo tiempo que se reciben los impulsos de temporización en las señales de temporización T1 - T4.

La primera etapa 500 de cada célula 403 del registro de desplazamiento se desplaza en la señal de entrada del registro de desplazamiento de dirección de avance SIF o en la señal de entrada del registro de desplazamiento de dirección de retroceso SIR. El nivel de tensión alto o bajo de la señal de entrada del registro de desplazamiento SIF o SIR se proporciona como la señal de salida del registro de desplazamiento SO1 - SO13. La primera etapa 500 de cada célula 403 del registro de desplazamiento precarga el nodo interno 522 durante un impulso de temporización desde la señal de temporización T1, y evalúa la señal de entrada del registro de desplazamiento SIF o SIR seleccionada durante un impulso de temporización desde la señal de temporización T2. La segunda etapa 502 en cada célula 403 del registro de desplazamiento precarga las líneas de salida 410a - 410m del registro de desplazamiento durante un impulso de temporización desde la señal de temporización T3, y evalúa la señal de nodo interna SN (por ejemplo, SN1) durante un impulso de temporización desde la señal de temporización T4.

Las señales de dirección DIRF y DIRR establecen la dirección de avance / retroceso del desplazamiento en la célula 403a del registro de desplazamiento y todas las demás células 403 del registro de desplazamiento en el registro de desplazamiento 402. El registro de desplazamiento 402 se desplaza en la dirección de avance si la señal de dirección de avance DIRF está en un nivel de tensión alto y la señal de dirección de retroceso DIRR está en un nivel de tensión bajo. El registro de desplazamiento 402 se desplaza en la dirección de retroceso si la señal de dirección de retroceso DIRR está en un nivel de tensión alto y la señal de dirección de avance DIRF está en un nivel de tensión bajo. Si ambas señales de dirección DIRF y DIRR están en niveles de tensión bajos, el registro de desplazamiento 402 no se desplaza en ninguna dirección, y todas las señales de salida SO1 - SO13 del registro de desplazamiento se borran, siendo llevadas a niveles de tensión bajos, inactivos.

En el funcionamiento de desplazamiento de la célula 403a del registro de desplazamiento en la dirección de avance, la señal de dirección de avance DIRF se configura en un nivel de tensión alto y la señal de dirección de inversión DIRR se configura en un nivel de tensión bajo. La señal de dirección de avance DIRF de nivel de tensión alto activa el transistor de dirección de avance 512, y la señal de dirección de retroceso DIRR de nivel de tensión alto desactiva el transistor de dirección de retroceso 514. Se proporciona un impulso de temporización desde la señal de temporización T1 al registro de desplazamiento 402 en la primera señal de precarga PRE1, para cargar el nodo interno 522 a un nivel de tensión alto por medio del primer transistor de precarga 504. A continuación, se proporciona un impulso de temporización a partir de la señal de temporización T2 a la red de división de resistencia 412, y se proporciona un impulso de temporización T2 de nivel de tensión más bajo al registro de desplazamiento 402 en la primera señal de evaluación EVAL1. El impulso de temporización en la primera señal de evaluación EVAL1 activa el primer transistor de evaluación 506. Si la señal de entrada SIF del registro de desplazamiento de dirección de avance está en un nivel de tensión alto, el transistor de entrada de dirección de avance 508 se activa y, con el transistor de dirección de avance 512 ya activado, el nodo interno 522 se descarga para proporcionar una señal de nodo interno SN1 de bajo nivel de tensión. El nodo interno 522 se descarga a través del primer transistor de evaluación 506, del transistor de entrada de dirección de avance 508 y del transistor de dirección de avance 512. Si la señal de entrada SIF del registro de desplazamiento de dirección de avance está en un nivel de tensión bajo, el transistor de entrada de dirección de avance 508 se desactiva, y el nodo interno 522 permanece cargado para proporcionar una señal de nodo interno SN1 de nivel de tensión alto. La señal de entrada del registro de desplazamiento de dirección de retroceso SIR controla el transistor de entrada de dirección de retroceso 510. No obstante, el transistor de dirección de retroceso 514 se desactiva, de tal manera que el nodo interno 522 no se puede descargar a través del transistor de entrada de dirección de retroceso 510.

La señal de nodo interno SN1 en el nodo interno 522 controla el transistor de nodo interno 520. Una señal de nodo interno SN1 de nivel de tensión bajo desactiva el transistor de nodo interno 520, y una señal de nodo interno SN1 de nivel de tensión alto activa el transistor de nodo interno 520.

Se proporciona un impulso de temporización desde la señal de temporización T3 al registro de desplazamiento 402 como segunda señal de precarga PRE2. El impulso de temporización en la segunda señal de precarga PRE2 carga la línea de salida 410a del registro de desplazamiento a un nivel de tensión alto a través del segundo transistor de precarga 516. A continuación, se proporciona un impulso de temporización desde la señal de temporización T4 a la red de división de resistencia 414 y se proporciona un impulso de temporización desde T4 de nivel de tensión más bajo al registro de desplazamiento 402 como segunda señal de evaluación EVAL2. El impulso de temporización en la segunda señal de evaluación EVAL2 activa el segundo transistor de evaluación 518. Si el transistor de nodo interno 520 está desactivado, la línea de salida 410a del registro de desplazamiento permanece cargada a un nivel de tensión alto. Si el transistor de nodo interno 520 está activado, la línea de salida 410a del registro de desplazamiento se descarga a un nivel de tensión bajo. La señal de salida SO1 del registro de desplazamiento es la inversa alta / baja de la señal del nodo interno SN1, que fue la inversa alta / baja de la señal de entrada del registro de desplazamiento de dirección de avance SIF. El nivel de la señal de entrada del registro de desplazamiento de dirección de avance SIF se cambió a la señal de salida SO1 del registro de desplazamiento.

En la célula 403a del registro de desplazamiento, la señal de entrada del registro de desplazamiento de dirección de avance SIF es la señal de control CSYNC en la línea de control 430. Para descargar el nodo interno 522 a un nivel de tensión bajo, se proporciona un impulso de control en la señal de control CSYNC al mismo tiempo que un impulso de temporización en la primera señal de evaluación EVAL1. El impulso de control en la señal de control CSYNC que coincide con el impulso de temporización desde la señal de temporización T2 inicia el registro de desplazamiento 402 para el desplazamiento de dirección de avance.

En el funcionamiento de desplazamiento de la célula 403a del registro de desplazamiento en la dirección de retroceso, la señal de dirección de avance DIRF se configura en un nivel de tensión bajo, y la señal de dirección de retroceso DIRR se configura en un nivel de tensión alto. La señal de dirección de avance DIRF de nivel de tensión bajo desactiva el transistor de dirección de avance 512, y la señal de dirección de retroceso DIRR de nivel de tensión alto activa el transistor de dirección de retroceso 514. Se proporciona un impulso de temporización desde la señal de temporización T1 en la primera señal de precarga PRE1 para cargar el nodo interno 522 a un nivel de tensión alto a través del primer transistor de precarga 504. A continuación, se proporciona un impulso de temporización desde la señal de temporización T2 a la red de división de resistencia 412, y se proporciona un impulso de temporización desde T2 de nivel de tensión más bajo en la primera señal de evaluación EVAL1. El impulso de temporización en la primera señal de evaluación EVAL1 activa el primer transistor de evaluación 506. Si la señal de entrada del registro de desplazamiento de dirección de retroceso SIR está en un nivel de tensión alto, el transistor de entrada de dirección de retroceso 510 se activa, y con el transistor de dirección de retroceso 514 ya activado, el nodo interno 522 se descarga para proporcionar una señal de nodo interno SN1 de nivel de tensión bajo. El nodo interno 522 se descarga a través del primer transistor de evaluación 506, del transistor de entrada de dirección de retroceso 510 y del transistor de dirección de retroceso 514. Si la señal de entrada del registro de desplazamiento de dirección de retroceso SIR está en un nivel de tensión bajo, el transistor de entrada de dirección de retroceso 510 se desactiva y el nodo interno 522 permanece cargado, para proporcionar una señal de nodo interno SN1 de nivel de tensión alto. La señal de entrada del registro de desplazamiento de dirección de avance SIF controla el transistor de entrada de dirección de avance 508. Sin embargo, el transistor de dirección de avance 512 se desactiva, de tal manera que el nodo interno 522 no se puede descargar a través del transistor de entrada de dirección de avance 508.

Se proporciona un impulso de temporización desde la señal de temporización T3 en la segunda señal de precarga PRE2. El impulso de temporización en la segunda señal de precarga PRE2 carga la línea de salida 410a del registro de desplazamiento a un nivel de tensión alto a través de la segunda resistencia de precarga 516. A continuación, se proporciona un impulso de temporización desde la señal de temporización T4 a la red de división de resistencia 414, y se proporciona un impulso de temporización desde T4 de nivel de tensión más bajo en la segunda señal de evaluación EVAL2. El impulso de temporización en la segunda señal de evaluación EVAL2 activa el segundo transistor de evaluación 518. Si el transistor de nodo interno 520 está desactivado, la línea de salida 410a del registro de desplazamiento permanece cargada a un nivel de tensión alto. Si el transistor de nodo interno 520 está activado, la línea de salida 410a del registro de desplazamiento se descarga hasta un nivel de tensión bajo. La señal de salida SO1 del registro de desplazamiento está al nivel inverso de alto / bajo de la señal del nodo interno SN1, que estaba al nivel inverso de alto / bajo de la señal de entrada del registro de desplazamiento de dirección de retroceso SIR. El nivel de la señal de entrada del registro de desplazamiento de dirección de retroceso SIR se cambió a la señal de salida SO1 del registro de desplazamiento.

En la célula 403a del registro de desplazamiento, la señal de entrada del registro de desplazamiento de dirección de retroceso SIR es la señal de salida SO2 del registro de desplazamiento en la línea de salida 410b del registro de desplazamiento. En la célula 403m del registro de desplazamiento, la señal de entrada del registro de desplazamiento de dirección de retroceso SIR es la señal de control CSYNC en la línea de control 430. Para descargar el nodo interno 522 en la célula 403m del registro de desplazamiento a un nivel de tensión bajo, se proporciona un impulso de control en la señal de control CSYNC al mismo tiempo que un impulso de temporización en la primera señal de evaluación EVAL1. El impulso de control en la señal de control CSYNC que coincide con el impulso de temporización desde la señal de temporización T2 inicia el registro de desplazamiento 402 para el desplazamiento en la dirección de retroceso desde la célula 403m del registro de desplazamiento hacia la célula 403a del registro de desplazamiento.

En la operación de borrado de la célula 403a del registro de desplazamiento y de todas las células 403 del registro de desplazamiento en el registro de desplazamiento 402, las señales de dirección DIRF y DIRR se configuran a niveles de tensión bajos. Una señal de dirección de avance DIRF de nivel de tensión bajo desactiva el transistor de dirección de avance 512, y una señal de dirección de retroceso DIRR de nivel de tensión bajo desactiva el transistor de dirección de retroceso 514. Se proporciona un impulso de temporización desde la señal de temporización T1 en la primera señal de precarga PRE1 para cargar el nodo interno 522 y proporcionar una señal de nodo interno SN1 de nivel de tensión alto. Se proporciona un impulso de temporización a partir de la señal de temporización T2 como un impulso de temporización T2 de nivel de tensión más bajo en la primera señal de evaluación EVAL1 para activar el primer transistor de evaluación 506. Tanto el transistor de dirección de avance 512 como el de dirección de retroceso 514 se desactivan de tal manera que el nodo interno 522 no se descarga a través del transistor de entrada de avance 508 o del transistor de entrada de retroceso 510.

La señal de nodo interno SN1 de nivel de tensión alto activa el transistor del nodo interno 520. Se proporciona un impulso de temporización desde la señal de temporización T3 en la segunda señal de precarga PRE2 para cargar la línea de señal de salida 410a del registro de desplazamiento y todas las líneas de señal de salida 410 del registro de desplazamiento. A continuación, se proporciona un impulso de temporización desde la señal de temporización T4 como un impulso de temporización T4 de nivel de tensión más bajo en la segunda señal de evaluación EVAL2, para activar el segundo transistor de evaluación 518. La línea de salida 410a del registro de desplazamiento se descarga a través del segundo transistor de evaluación 518 y del transistor de nodo interno 520 para proporcionar una señal de salida SO1 del registro de desplazamiento de bajo nivel de tensión. Asimismo, todas las demás líneas de salida

410 del registro de desplazamiento se descargan para proporcionar señales de salida SO2 - SO13 del registro de desplazamiento de bajo nivel de tensión, inactivas.

La figura 10B es un diagrama que ilustra el circuito de dirección 404. El circuito de dirección 404 incluye un circuito de señal de dirección de avance 550 y un circuito de señal de dirección de retroceso 552. El circuito de señal de dirección de avance 550 incluye un tercer transistor de precarga 554, un tercer transistor de evaluación 556 y un primer transistor de control 558. El circuito de señal de dirección de retroceso 552 incluye un cuarto transistor de precarga 560, un cuarto transistor de evaluación 562 y un segundo transistor de control 564.

La puerta y un lado de la ruta drenaje - fuente del tercer transistor de precarga 554 están acoplados eléctricamente a la línea de señal de temporización 436. La línea de señal de temporización 436 proporciona la señal de temporización T5 al circuito de dirección 404 como tercera señal de precarga PRE3. El otro lado de la ruta drenaje - fuente del tercer transistor de precarga 554 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del tercer transistor de evaluación 556 a través de la línea de señal de dirección 408a. La línea de señal de dirección 408a proporciona la señal de dirección de avance DIRF a la puerta del transistor de dirección de avance en cada célula 403 del registro de desplazamiento en el registro de desplazamiento 402, tal como la puerta del transistor de dirección de avance en la célula 403a del registro de desplazamiento. La puerta del tercer transistor de evaluación 556 está acoplada eléctricamente a la tercera línea de señal de evaluación 428, que proporciona la señal de temporización T6 de nivel de tensión más bajo al circuito de dirección 404. El otro lado de la ruta drenaje - fuente del tercer transistor de evaluación 556 está acoplado eléctricamente a la ruta drenaje - fuente del transistor de control 558 en 566. La ruta drenaje - fuente del transistor de control 558 también está acoplada eléctricamente a una referencia, tal como una tierra, en 568. La puerta del transistor de control 558 está acoplada eléctricamente a la línea de control 430 para recibir la señal de control CSYNC.

La puerta y un lado de la ruta drenaje - fuente del cuarto transistor de precarga 560 están acoplados eléctricamente a la línea de señal de temporización 434. La línea de señal de temporización 434 proporciona la señal de temporización T3 al circuito de dirección 404 como cuarta señal de precarga PRE4. El otro lado de la ruta drenaje - fuente del cuarto transistor de precarga 560 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del cuarto transistor de evaluación 562 a través de la línea de señal de dirección 408b. La línea de señal de dirección 408b proporciona la señal de dirección de retroceso DIRR a la puerta del transistor de dirección de retroceso en cada célula 403 del registro de desplazamiento en el registro de desplazamiento 402, tal como la puerta del transistor de dirección de retroceso 514 en la célula 403a del registro de desplazamiento. La puerta del cuarto transistor de evaluación 562 está acoplada eléctricamente a la cuarta línea de señal de evaluación 424 que proporciona la señal de temporización de nivel de tensión T4 más bajo al circuito de dirección 404. El otro lado de la ruta drenaje - fuente del cuarto transistor de evaluación 562 está acoplado eléctricamente a la ruta drenaje - fuente del transistor de control 564 en 570. La ruta drenaje - fuente del transistor de control 564 también está acoplada eléctricamente a una referencia, tal como una tierra, en 572. La puerta del transistor de control 564 está acoplada eléctricamente a la línea de control 430 para recibir la señal de control CSYNC.

Las señales de dirección DIRF y DIRR establecen la dirección de desplazamiento en el registro de desplazamiento 402. Si la señal de dirección de avance DIRF está ajustada en un nivel de tensión alto y la de dirección de retroceso DIRR está ajustada en un nivel de tensión bajo, los transistores de dirección de avance, tal como el transistor de dirección de avance 512, se activan, y los transistores de dirección de retroceso, tal como el transistor de dirección de retroceso 514, se desactivan. El registro de desplazamiento 402 se desplaza en la dirección de avance. Si la señal de dirección de avance DIRF está ajustada en un nivel de tensión bajo y la señal de dirección de retroceso DIRR está ajustada en un nivel de tensión alto, los transistores de dirección de avance, tal como el transistor de dirección de avance 512, se desactivan, y los transistores de dirección de retroceso, tal como el transistor de dirección de retroceso 514, se activan. El registro de desplazamiento 402 se desplaza en la dirección de retroceso. Las señales de dirección DIRF y DIRR se configuran durante cada serie de impulsos de temporización de la señal de temporización T3 - T6 a medida que el registro de desplazamiento 402 se desplaza activamente en la dirección de avance o de retroceso. Para terminar el desplazamiento o impedir el desplazamiento del registro de desplazamiento 402, las señales de dirección DIRF y DIRR se configuran en niveles de tensión bajos. Esto borra la única señal de nivel de tensión alto de las señales de salida SO1 - SO13 del registro de desplazamiento, de tal modo que todas las señales de salida SO1 - SO13 del registro de desplazamiento están en niveles de tensión bajos. Las señales de salida SO1 - SO13 del registro de desplazamiento de nivel de tensión bajo desactivan todos los pares de transistores de dirección 446, 448, ..., 470, y, las señales de dirección ~ A1, ~ A2, ..., ~ A7 se mantiene en niveles de tensión altos que no permiten habilitar las células de disparo 120.

En funcionamiento, la línea de señal de temporización 434 proporciona un impulso de temporización desde la señal de temporización T3 al circuito de dirección 404 en la cuarta señal de precarga PRE4. El impulso de temporización en la cuarta señal de precarga PRE4 carga la línea de señal de dirección de retroceso 408b a un nivel de tensión alto. Se proporciona un impulso de temporización desde la señal de temporización T4 a la red de división de resistencia 414, que proporciona un impulso de temporización desde T4 de nivel de tensión más bajo al circuito de dirección 404 en la cuarta señal de evaluación EVAL4. El impulso de temporización en la cuarta señal de evaluación EVAL4 activa el cuarto transistor de evaluación 562. Si se proporciona un impulso de control de la señal de control CSYNC a la puerta del transistor de control 564 al mismo tiempo que el impulso de temporización en la cuarta señal de evaluación EVAL4 es proporcionado al cuarto transistor de evaluación 562, la línea de señal de dirección de

retroceso 408b se descarga a un nivel de tensión bajo. Si la señal de control CSYNC permanece en un nivel de tensión bajo cuando el impulso de temporización en la cuarta señal de evaluación EVAL4 es proporcionado al cuarto transistor de evaluación 562, la línea de señal de dirección de retroceso 408b permanece cargada a un nivel de tensión alto.

5 La línea de señal de temporización 436 proporciona un impulso de temporización desde la señal de temporización T5 hasta el circuito de dirección 404 en la tercera señal de precarga PRE3. El impulso de temporización en la tercera
 10 señal de precarga PRE3 carga la línea de señal de dirección de avance 408a a un nivel de tensión alto. Se proporciona un impulso de temporización desde la señal de temporización T6 a la red de división de resistencia 416, que proporciona un impulso de temporización desde T6 de nivel de tensión más bajo al circuito 404 en el tercer
 15 circuito de evaluación EVAL3. El impulso de temporización en la tercera señal de evaluación EVAL3 activa el tercer transistor de evaluación 556. Si se proporciona un impulso de control de la señal de control CSYNC a la puerta del transistor de control 558 al mismo tiempo que el impulso de temporización en la tercera señal de evaluación EVAL3 es proporcionado al tercer transistor de evaluación 556, la línea de señal de dirección de avance 408a se descarga a un nivel de tensión bajo. Si la señal de control CSYNC permanece en un nivel de tensión bajo cuando el impulso de temporización en la tercera señal de evaluación EVAL3 es proporcionado al tercer transistor de evaluación 556, la línea de señal de dirección de avance 408a permanece cargada a un nivel de tensión alto.

La figura 11 es un diagrama de tiempo que ilustra el funcionamiento del generador de direcciones 400 en la dirección de avance. Las señales de temporización T1 - T6 proporcionan una serie de seis impulsos de repetición. Cada una de las señales de temporización T1 - T6 proporciona un impulso en la serie de seis impulsos.

20 En una serie de seis impulsos, la señal de temporización T1 en 600 incluye el impulso de temporización 602, la señal de temporización T2 en 604 incluye el impulso de temporización 606, la señal de temporización T3 en 608 incluye el impulso de temporización 610, la señal de temporización T4 en 612 incluye el impulso de temporización 614, la señal de temporización T5 en 616 incluye el impulso de temporización 618 y la señal de temporización T6 en 620 incluye el impulso de temporización 622. La señal de control CSYNC en 624 incluye impulsos de control que
 25 establecen la dirección de desplazamiento en el registro de desplazamiento 402 e inician el registro de desplazamiento 402 para generar las señales de dirección ~ A1, ~ A2, ..., ~ A7, lo que se indica en 625.

El impulso de temporización 602 desde la señal de temporización T1 en 600 es proporcionado al registro de desplazamiento 402 en la primera señal de precarga PRE1. Durante el impulso de temporización 602, el nodo interno 522, en cada una de las células 403a - 403m del registro de desplazamiento, se carga para proporcionar
 30 señales SN1 - SN13 de nodo interno de nivel de tensión alto. Todas las señales SN de nodo interno del registro de desplazamiento, indicadas en 626, están ajustadas en niveles de tensión altos en 628. Las señales de nodo interno SN de nivel de tensión alto 626 activan el transistor de nodo interno 520 en cada una de las células 403a - 403m del registro de desplazamiento. En este ejemplo, la serie de seis impulsos de temporización se proporcionó antes del impulso de temporización 602 y no se inició el registro de desplazamiento 402, de tal modo que todas las señales de salida SO del registro de desplazamiento, indicadas en 630, se descarguen hasta niveles de tensión bajos, lo que se indica en 632, y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 625 permanecen en niveles de tensión altos, lo que se indica en 633.

El impulso de temporización 606 desde la señal de temporización T2 en 604 es proporcionado al registro de desplazamiento 402 en la primera señal de evaluación EVAL1. El impulso de temporización 606 activa el primer
 40 transistor de evaluación 506 en cada una de las células 403a - 403m del registro de desplazamiento. Mientras que la señal de control CSYNC 624 permanece en un nivel de tensión bajo en 634 y todas las señales de salida SO 630 del registro de desplazamiento permanecen en niveles de tensión bajos en 636, el transistor de entrada de dirección de avance 508 y el transistor de entrada de dirección de retroceso 510 en cada una de las células 403a - 403m del registro de desplazamiento están desactivados. Los transistores de entrada de dirección de avance 508 que no conducen y los transistores de entrada de dirección de retroceso 510 que no conducen evitan que el nodo interno 522 en cada una de las células 403a - 403m del registro de desplazamiento se descargue hasta un nivel de tensión bajo. Todas las señales del nodo interno SN 626 del registro de desplazamiento permanecen en niveles de tensión altos en 638.

El impulso de temporización 610 desde la señal de temporización T3 en 608 es proporcionado al registro de desplazamiento 402 en la segunda señal de precarga PRE2, al circuito de dirección 404 en la cuarta señal de precarga PRE4 y a los transistores de precarga de línea de dirección 438 y al transistor de prevención de evaluación 442a en la matriz lógica 406. Durante el impulso de temporización 610 en la segunda señal de precarga PRE2, todas las señales de salida SO 630 del registro de desplazamiento se cargan hasta niveles de tensión altos en 640. Además, durante el impulso de temporización 610 en la cuarta señal de precarga PRE4, la señal de dirección de retroceso DIRR 642 se carga hasta un nivel de tensión alto en 644. Además, el impulso de temporización 610 carga todas las señales de dirección 625 a niveles de tensión altos en 646 y activa el transistor de prevención de evaluación 442a para llevar la señal de evaluación lógica LEVAL 648 hasta un nivel de tensión bajo en 650.

El impulso de temporización 614 desde la señal de temporización T4 en 612 es proporcionado al registro de desplazamiento 402 en la segunda señal de evaluación EVAL2, al circuito de dirección 404 en la cuarta señal de evaluación EVAL4 y al transistor de prevención de evaluación 442b en la matriz lógica 406. El impulso de
 60

temporización 614 en la segunda señal de evaluación EVAL2 activa el segundo transistor de evaluación 518 en cada una de las células 403a - 403m del registro de desplazamiento. Habiendo activado las señales del nodo interno SN 626 en niveles de tensión altos el transistor de nodo interno 520 en cada una de las células 403a - 403m de registro de desplazamiento, todas las señales de salida SO 630 del registro de desplazamiento se descargan hasta niveles de tensión bajos en 652. Asimismo, el impulso de temporización 614 en la cuarta señal de evaluación EVAL4 activa el cuarto transistor de evaluación 562. Un impulso de control en 654 de la señal de control CSYNC 624 activa el transistor de control 564. Con el cuarto transistor de evaluación 562 y el transistor de control 564 activado, la señal de dirección DIRR 642 se descarga hasta un nivel de tensión bajo en 656. Además, el impulso de temporización 614 activa el transistor de prevención de evaluación 442b para mantener la señal de evaluación lógica LEVAL 648 en un nivel de tensión bajo en 658. La señal de evaluación lógica LEVAL 648 de nivel de tensión bajo desactiva los transistores de evaluación de dirección 440.

El impulso de temporización 618 desde la señal de temporización T5 en 616 es proporcionado al circuito de dirección 404 en la tercera señal de precarga PRE3 y al transistor de evaluación lógica 444 en la matriz lógica 406. Durante el impulso de temporización 618 en la tercera señal de precarga PRE3, la señal de dirección de avance DIRF 658 se carga hasta un nivel de tensión alto en 660. La señal de dirección de avance DIRF 658 de nivel de tensión alto activa el transistor de dirección de avance 512 en cada una de las células 403a - 403m del registro de desplazamiento para ajustar el registro de desplazamiento 402 para el desplazamiento en la dirección de avance. Además, durante el impulso de temporización 618, la señal de evaluación lógica LEVAL 648 se carga hasta un nivel de tensión alto en 662, lo que activa todos los transistores de evaluación lógica 440. Con todas las señales de salida SO 630 del registro de desplazamiento en niveles de tensión bajo, todos los pares de transistores de dirección 446, 448, ..., 470 están desactivados, y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 625 permanecen en niveles de tensión altos.

El impulso de temporización 622 de la señal de temporización T6 en 620 es proporcionado al circuito de dirección 404 como tercera señal de evaluación EVAL3. El impulso de temporización 622 activa el tercer transistor de evaluación 556. Dado que la señal de control CSYNC 624 permanece en un nivel de tensión bajo en 664, el transistor de control 558 se desactiva y la señal de dirección de avance DIRF 658 permanece en un nivel de tensión alto. La señal de dirección de avance DIRF 658 de nivel de tensión alto y la señal de dirección de retroceso DIRR 642 de nivel de tensión bajo configuran cada una de las células 403a - 403m del registro de desplazamiento para el desplazamiento en la dirección de avance.

En la siguiente serie de seis impulsos de temporización, el impulso de temporización 666 carga todas las señales de los nodos internos SN 626 hasta niveles de tensión altos. El impulso de temporización 668 activa el primer transistor de evaluación 506 en cada una de las células 403a - 403m del registro de desplazamiento. La señal de control CSYNC 624 proporciona un impulso de control en 670 para reenviar el transistor de entrada 508 en la célula 403a del registro de desplazamiento. Con el transistor de dirección de avance 512 ya activado, la señal del nodo interno SN1 en la célula 403a del registro de desplazamiento se descarga hasta un nivel de tensión bajo, lo que se indica en 672. Las señales de salida SO 630 del registro de desplazamiento están en niveles de tensión bajos en 674, lo que desactiva el transistor de entrada de dirección de avance en las células 403b - 403m del registro de desplazamiento. Con los transistores de entrada de dirección de avance desactivados, cada una de las otras señales SN2 - SN13 del nodo interno en las células 403b - 403m del registro de desplazamiento que permanecen en niveles de tensión altos, lo que se indica en 676.

Durante el impulso de temporización 678, todas las señales de salida SO 630 del registro de desplazamiento se cargan hasta niveles de tensión altos en 680 y la señal de dirección de retroceso DIRR 642 se carga hasta un nivel de tensión alto en 682. Además, durante el impulso de temporización 678 todas las señales de dirección ~ A1, ~ A2, ..., A7 625 se cargan hasta niveles de tensión altos a 684 y la señal de evaluación lógica LEVAL 648 se descarga hasta un nivel de tensión bajo en 686. La señal de evaluación lógica LEVAL 648 de nivel de tensión bajo desactiva los transistores de evaluación de dirección 440, lo que evita que los pares de transistores de dirección 446, ..., 470 lleven las señales de dirección ~ A1, ~ A2, ..., ~ A7 625 a niveles de tensión bajos.

Durante el impulso de temporización 688, las señales de salida SO2 - SO13 del registro de desplazamiento se descargan hasta niveles de tensión bajos en 690. La señal de salida SO1 del registro de desplazamiento permanece en un nivel de tensión alto, lo que se indica en 692, debido a que la señal de nodo interno SN1 en 672 desactiva el transistor de nodo interno 520 de la célula 403a del registro de desplazamiento. Además, el impulso de temporización 688 activa el segundo transistor de evaluación 562, y el impulso de control 694 activa el transistor de control 564 para descargar la señal de dirección de retroceso DIRR 642 hasta un nivel de tensión bajo en 696. Además, el impulso de temporización 688 activa el transistor de prevención de evaluación 442b para llevar la señal de evaluación lógica LEVAL 648 a un nivel de tensión bajo en 698, y mantiene los transistores de evaluación 440 desactivados.

Durante el impulso 700, la señal de dirección de avance DIRF 658 se mantiene en un nivel de tensión alto, y la señal de evaluación lógica LEVAL 648 se carga hasta un nivel de tensión alto en 702. La señal de evaluación lógica LEVAL 648 de nivel de tensión alto en 702 activa los transistores de evaluación 440. La señal de salida SO1 del registro de desplazamiento de nivel alto en 692 activa los pares de transistores de dirección 446a y 446b, y las señales de dirección ~ A1 y ~ A2 en 625 son llevadas activamente a niveles de tensión bajos en 704. Las otras

5 señales de salida SO2 - SO13 del registro de desplazamiento son llevadas a niveles de tensión bajos en 690, de tal manera que los transistores de dirección 448, 450, ..., 470 se desactivan, y las señales de dirección ~ A3 - ~ A7 permanecen en niveles de tensión altos, lo que se indica en 706. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 625 se convierten en válidos durante el impulso de temporización 700 en la señal de temporización T5 en 616. El impulso de temporización 708 activa el tercer transistor de evaluación 556. No obstante, la señal de control CSYNC 624 está en un nivel de tensión bajo en 710, y la señal de dirección de avance DIRF 658 permanece en un nivel de tensión alto en 712.

10 En la siguiente serie de seis impulsos de temporización, el impulso de temporización 714 carga todas las señales SN 626 del nodo interno hasta niveles de tensión altos en 716. El impulso de temporización 718 activa el primer transistor de evaluación 506 en cada una de las células 403a - 403m del registro de desplazamiento, para permitir la descarga del nodo 522 si la señal de entrada de dirección de avance SIF en cada una de las células 403a - 403m del registro de desplazamiento está en un nivel de tensión alto. La señal de entrada de dirección de avance SIF en la célula 403a del registro de desplazamiento es la señal de control CSYNC 624, que se encuentra en un nivel de tensión bajo en 720. La señal de entrada de dirección de avance SIF en cada una de las otras células 403b - 403m del registro de desplazamiento es la señal de salida SO 630 del registro de desplazamiento de la célula 403 anterior del registro de desplazamiento. La señal de salida SO1 del registro de desplazamiento está en un nivel de tensión alto en 692 y es la señal de entrada de dirección de avance SIF de la segunda célula 403b del registro de desplazamiento. Las señales de salida SO2 - SO13 del registro de desplazamiento se encuentran en niveles de tensión bajos en 690.

20 Las células 403a y 403c - 403m del registro de desplazamiento reciben señales de entrada de dirección de avance SIF de nivel de tensión bajo que desactivan el transistor de entrada de avance 508 en cada una de las células 403a y 403c - 403 m del registro de desplazamiento, de tal modo que las señales SN1 y SN3 - SN13 del nodo interno permanecen en nivel alto en 722. La célula 403b del registro de desplazamiento recibe la señal de salida SO1 del registro de desplazamiento de nivel de tensión alto como una señal de entrada de dirección de avance SIF que activa el transistor de entrada de dirección de avance para descargar la señal SN2 de nodo interno en 724.

30 Durante el impulso de temporización 726, todas las señales de salida SO 630 del registro de desplazamiento se cargan hasta niveles de tensión altos en 728, y la señal de dirección de retroceso DIRR 642 hasta un nivel de tensión alto en 730. Asimismo, el impulso de temporización 726 carga todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 625 hacia un nivel de tensión alto en 732, y activa el transistor de prevención de evaluación 442a para llevar la señal LEVAL 648 a un nivel de tensión bajo en 734

35 Las señales de dirección ~ A1, ~ A2, ..., ~ A7 625 eran válidos desde el momento en que las señales de dirección ~ A1 y ~ A2 se llevaron a nivel bajo en 704, hasta que todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 625 se llevan a nivel alto en 732. Las señales de dirección ~ A1, ~ A2, ..., A7 625 son válidas durante el impulso de temporización 708 desde la señal de temporización T6 en 620 de la serie precedente de seis impulsos de temporización y los impulsos de temporización 714 y 718 desde las señales de temporización T1 en 600 y T2 en 604 de la presente serie de seis impulsos de temporización.

40 El impulso de temporización 736 activa el segundo transistor de evaluación 518 en cada una de las células 403a - 403m del registro de desplazamiento para evaluar las señales SN 626 del nodo interno. Las señales SN1 y SN3 - SN13 del nodo interno están en niveles de tensión altos en 722, y descargan las señales de salida SO1 y SO3 - SO13 del registro de desplazamiento hasta niveles de tensión bajos en 738. La señal SN2 del nodo interno está en un nivel de tensión bajo en 724 que desactiva el transistor de nodo interno de la célula 403b del registro de desplazamiento, y mantiene la señal de salida SO2 del registro de desplazamiento en un nivel de tensión alto en 740.

45 Cuando el cuarto transistor de evaluación 562 es activado, mediante el impulso de temporización 736, y el impulso de control 742 en CSYNC 624 activa el transistor de control 564, la señal de dirección de retroceso DIRR 642 se descarga hasta un nivel de tensión bajo en 744. Las señales de dirección DIRR 642 y DIRF 658 se configuran durante cada serie de seis impulsos de temporización. Además, el impulso de temporización 736 activa el transistor de prevención de evaluación 442b para mantener la señal LEVAL 648 en un nivel de tensión bajo en 746.

50 Durante el impulso de temporización 748, la señal de dirección de avance DIRF 658 se mantiene en un nivel de tensión alto en 750 y la señal LEVAL 648 se carga hasta un nivel de tensión alto en 752. La señal de evaluación lógica LEVAL 678 de nivel de tensión alto en 752 activa los transistores de evaluación 440. La señal de salida SO2 del registro de desplazamiento de nivel de tensión alto en 740 activa los transistores de dirección 448a y 448b para llevar las señales de dirección ~ A1 y ~ A3 a niveles de tensión bajos en 754. Las otras señales de dirección ~ A2 y ~ A4 - ~ A7 se mantienen en niveles de tensión altos en 756.

55 El impulso de temporización 758 activa el tercer transistor de evaluación 556. La señal de control CSYNC 624 permanece en un nivel de tensión bajo en 760, para desactivar el transistor de control 558 y mantener la señal de dirección de avance DIRF 642 en un nivel de tensión alto.

La siguiente serie de seis impulsos de temporización desplaza la señal de salida SO2 del registro de desplazamiento

- del nivel de tensión alto a la siguiente célula 403c del registro de desplazamiento, que proporciona una señal de salida SO3 del registro de desplazamiento de nivel de tensión alto. El desplazamiento continúa con cada serie de seis impulsos de temporización hasta que cada señal de salida SO1 - SO13 del registro de desplazamiento ha estado a nivel alto una vez. Después de que la señal de salida SO13 del registro de desplazamiento ha estado a nivel alto, la serie de señales de salida SO 630 del registro de desplazamiento de nivel de tensión alto se detiene. El registro de desplazamiento 402 se puede iniciar de nuevo proporcionando un impulso de control en la señal de control CSYNC, como el impulso de control 670, que coincide con un impulso de temporización desde la señal de temporización T2 en 604.
- En el funcionamiento en la dirección de avance, se proporciona un impulso de control en la señal de control CSYNC 624 que coincide con un impulso de temporización desde la señal de temporización T4 en 612, para ajustar dirección de desplazamiento en la dirección de avance. Asimismo, se proporciona un impulso de control de la señal de control CSYNC 624 que coincide con un impulso de temporización desde la señal de temporización T2 en 604 para comenzar o iniciar el registro de desplazamiento 402 desplazando una señal de tensión de nivel alto a través de las señales de salida SO1 - SO13 del registro de desplazamiento.
- La figura 12 es un diagrama de temporización que ilustra el funcionamiento del generador de direcciones 400 en la dirección de retroceso. Las señales de temporización T1 - T6 proporcionan la serie repetitiva de seis impulsos. Cada una de las señales de temporización T1 - T6 proporciona un impulso en una serie de seis impulsos. En una serie de seis impulsos, la señal de temporización T1 en 800 incluye el impulso de temporización 802, la señal de temporización T2 en 804 incluye el impulso de temporización 806, la señal de temporización T3 en 808 incluye el impulso de temporización 810, la señal de temporización T4 en 812 incluye el impulso de temporización 814, la señal de temporización T5 en 816 incluye el impulso de temporización 818 y la señal de temporización T6 en 820 incluye el impulso de temporización 822. La señal de control CSYNC en 824 incluye impulsos de control que establecen la dirección de desplazamiento en el registro de desplazamiento 402, e inician el registro de desplazamiento 402 para generar las señales de dirección ~ A1, ~ A2, ..., ~ A7, lo que se indica en 825.
- El impulso de temporización 802 es proporcionado al registro de desplazamiento 402 en la primera señal de precarga PRE1. Durante el impulso de temporización 802, el nodo interno 522 en cada una de las células 403a - 403m del registro de desplazamiento se carga para proporcionar las correspondientes señales SN1 - SN13 de nodo interno de nivel de tensión alto. Las señales de nodo interno SN 826 del registro de desplazamiento se configuran en niveles de tensión altos en 828. Las señales SN 826 de nodo interno de nivel de tensión alto activan los transistores de nodo interno 520 en las células del registro de desplazamiento 403. En este ejemplo, se proporcionaron una serie de seis impulsos de temporización antes del impulso de temporización 802 y sin iniciar el registro de desplazamiento 402, de tal manera que todas las señales de salida SO 830 del registro de desplazamiento se descarguen a niveles de tensión bajos, indicados en 832 y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 825 permanecen en niveles de tensión altos, lo que se indica en 833.
- El impulso de temporización 806 es proporcionado al registro de desplazamiento 402 en la primera señal de evaluación EVAL1. El impulso de temporización 806 activa el primer transistor de evaluación 506 en cada una de las células 403a - 403m del registro de desplazamiento. La señal de control CSYNC 824 permanece en un nivel de tensión bajo en 834 y todas las señales de salida SO 830 del registro de desplazamiento permanecen en niveles de tensión bajos en 836 para desactivar el transistor de entrada de dirección de avance 508 y el transistor de entrada de dirección de retroceso 510 en cada una de las células 403a - 403m de registro de desplazamiento. Los transistores de entrada de dirección de avance y de retroceso 508 y 510 que no conducen evitan que el nodo interno 522 en cada una de las células 403a - 403m del registro de desplazamiento se descarguen hasta un nivel de tensión bajo. Todas las señales SN 826 de nodo interno del registro de desplazamiento permanecen en niveles de tensión altos en 838.
- El impulso de temporización 810 es proporcionado al registro de desplazamiento 402 en la segunda señal de precarga PRE2, al circuito de dirección 404 en la cuarta señal de precarga PRE4 y a los transistores de precarga de línea de dirección 438 y al transistor de prevención de evaluación 442a en la matriz lógica 406. Durante el impulso de temporización 810, todas las señales de salida SO 830 del registro de desplazamiento se cargan a niveles de tensión altos en 840. Asimismo, durante el impulso de temporización 810, la señal de dirección de retroceso DIRR 842 se carga hasta un nivel de tensión alto en 844. Además, el impulso de temporización 810 mantiene todas las señales de dirección 825 a niveles de tensión altos, y activa el transistor de prevención de evaluación 442a para llevar la señal de evaluación lógica LEVAL 848 a un nivel de tensión bajo en 850.
- El impulso de temporización 814 es proporcionado al registro de desplazamiento 402 en la segunda señal de evaluación EVAL2, al circuito de dirección 404 en la cuarta señal de evaluación EVAL4 y al transistor de prevención de evaluación 442b en la matriz lógica 406. El impulso de temporización 814 activa el segundo transistor de evaluación 518 en cada una de las células 403a - 403m del registro de desplazamiento. Con las señales SN 826 de nodo interno en niveles de tensión altos que activan el transistor de nodo interno 520 en cada una de las células 403a - 403m del registro de desplazamiento, todas las señales de salida SO 830 del registro de desplazamiento se descargan hasta niveles de tensión bajos en 852. Además, el impulso de temporización 814 activa el cuarto transistor de evaluación 562 y la señal de control CSYNC 824 proporciona un nivel de tensión bajo para desactivar el transistor de control 564. Con el transistor de control 564 desactivado, la señal de dirección de retroceso DIRR 842

permanece cargada a un nivel de tensión alto. Además, el impulso de temporización 814 activa el transistor de prevención de evaluación 442b para mantener la señal de evaluación lógica LEVAL 848 en un nivel de tensión bajo en 858. La señal de evaluación lógica LEVAL 848 de nivel de tensión bajo desactiva los transistores de evaluación de dirección 440.

5 El impulso de temporización 818 es proporcionado al circuito de dirección 404 en la tercera señal de precarga PRE3 y al transistor de evaluación lógica 444 en la matriz lógica 406. Durante el impulso de temporización 818, la señal de dirección de avance DIRF 858 se carga a un nivel de tensión alto en 860. Además, durante el impulso de temporización 818, la señal de evaluación lógica LEVAL 848 se carga a un nivel de tensión alto en 862, para activar todos los transistores de evaluación lógica 440. Con todas las señales de salida SO 830 del registro de desplazamiento en niveles de tensión bajos, todos los pares de transistores de dirección 446, 448, ..., 470 están desactivados, y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 825 permanecen en niveles de tensión altos.

10 El impulso de temporización 822 es proporcionado al circuito de dirección 404 como tercera señal de evaluación EVAL3. El impulso de temporización 822 activa el tercer transistor de evaluación 556. La señal de control CSYNC 824 proporciona un impulso de control 864 para activar el transistor de control 558, y la señal de dirección de avance DIRF 858 se descarga hasta un nivel de tensión bajo en 865. La señal de dirección de avance DIRF 858 de nivel de tensión bajo y la señal de dirección de retroceso DIRR 842 de nivel de tensión alto configuran cada una de las células 403a - 403m del registro de desplazamiento para el desplazamiento en la dirección de retroceso.

15 En la siguiente serie de seis impulsos de temporización, durante el impulso de temporización 866, todas las señales SN 826 de nodo interno se cargan hasta niveles de tensión altos. El impulso de temporización 868 activa el primer transistor de evaluación 506 en cada una de las células 403a - 403m del registro de desplazamiento. Se proporciona un impulso de control 870, que puede estar en la señal de control CSYNC, para activar el transistor de entrada de dirección de retroceso en la célula 403m del registro de desplazamiento y, con el transistor de dirección de retroceso activado, la señal SN13 del nodo interno se descarga hasta un nivel de tensión bajo, lo que se indica en 872. Las señales de salida SO 830 del registro de desplazamiento están en niveles de tensión bajos en 874, lo que desactiva el transistor de entrada de dirección de retroceso en las células 403a - 403l del registro de desplazamiento. Con los transistores de entrada de dirección de retroceso desactivados, cada una de las otras señales SN1 - SN12 de nodo interno permanecen en niveles de tensión altos, lo que se indica en 876.

20 Durante el impulso de temporización 878, todas las señales de salida SO 830 del registro de desplazamiento se cargan hasta niveles de tensión altos en 880, y la señal de dirección de retroceso DIRR 842 se mantiene en un nivel de tensión alto en 882. Además, el impulso de temporización 878 mantiene todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 en niveles de tensión altos en 884 y lleva la señal de evaluación lógica LEVAL 848 a un nivel de tensión bajo en 886. La señal de evaluación lógica LEVAL 848 de nivel de tensión bajo desactiva los transistores de evaluación 440, lo que evita que los pares de transistores de dirección 446, 448, ..., 470 lleven las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 a niveles de tensión bajos.

25 Durante el impulso de temporización 888, las señales de salida SO1 - SO12 del registro de desplazamiento se descargan hasta niveles de tensión bajos en 890. La señal de salida SO13 del registro de desplazamiento permanece en un nivel de tensión alto, lo que se indica en 892, en base a que la señal SN13 en 872 de nodo interno de bajo nivel de tensión desactiva el transistor de nodo interno 520 de la célula 403m del registro de desplazamiento. Además, el impulso de temporización 888 activa el segundo transistor de evaluación, y la señal de control CSYNC 824 desactiva el transistor de control 564 para mantener la señal de dirección de retroceso DIRR 842 en un nivel de tensión alto en 896. Además, el impulso de temporización 888 activa el transistor de prevención de evaluación 442b para mantener la señal de evaluación lógica LEVAL 848 en un nivel de tensión bajo en 898 y mantener los transistores de evaluación 440 desactivados. Las señales de salida SO 830 del registro de desplazamiento se establecen durante el impulso de temporización 888, de tal modo que una señal de salida SO13 del registro de desplazamiento se encuentra en un nivel de tensión alto y todas las demás señales de salida SO1 - SO12 del registro de desplazamiento se encuentran en niveles de tensión bajos.

30 Durante el impulso de temporización 900, la señal de dirección de avance DIRF 858 se carga a un nivel de tensión alto en 901, y la señal de evaluación lógica LEVAL 848 se carga a un nivel de tensión alto en 902. La señal de evaluación lógica LEVAL 848 de nivel de tensión alto en 902 activa los transistores de evaluación 440. La señal de salida SO13 del registro de desplazamiento de nivel de tensión alto en 892 activa los transistores de dirección 470a y 470b, y las señales de dirección ~ A3 y ~ A5 son llevadas activamente a niveles de tensión bajos, lo que se indica en 904. Las otras señales de salida SO1 - SO12 del registro de desplazamiento son llevadas a niveles de tensión bajo en 890, de tal manera que los pares de transistores 446, 448, ..., 468 se desactivan, y las señales de dirección ~ A1, ~ A2, ~ A4, ~ A6 y ~ A7 permanecen en niveles de tensión altos, lo que se indica en 906. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 se convierten en válidas durante el impulso de temporización 900. El impulso de temporización 908 activa el tercer transistor de evaluación 556 y un impulso de control 910 en la señal de control CSYNC 824 activa el transistor de control 558 para descargar la señal de dirección de avance DIRF 858 hasta un nivel de tensión bajo en 912.

35 En la siguiente serie de seis impulsos de temporización, durante el impulso de temporización 914, todas las señales SN 826 de nodo interno se cargan a niveles de tensión alto en 916. El impulso de temporización 918 activa el primer

transistor de evaluación 506 en cada una de las células 403a - 403m del registro de desplazamiento al nodo de descarga 522 si la señal de entrada de dirección de retroceso SIR en cada una de las células 403a - 403m del registro de desplazamiento se encuentra en un nivel de tensión alto. La señal de entrada de dirección de retroceso SIR en la célula 403m de registro de desplazamiento es la señal de control CSYNC 824, que se encuentra en un nivel de tensión bajo en 920. La señal de entrada de dirección de retroceso SIR en cada una de las otras células 403a - 403l del registro de desplazamiento es la señal de salida SO 830 del registro de desplazamiento de la siguiente célula 403 del registro de desplazamiento. La señal de salida SO13 del registro de desplazamiento está en un nivel de tensión alto en 892 y es la señal de entrada de dirección de retroceso SIR de la célula 403l del registro de desplazamiento. Las señales de salida SO1 - SO12 del registro de desplazamiento se encuentran en niveles de tensión bajos en 890. Las células 403a - 403k y 403m del registro de desplazamiento tienen señales de entrada de dirección de retroceso SIR de nivel de tensión bajo que desactivan el transistor de entrada de dirección de retroceso 510, de tal modo que las señales de los nodos internos SN1-SN11 y SN13 permanecen en niveles de tensión altos en 922. La célula 403l del registro de desplazamiento recibe la señal de salida SO13 del registro de desplazamiento de nivel de tensión alto como la señal de entrada de dirección de retroceso SIR que activa el transistor de entrada de dirección de retroceso para descargar la señal del nodo interno SN12 en 924.

Durante el impulso de temporización 926, todas las señales de salida SO 830 del registro de desplazamiento se cargan hasta niveles de tensión altos en 928 y la señal de dirección de retroceso DIRR 842 se mantiene en un nivel de tensión alto en 930. Además, durante el impulso de temporización 926 todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 se cargan hasta un nivel de tensión alto en 932 y el transistor de prevención de evaluación 442a se activa para llevar la señal LEVAL 848 a un nivel de tensión bajo en 934. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 fueron válidas desde el momento en que las señales de dirección ~ A3 y ~ A5 fueron llevadas a un nivel bajo en 904 hasta que todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 son llevadas a nivel alto en 932. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 825 son válidas durante los impulsos de temporización 908, 914 y 918.

El impulso de temporización 936 activa el segundo transistor de evaluación 518 en cada una de las células 403a - 403m de registro de desplazamiento para evaluar las señales de nodo interno SN 826. Las señales de nodo interno SN1 - SN11 y SN13 están en niveles de tensión altos en 922 para descargar las señales de salida SO1 - SO11 y SO13 del registro de desplazamiento hasta niveles de tensión bajos en 938. La señal de nodo interno SN12 está en un nivel de tensión bajo en 924 que desactiva el transistor de nodo interno de la célula 403l de registro de desplazamiento, y mantiene la señal de salida SO12 del registro de desplazamiento en un nivel de tensión alto en 940.

Además, el impulso de temporización 936 activa el cuarto transistor de evaluación 562 y la señal de control CSYNC 824 se encuentra en un nivel de tensión bajo para desactivar el transistor de control 564 para mantener la señal de dirección de retroceso DIRR 842 en un nivel de tensión alto en 944. Además, el impulso de temporización 936 activa el transistor de prevención de evaluación 442b para mantener la señal LEVAL 848 en un nivel de tensión bajo en 946

Durante el impulso de temporización 948, la señal de dirección de avance DIRF 858 se carga hasta un nivel de tensión alto en 950 y la señal LEVAL 848 se carga a un nivel de tensión alto en 952. La señal de evaluación lógica LEVAL 848 de nivel de tensión alto en 952 activa los transistores de evaluación 440. La señal de salida SO12 del registro de desplazamiento de nivel de tensión alto en 940 activa los transistores de dirección 468a y 468b para llevar las señales de dirección ~ A3 y ~ A4 a niveles de tensión bajos en 954. Las otras señales de dirección ~ A1, ~ A2 y ~ A5 - ~ A7 se mantienen en niveles de tensión altos en 956.

El impulso de temporización 958 activa el tercer transistor de evaluación 556. Un impulso de control 960 en la señal de control CSYNC 824 activa el transistor de control 558, y la señal de dirección de avance DIRF 858 se descarga a un nivel de tensión bajo en 962.

La siguiente serie de seis impulsos de temporización desplaza la señal de salida SO12 del registro de desplazamiento de nivel de tensión alto a la siguiente célula 403k del registro de desplazamiento que proporciona una señal de salida SO11 del registro de desplazamiento de nivel de tensión alto. El desplazamiento continúa con cada serie de seis impulsos de temporización hasta que cada señal de salida SO1 - SO13 del registro de desplazamiento ha estado a nivel alto una vez. Después de que la señal de salida SO1 del registro de desplazamiento está a nivel alto, la serie de señales de salida SO 830 del registro de desplazamiento de nivel de tensión alto se detiene. El registro de desplazamiento 402 se puede iniciar de nuevo proporcionando un impulso de control, tal como el impulso de control 870, que coincide con un impulso de temporización desde la señal de temporización T2 804.

En el funcionamiento en la dirección de retroceso, se proporciona un impulso de control desde CSYNC 824 que coincide con un impulso de temporización desde la señal de temporización T6 en 820 para ajustar la dirección de desplazamiento en la dirección de retroceso. Asimismo, se proporciona un impulso de control desde CSYNC 824 que coincide con un impulso de temporización desde la señal de temporización T2 804 para comenzar o iniciar el registro de desplazamiento 402 desplazando una señal de nivel de tensión alto a través de las señales de salida SO1 - SO13 del registro de desplazamiento.

La figura 13 es un diagrama de bloques que ilustra una realización de dos generadores de direcciones 1000 y 1002 y seis grupos de disparo 1004a - 1004f. Cada uno de los generadores de direcciones 1000 y 1002 es similar al

5 generador de direcciones 400 de la figura 9, y los grupos de disparo 1004a - 1004f son similares a los grupos de disparo 202a - 202f ilustrados en la figura 7. El generador de direcciones 1000 está acoplado eléctricamente a los grupos de disparo 1004a - 1004c a través de las primeras líneas de dirección 1006. Las líneas de dirección 1006 proporcionan señales de dirección ~ A1, ~ A2, ..., ~ A7 del generador de direcciones 1000 a cada uno de los grupos de disparo 1004a - 1004c. Asimismo, el generador de direcciones 1000 está acoplado eléctricamente a la línea de control 1010. La línea de control 1010 recibe la señal de control CSYNC para el generador de direcciones 1000. En una realización, la señal CSYNC es proporcionada por un controlador externo a un cabezal de impresión en el que están fabricados dos generadores de direcciones 1000 y 1002 y seis grupos de disparo 1004a - 1004f. Además, el generador de direcciones 1000 está acoplado eléctricamente a las líneas de selección 1008a - 1008f. Las líneas de selección 1008a - 1008f son similares a las líneas de selección 212a - 212f ilustradas en la figura 7. Las líneas de selección 1008a - 1008f conducen las señales de selección SEL1, SEL2, ..., SEL6 hacia el generador de direcciones 1000, así como a los grupos de disparo 1004a - 1004f (no mostrados) correspondientes.

15 La línea de selección 1008a conduce la señal de selección SEL1 al generador de direcciones 1000, que, en una realización, es la señal de temporización T6. La línea de selección 1008b conduce la señal de selección SEL2 al generador de direcciones 1000, que, en una realización, es la señal de temporización T1. La línea de selección 1008c conduce la señal de selección SEL3 al generador de direcciones 1000, que, en una realización, es la señal de temporización T2. La línea de selección 1008d conduce la señal de selección SEL4 al generador de direcciones 1000, que, en una realización, es la señal de temporización T3. La línea de selección 1008e conduce la señal de selección SEL5 al generador de direcciones 1000, que, en una realización, es la señal de temporización T4, y la línea de selección 1008f conduce la señal de selección SEL6 al generador de direcciones 1000, que, en una realización, es la señal de temporización T5.

25 El generador de direcciones 1002 está acoplado eléctricamente a los grupos de disparo 1004d - 1004f a través de las segundas líneas de dirección 1012. Las líneas de dirección 1012 proporcionan las señales de dirección ~ B1, ~ B2, ..., ~ B7 desde el generador de direcciones 1002 a cada uno de los grupos de disparo 1004d - 1004f. Además, el generador de direcciones 1002 está acoplado eléctricamente a la línea de control 1010, que conduce la señal de control CSYNC al generador de direcciones 1002. Además, el generador de direcciones 1002 está acoplado eléctricamente a las líneas de selección 1008a - 1008f. Las líneas de selección 1008a - 1008f conducen las señales de selección SEL1, SEL2, ..., SEL6 al generador de direcciones 1002, así como a los grupos de disparo 1004a - 1004f (no mostrados) correspondientes.

30 La línea de selección 1008a conduce la señal de selección SEL1 al generador de direcciones 1002, que, en una realización, es la señal de temporización T3. La línea de selección 1008b conduce la señal de selección SEL2 al generador de direcciones 1002, que, en una realización, es la señal de temporización T4. La línea de selección 1008c conduce la señal de selección SEL3 al generador de direcciones 1002, que, en una realización, es la señal de temporización T5. La línea de selección 1008d conduce la señal de selección SEL4 al generador de direcciones 1002, que, en una realización, es la señal de temporización T6. La línea de selección 1008e conduce la señal de selección SEL5 al generador de direcciones 1002, que, en una realización, es la señal de temporización T1, y la línea de selección 1008f conduce la señal de selección SEL6 al generador de direcciones 1002, que, en una realización, es la señal de temporización T2.

40 Las señales de selección SEL1, SEL2, ..., SEL 6 incluyen una serie de seis impulsos que se repiten en una serie repetitiva de seis impulsos. Cada una de las señales de selección SEL1, SEL2, ..., SEL6 incluye un impulso en la serie de seis impulsos. En una realización, un impulso en la señal de selección SEL1 es seguido por un impulso en la señal de selección SEL2, que es seguido por un impulso en la señal de selección SEL3, que es seguido por un impulso en la señal de selección SEL4, que es seguido por un impulso en la selección señal SEL5, que es seguido por un impulso en la señal de selección SEL6. Después del impulso en la señal de selección SEL6, la serie se repite empezando con un impulso en la señal de selección SEL1. La señal de control CSYNC incluye impulsos que coinciden con los impulsos en las señales de selección SEL1, SEL2, ..., SEL6 para iniciar los generadores de direcciones 1000 y 1002 y para ajustar la dirección de desplazamiento o la generación de direcciones en los generadores de direcciones 1000 y 1002, por ejemplo, tal como se explicó con respecto a las figuras 11 y 12. Para iniciar la generación de direcciones desde el generador de direcciones 1000, la señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T2 que corresponde al impulso de temporización en la señal de selección SEL3.

50 El generador de direcciones 1000 genera señales de dirección ~ A1, ~ A2, ..., ~ A7 en respuesta a las señales de selección SEL1, SEL2, ..., SEL6 y a la señal de control CSYNC. Las señales de dirección ~ A1, ~ A2, ..., A7 se proporcionan a través de las primeras líneas de dirección 1006 a los grupos de disparo 1004a - 1004c.

55 En el generador de direcciones 1000, las señales de dirección ~ A1, ~ A2, ..., ~ A7 son válidas durante los impulsos de temporización en las señales de temporización T6, T1 y T2 que corresponden a los impulsos de temporización en las señales de selección SEL1, SEL2 y SEL3. La señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T4 que corresponde al impulso de temporización en la señal de selección SEL5 para ajustar el generador de direcciones 1000 para el desplazamiento en la dirección de avance. La señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T6 que corresponde al impulso de temporización en la señal de selección SEL1 para

ajustar el generador de direcciones 1000 para el desplazamiento en la dirección de retroceso.

Los grupos de disparo 1004a - 1004c reciben señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 durante los impulsos en las señales de selección SEL1, SEL2 y SEL3. Cuando el grupo de disparo uno (FG1) en 1004a recibe las señales de dirección ~ A1, ~ A2, ..., ~ A7 y el impulso en la señal de selección SEL1, las células de disparo 120 en los subgrupos de fila SG1 seleccionados se habilitan para la activación mediante la señal de disparo DISPARO1. Cuando el grupo de disparo dos (FG2) en 1004b recibe las señales de dirección ~ A1, ~ A2, ..., ~ A7 y el impulso en la señal de selección SEL2, las células de disparo 120 en los subgrupos de fila SG2 seleccionados se habilitan para la activación mediante la señal de disparo DISPARO2. Cuando el grupo de disparo tres (FG3) en 1004c recibe las señales de dirección ~ A1, ~ A2, ..., ~ A7 y el impulso en la señal de selección SEL3, las células de disparo 120 en los subgrupos de fila SG3 seleccionados se habilitan para la activación mediante la señal de disparo DISPARO3.

El generador de direcciones 1002 genera señales de dirección ~ B1, ~ B2, ..., ~ B7 en respuesta a las señales de selección SEL1, SEL2, ..., SEL6 y a la señal de control CSYNC. Las señales de dirección ~ B1, ~ B2, ..., ~ B7 se proporcionan a través de las segundas líneas de dirección 1012 a los grupos de disparo 1004d - 1004f. En el generador de direcciones 1002, las señales de dirección ~ B1, ~ B2, ..., ~ B7 son válidas durante los impulsos de temporización en las señales de temporización T6, T1 y T2 que corresponden a impulsos de temporización en las señales de selección SEL4, SEL5 y SEL6. La señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T4 que corresponde al impulso de temporización en la señal de selección SEL2 para ajustar el generador de direcciones 1002 para el desplazamiento en la dirección de avance. La señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T6 que corresponde al impulso de temporización en la señal de selección SEL4 para ajustar el generador de direcciones 1002 para el desplazamiento en la dirección de retroceso. Para iniciar la generación de direcciones desde el generador de direcciones 1002, la señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T2 que corresponde al impulso de temporización en la señal de selección SEL6.

Los grupos de disparo 1004d - 1004f reciben señales de dirección válidas ~ B1, ~ B2, ..., ~ B7 durante los impulsos en las señales de selección SEL4, SEL5 y SEL6. Cuando el grupo de disparo cuatro (FG4) en 1004d recibe las señales de dirección ~ B1, ~ B2, ..., ~ B7 y el impulso en la señal de selección SEL4, las células de disparo 120 en los subgrupos de fila SG4 seleccionados se habilitan para su activación mediante la señal de disparo DISPARO4. Cuando el grupo de disparo cinco (FG5) en 1004e recibe las señales de dirección ~ B1, ~ B2, ..., ~ B7 y el impulso en la señal de selección SEL5, las células de disparo 120 en los subgrupos de fila SG5 seleccionados se habilitan para su activación mediante la señal de disparo DISPARO5. Cuando el grupo de disparo seis (FG6) en 1004f recibe las señales de dirección ~ B1, ~ B2, ..., ~ B7 y el impulso en la señal de selección SEL6, las células de disparo 120 en los subgrupos de fila SG6 seleccionados se habilitan para su activación mediante la señal de disparo DISPARO6.

En una operación de ejemplo, durante una serie de seis impulsos, la señal de control CSYNC incluye impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL2 y SEL5 para ajustar los generadores de direcciones 1000 y 1002 para el desplazamiento en la dirección de avance. El impulso de control que coincide con el impulso de temporización en la señal de selección SEL2 configura el generador de direcciones 1002 para el desplazamiento en la dirección de avance. El impulso de control que coincide con el impulso de temporización en la señal de selección SEL5 configura el generador de direcciones 1000 para el desplazamiento en la dirección de avance.

En la siguiente serie de seis impulsos, la señal de control CSYNC incluye impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL2, SEL3, SEL5 y SEL6. Los impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL2 y SEL5 establecen la dirección de desplazamiento en la dirección de avance en los generadores de direcciones 1000 y 1002. Los impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL3 y SEL6 inician los generadores de direcciones 1000 y 1002 para generar las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7. El impulso de control que coincide con el impulso de temporización en la señal de selección SEL3 inicia el generador de direcciones 1000 y el impulso de control que coincide con el impulso de temporización en la señal de selección SEL6 inicia el generador de direcciones 1002.

Durante la tercera serie de impulsos de temporización, el generador de direcciones 1000 genera las señales de dirección ~ A1, ~ A2, ..., ~ A7, que son válidas durante los impulsos de temporización en las señales de selección SEL1, SEL2 y SEL3. Las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 se utilizan para habilitar las células de disparo 120 en los subgrupos de fila SG1, SG2 y SG3 en los grupos de disparo FG1, FG2 y FG3 en 1004 - 1004c para su activación. Durante la tercera serie de impulsos de temporización, el generador de direcciones 1002 genera señales de dirección ~ B1, ~ B2, ..., ~ B7, que son válidas durante los impulsos de temporización en las señales de selección SEL4, SEL5 y SEL6. Las señales de dirección válidas ~ B1, ~ B2, ..., ~ B7 se utilizan para habilitar las células de disparo 120 en los subgrupos de fila SG4, SG5 y SG6 en los grupos de disparo FG4, FG5 y FG6 en 1004d - 1004f para su activación.

Durante la tercera serie de impulsos de temporización en las señales de selección SEL1, SEL2, ..., SEL6, señales de dirección ~ A1, ~ A2, ..., ~ A7 incluye señales de nivel de tensión bajo que corresponden a una de las trece

direcciones y señales de dirección ~ B1, ~ B2, ..., ~ B7 incluye señales de nivel de tensión bajo que corresponden a la misma de trece direcciones. Durante cada serie subsiguiente de impulsos de temporización de las señales de selección SEL1, SEL2, ..., SEL6, las señales de dirección ~ A1, ~ A2, ..., ~ A7 y las señales de dirección ~ B1, ~ B2, ..., ~ B7 incluyen señales de nivel de tensión bajo que corresponden a la misma de trece direcciones. Cada serie de impulsos de temporización es un intervalo de tiempo de dirección, de tal manera que se proporciona una de las trece direcciones durante cada serie de impulsos de temporización.

En el funcionamiento en la dirección de avance, la dirección uno es proporcionada en primer lugar por los generadores de direcciones 1000 y 1002, seguidos por la dirección dos, y así sucesivamente, hasta la dirección trece. Después de la dirección trece, los generadores de direcciones 1000 y 1002 proporcionan todas las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7. Además, durante cada serie de impulsos de temporización de las señales de selección SEL1, SEL2, ..., SEL6, se proporcionan impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL2 y SEL5 para continuar con el desplazamiento en la dirección de avance.

En otro funcionamiento de ejemplo, durante una serie de seis impulsos, la señal de control CSYNC incluye impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL1 y SEL4 para ajustar los generadores de direcciones 1000 y 1002 para el desplazamiento en la dirección de retroceso. El impulso de control que coincide con el impulso de temporización en la señal de selección SEL1 configura el generador de direcciones 1000 para el desplazamiento en la dirección de retroceso. El impulso de control que coincide con el impulso de temporización en la señal de selección SEL4 configura el generador de direcciones 1002 para el desplazamiento en la dirección de retroceso.

En la siguiente serie de seis impulsos, la señal de control CSYNC incluye impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL1, SEL3, SEL4 y SEL6. Los impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL1 y SEL4 establecen la dirección de desplazamiento en la dirección de retroceso en los generadores de direcciones 1000 y 1002. Los impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL3 y SEL6 inician los generadores de direcciones 1000 y 1002 para generar las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7. El impulso de control que coincide con el impulso de temporización en la señal de selección SEL3 inicia el generador de direcciones 1000, y el impulso de control que coincide con el impulso de temporización en la señal de selección SEL6 inicia el generador de direcciones 1002.

Durante la tercera serie de impulsos de temporización, el generador de direcciones 1000 genera las señales de dirección ~ A1, ~ A2, ..., ~ A7, que son válidas durante los impulsos de temporización en las señales de selección SEL1, SEL2 y SEL3. Las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 se utilizan para habilitar las células de disparo 120 en los subgrupos de fila SG1, SG2 y SG3 en los grupos de disparo FG1, FG2 y FG3 en 1004 - 1004c para su activación. El generador de direcciones 1002 genera señales de dirección ~ B1, ~ B2, ..., ~ B7, que son válidas durante los impulsos de temporización en las señales de selección SEL4, SEL5 y SEL6 durante la tercera serie de impulsos de temporización. Las señales de dirección válidas ~ B1, ~ B2, ..., ~ B7 se utilizan para habilitar las células de disparo 120 en los subgrupos de fila SG4, SG5 y SG6 en los grupos de disparo FG4, FG5 y FG6 en 1004d - 1004f para su activación.

Durante la tercera serie de impulsos de temporización en las señales de selección SEL1, SEL2, ..., SEL6 en el funcionamiento en la dirección de retroceso, las señales de dirección ~ A1, ~ A2, ..., ~ A7 incluyen señales de nivel de tensión bajo que corresponden a una de las trece direcciones, y las señales de dirección ~ B1, ~ B2, ..., ~ B7 incluyen señales de nivel de tensión bajo que corresponden a la misma de trece direcciones. Durante cada serie subsiguiente de impulsos de temporización de las señales de selección SEL1, SEL2, ..., SEL6, las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7 incluye las señales de nivel de tensión bajo que corresponden a la misma de trece direcciones. Cada serie de impulsos de temporización es un intervalo de tiempo de dirección, de tal manera que se proporciona una de las trece direcciones durante cada serie de impulsos de temporización.

En el funcionamiento en la dirección de retroceso, la dirección trece es proporcionada en primer lugar por el generador de direcciones 1000 y 1002, seguido por la dirección doce y así sucesivamente, a través de la dirección uno. Después de la dirección uno, los generadores de direcciones 1000 y 1002 proporcionan todas las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7. Además, durante cada serie de impulsos de temporización de las señales de selección SEL1, SEL2, ..., se proporcionan impulsos de control SEL6 que coinciden con los impulsos de temporización en las señales de selección SEL1 y SEL4 para continuar con el desplazamiento en la dirección de retroceso.

Para terminar o impedir la generación de direcciones, la señal de control CSYNC incluye impulsos de control que coinciden con los impulsos de temporización en las señales de selección SEL1, SEL2, SEL4 y SEL5. Esto borra los registros de desplazamiento, tal como el registro de desplazamiento 402, en los generadores de direcciones 1000 y 1002. Un nivel de tensión alto constante, o una serie de impulsos de nivel de tensión alto, en la señal de control CSYNC también termina o impide la generación de direcciones, y un nivel de tensión bajo constante en la señal de control CSYNC no iniciará los generadores de direcciones 1000 y 1002.

- La figura 14 es un diagrama de tiempos que ilustra el funcionamiento en la dirección de avance y de retroceso de los generadores de direcciones 1000 y 1002. La señal de control utilizada para el desplazamiento en la dirección de retroceso es CSYNC (REV) en 1126. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 son proporcionadas por el generador de direcciones 1000, e incluyen referencias de funcionamiento en las direcciones de avance y de retroceso. Las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130 son proporcionadas por el generador de direcciones 1002, e incluyen referencias de funcionamiento en las direcciones de avance y de retroceso.
- Las señales de selección SEL1, SEL2, ..., SEL6 proporcionan una serie repetitiva de seis impulsos. Cada una de las señales de selección SEL1, SEL2, SEL6 incluye un impulso en la serie de seis impulsos. En una serie de la serie repetitiva de seis impulsos, la señal de selección SEL1 en 1100 incluye el impulso de temporización 1102, la señal de selección SEL2 en 1104 incluye el impulso de temporización 1106, la señal de selección SEL3 en 1108 incluye el impulso de temporización 1110, la señal de selección SEL4 en 1112 incluye el impulso de temporización 1114, la señal de selección SEL5 en 1116 incluye el impulso de temporización 1118 y la señal de selección SEL6 en 1120 incluye el impulso de temporización 1122.
- En el funcionamiento en la dirección de avance, la señal de control CSYNC (FWD) 1124 incluye el impulso de control 1132 que coincide con el impulso de temporización 1106 en la señal de selección SEL2 en 1104. El impulso de control 1132 configura el generador de direcciones 1002 para el desplazamiento en la dirección de avance. Además, la señal de control CSYNC (FWD) 1124 incluye el impulso de control 1134 que coincide con el impulso de temporización 1118 en la señal de selección SEL5 en 1116. El impulso de control 1134 configura el generador de direcciones 1000 para el desplazamiento en la dirección de avance.
- En la siguiente serie repetitiva de seis impulsos, la señal de selección SEL1 en 1100 incluye el impulso de temporización 1136, la señal de selección SEL2 en 1104 incluye el impulso de temporización 1138, la señal de selección SEL3 en 1108 incluye el impulso de temporización 1140, la señal de selección SEL4 en 1112 incluye el impulso de temporización 1142, la señal de selección SEL5 en 1116 incluye el impulso de temporización 1144 y la señal de selección SEL6 en 1120 incluye el impulso de temporización 1146.
- La señal de control CSYNC (FWD) 1124 incluye el impulso de control 1148 que coincide con el impulso de temporización 1138, para continuar configurando el generador de direcciones 1002 para el desplazamiento en la dirección de avance, y el impulso de control 1152 que coincide con el impulso de temporización, para continuar configurando el generador de direcciones 1000 para el desplazamiento en la dirección de avance. Además, la señal de control CSYNC (FWD) 1124 incluye el impulso de control 1150, que coincide con el impulso de temporización 1140 en la señal de selección SEL3 en 1108. El impulso de control 1150 inicia el generador de direcciones 1000 para generar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128. Además, la señal de control CSYNC (FWD) 1124 incluye el impulso de control 1154, que coincide con el impulso de temporización 1146, en la señal de selección SEL6 en 1120. El impulso de control 1154 inicia el generador de direcciones 1002 para generar las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130.
- En la siguiente o tercera serie de seis impulsos, la señal de selección SEL1 en 1100 incluye el impulso de temporización 1156, la señal de selección SEL2 en 1104 incluye el impulso de temporización 1158, la señal de selección SEL3 en 1108 incluye el impulso de temporización 1160, la señal de selección SEL4 en 1112 incluye el impulso de temporización 1162, la señal de selección SEL5 en 1116 incluye el impulso de temporización 1164 y la señal de selección SEL6 en 1120 incluye el impulso de temporización 1166. La señal de control CSYNC (FWD) 1124 incluye el impulso de control 1168 que coincide con el impulso de temporización 1158, para continuar configurando el generador de direcciones 1002 para el desplazamiento en la dirección de avance, y el impulso de control 1170 que coincide con el impulso de temporización 1164 para continuar configurando el generador de direcciones 1000 para el desplazamiento en la dirección de avance.
- El generador de direcciones 1000 proporciona las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128. Después de iniciarse en el funcionamiento en la dirección de avance, el generador de direcciones 1000 y las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 proporcionan la dirección uno en 1172. La dirección uno en 1172 se convierte válida durante el impulso de temporización 1146 en la señal de selección SEL6 en 1120, y sigue siendo válida hasta que el impulso de temporización 1162 en la señal de selección SEL4 en 1112. La dirección uno en 1172 es válida durante los impulsos de temporización 1156, 1158 y 1160 en las señales de selección SEL1, SEL2 y SEL3 en 1100, 1104 y 1108.
- El generador de direcciones 1002 proporciona las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130. Después de ser iniciado en la operación de dirección de avance, el generador de direcciones 1002 y las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130 proporcionan la dirección uno en 1174. La dirección uno en 1174 se convierte en válida durante el impulso de temporización 1160 en la señal de selección SEL3 en 1108, y sigue siendo válida hasta el impulso de temporización 1176 en la señal de selección SEL1 en 1100. La dirección uno en 1174 es válida durante los impulsos de temporización 1162, 1164 y 1166 en las señales de selección SEL4, SEL5 y SEL6 en 1112, 1116 y 1120.
- Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 y ~ B1, ~ B2, ..., ~ B7 en 1130 proporcionan la misma dirección, la dirección uno, en 1172 y 1174. La dirección uno es proporcionada durante la serie de seis impulsos de temporización que comienzan con el impulso de temporización 1156 y terminan con el impulso de temporización 1166, que es el intervalo de tiempo de dirección para la dirección uno. Durante la siguiente serie de seis impulsos,

comenzando con el impulso de temporización 1176, las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 proporcionan la dirección dos en 1178, y las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130 proporcionan también la dirección dos. De esta manera, los generadores de direcciones 1000 y 1002 proporcionan direcciones de la dirección uno a la dirección trece en la dirección de avance. Después de la dirección trece, los generadores de direcciones 1000 y 1002 se reinician para alternar nuevamente entre las direcciones válidas de la misma manera.

En el funcionamiento en la dirección de retroceso, la señal de control CSYNC (REV) 1126 incluye el impulso de control 1180 que coincide con el impulso de temporización 1102 en la señal de selección SEL1 a 1100. El impulso de control 1180 configura el generador de direcciones 1000 para el desplazamiento en la dirección de retroceso. Además, la señal de control CSYNC (REV) 1126 incluye el impulso de control 1182 que coincide con el impulso de temporización 1114 en la señal de selección SEL4 en 1112. El impulso de control 1182 configura el generador de direcciones 1002 para el desplazamiento en la dirección de retroceso.

La señal de control CSYNC (REV) 1126 incluye el impulso de control 1184 que coincide con el impulso de temporización 1136, para continuar configurando el generador de direcciones 1000 para el desplazamiento en la dirección de retroceso, y el impulso de control 1188 que coincide con el impulso de temporización, para continuar configurando el generador de direcciones 1002 para el desplazamiento en la dirección de retroceso. Además, la señal de control CSYNC (REV) 1126 incluye el impulso de control 1186 que coincide con el impulso de temporización 1140 en la señal de selección SEL3 en 1108. El impulso de control 1186 inicia el generador de direcciones 1000 para generar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128. Además, la señal de control CSYNC (REV) 1126 incluye el impulso de control 1190 que coincide con el impulso de temporización 1146 en la señal de selección SEL6 en 1120. El impulso de control 1190 inicia el generador de direcciones 1002 para generar las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130.

La señal de control CSYNC (REV) 1126 incluye el impulso de control 1192 que coincide con el impulso de temporización 1156, para continuar configurando el generador de direcciones 1000 para el desplazamiento en la dirección de retroceso, y el impulso de control 1194 que coincide con el impulso de temporización 1162, para continuar configurando el generador de direcciones 1002 para el desplazamiento en la dirección de retroceso.

El generador de direcciones 1000 proporciona las señales de dirección ~ A1 ~ A7 en 1128. Después de ser iniciado en el funcionamiento en la dirección de retroceso, el generador de direcciones 1000 y las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 proporcionan la dirección trece en 1172. La dirección trece en 1172 se convierte en válida durante el impulso de temporización 1146, y sigue siendo válida hasta el impulso de temporización 1162. La dirección trece en 1172 es válida durante los impulsos de temporización 1156, 1158 y 1160 en las señales de selección SEL1, SEL2 y SEL3 en 1100, 1104 y 1108.

El generador de direcciones 1002 proporciona las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130. Después de ser iniciado en el funcionamiento en la dirección de retroceso, el generador de direcciones 1002 y las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130 proporcionan la dirección trece en 1174. La dirección trece en 1174 se convierte en válida durante el impulso de temporización 1160, y sigue siendo válida hasta el impulso de temporización 1176. La dirección trece en 1174 es válida durante los impulsos de temporización 1162, 1164 y 1166 en las señales de selección SEL4, SEL5 y SEL6 en 1112, 1116 y 1120.

Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 y ~ B1, ~ B2, ..., ~ B7 en 1130 proporcionan la misma dirección, la dirección trece, en 1172 y 1174. La dirección trece se proporciona durante la serie de seis impulsos de temporización que comienzan con el impulso de temporización 1156 y terminan con el impulso de temporización 1166, que es el intervalo de tiempo de dirección para la dirección trece. Durante la siguiente serie de seis impulsos, comenzando con el impulso de temporización 1176, las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1128 proporcionan la dirección doce en 1178, y las señales de dirección ~ B1, ~ B2, ..., ~ B7 en 1130 proporcionan también la dirección doce. Los generadores de direcciones 1000 y 1002 proporcionan direcciones de la dirección trece hasta la dirección uno en la dirección de retroceso. Después de la dirección uno, los generadores de direcciones 1000 y 1002 se reinician para proporcionar nuevamente direcciones válidas.

La figura 15 es un diagrama de bloques que ilustra una realización de un generador de direcciones 1200, un circuito de enclavamiento 1202 y seis grupos de disparo 1204a - 1204f en una matriz de cabezal de impresión 40. El generador de direcciones 1200 es similar al generador de direcciones 400 de la figura 9, y los grupos de disparo 1204a - 1204f son similares a los grupos de disparo 202a - 202f ilustrados en la figura 7.

El generador de direcciones 1200 está acoplado eléctricamente a los grupos de disparo 1204a - 1204c y al circuito de enclavamiento 1202 a través de las líneas de direcciones 1206. Además, el generador de direcciones 1200 está acoplado eléctricamente a la línea de control 1210 que conduce la señal de control CSYNC al generador de direcciones 1200. Además, el generador de direcciones 1200 está acoplado eléctricamente a las líneas de selección 1208 - 1208f. Las líneas de selección 1208a - 1208f son similares a las líneas de selección 212a - 212f ilustradas en la figura 7. Las líneas de selección 1208a - 1208f conducen las señales de selección SEL1, SEL2, ..., SEL6 al generador de direcciones 1200, así como a los grupos de disparo 1204a - 1204f (no mostrados) correspondientes.

La línea de selección 1208a conduce la señal de selección SEL1 al generador de direcciones 1200, que, en una

realización, es la señal de temporización T6. La línea de selección 1208b conduce la señal de selección SEL2 al generador de direcciones 1200, que, en una realización, es la señal de temporización T1. La línea de selección 1208c conduce la señal de selección SEL3 al generador de direcciones 1200, que, en una realización, es la señal de temporización T2. La línea de selección 1208d conduce la señal de selección SEL4 al generador de direcciones 1200, que, en una realización, es la señal de temporización T3. La línea de selección 1208e conduce la señal de selección SEL5 al generador de direcciones 1200, que, en una realización, es la señal de temporización T4, y la línea de selección 1208f conduce la señal de selección SEL6 al generador de direcciones 1200, que, en una realización, es la señal de temporización T5.

El circuito de enclavamiento 1202 está acoplado eléctricamente a los grupos de disparo 1204c - 1204f a través de las líneas de dirección 1212. Asimismo, el circuito de enclavamiento 1202 está acoplado eléctricamente a las líneas de selección 1208a y 1208f y a la línea de señal de evaluación 1214. Las líneas de selección 1208a y 1208f reciben las señales de selección SEL1 y SEL6 y proporcionan las señales de selección SEL1 y SEL6 recibidas para enclavar el circuito 1202. La línea de evaluación 1214 conduce la señal de evaluación EVAL, que es similar a la inversa de la señal de selección SEL1, para enclavar el circuito 1202. Además, el circuito de enclavamiento 1202 está acoplado eléctricamente a las líneas de dirección 1206 que conducen las señales de dirección ~ A1, ~ A2, ..., ~ A7 para enclavar el circuito 1202. En una realización, la señal de evaluación EVAL es generada en el cabezal de impresión 40 a partir de las señales de selección SEL1, SEL2, ..., SEL6.

Las señales de selección SEL1, SEL2, ..., SEL6 proporcionan una serie de seis impulsos que se repiten en una serie repetitiva de seis impulsos, tal como se describe con respecto a las figuras 13 y 14. La señal de control CSYNC incluye impulsos que coinciden con los impulsos en las señales de selección SEL1, SEL2, ..., SEL6 para iniciar el generador de direcciones 1200 y para ajustar la dirección de desplazamiento y la generación de direcciones en el generador de direcciones 1200.

El generador de direcciones 1200 genera las señales de dirección ~ A1, ~ A2, ..., ~ A7 en respuesta a las señales de selección SEL1, SEL2, ..., SEL6 y a la señal de control CSYNC. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 se proporcionan a través de las líneas de dirección 1206 para disparar los grupos 1204a - 1204c. En el generador de direcciones 1200, las señales de dirección ~ A1, ~ A2, ..., ~ A7 son válidas durante los impulsos de temporización en las señales de temporización T6, T1 y T2 que corresponden a los impulsos de temporización en las señales de selección SEL1, SEL2 y SEL3. La señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T4 que corresponde al impulso de temporización en la señal de selección SEL5, para ajustar el generador de direcciones 1200 para el desplazamiento en la dirección de avance. La señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T6 que corresponde al impulso de temporización en la señal de selección SEL1, para ajustar el generador de direcciones 1200 para el desplazamiento en la dirección de retroceso. Para iniciar la generación de direcciones desde el generador de direcciones 1200, la señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de temporización T2 que corresponde al impulso de temporización en la señal de selección SEL3.

El circuito de enclavamiento 1202 proporciona señales de dirección ~ B1, ~ B2, ..., ~ B7 en respuesta a la recepción de señales de dirección ~ A1, ~ A2, ..., ~ A7, las señales de selección SEL1 y SEL6 y la señal de evaluación EVAL. El enclavamiento de dirección 1202 recibe señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 durante el impulso de temporización en la señal de selección SEL1 y se enclava en las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 para proporcionar las señales de dirección ~ B1, ~ B2, ..., ~ B7. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7 proporcionan la misma dirección a los grupos de disparo 1204a - 1204f durante un intervalo de tiempo de dirección. Las señales de dirección ~ B1, ~ B2, ..., ~ B7 son proporcionadas a través de las líneas de dirección 1212 a los grupos de disparo 1204c - 1204f. Las señales de dirección ~ B1, ~ B2, ..., ~ B7 son válidas durante los impulsos de temporización en las señales de selección SEL3, SEL4, SEL5 y SEL6.

En una operación de ejemplo, durante una serie de seis impulsos, la señal de control CSYNC incluye un impulso de control que coincide con un impulso de temporización en la señal de selección SEL5 para ajustar el generador de direcciones 1200 para el desplazamiento en la dirección de avance, o que coincide con un impulso de temporización en la señal de selección SEL1 para el desplazamiento en la dirección de retroceso. El generador de direcciones 1200 no se inicia durante esta serie de seis impulsos y, en este ejemplo, proporciona todas las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7. El circuito de enclavamiento 1202 enclava las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7 para proporcionar las señales de dirección de nivel de tensión alto ~ B1, ~ B2, ..., ~ B7.

En la siguiente serie de seis impulsos de temporización, la señal de control CSYNC incluye un impulso de control que coincide con el impulso de temporización en la señal de selección SEL5 o la señal de selección SEL1, para ajustar la dirección de desplazamiento seleccionada en el generador de direcciones 1200. Además, la señal de control CSYNC incluye un impulso de control que coincide con el impulso de temporización en la señal de selección SEL3 para iniciar el generador de direcciones 1200 para generar las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7. Durante esta segunda serie de seis impulsos, el generador de direcciones 1200 proporciona todas las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7 y el enclavamiento 1202 enclava las señales de dirección ~ A1, ~ A2, ..., ~ A7 para proporcionar todas las señales de dirección de nivel de tensión alto ~ B1, ~ B2, ..., ~ B7.

En la siguiente serie de seis impulsos de temporización, la señal de control CSYNC incluye un impulso de control que coincide con el impulso de temporización en la señal de selección SEL5 o SEL1, para ajustar la dirección de desplazamiento seleccionada en el generador de direcciones 1200. Durante esta tercera serie de seis impulsos, el generador de direcciones 1200 proporciona señales de dirección válidas ~ A1, ~ A2, ..., ~ A7, incluidas las señales de nivel de tensión bajo durante los impulsos de temporización de las señales de selección SEL1, SEL2 y SEL3. Las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 se utilizan para habilitar células de disparo 120 en los subgrupos de fila SG1, SG2 y SG3 en los grupos de disparo FG1, FG2 y FG3 en 1204a - 1204c, para su activación. El circuito de enclavamiento 1202 enclava las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 y proporciona las señales de dirección válidas ~ B1, ~ B2, ..., ~ B7. El circuito de enclavamiento 1202 proporciona las señales de dirección válidas ~ B1, ~ B2, ..., ~ B7 durante los impulsos de temporización de las señales de selección SEL3, SEL4, SEL5 y SEL6. Las señales de dirección válidas ~ B1, ~ B2, ..., ~ B7 se utilizan para habilitar las células de disparo 120 en los subgrupos de fila SG3, SG4, SG5 y SG6 en los grupos de disparo FG3, FG4, FG5 y FG6 en 1204c - 1204f, para su activación.

Durante la tercera serie de impulsos de temporización de las señales de selección SEL1, SEL2, ..., SEL6, las señales de dirección ~ A1, ~ A2, ..., ~ A7 incluyen las señales de nivel de tensión bajo que corresponden a una de las trece direcciones, y las señales de dirección ~ B1, ~ B2, ..., ~ B7 incluyen las señales de nivel de tensión bajo que corresponden a la misma de las trece direcciones. Durante cada serie subsiguiente de seis impulsos de las señales de selección SEL1, SEL2, ..., SEL6, las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7 incluyen las señales de nivel de tensión bajo que corresponden a la misma de trece direcciones. Cada serie de impulsos de temporización es un intervalo de tiempo de dirección, de tal manera que se proporciona una de las trece direcciones durante cada serie de seis impulsos.

En el funcionamiento en la dirección de avance, la dirección uno es proporcionado en primer lugar por el generador de direcciones 1200 y el circuito de enclavamiento 1202, seguido por la dirección dos, y así sucesivamente, hasta la dirección trece. Después de la dirección trece, el generador de direcciones 1200 y el circuito de enclavamiento 1202 proporcionan todas las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7.

En el funcionamiento en la dirección de retroceso, la dirección trece es proporcionada en primer lugar por el generador de direcciones 1200 y el circuito de enclavamiento 1202, seguido de la dirección doce, y así sucesivamente, a través de la dirección uno. Después de la dirección uno, el generador de direcciones 1200 y el circuito de enclavamiento 1202 proporcionan todas las señales de dirección de nivel de tensión alto ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7. Además, durante cada serie de seis impulsos de las señales de selección SEL1, SEL2, ..., SEL6, se proporciona un impulso de control que coincide con un impulso de temporización en la señal de selección SEL5 o SEL1, para continuar con el desplazamiento en la dirección seleccionada.

La figura 16 es un diagrama que ilustra una realización de un registro de enclavamiento 1220. El circuito de enclavamiento 1202 incluye siete registros de enclavamiento, tal como el registro de enclavamiento 1220. Cada registro de enclavamiento 1220 enclava en una de las siete señales de dirección ~ A1, ~ A2, ... ~ A7 y proporciona las señales de dirección enclavadas ~ B1, ~ B2, ... ~ B7 correspondientes. El registro 1220 de enclavamiento incluye una primera etapa 1222 de enclavamiento, una segunda etapa 1224 de enclavamiento y un transistor 1226 de enclavamiento. La primera etapa de enclavamiento 1222 está acoplada eléctricamente en 1228 a un lado de la ruta drenaje - fuente del transistor de enclavamiento 1226, y la segunda etapa de enclavamiento 1224 está acoplada eléctricamente en 1230 al otro lado de la ruta drenaje - fuente del transistor de enclavamiento 1226. La puerta del transistor de enclavamiento 1226 está acoplada eléctricamente a la línea de señal 1208a que conduce la señal de selección SEL1 al transistor de enclavamiento 1226 como señal de enclavamiento ENCLAVAMIENTO.

La primera etapa de enclavamiento 1222 incluye un primer transistor de precarga 1234, un transistor de selección 1236, un transistor de dirección 1238 y un condensador 1240 de nodo de dirección. La puerta del primer transistor de precarga 1234 está acoplada eléctricamente al drenaje del primer transistor de precarga 1234 y a una línea de señal 1208f que conduce la señal de selección SEL6 al primer transistor de precarga 1234 como primera señal de precarga PRE1. La fuente del primer transistor de precarga 1234 está acoplada eléctricamente en 1228 a un lado de la ruta drenaje - fuente del transistor de enclavamiento 1226 y a un lado del condensador 1240 del nodo de dirección. El otro lado del condensador 1240 del nodo de dirección está acoplado eléctricamente a una tensión de referencia, tal como una tierra. Además, la fuente del primer transistor de precarga 1234 está acoplada eléctricamente a un lado de la ruta drenaje - fuente del transistor 1236 seleccionado. La puerta del transistor de selección 1236 está acoplada eléctricamente a la línea de selección 1208a que conduce la señal de selección SEL1 para seleccionar el transistor 1236. El otro lado de la ruta drenaje - fuente del transistor 1236 seleccionado está acoplado eléctricamente a un lado de la ruta drenaje - fuente del transistor de dirección 1238. El otro lado de la ruta drenaje - fuente del transistor de dirección 1238 está acoplado eléctricamente a una tensión de referencia, tal como una tierra. La puerta del transistor de dirección 1238 está acoplada eléctricamente a una de las líneas de dirección 1206.

La segunda etapa de enclavamiento 1224 incluye un segundo transistor de precarga 1246, un transistor de evaluación 1248, un transistor de dirección 1250 enclavado y un condensador 1252 enclavado del nodo de dirección. La puerta del segundo transistor de precarga 1246 está acoplada eléctricamente al drenaje del segundo transistor de precarga 1246 y a la línea de señal 1208a que conduce la señal de selección SEL1 al segundo

transistor de precarga 1246 como segunda señal de precarga PRE2. La fuente del segundo transistor de precarga 1246 está acoplada eléctricamente a un lado de la ruta drenaje - fuente del transistor de evaluación 1248 y a una de las líneas de dirección 1212 enclavadas. La puerta del transistor de evaluación 1248 está acoplada eléctricamente a la línea de señal de evaluación 1214. El otro lado de la ruta drenaje - fuente del transistor de evaluación 1248 está acoplado eléctricamente a la ruta drenaje - fuente del transistor de dirección 1250 enclavado. El otro lado de la ruta drenaje - fuente del transistor de dirección de enclavamiento 1250 está acoplado eléctricamente a una tensión de referencia, tal como una tierra. La puerta del transistor de dirección de enclavamiento 1250 está acoplada eléctricamente en 1230 a la ruta drenaje - fuente del transistor de enclavamiento 1226. Además, la puerta del transistor de dirección 1250 enclavado está acoplada eléctricamente en 1230 a un lado del condensador 1252 enclavado del nodo de dirección. El otro lado del condensador de nodo de dirección 1252 enclavado está acoplado eléctricamente a una tensión de referencia, tal como una tierra.

El primer transistor de precarga 1234 recibe la señal de precarga PRE1 a través de la línea de señal 1208f, y el transistor de selección 1236 recibe la señal de selección SEL1 a través de la línea de señal 1208a. Si la señal de selección SEL1 se configura en un nivel de tensión bajo y la señal de precarga PRE1 se configura en un nivel de tensión alto, el transistor seleccionado 1236 se desactiva (no conduce) y el condensador 1240 del nodo de dirección se carga a un nivel de tensión alto a través de transistor de precarga 1234.

El transistor de dirección 1238 recibe una de las señales de dirección ~ A1, ~ A2, ..., ~ A7 a través de la línea de dirección 1206. Si la señal de dirección recibida ~ A1, ~ A2, ..., ~ A7 se configura en un nivel de tensión alto, el transistor de dirección 1238 se activa (conduce), y, si la señal de dirección recibida ~ A1, ~ A2, ..., ~ A7 se configura en un nivel de tensión bajo, el transistor de dirección 1238 se desactiva (no conduce). El transistor de selección 1236 se activa cuando la señal de selección SEL1 pasa a un nivel de tensión alto. Si el transistor de dirección 1238 está encendido, el condensador 1240 del nodo de dirección se descarga a un nivel de tensión bajo. Si el transistor de dirección 1238 está desactivado y el condensador 1240 del nodo de dirección se carga a un nivel de tensión alto, el condensador 1240 del nodo de dirección no se descarga y permanece en el nivel de tensión alto.

El transistor de enclavamiento 1226 recibe la señal de enclavamiento ENCLAVAMIENTO a través de la línea de señal 1208a. Si la señal de enclavamiento ENCLAVAMIENTO se configura en un nivel de tensión alto, el transistor de enclavamiento 1226 se activa, y, si la señal de enclavamiento ENCLAVAMIENTO se configura en un nivel de tensión bajo, el transistor de enclavamiento 1226 se desactiva. El transistor de enclavamiento 1226 se activa para pasar el nivel de tensión en el condensador 1240 del nodo de dirección al condensador 1252 enclavado del nodo de dirección 1252. La capacitancia del condensador 1240 del nodo de dirección es aproximadamente tres veces mayor que la capacitancia del condensador 1252 enclavado del nodo de dirección, de tal modo que cuando la carga se desplaza entre el condensador 1240 del nodo de dirección y el condensador 1252 enclavado del nodo de dirección, los condensadores 1240 y 1252 siguen teniendo niveles adecuados de tensión alto o bajo.

Si el transistor de enclavamiento 1226 está desactivado, ya que el condensador 1240 del nodo de dirección se carga a un nivel de tensión alto a través del primer transistor de precarga 1234, el nivel de tensión en el condensador 1252 enclavado del nodo de dirección no cambia. El condensador 1240 del nodo de dirección es precargado sin afectar la segunda etapa de enclavamiento 1224 del registro de enclavamiento 1220, incluida la señal de dirección de enclavamiento en la línea de dirección de enclavamiento 1212. Si el transistor de enclavamiento 1226 está activado, ya que el condensador 1240 del nodo de dirección se carga a un nivel de tensión alto a través del primer transistor de precarga 1234, el condensador 1252 enclavado del nodo de dirección se carga a un nivel de tensión alto y el transistor de dirección 1250 enclavado se activa. La segunda etapa de enclavamiento 1224, incluida la señal de dirección enclavada en la línea de dirección enclavada 1212, se ve afectada porque el condensador 1240 del nodo de dirección y el condensador 1252 enclavado del nodo de dirección se cargan hasta un nivel de tensión alto a través del primer transistor de precarga 1234. En una realización, el transistor de enclavamiento 1226 es eliminado de entre la primera etapa de enclavamiento 1222 y la segunda etapa de enclavamiento 1224. Además, el condensador 1252 enclavado del nodo de dirección puede ser eliminado y el valor de capacitancia del condensador 1240 del nodo de dirección se puede reducir, ya que el condensador 1240 del nodo de dirección ya no necesita cargar o descargar el condensador 1252 enclavado del nodo de dirección. En esta realización, el condensador del nodo de dirección 1240 está precargado a través del primer transistor de precarga 1234 para activar el transistor de dirección 1250 acoplado en la segunda etapa de enclavamiento 1224 y la precarga del condensador 1240 del nodo de dirección no está aislada de la segunda etapa de enclavamiento 1224.

El segundo transistor de precarga 1246 recibe la señal de precarga PRE2 a través de la línea de señal 1208a, y el transistor de evaluación 1248 recibe una señal de evaluación EVAL a través de la línea de señal de evaluación 1246. Si la señal de evaluación EVAL se configura en un nivel de tensión bajo y la señal de precarga PRE2 se configura en un nivel de tensión alto, el transistor de evaluación 1248 se desactiva y la línea de dirección 1212 se carga a un nivel de tensión alto a través del transistor de precarga 1246.

El transistor de enclavamiento 1226 se activa para pasar el nivel de tensión en el condensador 1240 del nodo de dirección al condensador 1252 enclavado del nodo de dirección. Un nivel de tensión alto activa el transistor de dirección 1250 enclavado y un nivel de tensión bajo desactiva el transistor de dirección 1250 enclavado. La señal de evaluación EVAL se configura en un nivel de tensión alto para activar el transistor de evaluación 1248 y descargar la señal de dirección enclavada hasta un nivel de tensión bajo si el transistor de dirección 1250 enclavado está

activado. Si el transistor de dirección 1250 enclavado está desactivado cuando el transistor de evaluación 1248 está activado, la línea de dirección 1212 enclavada permanece en un nivel de tensión alto. El transistor de enclavamiento 1226 se desactiva para enclavarse en el nivel de tensión en el condensador 1252 enclavado del nodo de dirección y el estado del transistor de dirección 1250 enclavado.

5 En un funcionamiento de ejemplo de una realización del registro de enclavamiento 1220, la primera señal de precarga PRE1, la señal de selección SEL1 y la señal de enclavamiento ENCLAVAMIENTO están ajustados en un nivel de tensión bajo. Además, la segunda señal de precarga PRE2 se configura en un nivel de tensión bajo y la señal de evaluación EVAL se configura en un nivel de tensión alto. Con la señal de enclavamiento ENCLAVAMIENTO en un nivel de tensión bajo, el transistor de enclavamiento 1226 se desactiva para enclavarse en el nivel de tensión en el condensador 1252 enclavado del nodo de dirección que establece el estado de activado / desactivado del transistor de dirección 1250 acoplado. Con la señal de evaluación EVAL ajustada en un nivel de tensión alto, el transistor de evaluación 1248 se activa para descargar la señal de dirección enclavada si el transistor de dirección 1250 enclavado está activado. Con la señal de precarga PRE2 ajustada en un nivel de tensión bajo, el nivel de tensión en la línea de dirección 1212 enclavada corresponde al estado del transistor de dirección 1250 enclavado. Si el transistor de dirección 1250 enclavado está activado, la señal de dirección ~ B1, ~ B2, ..., ~ B7 enclavada en la línea de dirección 1212 enclavada es llevada activamente a un nivel de tensión bajo. Si el transistor de dirección 1250 enclavado está desactivado, la señal de dirección ~ B1, ~ B2, ..., ~ B7 enclavada en la línea de dirección 1212 enclavada permanece en un nivel de tensión alto precargado.

20 La primera señal de precarga PRE1 se configura en un nivel de tensión alto para precargar el condensador 1240 del nodo de dirección a un nivel de tensión alto. Cuando el condensador 1240 del nodo de dirección se carga a un nivel de tensión alto, se proporciona una señal de dirección válida ~ A1, ~ A2, ..., ~ A7 en la línea de dirección 1206 al transistor de dirección 1238. La señal de dirección válida ~ A1, ~ A2, ..., ~ A7 configura el estado de activación / desactivación del transistor de dirección 1238 y la señal de precarga PRE1 en un nivel de tensión bajo al final del primer período de tiempo de precarga.

25 A continuación, la señal de selección SEL1, la señal de enclavamiento ENCLAVAMIENTO y la señal de precarga PRE2 se configuran en un nivel de tensión alto, y la señal de evaluación EVAL se configura en un nivel de tensión bajo. La señal de selección SEL1 activa el transistor de selección 1236 y la señal de enclavamiento ENCLAVAMIENTO activa el transistor de enclavamiento 1226. Si la señal de dirección válida ~ A1, ~ A2, ..., ~ A7 en la línea de señal 1206 se encuentra en un nivel de tensión alto, el transistor de dirección 1238 se activa y el condensador 1240 del nodo de dirección y el condensador 1252 enclavado del nodo de dirección se descargan hasta un nivel de tensión bajo. Si la señal de dirección válida ~ A1, ~ A2, ..., ~ A7 en la línea de señal 1206 se encuentra en un nivel de tensión bajo, el transistor de dirección 1238 se desactiva y el condensador 1240 del nodo de dirección carga el condensador 1252 enclavado del nodo de dirección hasta un nivel de tensión alto. La inversa de la señal de dirección válida ~ A1, ~ A2, ..., ~ A7 recibida en la línea de señal 1206 se almacena en los condensadores 1240 y 1252.

40 El nivel de tensión en el condensador de dirección 1252 enclavado configura el estado activado / desactivado del transistor de dirección 1250 enclavado. Con la señal de evaluación EVAL ajustada en un nivel de tensión bajo y la señal de precarga PRE2 ajustada en un nivel de tensión alto, el transistor de evaluación 1248 se desactiva y la línea de dirección 1212 de enclavamiento se carga hasta un nivel de tensión alto. La señal de selección SEL1, la señal de bloqueo ENCLAVAMIENTO y la señal de precarga PRE2 se configuran en un nivel de tensión bajo al final del período de tiempo seleccionado. Con la señal de enclavamiento ENCLAVAMIENTO en un nivel de tensión bajo, el transistor de enclavamiento 1226 se desactiva para enclavarse en el estado del transistor de dirección 1250 enclavado.

45 A continuación, la señal de evaluación EVAL se configura en un nivel de tensión alto para activar el transistor de evaluación 1248. Si el condensador 1252 enclavado del nodo de dirección se carga hasta un nivel de tensión alto para activar el transistor de dirección de enclavamiento 1250, la línea de dirección 1212 enclavada se descarga hasta un nivel de tensión bajo. Si el condensador 1252 del nodo de dirección enclavado se encuentra en un nivel de tensión bajo para desactivar el transistor de dirección 1250 enclavado, la línea de dirección 1212 enclavada permanece cargada a un nivel de tensión alto. Por lo tanto, la inversa de la señal de dirección ~ A1, ~ A2, ..., ~ A7 está presente en el condensador 1252 enclavado del nodo de dirección y la inversa del nivel de tensión en el condensador 1252 enclavado del nodo de dirección está presente en la línea de dirección de enclavamiento 1212 como señal de dirección enclavada ~ B1, ~ B2, ..., ~ B7. La señal de dirección ~ A1, ~ A2, ..., ~ A7 está enclavada en el registro de enclavamiento 1220 y se proporciona como señal de dirección enclavada ~ B1, ~ B2, ..., ~ B7 en la línea de dirección enclavada 1212. La señal de dirección enclavada ~ B1, ~ B2, ..., ~ B7 sigue siendo válida, ya que la señal de precarga PRE1 se conmuta a nivel de tensión alto para cargar el condensador del nodo de dirección 1240 con el transistor de enclavamiento 1226 desactivado. La señal de dirección enclavada ~ B1, ~ B2, ..., ~ B7 se convierte en no válida cuando la señal de selección SEL1, la señal de enclavamiento ENCLAVAMIENTO y la señal de precarga PRE2 están ajustadas en un nivel de tensión alto y la señal de evaluación EVAL está ajustada en un nivel de tensión bajo.

60 La figura 17 es un diagrama de temporización que ilustra un funcionamiento de ejemplo de una realización del registro de enclavamiento 1220. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 están en transición en 1302.

La señal de precarga PRE1 en 1304 se encuentra en un nivel de tensión alto en 1306 durante un período de tiempo, lo que se indica en 1308. Durante el período de tiempo 1308, la señal de selección SEL1 en 1310 y la señal de bloqueo ENCLAVAMIENTO en 1312 se encuentran en un nivel de tensión bajo para desactivar el transistor de selección 1236 y el transistor de enclavamiento 1226, respectivamente. El nivel de tensión alto de la señal de precarga PRE1 en 1306, carga el condensador del nodo de dirección 1240 a través del transistor de precarga 1234. Con el transistor de enclavamiento 1226 desactivado, el nivel de tensión en el condensador 1252 enclavado del nodo de dirección permanece sin cambios. Además, durante el período de tiempo 1308, la señal de precarga PRE2 en 1314 se encuentra en un nivel de tensión bajo y la señal de evaluación EVAL en 1316 se encuentra en un nivel de tensión alto, para activar el transistor de evaluación 1248. La señal de dirección enclavada ~ B1, ~ B2, ..., ~ B7 en 1318 permanece sin cambios.

Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 son proporcionadas por el generador de direcciones 1200 y se convierten en señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 en 1320. Una de las señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 en 1320 es proporcionada en la línea de señal 1206 para ajustar el estado de activado / desactivado del transistor de dirección 1238. La señal de precarga PRE1 en 1304 pasa a nivel de tensión bajo en 1322 al final del período de tiempo 1308.

Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 siguen siendo válidas en 1324 durante el siguiente período de tiempo, lo que se indica en 1326. Durante el período de tiempo en 1326, la señal de precarga PRE1 en 1304 permanece en un nivel de tensión bajo, mientras que la señal de selección SEL1 en 1310 pasa a un nivel de tensión alto en 1328, la señal de enclavamiento ENCLAVAMIENTO en 1312 pasa a un nivel de tensión alto en 1330, la señal de precarga PRE2 en 1314 pasa a un nivel de tensión alto en 1332 y la señal de evaluación EVAL en 1316 pasa a un nivel de tensión bajo en 1334. La señal de dirección válida ~ A1, ~ A2, ..., ~ A7 en 1324 configura el estado de activado / desactivado del transistor de dirección 1238. Con la señal de selección SEL1 en 1310 ajustada en un nivel de tensión alto y la señal de enclavamiento ENCLAVAMIENTO en 1312 ajustada en un nivel de tensión alto, el nivel de tensión en el condensador 1240 del nodo de dirección y el condensador 1252 enclavado del nodo de dirección se basa en el estado del transistor de dirección 1238. Si la señal de dirección válida ~ A1, ~ A2, ..., ~ A7 en 1324 activa el transistor de dirección 1238, el condensador 1240 del nodo de dirección y el condensador 1252 enclavado del nodo de dirección se descargan hasta un nivel de tensión bajo. Si la señal de dirección válida ~ A1, ~ A2, ..., ~ A7 en 1324 desactiva el transistor de dirección 1238, el condensador 1240 del nodo de dirección y el condensador 1252 enclavado del nodo de dirección permanecen en un nivel de tensión alto.

Con la señal de precarga PRE2 en 1314 ajustada en un nivel de tensión alto en 1332 y la señal de evaluación EVAL en 1316 ajustada en un nivel de tensión bajo en 1334, el transistor de evaluación 1248 se desactiva y la línea de dirección enclavada 1212 se carga hasta un nivel de tensión alto a través del segundo transistor de precarga 1246. A medida que la señal de evaluación EVAL en 1316 pasa a un nivel de tensión bajo en 1334 y la señal de precarga PRE2 en 1314 pasa a un nivel de tensión alto en 1332, las señales de dirección enclavadas ~ B1, ~ B2, ..., ~ B7 en 1318 pasan a señales de dirección enclavadas no válidas en 1336. Al final del período de tiempo 1326, la señal de selección SEL1 en 1310 pasa a un nivel de tensión bajo en 1338 para desactivar el transistor de selección 1236, la señal de enclavamiento ENCLAVAMIENTO en 1312 pasa a un nivel de tensión bajo en 1340 para desactivar el transistor de enclavamiento 1226, la señal de carga PRE2 en 1314 pasa a un nivel de tensión bajo en 1342 para detener la carga de la línea de dirección 1212 enclavada a través del transistor de precarga 1246. Mediante la desactivación del transistor de enclavamiento 1226, se enclava en el nivel de tensión en el condensador 1252 enclavado del nodo de dirección para activar o desactivar el transistor de dirección 1250 acoplado.

La señal de evaluación EVAL en 1316 pasa a un nivel de tensión bajo en 1344, durante el siguiente período de tiempo, lo que se indica en 1346. Cuando la señal de evaluación EVAL en 1316 pasa a un nivel de tensión bajo en 1344, las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas en 1318, incluida la señal en la línea de dirección 1212 enclavada, serán válidas en 1348. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 a 1300 proporcionadas por el generador de direcciones 1200 siguen siendo válidas durante el período de tiempo 1346. Además, las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 y las señales de dirección enclavadas ~ B1, ~ B2, ..., ~ B7 en 1318 siguen siendo válidas para el siguiente período de tiempo, lo que se indica en 1350.

Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 se convierten en señales de dirección no válidas en 1352, al inicio del período de tiempo indicado en 1354. Además, las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 siguen siendo no válidas durante el período de tiempo indicado en 1356. Las señales de dirección enclavadas ~ B1, ~ B2, ..., ~ B7 siguen siendo válidas durante los períodos de tiempo 1354 y 1356.

Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 están en transición en 1358, durante el período de tiempo indicado en 1360, y se convierten en señales de dirección válidas ~ A1, ~ A2, ..., ~ A7 en 1362. La señal de precarga PRE1 en 1304 pasa a un nivel de tensión bajo en 1364 y las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas son válidas durante el período de tiempo 1360. El período de tiempo 1360 es similar al período de tiempo 1308, y el ciclo se repite a través de los períodos de tiempo 1326, 1346, 1350, 1354 y 1356.

En esta realización, el ciclo incluye seis períodos de tiempo, tales como los períodos de tiempo 1326, 1346, 1350, 1354, 1356 y 1360. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 a 1300 son válidas durante tres períodos de tiempo 1326, 1346 y 1350, y las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas en 1318 son válidas durante cuatro

períodos de tiempo 1350, 1354, 1356 y 1360. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 y las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas en 1318 son válidas durante el período de tiempo 1350. El registro de enclavamiento 1220 enclava las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300, mientras que las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas en 1318 no son válidas durante dos períodos de tiempo, tales como los períodos de tiempo 1326 y 1346. En otras realizaciones, el número de períodos de tiempo en un ciclo se puede ajustar en cualquier número adecuado de períodos de tiempo y el circuito de enclavamiento 1202 puede enclavar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en 1300 durante dos o más períodos de tiempo.

La figura 18 es un diagrama que ilustra una realización de una célula de registro de desplazamiento 1400 de una sola dirección para su utilización en otras realizaciones de generador de direcciones que proporcionan direcciones en direcciones de avance y de retroceso. La célula de registro de desplazamiento 1400 incluye una primera etapa que es una etapa de entrada, indicada con líneas discontinuas en 1402, y una segunda etapa que es una etapa de salida, indicada con líneas discontinuas en 1404. La primera etapa 1402 incluye un primer transistor de precarga 1406, un primer transistor de evaluación 1408 y un transistor de entrada 1410. La segunda etapa 1404 incluye un segundo transistor de precarga 1412, un segundo transistor de evaluación 1414 y un transistor de nodo interno 1416.

En la primera etapa 1402, la puerta y un lado de la ruta drenaje - fuente del primer transistor de precarga 1406 están acoplados eléctricamente a la primera línea de precarga 1418. La primera línea de precarga 1418 conduce impulsos de temporización en la primera señal de precarga PRE1 a la célula de registro de desplazamiento 1400. El otro lado de la ruta drenaje - fuente del primer transistor de precarga 1406 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del primer transistor de evaluación 1408 y a la puerta del transistor de nodo interno 1416 a través del nodo interno 1420. El nodo interno 1420 proporciona la señal de nodo interno SN entre las etapas 1402 y 1404 a la puerta del transistor de nodo interno 1416.

La puerta del primer transistor de evaluación 1408 está acoplada eléctricamente a la primera línea de señal de evaluación 1422 que conduce los impulsos de temporización en la primera señal de evaluación EVAL1 a la célula de registro de desplazamiento 1400. El otro lado de la ruta drenaje - fuente del primer transistor de evaluación 1408 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del transistor de entrada 1410 en 1424. La puerta del transistor de entrada 1410 está acoplada eléctricamente a la línea de entrada 1411. El otro lado de la ruta drenaje - fuente del transistor de entrada 1410 está acoplado eléctricamente a una referencia, tal como una tierra, en 1426.

En la segunda etapa 1404, la puerta y un lado de la ruta drenaje - fuente del segundo transistor de precarga 1412 están acoplados eléctricamente a la segunda línea de precarga 1428. La segunda línea de precarga 1428 conduce impulsos de temporización en una segunda señal de precarga PRE2 al registro de desplazamiento 1400. El otro lado de la ruta drenaje - fuente del segundo transistor de precarga 1412 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del segundo transistor de evaluación 1414 y a la línea de salida 1430 del registro de desplazamiento. La puerta del segundo transistor de evaluación 1414 está acoplada eléctricamente a la segunda línea de señal de evaluación 1432 que conduce la segunda señal de evaluación EVAL2 a la célula del registro de desplazamiento 1400. El otro lado de la ruta drenaje - fuente del segundo transistor de evaluación 1414 está acoplado eléctricamente a un lado de la ruta drenaje - fuente del transistor de nodo interno 1416 en 1434. El otro lado de la ruta drenaje - fuente del transistor de nodo interno 1416 está acoplado eléctricamente a una referencia, tal como una tierra, en 1436. La puerta del transistor de nodo interno 1416 incluye una capacitancia 1438 para almacenar la señal de nodo interno SN. La línea de salida de la célula del registro de desplazamiento en 1430 incluye una capacitancia 1440 que almacena la señal de salida SO de la célula del registro de desplazamiento.

La célula del registro de desplazamiento 1400 recibe una señal de entrada SI y, mediante una serie de operaciones de precarga y evaluación, y almacena el valor de la señal de entrada SI como señal de salida SO. La primera etapa 1402 recibe la señal de entrada SI y almacena la inversa de la señal de entrada SI como señal de nodo interno SN. La segunda etapa 1404 recibe la señal de nodo interno SN y almacena la inversa de la señal de nodo interno SN como señal de salida SO.

En funcionamiento, la célula del registro de desplazamiento 1400 recibe un impulso de temporización en la primera señal de precarga PRE1 que precarga el nodo interno 1420 y la señal de nodo interno SN a un nivel de tensión bajo a través del primer transistor de precarga 1406. A continuación, la célula del registro de desplazamiento 1400 recibe un impulso de temporización en la primera señal de evaluación EVAL1 que activa el primer transistor de evaluación 1408. Si la señal de entrada SI se encuentra en un nivel de tensión bajo que desactiva el transistor de entrada 1410, el nodo interno 1420 y la señal de nodo interno SN permanecerán cargados a un nivel de tensión bajo. Si la señal de entrada SI está en un nivel de tensión bajo que activa el transistor de entrada 1410, el nodo interno 1420 y la señal de nodo interno SN se descargan hasta un nivel de tensión bajo.

La célula del registro de desplazamiento 1400 recibe un impulso de temporización en la segunda señal de precarga PRE2 que precarga la línea de señal de salida 1430 y la señal de salida SO hasta un nivel de tensión bajo. Antes del impulso de temporización en la segunda señal de precarga PRE2, la línea de salida 1430 puede almacenar una señal de salida SO válida. A continuación, la célula del registro de desplazamiento 1400 recibe un impulso de temporización en la segunda señal de evaluación EVAL2 que activa el segundo transistor de evaluación 1414. Si la señal de nodo interno SN se encuentra en un nivel de tensión bajo que desactiva el transistor de nodo interno 1416, la línea de salida 1430 y la señal de salida SO permanecen cargadas a un nivel de tensión bajo. Si la señal del nodo

interno SN está en un nivel de tensión bajo que activa el transistor de nodo interno 1416, la línea de salida 1430 y la señal de salida SO se descargan hasta un nivel de tensión bajo.

5 La figura 19 es un diagrama que ilustra un generador de direcciones 1500 que utiliza la célula del registro de desplazamiento 1400 para proporcionar direcciones de avance y de retroceso. El generador de direcciones 1500 incluye un primer registro de desplazamiento 1502, un segundo registro de desplazamiento 1504, un primer circuito lógico 1506, un segundo circuito lógico 1508 y un circuito de dirección 1510.

10 El primer registro de desplazamiento 1502 está acoplado eléctricamente al primer circuito lógico 1506 a través de las líneas de salida del registro de desplazamiento 1512a - 1512m. Las líneas de salida del registro de desplazamiento 1512a - 1512m proporcionan señales de salida SO1 - SO13 del registro de desplazamiento al circuito lógico 1506 como señales de entrada AI1 - AI13 de circuito lógico, respectivamente. Asimismo, el primer registro de desplazamiento 1502 está acoplado eléctricamente a la línea de señal de control 1514 que conduce la señal de control CSYNC al primer registro de desplazamiento 1502. Además, el primer registro de desplazamiento 1502 recibe impulsos de temporización de las señales de temporización T1 - T4.

15 El primer registro de desplazamiento 1502 está acoplado eléctricamente a la primera línea de señal de temporización 1516 que conduce la señal de temporización T1 al primer registro de desplazamiento 1502 como primera señal de precarga PRE1. El primer registro de desplazamiento 1502 está acoplado eléctricamente a la primera red de división de resistencia 1518 a través de la primera línea de señal de evaluación 1520. La primera red de división de resistencia 1518 está acoplada eléctricamente a la segunda línea de señal de temporización 1522 que conduce la señal de temporización T2 a la primera red de división de resistencia 1518. La primera red de división de resistencia 1518 proporciona una señal de temporización T2 de nivel de tensión más bajo al primer registro de desplazamiento 1502 a través de la primera línea de señal de evaluación 1520 como primera señal de evaluación EVAL1. El primer registro de desplazamiento 1502 está acoplado eléctricamente a la tercera línea de señal 1524, que conduce la señal de temporización T3 al primer registro de desplazamiento 1502 como segunda señal de precarga PRE2. El primer registro de desplazamiento 1502 está acoplado eléctricamente a la segunda red de división de resistencia 1526 a través de la segunda línea de señal de evaluación 1528. La segunda red de división de resistencia 1526 está acoplada eléctricamente a la cuarta línea de señal de temporización 1530 que proporciona la señal de temporización T4 a la segunda red de división de resistencia 1526. La segunda red de división de resistencia 1526 proporciona una señal de temporización T4 de nivel de tensión más bajo al primer registro de desplazamiento 1502 a través de la segunda línea de señal de evaluación 1528 como segunda señal de evaluación EVAL2.

20 El segundo registro de desplazamiento 1504 está acoplado eléctricamente al segundo circuito lógico 1508 a través de las líneas de salida 1532a - 1532m del registro de desplazamiento. Las líneas de salida 1532a - 1532m del registro de desplazamiento conducen las señales de salida SO1 - SO13 del registro de desplazamiento al circuito lógico 1508 como señales de entrada AI13 - AI1 de circuito lógico, respectivamente. Asimismo, el segundo registro de desplazamiento 1504 está acoplado eléctricamente a la línea de señal de control 1514 que conduce la señal de control CSYNC al segundo registro de desplazamiento 1504. Además, el segundo registro de desplazamiento 1504 recibe impulsos de temporización de los impulsos de temporización T1 - T4.

25 El segundo registro de desplazamiento 1504 está acoplado eléctricamente a la primera línea de señal de temporización 1516 que conduce la señal de temporización T1 al segundo registro de desplazamiento 1504 como primera señal de precarga PRE1. El segundo registro de desplazamiento 1504 está acoplado eléctricamente a la primera línea de señal de evaluación 1520 que conduce una señal de temporización T2 de nivel de tensión más bajo al segundo registro de desplazamiento 1504 como primera señal de evaluación EVAL1. El segundo registro de desplazamiento 1504 está acoplado eléctricamente a la tercera línea de señal de temporización 1524 que conduce la señal de temporización T3 al segundo registro de desplazamiento 1504 como segunda señal de precarga PRE2. El segundo registro de desplazamiento 1504 está acoplado eléctricamente a la segunda línea de señal de evaluación 1528 que conduce una señal de temporización T4 de nivel de tensión más bajo al segundo registro de desplazamiento 1504 como segunda señal de evaluación EVAL2.

30 El circuito de dirección 1510 está acoplado eléctricamente al primer registro de desplazamiento 1502 a través de la línea de señal 1540 de dirección de avance y al segundo registro de desplazamiento 1504 a través de la línea 1542 de señal de dirección de retroceso. La línea de señal 1540 de dirección de avance conduce la señal de dirección de avance DIRF desde el circuito de dirección 1510 al primer registro de desplazamiento 1502. La línea de señal 1542 de dirección de retroceso conduce la señal de dirección de retroceso DIRR desde el circuito de dirección 1510 al segundo registro de desplazamiento 1504. Además, el circuito de dirección 1510 está acoplado eléctricamente a la línea de señal de control 1514 que conduce la señal de control CSYNC al circuito de dirección 1510. Además, el circuito de dirección 1510 recibe impulsos de temporización de las señales de temporización T3 - T6.

35 El circuito de dirección 1510 está acoplado eléctricamente a la tercera línea de señal de temporización 1524 que conduce la señal de temporización T3 al circuito de dirección 1510 como cuarta señal de precarga PRE4. El circuito de dirección 1510 está acoplado eléctricamente a la segunda línea de señal de evaluación 1528 que conduce la señal de temporización T4 de nivel de tensión más bajo al circuito de dirección 1510 como cuarta señal de evaluación EVAL4. Además, el circuito de dirección 1510 está acoplado eléctricamente a la quinta línea de señal de temporización 1544 que conduce la señal de temporización T5 al circuito de dirección 1510 como tercera señal de

precarga PRE3. Además, el circuito de dirección 1510 está acoplado eléctricamente a la tercera red de división de resistencia 1546 a través de la tercera línea de señal de evaluación 1548. La tercera red de división de resistencia 1546 está acoplada eléctricamente a la sexta línea de señal de temporización 1550 que conduce la señal de temporización T6 a la tercera red de división de resistencia 1546. La tercera red de división de resistencia 1546 proporciona una señal de temporización T6 de nivel de tensión más bajo al circuito de dirección 1510 como tercera señal de evaluación EVAL3.

El primer circuito lógico 1506 está acoplado eléctricamente a las líneas de salida 1512a - 1512m del registro de desplazamiento para recibir las señales de salida SO1-SO13 del registro de desplazamiento como señales de entrada AI1 - AI13, respectivamente. Asimismo, el primer circuito lógico 1506 está acoplado eléctricamente a las líneas de dirección 1552a - 1552g para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7, respectivamente. El segundo circuito lógico 1508 está acoplado eléctricamente a las líneas de salida 1532a - 1532m del registro de desplazamiento para recibir las señales de salida SO1 - SO13 del registro de desplazamiento como señales de entrada AI13 - AI1, respectivamente. Además, el segundo circuito lógico 1508 está acoplado eléctricamente a las líneas de dirección 1552a - 1552g, para proporcionar señales de dirección ~ A1, ~ A2, ..., ~ A7, respectivamente.

El primer registro de desplazamiento 1502 y el primer circuito lógico 1506 proporcionan señales de bajo nivel de tensión en las señales de dirección ~ A1, ~ A2, ..., ~ A7, para proporcionar trece direcciones, tal como se describió anteriormente. El primer registro de desplazamiento 1502 y el primer circuito lógico 1506 proporcionan las trece direcciones de dirección de avance de la dirección uno a la dirección trece. El segundo registro de desplazamiento 1504 y el segundo circuito lógico 1508 proporcionan señales de bajo nivel de tensión en las señales de dirección ~ A1, ~ A2, ..., ~ A7, para proporcionar las trece direcciones en dirección de retroceso de la dirección trece a la dirección uno. El circuito de dirección 1510 conduce las señales de dirección DIRF y DIRR que habilitan el primer registro de desplazamiento 1502 para el funcionamiento en la dirección de avance, o el segundo registro de desplazamiento 1504, para el funcionamiento en la dirección de retroceso.

Las señales de temporización T1 - T6 proporcionan una serie de seis impulsos en una serie repetitiva de seis impulsos. Cada señal de temporización T1 - T6 incluye un impulso en la serie de seis impulsos, y las señales de temporización T1 - T6 proporcionan impulsos en orden desde la señal de temporización T1 hasta la señal de temporización T6.

El primer registro de desplazamiento 1502 incluye trece células de registro de desplazamiento, tales como la célula de registro de desplazamiento 1400. Las trece células del registro de desplazamiento 1400 están acopladas eléctricamente en serie con la línea de salida 1430 de una acoplada eléctricamente a la línea de entrada 1411 de la célula de registro de desplazamiento de línea 1400 siguiente. La primera célula de registro de desplazamiento 1400 de la serie recibe la señal de control CSYNC como señal de entrada SI, y proporciona la señal de salida SO1. La siguiente célula del registro de desplazamiento 1400 recibe la señal de salida SO1 como señal de entrada SI, y proporciona la señal de salida SO2, y así sucesivamente, incluyendo que la última célula del registro de desplazamiento 1400 recibe la señal de salida anterior SO12 como señal de entrada SI y proporciona la señal de salida SO13.

El primer registro de desplazamiento 1502 se inicia al recibir un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T2. En respuesta, se proporciona una única señal de nivel de tensión bajo en SO1. Durante cada serie subsiguiente de seis impulsos de temporización, el primer registro de desplazamiento 1502 desplaza la única señal de nivel de tensión bajo a la siguiente célula del registro de desplazamiento 1400 y la señal de salida SO2 - SO13 del registro de desplazamiento. La única señal de nivel de tensión alto se desplaza de la señal de salida SO1 del registro de desplazamiento a la señal de salida SO2 del registro de desplazamiento y así sucesivamente, hasta, e incluyendo, la señal de salida SO13 del registro de desplazamiento. Después de que la señal de salida SO13 del registro de desplazamiento se haya ajustado en un nivel de tensión bajo, todas las señales de salida SO1 - SO13 del registro de desplazamiento se configuran en niveles de tensión bajos.

El primer circuito lógico 1506 es similar al circuito lógico 406 (que se muestra en la figura 9). El primer circuito lógico 1506 recibe la única señal de nivel de tensión alto como una señal de entrada AI1 - AI13, y proporciona las correspondientes señales de dirección de nivel de tensión bajo en las señales de dirección ~ A1, ~ A2, ..., ~ A7. En respuesta a una señal de entrada AI1 de nivel de tensión alto, el primer circuito lógico 1506 proporciona las señales de dirección ~ A1 y ~ A2 de la dirección uno a niveles de tensión bajos. En respuesta a una señal de entrada de nivel de tensión alto AI2, el primer circuito lógico 1506 proporciona las señales de dirección ~ A1 y ~ A3 de la dirección dos a niveles de tensión bajos, y así sucesivamente, e incluye una señal de entrada AI13 de nivel de tensión alto y el primer circuito lógico 1506 que proporciona las señales de dirección ~ A3 y ~ A5 de la dirección trece a niveles de tensión bajos.

El segundo registro de desplazamiento 1504 es similar al primer registro de desplazamiento 1502. El segundo registro de desplazamiento 1502 proporciona una única señal de nivel de tensión alto como señal de salida SO1 del registro de desplazamiento en respuesta a ser iniciado por un impulso de control que coincide con un impulso de temporización en la señal de temporización T2. En respuesta a cada serie subsiguiente de seis impulsos, la señal de nivel de tensión alto se desplaza a la siguiente célula de registro de desplazamiento 1400 y a la señal de salida SO2

- SO13 del registro de desplazamiento. La señal de nivel de tensión alto se desplaza de la señal de salida SO1 del registro de desplazamiento a la señal de salida SO2 del registro de desplazamiento, y así sucesivamente, hasta, e incluyendo, la señal de salida SO13 del registro de desplazamiento. Después de que la señal de salida del registro de desplazamiento SO13 se ha ajustado en un nivel de tensión alto, todas las señales de salida SO1 - SO13 del registro de desplazamiento están en niveles de tensión bajos.

El segundo circuito lógico 1508 es similar al circuito lógico 406 (que se muestra en la figura 9) y recibe las señales de salida SO1 - SO13 de nivel de tensión alto como señales de entrada AI13 - AI1. El segundo circuito lógico 1508 proporciona las trece direcciones en orden inverso, de la dirección trece a la dirección uno. En respuesta a una señal SO1 de nivel de tensión alto, que se recibe como señal de entrada AI13, el segundo circuito lógico 1508 proporciona trece señales de dirección ~ A3 y ~ A5 de nivel de tensión bajo. A continuación, en respuesta a una señal SO2 de nivel de tensión alto, que se recibe como señal de entrada AI12, el segundo circuito lógico 1508 proporciona doce señales de dirección ~ A3 y ~ A4 de nivel de tensión bajo, y así sucesivamente, hasta, e incluyendo, en respuesta a una señal SO13 de nivel de tensión alto, que se recibe como señal de entrada AI1, el segundo circuito lógico 1508 proporciona las señales de dirección ~ A1 y ~ A2 de la dirección uno a nivel de tensión bajo.

El circuito de dirección 1510 es similar al circuito de dirección 404 de la figura 10B. Si el circuito de dirección 1510 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T4, el circuito de dirección 1510 proporciona una señal de dirección de nivel de tensión bajo DIRR y una señal de dirección de nivel de tensión alto DIRF para el desplazamiento en la dirección de avance, de la dirección a la dirección trece. Si el circuito de dirección 1510 recibe un impulso de control que coincide con un impulso de temporización en la señal de temporización T6, el circuito de dirección 1510 proporciona una señal de dirección DIRF de nivel de tensión bajo y una señal de dirección DIRR de nivel de tensión alto para el desplazamiento en la dirección de retroceso, de la dirección trece a la dirección uno.

Cada registro de desplazamiento 1502 y 1504 incluye un transistor de dirección (no mostrado) en la primera célula del registro de desplazamiento 1400 en la serie de células del registro de desplazamiento 1400. El transistor de dirección está situado en serie con el transistor de entrada 1410, similar al acoplamiento en serie de los transistores de dirección 512 y 514 en la célula 403a del registro de desplazamiento ilustrada en la figura 10A. El transistor de dirección está acoplado eléctricamente entre la ruta drenaje - fuente del transistor de entrada 1410 y la referencia 1426. El transistor de dirección en la primera célula del registro de desplazamiento 1400 en la serie de células del registro de desplazamiento 1400 funciona de manera similar a los transistores de dirección 512 y 514 en la célula 403a del registro de desplazamiento de la figura 10A. Una señal de dirección DIRF o DIRR de nivel de tensión alto activa el transistor de dirección para permitir que el registro de desplazamiento 1502 o 1504 sea iniciado por un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T2. Una señal de dirección DIRF o DIRR de nivel de tensión bajo desactiva el transistor de dirección para deshabilitar el registro de desplazamiento 1502 o 1504.

En el funcionamiento en la dirección de avance, en una serie de seis impulsos, el circuito 1510 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T4 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de avance. La señal de dirección DIRF de nivel de tensión alto habilita el primer registro de desplazamiento 1502, y la señal de dirección DIRR de nivel de tensión bajo deshabilita el segundo registro de desplazamiento 1504.

En la siguiente serie de seis impulsos, se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T2. El impulso de control que coincide con el impulso de temporización en la señal de temporización T2 inicia el primer registro de desplazamiento 1502 descargando el nodo interno 1420 a través del primer transistor de evaluación 1408, del transistor de entrada 1410 y del transistor de dirección (no mostrado). El segundo registro de desplazamiento 1504 no se inicia porque está deshabilitado.

El primer registro de desplazamiento 1502 proporciona una única señal de salida SO1 de nivel de tensión alto al primer circuito lógico 1506, que proporciona las señales de dirección A1, ~ A2, ..., ~ A7 de la dirección uno. Cada serie subsiguiente de seis impulsos desplaza la señal de nivel de tensión alto a la siguiente señal de salida SO2 - SO13 del registro de desplazamiento. El primer circuito lógico 1506 recibe cada señal de salida SO1 - SO13 de nivel de tensión alto y proporciona las direcciones correspondientes, de la dirección uno a la dirección trece en las señales de dirección ~ A1, ~ A2, ..., ~ A7. Después de que la señal de salida SO13 del registro de desplazamiento ha estado a nivel alto, todas las señales de salida SO1 - SO13 del registro de desplazamiento se ajustan a niveles de tensión bajos y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 se ajustan a niveles de tensión altos.

En funcionamiento en la dirección de retroceso, en una serie de seis impulsos, el circuito 1510 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T6 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de retroceso. La señal de dirección DIRF de nivel de tensión bajo desactiva el primer registro de desplazamiento 1502 y la señal de dirección DIRR de nivel de tensión alto habilita el segundo registro de desplazamiento 1504.

En la siguiente serie de seis impulsos, se proporciona un impulso de control en la señal de control CSYNC que

coincide con el impulso de temporización en la señal de temporización T2. El impulso de control que coincide con el impulso de temporización en la señal de temporización T2 inicia el segundo registro de desplazamiento 1504 descargando el nodo interno 1420 a través del primer transistor de evaluación 1408, del transistor de entrada 1410 y de la dirección del transistor (no mostrado). El primer registro de desplazamiento 1502 no se inicia porque está deshabilitado.

El segundo registro de desplazamiento 1504 proporciona una única señal de salida SO1 de nivel de tensión alto al segundo circuito lógico 1508 que proporciona trece señales de dirección ~ A1, ~ A2, ..., ~ A7. Cada serie subsiguiente de seis impulsos cambia la señal de nivel de tensión alto a la siguiente señal de salida SO2 - SO13 del registro de desplazamiento. El segundo circuito lógico 1508 recibe cada señal de salida SO1 - SO13 de nivel de tensión alto, y proporciona las direcciones correspondientes, de la dirección trece a la dirección uno, en las señales de dirección ~ A1, ~ A2, ..., ~ A7. Después de que la señal de salida del registro de desplazamiento SO1 ha estado a nivel de tensión alto, todas las señales de salida SO1 - SO13 del registro de desplazamiento se ajustan en niveles de tensión bajos, y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 se ajustan a niveles de tensión altos.

La figura 20 es un diagrama que ilustra un generador de direcciones 1600 que utiliza la célula del registro de desplazamiento 1400 en un registro de desplazamiento 1602 para proporcionar direcciones en una dirección de avance y en una dirección de retroceso. El generador de direcciones 1600 incluye el registro de desplazamiento 1602, un circuito lógico de avance 1604, un circuito lógico de retroceso 1606 y un circuito de dirección 1608.

El registro de desplazamiento 1602 está acoplado eléctricamente al circuito lógico de avance 1604 y al circuito lógico de retroceso 1606 mediante las líneas de salida 1610a - 1610m del registro de desplazamiento. Las líneas de salida 1610a - 1610m del registro de desplazamiento proporcionan las señales de salida SO1 - SO13 del registro de desplazamiento para reenviar el circuito lógico 1604 como señales de entrada AI1 - AI13, respectivamente. Las líneas de salida 1610a - 1610m del registro de desplazamiento proporcionan señales de salida SO1 - SO13 del registro de desplazamiento para invertir el circuito lógico 1606 como señales de entrada AI13 - AI1, respectivamente. Además, el registro de desplazamiento 1602 está acoplado eléctricamente a la línea de señal de control 1612 que proporciona la señal de control CSYNC al registro de desplazamiento 1602. Además, el registro de desplazamiento 1602 recibe impulsos de temporización de las señales de temporización T1 - T4.

El registro de desplazamiento 1602 está acoplado eléctricamente a la primera línea de señal de temporización 1614 que proporciona la señal de temporización T1 al registro de desplazamiento 1602 como primera señal de precarga PRE1. El registro de desplazamiento 1602 está acoplado eléctricamente a la primera red de división de resistencia 1616 a través de la primera línea de señal de evaluación 1618. La primera red de división de resistencia 1616 está acoplada eléctricamente a la segunda línea de señal de temporización 1620 que conduce la señal de temporización T2 a la primera red de división de resistencia 1616. La primera red de división de resistencia 1616 proporciona una señal de temporización T2 de nivel de tensión más bajo para desplazar el registro 1602 a través de la primera línea de señal de evaluación 1618 como primera señal de evaluación EVAL1. El registro de desplazamiento 1602 está acoplado eléctricamente a la tercera línea de señal de temporización 1622 que proporciona la señal de temporización T3 al registro de desplazamiento 1602 como segunda señal de precarga PRE2. El registro de desplazamiento 1602 está acoplado eléctricamente a la segunda red de división de resistencia 1624 a través de la segunda línea de señal de evaluación 1626. La segunda red de división de resistencia 1624 está acoplada eléctricamente a la cuarta línea de señal de temporización 1628 que conduce la señal de temporización T4 a la segunda red de división de resistencia 1624. La segunda red de división de resistencia 1624 proporciona una señal de temporización T4 de reducción de tensión para cambiar el registro 1602 a través de la segunda línea de señales de evaluación 1626 como segunda señal de evaluación EVAL2.

El circuito de dirección 1608 está acoplado eléctricamente al circuito lógico de avance 1604 a través de la línea de señal de dirección 1630 de avance y al circuito lógico de retroceso 1606 a través de la línea de señal de dirección 1632 de retroceso. La línea de señal 1630 de dirección de avance proporciona la señal de dirección de avance DIRF desde el circuito de dirección 1608 hasta el circuito lógico de avance 1604. La línea de señal 1632 de dirección de retroceso proporciona la señal de dirección de retroceso DIRR desde el circuito de dirección 1608 al circuito lógico de retroceso 1606. Además, el circuito de dirección 1608 está acoplado eléctricamente a la línea de señal de control 1612 que proporciona la señal de control CSYNC al circuito de dirección 1608. Además, el circuito de dirección 1608 recibe impulsos de temporización de la señal de temporización T3 - T6.

El circuito de dirección 1608 está acoplado eléctricamente a la tercera línea de señal de temporización 1622 para recibir la señal de temporización T3 como cuarta señal de precarga PRE4, y a la segunda línea de señal de evaluación 1626 para recibir la señal de temporización T4 de nivel de tensión más bajo como cuarta señal de evaluación EVAL4. Además, el circuito de dirección 1608 está acoplado eléctricamente a la quinta línea de señal de temporización 1634 que proporciona la señal de temporización T5 al circuito de dirección 1608 como tercera señal de precarga PRE3. Además, el circuito de dirección 1608 está acoplado eléctricamente a la tercera red de división de resistencia 1636 a través de la tercera línea de señal de evaluación 1638. La tercera red de división de resistencia 1636 está acoplada eléctricamente a la sexta línea de señal de temporización 1640 que proporciona la señal de temporización T6 a la tercera red de división de resistencia 1636. La tercera red de división de resistencia 1636 proporciona una señal de temporización T6 de nivel de tensión más bajo al circuito de dirección 1608 como tercera señal de evaluación EVAL3.

- 5 El circuito lógico de avance 1604 está acoplado eléctricamente a las líneas de salida 1610a - 1610m del registro de desplazamiento para recibir las señales de salida SO1-SO13 del registro de desplazamiento como señales de entrada AI1 - AI13, respectivamente. Además, el circuito lógico de avance 1604 está acoplado eléctricamente a las líneas de dirección 1642a - 1642g para proporcionar señales de dirección ~ A1, ~ A2, ..., ~ A7, respectivamente. El circuito lógico de retroceso 1606 está acoplado eléctricamente a las líneas de salida 1610a - 1610m del registro de desplazamiento para recibir las señales de salida SO1-SO13 del registro de desplazamiento como señales de entrada AI13 - AI1, respectivamente. Además, el circuito lógico de retroceso 1606 está acoplado eléctricamente a las líneas de dirección 1642a - 1642g para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7, respectivamente.
- 10 El registro de desplazamiento 1602 y los circuitos lógicos de avance y de retroceso 1604 y 1606 proporcionan señales de nivel de tensión bajo en las señales de dirección ~ A1, ~ A2, ..., ~ A7, para proporcionar trece direcciones, tal como se describió anteriormente. El registro de desplazamiento 1602 y el circuito lógico de avance 1604 proporcionan las trece direcciones en una dirección de avance de la dirección uno a la dirección trece. El registro de desplazamiento 1602 y el circuito lógico de retroceso 1606 proporcionan las trece direcciones en la dirección de retroceso de la dirección trece a la dirección uno. El circuito de dirección 1608 proporciona las señales de dirección DIRF y DIRR que habilitan el circuito lógico de avance 1604 para el funcionamiento en la dirección de avance o el circuito lógico de retroceso 1606 para el funcionamiento en la dirección de retroceso.
- 15 Las señales de temporización T1 - T6 proporcionan una serie de seis impulsos. Cada señal de temporización T1 - T6 proporciona un impulso en la serie de seis impulsos, y las señales de temporización T1 - T6 proporcionan impulsos en orden de la señal de temporización T1 a la señal de temporización T6.
- 20 El registro de desplazamiento 1602 incluye trece células de registro de desplazamiento tales como la célula del registro de desplazamiento 1400. Las trece células de registro de desplazamiento 1400 están acopladas eléctricamente en serie con la línea de salida 1430 de una acoplada eléctricamente a la línea de entrada 1411 de la célula del registro de desplazamiento 1400 siguiente en la línea. La primera célula del registro de desplazamiento 1400 de la serie recibe la señal de control CSYNC como señal de entrada SI, y proporciona la señal de salida SO1.
- 25 La siguiente célula del registro de desplazamiento 1400 recibe la señal de salida SO1 como señal de entrada SI y proporciona la señal de salida SO2, y así sucesivamente, incluyendo que la última célula del registro de desplazamiento 1400 recibe la señal de salida SO12 anterior como señal de entrada SI y proporciona la señal de salida SO13.
- 30 El registro de desplazamiento 1602 se inicia mediante un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T2. En respuesta, se proporciona una única señal de nivel de tensión alto en SO1. Durante cada serie subsiguiente de seis impulsos de temporización, el registro de desplazamiento 1602 desplaza la única señal de nivel de tensión alto a la siguiente célula del registro de desplazamiento 1400 y la señal de salida SO1 - SO13 del registro de desplazamiento. La única señal de nivel de tensión alto se desplaza de la señal de salida SO1 del registro de desplazamiento a la señal de salida SO2 del registro de desplazamiento, y así sucesivamente, hasta, e incluyendo, la señal de salida SO13 del registro de desplazamiento. Después de que la señal de salida del registro de desplazamiento SO13 se ha ajustado en un nivel de tensión alto, todas las señales de salida SO1 - SO13 del registro de desplazamiento son ajustadas a niveles de tensión bajos.
- 35 El circuito lógico de avance 1604 es similar al circuito lógico 406 (mostrado en la figura 9). El circuito lógico de avance 1604 recibe la única señal de nivel de tensión alto como una señal de entrada AI1 - AI13 y proporciona las correspondientes señales de dirección de nivel de tensión bajo en las señales de dirección ~ A1, ~ A2, ..., ~ A7. En respuesta a una señal de entrada AI1 de nivel de tensión alto, el circuito lógico de avance 1604 proporciona las señales de dirección ~ A1 y ~ A2 de la dirección uno a niveles de tensión bajos. En respuesta a una señal de entrada AI2 de nivel de tensión alto, el circuito lógico de avance 1604 proporciona las señales de dirección ~ A1 y ~ A3 de la dirección dos a niveles de tensión bajos, y así sucesivamente, e incluye una señal de entrada AI13 de nivel de tensión alto y un circuito lógico de avance 1604 que proporciona las señales de dirección ~ A3 y ~ A5 de la dirección trece a niveles de tensión bajos.
- 40 El circuito lógico de retroceso 1606 es similar al circuito lógico 406 (mostrado en la figura 9), y recibe las señales de salida SO1 - SO13 de nivel de tensión alto como señales de entrada AI13 - AI1, respectivamente. El circuito lógico de retroceso 1606 proporciona las trece direcciones en orden inverso, de la dirección trece a la dirección uno. En respuesta a una señal SO1 de nivel de tensión alto, que se recibe como señal de entrada AI13, el circuito lógico de retroceso 1606 proporciona trece señales de dirección ~ A3 y ~ A5 a niveles de tensión bajos. A continuación, en respuesta a una señal SO2 de nivel de tensión alto, que se recibe como señal de entrada AI12, el circuito lógico de retroceso 1606 proporciona las señales de dirección ~ A3 y ~ A4 de la dirección doce a niveles de tensión bajos, y así sucesivamente, hasta, e incluyendo en respuesta a una señal SO13 de nivel de tensión alto, que se recibe como señal de entrada AI1, el circuito lógico de retroceso 1606 proporciona las señales de dirección ~ A1 y ~ A2 de la dirección uno a niveles de tensión bajos.
- 45 El circuito de dirección 1608 es similar al circuito de dirección 404 de la figura 10B. Si el circuito de dirección 1608 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T4, el circuito de dirección 1608 proporciona una señal de dirección de bajo nivel de tensión
- 50
- 55
- 60

DIRR y una señal de dirección de alto nivel de tensión DIRF para el desplazamiento en la dirección de avance, de la dirección uno a la dirección trece. Si el circuito de dirección 1608 recibe un impulso de control que coincide con un impulso de temporización en la señal de temporización T6, el circuito de dirección 1608 proporciona una señal de dirección DIRF de nivel de tensión bajo y una señal de dirección DIRR de nivel de tensión alto para el desplazamiento en la dirección de retroceso de la dirección trece a la dirección uno.

En una realización, cada circuito lógico 1604 y 1606 incluye un transistor de dirección situado en serie con el transistor de precarga 444 de la línea de evaluación lógica. En cada circuito lógico 1604 y 1606, la ruta drenaje - fuente del transistor de dirección está acoplada eléctricamente entre la ruta drenaje - fuente del transistor de precarga de la línea de evaluación lógica 444 y la línea de la señal de evaluación lógica 474. La puerta del transistor de dirección en el circuito lógico de avance 1604 está acoplada eléctricamente a la línea de dirección de avance 1630 para recibir la señal de dirección de avance DIRF. La puerta del transistor de dirección en el circuito lógico de retroceso 1606 está acoplada eléctricamente a la línea de dirección de retroceso 1632 para recibir la señal de dirección de retroceso DIRR. En otra realización, cada circuito lógico 1604 y 1606 incluye un transistor de dirección situado en serie con transistores de evaluación lógica 440. En cada circuito lógico 1604 y 1606, la ruta drenaje - fuente del transistor de dirección está acoplada eléctricamente entre cada una de las rutas drenaje - fuente de los transistores de evaluación lógica 440 y referencia 478.

En una realización, una señal de dirección DIRF de nivel de tensión alto activa el transistor de dirección en el circuito lógico de avance 1604 para permitir que el impulso de temporización en la señal de temporización T5 cargue la línea de señal de evaluación lógica 474, que activa los transistores de evaluación lógica 440 en el circuito lógico de avance 1604 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de avance. Una señal de dirección DIRF de nivel de tensión bajo desactiva el transistor de dirección para deshabilitar el circuito lógico de avance 1604. Una señal de dirección DIRR de nivel de tensión alto activa el transistor de dirección en el circuito lógico de retroceso 1606 para permitir que el impulso de temporización en la señal de temporización T5 cargue la línea de señal de evaluación lógica 474, que activa los transistores de evaluación lógica 440 en el circuito lógico de retroceso 1606 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de retroceso. Una señal de dirección DIRR de nivel de tensión bajo desactiva el transistor de dirección en el circuito lógico de retroceso 1606 para deshabilitar el circuito lógico de retroceso 1606.

En la operación de avance, en una serie de seis impulsos, el circuito de dirección 1608 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T4 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de avance. La señal de dirección DIRF de nivel de tensión alto activa el circuito lógico de avance 1604, y la señal de dirección DIRR de nivel de tensión bajo desactiva el circuito lógico de retroceso 1606

En la siguiente serie de seis impulsos, se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T2. El impulso de control que coincide con el impulso de temporización en la señal de temporización T2 inicia el registro de desplazamiento 1602. El registro de desplazamiento 1602 proporciona una única señal de salida SO1 de nivel de tensión alto para reenviar el circuito lógico 1604 que proporciona las señales de dirección A1, ~ A2, ..., ~ A7 de la dirección uno. También se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T4 para continuar proporcionando las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de avance.

En cada serie subsiguiente de seis impulsos, se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T4 para continuar proporcionando las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de avance. Asimismo, en cada serie subsiguiente de seis impulsos, el registro de desplazamiento 1602 desplaza la señal de nivel de tensión alto desde una señal de salida SO1 - SO13 del registro de desplazamiento a la siguiente señal de salida SO1-SO13 del registro de desplazamiento. El circuito lógico de avance 1604 recibe cada señal de salida SO1 - SO13 de nivel alto y proporciona la dirección correspondiente, desde la dirección uno a la dirección trece en las señales de dirección ~ A1, ~ A2, ..., ~ A7. Después de que la señal de salida SO13 del registro de desplazamiento ha estado a nivel alto, todas las señales de salida SO1 - SO13 del registro de desplazamiento se ajustan a niveles de tensión bajos y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 se ajustan a niveles de tensión altos.

En el funcionamiento en la dirección de retroceso, en una serie de seis impulsos, el circuito 1608 recibe un impulso de control en la señal de control CSYNC que coincide con un impulso de temporización en la señal de temporización T6 para proporcionar las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de retroceso. La señal de dirección DIRF de nivel de tensión bajo desactiva el circuito lógico de avance 1604 y la señal de dirección DIRR de nivel de tensión alto habilita el circuito lógico de retroceso 1606.

En la siguiente serie de seis impulsos, se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T2. El impulso de control que coincide con el impulso de temporización en la señal de temporización T2 inicia el registro de desplazamiento 1602. El registro de desplazamiento 1602 proporciona una única señal de salida SO1 de nivel de tensión alto al circuito lógico de retroceso 1606 como señal de entrada A13. El circuito lógico de retroceso 1606 proporciona trece señales de

dirección ~ A1, ~ A2, ..., ~ A7. Asimismo, se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T6 para continuar proporcionando las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de retroceso.

5 En cada serie subsiguiente de seis impulsos, se proporciona un impulso de control en la señal de control CSYNC que coincide con el impulso de temporización en la señal de temporización T6 para continuar proporcionando las señales de dirección ~ A1, ~ A2, ..., ~ A7 en la dirección de retroceso. Además, en cada serie subsiguiente de seis impulsos, el registro de desplazamiento 1602 desplaza la señal de nivel de tensión alto desde una señal de salida SO1 - SO13 del registro de desplazamiento a la siguiente señal de salida SO1 - SO13 del registro de desplazamiento. El circuito lógico de retroceso 1606 recibe cada señal de salida SO1 - SO13 de nivel de tensión alto y proporciona la dirección correspondiente de la dirección trece a la dirección uno en las señales de dirección ~ A1, ~ A2, ..., ~ A7. Después de que la señal de salida SO1 del registro de desplazamiento ha estado a nivel alto, todas las señales de salida SO1 - SO13 del registro de desplazamiento se ajustan a niveles de tensión bajos, y todas las señales de dirección ~ A1, ~ A2, ..., ~ A7 se ajustan a niveles de tensión altos.

15 La figura 21 es un diagrama que ilustra una disposición de ejemplo de una realización de una matriz de cabezal de impresión 1700. La matriz del cabezal de impresión 1700 incluye seis grupos de disparo 1702a - 1702f dispuestos a lo largo de tres fuentes de alimentación de fluido de tinta, representadas en el presente documento como ranuras de alimentación 1704, 1706 y 1708. Los grupos de disparo 1702a y 1702d están dispuestos a lo largo de la ranura de alimentación de tinta 1704, los grupos de disparo 1702b y 1702e están dispuestos a lo largo de la ranura de alimentación de tinta 1706, y los grupos de disparo 1702c y 1702f están dispuestos a lo largo de la ranura de alimentación de tinta 1708. Las ranuras de alimentación de tinta 1704, 1706 y 1708 están situadas paralelas entre sí, y cada una de las ranuras de alimentación de tinta 1704, 1706 y 1708 incluye una longitud que se extiende a lo largo de la dirección-y de la matriz del cabezal de impresión 1700. En una realización, cada una de las ranuras de alimentación de tinta 1704, 1706 y 1708 suministra una tinta de color diferente a los generadores de gotas 60 en los grupos de disparo 1702a - 1702f. En esta realización, la ranura de alimentación de tinta 1704 suministra tinta de color amarillo, la ranura de alimentación de tinta 1706 suministra tinta de color magenta y la ranura de alimentación de tinta 1708 suministra tinta de color cian. En otras realizaciones, las ranuras de alimentación de tinta 1704, 1706 y 1708 pueden suministrar cualquier tinta del color adecuado del mismo o diferente color.

25 Los grupos de disparo 1702a - 1702f se dividen en ocho grupos de líneas de datos, indicados en D1 - D8. Cada grupo de líneas de datos D1 - D8 incluye células de disparo precargadas 120 de cada uno de los grupos de disparo 1702a - 1702f. Cada una de las células de disparo precargadas 120 en un grupo de líneas de datos D1 - D8 está acoplada eléctricamente a una línea de datos 208a - 208h. El grupo de líneas de datos D1, indicado en 1710a - 1710f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208a. El grupo de líneas de datos D2, indicado en 1712a - 1712f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208b. El grupo de líneas de datos D3, indicado en 1714a - 1714f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208c. El grupo de líneas de datos D4, indicado en 1716a - 1716f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208d. El grupo de líneas de datos D5, indicado en 1718a - 1718f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208e. El grupo de líneas de datos D6, indicado en 1720a - 1720f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208f. El grupo de líneas de datos D7, indicado en 1722a - 1722f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208g, y el grupo de líneas de datos D8, indicado en 1724a - 1724f, incluye células de disparo precargadas 120 acopladas eléctricamente a la línea de datos 208h. Cada una de las células de disparo precargadas 120 en la matriz del cabezal de impresión 1700 está acoplada eléctricamente a una sola línea de datos 208a - 208h. Cada línea de datos 208a - 208h está acoplada eléctricamente a todas las puertas de los transistores de datos 136 en las células de disparo precargadas 120 del grupo de líneas de datos D1 - D8 correspondiente.

30 El grupo de disparo uno (FG1) 1702a está dispuesto a lo largo de una mitad de la longitud de la ranura de alimentación de tinta 1704. La ranura de alimentación de tinta 1704 incluye lados opuestos 1704a y 1704b que se extienden a lo largo de la dirección-y de la matriz del cabezal de impresión 1700. Las células de disparo precargadas 120 en el cabezal de impresión 1700 incluyen resistencias de disparo 52 que forman parte de los generadores de gotas 60. Los generadores de gotas 60 en el FG1 1702a están dispuestos a lo largo de cada uno de los lados opuestos 1704a y 1704b de la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en el FG1 1702a están acoplados de manera fluida a la ranura de alimentación de tinta 1704, para recibir tinta desde la ranura de alimentación de tinta 1704.

35 Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7, indicados en 1710a, 1714a, 1718a y 1722a, están dispuestos a lo largo de un lado 1704a de la ranura de alimentación de tinta 1704, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8, indicados en 1712a, 1716a, 1720a y 1724a, están dispuestos a lo largo del lado opuesto 1704b de la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710a, 1714a, 1718a y 1722a están dispuestos entre un lado 1700a de la matriz del cabezal de impresión 1700 y la ranura de alimentación de tinta 1704, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8 en 1712a, 1716a, 1720a y 1724a están dispuestos a lo largo de un canal de encaminamiento interno de la matriz del cabezal de impresión 1700 entre la ranura de alimentación de tinta 1704 y la ranura de alimentación de tinta 1706. En una realización, los generadores de gotas

60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710a, 1714a, 1718a y 1722a están dispuestos a lo largo de un lado 1704a de la ranura de alimentación de tinta 1704, y los generadores de gotas 60 para los grupos de líneas de datos D2, D4, D6 y D8 en 1712a, 1716a, 1720a y 1724a están dispuestos a lo largo del lado opuesto 1704b de la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en el grupo de líneas de datos D1 en 1710a son generadores de gotas 60 opuestos en el grupo de líneas de datos D2 en 1712a. Los generadores de gotas 60 en el grupo de líneas de datos D3 en 1714a son generadores de gotas 60 opuestos en el grupo de líneas de datos D4 en 1716a. Los generadores de gotas 60 en el grupo de líneas de datos D5 en 1718a son generadores de gotas 60 opuestos en el grupo de líneas de datos D6 en 1720a, y los generadores de gotas 60 en el grupo de líneas de datos D7 en 1722a son generadores de gotas 60 opuestos en el grupo de líneas de datos D8 en 1724a.

El grupo de disparo cuatro (FG4) 1702d está dispuesto a lo largo de la otra mitad de la longitud de la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en el FG4 1702d están dispuestos a lo largo de los lados opuestos 1704a y 1704b de la ranura de alimentación de tinta 1704 y se acoplan de manera fluida a la ranura de alimentación de tinta 1704 para recibir tinta desde la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7, indicados en 1710d, 1714d, 1718d y 1722d, están dispuestos a lo largo de un lado 1704a de la ranura de alimentación de tinta 1704, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8, indicados en 1712d, 1716d, 1720d y 1724d, están dispuestos a lo largo del lado opuesto 1704b de la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710d, 1714d, 1718d y 1722d están dispuestos entre un lado 1700a de la matriz del cabezal de impresión 1700 y la ranura de alimentación de tinta 1704, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8 en 1712d, 1716d, 1720d y 1724d están dispuestos a lo largo de un canal de encaminamiento interno de la matriz del cabezal de impresión 1700 entre la ranura de alimentación de tinta 1704 y la ranura de alimentación de tinta 1706. En una realización, los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710d, 1714d, 1718d y 1722d están dispuestos a lo largo de un lado 1704a de la ranura de alimentación de tinta 1704, y los generadores de gotas 60 para los grupos de líneas de datos D2, D4, D6 y D8 en 1712d, 1716d, 1720d y 1724d están dispuestos a lo largo del lado opuesto 1704b de la ranura de alimentación de tinta 1704. Los generadores de gotas 60 en el grupo de líneas de datos D1 en 1710d son opuestos a los generadores de gotas 60 en el grupo de líneas de datos D2 en 1712d. Los generadores de gotas 60 en el grupo de líneas de datos D3 en 1714d son generadores de gotas opuestos 60 en el grupo de líneas de datos D4 en 1716d. Los generadores de gotas 60 en el grupo de líneas de datos D5 en 1718d son generadores de gotas opuestos 60 en el grupo de líneas de datos D6 en 1720d, y los generadores de gotas 60 en el grupo de líneas de datos D7 en 1722d son generadores de gotas opuestos 60 en el grupo de líneas de datos D8 en 1724d.

El grupo de disparo dos (FG2) 1702b está dispuesto a lo largo de la mitad de la longitud de la ranura de alimentación de tinta 1706. La ranura de alimentación de tinta 1706 incluye lados opuestos 1706a y 1706b que se extienden a lo largo de la dirección-y de la matriz del cabezal de impresión 1700. Los generadores de gotas 60 en el FG2 1702b están dispuestos a lo largo de cada uno de los lados opuestos 1706a y 1706b de la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en el FG2 1702b están acoplados de manera fluida a la ranura de alimentación de tinta 1706 para recibir tinta desde la ranura de alimentación de tinta 1706.

Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7, indicados en 1710b, 1714b, 1718b y 1722b, están dispuestos a lo largo de un lado 1706b de la ranura de alimentación de tinta 1706, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8, indicados en 1712b, 1716b, 1720b y 1724b, están dispuestos a lo largo del lado opuesto 1706a de la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710b, 1714b, 1718b y 1722b están dispuestos a lo largo de un canal interno entre la ranura de alimentación de tinta 1706 y la ranura de alimentación de tinta 1708, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8 en 1712b, 1716b, 1720b y 1724b están dispuestos a lo largo de un canal interno entre la ranura de alimentación de tinta 1704 y la ranura de alimentación de tinta 1706. En una realización, los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710b, 1714b, 1718b y 1722b están dispuestos a lo largo de un lado 1706b de la ranura de alimentación de tinta 1706, y los generadores de gotas 60 para los grupos de líneas de datos D2, D4, D6 y D8 en 1712b, 1716b, 1720b y 1724b están dispuestos a lo largo del lado opuesto 1706a de la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en el grupo de líneas de datos D1 en 1710b son generadores de gotas 60 opuestos en el grupo de líneas de datos D2 en 1712b. Los generadores de gotas 60 en el grupo de líneas de datos D3 en 1714b son generadores de gotas 60 opuestos en el grupo de líneas de datos D4 en 1716b. Los generadores de gotas 60 en el grupo de líneas de datos D5 en 1718b son generadores de gotas 60 opuestos en el grupo de líneas de datos D6 en 1720b, y los generadores de gotas 60 en el grupo de líneas de datos D7 en 1722b son generadores de gotas 60 opuestos en el grupo de líneas de datos D8 en 1724b.

El grupo de disparo cinco (FG5) 1702e está dispuesto a lo largo de la otra mitad de la longitud de la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en el FG5 1702e están dispuestos a lo largo de los lados opuestos 1706a y 1706b de la ranura de alimentación de tinta 1706 y se acoplan de manera fluida a la ranura de alimentación de tinta 1706 para recibir tinta desde la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7, indicados en 1710e, 1714e, 1718e y 1722e, están dispuestos a lo largo de un lado 1706b de la ranura de alimentación de tinta 1706, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8, indicados en 1712e, 1716e, 1720e y 1724e, están dispuestos a lo largo del lado opuesto 1706a de la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en los grupos de líneas de

datos D1, D3, D5 y D7 en 1710e, 1714e, 1718e y 1722e están dispuestos a lo largo de un canal interno entre la ranura de alimentación de tinta 1706 y la ranura de alimentación de tinta 1708, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8 en 1712e, 1716e, 1720e y 1724e están dispuestos a lo largo de un canal interno de la matriz del cabezal de impresión 1700 entre la ranura de alimentación de tinta 1704 y la ranura de alimentación de tinta 1706. En una realización, los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710e, 1714e, 1718e y 1722e están dispuestos a lo largo de un lado 1706b de la ranura de alimentación de tinta 1706 y los generadores de gotas 60 para los grupos de líneas de datos D2, D4, D6 y D8 en 1712e, 1716e, 1720e y 1724e están dispuestos a lo largo del lado opuesto 1706a de la ranura de alimentación de tinta 1706. Los generadores de gotas 60 en el grupo de líneas de datos D1 en 1710e son generadores de gotas 60 opuestos en el grupo de líneas de datos D2 en 1712e. Los generadores de gotas 60 en el grupo de líneas de datos D3 en 1714e son generadores de gotas 60 opuestos en el grupo de líneas de datos D4 en 1716e. Los generadores de gotas 60 en el grupo de líneas de datos D5 en 1718e son generadores de gotas 60 opuestos en el grupo de líneas de datos D6 en 1720e, y los generadores de gotas 60 en el grupo de líneas de datos D7 en 1722e son generadores de gotas 60 opuestos en el grupo de líneas de datos D8 en 1724e.

El grupo de disparo tres (FG3) 1702c está dispuesto a lo largo de la mitad de la longitud de la ranura de alimentación de tinta 1708. La ranura de alimentación de tinta 1708 incluye lados opuestos 1708a y 1708b que se extienden a lo largo de la dirección y de la matriz del cabezal de impresión 1700. Los generadores de gotas 60 en el FG3 1702c están dispuestos a lo largo de cada uno de los lados opuestos 1708a y 1708b de la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en el FG3 1702c están acoplados de manera fluida a la ranura de alimentación de tinta 1708 para recibir tinta desde la ranura de alimentación de tinta 1708.

Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7, indicados en 1710c, 1714c, 1718c y 1722c, están dispuestos a lo largo de un lado 1708a de la ranura de alimentación de tinta 1708, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8, indicados en 1712c, 1716c, 1720c y 1724c, están dispuestos a lo largo del lado opuesto 1708b de la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710c, 1714c, 1718c y 1722c están dispuestos a lo largo de un canal interno entre la ranura de alimentación de tinta 1706 y la ranura de alimentación de tinta 1708, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8 en 1712c, 1716c, 1720c y 1724c están dispuestos entre un lado 1700b de la matriz del cabezal de impresión 1700 y la ranura de alimentación de tinta 1708. En una realización, los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710c, 1714c, 1718c y 1722c están dispuestos a lo largo de un lado 1708a de la ranura de alimentación de tinta 1708 y los generadores de gotas 60 para los grupos de líneas de datos D2, D4, D6 y D8 en 1712c, 1716c, 1720c y 1724c están dispuestos a lo largo del lado opuesto 1708b de la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en el grupo de líneas de datos D1 en 1710c son generadores de gotas 60 opuestos en el grupo de líneas de datos D2 en 1712c. Los generadores de gotas 60 en el grupo de líneas de datos D3 en 1714c son generadores de gotas 60 opuestos en el grupo de líneas de datos D4 en 1716c. Los generadores de gotas 60 en el grupo de líneas de datos D5 en 1718c son generadores de gotas 60 opuestos en el grupo de líneas de datos D6 en 1720c, y los generadores de gotas 60 en el grupo de líneas de datos D7 en 1722c son generadores de gotas 60 opuestos en el grupo de líneas de datos D8 en 1724c.

El grupo de disparo seis (FG6) 1702f está dispuesto a lo largo de la otra mitad de la longitud de la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en el FG6 1702f están dispuestos a lo largo de los lados opuestos 1708a y 1708b de la ranura de alimentación de tinta 1708 y se acoplan de manera fluida a la ranura de alimentación de tinta 1708 para recibir tinta desde la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7, indicados en 1710f, 1714f, 1718f y 1722f, están dispuestos a lo largo de un lado 1708a de la ranura de alimentación de tinta 1708, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8, indicados en 1712f, 1716f, 1720f y 1724f, están dispuestos a lo largo del lado opuesto 1708b de la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710f, 1714f, 1718f y 1722f están dispuestos a lo largo de un canal interno entre la ranura de alimentación de tinta 1706 y la ranura de alimentación de tinta 1708, y los generadores de gotas 60 en los grupos de líneas de datos D2, D4, D6 y D8 en 1712f, 1716f, 1720f y 1724f están dispuestos entre un lado 1700b de la matriz del cabezal de impresión 1700 y la ranura de alimentación de tinta 1708. En una realización, los generadores de gotas 60 en los grupos de líneas de datos D1, D3, D5 y D7 en 1710f, 1714f, 1718f y 1722f están dispuestos a lo largo de un lado 1708a de la ranura de alimentación de tinta 1708, y los generadores de gotas 60 para los grupos de líneas de datos D2, D4, D6 y D8 en 1712f, 1716f, 1720f y 1724f están dispuestos a lo largo del lado opuesto 1708b de la ranura de alimentación de tinta 1708. Los generadores de gotas 60 en el grupo de líneas de datos D1 en 1710f son generadores de gotas 60 opuestos en el grupo de líneas de datos D2 en 1712f. Los generadores de gotas 60 en el grupo de líneas de datos D3 en 1714f son generadores de gotas 60 opuestos en el grupo de líneas de datos D4 en 1716f. Los generadores de gotas 60 en el grupo de líneas de datos D5 en 1718f son generadores de gotas 60 opuestos en el grupo de líneas de datos D6 en 1720f, y los generadores de gotas 60 en el grupo de líneas de datos D7 en 1722f son generadores de gotas 60 opuestos en el grupo de líneas de datos D8 en 1724f.

Los generadores de gotas 60 entre la ranura de alimentación de tinta 1704 y un lado 1700a de la matriz del cabezal de impresión 1700 están en los grupos de líneas de datos D1 en 1710a y 1710d, D3 en 1714a y 1714d, D5 en 1718a y 1718d y D7 en 1722a y 1722d. Los generadores de gotas 60 entre la ranura de alimentación de tinta 1708 y el otro lado 1700b de la matriz del cabezal de impresión 1700 están en los grupos de líneas de datos D2 en 1712c y 1712f,

D4 en 1716c y 1716f, D6 en 1720c y 1720f y D8 en 1724c y 1724f. De este modo, cuatro líneas de datos 208a, 208c, 208e y 208g son encaminadas entre la ranura de alimentación de tinta 1704 y un lado 1700a de la matriz del cabezal de impresión 1700, en lugar de encaminar las ocho líneas de datos 208a - 208h. Asimismo, cuatro líneas de datos 208b, 208d, 208f y 208h son encaminadas entre la ranura de alimentación de tinta 1708 y el otro lado 1700b de la matriz de cabezal de impresión 1700, en lugar de encaminar las ocho líneas de datos 208a - 208h.

Además, los generadores de gotas 60 entre las ranuras de alimentación de tinta 1704 y 1706 están en los grupos de líneas de datos D2 en 1712a, 1712b, 1712d y 1712e, D4 en 1716a, 1716b, 1716d y 1716e, D6 en 1720a, 1720b, 1720d y 1720e y D8 en 1724a, 1724b, 1724d y 1724e. Además, los generadores de gotas 60 entre las ranuras de alimentación de tinta 1706 y 1708 están en los grupos de líneas de datos D1 en 1710b, 1710c, 1710e y 1710f, D3 en 1714b, 1714c, 1714e y 1714f, D5 en 1718b, 1718c, 1718e y 1718f, y D7 en 1722b, 1722c, 1722e y 1722f. De este modo, cuatro líneas de datos 208b, 208d, 208f y 208h son encaminadas entre las ranuras de alimentación de tinta 1704 y 1706, y cuatro líneas de datos 208a, 208c, 208e y 208g son encaminadas entre las ranuras de alimentación de tinta 1706 y 1708, en oposición a las ocho líneas de datos 208a - 208h entre las ranuras de alimentación de tinta 1704 y 1706, y a las ranuras de alimentación de tinta 1706 y 1708. El tamaño de la matriz del cabezal de impresión 1700 se reduce encaminando cuatro líneas de datos en lugar de ocho líneas de datos 208a - 208h.

En una realización, la matriz del cabezal de impresión 1700 incluye 600 generadores de gotas 60. Cada uno de los seis grupos de disparo 1702a - 1702f incluye 100 generadores de gotas 60. Seis grupos de líneas de datos en cada uno de los grupos de disparo 1702a - 1702f incluyen 13 generadores de gotas 60 y dos de los grupos de líneas de datos en cada uno de los grupos de disparo 1702a - 1702f incluyen 11 generadores de gotas 60. En otras realizaciones, la matriz del cabezal de impresión 1700 puede incluir cualquier número adecuado de generadores de gotas 60, tal como 400 generadores de gotas 60 o más de 600 generadores de gotas 60. Además, la matriz del cabezal de impresión 1700 puede incluir cualquier número adecuado de grupos de disparo, grupos de líneas de datos y generadores de gotas 60 en cada grupo de disparo y grupos de líneas de datos. Además, la matriz del cabezal de impresión puede incluir un número menor o mayor de fuentes de alimentación de fluido

La figura 22 es un diagrama que ilustra otro aspecto de la disposición de ejemplo de una realización de la matriz del cabezal de impresión 1700. La matriz del cabezal de impresión 1700 incluye las líneas de datos 208a - 208h, las líneas de disparo 214a - 214f, fuentes de alimentación de tinta, por ejemplo, las ranuras de alimentación de tinta 1704, 1706 y 1708 y los seis grupos de disparo 1702a - 1702f. Además, la matriz del cabezal de impresión 1700 incluye los generadores de direcciones 1800a y 1800b y dos conjuntos de líneas de dirección 1806a - 1806g y 1808a - 1808g. El generador de direcciones 1800a está acoplado eléctricamente a las líneas de direcciones 1806a - 1806g, y el generador de direcciones 1800b está acoplado eléctricamente a las líneas de direcciones 1808a - 1808g. Las líneas de dirección 1806a - 1806g están acopladas eléctricamente a las células de disparo precargadas 120 en los subgrupos de fila en los grupos de disparo 1702a - 1702c, y las líneas de dirección 1808a - 1808g están acopladas eléctricamente a las células de disparo precargadas en los subgrupos de fila en los grupos de disparo 1702d - 1702f. Las líneas de dirección 1806a - 1806g y 1808a - 1808g están acopladas eléctricamente a las células de disparo precargadas 120 en subgrupos de filas, tal como se describió anteriormente para las líneas de dirección 206a - 206g, respectivamente.

Los generadores de direcciones 1800a y 1800b son similares a los generadores de direcciones 1000 y 1002 ilustrados en la figura 13. Por consiguiente, las realizaciones adecuadas de los generadores de direcciones 1800a y 1800b pueden ser implementadas tal como se ilustra en las figuras 9 - 12.

Los generadores de direcciones 1800a y 1800b suministran las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7 para disparar los grupos 1702a - 1702f a través de las líneas de dirección 1806a - 1806g y 1808a - 1808g. El generador de direcciones 1800a suministra señales de dirección ~ A1, ~ A2, ..., ~ A7 para disparar los grupos 1702a - 1702c a través de las líneas de dirección 1806a - 1806g. El generador de direcciones 1800b suministra señales de dirección ~ B1, ~ B2, ..., ~ B7 para disparar los grupos 1702d - 1702f a través de las líneas de dirección 1808a - 1808g. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 son suministradas por el generador de direcciones 1800a a los grupos de disparo 1702a - 1702c, cuando las señales de selección SEL1, SEL2 y SEL3 se proporcionan en las líneas de selección 212a - 212c. Las señales de dirección ~ B1, ~ B2, ..., ~ B7 son suministradas por el generador de direcciones 1800b a los grupos de disparo 1702d - 1702f, cuando las señales de selección SEL4, SEL5 y SEL6 se proporcionan en las líneas de selección 212d - 212f. En un ciclo a través de los grupos de disparo 1702a - 1702f, el generador de direcciones 1800a suministra señales de dirección ~ A1, ~ A2, ..., ~ A7 a la mitad de los grupos de disparo 1702a - 1702c, y el generador de direcciones 1800b suministra señales de dirección ~ B1, ~ B2, ..., ~ B7 a la otra mitad de los grupos de disparo 1702d - 1702f. En una realización, los generadores de direcciones 1800a y 1800b están sincronizados para proporcionar la misma dirección en las líneas de dirección 1806a - 1806g y 1808a - 1808g durante un ciclo a través de los grupos de disparo 1702a - 1702f. Después de cada ciclo a través de los grupos de disparo 1702a - 1702f, los generadores de direcciones 1800a y 1800b cambian las señales de dirección ~ A1, ~ A2, ..., ~ A7 y ~ B1, ~ B2, ..., ~ B7 para dirigir el siguiente subgrupo de filas secuenciales en la secuencia de trece subgrupos de fila.

Los generadores de direcciones 1800a y 1800b están situados en las esquinas opuestas de la matriz del cabezal de impresión 1700. El generador de direcciones 1800a está situado en la esquina delimitada por los lados de la matriz del cabezal de impresión 1700b y 1700c. El generador de direcciones 1800b está situado en la esquina delimitada

por los lados de la matriz del cabezal de impresión 1700a y 1700d.

Las siete líneas de dirección 1806a - 1806g son encaminadas entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1700b, y a lo largo del lado de la matriz del cabezal de impresión 1700c entre la ranura de alimentación de tinta 1704 y el lado de la matriz del cabezal de impresión 1700a. Además, las líneas de dirección 1806a - 1806g son encaminadas entre las ranuras de alimentación de tinta 1704 y 1706, y entre las ranuras de alimentación de tinta 1706 y 1708. Las líneas de dirección 1806a - 1806g son encaminadas a lo largo de la mitad de la longitud de las ranuras de alimentación de tinta 1704, 1706 y 1708 para acoplarse eléctricamente con células de disparo precargadas 120 en los grupos de disparo 1702a - 1702c. La disposición de los generadores de direcciones 1800a y 1800b puede variar, y esto se puede utilizar para aumentar la frecuencia de funcionamiento, al reducir la longitud de las rutas de señal a las células de disparo precargadas 120.

Las siete líneas de dirección 1808a - 1808g son encaminadas entre la ranura de alimentación de tinta 1704 y el lado de la matriz del cabezal de impresión 1700a, y a lo largo del lado de la matriz del cabezal de impresión 1700d entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1700b. Además, las líneas de dirección 1808a - 1808g son encaminadas entre las ranuras de alimentación de tinta 1704 y 1706 y entre las ranuras de alimentación de tinta 1706 y 1708. Las líneas de dirección 1808a - 1808g son encaminadas a lo largo de la otra mitad de la longitud de las ranuras de alimentación de tinta 1704, 1706 y 1708 para acoplarse eléctricamente con células de disparo precargadas 120 en los grupos de disparo 1702d - 1702f.

Las líneas de datos 208a, 208c, 208e y 208g son encaminadas entre el lado de la matriz del cabezal de impresión 1700a y la ranura de alimentación de tinta 1704, y entre las ranuras de alimentación de tinta 1706 y 1708. Cada una de las líneas de datos 208a, 208c, 208e y 208g que son encaminadas entre el lado de la matriz del cabezal de impresión 1700a y la ranura de alimentación de tinta 1704 está acoplada eléctricamente a las células 120 de disparo precargadas en dos grupos de disparo 1702a y 1702d. Cada una de las líneas de datos 208a, 208c, 208e y 208g que son encaminadas entre las ranuras de alimentación de tinta 1706 y 1708 está acoplada eléctricamente a las células de disparo precargadas 120 en cuatro grupos de disparo 1702b, 1702c, 1702e y 1702f. La línea de datos 208a está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D1 en 1710 para proporcionar la señal de datos ~ D1. La línea de datos 208c está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D3 en 1714 para proporcionar la señal de datos ~ D3. La línea de datos 208e está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D5 en 1718 para proporcionar la señal de datos ~ D5, y la línea de datos 208g está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D7 en 1722 para proporcionar señal de datos ~ D7. Las líneas de datos 208a, 208c, 208e y 208g reciben las señales de datos ~ D1, ~ D3, ~ D5 y ~ D7 y proporcionan las señales de datos ~ D1, ~ D3, ~ D5 y ~ D7 a las células de disparo precargadas 120 en cada una de los grupos de disparo 1702A - 1702F. En una realización, las líneas de datos 208a, 208c, 208e y 208g no son encaminadas a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708. En su lugar, cada una de las líneas de datos 208a, 208c, 208e y 208g se encamina a su grupo de líneas de datos respectivo desde una almohadilla de unión situada a lo largo del lado de la matriz del cabezal de impresión 1700 más cercano al grupo de líneas de datos en los grupos de disparo 1702a - 1702f. Las líneas de datos 208a y 208c están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1700c de la matriz del cabezal de impresión 1700, y las líneas de datos 208e y 208g están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1700d de la matriz del cabezal de impresión 1700.

Las líneas de datos 208b, 208d, 208f y 208h se dirigen entre las ranuras de alimentación de tinta 1704 y 1706 y entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1700b. Cada una de las líneas de datos 208b, 208d, 208f y 208h que son encaminadas entre las ranuras de alimentación de tinta 1704 y 1706 está acoplada eléctricamente a las células de disparo precargadas 120 en cuatro grupos de disparo 1702a, 1702b, 1702d y 1702e. Cada una de las líneas de datos 208b, 208d, 208f y 208h que son encaminadas entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1700b está acoplada eléctricamente a las células 120 de disparo precargadas en dos grupos de disparo 1702c y 1702f. La línea de datos 208b está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D2 en 1712, para proporcionar la señal de datos ~ D2. La línea de datos 208d está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D4 en 1716, para proporcionar la señal de datos ~ D4. La línea de datos 208f está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D6 en 1720, para proporcionar la señal de datos ~ D6, y la línea de datos 208h está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D8 en 1724, para proporcionar señal de datos ~ D8. Las líneas de datos 208b, 208d, 208f y 208h reciben las señales de datos ~ D2, ~ D4, ~ D6 y ~ D8 y proporcionan las señales de datos ~ D2, ~ D4, ~ D6 y ~ D8 a las células de disparo precargadas 120 en cada una de los grupos de disparo 1702A - 1702F. En una realización, las líneas de datos 208b, 208d, 208f y 208h no son encaminadas a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708. En su lugar, cada una de las líneas de datos 208b, 208d, 208f y 208h se encamina a su grupo de líneas de datos respectivo desde una almohadilla de unión situada a lo largo del lado de la matriz del cabezal de impresión 1700 más cercano al grupo de líneas de datos en los grupos de disparo 1702a - 1702f. Las líneas de datos 208b y 208d están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1700c de la matriz del cabezal de impresión 1700, y las líneas de datos 208f y 208h están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1700d de la matriz del cabezal de impresión 1700.

Las líneas de disparo 214a - 214f que conducen están situadas a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708, para suministrar señales de energía DISPARO1, DISPARO2, ..., DISPARO6 a los grupos de disparo 1702a - 1702f, respectivamente. Las líneas de disparo 214a - 214f suministran energía a las resistencias de disparo 52 en las células de disparo precargadas 120 que conducen para calentar y expulsar la tinta desde los generadores de gotas 60. Para expulsar la tinta desde cada generador de gotas 60 de manera uniforme en un grupo de disparo 1702a - 1702f, la línea de disparo 214a - 214f correspondiente está configurada para suministrar energía de manera uniforme a cada resistencia de disparo 52 en el grupo de disparo 1702a - 1702f.

La variación de energía es la diferencia porcentual máxima en la potencia disipada a través de cualquiera de las dos resistencias de disparo 52 en uno de los grupos de disparo 1702a - 1702f. La mayor cantidad de potencia se encuentra en la primera resistencia de disparo 52 de un grupo de disparo 1702a - 1702f, la resistencia de disparo 52 más cercana a la almohadilla de unión que recibe la señal de energía DISPARO1, DISPARO2, ..., DISPARO6, ya que solo se activa una única resistencia de disparo 52. La menor cantidad de potencia se encuentra en la última resistencia de disparo 52 de un grupo de disparo 1702a - 1702f, ya que todas las resistencias de disparo 52 en un subgrupo de fila están energizadas. Las contribuciones de la disposición a la variación de energía incluyen el ancho de la línea de disparo, el ancho de la línea de tierra, el grosor del metal y la longitud de la línea de disparo 214a - 214f. Una realización de la disposición y el tamaño de la línea de tierra se describe y da a conocer en la solicitud de patente pendiente, presentada en la misma fecha que la solicitud actual y asignada al Asignatario de esta solicitud. Se prefieren variaciones de energía del 10 al 15 por ciento, y se ha encontrado que variaciones de energía de hasta el 20 por ciento son variaciones de energía adecuadas.

Los grupos de disparo 1702a - 1702f y las líneas de disparo 214a - 214f se disponen a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708 para lograr una variación de energía adecuada. Las células 120 de disparo precargadas en un grupo de disparo 1702a - 1702f están situadas a lo largo de los lados opuestos de una ranura de alimentación de tinta 1704, 1706 o 1708. En lugar de tener todas las células de disparo precargadas 120 en un grupo de disparo 1702a - 1702f a lo largo de un lado de una ranura de alimentación de tinta 1704, 1706 o 1708, las células de disparo precargadas 120 en un grupo de disparo 1702a - 1702f están situadas a lo largo de la mitad de la longitud de cada uno de los lados opuestos de una ranura de alimentación de tinta 1704, 1706 o 1708. La longitud de la línea de disparo 214a - 214f correspondiente se reduce a la mitad de la longitud de una ranura de alimentación de tinta 1704, 1706 o 1708 desde un extremo de la ranura de alimentación de tinta 1704, 1706 y 1708, en comparación con la longitud total de una ranura de alimentación de tinta 1704, 1706 y 1708. Cada una de las líneas de disparo 214a - 214f está dispuesta en ambos lados de una ranura de alimentación de tinta 1704, 1706 o 1708, y está acoplada eléctricamente en un extremo de la ranura de alimentación de tinta 1704, 1706 o 1708 para formar una línea de disparo 214a - 214f sustancialmente en forma de U. Las líneas de disparo 214a - 214f sustancialmente en forma de U son efectivamente la mitad de la longitud de una línea de disparo que se extiende a lo largo de una ranura de alimentación de tinta 1704, 1706 y 1708. La siguiente tabla compara la variación de energía para las líneas de disparo 214a - 214f sustancialmente en forma de U con la de las líneas de disparo lineales, es decir, líneas de disparo que discurren a lo largo de un lado de una ranura de alimentación de tinta 1704, 1706 y 1708.

Fila	Forma de grupo de disparo	Ancho de línea de disparo	Ancho de línea de tierra	Ancho de la matriz	Grosor del metal	% evar
A	Sustancialmente en forma de U	250 μm	115 μm	4200 μm	360 nm	11 %
B	Lineal	250 μm	115 μm	4200 μm	360 nm	52 %
C	Lineal	250 μm	115 μm	4200 μm	1440 nm (4 x grosor)	36 %
D	Lineal	750 μm	615 μm	~ 7200 μm	360 nm	11 %
E	Lineal	515 μm	380 μm	~ 5790 μm	1140 nm (4 x grosor)	11 %

Tal como se muestra en la tabla, la utilización de un grupo de disparo lineal con la misma línea de disparo, línea de tierra y ancho de matriz da como resultado una variación de energía mayor e inadecuada (11 por ciento frente a 52 por ciento). La diferencia de variación de energía se mejora ligeramente al aumentar el grosor del metal a cuatro veces para reducir la resistencia de la línea de disparo. Sin embargo, la variación de energía sigue siendo inadecuada (11 por ciento frente a 36 por ciento). Alternativamente, para reducir la variación de energía al 11 por ciento en una disposición lineal del grupo de disparo, se incrementa el ancho de la matriz.

Las líneas de disparo 214a - 214f sustancialmente en forma de U están acopladas eléctricamente a las células de disparo precargadas 120 situadas a lo largo de cada uno de los lados opuestos de las ranuras de alimentación de tinta 1704, 1706 y 1708. La línea de disparo 214a está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG1 en 1702a. La línea de disparo 214a está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1704, y se extiende desde un extremo de la ranura de alimentación de tinta 1704 hasta la mitad de la longitud de la ranura de alimentación de tinta 1704 en la dirección-y. La línea de disparo 214a suministra la señal de energía DISPARO1 y los impulsos de energía al FG1 en 1702a.

- 5 La línea de disparo 214b está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG2 en 1702b. La línea de disparo 214b está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1706, y se extiende desde un extremo de la ranura de alimentación de tinta 1706 hasta la mitad de la longitud de la ranura de alimentación de tinta 1706 en la dirección-y. La línea de disparo 214b suministra la señal de energía DISPARO2 y los impulsos de energía al FG2 en 1702b.
- 10 La línea de disparo 214c está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG3 a 1702c. La línea de disparo 214c está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1708, y se extiende desde un extremo de la ranura de alimentación de tinta 1708 hasta la mitad de la longitud de la ranura de alimentación de tinta 1708 en la dirección-y. La línea de disparo 214c suministra la señal de energía DISPARO3 y los impulsos de energía al FG3 en 1702c.
- 15 La línea de disparo 214d está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG4 en 1702d. La línea de disparo 214d está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1704, y se extiende desde un extremo de la ranura de alimentación de tinta 1704 hasta la mitad de la longitud de la ranura de alimentación de tinta 1704 en la dirección-y. La línea de disparo 214d suministra la señal de energía DISPARO4 y los impulsos de energía al FG4 en 1702d.
- 20 La línea de disparo 214e está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG5 en 1702e. La línea de disparo 214e está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1706, y se extiende desde un extremo de la ranura de alimentación de tinta 1706 hasta la mitad de la longitud de la ranura de alimentación de tinta 1706 en la dirección-y. La línea de disparo 214e suministra la señal de energía DISPARO5 y los impulsos de energía al FG5 en 1702e.
- 25 La línea de disparo 214f está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG6 a 1702f. La línea de disparo 214f está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1708, y se extiende desde un extremo de la ranura de alimentación de tinta 1708 hasta la mitad de la longitud de la ranura de alimentación de tinta 1708 en la dirección-y. La línea de disparo 214f suministra la señal de energía DISPARO6 y los impulsos de energía al FG6 en 1702f.
- 30 La figura 23 es un diagrama que ilustra una vista en planta de una sección 1820 de una realización de la matriz del cabezal de impresión 1700. La sección 1820 está situada en el canal entre las ranuras de alimentación de tinta 1704 y 1706 y los grupos de líneas de datos adyacentes D6 en 1720a y 1720b. La sección 1820 incluye las líneas de dirección 1806a - 1806g, las líneas de disparo 214a y 214b y las líneas de datos 208b, 208d, 208f y 208h. Además, la sección 1820 incluye líneas de conexión cruzada 1822a - 1822c. Las líneas de dirección 1806a - 1806g, las líneas de datos 208b, 208d, 208f y 208h y las líneas de disparo 214a y 214b están dispuestas paralelas entre sí y paralelas a la longitud de las ranuras de alimentación de tinta 1704 y 1706. Las líneas de conexión cruzada 1822a - 1822c están dispuestas de manera ortogonal a las ranuras de alimentación de tinta 1704 y 1706.
- 35 Las líneas de dirección 1806a - 1806g y las líneas de datos 208b, 208d, 208f y 208h son líneas conductoras formadas como parte de la primera capa de metal. Las líneas de disparo 214a y 214b son líneas conductoras formadas como parte del metal de la segunda capa y las líneas de conexión cruzada 1822a - 1822c están formadas como parte de polisilicio. La capa de polisilicio está aislada de la primera capa de metal mediante una primera capa aislante. La primera capa de metal está separada y aislada de la segunda capa de metal por una segunda capa aislante.
- 40 Las líneas de dirección 1806a - 1806g están dispuestas entre las líneas de disparo 214a y 214b, de tal manera que las líneas de dirección 1806a - 1806g y las líneas de disparo 214a y 214b no se superponen. La superposición de prácticamente todas las líneas de dirección 1806a - 1806g y las líneas de disparo 214a y 214b a lo largo de las ranuras de alimentación de tinta 1704 y 1706 se minimiza para reducir la interferencia entre las líneas de disparo 214a y 214b y las líneas de dirección 1806a - 1806g, en comparación con la diafonía entre las líneas de disparo 214a y 214b superpuestas y las líneas de dirección 1806a-1806g. Las líneas de datos 208b, 208d, 208f y 208h y las líneas de disparo 214a y 214b se superponen a lo largo de las ranuras de alimentación de tinta 1704 y 1706.
- 45 Las líneas de dirección 1806a - 1806g reciben señales de dirección ~ A1, ~ A2, ..., ~ A7 del generador de direcciones 1800a integrado en la placa, y las líneas de datos 208b, 208d, 208f y 208h reciben señales de datos ~ D2, ~ D4, ~ D6 y ~ D8 de circuitos externos. Las líneas de conexión cruzada 1822a - 1822c están acopladas eléctricamente a las líneas de datos 208b, 208d, 208f y 208h seleccionadas o a las líneas de dirección 1806a - 1806g seleccionadas a través de vías entre la capa de polisilicio y la primera capa metálica. Las líneas de conexión cruzada 1822a - 1822c reciben y suministran señales a través del canal entre las ranuras de alimentación de tinta 1704 y 1706, desde las células de disparo precargadas 120 individuales y hacia las mismas. Las líneas de disparo 214a y 214b reciben señales de disparo DISPARO1 y DISPARO2 desde circuitos externos.
- 50 El esquema de encaminamiento en la sección 1820 se utiliza entre las ranuras de alimentación de tinta 1704 y 1706, entre las ranuras de alimentación de tinta 1706 y 1708, entre la ranura de alimentación de tinta 1704 y un lado 1700a de la matriz del cabezal de impresión 1700, y entre la ranura de alimentación de tinta 1708 y el otro lado 1700b de la matriz del cabezal de impresión 1700.
- 55

La figura 24 es un diagrama que ilustra una disposición de ejemplo de una realización de una matriz de cabezal de impresión 1900. La matriz del cabezal de impresión 1900 incluye componentes que son similares a los componentes de la matriz del cabezal de impresión 1700, y se utilizan números similares para componentes similares. La matriz del cabezal de impresión 1900 incluye las líneas de datos 208a - 208h, las líneas de disparo 214a - 214f, las ranuras de alimentación de tinta 1704, 1706 y 1708, y los seis grupos de disparo, indicados en 1702a - 1702f. Además, la matriz del cabezal de impresión 1900 incluye el generador de direcciones 1902, el enclavamiento de dirección 1904, las líneas de dirección 1908a - 1908g y las líneas de dirección 1910a - 1910g enclavadas. El generador de direcciones 1902 está acoplado eléctricamente a las líneas de direcciones 1908a - 1908g y el enclavamiento de direcciones 1904 está acoplado eléctricamente a las líneas de direcciones 1910a - 1910g enclavadas. Además, el generador de direcciones 1902 está acoplado eléctricamente al enclavamiento de direcciones 1904 a través de las líneas de interconexión 1906a - 1906g.

Una realización del generador de direcciones 1902 es similar a la del generador de direcciones 1200 que se muestra en la figura 15. Por consiguiente, una realización adecuada del generador de direcciones 1902 se puede implementar tal como se ilustra en las figuras 9 - 12.

El enclavamiento de direcciones 1904 es una realización de un generador de direcciones y se puede utilizar en lugar de un segundo generador de direcciones en la matriz del cabezal de impresión 1900. Mientras que el generador de direcciones 1902 genera direcciones basadas en todas las señales externas (por ejemplo, CSYNC y las señales de temporización T1 - T6), el enclavamiento de direcciones 1904 genera direcciones basadas en una dirección interna recibida proporcionada por el generador de direcciones 1902 y en señales de temporización externas. Una realización adecuada del enclavamiento de dirección 1904 es similar al circuito de enclavamiento 1202, mostrado en la figura 15, que incluye siete registros de enclavamiento, tal como el registro de enclavamiento 1220, ilustrado en las figuras 16 y 17.

Las líneas de dirección 1908a - 1908g están acopladas eléctricamente a las células de disparo precargadas 120 en los grupos de disparo 1702a, 1702b y en una primera parte del grupo de disparo 1702c. Las líneas de dirección enclavadas 1910a - 1910g están acopladas eléctricamente a las células de disparo precargadas 120 en los grupos de disparo 1702d - 1702f y en una segunda parte del grupo de disparo 1702c. La primera parte del grupo de disparo 1702c está dispuesta entre la ranura de alimentación de tinta 1706 y la ranura de alimentación de tinta 1708, e incluye los grupos de líneas de datos D1, D3, D5 y D7 en 1710c, 1714c, 1718c y 1722c. La segunda parte del grupo de disparo 1702c está dispuesta entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1900b e incluye los grupos de líneas de datos D2, D4, D6 y D8 en 1712c, 1716c, 1720c y 1724c. La primera parte del grupo de disparo 1702c incluye la mitad de las células de disparo precargadas 120 en el grupo de disparo 1702c y la segunda parte del grupo de disparo 1702c incluye la otra mitad de las células de disparo precargadas 120 en el grupo de disparo 1702c. Las líneas de dirección 1908a - 1908g y las líneas de dirección enclavadas 1910a - 1910g están acopladas eléctricamente a los subgrupos de filas tal como se describió anteriormente para las líneas de dirección 206a - 206g, respectivamente. Es decir, la línea de dirección 1908a / 1910a está acoplada eléctricamente a los subgrupos de fila, ya que la línea de dirección 206a está acoplada a los subgrupos de fila, la línea de dirección 1908b / 1910b está acoplada eléctricamente a los subgrupos de fila, ya que la línea de dirección 206b está acoplada a los subgrupos de fila, etc. e incluyendo que la línea de dirección 1908g / 1910g, está acoplada eléctricamente a los subgrupos de fila, ya que la línea de dirección 206g está acoplada a los subgrupos de fila.

El generador de direcciones 1902 proporciona las señales de dirección ~ A1, ~ A2, ..., ~ A7 al enclavamiento de dirección 1904 y a los grupos de disparo 1702a, 1702b y a la primera parte del grupo de disparo 1702c. El generador de direcciones 1902 proporciona las señales de dirección ~ A1, ~ A2, ..., ~ A7 al enclavamiento de dirección 1904 a través de las líneas de interconexión 1906a - 1906g y a los grupos de disparo 1702a, 1702b y a la primera parte del grupo de disparo 1702c a través de las líneas de dirección 1908a - 1908g. La señal de dirección ~ A1 es proporcionada en la línea de interconexión 1906a y en la línea de dirección 1908a, la señal de dirección ~ A2 es suministrada en la línea de interconexión 1906b y la línea de dirección 1908b, y así sucesivamente, hasta, e incluyendo, que la señal de dirección ~ A7 se suministra en la línea de interconexión 1906g y en la dirección línea 1908g.

El enclavamiento de dirección 1904 recibe las señales de dirección ~ A1, ~ A2, ..., ~ A7 y proporciona las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas, a los grupos de disparo 1702d - 1702f y a la segunda parte del grupo de disparo 1702c. El enclavamiento de dirección 1904 recibe las señales de dirección ~ A1, ~ A2, ..., ~ A7 en las líneas de interconexión 1906a - 1906g. Las señales recibidas ~ A1, ~ A2, ..., ~ A7 son enclavadas en el enclavamiento de dirección 1904, que proporciona las señales de dirección enclavadas ~ B1, ~ B2, ..., ~ B7 correspondientes. Las señales de dirección enclavadas ~ B1, ~ B2, ..., ~ B7 son proporcionadas a los grupos de disparo 1702d - 1702f y a la segunda parte del grupo de disparo 1702c a través de las líneas de dirección 1910a - 1910g enclavadas.

El enclavamiento de dirección 1904 recibe la señal de dirección ~ A1 en la línea de interconexión 1906a y enclava la señal de dirección ~ A1, para suministrar la señal de dirección enclavada ~ B1 en la línea de dirección 1910a enclavada. El enclavamiento de dirección 1904 recibe la señal de dirección ~ A2 en la línea de interconexión 1906b y enclava la señal de dirección ~ A2 para suministrar la señal de dirección ~ B2 enclavada en la línea de dirección enclavada 1910b, y así sucesivamente, hasta que el enclavamiento de dirección 1904 recibe la señal de dirección ~

A7 en la línea de interconexión 1906g y enclava la señal de dirección ~ A7 para suministrar la señal de dirección ~ B7 enclavada en la línea de dirección 1910g enclavada.

El generador de direcciones 1902 suministra las señales de dirección ~ A1, ~ A2, ..., ~ A7 válidas durante tres períodos de tiempo. Durante estos tres períodos de tiempo, las señales de selección SEL1, SEL2 y SEL3 son suministradas a los grupos de disparo 1702a - 1702c, respectivamente, una señal de selección SEL1, SEL2 o SEL3 por cada período de tiempo. El enclavamiento de dirección 1904 enclava las señales de dirección ~ A1, ~ A2, ..., ~ A7 válidas cuando la señal de selección SEL1 es suministrada al grupo de disparo 1702a. Las salidas del enclavamiento de dirección 1904 se ajustan a las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas válidas cuando la señal de selección SEL2 es suministrada al grupo de disparo 1702b. Las señales de dirección ~ A1, ~ A2, ..., ~ A7 válidas y las señales de dirección ~ B1, ~ B2, ..., ~ B7 válidas son suministradas al grupo de disparo 1702c cuando la señal de selección SEL3 es suministrada al grupo de disparo 1702c. El enclavamiento de dirección 1904 suministra las señales de dirección ~ B1, ~ B2, ..., ~ B7 válidas enclavadas durante cuatro períodos de tiempo. Durante estos cuatro períodos, las señales de selección SEL3, SEL4, SEL5 y SEL6 son suministradas a los grupos de disparo 1702c - 1702f, respectivamente, una señal de selección SEL3, SEL4, SEL5 o SEL6 por cada período de tiempo.

El generador de direcciones 1902 cambia las señales de dirección ~ A1, ~ A2, ..., ~ A7 para dirigir el siguiente subgrupo de fila de los trece subgrupos de fila después del período de tiempo que incluye la señal de selección SEL3. Las nuevas señales de dirección ~ A1, ~ A2, ..., ~ A7 son válidas antes del inicio del siguiente ciclo y del período de tiempo que incluye la señal de selección SEL1. El enclavamiento de dirección 1904 enclava las nuevas señales de dirección ~ A1, ~ A2, ..., ~ A7 después del período de tiempo que incluye la señal de selección SEL6. Las señales de dirección enclavadas ~ B1, ~ B2, ..., ~ B7 son válidas durante el siguiente ciclo antes del período de tiempo que incluye la señal de selección SEL3.

En un ciclo a través de los grupos de disparo 1702a - 1702f, el generador de direcciones 1902 proporciona las señales de dirección ~ A1, ~ A2, ..., ~ A7 a los grupos de disparo 1702a, 1702b y a la primera parte de 1702c cuando las señales de selección SEL1, SEL2 y SEL3 se suministran a los grupos de disparo 1702a, 1702b y 1702c. Asimismo, las señales de dirección ~ B1, ~ B2, ..., ~ B7 enclavadas son proporcionadas a la segunda parte del grupo de disparo 1702c y a los grupos de disparo 1702d - 1702f cuando las señales de selección SEL3, SEL4, SEL5 y SEL6 se suministran a los grupos de disparo 1702c - 1702f. El generador de direcciones 1902 y el enclavamiento de dirección 1904 suministran la misma dirección en las líneas de dirección 1908a - 1908g y las líneas de dirección enclavadas 1910a - 1910g durante un ciclo a través de los grupos de disparo 1702a - 1702f.

El generador de direcciones 1902 está dispuesto junto al enclavamiento de dirección 1904 adyacente en una esquina de la matriz del cabezal de impresión 1900 delimitada por el lado de la matriz del cabezal de impresión 1900b y el lado de la matriz del cabezal de impresión 1900c. Con el generador de direcciones 1902 y el enclavamiento de dirección 1904 adyacentes entre sí, la fiabilidad de pasar las señales de dirección ~ A1, ~ A2, ..., ~ A7 desde el generador de direcciones 1902 al enclavamiento de dirección 1904 se mejora en comparación con pasar las señales de dirección ~ A1, ~ A2, ..., ~ A7 a través de las líneas de interconexión más largas 1906a - 1906g.

En otras realizaciones, el generador de direcciones 1902 y el enclavamiento de dirección 1904 se pueden disponer en diferentes ubicaciones en la matriz del cabezal de impresión 1900. En una realización, el generador de direcciones 1902 se puede disponer en la esquina de la matriz del cabezal de impresión 1900 delimitada por el lado de la matriz del cabezal de impresión 1900b y el lado de la matriz del cabezal de impresión 1900c, y el enclavamiento de la dirección 1904 se puede disponer entre los grupos de disparo 1702c y 1702f a lo largo del lado de la matriz del cabezal de impresión 1900b. En esta realización, las líneas de interconexión 1906a - 1906g se utilizan para suministrar las señales de dirección ~ A1, ~ A2, ..., ~ A7 a la segunda parte del grupo de disparo 1702c entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1900b. El generador de direcciones 1902 suministra señales de dirección ~ A1, ~ A2, ..., ~ A7 a tres grupos de disparo 1702a - 1702c y el enclavamiento de dirección 1904 suministra señales de dirección ~ B1, ~ B2, ... ~ B7 enclavadas a tres grupos de disparo 1702d - 1702f.

En la realización de ejemplo, las siete líneas de dirección 1908a - 1908g son encaminadas a lo largo del lado de la matriz de cabezal de impresión 1900c entre la ranura de alimentación de tinta 1704 y el lado de la matriz del cabezal de impresión 1900a. Además, las líneas de dirección 1908a - 1908g son encaminadas entre las ranuras de alimentación de tinta 1704 y 1706, y entre las ranuras de alimentación de tinta 1706 y 1708. Las líneas de dirección 1908a - 1908g son encaminadas a lo largo de la mitad de la longitud de las ranuras de alimentación de tinta 1704, 1706 y 1708 para acoplarse eléctricamente con células de disparo precargadas 120 en los grupos de disparo 1702a, 1702b y a la primera parte del grupo de disparo 1702c.

Las siete líneas de dirección enclavadas 1910a - 1910g son encaminadas a lo largo de toda la longitud de la ranura de alimentación de tinta 1708 entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1900b. Las líneas de dirección enclavadas 1910a - 1910g también son encaminadas a lo largo del lado de la matriz del cabezal de impresión 1900d entre la ranura de alimentación de tinta 1704 y el lado de la matriz del cabezal de impresión 1900a. Además, las líneas de dirección 1910a - 1910g son encaminadas entre las ranuras de

alimentación de tinta 1704 y 1706, y entre las ranuras de alimentación de tinta 1706 y 1708. Las líneas de dirección 1910 a 1910g son encaminadas a lo largo de toda la ranura de alimentación de tinta 1708 entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1900b, y a lo largo de la otra mitad de las ranuras de alimentación de tinta 1704, 1706 y 1708 para acoplar eléctricamente con células de disparo cargadas 120 en la segunda parte del grupo de disparo 1702c y los grupos de disparos 1702d, 1702e y 1702f.

Las líneas de datos 208a, 208c, 208e y 208g son encaminadas entre el lado de la matriz del cabezal de impresión 1900a y la ranura de alimentación de tinta 1704, y entre las ranuras de alimentación de tinta 1706 y 1708. Cada una de las líneas de datos 208a, 208c, 208e y 208g encaminadas entre el lado de la matriz del cabezal de impresión 1900a y la ranura de alimentación de tinta 1704 está acoplada eléctricamente a las células de disparo precargadas 120 en dos grupos de disparos 1702a y 1702d. Cada una de las líneas de datos 208a, 208c, 208e y 208g encaminadas entre las ranuras de alimentación de tinta 1706 y 1708 está acoplada eléctricamente a las células de disparo precargadas 120 en cuatro grupos de disparo 1702b, 1702c, 1702e y 1702f. La línea de datos 208a está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D1 en 1710 para suministrar la señal de datos ~ D1. La línea de datos 208c está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D3 en 1714 para suministrar la señal de datos ~ D3. La línea de datos 208e está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D5 en 1718 para suministrar la señal de datos ~ D5, y la línea de datos 208g está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D7 en 1722 para suministrar señal de datos ~ D7. Las líneas de datos 208a, 208c, 208e y 208g reciben las señales de datos ~ D1, ~ D3, ~ D5 y ~ D7 y suministran las señales de datos ~ D1, ~ D3, ~ D5 y ~ D7 a las células de disparo precargadas 120 en cada uno de los grupos de disparo 1702a - 1702f. En una realización, las líneas de datos 208a, 208c, 208e y 208g no están encaminadas a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708. En su lugar, cada una de las líneas de datos 208a, 208c, 208e y 208g está encaminada a su grupo de líneas de datos respectivo desde una almohadilla de enlace situada a lo largo del lado de la matriz del cabezal de impresión 1900 más cercano al grupo de líneas de datos en los grupos de disparo 1702a - 1702f. Las líneas de datos 208a y 208c están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1900c de la matriz del cabezal de impresión 1900, y las líneas de datos 208e y 208f están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1900d de la matriz del cabezal de impresión 1900.

Las líneas de datos 208b, 208d, 208f y 208h son encaminadas entre las ranuras de alimentación de tinta 1704 y 1706 y entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1900b. Cada una de las líneas de datos 208b, 208d, 208f y 208h encaminadas entre las ranuras de alimentación de tinta 1704 y 1706 está acoplada eléctricamente a las células de disparo precargadas 120 en cuatro grupos de disparo 1702a, 1702b, 1702d y 1702e. Cada una de las líneas de datos 208b, 208d, 208f y 208h encaminadas entre la ranura de alimentación de tinta 1708 y el lado de la matriz del cabezal de impresión 1900b está acoplada eléctricamente a las células de disparo precargadas 120 en dos grupos de disparo 1702c y 1702f. La línea de datos 208b está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D2 en 1712 para suministrar la señal de datos ~ D2. La línea de datos 208d está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D4 en 1716 para suministrar la señal de datos ~ D4. La línea de datos 208f está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D6 en 1720 para suministrar la señal de datos ~ D6, y la línea de datos 208h está acoplada eléctricamente a las células de disparo precargadas 120 en el grupo de líneas de datos D8 en 1724 para suministrar señal de datos ~ D8. Las líneas de datos 208b, 208d, 208f y 208h reciben las señales de datos ~ D2, ~ D4, ~ D6 y ~ D8 y suministran las señales de datos ~ D2, ~ D4, ~ D6 y ~ D8 a las células de disparo precargadas 120 en cada uno de los grupos de disparo 1702A - 1702F. En una realización, las líneas de datos 208b, 208d, 208f y 208h no están encaminadas a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708. En su lugar, cada una de las líneas de datos 208b, 208d, 208f y 208h está encaminada a su grupo de líneas de datos respectivo desde una almohadilla de unión situada a lo largo del lado de la matriz del cabezal de impresión 1900 más cercano al grupo de líneas de datos en los grupos de disparo 1702a - 1702f. Las líneas de datos 208b y 208d están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1900c de la matriz del cabezal de impresión 1900, y las líneas de datos 208f y 208h están acopladas eléctricamente a una almohadilla de unión a lo largo del lado 1900d de la matriz del cabezal de impresión 1900.

Las líneas de disparo 214a - 214f que conducen están situadas a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708, para suministrar las señales de energía DISPARO1, DISPARO2, ..., DISPARO6, a los grupos de disparo 1702a - 1702f, respectivamente. Las líneas de disparo 214a - 214f suministran energía a las resistencias de disparo 52 en las células de disparo precargadas 120 para calentar y expulsar la tinta desde los generadores de gotas 60. Para expulsar la tinta de cada generador de gotas 60 de manera uniforme en un grupo de disparo 1702a - 1702f, la línea de disparo 214a-214f correspondiente está configurada para suministrar energía de manera uniforme a cada resistencia de disparo 52 en el grupo de disparo 1702a - 1702f.

La variación de energía es la diferencia porcentual máxima en la potencia disipada a través de cualquiera de las dos resistencias de disparo 52 en uno de los grupos de disparo 1702a - 1702f. La mayor cantidad de potencia se encuentra en la primera resistencia de disparo 52 de un grupo de disparo 1702a - 1702f, ya que solo se activa una única resistencia de disparo 52, en el que la primera resistencia de disparo 52 es la resistencia de disparo 52 más cercana a la almohadilla de unión que recibe la señal de energía DISPARO1, DISPARO2, ..., DISPARO6. La menor

cantidad de potencia se encuentra en la última resistencia de disparo 52 de un grupo de disparo 1702a - 1702f, ya que todas las resistencias de disparo 52 en un subgrupo de fila están energizadas. Las contribuciones de la disposición a la variación de energía incluyen el ancho de la línea de disparo, el ancho de la línea de tierra, el grosor del metal y la longitud de la línea de disparo 214a - 214f. Se prefieren variaciones de energía del 10 por ciento al 15 por ciento y se ha encontrado que variaciones de energía de hasta el 20 por ciento son variaciones de energía adecuadas.

Los grupos de disparo 1702a - 1702f y las líneas de disparo 214a - 214f están dispuestos a lo largo de las ranuras de alimentación de tinta 1704, 1706 y 1708, para lograr una variación de energía adecuada. Las células de disparo precargadas 120 en un grupo de disparo 1702a - 1702f están situadas a lo largo de los lados opuestos de una ranura de alimentación de tinta 1704, 1706 o 1708. En lugar de tener todas las células de disparo precargadas 120 en un grupo de disparo 1702a - 1702f a lo largo de un lado de una ranura de alimentación de tinta 1704, 1706 o 1708, las células de disparo precargadas 120 en un grupo de disparo 1702a - 1702f están situadas a lo largo de la mitad de la longitud de cada uno de los lados opuestos de una ranura de alimentación de tinta 1704, 1706 o 1708. La longitud de la línea de disparo 214a - 214f correspondiente se reduce a la mitad de la longitud de una ranura de alimentación de tinta 1704, 1706 o 1708 desde un extremo de la ranura de alimentación de tinta 1704, 1706 y 1708, en comparación con la longitud total de una ranura de alimentación de tinta 1704, 1706 y 1708. Cada una de las líneas de disparo 214a - 214f está dispuesta en ambos lados de una ranura de alimentación de tinta 1704, 1706 o 1708 y está acoplada eléctricamente en un extremo de la ranura de alimentación de tinta 1704, 1706 o 1708, para formar una línea de disparo 214a - 214f sustancialmente en forma de U. Las líneas de disparo 214a - 214f sustancialmente en forma de U son efectivamente la mitad de la longitud de una línea de disparo que se extiende a lo largo de una ranura de alimentación de tinta 1704, 1706 y 1708. La siguiente tabla compara la variación de energía para las líneas de disparo 214a - 214f sustancialmente en forma de U con la de las líneas de disparo lineales, es decir, líneas de disparo que discurren a lo largo de un lado de una ranura de alimentación de tinta 1704, 1706 y 1708.

Fila	Forma del grupo de disparos	Ancho de la línea de disparo	Ancho de la línea de tierra	Ancho de la matriz	Grosor del metal	% evar
A	Sustancialmente en forma de U	250 µm	115 µm	4200 µm	360 nm	11 %
B	Lineal	250 µm	115 µm	4200 µm	360 nm	52 %
C	Lineal	250 µm	115 µm	4200 µm	1440 nm (4 x grosor)	36 %
D	Lineal	750 µm	615 µm	~ 7200 µm	360 nm	11 %
E	Lineal	515 µm	380 µm	~ 5790 µm	1140 nm (4 x grosor)	11 %

Tal como se muestra en la tabla, la utilización de un grupo de disparo lineal con la misma línea de disparo, línea de tierra y ancho de matriz da como resultado una variación de energía mayor e inadecuada (11 por ciento frente a 52 por ciento). La diferencia de variación de energía se mejora ligeramente al aumentar el grosor del metal a cuatro veces para reducir la resistencia de la línea de disparo. Sin embargo, la variación de energía sigue siendo inadecuada (11 por ciento frente a 36 por ciento). Alternativamente, para reducir la variación de energía al 11 por ciento en una disposición lineal del grupo de disparo, se aumenta el ancho de la matriz.

Las líneas de disparo 214a - 214f sustancialmente en forma de U están acopladas eléctricamente a células de disparo precargadas 120 dispuestas a lo largo de cada uno de los lados opuestos de las ranuras de alimentación de tinta 1704, 1706 y 1708. La línea de disparo 214a está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG1 en 1702a. La línea de disparo 214a está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1704, y se extiende desde un extremo de la ranura de alimentación de tinta 1704 hasta la mitad de la longitud de la ranura de alimentación de tinta 1704 en la dirección-y. La línea de disparo 214a suministra la señal de energía DISPARO1 y los impulsos de energía al FG1 en 1702a.

La línea de disparo 214b está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG2 en 1702b. La línea de disparo 214b está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1706 y se extiende desde un extremo de la ranura de alimentación de tinta 1706 hasta la mitad de la longitud de la ranura de alimentación de tinta 1706 en la dirección-y. La línea de disparo 214b suministra la señal de energía DISPARO2 y los impulsos de energía al FG2 en 1702b.

La línea de disparo 214c está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG3 en 1702c. La línea de disparo 214c está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1708, y se extiende desde un extremo de la ranura de alimentación de tinta 1708 hasta la mitad de la longitud de la ranura de alimentación de tinta 1708 en la dirección-y. La línea de disparo 214c suministra la señal de energía DISPARO3 y los impulsos de energía a FG3 en 1702c.

La línea de disparo 214d está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el

FG4 en 1702d. La línea de disparo 214d está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1704, y se extiende desde un extremo de la ranura de alimentación de tinta 1704 hasta la mitad de la longitud de la ranura de alimentación de tinta 1704 en la dirección-y. La línea de disparo 214d suministra la señal de energía DISPARO4 y los impulsos de energía a FG4 en 1702d.

5 La línea de disparo 214e está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG5 en 1702e. La línea de disparo 214e está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1706, y se extiende desde un extremo de la ranura de alimentación de tinta 1706 hasta la mitad de la longitud de la ranura de alimentación de tinta 1706 en la dirección-y. La línea de disparo 214e suministra la señal de energía DISPARO5 y los impulsos de energía al FG5 en 1702e.

10 La línea de disparo 214f está acoplada eléctricamente a cada una de las células de disparo precargadas 120 en el FG6 en 1702f. La línea de disparo 214f está dispuesta a lo largo de cada uno de los lados opuestos de la ranura de alimentación de tinta 1708, y se extiende desde un extremo de la ranura de alimentación de tinta 1708 hasta la mitad de la longitud de la ranura de alimentación de tinta 1708 en la dirección-y. La línea de disparo 214f suministra la señal de energía DISPARO6 y los impulsos de energía al FG6 en 1702f.

15 Aunque las figuras 21 a 24 representan disposiciones que muestran generadores de direcciones y/o un enclavamiento de dirección en la matriz del cabezal de impresión, las señales de dirección también pueden ser proporcionadas desde una fuente externa. Cuando las señales de dirección provienen de una fuente externa, los generadores de direcciones y/o los enclavamientos de dirección no necesitan ser proporcionados en la matriz del cabezal de impresión. En este caso, las disposiciones descritas en las figuras 21 a 24 pueden ser exactamente iguales.

Con referencia a las figuras 25A y 25B, se ilustran diagramas que ilustran las áreas de contacto 2000 de un circuito flexible 2002 que se pueden utilizar para acoplar circuitos externos a una matriz de cabezal de impresión 40. Las áreas de contacto 2000 están acopladas eléctricamente a través de las rutas conductoras 2004 a los contactos 2006 que proporcionan acoplamiento a la matriz del cabezal de impresión.

25 Las áreas de contacto de línea de habilitación E0 - E6 están configuradas para recibir señales de habilitación de una fuente externa, y para proporcionar las señales de habilitación, por ejemplo, las señales de selección SEL1 - SEL6, las señales de precarga PRE1 - PRE6 y la señal ENCLAVAMIENTO. Sin embargo, se debe observar que la relación entre las líneas descritas con respecto a las figuras 4 - 8 y 11 - 24 y las áreas de contacto E0 - E6 no necesita ser de uno a uno, por ejemplo, la señal PRE1 no necesita ser proporcionada en el área de contacto E0. Todo lo que se requiere es que las líneas de selección apropiadas y las líneas de precarga estén acopladas a las áreas de contacto de habilitación apropiadas.

35 Las áreas de contacto de la línea de datos D1 - D8 están configuradas para recibir señales que proporcionan datos de impresión representativos de una imagen a imprimir, y para proporcionar señales de datos D1 - D8, respectivamente, a los grupos de líneas de datos individuales, por ejemplo, grupos de líneas de datos D1 - D8. Áreas de contacto de la línea de disparo F1 - F6 configuradas para recibir impulsos de energía y para proporcionar las señales de energía a lo largo de las líneas de disparo Disparo1 - Disparo6 a los grupos de disparo apropiados, por ejemplo, los grupos de disparo 202a - 202f y 1702a - 1702f. Las áreas de contacto de la línea de tierra GD1 - GD6 están configuradas para proporcionar una ruta de retorno para las señales que son conducidas por las resistencias de disparo de los grupos de disparo, por ejemplo, los grupos de disparo 202a - 202f o los grupos de disparo 1702a - 1702f. El área de contacto de la señal de control C está configurada para recibir una señal para controlar el funcionamiento interno de la matriz del cabezal de impresión, por ejemplo, la señal CSYNC.

45 El área de contacto de la resistencia de detección de temperatura TSR permite que una impresora acoplada a un cartucho de inyección de tinta determine la temperatura de la matriz del cabezal de impresión, en base a una medición de la resistencia. Un área de contacto del retorno de la resistencia de detección de temperatura TSR - RT proporciona una ruta de retorno para las señales proporcionadas en el área de contacto de la resistencia de detección de temperatura TSR. Un enfoque para utilizar una resistencia de detección de temperatura se describe en la solicitud de patente de propiedad conjunta no.

50 Un ID de área de contacto de bit de identificación está acoplado a los circuitos de identificación en la matriz del cabezal de impresión que permite a la impresora determinar los parámetros operativos de la matriz del cabezal de impresión y del cartucho de impresión.

55 En una realización, una ruta eléctrica entre las áreas de contacto 2000 y las células de disparo precargadas 120 comprende las rutas 2004 conductoras, los contactos 2006, y las líneas de señal apropiadas, por ejemplo, las líneas de datos 208a - 208h, las líneas de precarga 210a - 210f, las líneas de selección 212a - 212f, o las líneas de tierra. Cabe señalar que las líneas de precarga 210a - 210f y las líneas de selección 212a - 212f se pueden acoplar para habilitar las áreas de contacto de la línea E0 - E6.

Cabe señalar que, en ciertas realizaciones, los niveles de tensión altos explicados en el presente documento son de aproximadamente 4,0 voltios o más, mientras que los niveles de tensión bajos explicados en el presente documento son de aproximadamente 1,0 voltios o menos. Otras realizaciones pueden utilizar niveles de tensión diferentes a los

niveles descritos anteriormente.

Aunque en el presente documento se han ilustrado y descrito realizaciones específicas, los expertos en la técnica apreciarán que una variedad de implementaciones alternativas y/o equivalentes pueden ser sustituidas por las realizaciones específicas mostradas y descritas, sin apartarse del alcance de las reivindicaciones adjuntas.

5

REIVINDICACIONES

1. Un dispositivo de expulsión de fluido que comprende:
 células de disparo (70, 120);
 una línea de disparo (76), adaptada para recibir una señal de energía que tiene impulsos de energía;
 5 líneas de señal (76), configuradas para recibir una serie de impulsos (~ T1 - T6); y
 un generador de direcciones (400, 1600), configurado para recibir impulsos de la serie de impulsos (~ T1 - T6) y generar un conjunto de señales de dirección (~ A1 - A7) en respuesta a los impulsos recibidos, en donde el conjunto de señales de dirección (~ A1 - A7) está adaptada para permitir la activación de las células de disparo (70, 120), **caracterizado por que** la serie de impulsos (~ T1 - T6) se repite, y el generador de direcciones (400, 1600) está ajustado para generar una serie de conjuntos de señales de dirección (~ A1 - A7) en respuesta a la serie repetitiva de impulsos (~ T1 - T6), la serie de conjuntos de señales de dirección (~ A1 - A7) es proporcionada en una serie correspondiente de intervalos de tiempo de dirección, la señal de energía (DISPARO1 - DISPAROn) proporciona al menos un impulso de energía durante cada uno de los intervalos de tiempo de dirección en la serie de intervalos de tiempo de dirección,
 10 para energizar las células de disparo habilitadas (70, 120) seleccionadas, y el generador de direcciones (400, 1600) proporciona dos señales de dirección activas en un conjunto de señales de dirección durante cada uno de los intervalos de tiempo de dirección en la serie de intervalos de tiempo de dirección.
2. El dispositivo de expulsión de fluido de la reivindicación 1, en el que cada línea de señal de las líneas de señal (76) está configurada para recibir un impulso en la serie de impulsos (~ T1 - T6), y el generador de direcciones (400, 1600) está ajustado para recibir seis impulsos de la serie de impulsos (~ T1 - T6).
 20
3. El dispositivo de expulsión de fluido de la reivindicación 1, en el que el generador de direcciones (400, 1600) comprende:
 elementos de memoria (403) configurados para proporcionar una señal de salida (SO1 - SO13) activa en respuesta a los impulsos recibidos (~ T1 - T6); y
 25 lógica (406) configurada para recibir la señal de salida (SO1 - SO13) activa y proporcionar señales de dirección activas en el conjunto de señales de dirección (~ A1 - A7).
4. El dispositivo de expulsión de fluido de la reivindicación 3, en el que los elementos de memoria (403) están adaptados para proporcionar una serie de señales de salida (SO1 - SO13) activas en respuesta a la serie de impulsos (~ T1 - T6).
- 30 5. El dispositivo de expulsión de fluido de la reivindicación 4, en el que la lógica (406) recibe la serie de señales de salida (SO1 - SO13) activas y proporciona una serie de conjuntos de señales de dirección (~ A1 - A7) en respuesta a la serie de señales de salida activas.
6. El dispositivo de expulsión de fluido de la reivindicación 1, en el que el generador de direcciones (400, 1600) comprende:
 35 elementos de memoria (403), configurados para proporcionar señales de salida (SO1 - SO13); y
 lógica configurada para recibir las señales de salida (SO1 - SO13) y proporcionar la serie de señales de dirección (~ A1 - A7) en respuesta a las señales de salida, en donde la lógica está ajustada para proporcionar la serie de señales de dirección en la primera secuencia en respuesta a los elementos de memoria (403) que proporcionan la serie en una primera secuencia de salida, y la lógica está ajustada para proporcionar la serie de señales de dirección en la segunda secuencia en respuesta a los elementos de memoria (403) que proporcionan las señales de salida en una segunda secuencia de salida.
 40
7. El dispositivo de expulsión de fluido de la reivindicación 1, en el que el generador de direcciones (400, 1600) comprende:
 primeros elementos de memoria, configurados para proporcionar primeras señales de salida;
 45 segundos elementos de memoria, configurados para proporcionar segundas señales de salida;
 una primera lógica, configurada para recibir las primeras señales de salida y proporcionar la serie de señales de dirección en la primera secuencia en respuesta a las primeras señales de salida; y
 una segunda lógica, configurada para recibir las segundas señales de salida y proporcionar la serie de señales de dirección en la segunda secuencia en respuesta a las segundas señales de salida.

8. El dispositivo de expulsión de fluido de la reivindicación 1, en el que el generador de direcciones (400, 1600) comprende:

elementos de memoria (403), configurados para proporcionar señales de salida;

5 una primera lógica, configurada para recibir las señales de salida y proporcionar la serie de señales de dirección en la primera secuencia en respuesta a las señales de salida; y

una segunda lógica, configurada para recibir las señales de salida y proporcionar la serie de señales de dirección en la segunda secuencia en respuesta a las señales de salida.

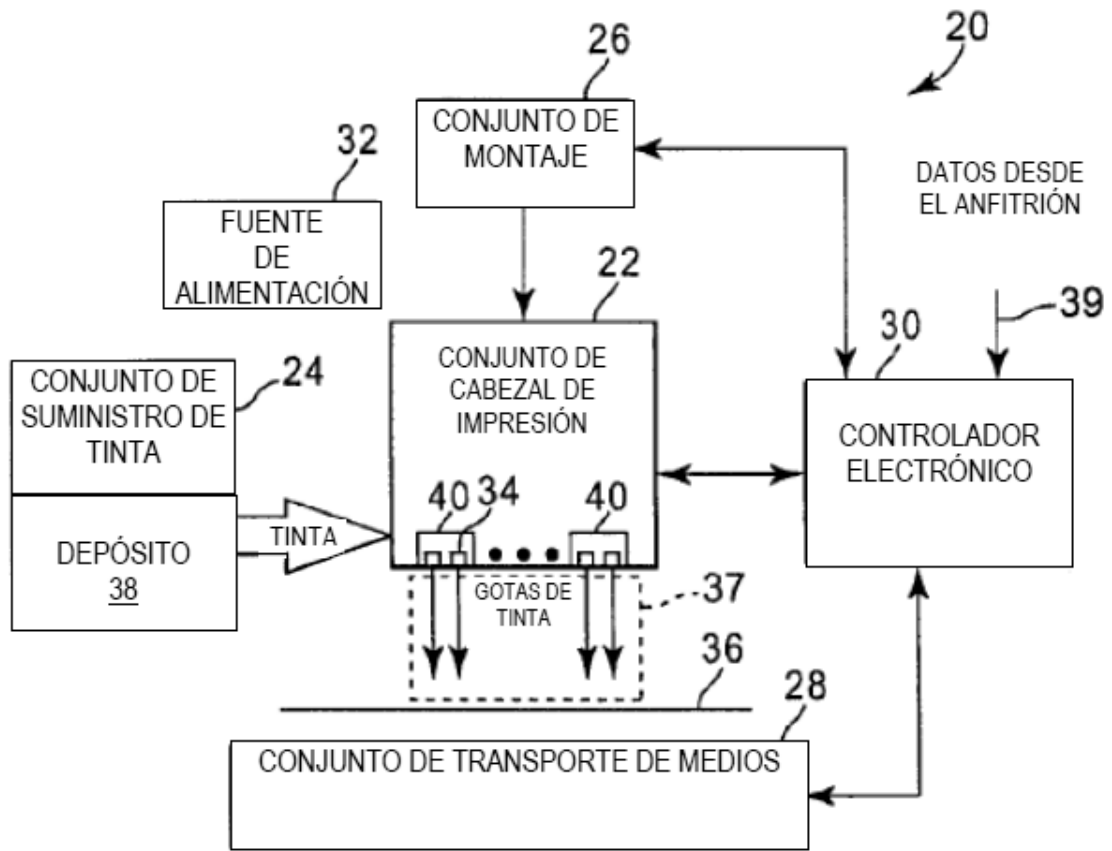


Fig. 1

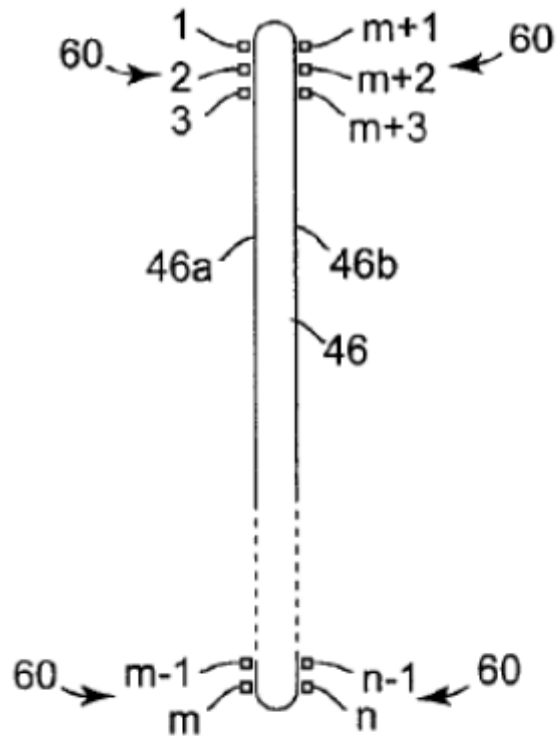


Fig. 3

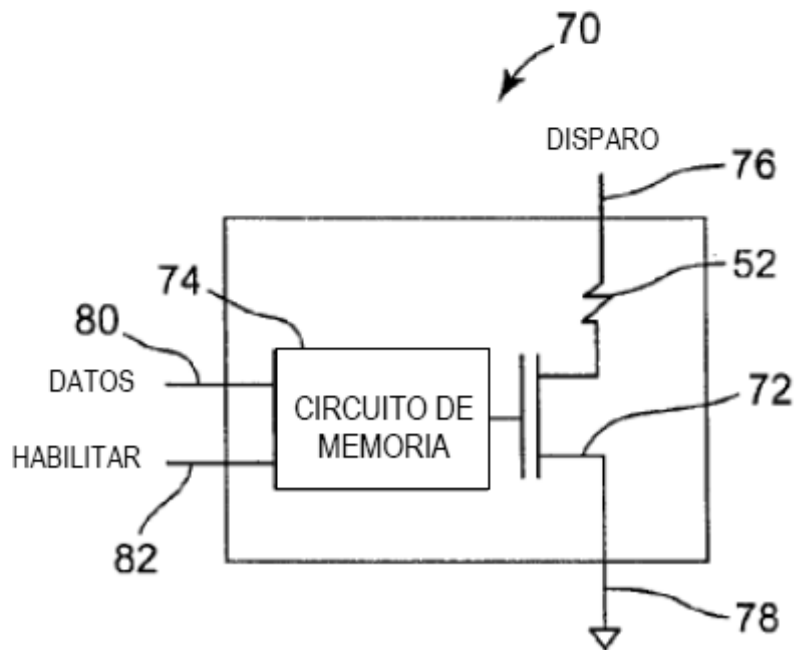


Fig. 4

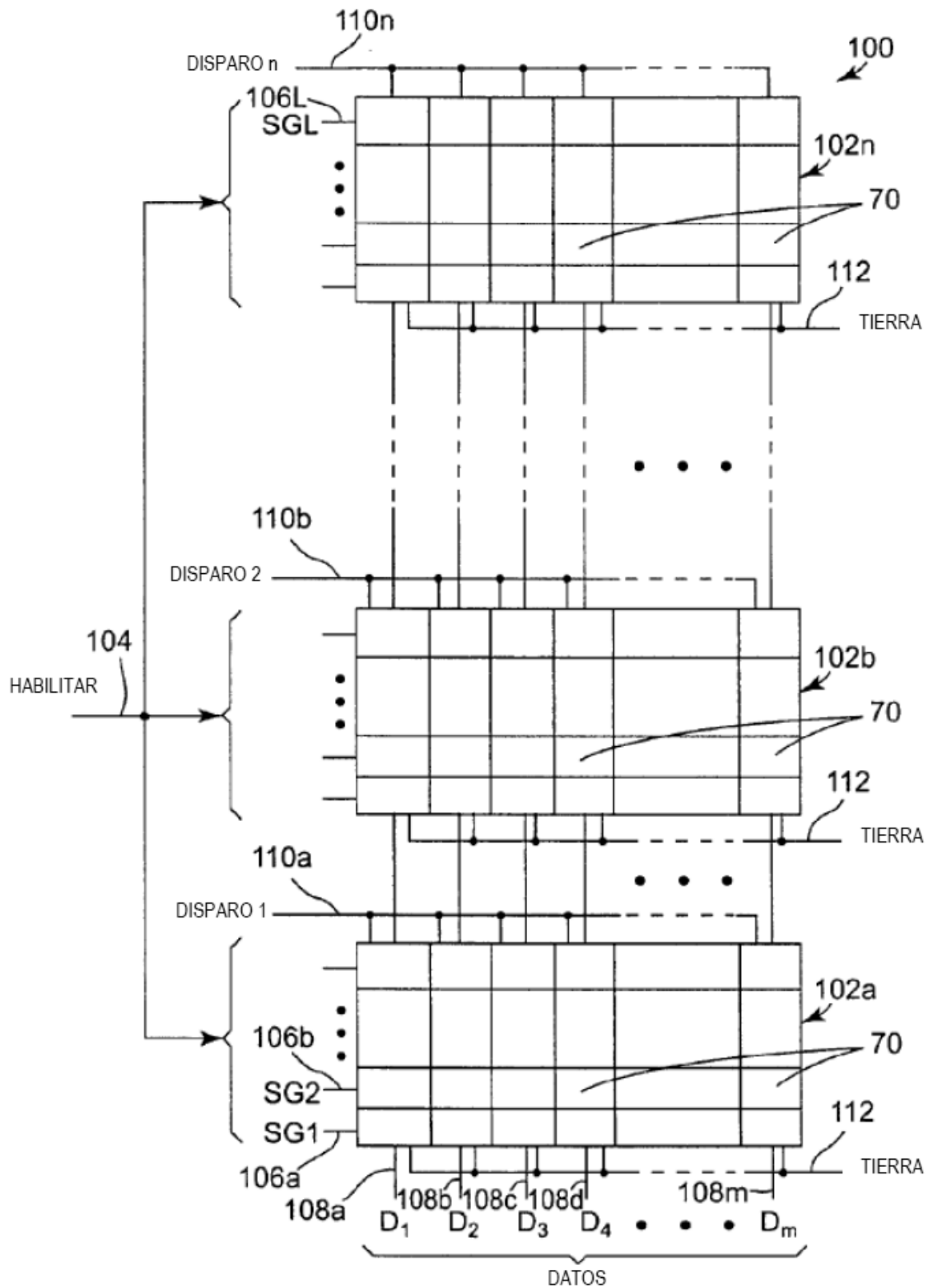


Fig. 5

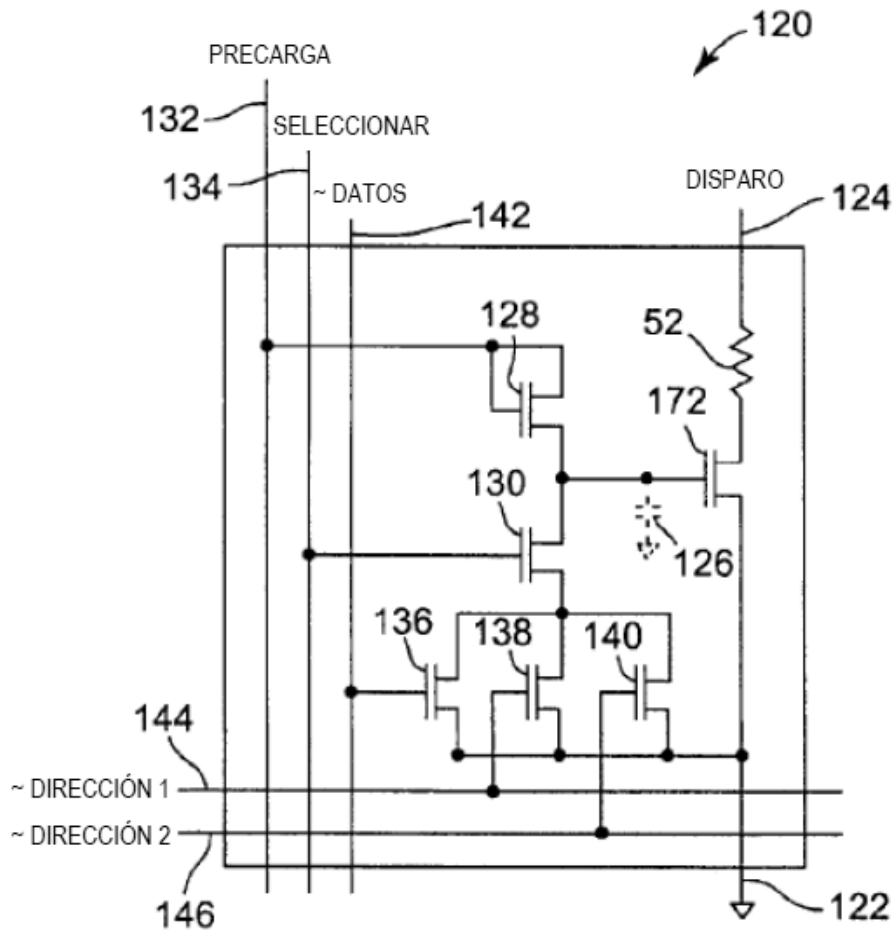


Fig. 6

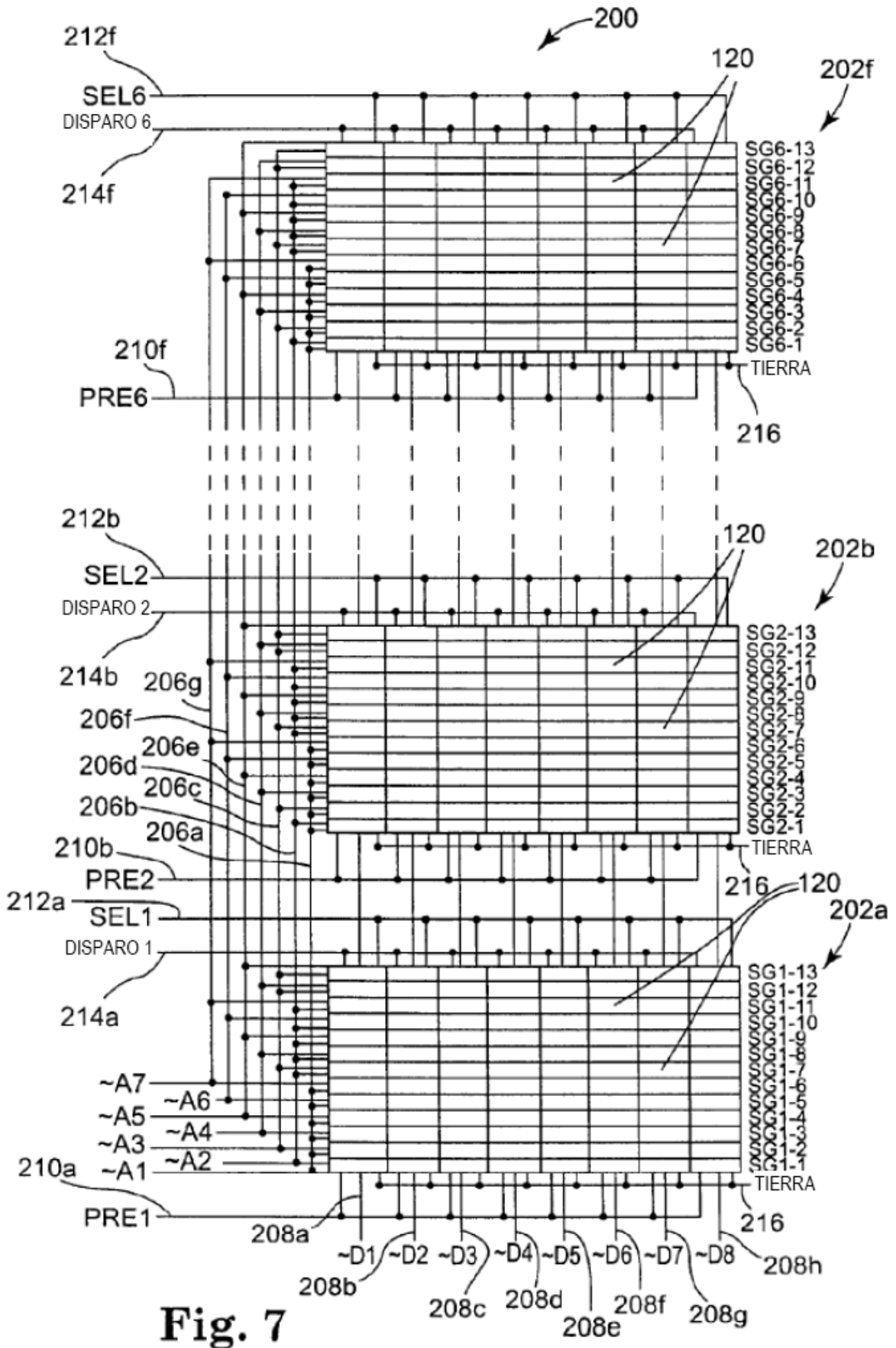


Fig. 7

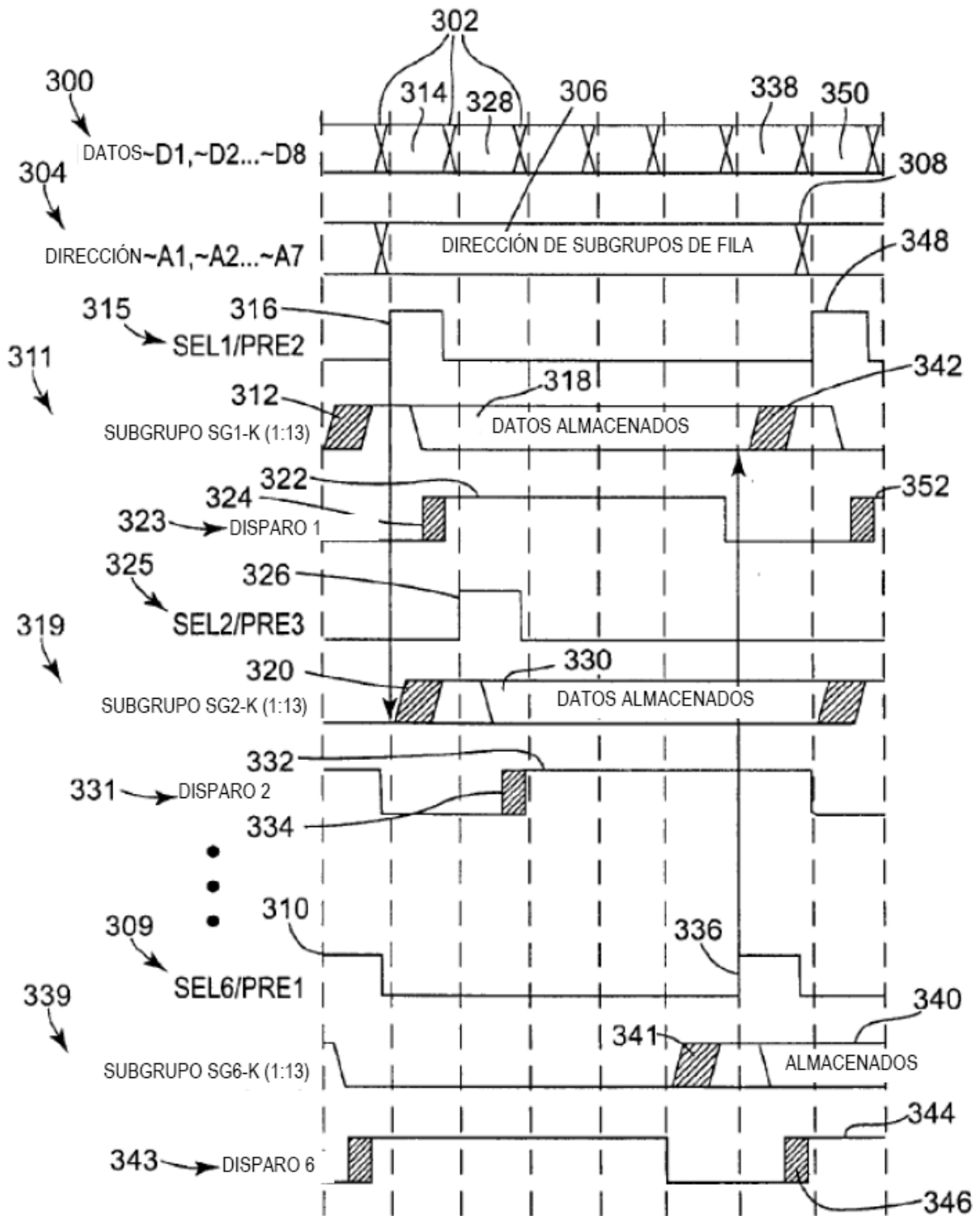


Fig. 8

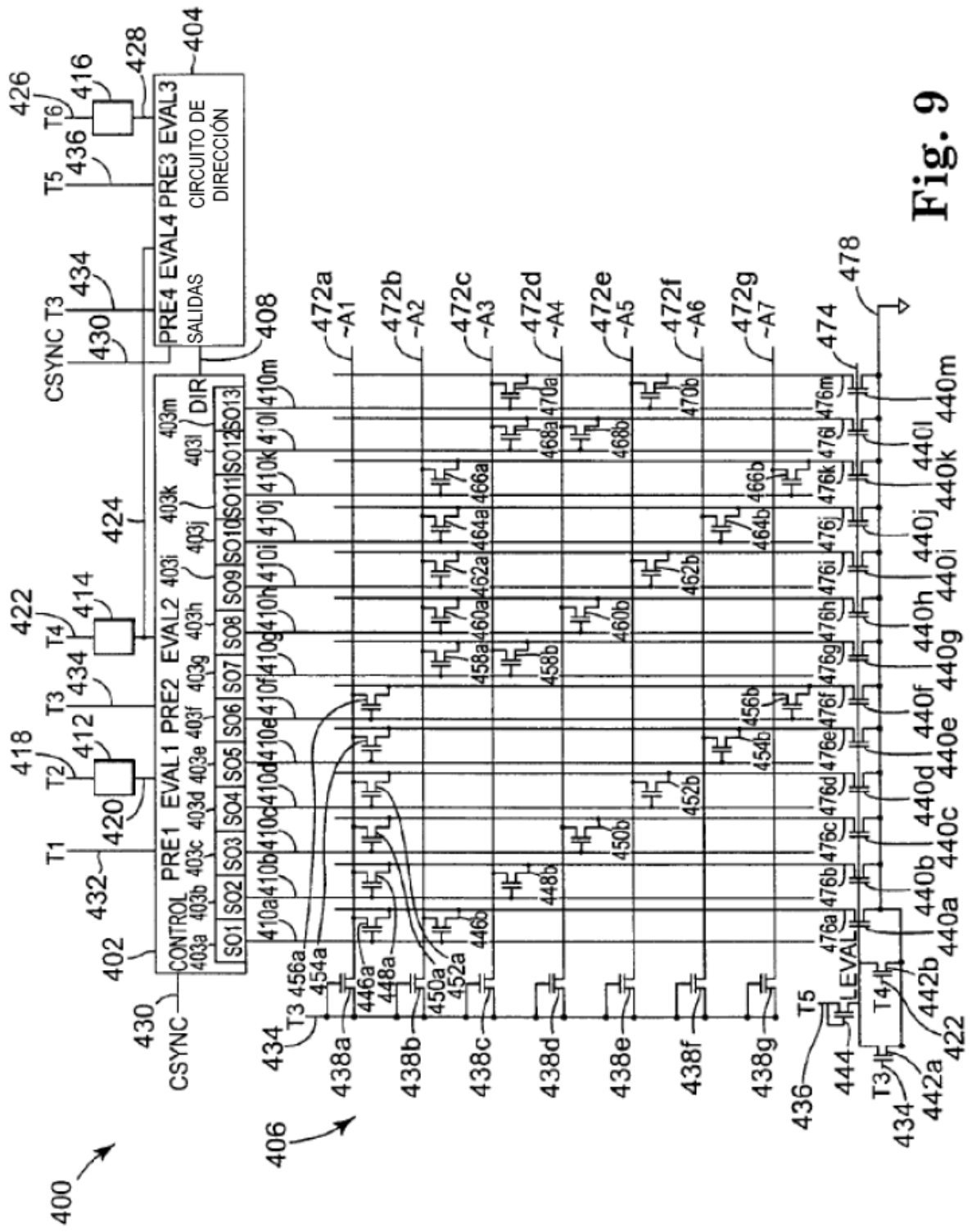


Fig. 9

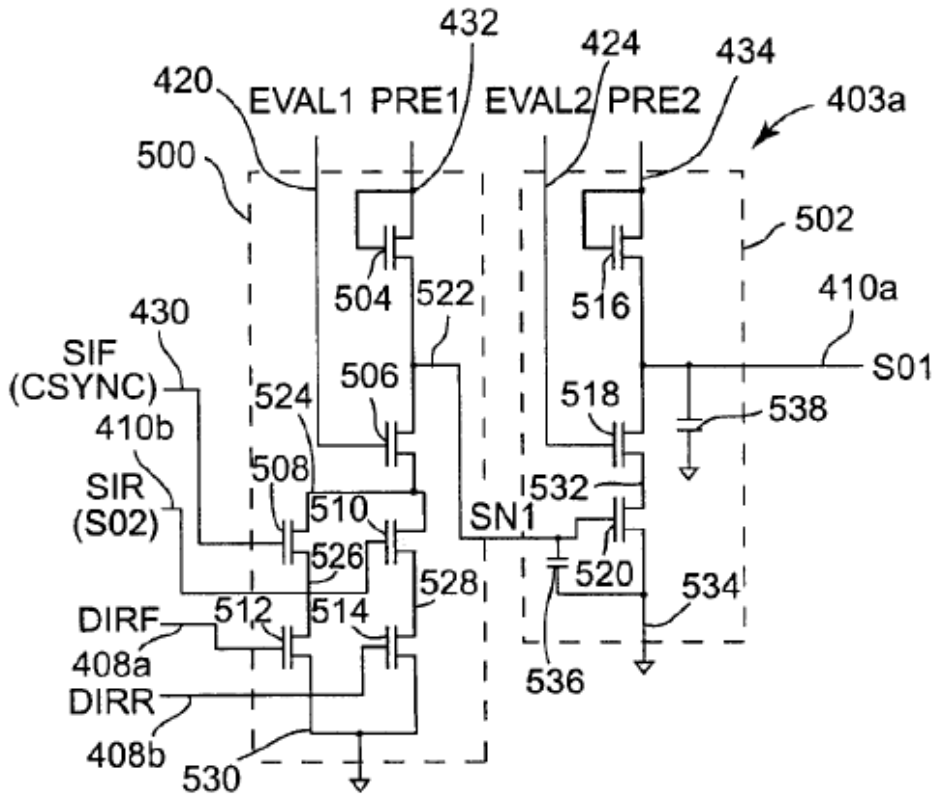


Fig. 10A

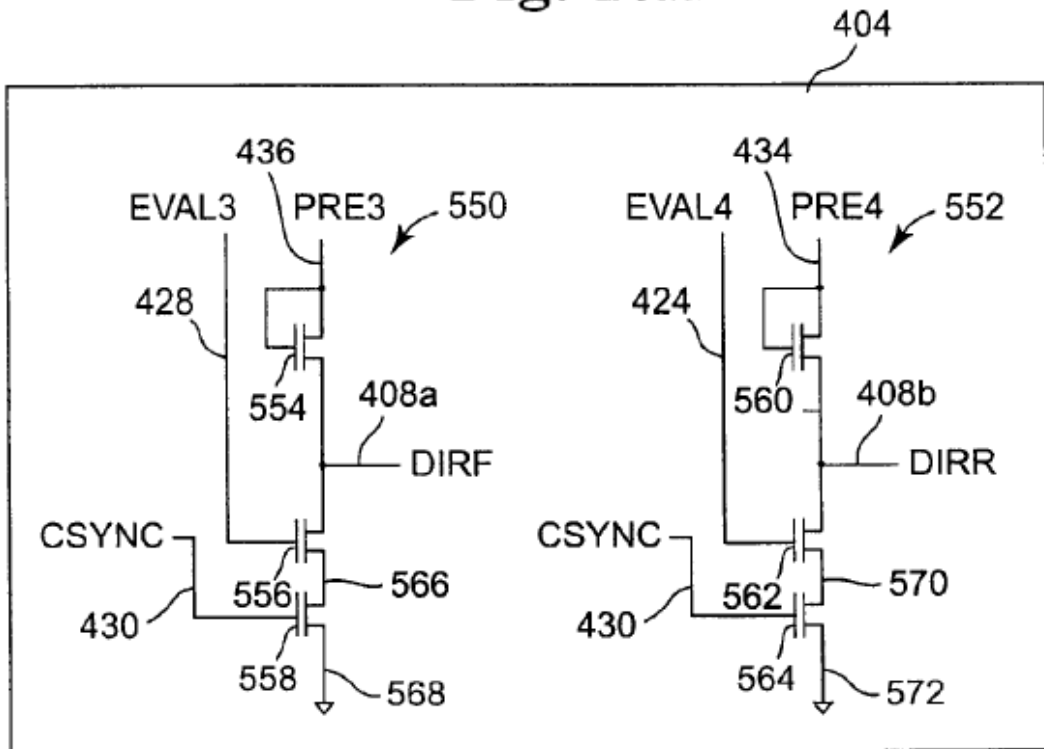


Fig. 10B

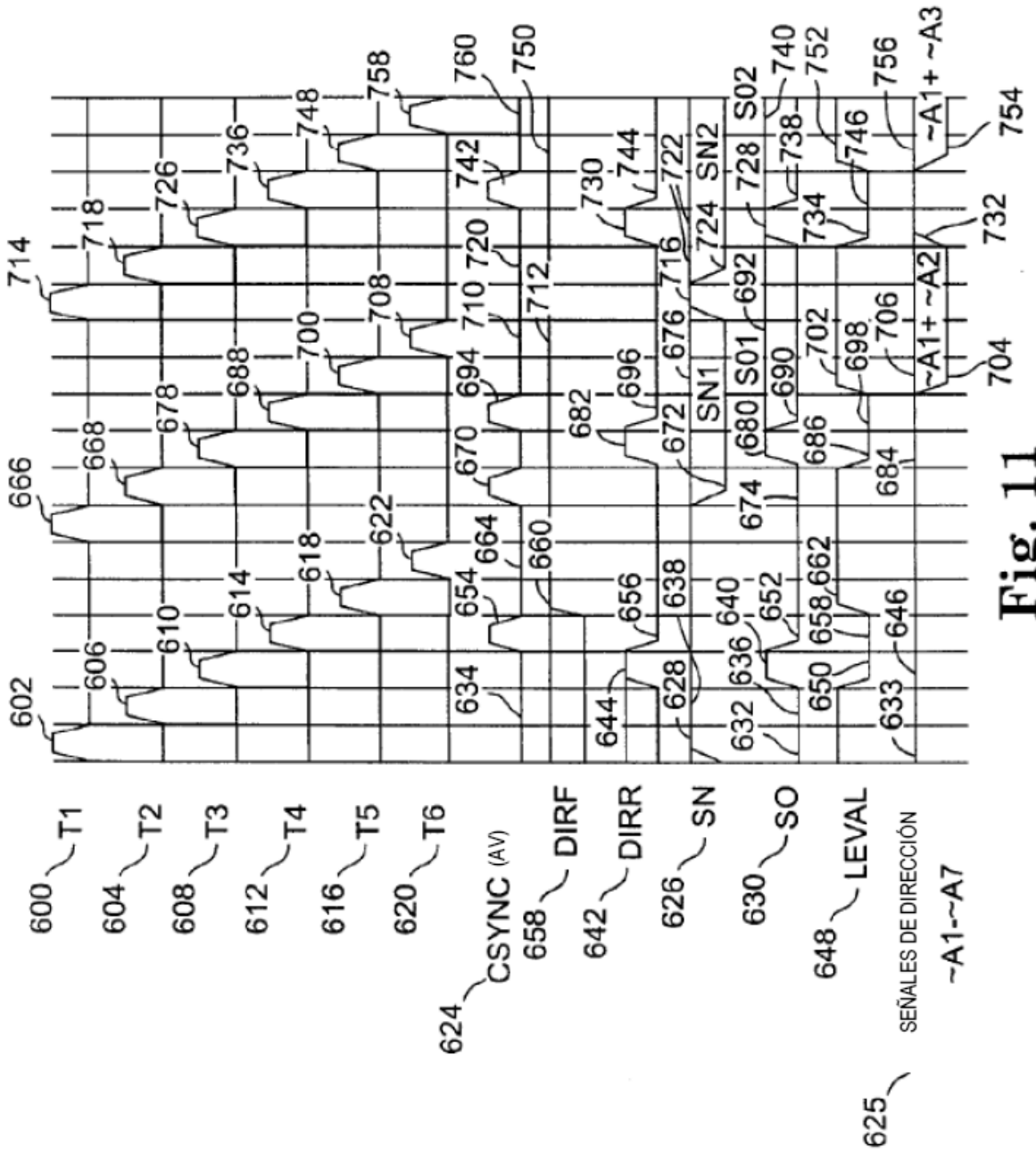


Fig. 11

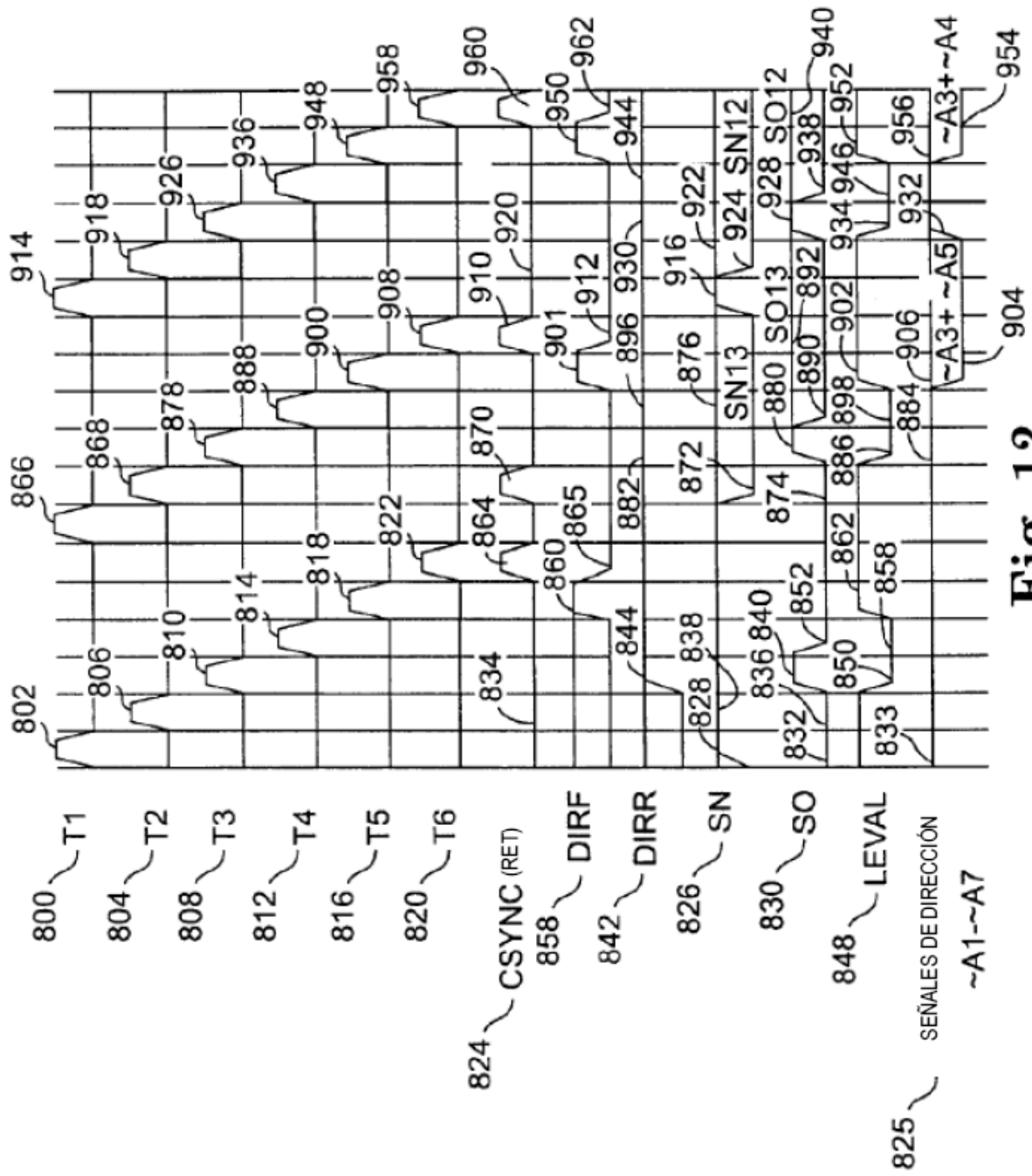


Fig. 12

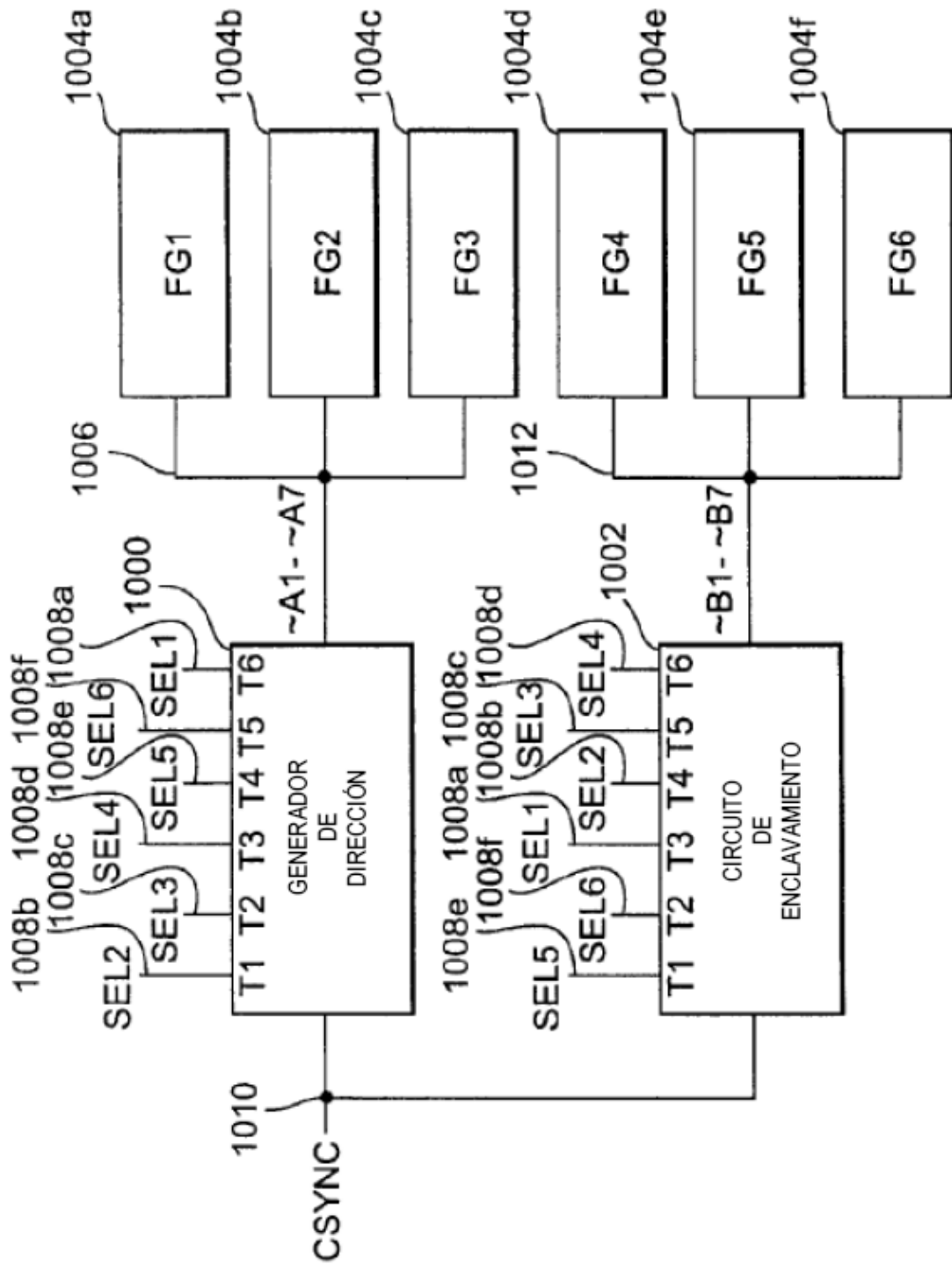


Fig. 13

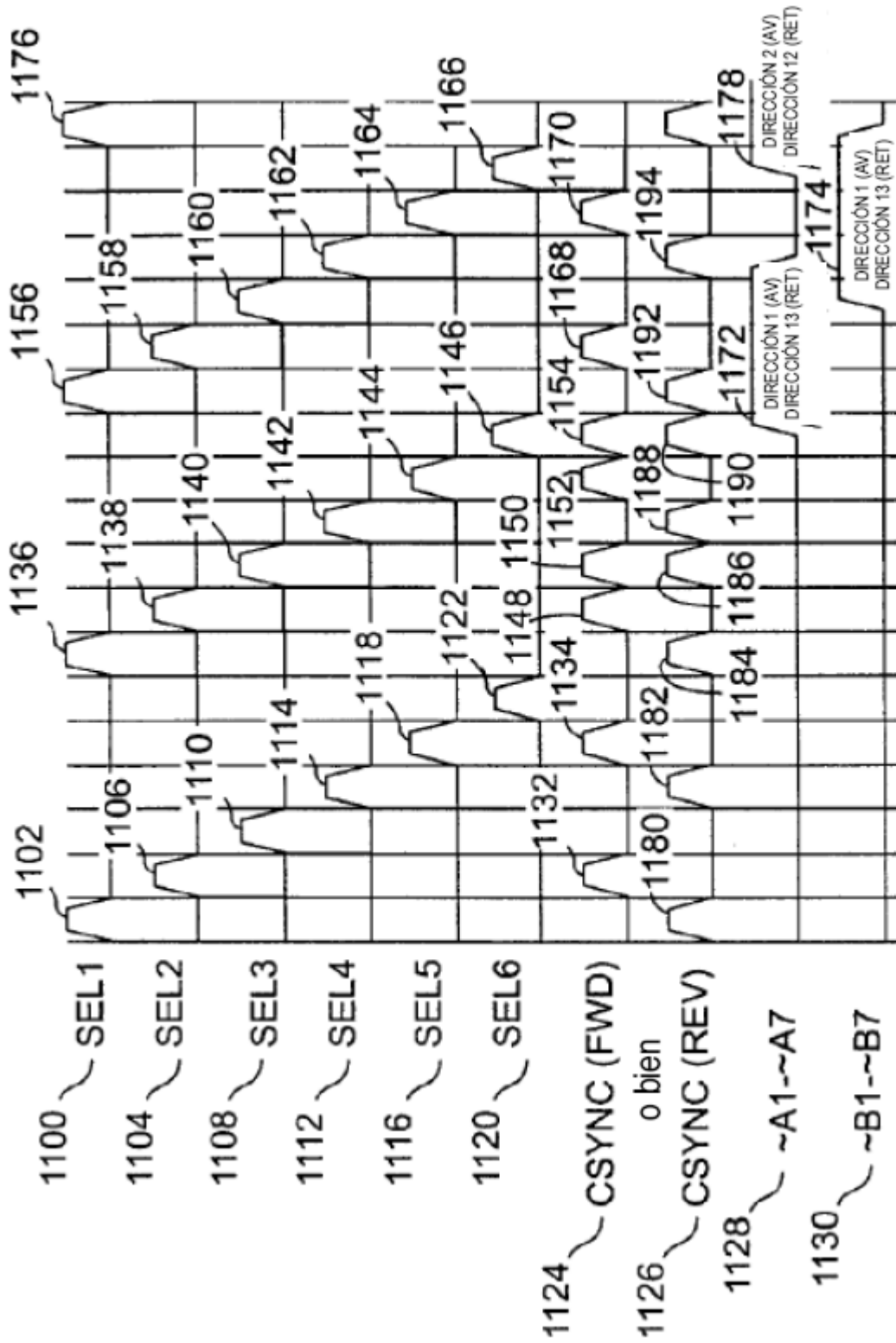


Fig. 14

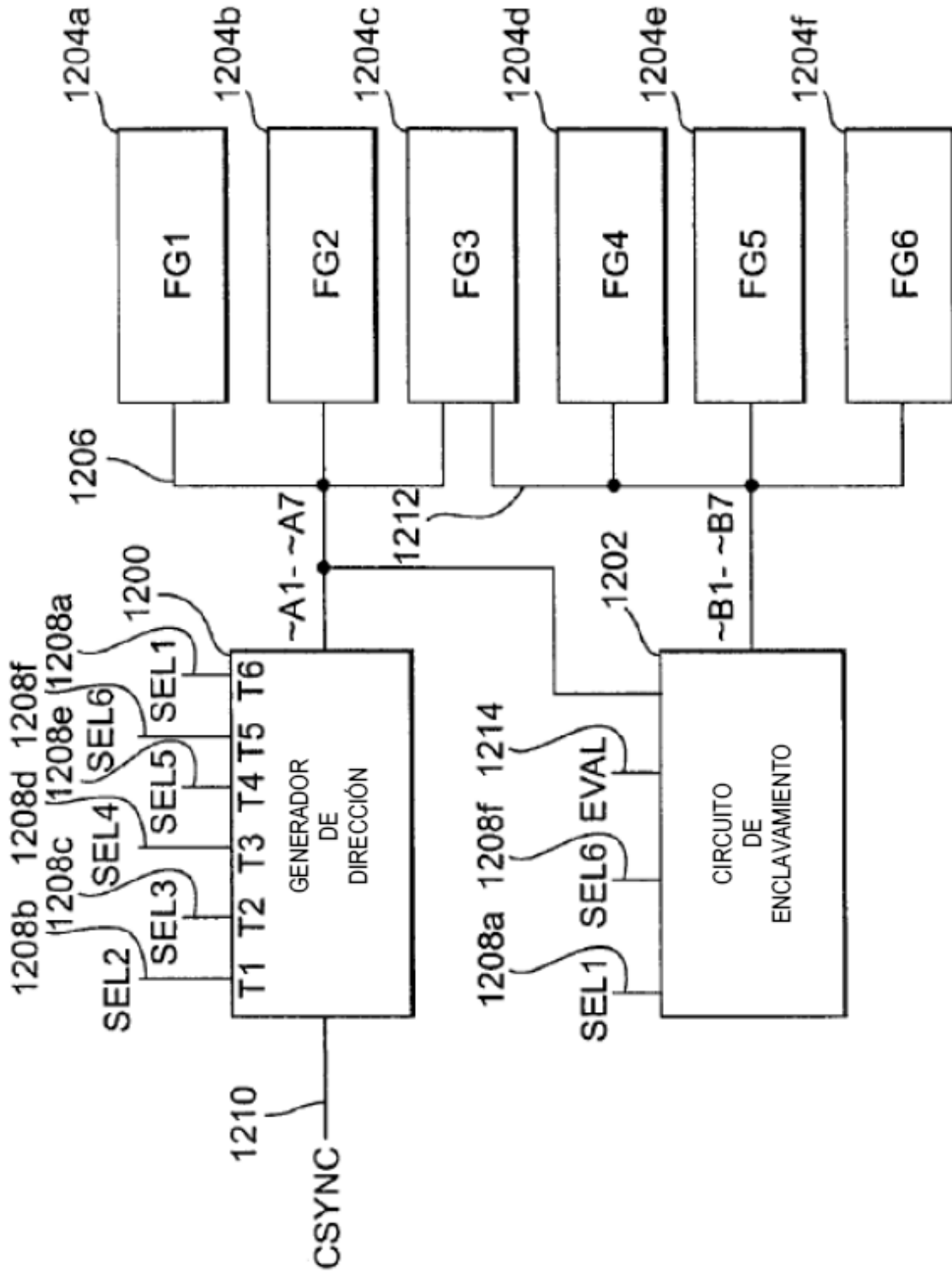


Fig. 15

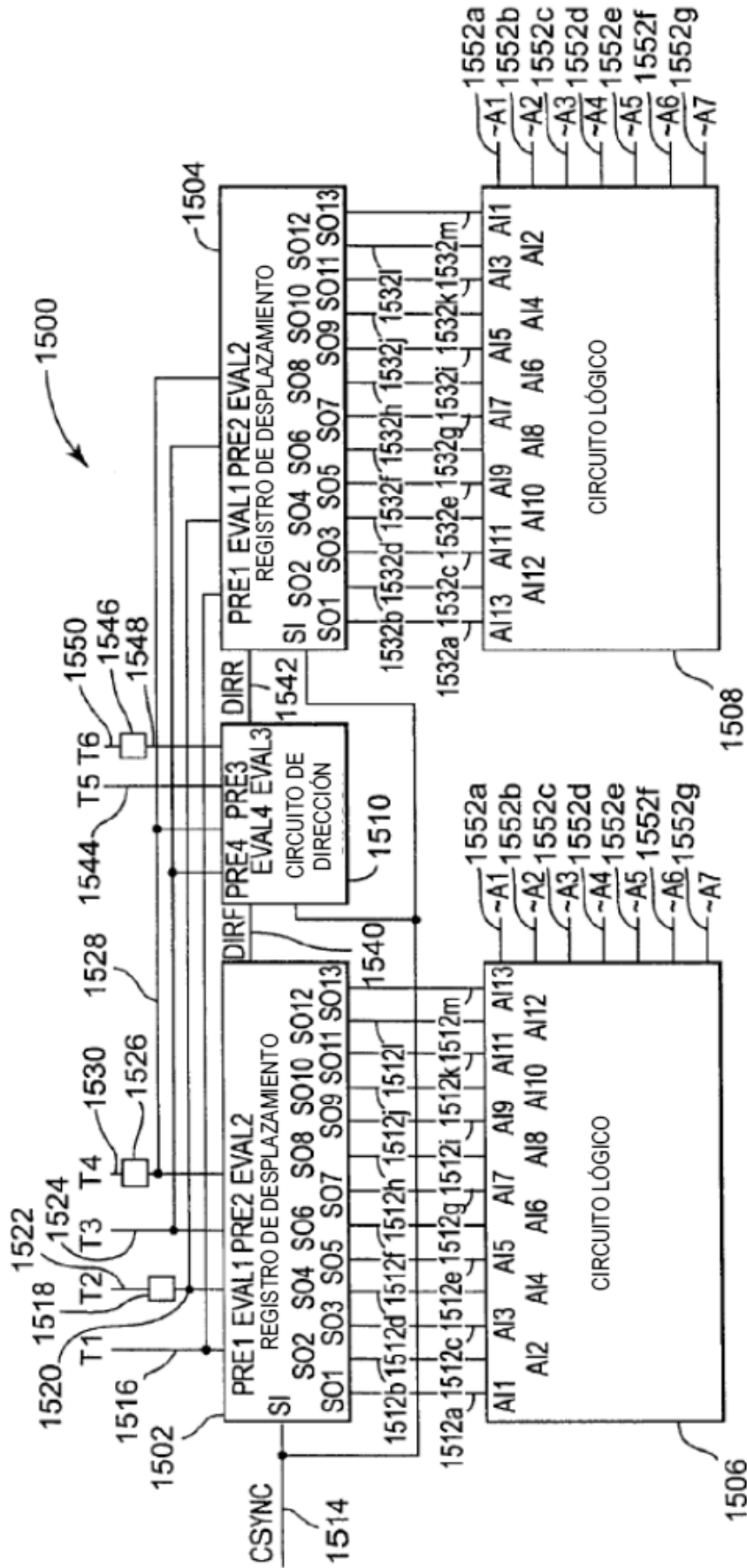


Fig. 19

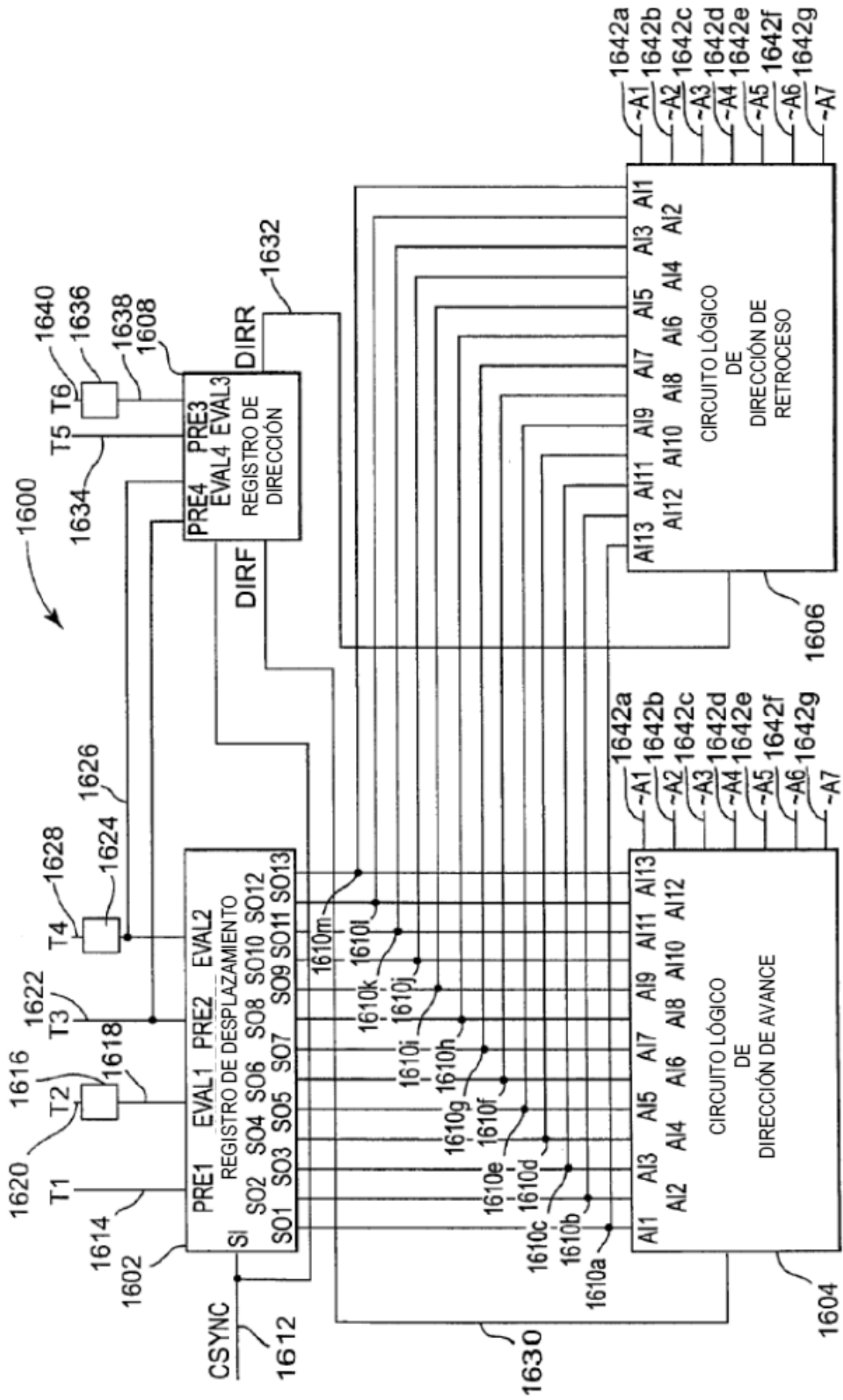


Fig. 20

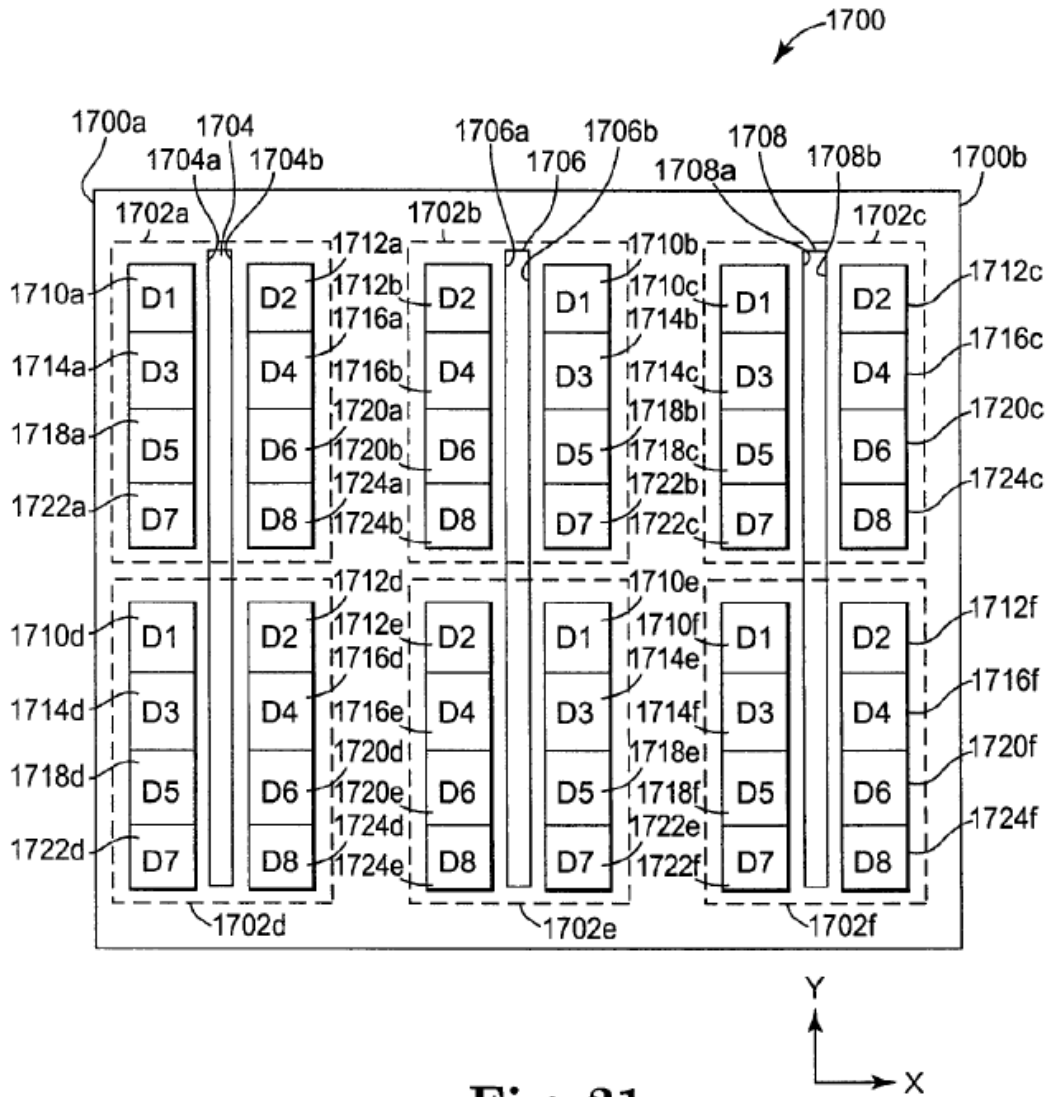


Fig. 21

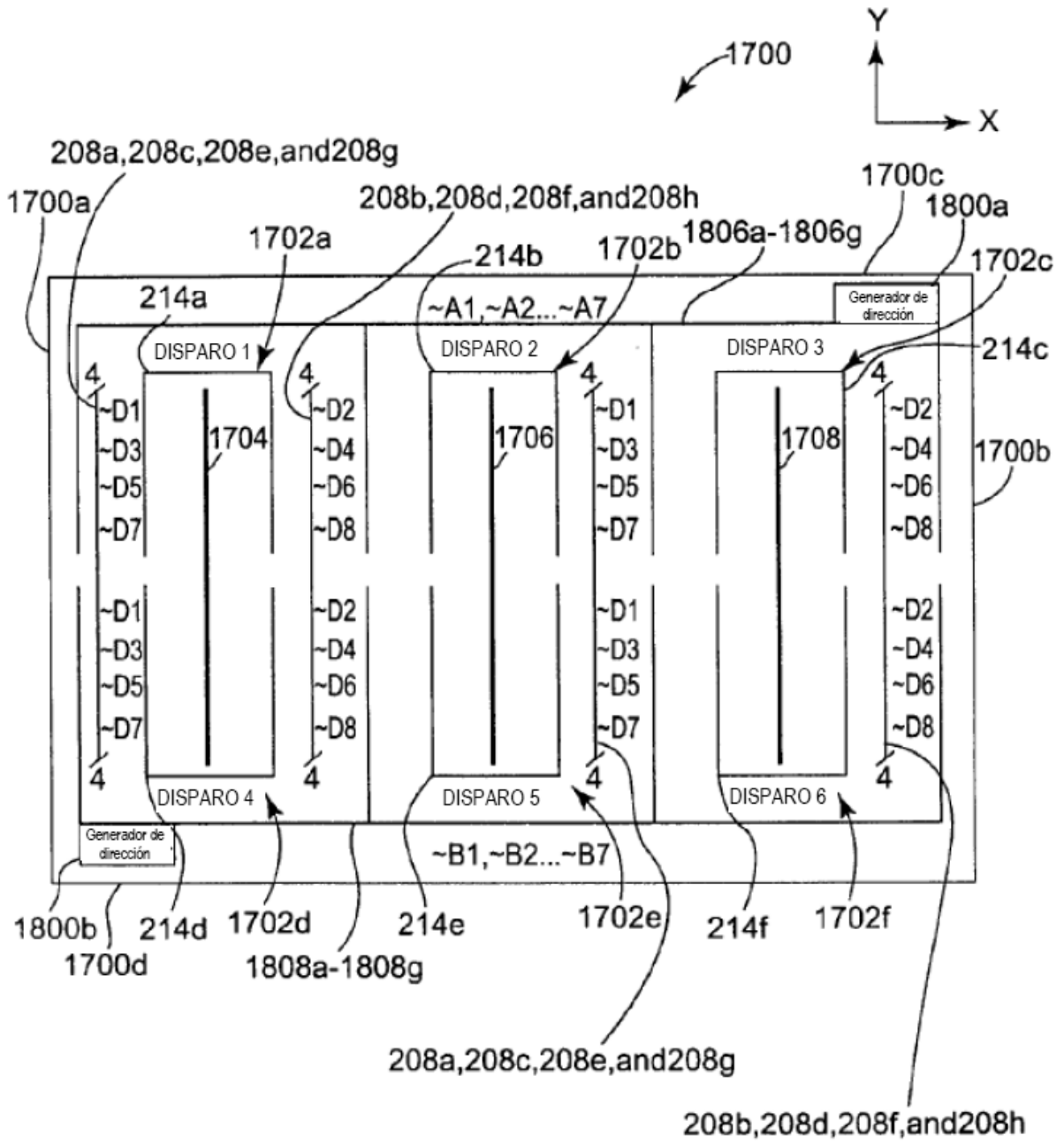


Fig. 22

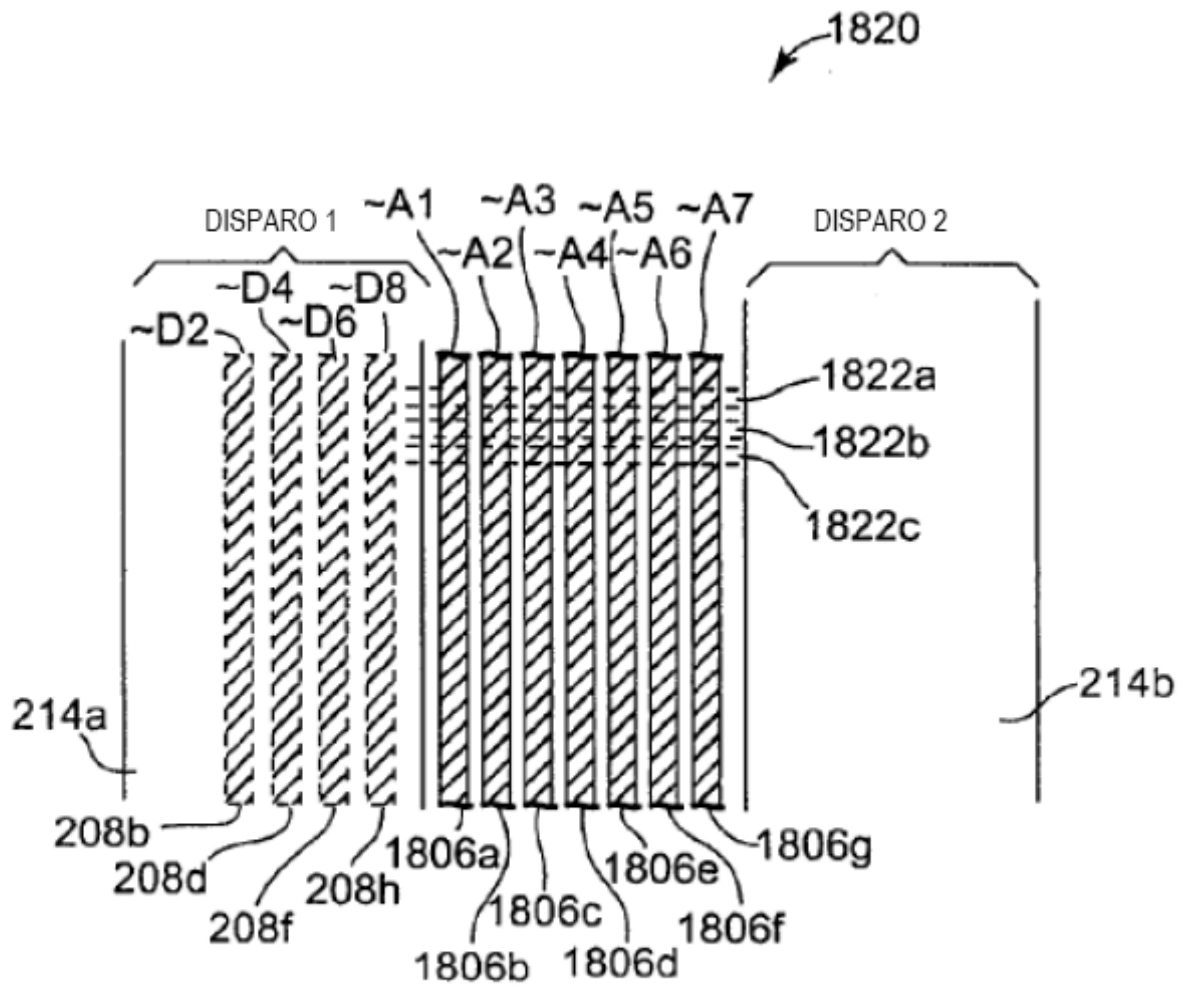


Fig. 23

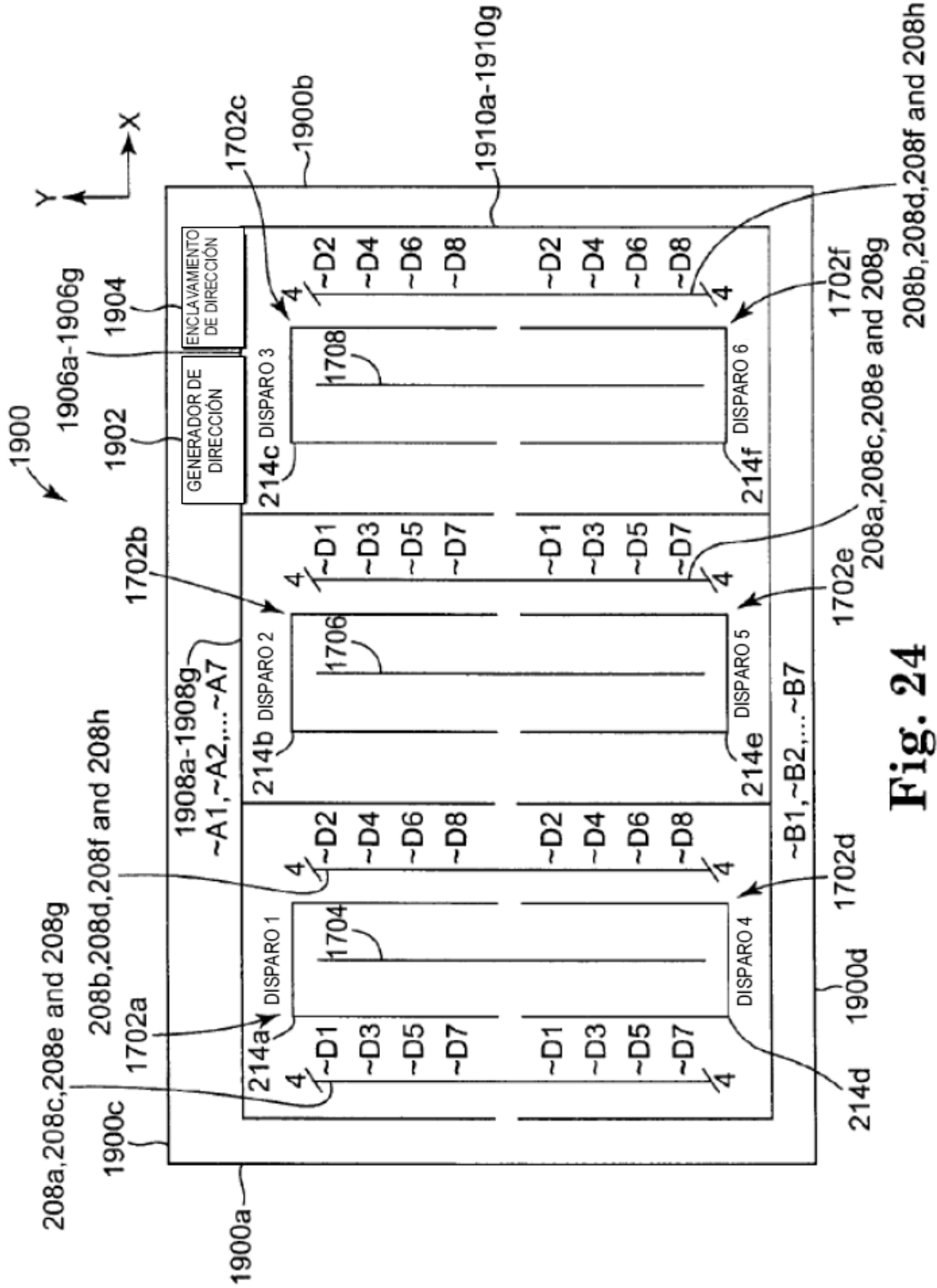


Fig. 24

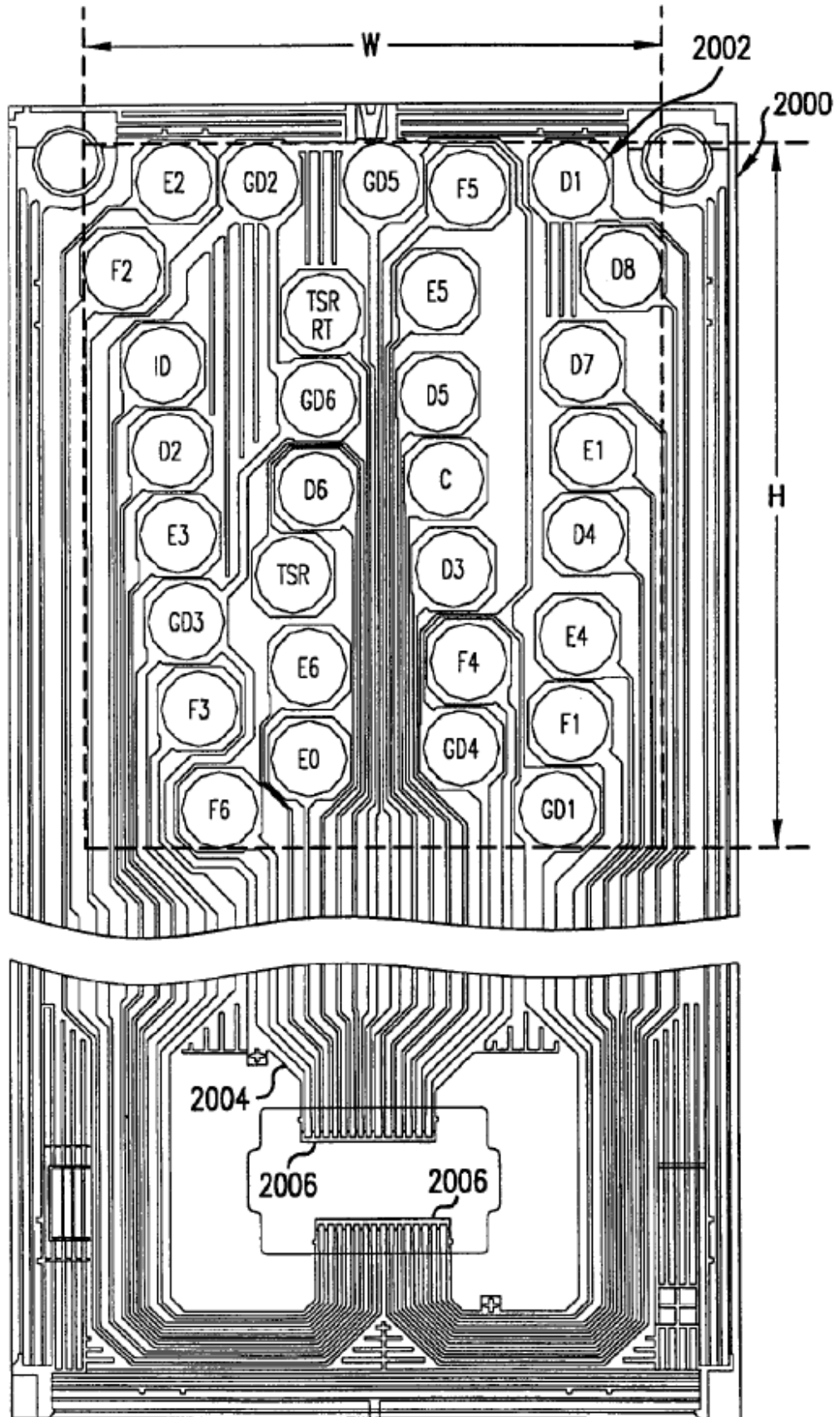


FIG. 25A

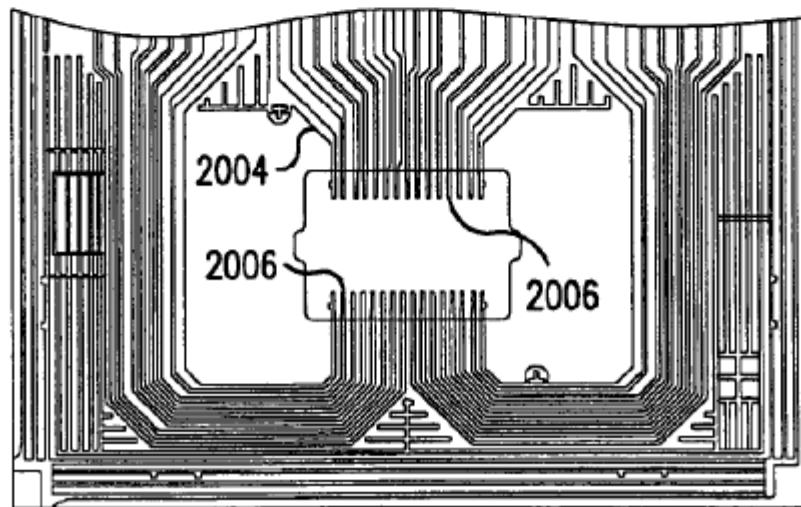
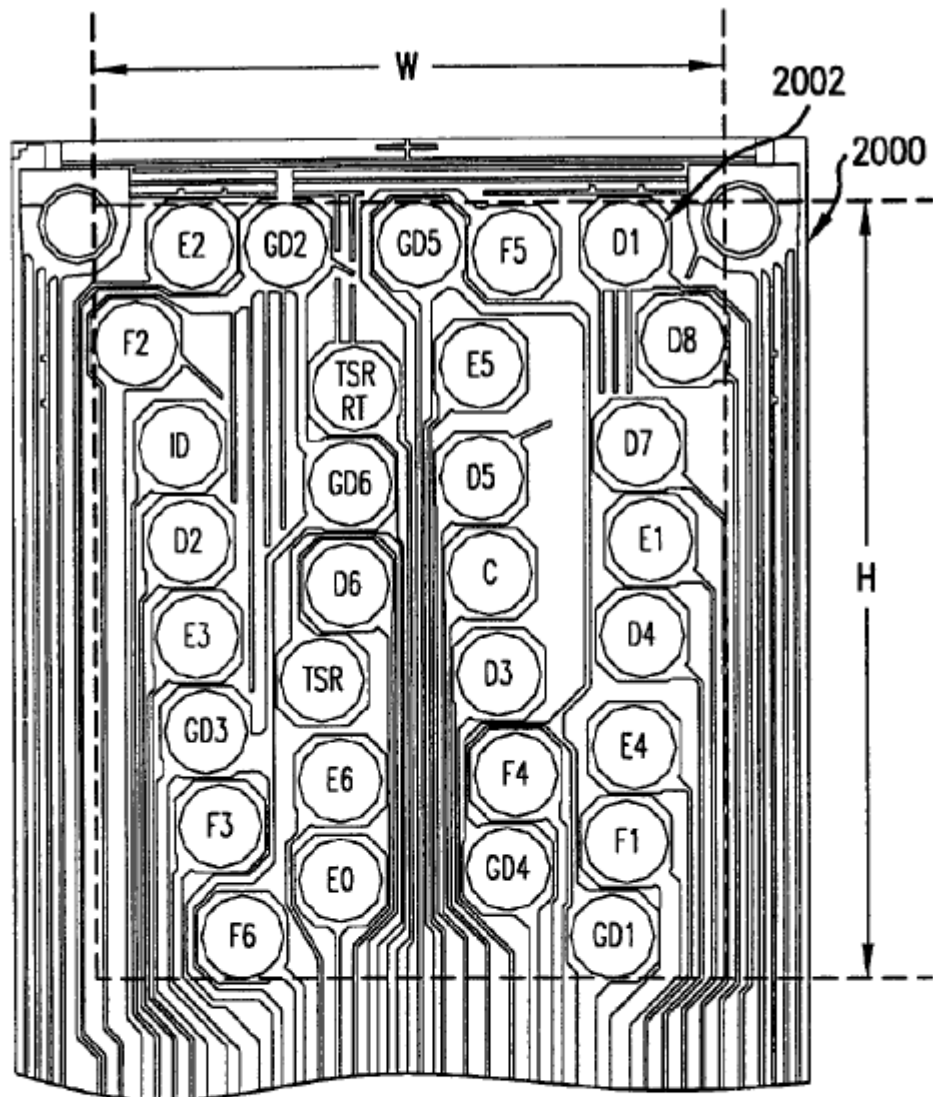


FIG.25B