

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 738 026**

21 Número de solicitud: 201830720

51 Int. Cl.:

B82Y 40/00 (2011.01)
C25D 5/02 (2006.01)
B33Y 30/00 (2015.01)

12

SOLICITUD DE PATENTE

A1

22 Fecha de presentación:

17.07.2018

43 Fecha de publicación de la solicitud:

17.01.2020

71 Solicitantes:

HERNANDEZ JUANPERA, Jesus (100.0%)
PINTOR MORELL, 18, 2-2
08241 MANRESA (Barcelona) ES

72 Inventor/es:

HERNANDEZ JUANPERA, Jesus

74 Agente/Representante:

ISERN JARA, Jorge

54 Título: **Bloque, panel y sistema para electrodeposición 3D**

57 Resumen:

Sistema para de electrodeposición 3D que comprende un panel a modo de electrodo de una celda electrolítica, el panel comprendiendo una matriz bidimensional de bloques configurados para recibir material electrodepositado, donde cada bloque comprende al menos dos estructuras de diodo y un pixel-electrodo en contacto eléctrico por una parte con el polo positivo de una de las estructuras de diodo y por otra parte con el polo negativo de la otra estructura de diodo.

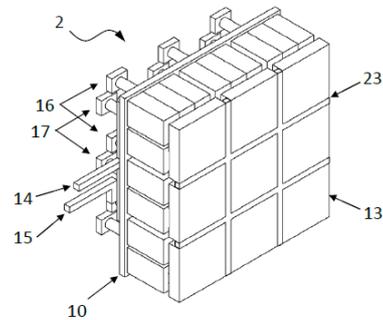


Fig. 2

DESCRIPCIÓN

Bloque, panel y sistema para electrodeposición 3D

OBJETO DE LA INVENCIÓN

La presente solicitud de invención tiene por objeto el registro de un sistema destinado a la electrodeposición de materiales que incorpora notables innovaciones y ventajas frente a las técnicas utilizadas hasta el momento, particularmente conveniente para definir objetos en 3 dimensiones con motivos de medidas nanométricas.

Más concretamente, la invención propone el desarrollo de un sistema que comprende un panel, que a su vez comprende una matriz de bloques apto para la electrodeposición, que por su particular disposición, permite electrodepositar materiales de forma selectiva en una matriz de minúsculos electrodos, a través de un proceso que permite combinar diferentes materiales simultáneamente, generando ensamblajes multi-material en 2 o 3 dimensiones.

ANTECEDENTES DE LA INVENCIÓN

Son conocidas diferentes técnicas de fabricación aditiva en 3 dimensiones, entre ellas la desarrollada por la Universidad Tecnológica de Viena, con la que a partir de la iluminación láser de resinas fotocurables consiguen una resolución nanométrica. Sin embargo, el sistema de impresión resulta costoso de fabricar de muy poca resolución y no es posible fabricar objetos metálicos.

Por otro lado, la deposición electroquímica es una tecnología madura que permite crecer estructuras de metal gracias a un molde prefabricado (habitualmente fotoresistivo). Con esta tecnología se pueden crear estructuras multinivel con motivos nanométricos, repitiendo las etapas de la formación del molde y la electrodeposición capa sobre capa. El problema es que dichos moldes se definen con máscaras de litografía, las cuales son costosas de fabricar y sólo sirven para un único diseño de molde. Por otro lado, cada etapa de formación del molde requiere de horas de preparación. A su vez, los moldes tienen un límite reducido de relación de aspecto y de número de capas realizables, y la resolución de los motivos electrodepositados empeora a medida que se reducen sus dimensiones.

Por tanto, todavía hay necesidad de un sistema para producir estructuras en 3 dimensiones, con resolución nanométrica, económico de fabricar, robusto en su uso y con posibilidad de combinar diferentes materiales sin dificultad.

DESCRIPCIÓN DE LA INVENCION

5 La presente invención se ha desarrollado con el fin de proporcionar un sistema para electrodeposición en dimensiones nanométricas, preferentemente de material conductor, que se configura como una novedad dentro del campo de aplicación y que resuelve las contrariedades anteriormente mencionadas.

10 La invención parte de un panel configurado para utilizarse como uno de los electrodos en un sistema de electrodeposición del tipo celda electroquímica. El panel comprende una matriz de bloques, los cuales están configurados para depositarse material de forma selectiva cuando se hace pasar la corriente eléctrica adecuada a través de cada uno de ellos.

15 Cada bloque comprende al menos dos estructuras de diodo y un electrodo a modo de píxel (en adelante pixel-electrodo), pudiendo tener medidas nanométricas. El pixel-electrodo se encuentra en contacto eléctrico por una parte con el polo positivo de una estructura de diodo y por otra parte con el polo negativo de la otra estructura de diodo. Esta configuración permite hacer pasar corriente por el pixel-electrodo a través de una de las estructuras de diodo, a la vez que se bloquea el paso de corriente por la otra. Dependiendo del sentido de la corriente que se haga pasar por el pixel-electrodo, se electrodepositará o no material en
20 este.

De forma preferente, las estructuras de diodo comprenden una región de material semiconductor adicional, cada una con un dopaje de diferente tipo, quedando por ejemplo una estructura de transistor tipo PNP y una estructura de transistor tipo NPN. En este caso, el pixel-electrodo se encuentra en contacto eléctrico por una parte con una de las regiones
25 de material semiconductor P de la estructura PNP y por otra con una de las regiones de material semiconductor N de la estructura NPN. Cada pixel-electrodo está situado en la superficie externa de ambas estructuras de transistor, es decir, adyacente a la disolución de la celda electroquímica, ya que es donde se electrodepositará el material.

Este bloque se puede sustentar, por ejemplo en un soporte laminar, situado en el lado
30 opuesto al pixel-electrodo. Para alimentar eléctricamente cada estructura de transistor, el

bloque puede comprender una pista en contacto eléctrico con la segunda región de material semiconductor P de la estructura de transistor tipo PNP, y otra pista en contacto eléctrico con la segunda región de material semiconductor N de la estructura de transistor tipo NPN.

5 Para regular el paso de corriente a través de las estructuras de transistor, a modo de contacto base de un transistor, el bloque puede comprender un contacto eléctrico a la región de material semiconductor equivalente a tipo N de la estructura PNP y un contacto eléctrico a la región de material semiconductor equivalente a tipo P de la estructura NPN, los cuales atraviesan el soporte laminar hasta su lado opuesto.

10 Para formar el panel, dichos bloques se reproducen en una matriz bidimensional las veces necesarias para conseguir una superficie de electrodeposición del tamaño que se prefiera.

En este panel, los bloques están soportados en un soporte laminar común, el cual en una de las caras comprende la matriz bidimensional de bloques para electrodeposición, estando los pixeles-electrodo de cada bloque situados en la zona opuesta al soporte.

15 En el panel es una pista eléctrica común que contacta con las segundas regiones de material semiconductor P de las estructuras de transistor tipo PNP, y otra pista eléctrica común que contacta con las segundas regiones de material semiconductor N de las estructuras de transistor tipo NPN. Estas pistas eléctricas pueden estar configuradas en más de un nivel de capa.

20 Para aislar las estructuras de transistor de la disolución de la celda electroquímica, el panel comprende una capa aislante en la cara externa de los bloques de electrodeposición, pudiendo situarse dicha capa en la cara externa de los pixeles-electrodo o alrededor de los mismos (es decir, sólo la capa aislante está en contacto con la disolución o los pixeles-electrodo también están en contacto con la disolución, respectivamente).

25 El panel comprende a su vez los contactos que atraviesan el soporte laminar y que contactan con cada región de material semiconductor N de la estructura PNP y con cada región de material semiconductor P de la estructura NPN. Estas regiones son las que actúan a modo de contacto base de las estructuras de transistor, por lo que la regulación de la corriente eléctrica que pasa a través de estas regiones permite regular el paso de corriente a través de los pixeles-electrodo. La transferencia de corriente eléctrica se puede realizar

mediante contactos eléctricos, mediante impulsos láser, luz fotónica o mediante cualquier sistema que permita la generación de una corriente en dichas regiones.

5 Como opción de realización, una parte de los contactos se encuentra a una distancia diferente respecto al soporte que la otra parte de contactos (o dicho de otra forma, los contactos se pueden distribuir en diferentes niveles), para facilitar la conexión eléctrica desde el exterior del panel.

10 Por lo que respecta al sistema para electrodeposición, este comprende una celda electrolítica en la que uno de los electrodos lo forma un panel según el descrito anteriormente. El otro polo de la celda puede formarlo uno o varios electrodos de diferentes materiales, de forma que se puedan electrodepositar a elección, simplemente haciendo pasar la corriente por el electrodo correspondiente. Para la gestión de forma selectiva del paso de la corriente eléctrica a través de los pixeles-electrodo, el sistema comprende un circuito electrónico el cual genera una secuencia de corrientes eléctricas correspondiente al diseño a electrodepositar generado por el usuario.

15 En una realización preferente, para facilitar la electrodeposición de varias capas con motivos diferentes, una encima de la otra y así generar un objeto en 3 dimensiones, el sistema comprende un segundo panel según el descrito anteriormente, dispuesto en frente del primer panel. Un mecanismo de desplazamiento, por ejemplo un husillo, controlado también por el circuito electrónico y en sincronía con el resto de elementos, está dispuesto para
20 desplazar uno de los paneles respecto al otro, bien para ponerlos en contacto o bien para alejarlos el uno del otro. De esta forma, cada vez que se quiera electrodepositar una capa diferente, los dos paneles se ponen en contacto y se transfiere la capa electrodepositada de uno de los paneles al otro mediante la aplicación de la corriente adecuada entre ambos paneles. Gracias a ello, se permite acumular las diferentes capas de metal en uno de los
25 paneles, formando así el objeto en 3 dimensiones.

Estas y otras características y ventajas del panel y el sistema objeto de la presente invención resultarán evidentes a partir de la descripción de una realización preferida, pero no exclusiva, que se ilustra a modo de ejemplo no limitativo en los dibujos que se acompañan.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

Figura 1A.- Es una vista desde una perspectiva superior de una realización preferente del bloque para sistema de electrodeposición 3D.

Figura 1B.- Es una vista desde una perspectiva inferior de una realización preferente del
5 bloque para sistema de electrodeposición 3D.

Figura 2.- Es una vista desde una perspectiva superior de una realización preferente del panel para sistema de electrodeposición 3D.

Figura 3A.- Es una vista trasera de una realización preferente del panel para sistema de electrodeposición 3D.

10 Figura 3B.- Es una vista de la sección B-B de la figura 3A.

Figura 4.- Es una representación esquemática de los elementos que puede comprender una realización preferente del sistema de electrodeposición 3D.

DESCRIPCIÓN DE UNA REALIZACIÓN PREFERENTE

A la vista de las mencionadas figuras y, de acuerdo con la numeración adoptada, se puede
15 observar en ellas un ejemplo de realización preferente de la invención, la cual comprende las partes y elementos que se indican y describen en detalle a continuación.

Tal y como se muestra en la figuras 1A y 1B, cada bloque para electrodeposición (1) comprende una estructura de transistor tipo PNP (11), una estructura de transistor tipo NPN (12) y un pixel-electrodo (13), el cual comprende un contacto eléctrico (13a) que contacta
20 por una parte con una de las regiones de material semiconductor P (P1) de la estructura PNP (11) y por otra con una de las regiones de material semiconductor N (N1) de la estructura NPN (12).

En la realización opcional del bloque (1) mostrada en la Fig. 1, para alimentar eléctricamente cada estructura de transistor (11, 12), el bloque (1) muestra lateralmente una pista (14) en
25 contacto eléctrico con la segunda región de material semiconductor P (P2) de la estructura de transistor tipo PNP (11), y una pista (15) en contacto eléctrico con la segunda región de material semiconductor N (N2) de la estructura de transistor tipo NPN (12). También incluye

un contacto eléctrico (16) a la región de material semiconductor N (N) de la estructura PNP (11) y un contacto eléctrico (17) a la región de material semiconductor P (P) de la estructura NPN (12), ambos contactos aptos para regular el paso de corriente a través de las estructuras de transistor, a modo de contacto base de un transistor.

5 Tal y como se aprecia en las figuras 2, 3A y 3B, dichos bloques (1) se reproducen en una matriz bidimensional para formar el panel. En esta realización hay 9 bloques (1), pero se pueden colocar millones de ellos en un mismo panel.

La realización preferente del panel (2) de la presente invención contiene:

- 10 - una matriz bidimensional de bloques de electrodeposición (1), con un soporte laminar (10) común, donde los pixeles-electrodo (13) de cada bloque (1) están situados en la zona opuesta al soporte (10),
- una capa aislante (23) entre los pixeles-electrodo (13).

En la otra cara del soporte (10), el panel (2) comprende una matriz de contactos (16, 17) que atraviesan el soporte (10) hasta contactar a cada región de material semiconductor N (N) de 15 las estructuras PNP (11) y a cada región de material semiconductor P (P) de las estructuras NPN (12). En esta realización preferente, una mitad de los contactos (16) se encuentra a una distancia diferente respecto al soporte (10) que la otra mitad de contactos (17).

Para alimentar eléctricamente cada estructura de transistor, en esta realización preferente del panel (2), una pista eléctrica (21) contacta con las otras regiones de material 20 semiconductor P (P2) de las estructuras de transistor tipo PNP (11) de cada bloque (1), y otra pista eléctrica (22) contacta con las otras regiones de material semiconductor N (N2) de las estructuras de transistor tipo NPN (12) de cada bloque (1), para luego atravesar el soporte (10) hasta el lado opuesto.

En la Fig. 4 se muestra una realización preferente del presente sistema para 25 electrodeposición en 3D (3), el cual comprende una celda electrolítica en la que uno de sus electrodos lo forma un panel (2) según el descrito anteriormente. Como posibles polos opuestos al panel (2), esta realización comprende dos electrodos (31, 32), cada uno de un material diferente a electrodepositar.

En esta realización preferente, el sistema comprende un segundo panel (2b) según el descrito anteriormente, dispuesto en frente del primer panel (2) y configurado para recibir las capas de material electrodepositado en el primer panel (2). Cada panel (2, 2b) se encuentra colocado en una cubierta (34) que aísla los elementos internos del panel respecto a la disolución (no mostrada en la figura) de la celda electrolítica. Cada cubierta (34) está unida a una placa (35), la cual soporta y conecta el respectivo panel (2, 2b) a un circuito electrónico (no mostrado en la figura) con el que se controla el paso de la corriente. Un mecanismo de husillo (33) está dispuesto como mecanismo de desplazamiento para desplazar el primer panel (2) respecto al segundo (2b). Los elementos mostrados en la figura se encuentran colocados en un recipiente (36), el cual contiene la disolución de la celda electrolítica. A su vez comprenden cables de conexión (37) al circuito electrónico, el cual sincroniza el primer panel (2), el segundo panel (2b), los electrodos (31, 32) y el husillo (33).

Los detalles, las formas, las dimensiones y demás elementos accesorios, así como los materiales empleados en la fabricación del panel o el sistema de la invención, podrán ser convenientemente sustituidos por otros que sean técnicamente equivalentes y no se aparten de la esencialidad de la invención ni del ámbito definido por las reivindicaciones que se incluyen a continuación.

REIVINDICACIONES

1. Bloque para sistema de electrodeposición 3D (1), caracterizado porque al menos comprende:
 - dos estructuras de diodo (11, 12),
- 5 - un pixel-electrodo (13) en contacto eléctrico por una parte con el polo positivo (P1) de una de las estructuras de diodo (11), y por otra parte con el polo negativo (N1) de la otra estructura de diodo (12).
2. Bloque (1) según la reivindicación 1, caracterizado porque comprende un soporte laminar (10) que soporta las estructuras de diodo (11, 12), situado en el lado opuesto al pixel-electrodo (13).
3. Bloque (1) según la reivindicación 2, caracterizado porque comprende unos contactos eléctricos (16, 17) en contacto con las regiones de las estructuras de diodo (11, 12) que no se encuentran en contacto con el pixel-electrodo (13) y que atraviesan el soporte laminar (10) hasta su lado opuesto.
- 15 4. Bloque (1) según cualquiera de las reivindicaciones anteriores, caracterizado porque las estructuras de diodo (11, 12) comprenden otra región adicional de material semiconductor dopado (P2, N2), de un dopaje igual al de la región que se encuentra en contacto con el pixel-electrodo (13) pero sin contacto entre dichas regiones.
5. Bloque (1) según la reivindicación 4, caracterizado porque una las estructuras de diodo (11, 12) con la región adicional de material semiconductor dopado (P2, N2) es una estructura de transistor tipo PNP (11) y la otra es una estructura de transistor tipo NPN (12), estando el pixel-electrodo (13) en contacto eléctrico por una parte con una de las regiones de material semiconductor P (P1) de la estructura PNP (11) y por otra con una de las regiones de material semiconductor N (N1) de la estructura NPN (12).
- 20
- 25 6. Bloque (1) según la reivindicación 5, caracterizado porque comprende:
 - una pista (14) en contacto eléctrico con la región de material semiconductor P (P2) de las estructuras de transistor tipo PNP (11) que no se encuentra en contacto con el pixel-electrodo (13),

- una pista (15) en contacto eléctrico con la región de material semiconductor N (N2) de la estructura NPN (12) que no se encuentra en contacto con el pixel-electrodo (13).
7. Panel para sistema de electrodeposición 3D (2), caracterizado porque comprende una
- 5 matriz bidimensional de bloques para electrodeposición (1) según descrito en cualquiera de las reivindicaciones anteriores.
8. Panel según la reivindicación 7 cuando depende de la reivindicación 5, caracterizado porque comprende:
- una pista (21) en contacto eléctrico con las regiones de material semiconductor P (P2) de las estructuras de transistor tipo PNP (11) que no se encuentra en contacto con el pixel-electrodo (13),
 - una pista (22) en contacto eléctrico con las regiones de material semiconductor N (N2) de la estructura NPN (12) que no se encuentra en contacto con el pixel-electrodo (13).
- 10
9. Panel según la reivindicación 8, caracterizado porque comprende una capa aislante (23) situada alrededor de los pixeles-electrodo (13).
- 15
10. Panel según la reivindicación 8, caracterizado porque comprende una capa aislante (23) situada en una de las caras de los pixeles-electrodo (13).
11. Panel según cualquiera de las reivindicaciones de la 7 a la 10, caracterizada porque una
- 20 parte de los contactos (16, 17) se encuentra a una distancia diferente respecto al soporte que la otra parte de contactos (16, 17).
12. Sistema para electrodeposición 3D (3) que comprende una celda electrolítica, caracterizado porque uno de los electrodos de la celda electrolítica lo forma un panel (2) según descrito en cualquiera de las reivindicaciones de la 7 a la 11 y comprende un
- 25 circuito electrónico que gestiona el paso de corriente por cada bloque de electrodeposición (1) del panel (2).

13. Sistema (3) según la reivindicación 12, caracterizado porque comprende uno o más electrodos de materiales diferentes (31, 32), configurados como polos opuestos al panel (2) de la celda electrolítica.
14. Sistema (3) según la reivindicación 12 o 13, caracterizado porque comprende un
5 segundo panel (2b) según el descrito en cualquiera de las reivindicaciones de la 7 a la 11, dispuesto en frente del primer panel (2).
15. Sistema (3) según la reivindicación 14, caracterizado porque comprende un mecanismo de desplazamiento (33) dispuesto para desplazar uno de los paneles (2, 2b) respecto al otro.

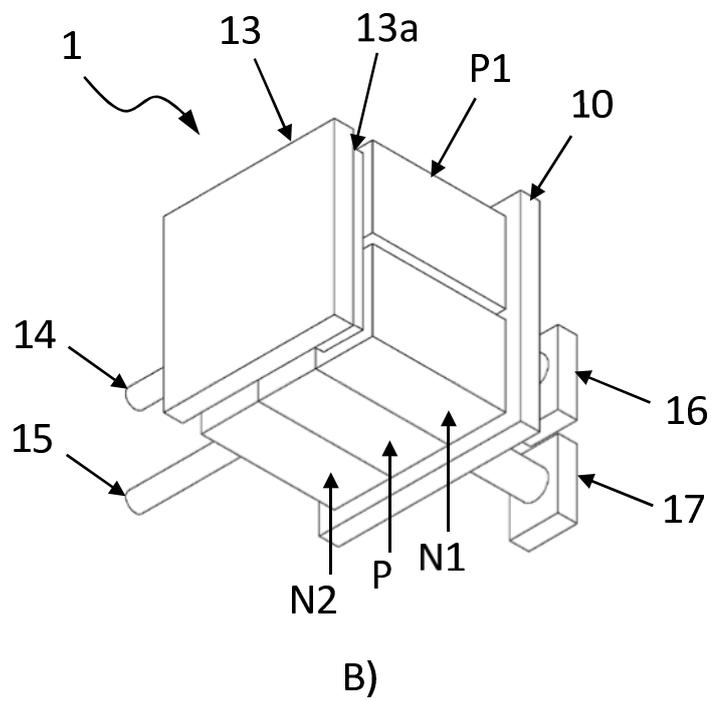
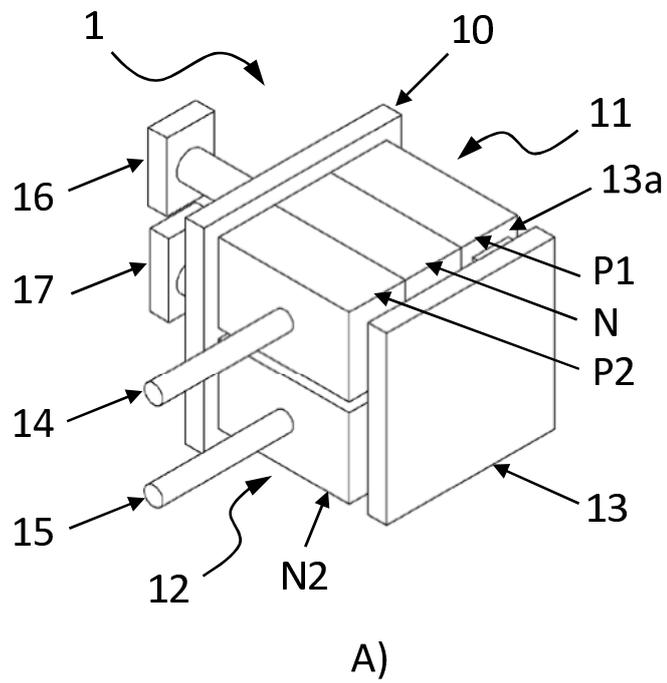


Fig. 1

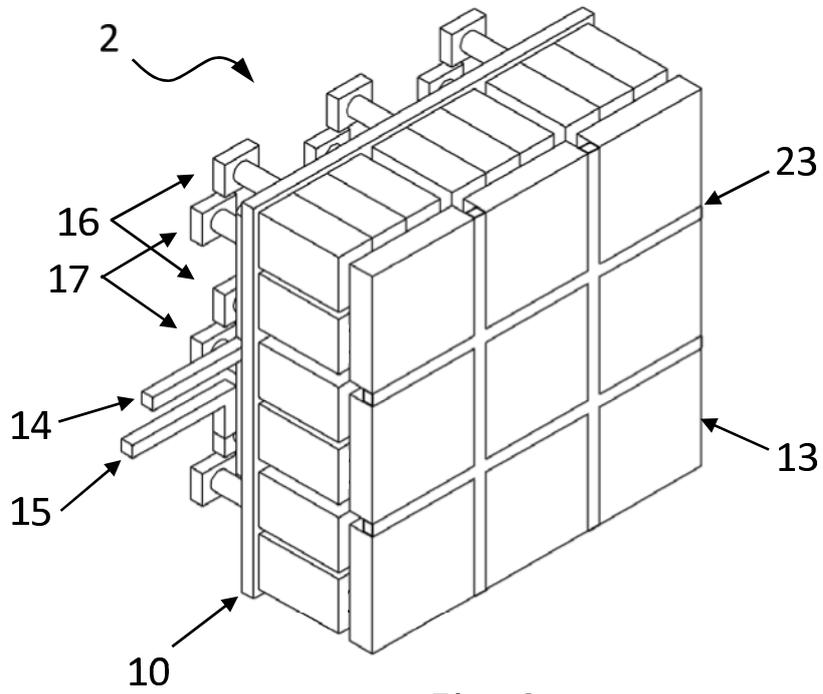


Fig. 2

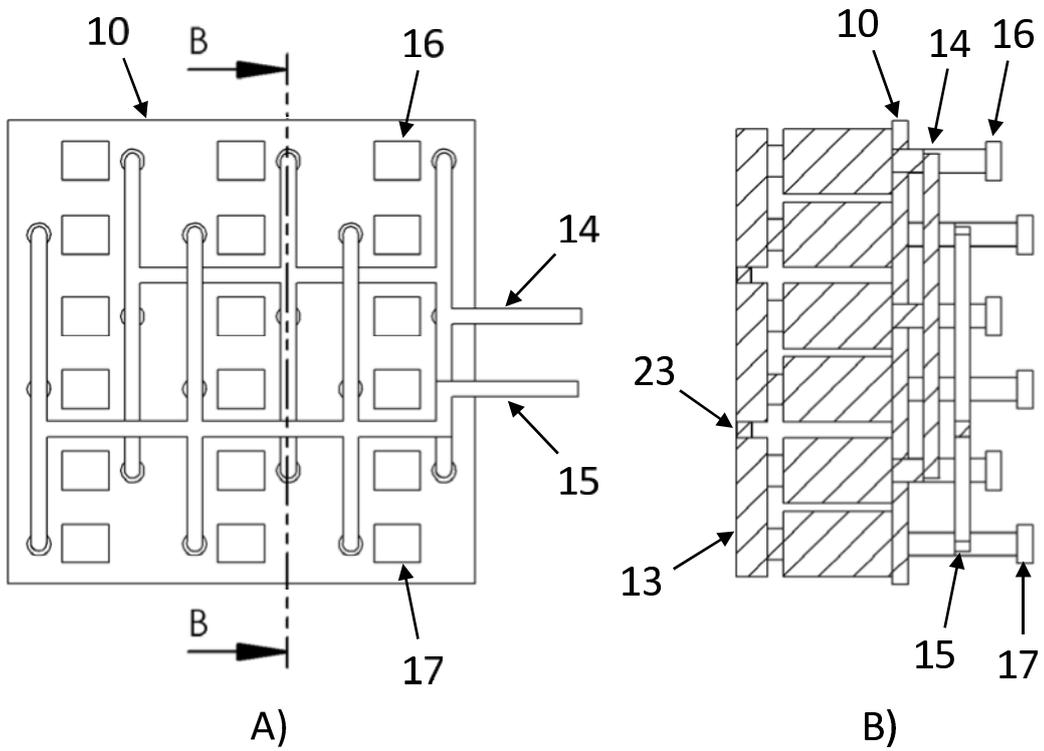


Fig. 3

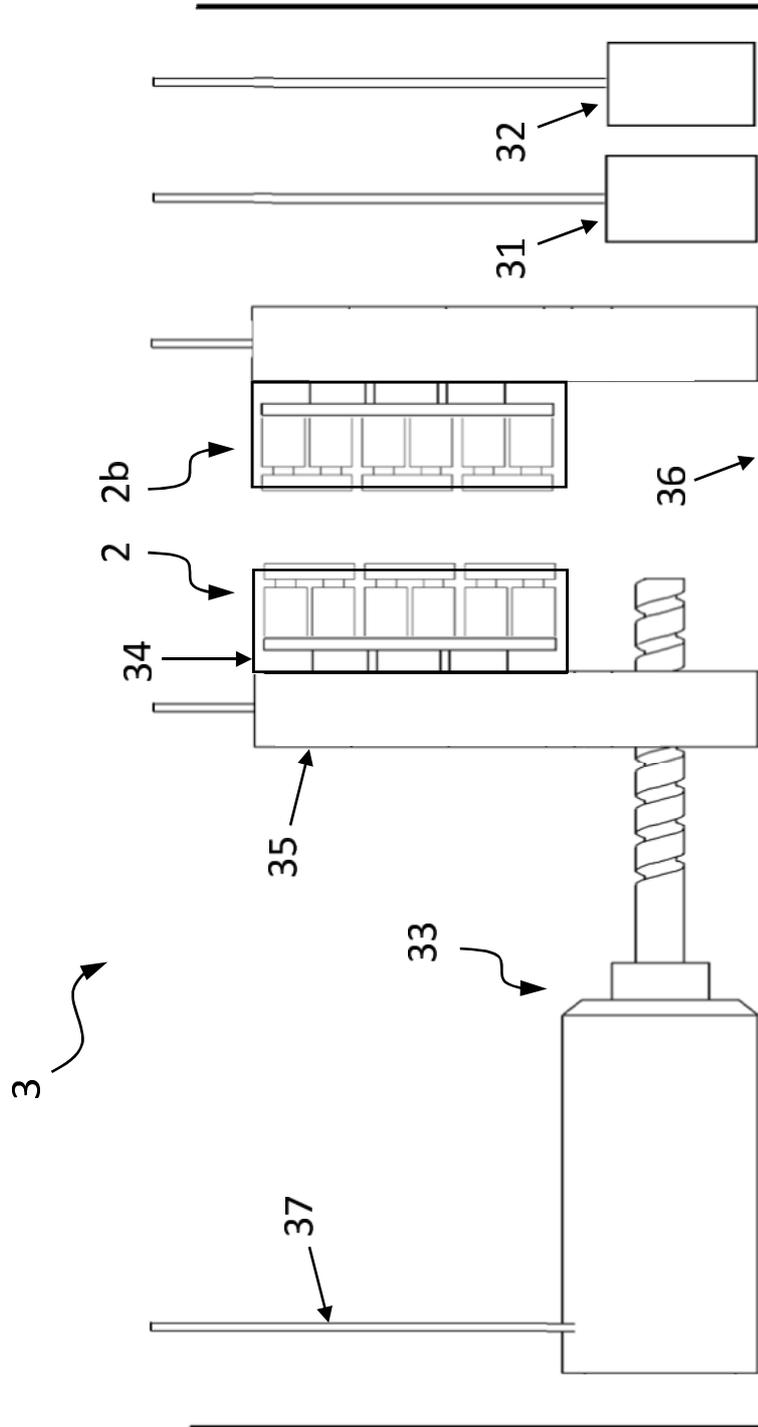


Fig. 4



OFICINA ESPAÑOLA
DE PATENTES Y MARCAS

ESPAÑA

②① N.º solicitud: 201830720

②② Fecha de presentación de la solicitud: 17.07.2018

③② Fecha de prioridad:

INFORME SOBRE EL ESTADO DE LA TECNICA

⑤① Int. Cl.: Ver Hoja Adicional

DOCUMENTOS RELEVANTES

Categoría	⑤⑥ Documentos citados	Reivindicaciones afectadas
X	US 2006249391 A1 (JIN) 09/11/2006, Resumen; párrafos [2 - 7]; párrafos [30 - 94]; figuras 1 - 20.	1-15
A	PRITCHET, D. et al. Preliminary investigation of particle mobility enhancement in electrophoretic deposition with modulated electric fields. 2017 International Conference on Manipulation, Automation and Robotics at Small Scales (MARSS). Proceedings, 08.08.2017, Páginas 6 pp. <DOI: 10.1109/MARSS.2017.8001921>	1-15

Categoría de los documentos citados

X: de particular relevancia

Y: de particular relevancia combinado con otro/s de la misma categoría

A: refleja el estado de la técnica

O: referido a divulgación no escrita

P: publicado entre la fecha de prioridad y la de presentación de la solicitud

E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

El presente informe ha sido realizado

para todas las reivindicaciones

para las reivindicaciones nº:

Fecha de realización del informe
22.05.2019

Examinador
A. Figuera González

Página
1/2

CLASIFICACIÓN OBJETO DE LA SOLICITUD

B82Y40/00 (2011.01)

C25D5/02 (2006.01)

B33Y30/00 (2015.01)

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

C25D, B82Y, B33Y

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC, WPI, TXTE, COMPENDEX, INSPEC, XPAIP, XPESP, XPI3E, XPIEE, Internet