

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 739 527**

51 Int. Cl.:

H04L 12/26 (2006.01)

H04L 12/853 (2013.01)

H04L 12/825 (2013.01)

H04L 12/841 (2013.01)

H04L 12/801 (2013.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **29.07.2015 PCT/US2015/042664**

87 Fecha y número de publicación internacional: **04.02.2016 WO16019019**

96 Fecha de presentación y número de la solicitud europea: **29.07.2015 E 15748407 (2)**

97 Fecha y número de publicación de la concesión europea: **01.05.2019 EP 3175583**

54 Título: **Conmutación ascendente activada por el receptor en videotelefonía**

30 Prioridad:

29.07.2014 US 201462030513 P

28.07.2015 US 201514811569

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

31.01.2020

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)

5775 Morehouse Drive

San Diego, CA 92121-1714, US

72 Inventor/es:

VAN DER AUWERA, GEERT;

COBAN, MUHAMMED ZEYD;

KARCZEWICZ, MARTA y

LEUNG, NIKOLAI KONRAD

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 739 527 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Conmutación ascendente activada por el receptor en videotelefonía

5 **[0001]** Esta solicitud reivindica los beneficios de la Solicitud Provisional Estadounidense n.º 62/030.513 presentada el 29 de julio de 2014.

CAMPO TÉCNICO

10 **[0002]** Esta divulgación se refiere al procesamiento de datos de video.

ANTECEDENTES

15 **[0003]** La videotelefonía (VT) implica la comunicación en tiempo real de paquetes que transportan datos de audio y vídeo. Un dispositivo de VT incluye un codificador de vídeo que obtiene vídeo de un dispositivo de captura de vídeo, como una cámara de vídeo o archivo de vídeo, y genera paquetes de vídeo. De forma similar, un codificador de audio en un dispositivo de VT obtiene audio de un dispositivo de captura de audio, como un micrófono o un sintetizador de voz, y genera paquetes de audio. Los paquetes de vídeo y los paquetes de audio se colocan en una cola de protocolo de enlace de radio (RLP). Una unidad de capa de control de acceso medio (MAC) genera paquetes de capa de control de acceso al medio (MAC) a partir del contenido de la cola RLP. Los paquetes de capa MAC se convierten en paquetes de capa física (PHY) para su transmisión a través de un canal de comunicación a otro dispositivo de VT.

25 **[0004]** En aplicaciones de VT móviles, un dispositivo de VT recibe los paquetes de capa física a través de un enlace directo inalámbrico (FL) (o "enlace descendente") desde una estación base al dispositivo de VT como un terminal inalámbrico. Un dispositivo de VT transmite los paquetes de la capa PHY a través de un enlace inverso inalámbrico (RL) (o "enlace ascendente") a una estación base. Cada dispositivo de VT incluye capas PHY y MAC para convertir los paquetes de capa PHY y MAC recibidos y reensamblar las cargas útiles de paquetes en paquetes de audio y paquetes de vídeo. Un descodificador de vídeo dentro del dispositivo de VT descodifica los datos de vídeo para su presentación a un usuario a través de un dispositivo de visualización. Un descodificador de audio dentro del dispositivo de VT descodifica los datos de audio para la salida a través de un altavoz de audio. La norma "3rd Generation Partnership Project; Technical Specification Group Services and System Aspects; IP Multimedia Subsystem (IMS); Multimedia Telephony; Media handling and interaction (Release 12) [Proyecto de Colaboración de Tercera Generación; Servicios de Grupo de Especificación Técnica y Aspectos de Sistema; Subsistema Multimedia de IP (IMS); Telefonía Multimedia; Gestión e Interacción de Medios (Versión 12)]", TS de 3GPP 26.114, V12.6.0, 23 de junio de 2014, representa una referencia importante en la técnica.

RESUMEN

40 **[0005]** El alcance de la invención se define por las reivindicaciones adjuntas.

[0006] Los detalles de uno o más ejemplos de la divulgación se exponen en los dibujos adjuntos y la descripción siguiente. Otras características, objetivos y ventajas resultarán evidentes a partir de la descripción, los dibujos y las reivindicaciones.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

[0007]

50 La FIG. 1 es un diagrama de bloques que ilustra un sistema de codificación y descodificación de audio / vídeo para aplicaciones de videotelefonía (VT).

La FIG. 2 es un diagrama de bloques que ilustra un sistema de codificación de vídeo que puede implementar adaptación de velocidad de fuente de vídeo coherente con las técnicas de esta divulgación.

55 La FIG. 3 es un diagrama de bloques que ilustra un sistema de descodificación de vídeo que puede implementar adaptación de velocidad de fuente de vídeo coherente con las técnicas de esta divulgación.

Las FIG. 4A y 4B son gráficos que ilustran técnicas de adaptación de velocidad de fuente de vídeo coherentes con las técnicas de esta divulgación.

60 La FIG. 5 es un diagrama conceptual que ilustra la determinación de una duración de almacenamiento en memoria intermedia coherente con las técnicas de esta divulgación.

65 Las FIG. 6A y 6B son gráficos que ilustran una reducción de la velocidad de enlace de red y un tiempo de retardo correspondiente, respectivamente.

Las FIG. 7A y 7B son gráficos que ilustran una reducción de la velocidad de enlace de red y un tiempo de retardo correspondiente, respectivamente.

La FIG. 8 es un diagrama de flujo que ilustra un proceso de ejemplo para la conmutación descendente de una velocidad a la que se transmiten los datos de forma coherente con las técnicas de esta divulgación.

La FIG. 9 es un diagrama de flujo que ilustra un proceso de ejemplo para la conmutación ascendente de una velocidad a la que se transmiten los datos de forma coherente con las técnicas de esta divulgación.

DESCRIPCIÓN DETALLADA

[0008] Los dispositivos de videotelefonía (VT) se pueden conectar a través de una red cableada o inalámbrica para realizar una sesión de VT (por ejemplo, transmisión de datos de audio y/o vídeo entre los dispositivos de VT). Un dispositivo de VT que está procesando datos de audio y/o vídeo para su transmisión a otro dispositivo de VT puede denominarse un dispositivo emisor. Asimismo, un dispositivo de VT que está procesando datos de audio y/o vídeo recibidos (por ejemplo, para su presentación a un usuario del dispositivo de VT) se puede denominar dispositivo receptor.

[0009] El dispositivo emisor puede codificar los datos de audio y/o de vídeo a una velocidad particular (que se puede denominar de forma intercambiable en el presente documento una velocidad de transferencia de bits). El dispositivo emisor puede seleccionar la velocidad basándose en las condiciones de la red. Por ejemplo, el dispositivo emisor puede seleccionar la velocidad basándose en una velocidad de enlace de red máxima (o casi máxima) soportada por la red que se utiliza para la sesión de VT. De esta manera, el dispositivo emisor puede preparar los datos que se enviarán usando la calidad relativamente más alta soportada por la red sin exceder las limitaciones de la red.

[0010] En algunos casos, los dispositivos de VT de conexión de velocidad de enlace de red pueden variar, particularmente cuando se utiliza VT a través de una red inalámbrica, como Wi-Fi o redes celulares. En algunos casos, el equipo de red puede usar memorias intermedias para controlar las fluctuaciones de velocidad de enlace y/o para realizar la gestión de colas. Por ejemplo, un dispositivo emisor puede incluir una memoria intermedia para almacenar en memoria intermedia datos de audio y/o vídeo codificados antes de transmitir los datos al dispositivo receptor. Una reducción repentina en la velocidad de enlace de red puede causar un cuello de botella que puede afectar negativamente a la sesión de VT. Por ejemplo, cuando se reduce la velocidad de enlace de red, el dispositivo emisor acumula datos de vídeo codificados en la memoria intermedia, lo cual puede ocasionar interrupciones y/o sacudidas en la sesión de VT en el dispositivo receptor.

[0011] Un dispositivo emisor puede alterar una velocidad a la que se envían los datos de vídeo (que se puede denominar en el presente documento una velocidad de envío, utilizándose la velocidad en toda la divulgación para referirse a una velocidad de transferencia de bits) en respuesta a una reducción de la velocidad de enlace de red. En algunos ejemplos, el dispositivo emisor puede alterar la velocidad de envío cambiando la velocidad a la que se codifican los datos de audio y/o vídeo. Sin embargo, puede haber un retardo de reacción en la reducción de la velocidad debida a retardos en la realimentación del control de congestión del dispositivo receptor, retardos en una ruta de retorno desde un dispositivo receptor al dispositivo emisor, retardos en la reacción de adaptación de velocidad o similares. Por consiguiente, la velocidad de envío puede permanecer significativamente por encima de la velocidad de enlace de red durante un período de tiempo después de una reducción de la velocidad de enlace de red. Un desajuste entre la velocidad de envío y la velocidad de enlace de red puede aumentar los niveles de memoria intermedia en el enlace de cuello de botella y, por lo tanto, aumentar el retardo de extremo a extremo (o incluso paquetes perdidos), lo cual puede afectar negativamente la experiencia de calidad de una sesión de VT.

[0012] Además, incluso después de que el dispositivo emisor reduce la velocidad de envío en respuesta a una reducción de la velocidad de enlace de red, puede mantenerse un retardo acumulado durante algún tiempo. Por ejemplo, en general, el retardo puede referirse al tiempo entre la disponibilidad de los datos disponibles para la transmisión a través de un enlace de red y el momento en que los datos se transmiten realmente a la red. En consecuencia, el retardo puede estar asociado con el almacenamiento de datos en memoria intermedia. Por ejemplo, un aumento en el retardo da como resultado un aumento de los niveles de memoria intermedia, ya que los datos deben almacenarse después de la codificación y antes de la transmisión a la red.

[0013] Dependiendo de la diferencia entre la velocidad de envío y la velocidad de enlace de red cuello de botella, el dispositivo emisor puede reducir la cantidad de datos almacenados temporalmente de forma relativamente lenta. Es decir, si la diferencia entre la velocidad de envío reducida y la velocidad de enlace de red es relativamente pequeña, el dispositivo emisor puede reducir el retardo acumulado de forma relativamente lenta y el efecto en la sesión de VT puede persistir.

[0014] Un enfoque para reducir la cantidad de datos almacenados en memoria intermedia es reducir la velocidad de envío por debajo de una velocidad estimada del enlace de red. Un enfoque relativamente conservador, por ejemplo, utilizando una velocidad de envío que está significativamente por debajo de la velocidad de enlace de red estimada, puede dar como resultado una infrautilización del enlace y una reducción general de la experiencia de calidad de vídeo

en el dispositivo receptor. Sin embargo, un enfoque tan conservador también puede reducir las memorias intermedias de enlace de cuello de botella de forma relativamente rápida. Por el contrario, un enfoque relativamente agresivo, por ejemplo, solo reducir la velocidad de envío a la velocidad de enlace de red, puede dar como resultado el uso completo del enlace y datos codificados de mayor calidad. Sin embargo, como se indicó anteriormente, un enfoque de este tipo puede hacer que los datos permanezcan en una memoria intermedia durante un período de tiempo relativamente largo.

[0015] Los aspectos de esta divulgación se refieren a la determinación de una velocidad de envío (por ejemplo, una velocidad de transferencia de bits para codificar datos de audio y/o vídeo en un dispositivo emisor) basándose en las condiciones de la red. En particular, las técnicas incluyen reducir una velocidad de envío en respuesta a una reducción de una velocidad de enlace de red. De acuerdo con aspectos de esta divulgación, al identificar una velocidad de enlace de red reducida, un dispositivo emisor puede reducir la velocidad de envío a una velocidad que está por debajo de la velocidad de enlace de red. En algunos ejemplos, un dispositivo receptor puede solicitar una velocidad de envío reducida que a continuación es implementada por el dispositivo emisor. Reducir la velocidad de envío a una velocidad que está por debajo de la velocidad de enlace de red se puede denominar no sobrepasar la velocidad de enlace de red.

[0016] Las técnicas también incluyen la determinación de una cantidad de tiempo para mantener la velocidad de envío a la velocidad reducida. En algunos ejemplos, aspectos de esta divulgación incluyen determinar una duración de velocidad de recuperación (también denominada período de no sobrepaso) basándose en una duración de memoria intermedia, una magnitud de la reducción de la velocidad de enlace de red, un factor de reducción de velocidad y/u otros factores, como se describe en mayor detalle a continuación. De esta manera, las técnicas se pueden usar para determinar un período óptimo de no sobrepaso. Por ejemplo, un dispositivo emisor puede mantener la velocidad de envío reducida durante el tiempo necesario para reducir una cantidad de datos almacenados en la memoria intermedia antes de volver a una velocidad de envío aumentada que sea soportada por la red. Las técnicas pueden lograr un equilibrio entre el enfoque conservador y el enfoque agresivo descrito anteriormente, de modo que la cantidad de datos que se almacena en la memoria intermedia se puede reducir de manera relativamente rápida sin afectar demasiado a la experiencia del usuario.

[0017] Los aspectos de esta divulgación también incluyen datos de retardo de señalización asociados con el procesamiento de datos de audio y/o vídeo codificados. Las técnicas de esta divulgación incluyen generar datos para uso en la determinación de una duración de almacenamiento en memoria intermedia en un dispositivo emisor. La duración del almacenamiento en memoria intermedia puede asociarse con un retardo entre la reducción de la velocidad de enlace de red real y el momento en que se detecta la reducción de la velocidad de enlace de red (por ejemplo, suponiendo que el dispositivo emisor y/o receptor no reconoce ni reacciona a una reducción de la velocidad de enlace de red de inmediato). Durante este tiempo de retardo, un dispositivo emisor típicamente almacena en memoria intermedia los datos que se preparan / codifican a la velocidad de envío original, pero que no se pueden enviar en tiempo real (o casi en tiempo real) a la velocidad de enlace de red reducida. El almacenamiento en memoria intermedia de los datos crea un retardo en el dispositivo receptor durante el cual no se reciben los datos. Como se indicó anteriormente, el tiempo de almacenamiento en memoria intermedia se puede usar para determinar una cantidad de datos que se almacenan en el dispositivo emisor y/o la duración de velocidad de recuperación.

[0018] Otros aspectos de esta divulgación pueden estar relacionados con el aumento de una velocidad de envío en los casos en los que no está siendo utilizada totalmente una velocidad de enlace de red. Por ejemplo, un dispositivo emisor puede aumentar la velocidad de envío de datos para aumentar la calidad de los casos de experiencia de usuario en las que la velocidad de envío es menor que la velocidad de enlace soportada por una red que conecta el dispositivo emisor con un dispositivo receptor. El aumento de la velocidad de transferencia de bits a la que se codifican los datos puede denominarse en el presente documento conmutación ascendente. Sin embargo, la conmutación ascendente de la velocidad de envío en un incremento que es demasiado grande puede dar como resultado que se sobrepase la velocidad de enlace de red, lo cual puede degradar la experiencia del usuario de la manera descrita. Por el contrario, la conmutación ascendente de la velocidad de envío con un incremento demasiado pequeño puede dar como resultado un no sobrepaso continuo de la velocidad de enlace de red, lo cual puede dar como resultado una experiencia de usuario de menor calidad que la soportable por la velocidad de enlace de red.

[0019] De acuerdo con aspectos de esta divulgación, un dispositivo receptor puede determinar que una velocidad de enlace de red está infrautilizada basándose en datos que se recibieron antes de la hora a la que está previsto que los datos se emitan. El dispositivo receptor puede determinar un parámetro de retardo en exceso admisible basándose en la diferencia entre el momento en que se reciben los datos y el momento en que se planifica la emisión de los datos, y el dispositivo receptor puede determinar un aumento de la velocidad de envío de acuerdo con el parámetro de retardo en exceso admisible. El dispositivo receptor puede, en algunos casos, transmitir una indicación del aumento de la velocidad de envío a un dispositivo emisor, de modo que el dispositivo emisor pueda utilizar mejor la velocidad de enlace de red sin sobrepasar la velocidad de enlace de red.

[0020] En consiguiente, los aspectos de esta divulgación incluyen técnicas de control de la congestión o la adaptación de velocidad para controlar un flujo de vídeo que se origina desde un dispositivo emisor y se transmite a través de un canal de red (también denominado enlace de red) con un ancho de banda variable en el tiempo a un dispositivo

receptor. En particular, las técnicas incluyen la conmutación ascendente de la velocidad de transferencia de bits media de un flujo de vídeo de una manera controlada para mejorar la experiencia del usuario sin introducir congestión en la red. Dichas técnicas de adaptación de velocidad pueden evitar el aumento significativo del retardo de extremo a extremo que podría dar como resultado pérdidas de paquetes.

5 **[0021]** Por ejemplo, de acuerdo con aspectos de esta divulgación, un dispositivo receptor puede examinar paquetes de vídeo recibidos y determinar si los datos llegan temprano, a tiempo, o demasiado tarde para la emisión programada de los datos. Si los datos llegan más tarde que la emisión programada, el dispositivo receptor puede determinar que la velocidad de enlace de red es menor que la velocidad de envío (por ejemplo, la velocidad de codificación implementada en el dispositivo emisor). En consecuencia, el dispositivo receptor puede enviar una solicitud al dispositivo emisor para reducir la velocidad de envío. En algunos ejemplos, el dispositivo receptor puede solicitar una velocidad inicial que sea menor que una velocidad sostenible (por ejemplo, un ancho de banda disponible) de una velocidad de enlace de red para permitir que el sistema descongestione el canal de red.

15 **[0022]** En algunos casos, las técnicas descritas en el presente documento pueden ser realizadas por un dispositivo de Servicio Multimedia de Telefonía para un Subsistema Multimedia de IP (IMS) (MTSI). Por ejemplo, el dispositivo MTSI puede llevar a cabo la adaptación de la velocidad de transferencia de bits y/o el control de la congestión usando las técnicas descritas en el presente documento.

20 **[0023]** La FIG. 1 es un diagrama de bloques que ilustra un sistema de codificación y descodificación 10. Como se muestra en la FIG. 1, el sistema 10 incluye un sistema de codificador 12 y un sistema de descodificador 14 conectados por un canal de transmisión 16. En el ejemplo de la FIG. 1, el sistema de codificador 12 está asociado con un primer dispositivo de comunicación de vídeo e incluye una fuente de audio 17, fuente de vídeo 18, codificador de vídeo 20, codificador de audio 22, protocolo de transporte en tiempo real (RTP) / protocolo de transporte en tiempo real (RTCP) / protocolo de datagrama de usuario (UDP) / protocolo de Internet (IP) / unidad de conversión de protocolo punto a punto (PPP) 26, cola de protocolo de enlace de radio (RLP) 28, unidad de capa MAC 30 y unidad de capa física (PHY) 32. El sistema de descodificador 14 está asociado con otro dispositivo de comunicación de vídeo e incluye una unidad de capa PHY 34, unidad de capa MAC 36, cola 38 de RLP, unidad de conversión RTP/RTCP/UDP/IP/PPP 40, descodificador de vídeo 42, descodificador de audio 44, dispositivo de salida de audio 46 y dispositivo de salida de vídeo 48.

35 **[0024]** Como se describe en más detalle a continuación, el sistema de codificador 12 y/o el sistema de descodificador 14 puede utilizar las técnicas de esta divulgación para modificar una velocidad de codificación basándose en condiciones de la red. Por ejemplo, el codificador de vídeo 20 puede controlar la velocidad de codificación de la fuente de vídeo, al menos en parte, como una función del ancho de banda de la red. En particular, el codificador de vídeo 20 puede reducir una velocidad de codificación de datos de vídeo y/o audio en respuesta a una reducción de la velocidad de enlace de red. Asimismo, el codificador de vídeo 20 puede aumentar una velocidad de codificación de datos de vídeo y/o audio en respuesta a una indicación de subutilización de una velocidad de enlace de red.

40 **[0025]** El sistema 10 puede proporcionar transmisión bidireccional de vídeo y audio, por ejemplo, para videotelefonía a través del canal de transmisión 16. En consecuencia, en general pueden proporcionarse unidades de codificación, descodificación y conversión recíprocas en extremos opuestos del canal 16. En algunos modos de realización, el sistema de codificador 12 y el sistema de descodificador 14 pueden estar incorporados dentro de dispositivos de comunicación de vídeo tales como terminales móviles inalámbricos equipados para transmisión de vídeo, videotelefonía o ambos. Los terminales móviles pueden soportar VT de acuerdo con normas de conmutación de paquetes tales como RTF, RTCP, UDP, IP o PPP.

50 **[0026]** Por ejemplo, en el sistema de codificador 12, unidad de conversión de RTP/RTCP/UDP/IP/PPP 26 añade los datos de cabecera RTP/RTCP/UDP/IP/PPP apropiados a los datos de audio y de vídeo recibidos desde el codificador de vídeo 20 y el codificador de audio 22 y coloca los datos en la cola 28 de RLP. Un ejemplo de flujo de bits puede incluir una cabecera MAC, una cabecera IP, una cabecera UDP, una cabecera RTCP y los datos de la carga útil. En algunos ejemplos, RTP/ RTCP se ejecuta además de UDP, mientras que UDP se ejecuta además de IP, y IP se ejecuta además de PPP. En algunos ejemplos, como se describe en el presente documento, la unidad 26 de conversión RTP/RTCP/UDP/IP/PPP es compatible con una norma particular, tal como "*RFC 3550: RTP: A Transport Protocol for Real-Time Applications*," ["RFC 3550: RTP: Un protocolo de transporte para aplicaciones en tiempo real,"] "H. Schulzrinne et al., Julio de 2003, "*RFC 5104: Codec Control Messages in the RTP Audio/Visual Provide with Feedback (AVPF)*," ["RFC 5104: Mensajes de control de códec en RTP Audio/Visual proporcionan realimentación (AVPF)."] S. Wenger et al., Febrero de 2008 (en adelante, RFC 5104), y/u otras normas aplicables para el transporte de datos en tiempo real o casi en tiempo real. La unidad de capa MAC 30 genera paquetes MAC RLP a partir del contenido de la cola 28 de RLP. La unidad de capa PHY 32 convierte los paquetes MAC RLP en paquetes de capa PHY para la transmisión a través del canal 16.

65 **[0027]** La unidad de capa PHY 34 y la unidad de capa MAC 36 del sistema de descodificador 14 funcionan de manera recíproca. La unidad de capa PHY 34 convierte los paquetes de capa PHY recibidos del canal 16 en paquetes MAC RLP. La unidad de capa MAC 36 coloca los paquetes MAC RLP en la cola 38 de RLP. La unidad de conversión RTP/RTCP/UDP/IP/PPP 40 elimina la información de la cabecera de los datos en la cola 38 de RLP, y vuelve a

ensamblar los datos de vídeo y audio para su entrega al descodificador de vídeo 42 y al descodificador de audio 44, respectivamente.

[0028] El sistema 10 puede diseñarse para soportar una o más tecnologías de comunicación inalámbricas tales como acceso múltiple por división de código (CDMA), acceso múltiple por división de frecuencia (FDMA), acceso múltiple por división de tiempo (TDMA) o multiplexación por división de frecuencia ortogonal (OFDM), u otra técnica inalámbrica adecuada. Las tecnologías de comunicación inalámbrica anteriores pueden ofrecerse de acuerdo con cualquiera de una variedad de tecnologías de acceso por radio. Por ejemplo, CDMA puede entregarse de acuerdo con las normas cdma2000 o CDMA de banda ancha (WCDMA). TDMA puede ofrecerse de acuerdo con la norma del Sistema Global de Comunicaciones Móviles (GSM). La norma del Sistema Universal de Telecomunicaciones Móviles (UMTS) permite el funcionamiento de GSM o WCDMA. Típicamente, para aplicaciones de VT, el sistema 10 puede diseñarse para soportar tecnologías de alta velocidad de datos (HDR).

[0029] El codificador de vídeo 20 genera datos de vídeo codificados de acuerdo con un procedimiento de compresión de vídeo, tal como MPEG-4, codificación de vídeo de alta eficiencia (HEVC) u otra norma de codificación de vídeo. Otros Procedimientos de compresión de vídeo incluyen los Procedimientos de la Unión Internacional de Telecomunicaciones (ITU) H.263, ITU H.264 o MPEG-2. El codificador de audio 22 codifica datos de audio para acompañar los datos de vídeo. La fuente de vídeo 18 puede ser un dispositivo de captura de vídeo, tal como una o más cámaras de vídeo, uno o más archivos de vídeo, o una combinación de cámaras de vídeo y archivos de vídeo.

[0030] Los datos de audio pueden ser codificados de acuerdo con un procedimiento de compresión de audio, tal como banda estrecha de múltiples velocidades adaptativa (AMR-NB), u otras técnicas. La fuente de audio 17 puede ser un dispositivo de captura de audio, tal como un micrófono, o un dispositivo sintetizador de voz. Para las aplicaciones de VT, el vídeo permitirá la visualización de una parte en una conferencia de VT y el audio permitirá que se escuche la voz de esa parte.

[0031] En funcionamiento, la unidad de conversión de RTP/RTCP/UDP/IP/PPP 26 obtiene paquetes de datos de vídeo y audio del codificador de vídeo 20 y el codificador de audio 22. Como se mencionó anteriormente, la unidad 26 de conversión de RTP/RTCP/UDP/IP/PPP agrega información de cabecera apropiada a los paquetes de audio e inserta los datos resultantes en la cola 28 de RLP. Asimismo, la unidad 26 de conversión RTP/RTCP/UDP/IP/PPP agrega información de cabecera apropiada a los paquetes de vídeo e inserta los datos resultantes dentro de la cola 28 de RLP. La unidad de capa MAC 30 recupera datos de la cola 28 de RLP y forma paquetes de capa MAC. Cada paquete de capa MAC transporta información de cabecera RTP/RTCP/UDP/IP/PPP y datos de paquetes de audio o vídeo que están contenidos dentro de la cola 28 de RLP. Los paquetes de audio pueden insertarse en la cola de RLP 28 independientemente de los paquetes de vídeo.

[0032] En algunos casos, un paquete de capa MAC generado a partir de los contenidos de cola RLP 28 llevará solamente información de cabecera y datos de paquetes de vídeo. En otros casos, el paquete de capa MAC llevará solo información de cabecera y datos de paquetes de audio. En muchos casos, el paquete de capa MAC llevará información de cabecera, datos de paquete de audio y datos de paquetes de vídeo, dependiendo del contenido de la cola 28 de RLP. Los paquetes de capa MAC se pueden configurar de acuerdo con un protocolo de enlace de radio (RLP), y se los puede denominar paquetes MAC RLP. La unidad de capa PHY 32 convierte los paquetes de audio - vídeo MAC RLP en paquetes de capa PHY para la transmisión a través del canal 16.

[0033] El canal 16 lleva los paquetes de la capa PHY al sistema de descodificador 14. El canal 16 puede ser cualquier conexión física entre el sistema de codificador 12 y el sistema de descodificador 14. Por ejemplo, el canal 16 puede ser una conexión cableada, como una red cableada local o de área extensa. De forma alternativa, como se describe en el presente documento, el canal 16 puede ser una conexión inalámbrica tal como una conexión celular, por satélite u óptica. Las condiciones del canal pueden ser una preocupación para los canales alámbricos e inalámbricos, pero pueden ser particularmente pertinentes para las aplicaciones de VT móvil realizadas a través de un canal inalámbrico 16, en el que las condiciones del canal pueden sufrir debido a la atenuación o la congestión. El canal 16 puede soportar una velocidad de enlace de red particular (por ejemplo, un ancho de banda particular), que puede fluctuar de acuerdo con las condiciones del canal. Por ejemplo, el canal 16 puede caracterizarse por un enlace inverso (RL) que tiene un rendimiento que varía de acuerdo con las condiciones del canal.

[0034] En general, la unidad de capa PHY 34 de sistema de descodificador 14 identifica los paquetes de capa MAC de los paquetes de capa PHY y vuelve a ensamblar el contenido en paquetes MAC RLP. A continuación, la unidad 36 de capa MAC vuelve a ensamblar el contenido de los paquetes MAC RLP para proporcionar paquetes de vídeo y audio para la inserción dentro de la cola 38 de RLP. La unidad RTP/RCTP/UDP/IP/PPP 40 elimina la información de la cabecera que la acompaña y proporciona paquetes de vídeo al descodificador de vídeo 42 y paquetes de audio al descodificador de audio 44. El descodificador de vídeo 42 descodifica las tramas de datos de vídeo para producir una secuencia de datos de vídeo para usar en la activación de un dispositivo de visualización. El descodificador de audio 44 descodifica los datos de audio para producir información de audio para su presentación a un usuario, por ejemplo, a través de un altavoz de audio.

[0035] Como se señaló anteriormente, el sistema 10 puede proporcionar transmisión de vídeo y audio bidireccional, por ejemplo, para videotelefonía a través del canal de transmisión 16. En algunos ejemplos, puede ocurrir un problema cuando varía la velocidad de enlace de red del canal 16, lo cual puede ocurrir con Wi-Fi, celular u otros enlaces de red. Como se ha descrito en mayor detalle con respecto a la FIG. 2 siguiente, se pueden incluir una o más memorias intermedias en el equipo de red para manejar las fluctuaciones de velocidad y, potencialmente, para realizar la gestión de colas.

[0036] Por ejemplo, un flujo de VT con una velocidad de envío determinada (por ejemplo, una velocidad de codificación utilizado por el codificador de vídeo 20) puede experimentar una reducción repentina de la velocidad del enlace, que puede crear un cuello de botella para el flujo. Debido a un retardo de reacción en el sistema de codificador 12 a esta reducción de velocidad de enlace (por ejemplo, que puede ser causada por retardos en la realimentación del control de congestión del receptor, retardos en la ruta de retorno del receptor al emisor, retardos en la reacción de adaptación o similares), la velocidad de envío puede permanecer significativamente por encima de la velocidad de enlace durante un período de tiempo. Esto puede dar como resultado niveles de memoria intermedia incrementados en el enlace de cuello de botella y, por lo tanto, un mayor retardo de extremo a extremo (o incluso paquetes perdidos) entre el sistema de codificador 12 y el sistema de descodificador 14, que puede afectar negativamente a la experiencia de calidad de la sesión de VT.

[0037] Después de que el sistema de codificador 12 reduzca la velocidad de transferencia de bits a la que se transmiten los datos por el canal 16 (por ejemplo, reduzca la velocidad de envío), el retardo acumulado puede persistir durante algún tiempo. Por ejemplo, en algunos casos, el período de tiempo que persiste el retardo acumulado puede depender de la diferencia entre la velocidad de envío y la velocidad de enlace reducida (por ejemplo, la velocidad de enlace que causa el cuello de botella). Si la reducción de la velocidad de envío es demasiado pequeña, el retardo acumulado se reducirá con relativa lentitud, lo cual puede afectar a la experiencia del usuario en el sistema de descodificador 14. Un enfoque de velocidad de envío conservador consiste en enviar sistemáticamente a una velocidad significativamente menor que la velocidad de enlace estimada. Sin embargo, este enfoque puede dar como resultado una subutilización del enlace en el canal 16 y una experiencia general de calidad de vídeo reducida.

[0038] De acuerdo con las técnicas descritas en esta divulgación, el codificador de vídeo 20 puede codificar vídeo de la fuente de vídeo 18 basándose en condiciones de canal 16. En particular, el codificador de vídeo 20 puede reducir una velocidad de codificación (también denominada en el presente documento velocidad de envío) basándose en una reducción del ancho de banda en el canal 16. La reducción de la velocidad de codificación se puede denominar en el presente documento conmutación descendente. El sistema de codificador 12 puede reducir temporalmente la velocidad de envío de datos codificados en el codificador de vídeo 20 después de que se detecte una reducción significativa en la velocidad de enlace en el canal 16, por ejemplo, después de recibir en el sistema de codificador 12 un mensaje de realimentación de control de congestión del lado del receptor generado en el sistema de descodificador 14.

[0039] En un ejemplo, de acuerdo con aspectos de esta divulgación, el sistema de codificador 12 puede transmitir inicialmente datos a través del canal 16 a una primera velocidad de transferencia de bits. El sistema de codificador 12 puede identificar una reducción de una velocidad de enlace de red en el canal 16 desde una primera velocidad de enlace de red a una segunda velocidad de enlace de red. En algunos ejemplos, el sistema de codificador 12 puede identificar la reducción de la velocidad de enlace de red basándose en uno o más informes recibidos del sistema de descodificador 14.

[0040] De acuerdo con aspectos de esta divulgación, en respuesta a la identificación de la reducción de la velocidad de enlace de red, el sistema de codificador 12 puede determinar una velocidad de transferencia de bits de recuperación a la cual transmitir los datos a través del canal 16, donde la velocidad de transferencia de bits de recuperación es menor que la segunda velocidad de enlace de red. El sistema de codificador 12 también puede determinar una duración de almacenamiento en memoria intermedia que incluye una diferencia entre un momento de la identificación de la reducción de la velocidad de enlace de red y un momento real estimado de la reducción de la velocidad de enlace de red. Por ejemplo, como se indicó anteriormente, puede haber algún tiempo de reacción asociado con la identificación del retardo y el ajuste de la velocidad a la que el codificador de vídeo 20 codifica los datos. El sistema de codificador 12 puede almacenar en memoria intermedia datos codificados por el codificador de vídeo 20 en o cerca de la velocidad de enlace de red inicial (superior) hasta que el codificador de vídeo 20 tenga tiempo para identificar y ajustar la velocidad de codificación a una velocidad más baja.

[0041] El sistema de codificador 12 puede determinar una duración de velocidad de recuperación durante la cual transmitir los datos a la velocidad de transferencia de bits de recuperación basándose en la velocidad de transferencia de bits de recuperación y la duración de almacenamiento en memoria intermedia. El sistema de codificador puede a continuación transmitir los datos a la velocidad de transferencia de bits de recuperación durante el tiempo de velocidad de recuperación determinada. De esta forma, las técnicas pueden reducir el retardo acumulado de extremo a extremo de forma relativamente rápida y pueden preservar la calidad de la experiencia del usuario al utilizar la velocidad de enlace disponible después de que se haya reducido el retardo de extremo a extremo (por ejemplo, en lugar de mantener la velocidad de envío a la velocidad reducida durante un período prolongado de tiempo). Si bien se describe con respecto al sistema de codificador 12 a modo de ejemplo, debe entenderse que algunas de las técnicas

mencionadas anteriormente pueden realizarse de forma adicional o alternativa mediante el sistema de descodificador 14.

5 **[0042]** Todavía otras técnicas de esta divulgación incluyen técnicas para conmutación ascendente (por ejemplo, aumento) de la velocidad a la que los datos se codifican basándose en las condiciones de la red. Por ejemplo, durante la presentación de "*Discussion on Upswitch Principals*," ["Análisis de los Directores de Upswitch,"] SA4 MTSI SWG Conferencia n.º 4 sobre la adaptación de velocidad de vídeo de extremo a extremo de E2EMTSI-S4, S4-AHM215, 24 de junio de 2014, ("AHM215") Se identificaron una serie de problemas con la conmutación ascendente. Como se documenta en "*Report from SA4 MTSI SWG Conference Call No. 4 on End-to-End Video Rate Adaptation of E2EMTSI-S4 (June 24, 2014)*," ["Informe de SA4 MTSI SWG Audioconferencia n.º 4 sobre Adaptación de Velocidad de Vídeo de Extremo a Extremo E2EMTSI-S4 (24 de junio de 2014),"] Tdoc S4 (14) 0768, se consideró necesario un mayor análisis para investigar las nuevas ideas de la conferencia telefónica antes de acordar los principios para la conmutación ascendente.

15 **[0043]** En general, el modelo presentado en AHM215 se basa en un modelo de sondeo acelerado, que puede tener la desventaja de que el sondeo puede introducir un retardo en el sistema cuando el sondeo no concuerda con las condiciones del canal. Un modelo más resistente es permitir que un receptor, tal como el sistema de descodificador 14, mida pasivamente el estado del canal 16 para determinar si podría haber un exceso de capacidad en el sistema. Basándose en esto, el sistema de descodificador 14 puede hacer una estimación más precisa de la velocidad sostenible del sistema.

20 **[0044]** El modelo presentado en AHM215 también sugiere un enfoque en dos fases mediante el cual sistema de codificador 12 primero sondea el canal para ver si puede haber más capacidad. Si la fase de sondeo es exitosa, el codificador de vídeo 20 puede aumentar su velocidad de manera más agresiva durante una "fase de aceleración". Tal modelo puede introducir una cantidad relativamente grande de congestión en el sistema, porque una sonda exitosa con un pequeño aumento de la velocidad de datos puede no implicar que el sistema pueda manejar un aumento mucho mayor después. De hecho, al aumentar la velocidad del codificador de vídeo 20 para que coincida con la capacidad del sistema, el enfoque más resistente es primero aumentar la velocidad en una cantidad relativamente grande, seguido de pasos más pequeños a medida que la velocidad converja hacia la velocidad sostenible soportada por el canal 16.

25 **[0045]** Para seguir el enfoque potencialmente más resistente de converger en la velocidad sostenible de la manera descrita anteriormente, la entidad que lleva a cabo la adaptación (por ejemplo, el emisor (sistema de codificador 12) o el receptor (sistema de descodificador 14) debe tener una estimación de la velocidad sostenible del sistema. Un emisor puede confiar en los informes del receptor RTCP para detectar condiciones de canal de extremo a extremo y puede calcular el rendimiento neto, aunque con algún retardo de medición debido al informe RTCP. Un receptor puede calcular tanto un rendimiento neto como una cantidad de retardo adicional que puede aceptarse antes de que los paquetes lleguen demasiado tarde al sistema de descodificador 14 para su emisión programada. Por lo tanto, si las métricas relevantes calculadas en el receptor se envían directamente al emisor, se logra un modelo de adaptación activado por el receptor que puede ser más resistente y debe usarse para determinar el rendimiento mínimo de adaptación.

30 **[0046]** De acuerdo con aspectos de esta divulgación, el sistema de descodificador 14 puede implementar una técnica de conmutación ascendente de velocidad activada por el receptor tras determinar que el ancho de banda en el canal 16 está siendo infrutilizado. Por ejemplo, de acuerdo con aspectos de esta divulgación, el sistema de descodificador 14 puede proporcionar datos al sistema de codificador 12 que hacen que el codificador de vídeo 20 aumente una velocidad de codificación.

35 **[0047]** En algunos ejemplos, de acuerdo con aspectos de esta divulgación, el sistema de descodificador 14 puede determinar un parámetro de retardo en exceso admisible basándose en una diferencia entre un momento en el que los datos son recibidos por el sistema de descodificador 14 y un momento en el que está programada la emisión de los datos recibidos. El parámetro de retardo en exceso admisible puede indicar una cantidad de retardo que es soportable por el canal 16 antes de que la experiencia del usuario se vea afectada; por ejemplo, los datos llegan demasiado tarde para descodificarse y emitirse en el momento apropiado. El sistema de descodificador 14 también puede determinar un aumento de la velocidad de transferencia de bits del emisor para aumentar una velocidad de transferencia de bits a la cual los datos se envían desde el sistema de codificador 12 al sistema de descodificador 14 basándose en el parámetro de retardo en exceso admisible determinado. El sistema de descodificador 14 también puede transmitir una indicación del aumento de la velocidad de transferencia de bits del emisor al sistema de codificador 12.

40 **[0048]** De esta manera, el sistema de descodificador 14 puede controlar la velocidad de transferencia de bits media del flujo de vídeo de una manera controlada para mejorar la experiencia del usuario sin introducir congestión en la red. Las técnicas pueden evitar aumentar significativamente el retardo de extremo a extremo, lo cual podría dar como resultado pérdidas de paquetes.

[0049] La FIG. 2 es un diagrama de bloques que ilustra el sistema de codificador 12 que puede implementar la adaptación de la velocidad de fuente de vídeo de acuerdo con las técnicas de esta divulgación. Como se muestra en la FIG. 2, el codificador de vídeo 20 incluye un motor de codificación de vídeo 50, una memoria intermedia de vídeo 52 y controlador de velocidad de vídeo 54. El codificador de vídeo 20 también recibe información de velocidad de enlace de red 56, que puede prepararse mediante el sistema de descodificador 14 (como se describe en mayor detalle a continuación).

[0050] El motor de codificación de vídeo 50 obtiene datos de vídeo de la fuente de vídeo 18 y codifica los datos de vídeo a una velocidad controlada por el controlador de velocidad de vídeo 54. El motor de codificación de vídeo 50 coloca a continuación el vídeo codificado en la memoria intermedia de vídeo 52. El controlador de velocidad de vídeo 54 puede controlar la plenitud de la memoria intermedia de vídeo 52 y controlar la velocidad de codificación de vídeo aplicada por el motor de codificación de vídeo 50, al menos en parte, basándose en la plenitud. Además, como se describe en mayor detalle a continuación, el controlador de velocidad de vídeo 54 puede controlar la velocidad basándose en la información de velocidad de enlace de red 56 y/u otros datos asociados con las condiciones del canal 16 (FIG. 1).

[0051] En algunos ejemplos, el codificador de vídeo 20 puede proporcionar un esquema de control de velocidad de fuente de vídeo que es en general independiente de CODEC. Por ejemplo, el codificador de vídeo 20 puede estar adaptado para la codificación de vídeo de acuerdo con HEVC, MPEG4, ITU H.263 o ITU H.264. Además, el codificador de vídeo 20 puede ser susceptible de implementación dentro de un DSP o núcleo lógico integrado. En algunos modos de realización, el codificador de vídeo 20 (por ejemplo, el controlador de velocidad de vídeo 54 del codificador de vídeo 20) puede aplicar control de velocidad basado en modelo, por ejemplo, aplicando control de velocidad de bloque de vídeo en el dominio rho. Por ejemplo, una vez que se establece un presupuesto de bit de trama para una trama de vídeo particular, el presupuesto de bit de trama puede asignarse entre los bloques de vídeo, por ejemplo, unidades de codificación (CU) y/o macrobloques (MB) dentro de la trama utilizando el control de velocidad de dominio rho. Los valores del dominio rho para MB individuales se pueden asignar a continuación a los valores de parámetro de cuantificación (QP).

[0052] De acuerdo con aspectos de esta divulgación, el controlador de velocidad de vídeo 54 puede realizar conmutación descendente de velocidad basándose en condiciones de la red. Por ejemplo, el motor de codificación de vídeo 50 puede codificar inicialmente datos a una primera velocidad de transferencia de bits para la transmisión a través de un medio de transporte, tal como el canal 16 (FIG. 1). El controlador de velocidad de vídeo 54 puede identificar una reducción de una velocidad de enlace de red desde una primera velocidad de enlace de red a una segunda velocidad de enlace de red. En algunos ejemplos, el controlador de velocidad de vídeo 54 puede identificar la reducción de la velocidad de enlace de red a partir de la realimentación en el codificador de vídeo 20. En otros ejemplos, el controlador de velocidad de vídeo 54 puede identificar la reducción de la velocidad de enlace de red basándose en la información de velocidad de enlace de red 56.

[0053] En respuesta a la identificación de la reducción de la velocidad del enlace de red, el controlador de velocidad de vídeo 54 puede determinar una velocidad de transferencia de bits de recuperación para el codificador de vídeo 20 que es menor que la segunda velocidad de enlace de red (reducida). La velocidad de recuperación se puede usar para reducir la cantidad de datos almacenados en memoria intermedia entre el tiempo real de la reducción de la velocidad de enlace de red y la identificación de la reducción de la velocidad de enlace de red. La reducción de dichos datos almacenados en memoria intermedia puede ayudar a garantizar que la experiencia del usuario no se vea afectada en el dispositivo receptor. Por lo tanto, el controlador de velocidad de vídeo 54 puede determinar una velocidad de transferencia de bits de recuperación para uso en el codificador de vídeo 20 que no sobrepase la velocidad de enlace de red reducida con el fin de reducir la cantidad de datos almacenados en memoria intermedia en el codificador de vídeo 20.

[0054] De acuerdo con aspectos de esta divulgación, el controlador de velocidad de vídeo 54 puede determinar la velocidad de recuperación basándose en un factor de no sobrepaso. El controlador de velocidad de vídeo 54 puede determinar el factor de no sobrepaso basándose en la diferencia entre la primera velocidad de enlace de red y la velocidad de enlace de red reducida. Es decir, el controlador de velocidad de vídeo 54 puede determinar un factor de no sobrepaso que tiene una magnitud que varía basándose en la magnitud de la reducción de la velocidad de enlace de red. En consecuencia, si la reducción de la velocidad de enlace de red es relativamente alta, el controlador de velocidad de vídeo 54 puede determinar un factor de no sobrepaso relativamente alto. Del mismo modo, si la reducción de la velocidad de enlace de red es relativamente baja, el controlador de velocidad de vídeo 54 puede determinar un factor de no sobrepaso que es relativamente bajo.

[0055] En algunos ejemplos, el controlador de velocidad de vídeo 54 puede determinar un factor de no sobrepaso que se puede aplicar a la velocidad de enlace de red reducida para determinar la velocidad de recuperación. Por ejemplo, el controlador de velocidad de vídeo 54 puede determinar un factor de no sobrepaso fraccionario y puede aplicar el factor de no sobrepaso fraccionario a la velocidad de enlace de red reducida para determinar la velocidad de recuperación. En un ejemplo, el controlador de velocidad de vídeo 54 puede determinar el factor de no sobrepaso basándose en una relación de la magnitud en la reducción de la velocidad de enlace de red a la primera velocidad de enlace de red.

[0056] De acuerdo con aspectos de esta divulgación, el controlador de velocidad de vídeo 54 puede determinar cuánto tiempo mantener la velocidad de recuperación basándose en la cantidad de datos almacenada en memoria intermedia en el codificador de vídeo 20 (o, más en general, la cantidad de datos almacenada en memoria intermedia en un dispositivo emisor que incluye el codificador de vídeo 20) entre el momento de la identificación de la reducción de la velocidad de enlace de red y un tiempo real estimado de la reducción de la velocidad de enlace de red. El tiempo asociado al almacenamiento en memoria intermedia de los datos en el dispositivo emisor puede denominarse en el presente documento como la duración del almacenamiento en memoria intermedia (o período de almacenamiento en memoria intermedia), mientras que la duración para mantener la velocidad de recuperación puede denominarse en el presente documento una duración de velocidad de recuperación (o período de tiempo de velocidad reducida). En algunos casos, la duración de velocidad de recuperación también puede denominarse período o duración de no sobrepaso, porque la velocidad a la que se codifican los datos durante la duración de velocidad de recuperación es menor que la velocidad de enlace de red.

[0057] Como se ha descrito en mayor detalle con respecto a la FIG. 5 a continuación, el controlador de velocidad de vídeo 54 puede determinar la duración del almacenamiento en memoria intermedia de múltiples formas. Por ejemplo, el controlador de velocidad de vídeo 54 puede determinar la duración del almacenamiento en memoria intermedia estimando la duración del almacenamiento en memoria intermedia a partir de la información de velocidad de enlace de red 56, tal como el tiempo de ida y vuelta (RTT) entre el dispositivo emisor que incorpora el codificador de vídeo 20 y un dispositivo receptor, retardos de enlace descendente (por ejemplo, retardos del receptor al emisor), datos con respecto a un retardo de reacción de adaptación de velocidad, un retardo de reacción del control de la congestión (por ejemplo, estimación de la velocidad de enlace), retardos en la generación de mensajes (paquetes RTCP) o similares. La información de velocidad de enlace de red 56 puede estar disponible en el codificador de vídeo 20 o puede ser señalada al codificador de vídeo 20 por el dispositivo receptor.

[0058] De acuerdo con aspectos de esta divulgación, el controlador de velocidad de vídeo 54 puede determinar la duración de velocidad de recuperación basándose en una magnitud de la velocidad de recuperación y basándose en la duración de almacenamiento en memoria intermedia. En algunos ejemplos, el controlador de velocidad de vídeo 54 puede determinar una duración de almacenamiento en memoria intermedia que es proporcional a la magnitud de la reducción de la velocidad de enlace de red (por ejemplo, según lo indicado por la velocidad de recuperación) y la cantidad de tiempo asociada a reaccionar a la reducción de velocidad de enlace de red (por ejemplo, según lo indicado por la duración de almacenamiento en memoria intermedia). Es decir, si la reducción de la velocidad de enlace de red es relativamente grande y/o el tiempo necesario para reaccionar a la reducción de la velocidad de enlace de red es relativamente largo, el controlador de velocidad de vídeo 54 puede determinar una duración de velocidad de recuperación que es proporcionalmente larga. Asimismo, si la reducción de la velocidad de enlace de red es relativamente pequeña y/o el tiempo necesario para reaccionar a la reducción de la velocidad de enlace de red es relativamente corto, el controlador de velocidad de vídeo 54 puede determinar una duración de velocidad de recuperación que es proporcionalmente corta.

[0059] De acuerdo con otros aspectos de esta divulgación, el controlador de velocidad de vídeo 54 puede, de forma adicional o alternativa, realizar conmutación ascendente de velocidad basándose en las condiciones de la red. Por ejemplo, el controlador de velocidad de vídeo 54 puede recibir información de velocidad de enlace de red 56 desde un dispositivo receptor tal como un dispositivo que incluye un sistema de descodificador 14 (FIG. 1). El controlador de velocidad de vídeo 54 puede usar la información de velocidad de enlace de red 56 recibida para conmutar de forma ascendente la velocidad de envío (por ejemplo, velocidad de codificación) que utiliza el motor de codificación de vídeo 50 para codificar datos.

[0060] En algunos ejemplos, la información de velocidad de enlace de red 56 recibida puede incluir una velocidad de envío solicitada particular (por ejemplo, velocidad de codificación) aplicada por el motor de codificación de vídeo 50. En otros ejemplos, la información de velocidad de enlace de red 56 recibida puede incluir un aumento de paso de velocidad para añadirse a una velocidad de envío actual (por ejemplo, un paso de velocidad de envío). En cualquier caso, como se ha descrito en mayor detalle con respecto a la FIG. 3 siguiente, la información de velocidad de enlace de red 56 recibida puede basarse en un parámetro de retardo en exceso que indica que los paquetes se han recibido en el dispositivo receptor antes de que los paquetes se programen para su emisión. En tales casos, el controlador de velocidad de vídeo 54 puede aumentar la velocidad de envío utilizada por el motor de codificación de vídeo 50 hasta que el tiempo de llegada de los paquetes coincida más estrechamente con el tiempo de emisión programado de los paquetes en el dispositivo receptor.

[0061] Se debe entender que, aunque las técnicas de la FIG. 2 se describen como llevadas a cabo por un componente particular de la FIG. 2 (por ejemplo, tal como el controlador de velocidad de vídeo 54), tales técnicas pueden ser realizadas de forma adicional o alternativa por uno o más componentes diferentes de un dispositivo de videotelefonía. Como ejemplo, un dispositivo MTSI puede llevar a cabo ciertas técnicas descritas anteriormente para llevar a cabo la adaptación de velocidad y/o el control de la congestión. En este ejemplo, el dispositivo MTSI puede a continuación proporcionar datos al controlador de velocidad de vídeo 54 para implementar el control de velocidad apropiado en el codificador de vídeo.

[0062] La FIG. 3 es un diagrama de bloques que ilustra el sistema de descodificador de vídeo 14 que puede implementar la adaptación de la velocidad de fuente de vídeo de acuerdo con las técnicas de esta divulgación. Como se muestra en la FIG. 3, el descodificador de vídeo 42 recibe datos codificados e información de velocidad de enlace de red 60 e incluye un motor de descodificación de vídeo 62, una unidad de determinación de emisión 64, y unidad de control de velocidad 66 que genera datos de control de velocidad 68.

[0063] El motor de descodificación de vídeo 62 recibe información codificada de datos y velocidad de enlace de red 60 y descodifica los datos de vídeo. En algunos ejemplos, el motor de descodificación de vídeo 62 puede ajustarse a una o más normas de codificación de vídeo. Como se indicó anteriormente, entre las normas de codificación de vídeo de ejemplo se incluyen HEVC, MPEG4, ITU H.263 o ITU H.264.

[0064] La velocidad a la que se reciben los datos de vídeo puede ser controlada por el controlador de velocidad de vídeo 54 del codificador de vídeo 20 (FIG. 2). De acuerdo con aspectos de esta divulgación, la unidad de control de velocidad 66 puede preparar y enviar datos de control de velocidad 68 al codificador de vídeo 20 para su uso en el ajuste de la velocidad de codificación. En algunos ejemplos, los datos de control de velocidad 68 pueden incluir datos para realizar una conmutación descendente en el dispositivo emisor. En otros ejemplos, de forma adicional o alternativa, los datos de control de la velocidad 68 pueden incluir datos para realizar una conmutación ascendente en el dispositivo emisor. La unidad de control de velocidad 66 puede preparar datos que permitan que el dispositivo emisor determine la velocidad de transferencia de bits apropiada, o puede solicitar una velocidad de transferencia de bits particular desde el dispositivo emisor.

[0065] Con respecto a la preparación de datos para conmutación descendente, de acuerdo con aspectos de esta divulgación, la unidad de control de velocidad 66 puede determinar una velocidad de recuperación, una duración de almacenamiento en memoria intermedia, y/o una duración velocidad de recuperación de una manera similar a la descrita anteriormente con respecto a la FIG. 2. En otros ejemplos, la unidad de control de velocidad 66 puede generar datos y/o transmitir mensajes que pueden ser utilizados por un dispositivo emisor (como el sistema de codificador 12) para determinar una velocidad de recuperación, una duración de almacenamiento en memoria intermedia y/o una duración de velocidad de recuperación.

[0066] En un ejemplo, la unidad de control de velocidad 66 puede generar un mensaje de Solicitud de Velocidad de Transferencia de Bits de Transmisión de Medios Máxima Temporal RTCP (TMMBR) al dispositivo emisor con una velocidad de transferencia de bits máxima estimada para un canal hacia delante para indicar una reducción de la velocidad de enlace de red. En general, como se describe en el RFC 5104 mencionado anteriormente, un receptor, un traductor o un mezclador pueden usar un TMMBR (denominado "timber") para solicitar que un emisor limite la velocidad de transferencia de bits máxima para una transmisión de medios a, o por debajo del valor proporcionado. La Notificación de Velocidad de Transferencia de Bits de Transmisión de Medios Máxima Temporal (TMMBN) contiene la visualización actual del emisor de medios del subconjunto más limitado de los límites definidos por TMMBR que ha recibido para ayudar a los participantes a suprimir TMMBR que no restringirían aún más el emisor de medios.

[0067] De acuerdo con aspectos de esta divulgación, un cambio en la velocidad de transferencia de bits máxima estimada para el canal hacia delante desde una primera velocidad a una segunda, menor velocidad indica una reducción de la velocidad de enlace de red. En algunos ejemplos, la unidad de control de velocidad 66 puede enviar el TMMBR inmediatamente o casi inmediatamente después de que se detecte la congestión (por ejemplo, puede haber retardos en la generación de mensajes asociados con la generación del mensaje TMMBR). Si bien se describe un mensaje de TMMBR para fines de ilustración, debe entenderse que se pueden usar una variedad de otros mensajes que indican retardos / congestión.

[0068] Para facilitar el dispositivo emisor con la estimación de la duración de almacenamiento en memoria intermedia descrito en el presente documento, la unidad de control de velocidad 66 también puede generar y transmitir un mensaje de informe de receptor (RR) RTCP. Por ejemplo, como se describe en el documento RFC 3550 mencionado anteriormente, se pueden usar varios tipos de paquetes de RTCP para transportar una variedad de información de control. Se puede usar un informe de emisor (SR) para las estadísticas de transmisión y recepción de los participantes que son emisores activos. Se puede usar un RR para las estadísticas de recepción de los participantes que no son emisores activos y en combinación con SR para emisores activos que informan en más de 31 fuentes.

[0069] De acuerdo con aspectos de esta divulgación, la unidad de control de velocidad 66 puede generar y transmitir un mensaje de RR después del mensaje TMMBR, por ejemplo, inmediatamente o casi inmediatamente después del mensaje TMMBR. En este ejemplo, el dispositivo emisor puede recibir el mensaje TMMBR y el mensaje RR y puede determinar un límite superior para la duración del almacenamiento en memoria intermedia como diferencia en tiempo entre el momento de envío de un SR al que se hace referencia en el RR mediante la última marca de tiempo SR (datos de LSR) incluida en el RR y el momento en que el dispositivo emisor recibe el RR. En otras palabras, la unidad de control de velocidad 66 puede enviar primeros datos que indiquen una solicitud de limitación de velocidad de transferencia de bits (por ejemplo, el mensaje TMMBR) y segundos datos que indiquen un momento en el que se generó un mensaje (por ejemplo, los datos LSR). Los datos LSR pueden incluir los 32 bits del medio de una marca de tiempo del protocolo de tiempo de red (NTP) de 64 bits recibida como parte del paquete RTCP SR más reciente de una fuente. Si aún no se ha recibido ningún SR, el campo de marca de tiempo LSR puede establecerse en cero. El

dispositivo emisor puede recibir los datos indicados anteriormente y puede usar los datos para determinar una duración de almacenamiento en memoria intermedia, que puede usarse durante la conmutación descendente.

[0070] En otro ejemplo, en lugar de enviar dos mensajes sucesivos separados (por ejemplo, un TMMBR y un RR RTCP), la unidad de control de velocidad 66 puede agrupar los datos TMMBR y datos RTCP RR en un solo mensaje RTCP y puede enviar el mensaje único al dispositivo emisor. Como mínimo, la unidad de control de velocidad 66 puede enviar los datos LSR, lo cual permite que el dispositivo emisor estime la duración del almacenamiento en memoria intermedia. En este ejemplo, el tamaño del mensaje puede reducirse en relación con el envío de dos mensajes por separado.

[0071] En algunos ejemplos, la unidad de control de velocidad 66 puede utilizar el LSR del último RTCP SR recibido para enviar al dispositivo emisor, incluso si la unidad de control de velocidad 66 había previamente enviado un RR RTCP que tiene el mismo LSR. Si la unidad de control de velocidad 66 aún no había enviado un RR, la unidad de control de velocidad 66 puede combinar un RR completo con el TMMBR. En otros ejemplos, para reducir el tamaño del mensaje, la unidad de control de velocidad 66 solo puede enviar los datos LSR junto con el TMMBR, que el dispositivo emisor puede recibir y usar para determinar el RTT. En otro ejemplo más, si la unidad de control de velocidad 66 ya había enviado un RR, el dispositivo emisor puede calcular la duración del almacenamiento en memoria intermedia de forma más precisa como la diferencia de tiempo entre el momento de recibir el último RR recibido y el momento de recibir el nuevo RR (por ejemplo, el RR que fue enviado por la unidad de control de velocidad 66 después de que se detectó congestión).

[0072] La unidad de control de velocidad 66 también puede determinar una duración de velocidad de recuperación y/o generar y enviar datos a un dispositivo emisor para determinar la duración de velocidad de recuperación. Por ejemplo, de forma alternativa o en combinación con las técnicas descritas anteriormente, la unidad de control de velocidad 66 (o el dispositivo emisor) puede supervisar la fluctuación de fase entre llegadas de RTCP RR para determinar cuándo finalizar la duración de velocidad de recuperación. En general, los datos de fluctuación de fase entre llegadas pueden proporcionar una estimación de la varianza estadística del tiempo entre llegadas del paquete de datos RTP, medido en unidades de marca de tiempo y expresado como un entero sin signo. La fluctuación de fase J entre llegadas se puede definir como la desviación media (valor absoluto suavizado) de la diferencia D en el espaciado de paquetes en el receptor en comparación con el emisor para un par de paquetes. Como se muestra en la ecuación (1) a continuación, esto es equivalente a la diferencia en el "tiempo de tránsito relativo" para los dos paquetes; el tiempo de tránsito relativo es la diferencia entre la marca de tiempo RTP de un paquete y el reloj del receptor en el momento de la llegada, medidos en las mismas unidades. Si S_i es la marca de tiempo RTP del paquete i , y R_i es el tiempo de llegada en las unidades de marca de tiempo RTP para el paquete i , entonces para dos paquetes i y j , D puede expresarse como:

$$D(i,j) = (R_j - R_i) - (S_j - S_i) = (R_j - S_j) - (R_i - S_i) \quad (1)$$

[0073] De acuerdo con aspectos de esta divulgación, el dispositivo emisor puede terminar la reducción de la velocidad (por ejemplo, el dispositivo emisor puede aumentar la velocidad de envío de la velocidad reducida a aproximadamente la velocidad de enlace de red) si la fluctuación de fase entre llegadas pasa a ser cero o un valor más pequeño que un valor umbral. El umbral puede ser constante o adaptable a las condiciones cambiantes de la red. En algunos ejemplos, el dispositivo emisor puede finalizar la reducción de la velocidad cuando la fluctuación de fase entre llegadas se mantiene a cero o un valor más pequeño que el valor umbral durante un período de tiempo mínimo. En algunos casos, cuanto más frecuentemente la unidad de control de velocidad 66 señala RTCP SR y RR, con mayor precisión el dispositivo emisor puede controlar la fluctuación de fase entre llegadas.

[0074] En todavía otro ejemplo, un dispositivo emisor (como el sistema de codificador 12) puede supervisar el retardo (por ejemplo, RTT) y el emisor puede mantener la velocidad de envío a la velocidad reducida hasta que el retardo se reduzca suficientemente. Por ejemplo, el dispositivo emisor puede mantener la velocidad de envío a la velocidad reducida hasta que la cantidad de datos almacenados en la memoria intermedia caiga por debajo de un nivel umbral.

[0075] En otras técnicas de esta divulgación, la unidad de determinación de emisión 64 pueden examinar los paquetes de vídeo recibidos y determinar si los datos recibidos están llegando temprano, a tiempo, o demasiado tarde para su emisión programada. El tiempo de emisión programado puede indicarse con los datos codificados. Si los paquetes llegan tarde (por ejemplo, el tiempo de emisión se produce antes de que se reciban / examinen los paquetes), la unidad de control de velocidad 66 puede solicitar al dispositivo emisor que reduzca la velocidad de transferencia de bits de envío. En algunos ejemplos, la unidad de control de velocidad 66 puede enviar un mensaje TMMBR con la velocidad seleccionada.

[0076] De acuerdo con algunos aspectos, la unidad de control de velocidad 66 puede estimar una cantidad de datos acumulados (por ejemplo, datos almacenados en memoria intermedia en el dispositivo emisor) mediante la determinación de la cantidad de retardo en exceso que tiene que ser eliminado y multiplicando este parámetro de retardo en exceso por la velocidad de datos del vídeo que llega, medida por la unidad de control de velocidad 66. En otras palabras, la unidad de control de velocidad 66 puede determinar un retardo basándose en una diferencia entre en el momento en el que los datos son recibidos / examinados y el tiempo de emisión indicado con los datos. La unidad de control de velocidad 66 puede entonces multiplicar este tiempo de retardo por la velocidad de transferencia de bits

a la que se reciben los datos para determinar una cantidad de datos que el emisor está almacenando en memoria intermedia.

[0077] En algunos ejemplos, la unidad de control de velocidad 66 puede solicitar una velocidad inicial (por ejemplo, en el mensaje de TMMBR) que es menor que una velocidad sostenible de la ruta de transporte entre descodificador de vídeo 42 y el dispositivo emisor (por ejemplo, un ancho de banda utilizable del enlace de red) para permitir que el sistema descongestione el canal. En un ejemplo, la unidad de control de velocidad 66 puede seleccionar una velocidad inicial que sea lo suficientemente baja para permitir que el sistema descongestione el canal en un período de tiempo fijo (indicado por la variable $T_decongest$). Si la variable $R_sustain$ es igual a la velocidad sostenible del canal, y la variable $\Delta Delay$ es igual a la cantidad de retardo que debe eliminarse, la unidad de control de velocidad 66 puede solicitar inicialmente al dispositivo emisor que codifique datos a la velocidad de transferencia de bits R de acuerdo con la ecuación (2) siguiente:

$$R = R_sustain (1 - \Delta Delay / T_decongest) \quad (2)$$

Después de enviar el mensaje que incluye la velocidad de transferencia de bits solicitada (por ejemplo, el mensaje TMMBR), la unidad de control de velocidad 66 puede esperar a que transcurra el tiempo de descongestión ($T_descongest$). La unidad de control de velocidad 66 puede entonces enviar otra velocidad de transferencia de bits solicitada (por ejemplo, un mensaje TMMBR adicional) a la velocidad que es sostenible por el enlace de red ($R_sustain$), terminando así el período de descongestión.

[0078] En otro ejemplo, la unidad de control de velocidad 66 puede no enviar otro mensaje (por ejemplo, el mensaje TMMBR adicional) para aumentar la velocidad. En este ejemplo, la unidad de control de velocidad 66 puede simplemente comenzar a medir una cantidad de retardo admisible (por ejemplo, un retardo que es menor que un umbral predeterminado). Si la unidad de control de velocidad 66 determina que la cantidad de retardo es menor que la requerida (por ejemplo, los paquetes llegan antes de lo requerido para la emisión programada adecuadamente), la unidad de control de velocidad 66 puede enviar otro mensaje (por ejemplo, otro mensaje TMMBR) para aumentar / hacer subir la velocidad de codificación del dispositivo emisor.

[0079] Con respecto a conmutación ascendente, cuando un canal entre un dispositivo emisor y un dispositivo receptor (tal como el canal 16 entre el sistema de codificador 12 y el sistema de descodificador 14 (FIG. 1)) está siendo infrautilizado por el dispositivo emisor, es probable que la entrega de paquetes de vídeo al descodificador de vídeo 42 ocurra antes de que tales paquetes de vídeo realmente necesiten emitirse (por ejemplo, recibirse antes de un tiempo de emisión indicado con los datos). En tales casos, la velocidad del emisor puede aumentar y puede introducirse algún retardo adicional en el sistema sin afectar negativamente a la experiencia del usuario.

[0080] El exceso de bits que pueden ser introducidos en la ruta de transmisión se pueden calcular de acuerdo con la ecuación (3) a continuación en casos en los que el ancho de banda de canal es igual a la velocidad de recepción media medida en la unidad de control de velocidad 66 (por ejemplo, el peor caso sin ancho de banda de canal adicional disponible):

$$excess_bits = rate_increase_step * (RTT + receiver_detection_delay) \quad (3)$$

donde $excess_bits$ indica que se introducen bits adicionales en el sistema, $rate_increase_step$ indica un aumento de la velocidad de codificación, RTT indica un tiempo de ida y vuelta, y $receiver_detection_delay$ indica un retardo asociado con la detección de retardo en el sistema por parte del receptor (que puede determinarse de acuerdo con de las técnicas descritas en el presente documento).

[0081] En algunos ejemplos, la unidad de control de velocidad 66 puede determinar el correspondiente peor caso de retardo en exceso ($excess_delay$) debido a los bits sobrantes siendo introducidas ($excess_bits$) de acuerdo con la ecuación (4) siguiente:

$$excess_delay = rate_increase_step * (RTT + receiver_detection_delay) / avg_receiving_rate \quad (4)$$

donde $excess_delay$ indica una cantidad de retardo introducida en el dispositivo emisor, $rate_increase_step$ indica un aumento de la velocidad de codificación, RTT indica un tiempo de ida y vuelta entre el dispositivo emisor y el descodificador de vídeo 42, $receiver_detection_delay$ indica un retardo asociado con la detección de retardo en el sistema mediante la unidad de control de velocidad 66, y $avg_receiving_rate$ indica la velocidad a la que se están recibiendo datos en el descodificador de vídeo 42.

[0082] Por lo tanto, en algunos ejemplos, de acuerdo con aspectos de esta divulgación, la unidad de control de la velocidad 66 de descodificador de vídeo 42 puede determinar un número de bits en exceso asociados con un aumento de velocidad particular (por ejemplo, $excess_bits$) y un retardo asociado con la introducción de bits en exceso (por ejemplo, $excess_delay$).

[0083] La unidad de control de velocidad 66 puede calcular una cantidad de aumento de velocidad basándose en el parámetro de retardo en exceso admisible. Por ejemplo, la unidad de control de velocidad 66 puede determinar cuánto puede aumentar la velocidad de envío mediante el dispositivo emisor sin introducir congestión y/o retardo en el sistema de acuerdo con la ecuación (5) siguiente:

$$rate_increase_step = allowable_excess_delay * avg_receiving_rate / (RTT + receiver_detection_delay) \quad (5)$$

donde *rate_increase_step* indica una cantidad en la que la velocidad de envío se puede aumentar (que se puede denominar un aumento de la velocidad de transferencia de bits del emisor), *allowable_excess_delay* indica un parámetro de retardo en exceso admisible (como se describe en mayor detalle a continuación), *avg_receiving_rate* indica una velocidad media a la que los datos han sido recibidos antes de determinar el aumento de velocidad, *RTT* indica un tiempo de ida y vuelta entre el descodificador de vídeo 42 y un dispositivo emisor (tal como el codificador de vídeo 20) y *receiver_detection_delay* indica una cantidad de tiempo requerida para identificar el retardo en el descodificador de vídeo 42. En algunos casos, el parámetro de retardo de detección del receptor puede depender de la implementación y puede estimarse o medirse en pruebas fuera de línea. Si tal retardo de detección del receptor no está disponible, la unidad de control de velocidad 66 puede configurarse para usar un retardo de reacción estimado, que puede ser una estimación relativamente conservadora del tiempo necesario para que la unidad de control de velocidad 66 identifique el retardo.

[0084] Debido a que el retardo unidireccional desde el dispositivo emisor al dispositivo receptor que incluye descodificador de vídeo 42 es en general desconocido para el dispositivo receptor, el dispositivo receptor típicamente no puede usar este para calcular el parámetro de retardo en exceso admisible (*allowable_excess_delay*). En cambio, de acuerdo con aspectos de esta divulgación, la unidad de control de velocidad 66 puede determinar una cantidad de retardo en exceso admisible de los paquetes de vídeo recibidos. Por ejemplo, la unidad de control de velocidad 66 puede determinar un momento en el que los paquetes de vídeo se reciben y/o procesan en el descodificador de vídeo 42. La unidad de control de velocidad 66 también puede determinar un momento en el que los datos de vídeo asociados con los paquetes de vídeo se designan para emitirse (por ejemplo, se muestran a un usuario). La unidad de control de velocidad 66 puede determinar un parámetro de retardo en exceso admisible basándose en una diferencia entre el momento en el que se reciben y/o evalúan los paquetes y el tiempo de emisión).

[0085] El parámetro de retardo en exceso admisible en general puede indicar una cantidad de tiempo que puede ser utilizado por el dispositivo emisor como base para el aumento de la velocidad de transferencia de bits sin afectar a la experiencia del usuario. Por ejemplo, el parámetro de retardo en exceso admisible puede indicar una cantidad de tiempo que puede usarse para aumentar la velocidad de envío sin afectar a la experiencia del usuario, por ejemplo, sin aumentar la velocidad de envío a una velocidad que el canal 16 no puede soportar, de modo que los datos llegan demasiado tarde al descodificador de vídeo 42 para ser descodificados y emitidos en el momento apropiado. La métrica de retardo en exceso admisible puede ser más precisa desde una perspectiva de la experiencia del usuario, ya que el parámetro de retardo en exceso admisible directamente indica si la información de vídeo en los paquetes recibidos puede mostrarse al usuario sin degradación (por ejemplo, fluctuación de fase, perturbación en forma de líneas negras o tramas perdidas).

[0086] De acuerdo con aspectos de esta divulgación, basándose en el análisis anterior, la unidad de control de velocidad 66 puede imponer los siguientes requisitos en un dispositivo receptor y un dispositivo emisor para realizar conmutación ascendente:

- El receptor examinará la llegada de paquetes y lo comparará con sus tiempos de emisión programados regularmente para determinar si existe una cantidad aceptable de retardo que se puede introducir en la ruta de transmisión: *allowable_excess_delay*
- El receptor examinará la llegada de paquetes para calcular la velocidad media de recepción: *avg_receiving_rate*
- El receptor calculará el tiempo de ida y vuelta: *RTT*
- El receptor calculará el *rate_increase_step* de la siguiente manera:

$$rate_increase_step = allowable_excess_delay * avg_receiving_rate / (RTT + receiver_detection_delay)$$

- Cuando lo permitan las reglas de transmisión RTCP de Suministro Audio Visual con Realimentación (AVPF), el receptor:

debería enviar una Solicitud de velocidad de Bits de Transmisión de Medios Máxima Temporal (TMMBR) cuando detecte que el $rate_increase_step > 5\% \times avg_receiving_rate$, y enviará un TMMBR cuando detecte que el $rate_increase_step > 15\% \times avg_receiving_rate$

- 5 • Al enviar un mensaje TMMBR, la *requested_rate* en el TMMBR:

debe ser igual a:
 $avg_receiving_rate + rate_increase_step$

10 será:
 $avg_receiving_rate + 0,80(rate_increase_step) \leq requested_rate \leq avg_receiving_rate + rate_increase_step$

[0087] Además, de acuerdo con aspectos de esta divulgación, los siguientes requisitos pueden imponerse en el dispositivo emisor para realizar conmutación ascendente:

- 15 • Al recibir una Solicitud de Velocidad de Transferencia de Bits de Transmisión de Medios Máxima Temporal (TMMBR), el emisor de vídeo debe incrementar su velocidad de envío a la *requested_rate* antes del transcurso de 500 ms y aumentarla antes del transcurso de 1 segundo.

20 [0088] Se debe entender que los "requisitos" indicados anteriormente se proporcionan con fines de ejemplo, y que las técnicas de esta divulgación se pueden aplicar también usando valores diferentes a los valores específicos descritos anteriormente. Además, aunque se atribuyen técnicas particulares a unidades particulares de la FIG. 3 para fines de explicación (por ejemplo, tal como la unidad de control de velocidad 66), debe entenderse que una o más unidades diferentes del descodificador de vídeo 42 pueden ser responsables de llevar a cabo tales técnicas. Además, dado que la VT es a menudo un flujo de comunicación bidireccional, se pueden aplicar técnicas similares tanto en la ruta de red directa como inversa, por ejemplo, mediante un dispositivo designado en el presente documento como dispositivo emisor (tal como un dispositivo que incorpora el codificador de vídeo 20 de FIG. 2) y un dispositivo designado en el presente documento como un dispositivo receptor (tal como un dispositivo que incorpora el descodificador de vídeo 42 de la FIG. 3).

30 [0089] La FIG. 4A y la FIG. 4B son gráficos que ilustran técnicas de adaptación de velocidad de fuente de vídeo coherentes con esta divulgación. Por ejemplo, la FIG. 4A en general ilustra una velocidad de transferencia de bits de datos codificados en un dispositivo emisor (por ejemplo, tal como el sistema de codificador 12) durante un tiempo que incluye una reducción de una velocidad de enlace de red. La FIG. 4B en general ilustra el retardo resultante que está asociado con la reducción de la velocidad de enlace de red. Las técnicas de la FIG. 4A y 4B se describen con respecto al sistema de codificador 12; debe entenderse que las técnicas pueden llevarse a cabo mediante una variedad de otros dispositivos emisores que tienen una variedad de otros componentes.

35 [0090] En el ejemplo de la FIG. 4A, en el instante de tiempo t_0 , una velocidad de enlace (también denominada ancho de banda o velocidad de enlace de red) se reduce de R_0 a R_1 como se ilustra mediante la línea 80, donde la velocidad de envío = velocidad de enlace). En respuesta a la reducción de la velocidad de enlace de red, el sistema de codificador 12 puede reducir la velocidad de envío. Sin embargo, como se muestra en el ejemplo de la FIG. 4A, hay un retardo de respuesta (ΔT) de t_0 a t_1 asociado con la reducción de la velocidad de envío, como se ilustra mediante la línea discontinua 82. El retardo de respuesta también se puede describir en el presente documento como una duración de almacenamiento en memoria intermedia, durante el cual la velocidad de envío sobrepasa la velocidad de enlace de red y el sistema de codificador 12 es responsable de almacenar en memoria intermedia los datos que no pueden ser alojados por el enlace de red.

45 [0091] Como se ilustra mediante la línea 84 en el ejemplo de la FIG. 4B, el retardo (por ejemplo, el tiempo entre la disponibilidad de los datos codificados para la transmisión y el momento en que realmente se transmiten los datos codificados) aumenta de forma relativamente rápida desde D_0 a D_1 durante el retardo de respuesta (ΔT). Es decir, el retardo aumenta relativamente rápido de D_0 a D_1 entre el momento de la reducción de la velocidad de enlace de red t_0 y el momento de la identificación de la reducción de la velocidad de enlace de red t_1 . El retardo puede ser proporcional a una cantidad de datos que se almacena en memoria intermedia en el sistema de codificador 12.

50 [0092] En el tiempo t_1 , los ejemplos de la FIG. 4A y 4B ilustran técnicas divergentes de velocidad de envío divergentes. Por ejemplo, la línea continua 80 ilustra un primer ejemplo en el que el sistema de codificador 12 mantiene la velocidad de envío a la velocidad de enlace de red. Por ejemplo, al identificar la reducción de la velocidad de enlace de red, el sistema de codificador 12 reduce la velocidad de envío desde la velocidad original R_0 a la nueva velocidad de enlace de red reducida R_1 . En este ejemplo, el retardo correspondiente permanece relativamente alto, como se ilustra por la línea continua 88. Es decir, debido a que la velocidad de envío se establece en la velocidad de enlace de red R_1 , no hay exceso de ancho de banda con el que reducir la cantidad de datos que se han almacenado en memoria intermedia.

55 [0093] Las líneas discontinuas 82 y 86 ilustran un segundo ejemplo en el que el sistema de codificador 12 reduce el envío de la velocidad original R_0 a una velocidad reducida R_U que es menor que la velocidad de enlace de red R_1 . Esto puede denominarse "no sobrepaso" de la velocidad de enlace de red. En este ejemplo, el sistema de codificador 12

puede mantener la velocidad reducida de R_u durante un tiempo de velocidad de recuperación determinado (ΔT_u). Durante este tiempo, como se ilustra por la línea discontinua 90, el sistema de codificador 12 reduce el retardo de D_1 a D_2 en el momento t_2 .

5 **[0094]** Como se describe en el presente documento, el sistema de codificador 12 puede determinar la velocidad reducida (R_u), la duración de almacenamiento en memoria intermedia (ΔT), y la duración velocidad de recuperación (ΔT_u) usando una variedad de técnicas. En un ejemplo, el sistema de codificador 12 puede determinar la velocidad reducida R_u basándose en la expresión $(1-f_u) \times R_1$, donde f_u es un factor de no sobrepaso y R_1 es la velocidad de enlace reducida, y con f_u determinando la velocidad de factor de no sobrepaso $(1-f_u)$ y $0 < f_u < 1$, que relaciona la
10 velocidad de envío con la velocidad de enlace R_1 . En algunos ejemplos, f_u puede depender de la magnitud de la reducción de la velocidad de enlace de red, que puede representarse mediante la ecuación $\Delta R = (R_0 - R_1)$. En este ejemplo, como se muestra en la FIG. 4A, R_0 es la primera velocidad de enlace de red antes de ser reducida. Si la magnitud de la reducción de la velocidad de enlace de red ΔR es grande, f_u puede ser proporcionalmente grande. En otros ejemplos, si ΔR es pequeño, entonces f_u puede ser proporcionalmente pequeña, como se muestra en la ecuación
15 (6) siguiente:

$$f_u = \Delta R / R_0 \quad (6)$$

20 **[0095]** Si el sistema de codificador 12 almacena en memoria intermedia todos los bits durante la duración de almacenamiento en memoria intermedia (ΔT) y contribuye a un retardo, el sistema de codificador 12 puede determinar la duración de velocidad de recuperación (ΔT_u) basándose en la ecuación (7) siguiente:

$$\Delta T_u = \Delta T (R_0 - R_1) / (f_u R_1) \quad (7)$$

25 donde ΔT_u es la duración de velocidad de recuperación, ΔT comprende la duración del almacenamiento en memoria intermedia, R_0 comprende la primera velocidad de enlace de red, R_1 comprende la segunda velocidad de enlace de red reducida y f_u comprende el factor de reducción de velocidad.

30 **[0096]** En algunos ejemplos, el sistema de codificador 12 puede aplicar un requisito de velocidad de transferencia de bits mínima. El requisito de velocidad de transferencia de bits mínima puede basarse en la capacidad del codificador de vídeo 20, los requisitos mínimos del sistema para la experiencia del usuario o similares. En ejemplos en los que el sistema de codificador 12 aplica un requisito de velocidad de transferencia de bits mínima, el codificador de vídeo 20 puede aplicar el requisito de velocidad de transferencia de bits mínima a R_u y, por lo tanto, también para el factor de no sobrepaso f_u . Por ejemplo, el sistema de codificador 12 puede aplicar las ecuaciones (8) y (9) siguientes para
35 determinar la velocidad reducida R_u y el factor de no sobrepaso f_u :

$$R_u \geq R_{\min} \quad (8)$$

$$f_u \leq 1 - (R_{\min} / R_1) \quad \text{with } R_1 > R_{\min} \quad (9)$$

40 donde R_u es la velocidad de transferencia de bits reducida, R_{\min} es una velocidad de codificación mínima, R_1 es la segunda velocidad de enlace de red reducida, y f_u es el factor de no sobrepaso.

45 **[0097]** Si durante el tiempo de velocidad de recuperación (ΔT_u) un mensaje TMMBR es recibido por el sistema de codificador 12 que lleva un nuevo valor de velocidad R_2 , y R_2 es significativamente mayor que R_1 (por ejemplo, R_2 es mayor que o igual a 1,2 multiplicado por R_1), entonces el sistema de codificador 12 puede reducir la duración de velocidad de recuperación. A la inversa, si R_2 es menor que R_1 , entonces el sistema de codificador 12 puede determinar una duración adicional o ampliada de la velocidad de recuperación.

50 **[0098]** En general, como se ha descrito anteriormente con respecto a las FIG. 2 y 3, el sistema de codificador 12 puede estimar la duración del almacenamiento en memoria intermedia (ΔT) a partir de la información de red, como RTT, retardos de enlace descendente (por ejemplo, del receptor al emisor), conocimiento sobre el retardo de reacción de control de velocidad, retardo de reacción del control de congestión (por ejemplo, estimación de velocidad de enlace), retardos en la generación de mensajes (por ejemplo, retardo asociado con la generación de paquetes RTCP) o
55 similares. Esta información de red puede estar disponible en el lado del emisor o puede señalarse al sistema de codificador 12 mediante un dispositivo receptor, tal como un dispositivo que incorpora el descodificador de vídeo 42 (FIG. 3).

60 **[0099]** Aunque el ejemplo de las FIG. 4A y 4B ilustra cambios paso a paso (por ejemplo, un cambio de velocidad único entre R_0 y R_u) con fines ilustrativos, debe entenderse que las técnicas pueden aplicarse iterativamente de manera que el perfil de no sobrepaso sea más gradual).

65 **[0100]** La FIG. 5 es un diagrama conceptual que ilustra la determinación de una duración de almacenamiento en memoria intermedia coherente con las técnicas de esta divulgación. En el ejemplo de la FIG. 5, un dispositivo emisor (por ejemplo, tal como el sistema de codificador 12) puede enviar un informe de emisor RTCP (SR) a un dispositivo

receptor (por ejemplo, tal como un sistema de descodificador 14) en el momento 120. Por ejemplo, como se describe en RFC 3550 como se indicó anteriormente, se pueden usar varios tipos de paquetes RTCP para transportar una variedad de información de control. Se puede usar un informe de emisor (SR) para las estadísticas de transmisión y recepción de los participantes que son emisores activos. Del mismo modo, se puede usar un informe de receptor (RR) para las estadísticas de recepción de participantes que no son emisores activos y en combinación con SR para emisores activos que informan en más de 31 fuentes. El dispositivo receptor puede recibir el RTCP SR en el momento 122.

[0101] El dispositivo receptor puede enviar un mensaje TMMBR RTCP a un dispositivo emisor con la velocidad de transferencia de bits máxima estimada para el canal directo en el momento 124. En algunos ejemplos, aunque puede haber retardos asociados con la generación de los mensajes, el dispositivo receptor puede enviar un mensaje TMMBR inmediatamente después de detectar la congestión. Aunque un mensaje TMMBR se describe con fines ilustrativos, se puede utilizar una variedad de otros mensajes que pueden indicar retardos / congestión.

[0102] Para facilitar al dispositivo emisor la estimación de la duración del almacenamiento en memoria intermedia (ΔT), el dispositivo receptor también puede enviar el mensaje RTCP RR en el momento 124. De acuerdo con aspectos de esta divulgación, un dispositivo receptor puede enviar un mensaje RR inmediatamente después del mensaje TMMBR. De esta forma, el dispositivo emisor puede recibir el mensaje TMMBR y el mensaje RR en el momento 126 y puede calcular el límite superior durante el tiempo de almacenamiento en memoria intermedia (ΔT) 128 como la diferencia de tiempo entre el envío del SR al que hace referencia en el RR mediante la última marca de tiempo SR (datos LSR) incluida en el RR y el momento en que se recibe el RR. En otras palabras, el dispositivo receptor puede enviar primeros datos que indiquen una solicitud de limitación de velocidad de transferencia de bits (por ejemplo, el mensaje TMMBR) y segundos datos que indiquen un momento en el que se generó un mensaje (por ejemplo, los datos LSR). Los datos LSR pueden incluir los 32 bits del medio de una marca de tiempo del protocolo de tiempo de red (NTP) de 64 bits recibida como parte del paquete RTCP SR más reciente de una fuente. Si aún no se ha recibido ningún SR, el campo de marca de tiempo LSR puede establecerse en cero.

[0103] En otro ejemplo, en lugar de enviar dos mensajes sucesivos separados (por ejemplo, TMMBR y RTCP RR) con los datos mencionados anteriormente, los datos de TMMBR y los datos de RTCP RR se pueden agrupar en un solo mensaje de RTCP. Como mínimo, el dispositivo receptor puede enviar los datos LSR, lo cual permite al dispositivo emisor estimar la duración del almacenamiento en memoria intermedia (ΔT) 128. En este ejemplo, el tamaño del mensaje puede reducirse.

[0104] El dispositivo receptor puede usar el LSR del último mensaje RTCP SR recibido, incluso si el dispositivo receptor había enviado previamente un mensaje RTCP RR que tiene el mismo LSR. Si el dispositivo receptor aún no había enviado un RR, el dispositivo receptor puede combinar un mensaje RR completo con el mensaje TMMBR. En otros ejemplos, para reducir el tamaño del mensaje, el dispositivo receptor solo puede enviar los datos LSR junto con el mensaje TMMBR, que se puede usar para calcular el RTT.

[0105] En otro ejemplo, si el dispositivo receptor ya ha enviado un RR, el dispositivo emisor puede calcular la duración de almacenamiento en memoria intermedia (ΔT) 128 con más precisión como la diferencia de tiempo entre la recepción del último mensaje RR recibido y el nuevo mensaje RR (por ejemplo, que fue enviado por el receptor después de que se detectó congestión).

[0106] En otro ejemplo, el dispositivo emisor puede supervisar el retardo (por ejemplo, el RTT) y el dispositivo emisor puede seguir enviando datos a la velocidad reducida R_u hasta que el retardo se reduzca suficientemente. Por ejemplo, el dispositivo emisor puede mantener la velocidad de envío a la velocidad reducida R_u hasta que la cantidad de datos almacenados en una memoria intermedia del dispositivo emisor caiga por debajo de un nivel umbral.

[0107] Las FIG. 6A y 6B son gráficos que ilustran una reducción de la velocidad de enlace de red y un tiempo de retardo correspondiente, respectivamente. El gráfico de la FIG. 6A puede estar asociado con la línea 80 de la FIG. 4A, mientras que el gráfico de la FIG. 6B puede estar asociado con la línea 88 de la FIG. 4B. Por ejemplo, la FIG. 6A muestra un ancho de banda de red 140 ilustrado por la línea discontinua (también denominada velocidad de enlace de red) y una velocidad de envío 142 ilustrada por una línea continua (también denominada velocidad de transferencia de bits de codificación) (por ejemplo, medida en kilobytes por segundo (KBPS)). Como se ilustra en la FIG. 6A, un dispositivo emisor (por ejemplo, tal como el sistema de codificador 12) puede codificar datos a la velocidad de envío 142 a una velocidad igual o similar al ancho de banda 140. En consecuencia, cuando el ancho de banda 140 se reduce en el momento 144, el dispositivo emisor puede reducir la velocidad de envío 142 a aproximadamente el mismo valor que el ancho de banda 140.

[0108] Como se muestra en el gráfico de retardo correspondiente de la FIG. 6B, después de la reducción del ancho de banda 140, el retardo en el sistema de codificador 12 puede aumentar desde un primer nivel 146 a un segundo nivel 148 (por ejemplo, medido en milisegundos (MS)). Como se describe en el presente documento, el retardo aumenta cuando se reduce el ancho de banda, porque hay un tiempo de reacción asociado con la reducción de la velocidad de envío 142 al nivel de ancho de banda 140. El sistema de codificador 12 puede almacenar en memoria intermedia datos que están codificados a la velocidad original (mayor) antes de reducir la velocidad de envío 142 para

que coincida con el ancho de banda 140. Como se muestra en la FIG. 6B. el retardo puede persistir durante un tiempo relativamente largo si no se aplican las técnicas para reducir el retardo.

[0109] Las FIG. 7A y 7B son gráficos que ilustran una reducción de la velocidad de enlace de red y un tiempo de retardo correspondiente, respectivamente. El gráfico de la FIG. 7A puede estar asociado con las líneas 82 y 86 de la FIG. 4A, mientras que el gráfico de la FIG. 7B puede estar asociado con la línea discontinua 90 de la FIG. 4B. Por ejemplo, la FIG. 7A muestra un ancho de banda de red 160 ilustrado por una línea discontinua (también denominada velocidad de enlace de red) y una velocidad de envío 162 ilustrada por una línea continua (también denominada velocidad de transferencia de bits de codificación) (por ejemplo, medida en kilobytes por segundo (KBPS)). Como se ilustra en la FIG. 7A, un dispositivo emisor (por ejemplo, tal como el sistema de codificador 12) puede codificar inicialmente los datos a la velocidad de envío 162 a una velocidad igual o similar al ancho de banda 160.

[0110] De acuerdo con aspectos de esta divulgación, cuando el ancho de banda 160 se reduce en el momento 164, el dispositivo emisor puede reducir la velocidad de envío a una velocidad reducida que es menor que el ancho de banda 160. Es decir, el dispositivo emisor puede determinar una velocidad de envío 162 que no sobrepasa el ancho de banda 140 para reducir el retardo asociado con la reducción del ancho de banda 160. Como se describe en el presente documento, el dispositivo emisor puede determinar una duración de almacenamiento en memoria intermedia, una velocidad reducida, y/o una duración de velocidad de recuperación de acuerdo con las técnicas de esta divulgación.

[0111] Como se muestra en el gráfico de retardo correspondiente de la FIG. 7B, después de la reducción del ancho de banda 160, el retardo en el sistema de codificador 12 puede aumentar desde un primer nivel 166 a un segundo nivel 168 (por ejemplo, medido en milisegundos (MS)). Como se indicó anteriormente, el retardo aumenta al reducir el ancho de banda, porque hay un tiempo de reacción asociado con la reducción de la velocidad de envío 162 en respuesta a la reducción del ancho de banda 160. Sin embargo, al reducir la velocidad de envío 162 a una velocidad de no sobrepaso (ancho de banda de no sobrepaso 160), el sistema de codificador 12 puede reducir el retardo más rápidamente que el ejemplo mostrado en la FIG. 6B.

[0112] La FIG. 8 es un diagrama de flujo que ilustra un proceso de ejemplo para la conmutación descendente de una velocidad a la que se transmiten los datos. El ejemplo de la FIG. 8 se describe con respecto al sistema de codificador 12 con fines de ilustración. Sin embargo, se debe entender que el proceso de la FIG. 8 puede llevarse a cabo mediante una variedad de otros dispositivos y/o procesadores.

[0113] El sistema de codificador 12 puede codificar y transmitir datos a través de una red a una primera velocidad (180). Mientras se transmiten los datos a la primera velocidad, el sistema de codificador 12 puede identificar una reducción de la velocidad de enlace de red desde una primera velocidad a una segunda velocidad (182). Por ejemplo, el sistema de codificador 12 puede supervisar las condiciones de la red y/o recibir uno o más mensajes que indican una reducción de la velocidad de enlace de red.

[0114] El sistema de codificador 12 puede determinar una velocidad de transferencia de bits de recuperación que es menor que la segunda velocidad de enlace de red (reducida) (184). Por ejemplo, el sistema 12 de codificador puede determinar una velocidad de transferencia de bits para codificar datos que no sobrepase la nueva velocidad de enlace de red. De acuerdo con aspectos de esta divulgación, el sistema de codificador 12 puede determinar la velocidad de transferencia de bits de recuperación basándose en la diferencia entre la primera velocidad de enlace de red y la velocidad de enlace de red reducida. Por ejemplo, si la reducción de la velocidad de enlace de red es relativamente grande, el sistema de codificador 12 puede determinar una velocidad de transferencia de bits de recuperación que es relativamente agresiva (por ejemplo, no sobrepasa la velocidad reducida en un margen sustancial). Asimismo, si la reducción de la velocidad de enlace de red es relativamente baja, el sistema de codificador 12 puede determinar una velocidad de transferencia de bits de recuperación que es relativamente conservadora (por ejemplo, no sobrepasa la velocidad reducida en un margen relativamente pequeño).

[0115] El sistema de codificador 12 también puede determinar una duración de almacenamiento en memoria intermedia basándose en un retardo de reacción (por ejemplo, un tiempo asociado con la reducción de la velocidad de envío en respuesta a la reducción de la velocidad de enlace de red) (186). El sistema de codificador 12 puede determinar la duración del almacenamiento en memoria intermedia de múltiples formas. Por ejemplo, el sistema de codificador 12 puede determinar la duración de almacenamiento en memoria intermedia estimando la duración de almacenamiento en memoria intermedia a partir de información de red, como tiempo de ida y vuelta (RTT) entre el sistema de codificador 12 y un dispositivo receptor, retardos de enlace descendente, un retardo de reacción de adaptación de velocidad, un retardo de reacción del control de la congestión, retardos en la generación de mensajes o similares. El sistema de codificador 12 puede determinar la información de red independientemente o puede recibir la información de red desde el dispositivo receptor.

[0116] El sistema de codificador 12 puede a continuación determinar la duración de velocidad de recuperación para mantener la velocidad de transferencia de bits de recuperación (188). En algunos ejemplos, el sistema de codificador 12 puede determinar la duración de velocidad de recuperación basándose en una magnitud de la velocidad de recuperación y basándose en la duración del almacenamiento en memoria intermedia. En algunos ejemplos, el sistema

de codificador 12 puede determinar una duración de almacenamiento en memoria intermedia que es proporcional a la magnitud de la reducción de la velocidad de enlace de red (por ejemplo, según lo indicado por la velocidad de recuperación) y la cantidad de tiempo asociada a reaccionar a la reducción de la velocidad de enlace de red (por ejemplo, como se indica mediante la duración del almacenamiento en memoria intermedia).

5 **[0117]** El sistema de codificador 12 puede transmitir datos a la velocidad de transferencia de bits de recuperación durante el tiempo de velocidad de recuperación (190). En algunos ejemplos, si la velocidad de enlace de red aumenta durante el tiempo de velocidad de recuperación, el sistema de codificador 12 puede terminar la duración de velocidad de recuperación antes de tiempo y puede conmutar a una velocidad de envío más alta. Debe entenderse que, dependiendo del ejemplo, ciertos actos o eventos de cualquiera de las técnicas descritas con respecto a la FIG. 8 pueden realizarse en una secuencia diferente, pueden agregarse, fusionarse o excluirse por completo (por ejemplo, no todos los actos o eventos descritos son necesarios para la práctica de las técnicas).

15 **[0118]** La FIG. 9 es un diagrama de flujo que ilustra un proceso de ejemplo para la conmutación ascendente de una velocidad a la que se transmiten los datos. El ejemplo de la FIG. 9 se describe con respecto al sistema de descodificador 14 con fines de ilustración. Sin embargo, se debe entender que el proceso de la FIG. 9 puede llevarse a cabo mediante una variedad de otros dispositivos y/o procesadores.

20 **[0119]** El sistema de descodificador 14 puede determinar un momento en el que se reciben los datos (200). Por ejemplo, en algunos casos, el sistema de descodificador 14 puede identificar el momento en el que se reciben y almacenan los datos en el sistema de descodificador 14. En otros casos, el sistema de descodificador 14 puede identificar el momento en el que los datos son procesados (por ejemplo, descodificados) por el sistema de descodificador 14.

25 **[0120]** El sistema de descodificador 14 también puede determinar un tiempo de emisión de los datos recibidos (202). Por ejemplo, los datos recibidos pueden incluir una indicación del momento en el que los datos están destinados a ser emitidos para su visualización a un usuario. En consecuencia, la indicación del tiempo de emisión puede ayudar al sistema de descodificador 14 a organizar los datos para la salida.

30 **[0121]** El sistema de descodificador 14 puede determinar un parámetro de retardo en exceso admisible (204). Por ejemplo, el sistema de descodificador 14 puede determinar el parámetro de retardo en exceso admisible basándose en una diferencia entre el momento en el que se reciben los datos y el momento en el que está programado que se emitan los datos recibidos. Como se describe en el presente documento, el retardo puede referirse al tiempo entre la disponibilidad de los datos para la transmisión a través de un enlace de red y el momento en que realmente se transmiten los datos a la red en el dispositivo emisor. En consecuencia, el parámetro de retardo en exceso admisible puede indicar una cantidad de retardo que es soportable por el sistema antes de que la experiencia del usuario se vea afectada. Es decir, el parámetro de retardo en exceso admisible puede indicar en general una cantidad de tiempo que puede ser utilizada por el dispositivo emisor como base para aumentar la velocidad de transferencia de bits sin afectar a la experiencia del usuario.

35 **[0122]** El sistema de descodificador 14 puede determinar entonces un aumento de la velocidad de transferencia de bits del emisor (206). Por ejemplo, de acuerdo con los aspectos de esta divulgación, el sistema de descodificador 14 puede determinar el aumento de la velocidad de transferencia de bits del emisor basándose en el parámetro de retardo en exceso admisible. Es decir, el sistema de descodificador 14 puede determinar cuánto puede ser aumentada la velocidad de envío por el dispositivo emisor sin introducir congestión en el sistema.

40 **[0123]** En algunos ejemplos, el sistema de descodificador 14 puede determinar un aumento de velocidad paso a paso para ser agregada a la velocidad de envío. Por ejemplo, el sistema de descodificador 14 puede determinar el aumento de la velocidad de transferencia de bits del emisor basándose en el parámetro de retardo en exceso admisible y una velocidad de envío media actual a la que se recibieron datos antes de determinar el aumento de la velocidad de envío (por ejemplo, una velocidad de recepción actual). En este ejemplo, el sistema de descodificador 14 puede determinar cuánto puede aumentarse la velocidad de envío actual sin aumentar la velocidad más allá de una velocidad de enlace sostenible (por ejemplo, una velocidad a la que los paquetes llegan al sistema de descodificador 14 después de un tiempo de emisión programado de los paquetes).

45 **[0124]** En algunos casos, el sistema de descodificador 14 también puede dar cuenta de una cantidad de tiempo requerido para transmitir mensajes entre el sistema de descodificador 14 y un dispositivo emisor (por ejemplo, un tiempo de ida y vuelta) y/o un retardo asociado con la identificación de retardo en el sistema de descodificador 14. Por ejemplo, el sistema de descodificador 14 puede determinar el aumento de la velocidad de transferencia de bits del emisor basándose en una relación del parámetro de retardo en exceso admisible multiplicado por la velocidad de recepción a una suma del tiempo de ida y vuelta y un tiempo para detectar un retardo en el sistema de descodificador 14.

50 **[0125]** El sistema de descodificador 14 puede transmitir a continuación una indicación del aumento de la velocidad de envío (208). Por ejemplo, el sistema de descodificador 14 puede enviar datos que representan un aumento de velocidad de envío paso a paso al dispositivo emisor para que el dispositivo emisor la agregue a la velocidad de envío.

En otro ejemplo, el sistema de descodificador 14 puede enviar datos que representan una velocidad de envío solicitada que incorpora el aumento de la velocidad de envío al dispositivo emisor.

5 **[0126]** En algunos ejemplos, el sistema de descodificador 14 solo puede transmitir la indicación del aumento de la velocidad de transferencia de bits del emisor cuando el aumento de la velocidad de transferencia de bits del emisor excede una cantidad umbral. Por ejemplo, el sistema de descodificador 14 puede comparar un aumento de la velocidad de transferencia de bits del emisor con un umbral predeterminado. En un ejemplo, el sistema de descodificador 14 solo puede transmitir la indicación del aumento de la velocidad de transferencia de bits del emisor cuando el aumento de la velocidad de transferencia de bits del emisor excede aproximadamente el cinco por ciento de la velocidad de recepción. En otro ejemplo, el sistema de descodificador 14 solo puede transmitir la indicación del aumento de la velocidad de transferencia de bits del emisor cuando el aumento de la velocidad de transferencia de bits del emisor excede aproximadamente el quince por ciento de la velocidad de recepción. Otros valores umbral o porcentajes también son posibles.

15 **[0127]** Debe entenderse que, dependiendo del ejemplo, ciertos actos o eventos de cualquiera de las técnicas descritas con respecto a la FIG. 9 pueden realizarse en una secuencia diferente, pueden agregarse, fusionarse o excluirse por completo (por ejemplo, no todos los actos o eventos descritos son necesarios para la práctica de las técnicas).

20 **[0128]** Si bien ciertos ejemplos descritos en el presente documento se han descrito con respecto a una perspectiva particular (por ejemplo, realizada por un "dispositivo emisor" o un "dispositivo receptor") debe entenderse que las técnicas de esta divulgación no están limitadas de esta forma. Por ejemplo, como se indicó anteriormente, la VT a menudo es un flujo de comunicación bidireccional. En consecuencia, se pueden aplicar técnicas similares tanto en la ruta de red directa como en la inversa, por ejemplo, tanto mediante un "dispositivo emisor" como un "dispositivo receptor". Además, aunque se muestran y describen ciertos dispositivos con respecto a una cierta perspectiva con fines ilustrativos, debe entenderse que los dispositivos descritos en el presente documento pueden tener más o menos componentes que los mostrados. Como ejemplo, un dispositivo emisor puede incorporar el codificador de vídeo 20 (FIG. 2) y el descodificador de vídeo 42 (FIG. 3) y puede realizar cada una de las técnicas descritas en el mismo.

30 **[0129]** En uno o más ejemplos, las funciones descritas pueden implementarse en hardware, software, firmware o cualquier combinación de los mismos. Si se implementan en software, las funciones pueden almacenarse o transmitirse a través de, como una o más instrucciones o códigos, un medio legible por ordenador y ejecutarse mediante una unidad de procesamiento basada en hardware. Los medios legibles por ordenador pueden incluir medios de almacenamiento legibles por ordenador, que corresponden a un medio tangible tal como unos medios de almacenamiento de datos o unos medios de comunicación que incluyen cualquier medio que facilite la transferencia de un programa informático desde un lugar a otro, por ejemplo, de acuerdo con un protocolo de comunicación. De esta manera, los medios legibles por ordenador pueden corresponder en general a (1) unos medios de almacenamiento tangibles legibles por ordenador que son no transitorios, o (2) un medio de comunicación tal como una señal o una onda portadora. Los medios de almacenamiento de datos pueden ser medios disponibles cualesquiera a los que se puede acceder desde uno o más ordenadores o uno o más procesadores para recuperar instrucciones, código y/o estructuras de datos para la implementación de las técnicas descritas en esta divulgación. Un producto de programa informático puede incluir un medio legible por ordenador.

45 **[0130]** A modo de ejemplo, y no de limitación, dichos medios de almacenamiento legibles por ordenador pueden comprender memoria RAM, ROM, EEPROM, CD-ROM u otro almacenamiento de disco óptico, almacenamiento de disco magnético u otros dispositivos de almacenamiento magnético, memoria flash o cualquier otro medio que pueda utilizarse para almacenar un código de programa deseado en forma de instrucciones o estructuras de datos y al que pueda accederse mediante un ordenador. Además, cualquier conexión recibe adecuadamente la denominación de medio legible por ordenador. Por ejemplo, si las instrucciones se transmiten desde un sitio web, un servidor u otra fuente remota mediante un cable coaxial, un cable de fibra óptica, un par trenzado, una línea de abonado digital (DSL) o tecnologías inalámbricas tales como infrarrojos, radio y microondas, entonces el cable coaxial, el cable de fibra óptica, el par trenzado, la DSL o las tecnologías inalámbricas tales como infrarrojos, radio y microondas están incluidas en la definición de medio. Sin embargo, debe comprenderse que los medios de almacenamiento legibles por ordenador y los medios de almacenamiento de datos no incluyen conexiones, ondas portadoras, señales ni otros medios transitorios, sino que en lugar de eso están dirigidas a medios de almacenamiento no transitorios, tangibles. El término disco, tal como se utiliza en el presente documento, incluye un disco compacto (CD), un disco láser, un disco óptico, un disco versátil digital (DVD), un disco flexible y un disco Blu-ray, donde algunos discos habitualmente emiten datos magnéticamente, mientras que otros discos emiten datos ópticamente con láseres. Las combinaciones de lo anterior deberían incluirse también dentro del alcance de los medios legibles por ordenador.

60 **[0131]** Las instrucciones pueden ser ejecutadas por uno o más procesadores, tales como uno o más procesadores de señales digitales (DSP), microprocesadores de propósito general, circuitos integrados de aplicación específica (ASIC), matrices de puertas programables in situ (FPGA) u otra circuitería lógica equivalente, integrada o discreta. Por consiguiente, el término "procesador", como se usa en el presente documento, puede referirse a cualquiera de las estructuras anteriores o a cualquier otra estructura adecuada para la implementación de las técnicas descritas en el presente documento. Además, en algunos aspectos, la funcionalidad descrita en el presente documento puede proporcionarse dentro de unidades o módulos de hardware y/o software dedicados configurados para la codificación

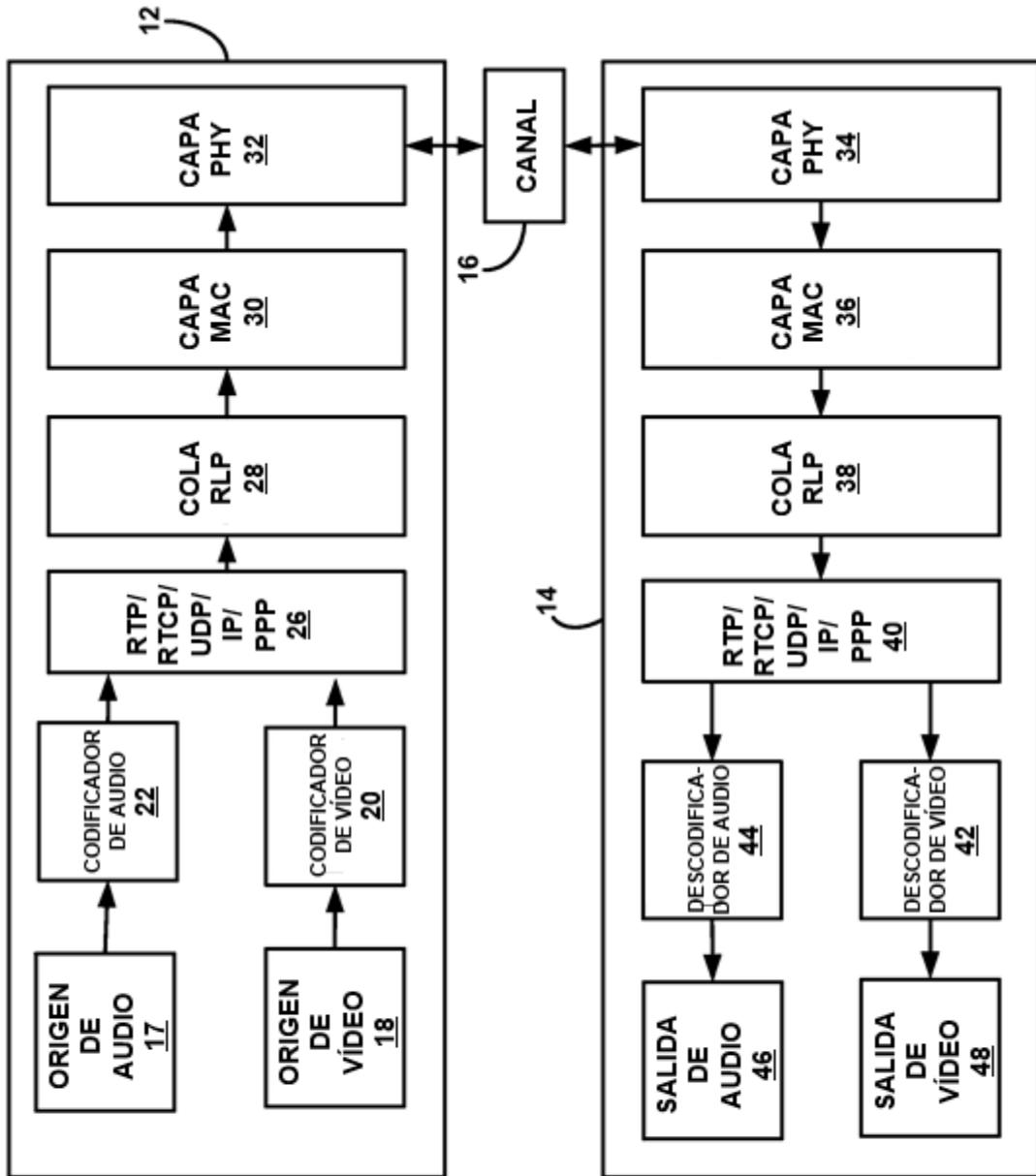
y la descodificación, o incorporarse en un códec combinado. Además, las técnicas podrían implementarse completamente en uno o más circuitos o elementos lógicos.

5 **[0132]** Las técnicas de la esta divulgación se pueden implementar en una amplia variedad de dispositivos o aparatos, que incluyen un teléfono inalámbrico, un circuito integrado (CI) o un conjunto de CI (por ejemplo, un conjunto de chips). Diversos componentes, módulos o unidades se describen en esta divulgación para enfatizar aspectos funcionales de dispositivos configurados para realizar las técnicas divulgadas, pero no requieren necesariamente su realización mediante diferentes unidades de hardware. En cambio, como se ha descrito anteriormente, diversas unidades pueden combinarse en una unidad de hardware de códec o proporcionarse por medio de un grupo de unidades de hardware
10 interoperativas, que incluyen uno o más procesadores como los descritos anteriormente, conjuntamente con software y/o firmware adecuados.

REIVINDICACIONES

1. Un procedimiento de procesamiento de datos de vídeo, comprendiendo el procedimiento:
 - 5 determinar (204), mediante un dispositivo receptor, un retardo en exceso admisible que indica una cantidad de tiempo que se puede usar actualmente para determinar una velocidad de transferencia de bits del emisor aumentada, donde el valor del retardo en exceso admisible se determina como la diferencia entre un momento en el que los datos recibidos se reciben en el dispositivo receptor y un momento en el que está programada la emisión de los datos recibidos;
 - 10 determinar una velocidad de recepción a la que los datos han sido recibidos por el dispositivo receptor; y
 - 15 determinar un tiempo de ida y vuelta para la transmisión de datos entre el dispositivo receptor y el dispositivo emisor.
 - 20 determinar (206), mediante el dispositivo receptor, una cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual utilizando el retardo en exceso admisible, la velocidad de recepción y el tiempo de ida y vuelta determinados; y
 - 25 transmitir (208) al dispositivo emisor una indicación de la cantidad en la cual se aumenta la velocidad de transferencia de bits del emisor actual.
2. El procedimiento según la reivindicación 1, en el que determinar la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual comprende determinar el aumento de la velocidad de transferencia de bits del emisor solo cuando el momento en el que se reciben los datos es anterior al momento en el que está programada la emisión de los datos recibidos, de modo que el retardo en exceso admisible sea mayor que cero.
3. El procedimiento según la reivindicación 1, en el que determinar la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual comprende determinar una relación del retardo en exceso admisible multiplicado por la velocidad de recepción con respecto al tiempo de ida y vuelta.
4. El procedimiento según la reivindicación 1, que comprende además determinar la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual usando además un tiempo para detectar un retardo en el dispositivo receptor, y comprende usar una relación del retardo en exceso admisible multiplicado por la velocidad de recepción con respecto a una suma del tiempo de ida y vuelta y el tiempo para detectar un retardo en el dispositivo receptor.
5. El procedimiento según la reivindicación 1, en el que transmitir la indicación de la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual comprende transmitir un aumento de paso que se añadirá, por el dispositivo emisor, a su velocidad de transferencia de bits del emisor actual.
6. El procedimiento según la reivindicación 1, en el que transmitir la indicación de la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual comprende transmitir al dispositivo emisor una velocidad de envío solicitada, donde la velocidad de envío solicitada comprende una combinación de la cantidad en la que aumentar la velocidad de transferencia de bits del emisor actual y una velocidad de recepción a la que el dispositivo receptor ha recibido datos antes de determinar el aumento de la velocidad de transferencia de bits del emisor.
7. El procedimiento según la reivindicación 6, en el que transmitir la velocidad de envío solicitada comprende transmitir la velocidad de envío solicitada solo cuando la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual supera un umbral predeterminado.
8. El procedimiento según la reivindicación 7, en el que el umbral predeterminado es mayor que aproximadamente el cinco por ciento de la velocidad de recepción a la que el dispositivo receptor ha recibido datos antes de determinar la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual.
9. El procedimiento según la reivindicación 7, en el que el umbral predeterminado es mayor que aproximadamente el 15 por ciento de la velocidad de recepción a la que el dispositivo receptor ha recibido datos antes de determinar la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual.
10. El procedimiento según la reivindicación 6, en el que transmitir la velocidad de envío solicitada comprende generar un mensaje de Solicitud de Velocidad de Transferencia de Bits de Transmisión de Medios Máxima Temporal, TMMBR, que incluye una indicación de la velocidad de envío solicitada.
11. Un dispositivo receptor para procesar datos de vídeo, comprendiendo el dispositivo receptor:

- 5 medios para determinar un retardo en exceso admisible que indica una cantidad de tiempo que se puede usar actualmente para determinar una velocidad de transferencia de bits del dispositivo emisor aumentada, estando los medios configurados para determinar el retardo en exceso admisible como la diferencia entre un momento en el que los datos recibidos se reciben en el dispositivo receptor y un momento en el que está programada la emisión de los datos recibidos;
- 10 medios para determinar una velocidad de recepción a la que los datos han sido recibidos por el dispositivo receptor;
- 15 medios para determinar un tiempo de ida y vuelta para la transmisión de datos entre el dispositivo receptor y el dispositivo emisor; y
- medios para determinar una cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual, estando los medios configurados para usar el retardo en exceso admisible, la velocidad de recepción y el tiempo de ida y vuelta determinados; y
medios para transmitir al dispositivo emisor una indicación de la cantidad en la que aumentar una velocidad de transferencia de bits del emisor actual.
- 20 **12.** Un medio legible por ordenador no transitorio que tiene instrucciones almacenadas en el mismo que, al ejecutarse, hacen que uno o más procesadores lleven a cabo el procedimiento según una cualquiera de las reivindicaciones 1 a 10.



10

FIG. 1

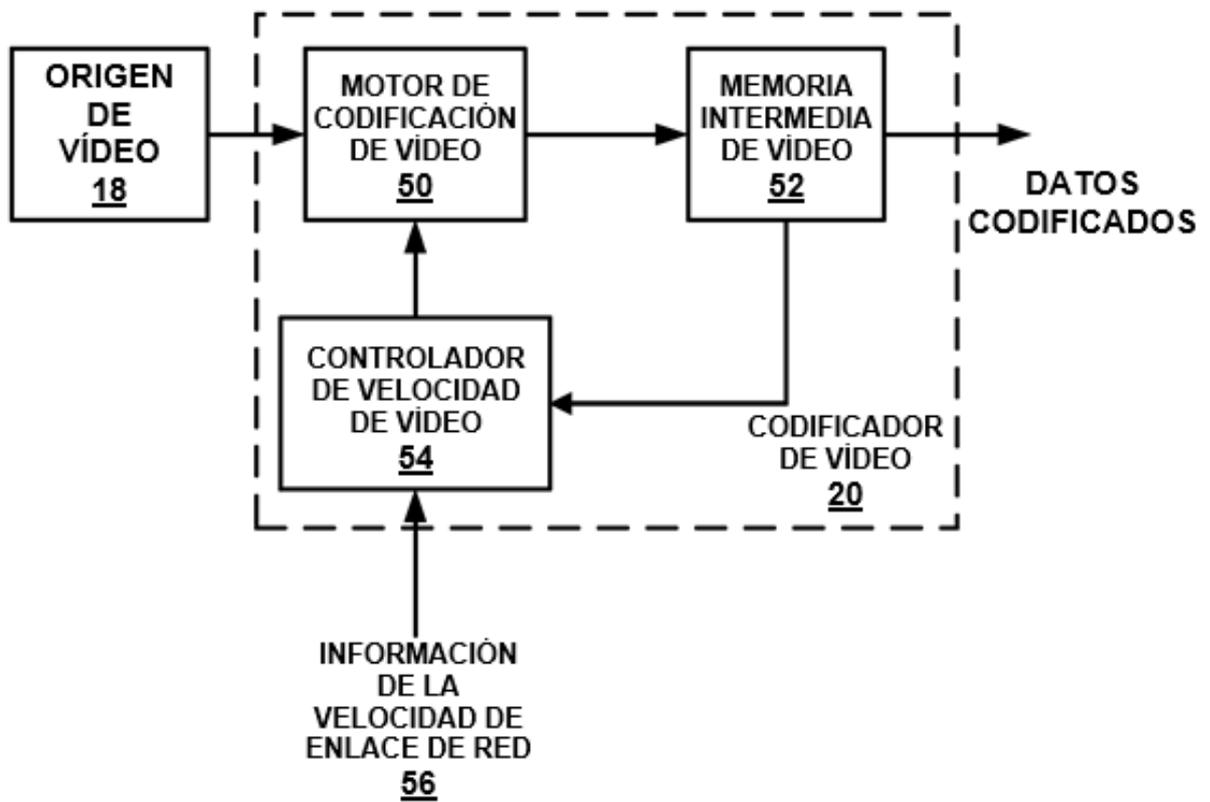


FIG. 2

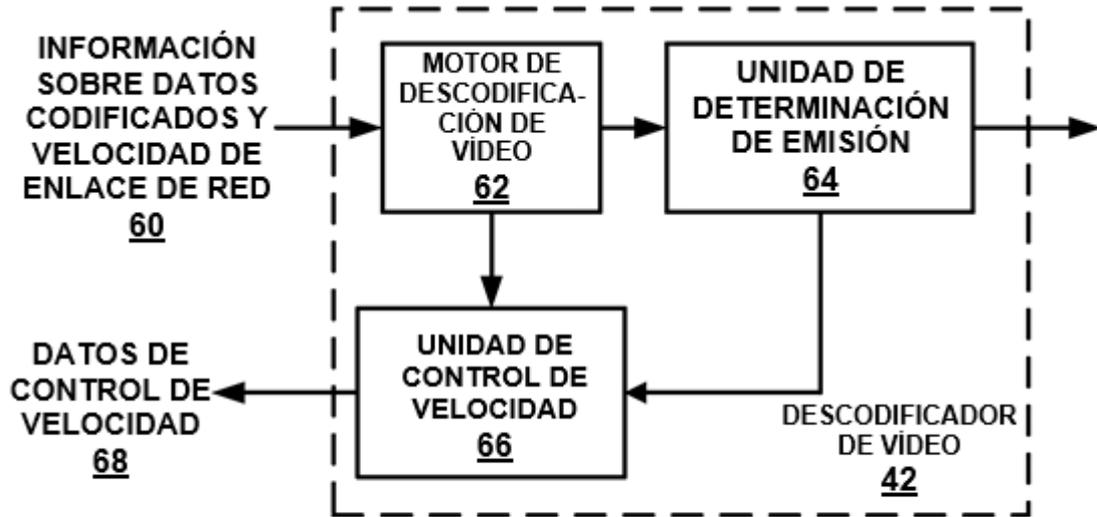


FIG. 3

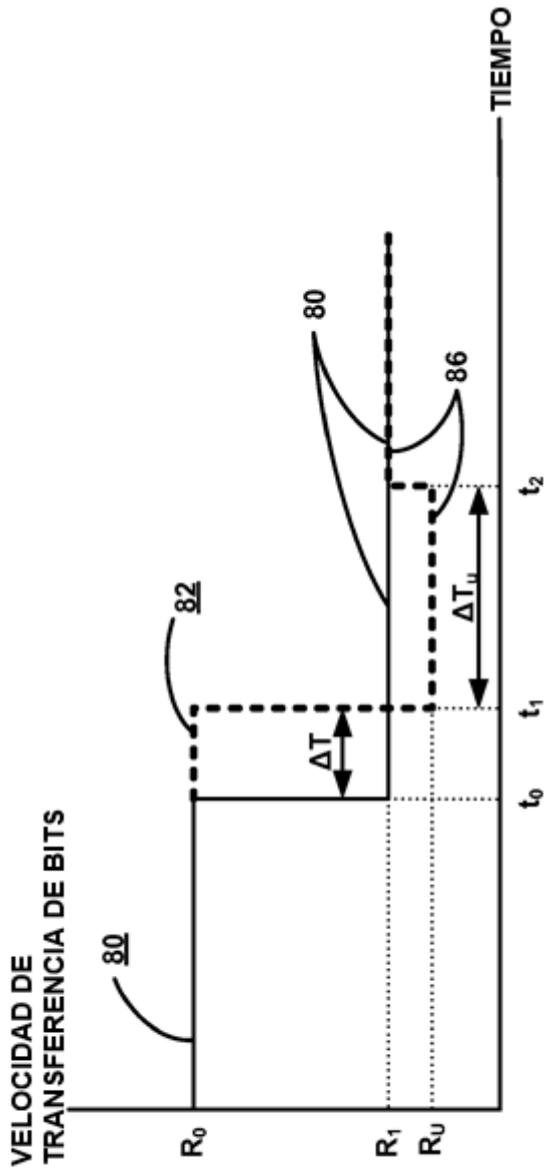


FIG. 4A

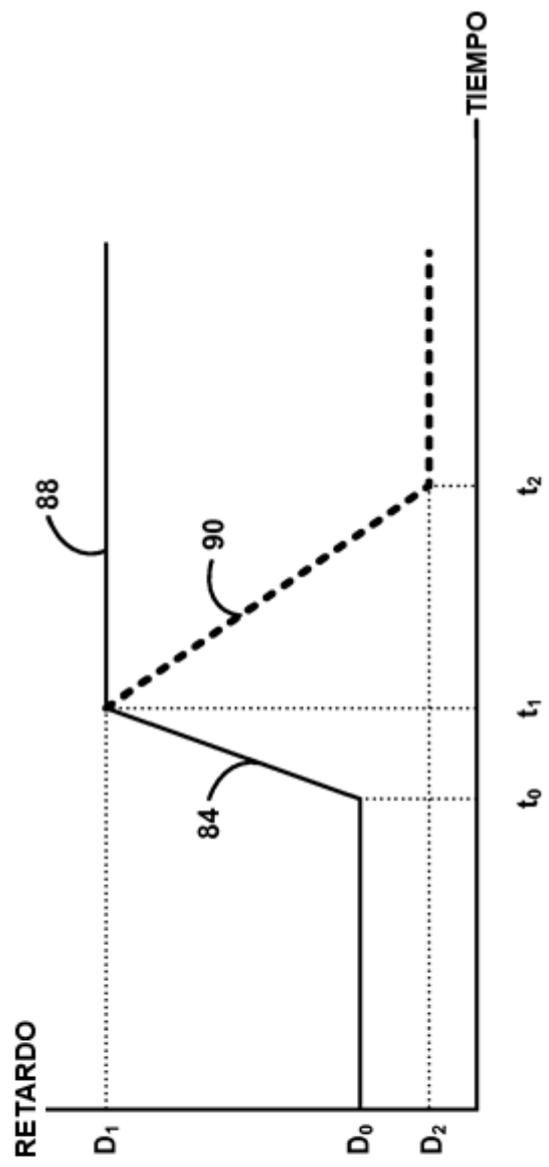


FIG. 4B

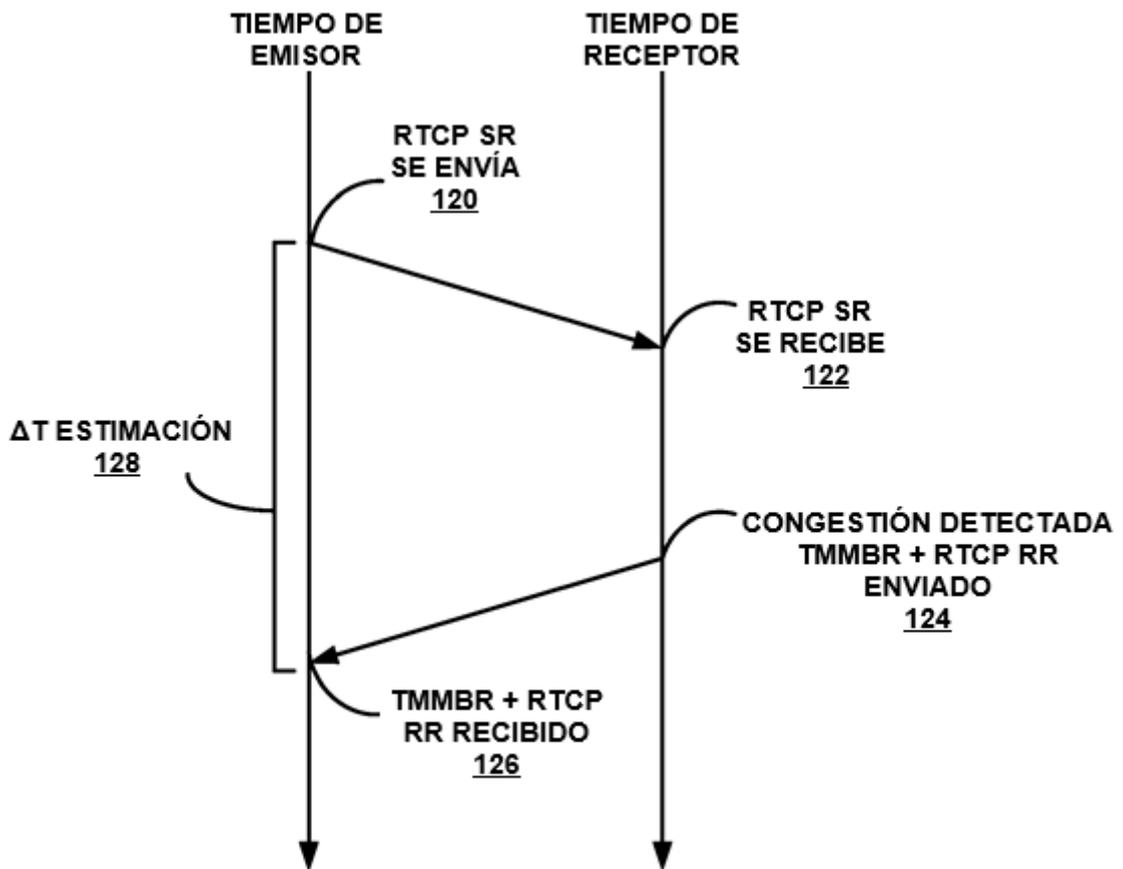


FIG. 5

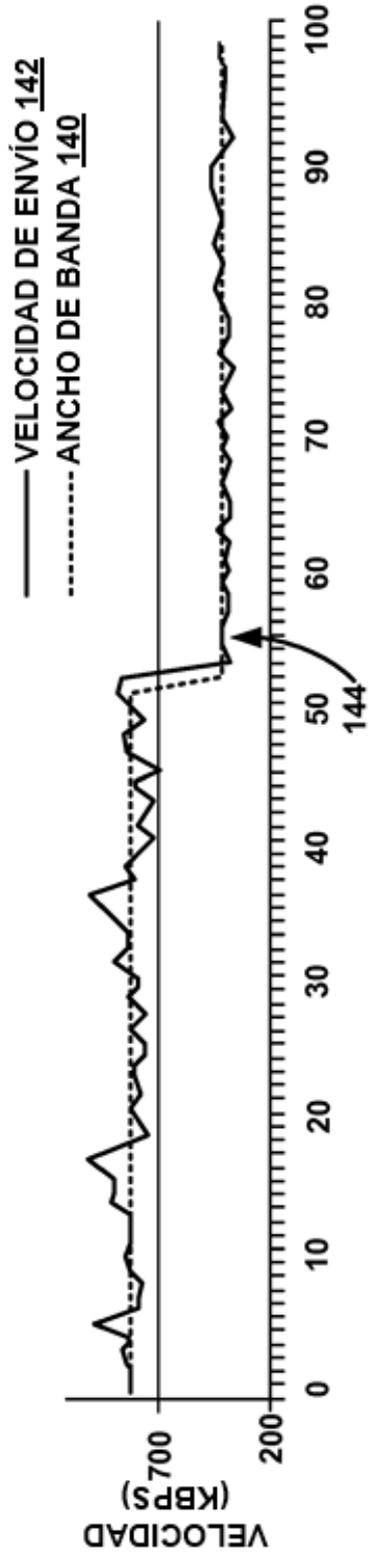


FIG. 6A

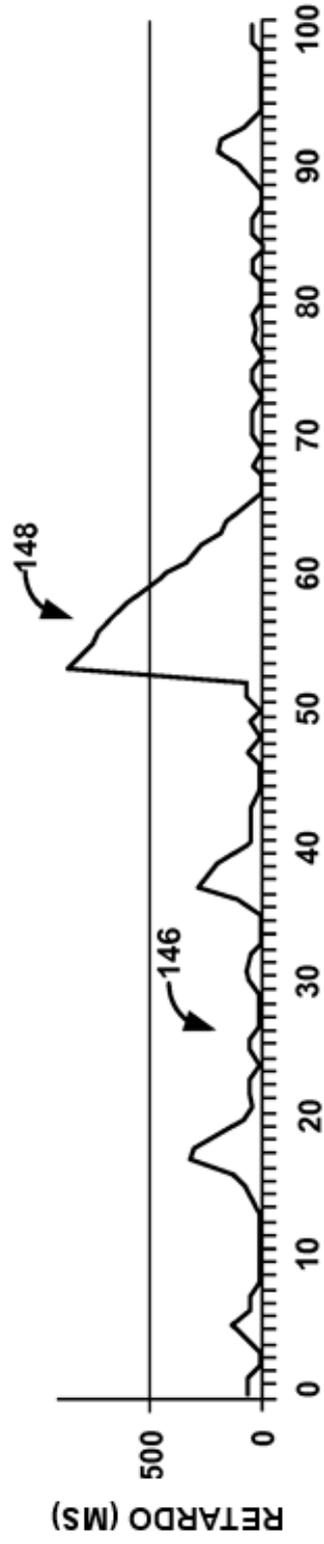


FIG. 6B

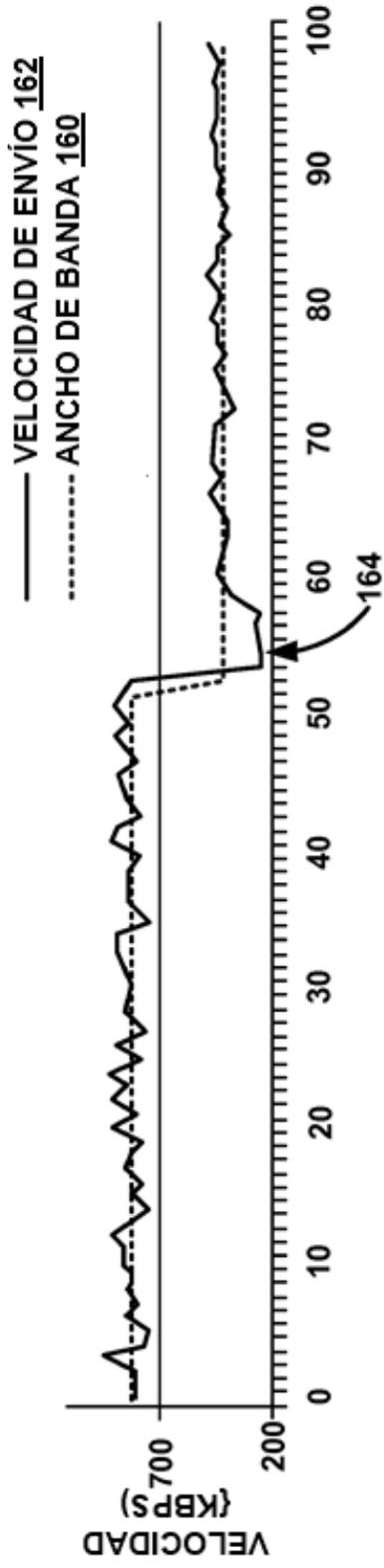


FIG. 7A

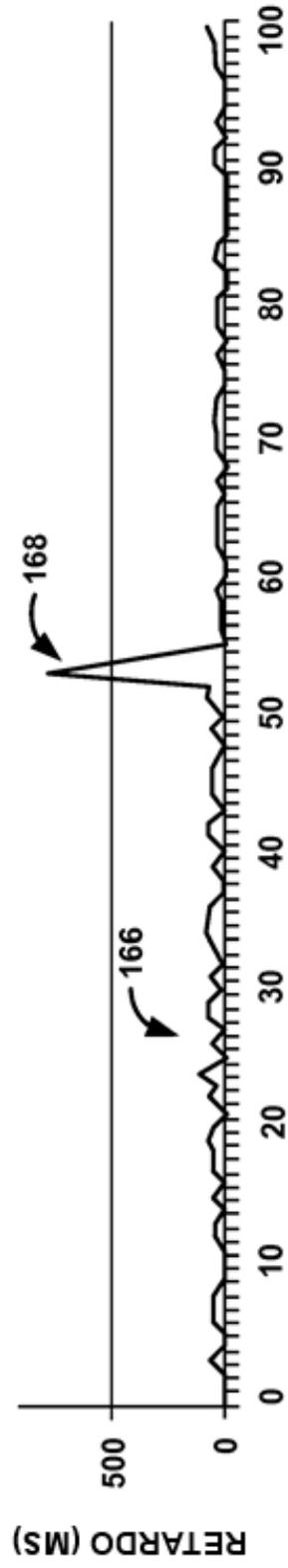


FIG. 7B

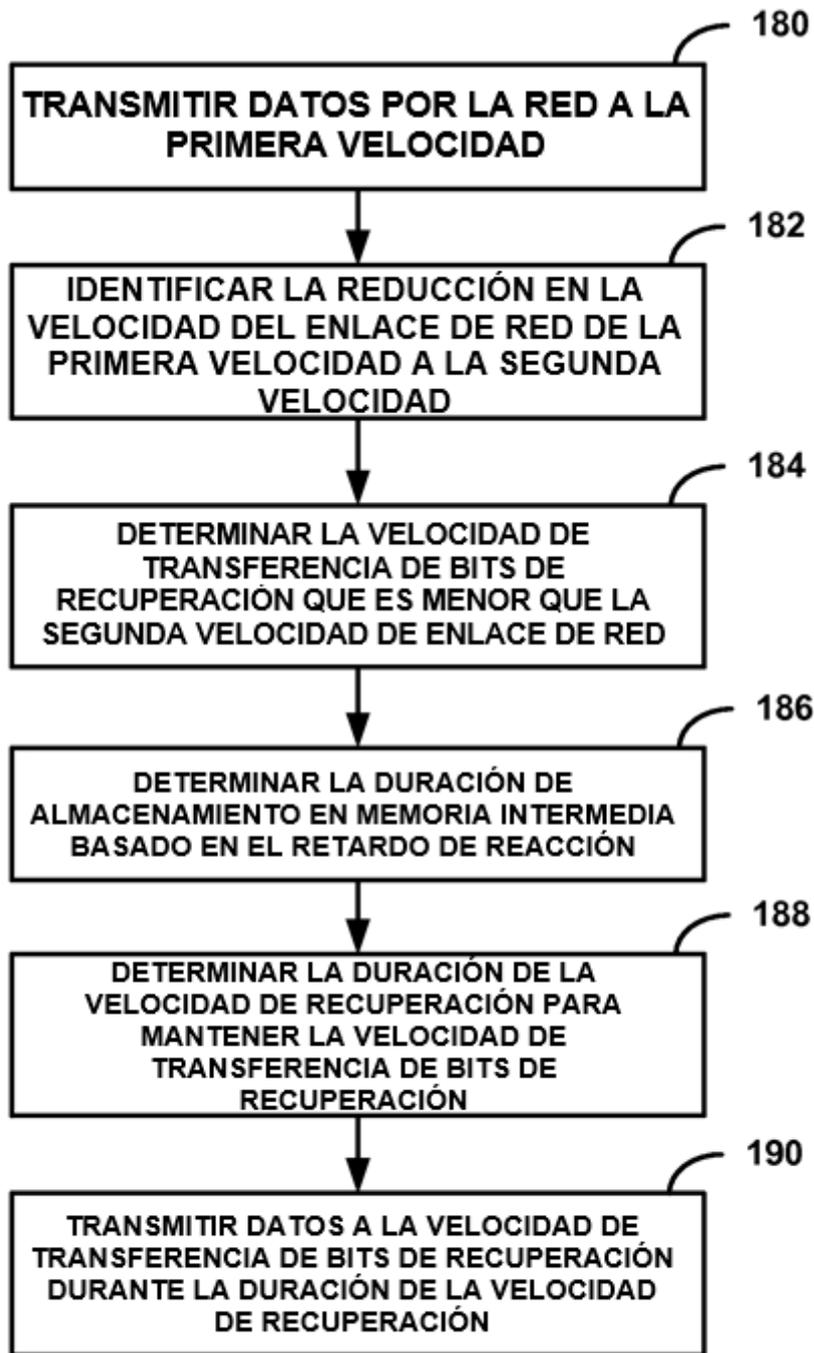


FIG. 8

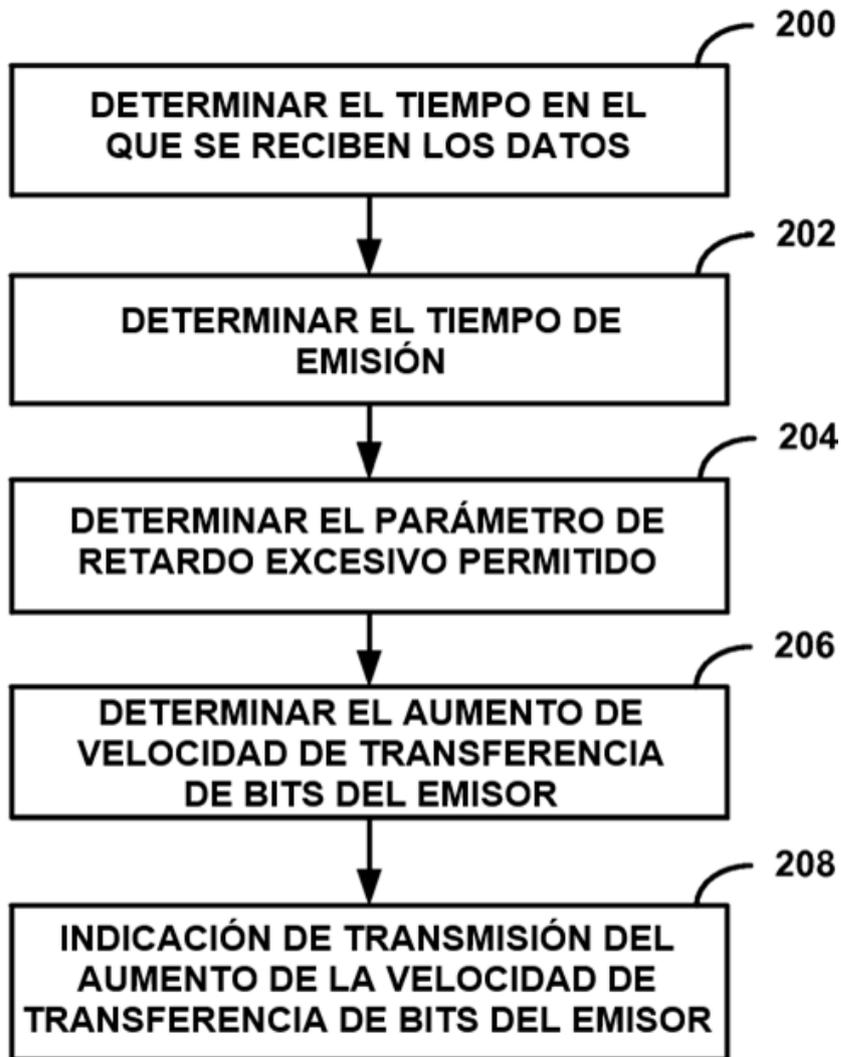


FIG. 9