

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 744 127**

51 Int. Cl.:

H03F 3/21	(2006.01)	H03D 7/14	(2006.01)
H03G 1/00	(2006.01)		
H03G 3/30	(2006.01)		
H03F 3/195	(2006.01)		
H03F 1/02	(2006.01)		
H03F 3/193	(2006.01)		
H03F 3/24	(2006.01)		
H03F 3/45	(2006.01)		
H03F 3/72	(2006.01)		
H04B 1/04	(2006.01)		

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **22.08.2008 PCT/FI2008/050472**
- 87 Fecha y número de publicación internacional: **05.03.2009 WO09027581**
- 96 Fecha de presentación y número de la solicitud europea: **22.08.2008 E 08787745 (2)**
- 97 Fecha y número de publicación de la concesión europea: **05.06.2019 EP 2195924**

54 Título: **Estructura de amplificador de señal para radiotransmisor**

30 Prioridad:

24.08.2007 FI 20075586

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

21.02.2020

73 Titular/es:

**NOKIA TECHNOLOGIES OY (100.0%)
Karakaari 7
02610 Espoo, FI**

72 Inventor/es:

VILHONEN, SAMI

74 Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

ES 2 744 127 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Estructura de amplificador de señal para radiotransmisor

5 Campo

La invención se refiere a la amplificación de señales en un transmisor de radio.

Antecedentes

10 En los transmisores de radio, una señal de transmisión, es decir, la señal que se transmite, tiene que amplificarse a un nivel adecuado para la transmisión sobre una interfaz aérea hasta un receptor de radio. El nivel de la señal de transmisión amplificada debe ser lo suficientemente alto como para permitir que el receptor de radio decodifique la información contenida en la señal de transmisión.

15 Los transistores CMOS (semiconductor de óxido de metal complementario) se han usado ampliamente en amplificadores implementados como circuitos integrados. Las ventajas de los transistores CMOS sobre, por ejemplo, los transistores de unión bipolar (BJT) son evidentes para un experto en la materia. Las desventajas típicas de los transistores CMOS en comparación con los BJT incluyen, sin embargo, una transconductancia más baja, una tensión de ruptura más baja, un rendimiento limitado de los componentes pasivos en el proceso CMOS y un aislamiento más bajo. Una transconductancia más baja conduce a un consumo de corriente más alto en un amplificador, una ruptura más baja puede dar como resultado un suministro de alimentación bajo y, como consecuencia, en una oscilación limitada en una salida del amplificador. Un rendimiento de componente pasivo limitado conduce a un menor nivel de integración y diseños que evitan, por ejemplo, el uso de resistencias. Un aislamiento más bajo hace que sea más difícil diseñar un intervalo de ajuste de potencia amplio y preciso. En consecuencia, hay problemas en el uso de transistores CMOS en amplificadores que deben tenerse en cuenta.

20 El documento US 2005/0239430 A1 se refiere a un mezclador y sintonizador de supresión armónica. El documento US 2003/0155973 A1 se refiere a un amplificador de ganancia variable.

30 Breve descripción

Un objetivo de la presente invención es proporcionar una solución mejorada para la realización de la amplificación y conversión de frecuencia para las señales a transmitir desde un transceptor de radio.

35 Las realizaciones de la invención se definen en las reivindicaciones dependientes.

Listado de dibujos

40 Las realizaciones de la presente invención se describen a continuación, solamente a modo de ejemplo, haciendo referencia a los dibujos adjuntos, en los que

la figura 1 ilustra un diagrama de bloques de un transmisor de radio;
 45 la figura 2 ilustra un diagrama de bloques que incluye una estructura de amplificador modular de acuerdo con una realización de la invención;
 la figura 3 ilustra un diagrama detallado de una subunidad de amplificador de acuerdo con una realización de la invención;
 las figuras 4A y 4B ilustran diagramas de un circuito de combinación de acuerdo con una realización de la invención en dos estados; y
 50 la figura 5 es un diagrama de flujo que ilustra un método para amplificar una señal de carga útil en un amplificador de acuerdo con una realización de la invención.

Descripción de las realizaciones

55 Las siguientes realizaciones son a modo de ejemplo. Aunque la memoria descriptiva puede referirse a "una" o "alguna" realización(es) en varias localizaciones, esto no significa necesariamente que cada referencia de este tipo se haga a la o las mismas realizaciones o que solo una característica se aplica a una sola realización. Las características individuales de diferentes realizaciones también pueden combinarse para proporcionar otras realizaciones.

60 La figura 1 ilustra un diagrama de bloques simplificado de una estructura de transmisor de radio en la que pueden implementarse las realizaciones de la invención. La estructura de transmisor comprende uno o más procesadores de señal digital (DSP) 100 que realizan el procesamiento digital en una señal a transmitir desde el transmisor. La parte DSP 100 del transmisor puede producir una señal de carga útil que incluye un componente de señal en fase (I) y un componente de señal de cuadratura (Q). La señal de carga útil se refiere a una señal de información real transmitida desde el transmisor. Las señales I y Q se alimentan a continuación a un convertidor digital a analógico (D/A) 102

para la conversión en señales analógicas. Las señales analógicas I y Q convertidas D/A se filtran a continuación en un filtro de paso bajo para eliminar el ruido de cuantificación no deseado y los componentes espurios de señal de alta frecuencia que pueden incluirse en las señales como resultado de la conversión D/A. El filtro de paso bajo 104 puede ser, por ejemplo, un filtro de coseno elevado simple.

5 A continuación, las señales I y Q filtradas de paso bajo se alimentan a un supraconvertidor (mezclador de frecuencia) 106 que realiza la supraconversión de las señales. En otras palabras, el supraconvertidor 106 convierte las señales I y Q desde una banda base a una banda de radiofrecuencia (RF) multiplicando la señal I y la señal Q por las señales de oscilador local LO_I y LO_Q, respectivamente. Las señales de oscilador local pueden ser las mismas señales del oscilador local pero tienen una diferencia de fase de 90 grados. Como consecuencia, las señales de radiofrecuencia I y Q resultantes de la supraconversión tienen la misma diferencia de fase de 90 grados entre las mismas. Además, el supraconvertidor 106 puede combinar la señal I y la Q. El supraconvertidor puede ser o bien un mezclador de frecuencia activo o pasivo.

15 A continuación, se aplica la señal supraconvertida y combinada para un amplificador de potencia 108 que amplifica la señal para su transmisión. A continuación, la señal amplificada de potencia se transmite como una señal de radio a través de una antena 110 a una interfaz aérea.

20 La figura 2 ilustra un amplificador de ganancia controlada 208 de acuerdo con una realización de la invención. Un componente I de una señal de carga útil se convierte D/A en un primer convertidor D/A 202 y se filtra a paso bajo en un primer filtro de paso bajo 204. De manera similar, un componente Q de la señal de carga útil se convierte D/A en un segundo convertidor 200 y se filtra a paso bajo en un segundo filtro de paso bajo 206. Los convertidores D/A primero y segundo 200 y 202 pueden corresponder juntos al convertidor D/A 102 ilustrado en la figura 1, y los filtros de paso bajo primero y segundo pueden corresponder juntos al filtro de paso bajo 104.

25 A continuación, se aplica la señal de carga útil a una interfaz del amplificador de ganancia controlada 208. Además, el amplificador de ganancia controlada 208 recibe señales de control que controlan la operación del amplificador de ganancia controlada 208. El amplificador de ganancia controlada 208 recibe las señales de oscilador local LO_I y LO_Q como señales de control. Las señales de oscilador local LO_I y LO_Q pueden generarse por un generador de señal de oscilador local 220 controlado por un controlador 222. El control de la generación y, específicamente, la entrada de las señales de oscilador local al amplificador de ganancia controlada 208 se describirán con más detalle a continuación. El controlador puede ser un procesador de señal digital configurado por un software adecuado que incluye instrucciones para ejecutar un proceso informático para controlar la amplificación de la estructura de amplificador modular 208. El software puede incorporarse en un medio legible por ordenador.

35 La interfaz del amplificador de ganancia controlada puede distribuir las señales de carga útil y las señales de control a una estructura de amplificador modular del amplificador de ganancia controlada 208. La estructura de amplificador modular en el ejemplo de la figura 2 incluye las subunidades de amplificador 210 y 212 que realizan tanto operaciones de supraconversión como de amplificación. La interfaz puede distribuir una señal de carga útil recibida a las entradas de señal de carga útil de las subunidades de amplificador 210 y 212. Además, la interfaz puede distribuir las señales de oscilador local LO_I y LO_Q a las entradas de señal de control de las subunidades de amplificador 210 y 212.

45 Cada subunidad de amplificador 210 y 212 está configurada para amplificar la señal de carga útil recibida bajo el control de al menos una señal de control recibida. La señal de control es una señal de oscilador recibida. Cada subunidad de amplificador 210 y 212 puede comprender una parte de supraconvertidor 214 y una parte de amplificador 216. La parte de supraconvertidor 214 puede realizar la supraconversión de una frecuencia a otra, una frecuencia más alta (frecuencia de RF) y la parte de amplificador 216 puede amplificar la señal supraconvertida. En otras palabras, ambas subunidades de amplificador 210 y 212 pueden supraconvertir y amplificar la señal de carga útil recibida, produciendo de este modo cada subunidad de amplificador 210 y 212 una señal de salida supraconvertida y amplificada. Los supraconvertidores, es decir, los convertidores de frecuencia, pueden configurarse para procesar señales desde la misma primera banda de frecuencia a la misma segunda banda de frecuencia. En otras palabras, todos los supraconvertidores pueden supraconvertir la señal de carga útil a la misma banda de frecuencia. La configuración puede implementarse aplicando a los convertidores de frecuencia las señales de oscilador que tengan la misma frecuencia.

55 Las señales de salida supraconvertidas y amplificadas producidas por las subunidades de amplificador 210 y 212 se alimentan a un combinador 218 configurado para combinar las señales con el fin de producir una señal de salida combinada. Cuando se combina apropiadamente, un factor de amplificación de la señal de salida combinada es una superposición de los factores de amplificación de las subunidades de amplificador 210 y 212.

60 En la práctica, las señales de control se usan para activar o desactivar las subunidades de amplificador 210 y 212, controlando de este modo un factor de amplificación del amplificador de ganancia controlada 208. De hecho, una subunidad de amplificador dada 210 o 212 se activa aplicando la señal de oscilador a la subunidad de amplificador. Por otro lado, la subunidad de amplificador se desactiva evitando la entrada de la señal de oscilador a la subunidad de amplificador. En consecuencia, el factor de amplificación del amplificador de ganancia controlada se ajusta

activando/desactivando selectivamente las subunidades de amplificador 208 del amplificador de ganancia controlada 208 que tiene una estructura modular, como se ha descrito anteriormente. La selección de las subunidades de amplificador 210 y 212 puede determinarse por el controlador 222. Debería observarse que el número de subunidades de amplificador puede depender de la implementación real.

Por el bien de la simplicidad, la figura 2 ilustra solo dos subunidades de amplificador 210 y 212, y el número real de subunidades de amplificador puede ser mayor que dos. Además, el amplificador de ganancia controlada de acuerdo con una realización de la invención se ha descrito anteriormente en el contexto de un transmisor de radio. Sin embargo, el amplificador de ganancia controlada de acuerdo con la realización de la invención puede aplicarse igualmente a receptores de radio, transceptores de radio y otras aplicaciones correspondientes.

La figura 3 ilustra un diagrama detallado de una subunidad de amplificador de acuerdo con una realización de la invención. Como se ilustra en la figura 2, la subunidad de amplificador puede incluir una parte del mezclador de frecuencia y una parte del amplificador. En la realización ilustrada en la figura 3, los componentes del lado izquierdo vistos desde los condensadores C1 y C2 constituyen la parte del mezclador de frecuencia, y los componentes del lado derecho vistos desde los condensadores C1 y C2 constituyen la parte del amplificador. Los condensadores C1 y C2 evitan que una tensión de polarización $V_{polarización}$ de la parte del amplificador se fugue a la parte del mezclador de frecuencia.

En la realización ilustrada en la figura 3, ambos componentes I y Q de la señal de carga útil se introducen en la subunidad de amplificador en un modo diferencial, en el que las señales IP e IM representan el componente I y QP y QM representan el componente Q de la señal de carga útil. La señal IP se acopla desde la entrada de la subunidad de amplificador a los electrodos fuente de un primer transistor CMOS (semiconductor de óxido metálico complementario) 308 y un segundo transistor CMOS 310, mientras que la señal IM se aplica a los electrodos fuente de unos transistores CMOS tercero y cuarto 312 y 314. Los electrodos de drenaje de los transistores CMOS primero y tercero 308 y 312 están acoplados, al igual que los electrodos de drenaje de los transistores CMOS segundo y cuarto 310 y 314. Los transistores CMOS 310 a 314 forman una parte en fase del mezclador de frecuencia, configurado para supraconvertir el componente I de la señal de carga útil.

Una señal de oscilador en fase LO_I proporcionada por un generador de señal de oscilador local en el modo diferencial se aplica a las puertas de los transistores CMOS primero a cuarto 308 a 314. Un componente positivo LO_I_P de la señal de oscilador en fase está acoplado a las puertas de los transistores CMOS primero a cuarto 308 y 314, mientras que un componente negativo LO_I_M de la señal de oscilador en fase está acoplado a las puertas de los transistores segundo y tercero 310 y 312. Los componentes positivo y negativo de la señal de oscilador en fase están acoplados a las puertas de los transistores 308 a 314 a través de las puertas lógicas NOR 300 y 302, respectivamente, y las puertas NOR 300 y 302 reciben una señal de control CNTL como otra entrada. La señal de control CNTL puede proporcionarse por el controlador 222 ilustrado en la figura 2.

La señal de control CNTL se usa para controlar el acoplamiento de las señales de oscilador LO_I_P y LO_I_M (y las señales de oscilador de cuadratura correspondientes LO_Q_P y LO_Q_M) a los mezcladores de frecuencia, activando o desactivando de este modo la parte de mezclador de frecuencia y, como consecuencia, la subunidad de amplificador. De acuerdo con una tabla de verdad de las puertas NOR lógicas 300, 302, 304 y 306, una señal de oscilador en la otra entrada de una puerta NOR dada se acopla a la parte de mezclador de frecuencia cuando la señal de control es 0, y la señal de oscilador se desconecta de la parte de mezclador de frecuencia cuando la señal de control es 1. Debería observarse que el acoplamiento de las señales de oscilador a la parte del mezclador de frecuencia puede implementarse de otras maneras, por ejemplo, con conmutadores controlados por la señal de control.

Las puertas NOR 300 a 306 pueden incluirse en la subunidad de amplificación, en cuyo caso la subunidad de amplificador recibe las señales de oscilador y la señal de control CNTL como señales de control. Como alternativa, las puertas NOR 300 a 306 pueden incluirse en el generador de señal de oscilador local 220, en cuyo caso la subunidad de amplificador puede recibir solo las señales de oscilador como señales de control. En el último caso, el controlador 222 controla el generador de señal de oscilador local 220 para introducir las señales de oscilador local en la subunidad de amplificador de acuerdo con una realización de la invención.

Como se ha indicado anteriormente, los transistores primero a cuarto 308 a 314 forman la parte en fase del mezclador de frecuencia. Del mismo modo, los transistores 316, 318, 320 y 322 forman una parte de cuadratura del mezclador de frecuencia. Un componente positivo de la señal Q (QP) se acopla desde la entrada de la subunidad de amplificador a los electrodos fuente del quinto transistor CMOS 316 y el sexto transistor CMOS 318, mientras que se aplica un componente negativo de la señal Q (QM) a los electrodos fuente de los transistores CMOS séptimo y octavo 320 y 322. Los electrodos de drenaje de los transistores CMOS quinto y séptimo 316 y 320 se acoplan entre sí, al igual que los electrodos de drenaje de los transistores CMOS sexto y octavo 318 y 322. Como consecuencia, los transistores CMOS 316 a 322 están configurados para supraconvertir el componente Q de la señal de carga útil.

Una señal de oscilador de cuadratura LO_Q proporcionada por un oscilador local en el modo diferencial se aplica a las puertas de los transistores CMOS quinto a octavo 316 a 322. Un componente positivo LO_Q_P de la señal de

oscilador de cuadratura se acopla a las puertas de los transistores CMOS quinto y octavo 316 y 322, mientras que un componente negativo LO_Q_M de la señal de oscilador de cuadratura se acopla a las puertas de los transistores sexto y séptimo 318 y 320. Los componentes positivo y negativo de la señal de oscilador de cuadratura se acoplan a las puertas de los transistores 316 a 322 a través de las puertas lógicas NOR 304 y 306 que tienen una señal de control CNTL como otra entrada.

Los componentes I y Q supraconvertidos de modo diferencial de la señal de carga útil pueden combinarse acoplando entre sí los electrodos de drenaje de los transistores 308, 312, 316, y 320, formando de este modo un componente positivo de la señal de carga útil que incluye componentes positivos de ambos componentes I y Q de la señal de carga útil. De manera similar, los electrodos de drenaje de los transistores 310, 314, 318 y 322 pueden acoplarse entre sí, formando de este modo un componente negativo de la señal de carga útil que incluye componentes negativos de ambos componentes I y Q de la señal de carga útil.

El mezclador de frecuencia ilustrado en la figura 3, se ha implementado por un puente CMOS en el que los transistores CMOS 308 a 322 operan como conmutadores de acuerdo con sus tensiones de puerta definidas por las señales de oscilador. En el presente ejemplo, los transistores CMOS 308 a 322 pueden ser transistores de tipo n. Por consiguiente, los transistores 308 a 322 no conducen cuando no hay una señal de oscilador acoplada a las puertas de los transistores.

La señal de carga útil supraconvertida puede acoplarse a la parte de amplificador a través de los condensadores C1 y C2. Para ser exactos, el componente positivo de la señal de carga útil puede acoplarse a través de un primer condensador C1 y el componente negativo de la señal de carga útil puede acoplarse a través de un segundo condensador C2. En un extremo, el primer condensador C1 está acoplado a una puerta de un primer transistor CMOS de amplificador 324, mientras que el segundo condensador C2 está acoplado a una puerta de un segundo transistor CMOS de amplificador 330. Además, la tensión de polarización $V_{polarización}$ se aplica a las puertas de los transistores amplificadores primero y segundo 324 y 330 a través de una resistencia primera y segunda R1 y R2, respectivamente. Las resistencias R1 y R2 pueden estar acopladas en serie (una con respecto a la otra) entre la ruta de señal positiva y negativa de la señal de carga útil, y la tensión de polarización $V_{polarización}$ puede aplicarse a un punto entre las resistencias R1 y R2. La tensión de polarización $V_{polarización}$ puede garantizar que los transistores amplificadores primero y segundo 324 y 330 conduzcan todo el tiempo.

La parte del amplificador comprende además, un tercer transistor amplificador 326, un cuarto transistor amplificador 332, y un quinto transistor amplificador 328. Una segunda tensión de polarización $V_{polarización2}$ se aplica a las puertas de los transistores amplificadores tercero y cuarto 326 y 332 para garantizar que permanecen en un estado conductivo. El quinto transistor 328 recibe una señal de control complementaria CNTL en su electrodo de puerta, controlando de este modo la operación de la parte del amplificador. Los electrodos fuente de los transistores amplificadores tercero y cuarto 326 y 332 pueden acoplarse a tierra, y los electrodos de drenaje de los transistores amplificadores primero y segundo 324 y 330, respectivamente. Los electrodos de drenaje de los transistores amplificadores primero y segundo 324 y 330 pueden conectarse a un electrodo fuente del quinto transistor amplificador 328, y el electrodo de drenaje del quinto transistor amplificador 328 puede conectarse a una tensión de operación. En otras palabras, los transistores amplificadores primero y tercero 324 y 326 se acoplan en paralelo a los transistores amplificadores segundo y cuarto 330 y 332 entre la tensión de operación y tierra. El quinto transistor amplificador 328 está dispuesto en serie con los otros transistores amplificadores 324, 326, 330, 332 entre la tensión de operación y tierra para controlar el flujo de corriente en la parte del amplificador de la subunidad de amplificador. Los transistores amplificadores 324 a 332 son transistores CMOS de tipo n en este ejemplo.

Una señal de salida de la subunidad de amplificación puede obtenerse a partir de un punto entre los transistores 324; 326 y/o 330; 332. Con más detalle, puede obtenerse un componente negativo de una señal de carga útil amplificada entre los transistores amplificadores segundo y cuarto 330 y 332, es decir, a partir de un punto entre el electrodo fuente del segundo transistor amplificador 330 y el electrodo de drenaje del cuarto transistor amplificador 332. De manera similar, puede obtenerse un componente positivo de una señal de carga útil amplificada entre los transistores de amplificador primero y tercer 324 y 326, es decir, a partir de un punto entre el electrodo fuente del primer transistor amplificador 324 y el electrodo de drenaje del tercer transistor amplificador 326.

Considérese la operación de la parte del amplificador con más detalle. Como se ha descrito anteriormente, la operación de la parte del amplificador está controlada por la señal de control aplicada al electrodo de puerta del quinto transistor amplificador 328. La señal de control aplicada al electrodo de puerta del quinto transistor amplificador 328 es un complemento de la señal de control CNTL aplicada a las entradas de las puertas NOR 300 a 306. Supóngase que las señales de oscilador LO_I_P, LO_I_M, LO_Q_P y LO_Q_M se acoplan a la parte de mezclador de frecuencia configurando la señal de control CNTL en un valor lógico de cero (0). En consecuencia, la parte de mezclador de frecuencia de la subunidad de amplificador realiza la supraconversión en las señales recibidas IP, IM, QP y QM y acopla las señales de carga útil supraconvertidas a la parte del amplificador. Ya que la señal de control CNTL tiene el valor lógico de cero (0), su entrada de valor complementario al electrodo de puerta del quinto transistor amplificador 328 es un nivel lógico de uno (1), es decir, tensión positiva. Como consecuencia, el quinto transistor amplificador está en un estado conductor y acopla la tensión de operación a través del quinto

transistor amplificador 328 a los otros transistores de amplificador 324, 326, 330 y 330 y provoca la amplificación de las señales de carga útil supraconvertidas en los transistores de amplificador 324, 326, 330 y 330. En consecuencia, una señal de carga útil amplificada y supraconvertida se alimenta a los puertos de salida de la subunidad de amplificador. De esta manera, la subunidad de amplificador se activa con la señal de control CNTL y opera bajo el control del controlador 222.

Por otro lado, se asume que las señales de oscilador LO_I_P, LO_I_M, LO_Q_P, y LO_Q_M se desconectan de la parte del mezclador de frecuencia estableciendo la señal de control CNTL en un valor lógico de uno (1). En consecuencia, una salida de las puertas NOR permanece en cero independientemente del valor de las señales de oscilador, y las señales de oscilador se desconectan efectivamente de la parte del mezclador de frecuencia de la subunidad de amplificador. Como consecuencia, los transistores de la parte del mezclador de frecuencia permanecen en un estado no conductor. Además, un complemento de la señal de control es ahora cero (0) y, por lo tanto, el quinto transistor amplificador 328 también está en el estado no conductor desconectando los otros transistores amplificadores 324, 326, 330 y 332 de la tensión de operación. Ya que los transistores amplificadores segundo y cuarto 326 y 332 permanecen en el estado conductor debido a las tensiones de polarización aplicadas a sus electrodos de puerta, las salidas de la subunidad de amplificador están efectivamente conectadas a tierra en este estado. De esta manera, la subunidad de amplificador se desactiva efectivamente con la señal de control CNTL bajo el control del controlador 222.

Los condensadores C3 y C4 pueden proporcionarse en la salida de la subunidad de amplificador. Los condensadores pueden considerarse como una parte de la subunidad de amplificador, pero también como una parte del circuito de combinación, como se desprende de la siguiente descripción. El condensador C3 puede proporcionarse en la ruta de señal positiva, mientras que el condensador C4 puede proporcionarse en la ruta de señal negativa.

Como se ilustra en la figura 2, las salidas de las subunidades de amplificador de 210, 212 puede conectarse a una entrada del circuito de combinación 218. Las figuras 4A y 4B ilustran una realización del circuito de combinación 218 en dos estados. Considérese en primer lugar la figura 4A. También en este caso, el circuito de combinación 218 recibe entradas de dos subunidades de amplificador, pero el número de subunidades de amplificador puede ser mayor en la práctica. La señal V1 proporcionada en el modo diferencial y que incluye un componente positivo V1en_P y un componente negativo V1en_M se recibe desde la subunidad de amplificador ilustrada en la figura 3 a través de los condensadores C3 y C4. De manera similar, se recibe una señal V2 (componentes V2en_P y V2en_M) desde otra subunidad de amplificador a través de los condensadores C5 y C6. El condensador C5 puede acoplarse al condensador C3 con el fin de combinar los componentes positivos de las dos señales de entrada V1 y V2. De manera similar, el condensador C6 puede estar acoplado al condensador C4 para combinar los componentes negativos de las dos señales de entrada V1 y V2. Los puntos en los que los condensadores están conectados entre sí pueden residir entre los condensadores C3 a C6 y un puerto de salida del circuito de combinación.

Si bien la prevención de una conexión de CC (corriente continua) entre las subunidades de amplificador y el circuito de combinación, los condensadores C3 a C6 junto con una bobina L funciona como un circuito de resonancia en serie, combinando de este modo de manera efectiva la señales V1 y V2 recibidas y proporcionando una ganancia de tensión significativamente mayor que la proporcionada por una única subunidad de amplificador. La bobina L puede acoplarse entre las rutas de señal positiva y negativa, es decir, la bobina puede conectar las rutas de señal entre sí en puntos entre los condensadores C3 a C6 y en el puerto de salida del circuito de combinación. A continuación, se aplica una señal de salida combinada Vsalida que incluye un componente positivo Vsalida_P y un componente negativo Vsalida_M a una resistencia de carga RL que representa un elemento de carga de salida del circuito de combinación. No se necesita necesariamente una resistencia R conectada en paralelo con la bobina L, pero puede usarse para sintonizar la carga de salida del circuito.

En el estado ilustrado en la figura 4A, los dos subunidades de amplificador se activan y, por lo tanto, sus salidas se combinan en el circuito de combinación. En el estado ilustrado en la figura 4B, una de las subunidades de amplificador se ha desactivado y, como consecuencia, los condensadores C5 y C6 se conectan a tierra desde el lado de la subunidad de amplificador. Como se ha mencionado anteriormente, la parte del amplificador de la subunidad de amplificador pone a tierra efectivamente la salida cuando la subunidad de amplificador está desactivada. Como consecuencia, solo la señal de salida de la subunidad de amplificador activada se acopla a la salida del circuito de combinación.

En esta realización, una impedancia de salida del circuito de combinación puede mantenerse independientemente del número de subunidades de amplificador activadas y/o desactivadas. Como puede verse en las figuras 4A y 4B, un cambio en la potencia de salida es una función del número de subunidades de amplificador activadas, pero también una función de las relaciones de capacitancia de los condensadores C1 a C4. En un proceso CMOS moderno, las relaciones de capacitancia pueden controlarse con precisión para evitar el efecto de una subunidad de amplificador desactivada sobre la potencia de salida. Por lo tanto, solo la potencia de salida se ve afectada en función del número de subunidades de amplificador activadas.

Los requisitos de aislamiento también son bajos debido a que una subunidad de amplitud desactivada no emite

señales de salida que podrían provocar una fuga de señal. Además, el consumo de potencia de las subunidades de amplificador desactivadas es mínimo, resultando en un bajo consumo de potencia de la estructura de amplificador modular de acuerdo con la realización de la invención. Además, el amplificador de ganancia controlada puede diseñarse para evitar la necesidad de un uso excesivo de componentes pasivos.

5 Las subunidades de amplificador proporcionadas en el amplificador modular de acuerdo con una realización de la invención pueden ser idénticas pero también pueden diferir entre sí en las capacidades de topología y de
10 amplificación en términos de su capacidad para amplificar la señal de carga útil. De acuerdo con otra realización, el factor de amplificación de al menos algunas de las subunidades de amplificador se controla mediante ponderación binaria. Una subunidad de amplificador ponderada en binario puede incluir una pluralidad de partes de amplificador
15 similares a las ilustradas en la figura 3, en la que cada parte del amplificador se activa o desactiva con una señal de control binario que controla un conmutador que acopla la parte del amplificador con la tensión de operación. Esto puede implementarse de manera similar a la ilustrada en la figura 3, excepto que la señal de control complementaria CNTL aplicada al electrodo de puerta del quinto transistor amplificador 328 se reemplaza por otra señal de control
binaria independiente de la aplicada a las puertas NOR 300 a 306. Las salidas de las múltiples partes del amplificador paralelo pueden combinarse en un circuito de combinación, o los puertos de salida pueden simplemente conectarse entre sí.

20 La figura 5 es un diagrama de flujo que ilustra un método para amplificar una señal de carga útil en un amplificador de acuerdo con una realización de la invención. El método puede realizarse en un transmisor de radio de acuerdo con una realización de la invención. El transmisor de radio puede incluir el aparato ilustrado en la figura 2 y/o 3.

25 El método comienza en el bloque 500. En el bloque 502, se proporciona una estructura de amplificador modular que incluye una pluralidad de subunidades de amplificador. En el bloque 504, se recibe una señal de carga útil y al menos una señal de control en una interfaz de entrada del amplificador modular. La señal de carga útil es una señal a amplificar en la estructura de amplificador modular bajo el control de la al menos una señal de control. Las señales de control pueden proporcionarse por un controlador que controla la operación de la estructura de amplificador modular.

30 En el bloque 506, la señal de carga útil se amplifica en cada subunidad de amplificador bajo el control de la al menos una señal de control. De hecho, una señal de control diferente puede controlar cada subunidad de amplificador. La al menos una señal de control proporcionada por el controlador puede o bien activar o desactivar cada subunidad de amplificador, controlando de este modo efectivamente el factor de amplificación de la estructura de amplificador modular. Las salidas de las subunidades de amplificador se combinan en un circuito de combinación en el bloque
35 508. El circuito de combinación puede ser el circuito resonador descrito anteriormente.

40 Las etapas y las funciones relacionadas descritas anteriormente en la figura 5 no están en un orden cronológico absoluto y algunas de las etapas pueden realizarse simultáneamente o en un orden que difiere del dado. También pueden ejecutarse otras funciones entre las etapas o dentro de las etapas. Algunas de las etapas o parte de las etapas también pueden reemplazarse por una etapa correspondiente o una parte de la etapa.

45 Será evidente para un experto en la materia que, a medida que avance la tecnología, el concepto inventivo puede implementarse de diversas maneras. La invención y sus realizaciones no se limitan a los ejemplos descritos anteriormente, sino que pueden variar dentro del alcance de las reivindicaciones.

REIVINDICACIONES

1. Un método que comprende:

5 proporcionar (502) una estructura de amplificador modular que comprende una pluralidad de subunidades de amplificador paralelas (210, 212), en donde cada subunidad de amplificador (210, 212) incluye un convertidor de frecuencia; recibir (504), en la estructura de amplificador modular, una señal de carga útil y una o más señales de control (CNTL, LO_I, LO_Q, LO_I_P, LO_I_M, LO_Q_P, LO_Q_M);
 10 procesar (506), en cada subunidad de amplificador (210, 212), la señal de carga útil recibida bajo control de al menos una de las una o más señales de control recibidas, proporcionar al menos una señal de oscilador (LO_I, LO_Q, LO_I_P, LO_I_M, LO_Q_P, LO_Q_M) como al menos una señal de control de una o más señales de control, en donde cada subunidad de amplificador (210, 212) se activa o desactiva selectivamente en respuesta a al menos una señal de control adicional (CNTL) de la una o más señales de control, y
 15 en donde la al menos una señal de control adicional (CNTL) se usa para controlar el acoplamiento de la al menos una señal de oscilador (LO_I, LO_Q, LO_I_P, LO_I_M, LO_Q_P, LO_Q_M) a los convertidores de frecuencia; combinar (508), en un circuito de combinación (218) acoplado operativamente a las salidas de la pluralidad de subunidades de amplificador (210, 212), las salidas de la pluralidad de subunidades de amplificador (210, 212) para proporcionar una señal de carga útil amplificada.

2. El método de acuerdo con la reivindicación 1, en el que cada subunidad de amplificador (210, 212) de las subunidades de amplificador (210, 212) incluye un supraconvertidor de frecuencia como convertidor de frecuencia.

25 3. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: proporcionar una salida del circuito de combinación (218) como una superposición de las salidas de las subunidades de amplificador (210, 212).

30 4. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: convertir la señal de carga útil desde una primera banda de frecuencia a una segunda banda de frecuencia en cada subunidad de amplificador (210, 212) en respuesta a la al menos una señal de control de la una o más señales de control aplicadas a cada subunidad de amplificador (210, 212).

35 5. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: procesar la señal de carga útil desde la misma primera banda de frecuencia a la misma segunda banda de frecuencia.

40 6. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: activar o desactivar selectivamente cada subunidad de amplificador (210, 212) en respuesta a al menos una señal de control de la una o más señales de control, controlando de este modo una potencia de salida de la estructura de amplificador modular.

7. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además:

45 activar cada subunidad de amplificador (210, 212) acoplando una señal de oscilador a la subunidad de amplificador (210, 212); y desactivar cada subunidad de amplificador (210, 212) evitando el acoplamiento de la señal de oscilador a la subunidad de amplificador (210, 212).

8. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además:

50 acoplar al menos una señal de control de la una o más señales de control a las puertas de los transistores (308, 310, 312, 314, 316, 318, 320, 322) de la estructura de amplificador modular; y configurar dichos transistores (308, 310, 312, 314, 316, 318, 320, 322) para acoplar la señal de carga útil a la salida de la estructura de amplificador modular en respuesta a la al menos una señal de control.

55 9. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: implementar el circuito de combinación (218) con componentes pasivos.

60 10. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: disponer el circuito de combinación (218) para incluir un circuito de resonancia.

65 11. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: configurar las subunidades de amplificador (210, 212) para amplificar la señal de carga útil mediante diferentes factores de amplificación.

12. El método de acuerdo con cualquiera de las reivindicaciones anteriores, que comprende además: controlar el

factor de amplificación de al menos parte de las subunidades de amplificador (210, 212) con ponderación binaria.

13. Un aparato, que comprende medios adaptados para realizar el método de acuerdo con cualquiera de las reivindicaciones 1 a 12.

5

14. Un transceptor de radio que comprende un aparato de acuerdo con la reivindicación 13.

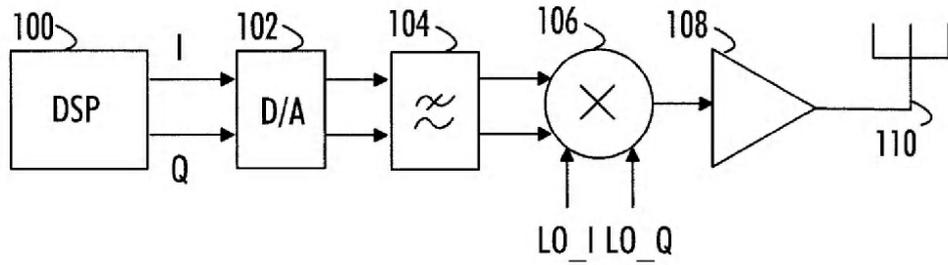


Fig. 1

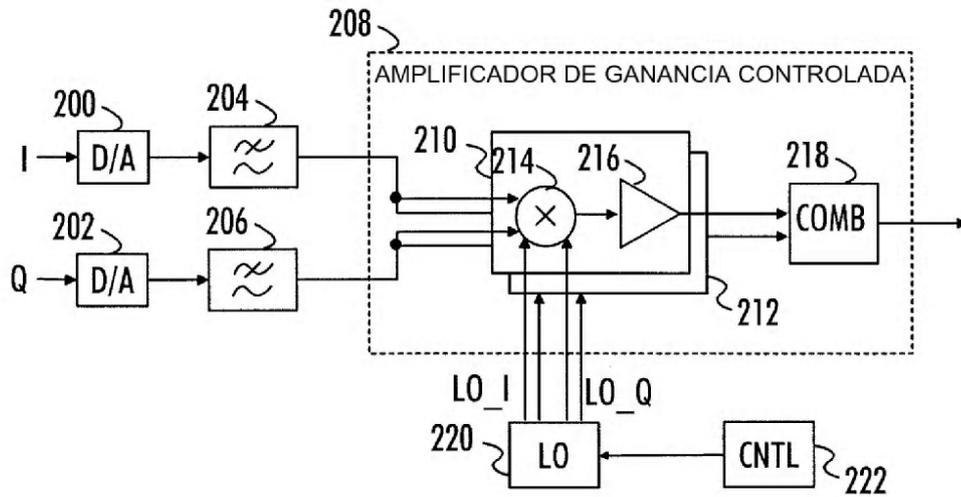


Fig. 2

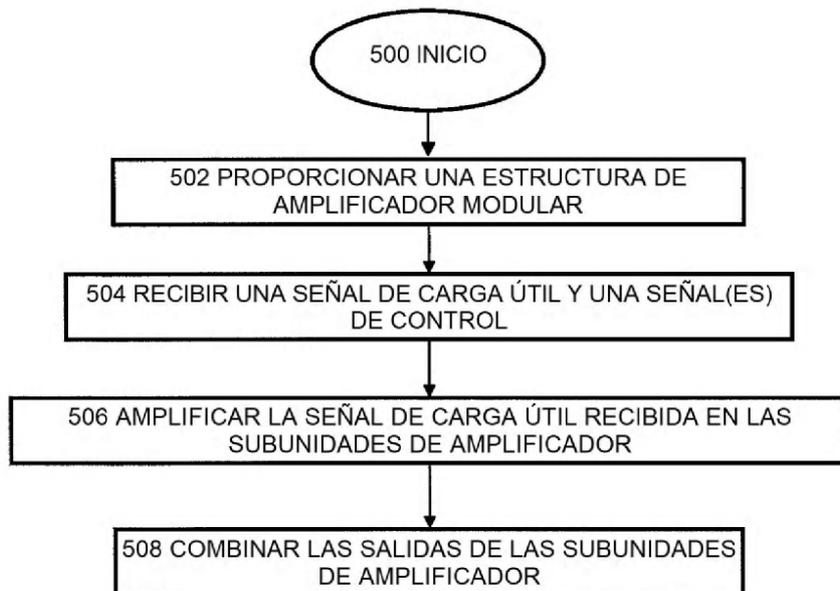


Fig. 5

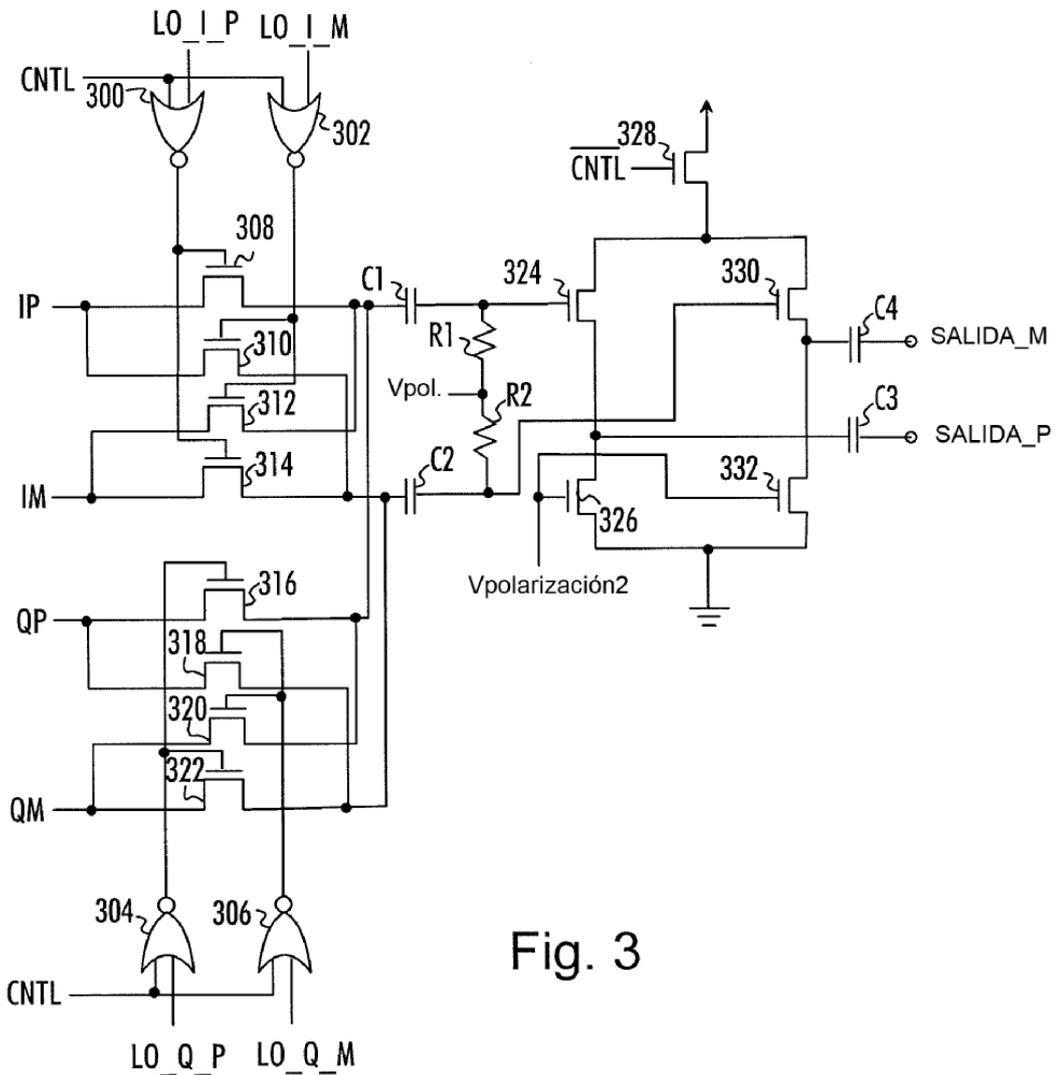


Fig. 3

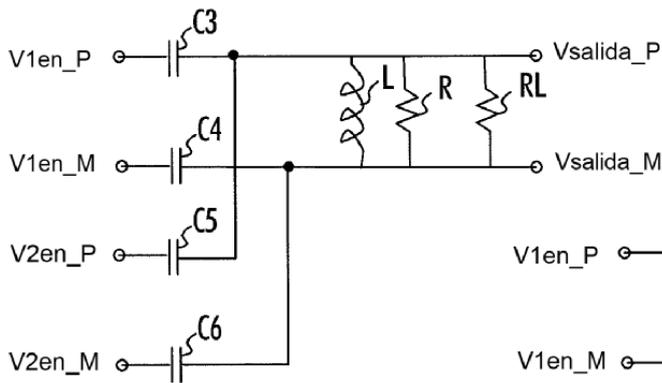


Fig. 4A

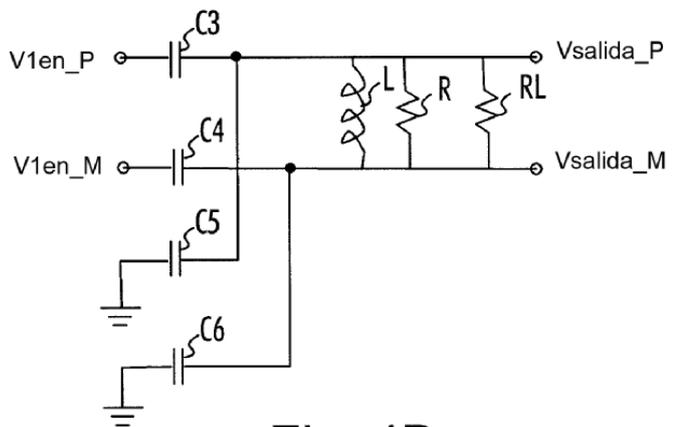


Fig. 4B