

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 746 184**

51 Int. Cl.:

H04N 21/234 (2011.01)

H04N 21/2365 (2011.01)

H04N 19/149 (2014.01)

H04N 19/115 (2014.01)

H04N 19/124 (2014.01)

H04N 19/14 (2014.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **28.07.2010 PCT/EP2010/060949**

87 Fecha y número de publicación internacional: **02.02.2012 WO12013226**

96 Fecha de presentación y número de la solicitud europea: **28.07.2010 E 10742791 (6)**

97 Fecha y número de publicación de la concesión europea: **19.06.2019 EP 2599309**

54 Título: **Distribución de tasa de bits mejorada**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
05.03.2020

73 Titular/es:
TELEFONAKTIEBOLAGET LM ERICSSON (PUBL)
(100.0%)
164 83 Stockholm, SE

72 Inventor/es:
CHEN, LI;
BOCK, ALOIS MARTIN y
HORTON, DAVID

74 Agente/Representante:
ELZABURU, S.L.P

ES 2 746 184 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Distribución de tasa de bits mejorada

5 Campo técnico

La presente solicitud se refiere a un método de procesamiento de información de video, un aparato de codificación de video, un codificador, un control de tasa, un controlador de tasa de bits y un medio legible por ordenador.

10 Antecedentes

10 La multiplexación se usa a menudo, por ejemplo, en la transmisión de una pluralidad de canales en televisión digital. Un sistema de multiplexación puede combinar varios canales de entrada (o flujos de datos) para formar un flujo de datos de salida único, donde la tasa de bits de grupo total del flujo de datos de salida es la suma de las tasas de bits de las partes constituyentes. Los flujos de datos de entrada pueden ser las salidas de sistemas de compresión de video o audio, en cuyo caso la suma de sus tasas de bits varía considerablemente con la naturaleza del contenido que se comprime.

15 En un sistema de cuota fija cada canal está restringido a una asignación de tasa de bits que es una cuota apropiada de la tasa de bits de salida total. Esto requiere que la calidad de imagen de un canal particular se deba restringir cuando la demanda de tasa de bits para ese canal excede la tasa de bits de cuota fija asignada a ese canal. Otros canales pueden tener capacidad de reserva debido a sus demandas de tasas de bits instantáneas inferiores, pero en tales sistemas de cuota fija, la capacidad de reserva está llena de bits de relleno y no está disponible para su uso por otros canales de entrada.

20 La multiplexación estadística ayuda a evitar la pérdida de calidad y el uso ineficiente de la capacidad de salida disponible presente en los sistemas de cuota fija. La multiplexación estadística permite que un grupo de codificadores comparta una tasa de bits común total fija, pero en lugar de asignar una tasa de bits fija a cada codificador, un controlador de tasa de bits asigna dinámicamente diferentes tasas de bits a cada codificador dependiendo de la demanda de tasa de bits instantánea de los flujos de datos de video de entrada respectivos.

25 De este modo, cuando la demanda de tasa de bits de algunos canales de entrada es inferior que la media, el exceso de tasa de bits puede ser reasignado por el controlador de tasa de bits para permitir que una tasa de bits más alta sea usada por un canal que requiere una tasa de bits más alta para mantener la calidad de imagen. La tasa de bits disponible se asigna a los codificadores de canal según la demanda, de modo que el sistema pueda lograr una calidad de imagen más uniforme en la salida de cada codificador. La tasa de bits disponible también se puede asignar según lo crítico que es el contenido que se codifica; durante la asignación de tasa de bits, se da prioridad a un codificador que procesa contenido crítico sobre un codificador que procesa contenido menos crítico. El controlador de tasa de bits asegura que la tasa de bits instantánea de grupo total es igual o menor que la capacidad de canal. Compartiendo la tasa de bits de grupo total entre los codificadores de canal, la calidad de imagen de todos los codificadores se puede mejorar en comparación con la calidad de imagen promedio de un sistema de cuota fija.

30 El documento GB2337392 describe un codificador y un método de codificación en el que un límite superior de un intervalo de uso de un almacenador temporal VBV se determina según un tiempo de retardo predeterminado del almacenador temporal VBV y una tasa de bits designada. Las realizaciones de la presente solicitud buscan mejorar la distribución de la tasa de bits en un sistema de multiplexación estadística.

35 Compendio

La invención se expone en las reivindicaciones.

40 Se proporciona un método de procesamiento de información de video, el método que comprende codificar información de video recibida, la información de video codificada que tiene una tasa de bits de video codificada. La tasa de bits de video codificada es variable en respuesta a la complejidad de la información de video recibida. El método comprende además almacenar temporalmente la información de video codificada en un almacenador temporal; en donde el tamaño del almacenador temporal se controla en respuesta a la complejidad de la información de video recibida.

45 En un sistema de codificación típico, el tamaño del almacenador temporal se restringe codificando el rendimiento, que se deterioraría con un almacenador temporal demasiado pequeño para la aplicación particular. La información de video codificada se almacena en el almacenador temporal. El tamaño del almacenador temporal es un factor que determina una tasa de bits mínima; el otro es el tiempo de retardo que debe permanecer fijo para un sistema. Si el retardo no fuera fijo, digamos, para un sistema de codificación/decodificación de televisión, entonces las imágenes emitidas por un televisor se acelerarían o ralentizarían. Debido a que el video llega a un codificador a una tasa de cuadro regular, debe dejar el decodificador en el otro extremo de la cadena de difusión a la misma tasa de cuadro regular, y con el fin de hacer esto, el retardo entre los dos debe ser fijo. La reducción del tamaño del almacenador temporal tras la recepción de información de video simple significa que la tasa de bits de codificación se puede reducir, lo que a su vez libera ancho de banda para su uso por otros canales.

La información de video simple se puede definir como que tiene una demanda de tasa de bits instantánea por debajo de un valor umbral. La demanda de tasa de bits instantánea se puede determinar por un manipulador de anticipación. La complejidad de la información de video se exhibe en la tasa de bits requerida para codificar la información de video a un nivel de calidad predeterminado. Una información de video más compleja requerirá una

5

tasa de bits de video codificada más alta que una información de video menos compleja o simple. Las secuencias de video que cambian rápidamente y muy dinámicas darán información de video compleja que requiere una tasa de bits de video codificada más alta. Una imagen estática o incluso una imagen sustancialmente estática, tal como una "cabeza parlante" o un noticiero que se lee por un presentador, acomodará una tasa de bits de video codificada inferior y son ejemplos de información de video simple.

10

Una tasa de bits de video codificada mínima se puede definir por el tamaño del almacenador temporal o se puede definir por un estándar según el cual se realiza la codificación. Un almacenador temporal de tamaño reducido puede permitir que se aplique una tasa de bits de video codificada baja, la tasa de bits de video codificada baja menor que la tasa de bits de video codificada mínima.

15

Debido a que tanto la tasa de bits como el tamaño del almacenador temporal de imagen se reducen por debajo de sus mínimos normales, un retardo de codificación se puede mantener constante, lo que significa que no se viola el modelo de cumplimiento del almacenador temporal. De este modo, el contenido codificado usando la tasa de bits de video codificada baja que es inferior que el mínimo definido aún se puede decodificar por un decodificador estándar.

20

El tamaño del almacenador temporal se puede reducir en respuesta a la información de video recibida simple. Tras la detección positiva de información de video simple, el método puede comprender además reducir la tasa de bits de codificación a una tasa de bits baja menor que una tasa de bits mínima definida. Un retardo de codificación para información de video simple puede ser el mismo que el retardo de codificación para video no simple.

25

La tasa de bits de video codificada y el tamaño del almacenador temporal se pueden controlar dependiendo de la complejidad de una pluralidad de flujos de información de video recibida. La pluralidad de flujos de información de video se puede transmitir como parte de un multiplex. Un multiplexor estadístico puede monitorizar la complejidad de cada uno de la pluralidad de flujos de información de video recibida y emitir una asignación de tasa de bits para cada flujo de información de video. La complejidad de la información de video recibida se puede definir por una demanda de tasa de bits instantánea. La demanda de tasa de bits instantánea se puede medir por un manipulador de anticipación. El método puede comprender además monitorizar la complejidad de cada uno de la pluralidad de flujos de información de video recibida y determinar una asignación de tasa de bits de video codificada para cada flujo de información de video.

30

Un manipulador de anticipación puede determinar si la información de video recibida se puede codificar a una tasa de bits menor que la tasa de bits mínima definida. Alternativamente, el manipulador de anticipación calcula una demanda de tasa de bits instantánea para la información de video recibida según cualquier requisito de calidad de servicio, y envía esta demanda de tasa de bits instantánea a un controlador de tasa de bits, que determina si la información de video recibida se puede codificar a una tasa de bits menor que la tasa de bits mínima definida.

35

El método puede comprender además detectar la recepción de nueva información de video que tiene una complejidad más alta de manera que se codificará a una tasa de bits de video mayor o igual a la tasa de bits de video codificada mínima, y en respuesta a una detección positiva de la misma, aumentar el tamaño del almacenador temporal.

40

El tamaño del almacenador temporal se puede aumentar a un tamaño definido, en el que se pueden aplicar procedimientos normales de control de almacenador temporal y tasa de bits, asegurando que la nueva información de video se codifique apropiadamente. El tamaño del almacenador temporal se puede aumentar a un tamaño definido, en el que la tasa de bits de video codificada se puede variar por encima de un valor umbral independiente del tamaño del almacenador temporal. El valor umbral de la tasa de bits de video codificada puede ser una tasa de bits de video codificada mínima. El tamaño del almacenador temporal se puede aumentar antes de codificar la nueva información de video. Se puede usar un proceso de anticipación para determinar cuándo se debería ejecutar la transición de la tasa de bits predeterminada a la tasa de bits mínima. Una solución alternativa es comenzar la transición cuando la información de video no simple se detecta por el manipulador de anticipación relevante. Se pueden tener ganancias de eficiencia adicionales retardando la transición de vuelta a la tasa de bits mínima tan tarde como sea posible.

45

También se proporciona un aparato de codificación de video. El aparato de codificación de video comprende un codificador dispuesto para codificar la información de video recibida, la información de video codificada que tiene una tasa de bits de video codificada. La tasa de bits de video codificada es variable en respuesta a la complejidad de la información de video recibida. El aparato de codificación de video también comprende un almacenador temporal dispuesto para almacenar la información de video codificada, en donde el tamaño del almacenador temporal se controla en respuesta a la complejidad de la información de video recibida.

50

55

60

65

5 El aparato de codificación de video puede comprender además un manipulador de anticipación para determinar la complejidad de la información de video recibida. El aparato de codificación de video puede comprender además una pluralidad de codificadores y almacenadores temporales para manejar una pluralidad de flujos de información de video respectivos, y puede comprender además un controlador de tasa de bits dispuesto para recibir indicaciones de la complejidad de cada flujo de información de video y emitir una asignación de tasa de bits para cada flujo de información de video a cada uno de la pluralidad de codificadores. Cada codificador puede comprender un control de tasa, el control de tasa dispuesto para gestionar el tamaño del almacenador temporal en respuesta a la asignación de tasa de bits recibida desde el controlador de tasa de bits.

10 También se proporciona un control de tasa. El control de tasa está dispuesto para recibir una instrucción de asignación de tasa de bits desde un controlador de tasa de bits. El control de tasa también está dispuesto para controlar la tasa de bits de video codificada de un codificador principal respectivo según la asignación de tasa de bits. El control de tasa también está dispuesto para gestionar un almacenador temporal respectivo, el almacenador temporal para almacenamiento temporal de la información de video codificada, en donde el tamaño del almacenador temporal se controla en respuesta a la asignación de tasa de bits.

15 También se proporciona un controlador de tasa de bits. El controlador de tasa de bits está dispuesto para recibir indicaciones de la demanda de tasa de bits instantánea para cada uno de una pluralidad de flujos de información de video. El controlador de tasa de bits también está dispuesto para establecer una tasa de bits de codificación para cada uno de una pluralidad de codificadores, cada codificador que corresponde a uno de los flujos de información de video. Además, tras la recepción de una demanda de tasa de bits instantánea menor que un valor umbral, el controlador de tasa de bits establece una tasa de bits de codificación que requiere que un codificador respectivo use un almacenador temporal de tamaño reducido para mantener un retardo de codificación.

20 La indicación de una demanda de tasa de bits instantánea se puede recibir desde un manipulador de anticipación.

También se proporciona un medio legible por ordenador, que transporta instrucciones, que, cuando se ejecutan mediante lógica de ordenador, hace que dicha lógica de ordenador lleve a cabo cualquiera de los métodos descritos anteriormente.

30 Breve descripción de los dibujos

Ahora se describirá un método de procesamiento de información de video y un aparato correspondiente, a modo de ejemplo solamente, con referencia a los dibujos que se acompañan, en los que:

35 La Figura 1 muestra un diagrama de bloques de un sistema de multiplexación estadística; la Figura 2 ilustra un procedimiento de codificación; la Figura 3 muestra un almacenador temporal de codificador físico y cómo se maneja el CPB dentro de él; la Figura 4 muestra un diagrama de flujo de un método para codificar información de video las Figuras 5a y 5b ilustran el cambio del tamaño de CPB en el caso de una transición de BMin (Figura 5a) a LeastBMin (Figura 5b); 40 las Figuras 6a, 6b y 6c ilustran la tasa de bits de codificación, la tasa de bits de reproducción y una tasa de bits de reproducción hipotética, respectivamente, durante una transición hacia y desde LeastBMin; y las Figuras 7a, 7b y 7c ilustran el cambio de tamaño de CPB en base a un cambio de tasa de bits instantáneo de LeastBMin y LeastCPB, y en operación normal donde la tasa de bits es mayor que BMin.

45 Descripción detallada

La Figura 1 muestra un diagrama de bloques de un sistema de multiplexación estadística 100 con tres manipuladores de anticipación 120 y tres codificadores principales 140. Los tres codificadores principales 140 comprenden un grupo de multiplexación estadística dentro del sistema de multiplexación estadística 100. Cada manipulador de anticipación 120 recibe un flujo de información de video para compresión. La presente realización se describe como multiplexando tres flujos de video. En otras realizaciones, se combina un número diferente de flujos. El flujo puede ser una señal de video. En otras realizaciones, se combinan flujos o señales de cualquier combinación de video, audio o cualquier otro flujo de datos.

55 Cada flujo también se recibe por una unidad de retardo 160 respectiva antes de ser pasado al codificador principal 140. Cada manipulador de anticipación 120 emite una demanda de tasa de bits instantánea a un controlador de tasa de bits 130. El controlador de tasa de bits 130 proporciona una señal de control a un control de tasa 142 en cada codificador principal 140. Cada codificador principal 140 tiene un almacenador temporal de imagen codificado 145 conectado al mismo. La información de video comprimida pasa del codificador principal 140 a un almacenador temporal de imagen codificado 145. La información de video comprimida se pasa entonces a un almacenador temporal físico 150 antes de ser pasada sobre un multiplexor 170. El multiplexor 170 recibe información de video comprimida de cada uno de los tres codificadores principales 140, a través de los almacenadores temporales de imágenes codificadas 145 respectivas y los almacenadores temporales físicos 150.

65 Los manipuladores de anticipación 120 proporcionan demandas de tasas de bits instantáneas a un controlador de tasa de bits 130. Las demandas de tasas de bits instantáneas se basan en la señal de video no comprimida. Las

demandas de tasas de bits instantáneas se usan por el controlador de tasa de bits 130 para asignar tasas de bits a los codificadores principales 140. Las unidades de retardo 160 se usan en cada canal, entre los manipuladores de anticipación 120 y el codificador principal 140, para asegurar que el controlador de tasa de bits 130 mantenga la sincronización con la parte respectiva de los canales de video de entrada. Las unidades de retardo 160 compensan el retardo de procesamiento tanto en los manipuladores de anticipación 120 como en el controlador de tasa de bits 130. Esto significa que la información de control correspondiente a una parte particular de la señal de video no comprimida llega al codificador principal 140 sustancialmente en el mismo momento a medida que la parte particular de la señal de video no comprimida llega al codificador principal 140. El controlador de tasa de bits 130 procesa las demandas de tasas de bits instantáneas de todos los manipuladores de anticipación 120 y asigna las tasas de bits apropiadas a los codificadores principales 140 que dependen de las demandas de tasas de bits instantáneas. El controlador de tasa de bits 130 usa un algoritmo de asignación para determinar la prioridad con la que cada codificador principal 140 se otorga la tasa de bits disponible. El algoritmo de asignación es sensible a la demanda de tasa de bits instantánea y la criticidad del contenido a ser codificado. Cada codificador principal 140 incluye un control de tasa 142 que elige niveles de cuantificación para que el algoritmo de codificación alcance la tasa de bits prescrita por el controlador de tasa de bits 130. Cada codificador principal 140 está conectado a un almacenador temporal de imágenes codificadas (CPB) 145 respectivo que se usa durante el proceso de codificación. El CPB 145 se conoce como Verificador de Almacenador Temporal de Video en un sistema donde se usa codificación MPEG-2. El almacenador temporal físico 150 almacena la información codificada antes de la multiplexación por el multiplexor 170. La salida del multiplexor 170 se pasa a un transmisor, no mostrado en la Figura 1.

La operación de un codificador principal 140 y de un control de tasa 142 se describe con referencia a la Figura 2. La información de video no comprimida se recibe 210 por el codificador principal 140 desde la unidad de retardo 160 respectiva. Se aplica 220 un algoritmo de codificación a la señal de video no comprimida para crear información de video comprimida. Posterior a la aplicación del algoritmo de codificación, se determina 240 si la información de video comprimida satisface el requisito de tasa de bits asignada por el controlador de tasa de bits 130. Si se determina 240 que la información de video comprimida satisface el requisito de tasa de bits asignada por el controlador de tasa de bits 130, entonces los bits comprimidos se almacenan 230 en el CPB 145. Si la información de video comprimida no satisface el requisito de tasa de bits asignada por el controlador de tasa de bits 130, entonces los bits comprimidos todavía se almacenan 230 en el CPB 145, pero también se ajusta 250 la cuantificación del algoritmo de codificación.

Entonces los bits comprimidos se envían 260 al almacenador temporal físico 150.

El CPB 145 puede ser un almacenador temporal físico dentro del codificador principal, o puede ser un almacenador temporal virtual. Alternativamente, el CPB 145 puede residir dentro de una parte del almacenador temporal físico 150. En ese caso, cuando se envía 260 un conjunto de bits comprimidos desde el CPB 145 al almacenador temporal físico 150, los bits comprimidos no necesitan ser reescritos en una parte diferente del almacenador temporal físico 150, la parte del almacenador temporal físico 150 que se dirige como el CPB 145 se puede cambiar para que ya no incluya la parte del almacenador temporal donde se almacena el conjunto de bits comprimidos.

El tamaño del CPB 145 en un sistema según el estándar de codificación H.264 es un compromiso entre tener un tamaño suficiente para manejar información de video compleja, pero que no es tan grande como para que la tasa de bits mínima (BMin) sea demasiado alta. El tamaño del CPB, la tasa de bits mínima y el retardo de codificación están relacionados según:

$$CPB = BMin * \text{retardo} \quad (1)$$

El retardo de codificación, o tiempo de retardo, es el tiempo que tarda la información de video en ser procesada a través del almacenador temporal del codificador y del decodificador. Este debe permanecer fijo para producir una tasa de cuadro de salida consistente con la entrada. El tiempo de retardo es distinto de la unidad de retardo 160. Las unidades de retardo 160 aseguran que el controlador de tasa de bits 130 mantenga la sincronización con la parte respectiva de la información de video de entrada.

Un CPB 145 completo, si no se reabastece por un codificador principal 140, se vaciaría durante el tiempo de retardo si se drena a una tasa de bits BMin. El tamaño mínimo del CPB 145 se restringe codificando el rendimiento. El tamaño del CPB 145 se elige de manera que pueda contener tamaños imágenes grandes y de manera que pueda proporcionar una calidad de imagen aceptable; un CPB que es demasiado pequeño para una aplicación particular deteriorará el rendimiento del codificador. El tamaño del tiempo de retardo contribuye directamente al tiempo requerido para cambiar de canal, que tiene un límite superior debido a las expectativas del usuario. El tiempo de retardo se fija para un sistema en particular, y estos dos requisitos requieren típicamente un BMin que es más alto de lo deseable. Por ejemplo, si se considera que hay un límite superior en el tamaño del retardo, y se necesitase un tamaño de CPB grande para proporcionar una calidad de imagen particular, entonces se requeriría (a partir de la ecuación (1)) un valor grande para BMin.

Cuando la señal codificada usa una tasa de bits menor que BMin, el codificador principal 140 genera bits de relleno para llevar la tasa de bits hasta que coincida con la tasa de bits mínima. Esto es un desperdicio de esa tasa de bits

disponible. Sería más eficiente si en lugar de enviar bits de relleno, esa capacidad se usase para permitir un ancho de banda más alto para otro canal.

La Figura 3 muestra el almacenador temporal de codificador físico 310 y cómo se maneja el CPB 320 dentro de él. En este ejemplo, el CPB 320 ocupa una parte del mismo almacenador temporal de hardware que el almacenador temporal físico 310. Esta implementación de codificador usa una "ventana deslizante" para manipular la posición del CPB 320 en el almacenador temporal de codificador físico 310. En la figura 3, la ocupación del almacenador temporal de codificador físico 315 se muestra como un área punteada. El CPB 320 se muestra con sombreado diagonal. El sombreado vertical muestra la ocupación del CPB 325.

La parte del almacenador temporal de codificador físico 310 repartida al CPB 320 cambia con las tasas de bits instantáneas del codificador. Como se muestra en la Figura 3, se puede decir que el CPB 320 se sienta en la parte superior de los bits en el almacenador temporal de codificador físico. El área del almacenador temporal de codificador físico 310 repartida al CPB 320 se desliza hacia arriba con una ocupación creciente del almacenador temporal de codificador físico. El área del almacenador temporal de codificador físico 310 repartida al CPB 320 se desliza hacia abajo con la ocupación decreciente basada en tasas de bits instantáneas.

En términos de hardware, tanto el CPB 320 como el almacenador temporal de codificador físico 310 son parte del mismo almacenador temporal. No obstante, en el presente modelo, ese almacenador temporal de hardware se divide virtualmente en dos partes: una es el CPB 320, que se gestiona por el control de tasa, y el otro es el almacenador temporal de codificador físico 310. Cuando el controlador de tasa de bits 130 asigna a un codificador principal 140 una tasa de bits, el control de tasa comprueba la ocupación de CPB 325 y la calidad de imagen posible, y modifica los parámetros del algoritmo de codificación para generar una salida al CPB 320. Esta tasa de bits se aplicará al proceso de codificación (que drena el CPB 320 en el almacenador temporal de codificador físico 310) inmediatamente, pero se aplicará al proceso de reproducción (que drena el almacenador temporal de codificador físico 310) después del tiempo de retardo. La tasa de bits de codificación 330 es la tasa a la que los bits se drenan del CPB 320 al almacenador temporal de codificador físico 310; y la tasa de bits de reproducción 340 es la tasa a la que se drenan los bits del almacenador temporal de codificador físico 310. La tasa de bits de reproducción 340 es igual a la tasa de bits de codificación 330 pero la retrasa en un período igual al tiempo de retardo.

Cuando un codificador principal 140 comienza a codificar un flujo de información de video, el almacenador temporal de codificador físico 310 comenzará a drenar a una tasa de bits de reproducción 340 igual a BMin. Esto continuará hasta que haya transcurrido el tiempo de retardo, en cuyo punto la tasa de bits de reproducción 340 sigue la tasa de bits de codificación 330 en un retraso igual al tiempo de retardo. Por ejemplo, si el tiempo de retardo = 2 segundos y BMin = 1,5 Mbps, y en los primeros 2 segundos la multiplexación estadística (statmux) asigna un codificador de 2,0 Mbps. En los primeros 2 segundos, el CPB 320 se eleva $(2-1,5) * 2 = 1$ Mbits, que es la ocupación del almacenador temporal de codificador físico 315 en $t = 2$ segundos. Luego suponemos que en los siguientes 2 segundos, la multiplexación estadística (statmux) asigna 1,7 Mbps al codificador. Durante estos 2 segundos siguientes, la tasa de bits de codificación 330 previa de 2,0 Mbps llega a ser la tasa de bits de reproducción 340 que se aplica para drenar el almacenador temporal de codificador físico. No obstante, durante estos 2 segundos siguientes, los bits se introducen en el almacenador temporal de codificador físico a la velocidad de 1,7 Mbps. Por consiguiente, el CPB 320 se mueve en $(1,7-2,0) * 2 = -0,6$ Mbits. Así, después de 4 segundos, el almacenador temporal de codificador físico tiene una ocupación 315 de 0,4 Mbits y, así, la parte inferior del CPB 320 se asienta en 0,4 Mbits.

El tamaño máximo requerido del almacenador temporal de codificador físico 310 se calcula como

$$\text{Almacenador Temporal Físico} = B_{\text{Max}} * \text{retardo} \quad (2)$$

El control de tasa 142 en cada codificador principal 140 gestiona el proceso de codificación para que coincida con la tasa de bits deseada. El control de tasa 142 puede gestionar varias restricciones, incluyendo el cumplimiento y la latencia del modelo de almacenador temporal. El control de tasa 142 normalmente no comprueba la ocupación del almacenador temporal de codificador físico 315 en la medida que el tamaño del almacenador temporal de codificador físico 310 se establece que tenga un valor mayor que el requerido.

Se ha identificado que alguna información de video se podría codificar a una tasa de bits inferior a BMin y aún así lograr una calidad de imagen aceptable. No obstante, un problema con el uso de una tasa de bits inferior a BMin es que la señal codificada no cumpliría con el estándar y así algunos, si no todos, los decodificadores no serían capaces de procesarla.

Como se ha descrito anteriormente, el tamaño del CPB 320 debe ser suficiente para manejar tamaños de imagen grandes. Si el tiempo de retardo se mantiene con un valor comparativamente bajo (para mantener un tiempo de cambio de canal aceptable), entonces el valor de BMin será mayor que el que requiere un codificador principal 140 para contenido de video simple. Mantener BMin para todos los codificadores principales 140 requerirá el uso de bits de relleno cuando se codifica contenido de video simple. El ancho de banda que se mantiene para suministrar un codificador principal 140 con BMin cuando se maneja contenido de video simple se podría liberar para su uso por

otros canales. Si el tiempo de retardo fuera a variar, entonces el cumplimiento del almacenador temporal se rompería y el flujo codificado no se podría decodificar por un decodificador estándar. Por lo tanto, el control de tasa 142 requiere un nuevo mecanismo si se aplica un BMin inferior al codificador principal 140 en el sistema.

5 Se proporciona un nuevo método de control de tasa que rompe una restricción de BMin normal y permite que la multiplexación estadística (statmux) asigne una tasa de bits de codificador menor que BMin para su uso en contenido de video simple. Esto se hace sin violar el modelo de almacenador temporal y el tiempo de retardo constante. Este método beneficia a todo el sistema liberando ancho de banda extra a otros canales y permitiendo un uso más eficiente del ancho de banda.

10 Con propósitos explicativos, un nuevo valor de LeastBMin se define como una nueva tasa de bits, inferior a BMin, que se ha de usar para contenido de video simple. Para mantener el cumplimiento del estándar relevante, también se define un nuevo valor de LeastCPB. LeastCPB es el tamaño del almacenador temporal de imágenes codificadas 320 que se usa cuando está siendo usado LeastBMin.

15 En una realización, LeastBMin y LeastCPB son valores mínimos para la tasa de bits reducida y el almacenador temporal de imágenes de tamaño reducido, respectivamente. Entonces, se puede usar una tasa de bits reducida y un tamaño de CPB reducido respectivo por un codificador con valores que se encuentran entre los valores reducidos mínimos y los valores mínimos definidos. En una realización alternativa, la tasa de bits reducida y el tamaño del almacenador temporal de imágenes reducido no tienen valores reducidos mínimos y el control de tasa 142 o el controlador de tasa de bits 130 puede seleccionar cualquier valor menor que los valores mínimos definidos pero que entregan un rendimiento aceptable para la información de video simple. En esta última realización, los valores de LeastBMin y LeastCPB se pueden considerar como valores de ejemplo para una tasa de bits reducida y un almacenador temporal de imágenes de tamaño reducido.

25 La relación entre LeastBMin y LeastCPB es de manera que el valor del tiempo de retardo es constante y el mismo que cuando se usa BMin, de la siguiente manera

$$\text{LeastCPB} = \text{LeastBMin} * \text{retardo} \quad (3)$$

30 Si el método de control de tasa estándar se usase para LeastBMin sin cambiar el tamaño del almacenador temporal de imágenes codificadas 320, entonces cuando el controlador de tasa de bits asignase una tasa de bits menor que BMin, habría un retardo excesivo en el codificador, y el almacenador temporal de un decodificador de recepción tendría un subdesbordamiento. El método descrito usa dos tasas de bits mínimas: BMin para video normal y LeastBMin para video simple. LeastBMin puede ser un valor predeterminado, o se puede determinar sobre la marcha, y/o puede ser un umbral mínimo. LeastBMin es menor que BMin.

40 La Figura 4 muestra un diagrama de flujo de un método para codificar información de video. La información de video para codificar se recibe 410. Se hace una determinación 420 en cuanto a si la información de video recibida es información de video simple. La información de video simple es información de video que se puede codificar a una tasa de bits menor que una tasa de bits mínima con una calidad de imagen aceptable. La detección de información de video simple se puede realizar monitorizando la salida de un manipulador de anticipación 120.

45 Si la determinación 420 es negativa, entonces la información de video se codifica 430 a una tasa de bits de codificación $330 \geq \text{BMin}$. Entonces, la información de video codificada se almacena 440 en el CPB 145. Si la determinación 420 es positiva, entonces: el tamaño del CPB se reduce 450; y la tasa de bits de codificación se reduce 460 a un valor predeterminado $< \text{BMin}$. Entonces, la información de video se codifica 470 en el valor predeterminado, y la información de video codificada se almacena 480 en el CPB 145.

50 En la implementación, se puede usar cualquier valor de LeastBMin que sea inferior a BMin, y proporcione una codificación de calidad aceptable del contenido de video simple. Esto se puede predeterminar o se puede determinar por el controlador de tasa de bits 130 o el control de tasa 142 en el codificador principal. La salida del manipulador de anticipación 120 se puede usar para determinar el valor de LeastBMin. LeastCPB se determina a partir de LeastBMin para mantener un retardo constante según la ecuación (3).

55 Dos períodos de transición pueden recibir atención especial: uno es de la tasa de bits normal ($\geq \text{BMin}$) a la nueva tasa de bits inferior (LeastBMin); el otro es de LeastBMin de nuevo a una tasa de bits normal ($\geq \text{BMin}$).

60 Cuando la tasa de bits se cambia a LeastBMin, el control de tasa 142 cambia el tamaño de CPB que gestiona a LeastCPB con el fin de mantener constante el tiempo de retardo. Las Figuras 5a y 5b demuestran el cambio del tamaño de CPB 320 en el caso de una transición de BMin (Figura 5a) a LeastBMin (Figura 5b). Durante el tiempo de retardo, mientras que la tasa de bits de reproducción 340 es BMin y la tasa de bits de codificación 330 es LeastBMin, el almacenador temporal de codificador físico 210 debe contener suficientes bits para satisfacer la tasa de bits de reproducción 340 en todo momento. El control de tasa 142 aplica un mecanismo de control de tasa que realiza las siguientes operaciones: donde

65

$$\Delta CPB = CPB - LeastCPB$$

- Si $\Delta CPB \leq CPB_Occupancy$, hacer las siguientes acciones:

5
$$CPB_Bottom+ = \Delta CPB$$

$$CPB_Occupancy- = \Delta CPB$$

10 De este modo, la ocupación de CPB 325 se reduce en ΔCPB empujando estos bits al almacenador temporal de codificador físico. Los bits restantes en el CPB 320 cumplirán entonces con LeastCPB.

- Si $\Delta CPB \Phi CPB_Occupancy$
Generar algo de relleno para el CPB 320 de modo que
 $\Delta CPB \leq CPB_Occupancy$, entonces hacer las siguientes acciones:

15
$$CPB_Bottom+ = \Delta CPB$$

$$CPB_Occupancy- = \Delta CPB$$

20 Para reducir la cantidad de relleno requerido, una vez que el manipulador de anticipación 120 detecta LeastBMin, el codificador principal 140 calcula la distancia al punto de cambio y ajusta los parámetros de codificación tales como el parámetro de cuantificación (QP) suavemente.

25 Como método alternativo de transición a LeastBMin, el período de transición para el tamaño de CPB 320 puede comenzar después de que la tasa de bits de codificación 330 cambie a LeastBMin. Esto puede ocurrir si se permite que la parte inferior del CPB (CPB_Bottom) tome un valor negativo en el almacenador temporal de codificador físico 310. Para que la parte inferior del CPB 320 se deslice por debajo de cero en el almacenador temporal de codificador físico 310, el almacenador temporal de codificador físico 310 bombea directamente bits fuera del CPB 320 hasta que la tasa de bits de reproducción 340 cae por debajo de BMin. El período durante el cual tiene lugar este cambio es el período de transición de BMin a LeastBMin. Durante este período, la tasa de bits de reproducción 340 es igual o mayor que BMin debido a la necesidad de mantener el tiempo de retardo constante, de modo que el mecanismo de control de tasa todavía gestiona el CPB 320 como si se aplicase BMin. A medida que el flujo de información de video se comprime a un tamaño pequeño durante este período, puede ser necesario un relleno adicional, o un parámetro de cuantificación reducido, para generar bits a una tasa que coincida con la tasa de bits de reproducción 340.

35 Una diferencia entre estos dos métodos de transición a LeastBMin es que los bits se generan o bien antes o bien después de que se cambie la tasa de bits de codificación 330. Cuando los bits se generan antes de que se cambie la tasa de bits de codificación 330, se requiere un proceso de anticipación. No se requiere anticipación por este último método cuando los bits se generan después de que se cambie la tasa de bits de codificación 330.

40 Si el controlador de tasa de bits estuviera asignando una tasa de bits intermedia durante el período de transición, donde la tasa de bits intermedia satisface $BMin > tasa\ de\ bits > LeastBMin$, el CPB 320 no se deslizará hacia abajo a $-\Delta CPB$. El mecanismo de control de tasa necesitaría realizar las siguientes acciones:

45
$$CPB_Bottom = \Delta CPB + CPB_Bottom$$

$$CPB_Occupancy- = (\Delta CPB + CPB_Bottom)$$

50 Esto permitiría que el control de tasa 142 gestione el tamaño de LeastCPB para contener contenido de video simple.

55 Cuando llega el video normal, la tasa de bits de codificación 330 necesita cambiar de LeastBMin de nuevo a una tasa de bits normal ($\geq BMin$) y LeastCPB cambia correspondientemente de nuevo al tamaño de CPB 320 normal. Este proceso se muestra en las Figuras 6a y 6b. Debido al tiempo de retardo, los bits se bombean al almacenador temporal de codificador físico 310 a la tasa normal; pero se extraen a LeastBMin hasta que haya transcurrido el tiempo de retardo. Esto causaría fácilmente que el almacenador temporal de decodificador tenga un subdesbordamiento debido a la tasa de bits de transmisión baja y el relleno adicional, y debido a que una imagen no puede alcanzar el almacenador temporal de decodificador antes de su sello de tiempo de decodificador (DTS).

60 Con propósitos ilustrativos, consideremos si el almacenador temporal de codificador físico 310 se drena a BMin en lugar de LeastBMin durante el período del tiempo de retardo inmediatamente después de que la tasa de bits de codificación 330 cambie de LeastBMin a la tasa de bits normal. Esto se muestra en la figura 6c. En esta situación, el sistema parece como si se hubiera reiniciado y se evita el subdesbordamiento. Un flujo de transporte generado de esta forma es compatible con el modelo de almacenador temporal; pero hay un problema que esta disposición viola la regla de que la tasa de bits de reproducción 340 debe seguir la tasa de bits de codificación 330, retrasándola en un período igual al tiempo de retardo.

La solución probada en la presente memoria usa un proceso de anticipación, es decir, una vez que el manipulador de anticipación 120 detecta la llegada inminente de contenido de video normal, entonces demanda una tasa de bits alta un corto periodo antes de esta llegada al codificador principal 140. La viabilidad de este planteamiento se demuestra a continuación.

5 Definamos la longitud de anticipación como L y la tasa de bits en L es X , X corresponde a una tasa de bits normal en el tiempo L , donde $X > B_{Min}$. Esto se muestra en las Figuras 6a y 6b, con la Figura 6a que muestra la tasa de bits de codificación 330 y la Figura 6b que muestra la tasa de bits de reproducción 340. La información de video normal entrará en el codificador principal 140 al final del periodo de anticipación L . Como se muestra en la Figura 6b, el almacenador temporal de codificador físico 310 se drena en $LeastB_{Min}$ durante L . Como el flujo de información de video aún es simple durante el periodo de L y la tasa de bits de codificación es normal, si no se inserta relleno extra, el CPB 320 tendrá un subdesbordamiento. No obstante, si se inserta relleno extra, esto hace grande el tamaño de imagen y el almacenador temporal de decodificador tendrá un subdesbordamiento. De este modo, una anticipación sola no puede resolver simplemente el problema del almacenador temporal. La solución requerida es que el mecanismo de control de tasa manipule el CPB 320 y el almacenador temporal de codificador físico 310 para cumplir con el modelo de almacenador temporal.

Para el periodo del tiempo de retardo después del inicio del periodo de anticipación L , el almacenador temporal de codificador físico 310 se drena a una tasa de bits de reproducción 340 de $LeastB_{Min}$. Una tasa de bits alta sigue después del tiempo de retardo y, así, el almacenador temporal de decodificador evita un subdesbordamiento.

La Figura 6 muestra la tasa de bits de codificación 330 y la tasa de bits de reproducción 340 usadas para drenar el CPB 320 y el almacenador temporal de codificador físico 310, respectivamente. Como se ha mencionado antes con propósitos ilustrativos, si el almacenador temporal de codificador físico 310 se drenó a $LeastB_{Min}$ durante el periodo L y luego B_{Min} durante el periodo del tiempo de retardo inmediatamente después del periodo L , entonces esto da una indicación de cuántos bits se deberían enviar antes de que el almacenador temporal de codificador físico 310 se drene a la tasa de bits normal. Esta es el área sombreada 610 en la Figura 6c. De manera similar, se debe drenar al menos la misma cantidad de datos del almacenador temporal de codificador físico 340 durante este periodo de tiempo para garantizar el cumplimiento con el modelo de almacenador temporal. Esto se muestra como el área sombreada 620 de la figura 6b. En base a esta información, tenemos la siguiente ecuación

$$LeastB_{Min} * L + B_{Min} * retardo = LeastB_{Min} * retardo + X * L \quad (4)$$

A partir de la ecuación (4), X se puede calcular de la siguiente manera:

$$X = (LeastB_{Min} * L + B_{Min} * retardo - LeastB_{Min} * retardo) / L \\ = LeastB_{Min} + (B_{Min} - LeastB_{Min}) * retardo / L \quad (5)$$

Supongamos que X es menor que un T umbral ($X \leq T$), sustituyamos X usando la Función (5), es decir,

$$LeastB_{Min} + (B_{Min} - LeastB_{Min}) * retardo / L \leq T \quad (6)$$

y de este modo

$$L \geq (B_{Min} - LeastB_{Min}) * retardo / (T - LeastB_{Min}) \quad (7)$$

Las ecuaciones (5) y (7) dan detalles sobre la longitud mínima de anticipación que se podría usar en base a parámetros conocidos (que se podrían identificar a partir de un archivo de configuración) y también los requisitos de tasa de bits correspondientes de la multiplexación estadística (statmux) dado el valor de anticipación L .

La Figura 7 ilustra el cambio de tamaño de CPB en base a un cambio de tasa de bits instantáneo, es decir, el tamaño de CPB se recupera de $LeastB_{Min}$ y $LeastCPB$ 321 como se muestra en la figura 7a a B_{Min} y CPB 320 como se muestra en la figura 7b. De una forma similar, el número de bits requerido (ΔCPB) se empuja al almacenador temporal de codificador físico 310 de B_{Min} a $LeastB_{Min}$; estos bits se deben reclamar de nuevo durante un periodo de transición de $LeastB_{Min}$ a la tasa de bits normal.

Durante el periodo de transición, la parte inferior del CPB 320 se desliza hacia arriba debido a una tasa de bits de codificación alta y la tasa de bits de reproducción $LeastB_{Min}$. Algunos bits en la parte superior del almacenador temporal de codificador físico 310 se mueven virtualmente 370 hacia la parte inferior del CPB hasta que el total de bits del almacenador temporal de codificador físico 310 iguala a ΔCPB . El mecanismo de control de tasa realiza esta operación suavemente para mantener la ocupación de destino del almacenador temporal mientras que cumple las demandas de tasas de bits. Idealmente, el tiempo de transición debería ser L ; de modo que el almacenador temporal de codificador físico 310 puede tener un almacenador temporal razonablemente libre a condición de que se requiera satisfacer la demanda de pico más tarde.

A partir de la ecuación (4), tenemos

$$X * L = LeastBMin * L + BMin * retardo - LeastBMin * retardo$$

5 Podemos calcular el movimiento total de la parte inferior del CPB durante L de la siguiente manera:

$$\begin{aligned} movimiento &= X * L - LeastBMin * L \\ &= BMin * retardo - LeastBMin * retardo \\ &= CPB - LeastCPB \\ &= \Delta CPB \end{aligned}$$

10

15 Por lo tanto, si la multiplexación estadística (statmux) puede asignar X durante L, la operación del CPB 320 y del almacenador temporal de codificador físico 310 se puede completar dentro de L.

20 Con el fin de procesar la situación cuando el controlador de tasa de bits 130 no puede asignar suficiente tasa de bits durante L debido al ancho de banda limitado y el compromiso entre las solicitudes de otros canales, el control de tasa 142 extiende el período de transición al período de retardo (donde $L < \text{retardo}$). Por lo tanto, incluso si la tasa de bits asignada es menor que X durante L, ΔCPB se puede reclamar completamente de nuevo más tarde. Aunque con esta operación existe entonces el riesgo de deteriorar la calidad visual del contenido de video normal venidero.

25 Durante la operación normal, la parte inferior del CPB 320 se desliza hacia arriba dependiendo de la ocupación del almacenador temporal físico 315, esto se muestra en la figura 7c.

30 Cuando LeastBMin no está predeterminado, y el contenido de video simple se recibe y codifica a LeastBMin, el control de tasa 142 permite que la parte inferior del CPB se deslice hacia abajo negativamente. El almacenador temporal CPB instantáneo se establece como $CPB + = CPB_Bottom$ cuando CPB_Bottom es negativo; y la tasa de bits de reproducción se aplica para drenar desde el CPB directamente si CPB_Bottom es negativo. El control de tasa 142 añade la limitación dinámica en el tamaño de CPB disponible y también relleno para evitar el subdesbordamiento del almacenador temporal de codificador. Posteriormente, cuando la tasa de bits aumenta a la tasa de bits normal, CPB_Bottom se desliza hacia arriba desde el área negativa en base a la tasa de bits de codificación instantánea. El tamaño del CPB real se incrementa correspondientemente. Este método permite una longitud flexible de anticipación. En este método, es posible que la longitud de anticipación sea demasiado corta, de manera que el tamaño del almacenador temporal CPB puede ser insuficiente para mantener la demanda de pico en el video crítico recibido posteriormente.

40 Como se ha explicado además anteriormente, esto se puede superar aumentando la tasa de bits de LeastBMin a BMin durante una longitud de anticipación. No obstante, ahora se describirá una solución alternativa. Tomando (como anteriormente) la longitud de anticipación como L y la tasa de bits en L como X, donde X corresponde a una tasa de bits normal en el momento L. X se puede calcular dinámicamente con el objetivo de lograr la transición dentro del período de anticipación, según:

45 si $CPB_Bottom < 0$, entonces: $X = LeastBMin - CPB_Bottom / L$, de otro modo, $X = BMin$ (8)

50 De esta forma, la longitud de anticipación es flexible, lo que se basa en la latencia entre el procesamiento de anticipación y el codificador principal. LeastBMin no necesita ser predeterminado, y el tamaño de CPB se calcula correspondientemente en base al valor de CPB_Bottom para asegurar el tiempo de retardo constante. Se permite que CPB_Bottom se deslice negativamente siempre que sea necesario en base a la codificación instantánea y la tasa de bits de reproducción.

55 El método y el aparato descritos tienen ventajas sobre los sistemas de multiplexación estadística comerciales conocidos. Los sistemas conocidos no permiten la asignación de ninguna tasa de bits menor que la tasa de bits mínima, en la medida que esto causaría un tiempo de retardo variable y/o una violación del modelo de almacenador temporal. Un codificador con contenido de video trivial tiene que generar relleno extra para cumplir la tasa de bits mínima y esto desperdicia el ancho de banda. Aplicando el método y el aparato descritos, la multiplexación estadística puede gestionar el ancho de banda con más flexibilidad y usarlo más eficientemente para lograr potencialmente una mejor calidad de video para todos los canales.

60

65 Será evidente para los expertos que el orden exacto y el contenido de las acciones llevadas a cabo en el método descrito en la presente memoria se pueden alterar según los requisitos de un conjunto particular de parámetros de ejecución, tales como la velocidad de codificación, la precisión de detección, la resolución de fuentes de video, el tipo de estándares de compresión en uso con el método de multiplexación estadística, y similares. Por consiguiente, el orden en que se describen y/o reclaman las acciones no se ha de interpretar como una limitación estricta del orden en el que se han de realizar las acciones.

REIVINDICACIONES

1. Un método de procesamiento de información de video en un sistema de multiplexación estadística, el método que comprende:

5
 10
 15
 20
 25

codificar información de video recibida, la información de video codificada que tiene una tasa de bits de video codificada, en donde la tasa de bits de video codificada es variable en respuesta a la complejidad de la información de video recibida;
 almacenar temporalmente la información de video codificada en un almacenador temporal, en donde el tamaño del almacenador temporal se controla en respuesta a la complejidad de la información de video recibida, y en donde una tasa de bits de video codificada umbral se define por el tamaño del almacenador temporal;
 reducir el tamaño del almacenador temporal para permitir que la codificación se realice usando una tasa de bits de video codificada baja, la tasa de bits de video codificada baja que es menor que la tasa de bits de video codificada umbral;
 codificar la información de video recibida usando la tasa de bits de video codificada baja;
 detectar la recepción de nueva información de video que tiene una complejidad más alta de manera que se codificará a una tasa de bits de video mayor o igual que la tasa de bits de video codificada umbral, y en respuesta a una detección positiva de la misma, aumentar el tamaño del almacenador temporal antes de codificar la nueva información de video, en donde el tamaño del almacenador temporal se aumenta durante un período de anticipación (L), y en donde la nueva información de video que tiene una complejidad más alta de manera que se codificará a una tasa de bits de video mayor o igual a la tasa de bits de video codificada umbral se codificará al final del período de anticipación (L); y
 al final del período de anticipación (L), codificar la nueva información de video que tiene una complejidad más alta a una tasa de bits de video mayor o igual que la tasa de bits de video codificada umbral; el método caracterizado por:
 en donde el período de anticipación (L) se calcula según la ecuación $L \geq (BMin - LeastBMin) * \text{retardo} / (T - LeastBMin)$, donde:

30
 35

BMin es el valor de la tasa de bits codificada umbral;
LeastBMin es el valor de la tasa de bits codificada baja;
retardo es el valor de un retardo de codificación en el sistema, que es el tiempo que tarda la información de video en ser procesada a través del codificador y del almacenador temporal de decodificador; y
T es un umbral.

2. El método de la reivindicación 1, que comprende además detectar la recepción de información de video que tiene una complejidad de que se codificará a una tasa de bits de video que es menor que la tasa de bits de video codificada umbral, y en respuesta a la misma, reducir el tamaño del almacenador temporal, en donde un retardo de codificación para esta información de video es el mismo que el retardo de codificación para una información de video de complejidad más alta.

3. El método de cualquier reivindicación precedente, en donde la tasa de bits de video codificada y el tamaño del almacenador temporal se controlan dependiendo de la complejidad de una pluralidad de flujos de información de video recibida.

4. El método de la reivindicación 3, el método que comprende además:
 50
 monitorizar la complejidad de cada uno de la pluralidad de flujos de información de video recibida y determinar una asignación de tasa de bits de video codificada para cada flujo de información de video.

5. El método de cualquier reivindicación precedente, en donde la complejidad de la información de video recibida está definida por una demanda de tasa de bits instantánea.

6. El método de la reivindicación 5, en donde la demanda de tasa de bits instantánea se mide mediante un proceso que precede a la codificación.

7. Un aparato de codificación de video en un sistema de multiplexación estadística que comprende:
 60
 65

un codificador dispuesto para codificar la información de video recibida, la información de video codificada que tiene una tasa de bits de video codificada, en donde la tasa de bits de video codificada es variable en respuesta a la complejidad de la información de video recibida;
 un almacenador temporal dispuesto para almacenar la información de video codificada, en donde el tamaño del almacenador temporal se controla en respuesta a la complejidad de la información de video recibida;
 una tasa de bits de video codificada umbral se define por el tamaño del almacenador temporal, en donde el tamaño del almacenador temporal se reduce para permitir que la codificación se realice usando una tasa de

bits de video codificada baja, la tasa de bits de video codificada baja menor que la tasa de bits de video codificada umbral;

el codificador dispuesto para codificar la información de video recibida usando la tasa de bits de video codificada baja;

5 un manipulador para determinar la complejidad de la información de video recibida, y tras detectar la recepción de nueva información de video que tiene una complejidad más alta de manera que se codificará a una tasa de bits de video mayor o igual que la tasa de bits de video codificada umbral, y en respuesta a una detección positiva de la misma aumentando el tamaño del almacenador temporal, antes de que la nueva información de video se codifique por el codificador, en donde el tamaño del almacenador temporal se

10 aumenta durante un período de anticipación (L), y en donde la nueva información de video que tiene una complejidad más alta de manera que se codificará a una tasa de bits de video mayor o igual que la tasa de bits de video codificada umbral se codificará al final del período de anticipación (L); y

15 el codificador dispuesto para codificar, al final del período de anticipación (L), la nueva información de video que tiene una complejidad más alta a una tasa de bits de video mayor o igual que la tasa de bits de video codificada umbral; el aparato de codificación de video caracterizado por:

en donde el período de anticipación (L) se calcula según la ecuación $L \geq (BMin - LeastBMin) * \text{retardo} / (T - LeastBMin)$, donde:

BMin es el valor de la tasa de bits codificada umbral;

20 *LeastBMin* es el valor de la tasa de bits codificada baja;

retardo es el valor de un retardo de codificación en el sistema, que es el tiempo que tarda la información de video en ser procesada a través del codificador y del almacenador temporal de decodificador; y

T es un umbral.

25 8. El aparato de codificación de video de la reivindicación 7, el aparato de codificación de video que comprende una pluralidad de codificadores y de almacenadores temporales para manejar una pluralidad respectiva de flujos de información de video, y que además comprende un controlador de tasa de bits dispuesto para recibir indicaciones de la complejidad de cada flujo de información de video y emitir una asignación de tasa de bits para cada flujo de

30 información de video a cada uno de la pluralidad de codificadores.

9. El aparato de codificación de video de la reivindicación 8, en donde cada codificador comprende un control de tasa, el control de tasa dispuesto para gestionar el tamaño del almacenador temporal en respuesta a la asignación de tasa de bits recibida desde el controlador de tasa de bits.

35 10. Un medio legible por ordenador, que transporta instrucciones, que, cuando se ejecutan por la lógica del ordenador, hace que dicha lógica de ordenador lleve a cabo cualquiera de los métodos definidos por las reivindicaciones 1 a 6.

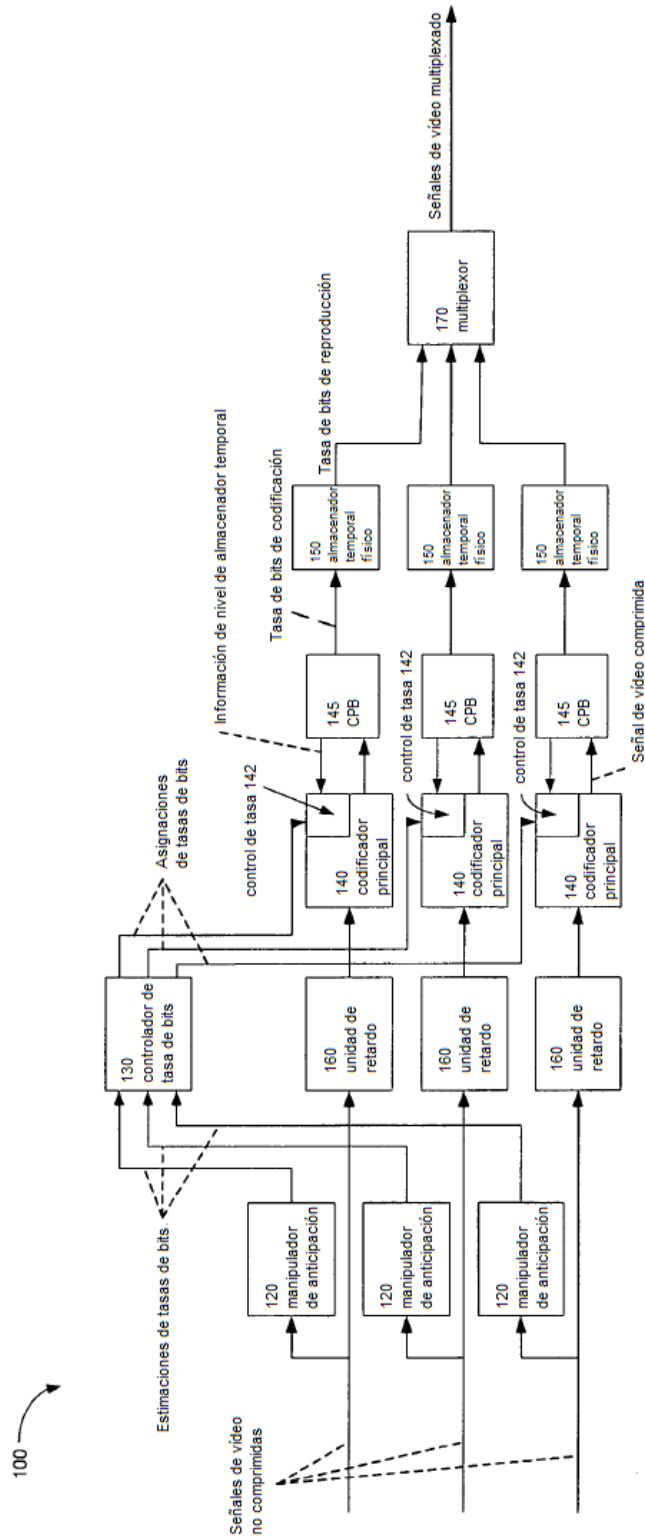


Fig. 1

CPB = Almacenador temporal de Imágenes Codificadas

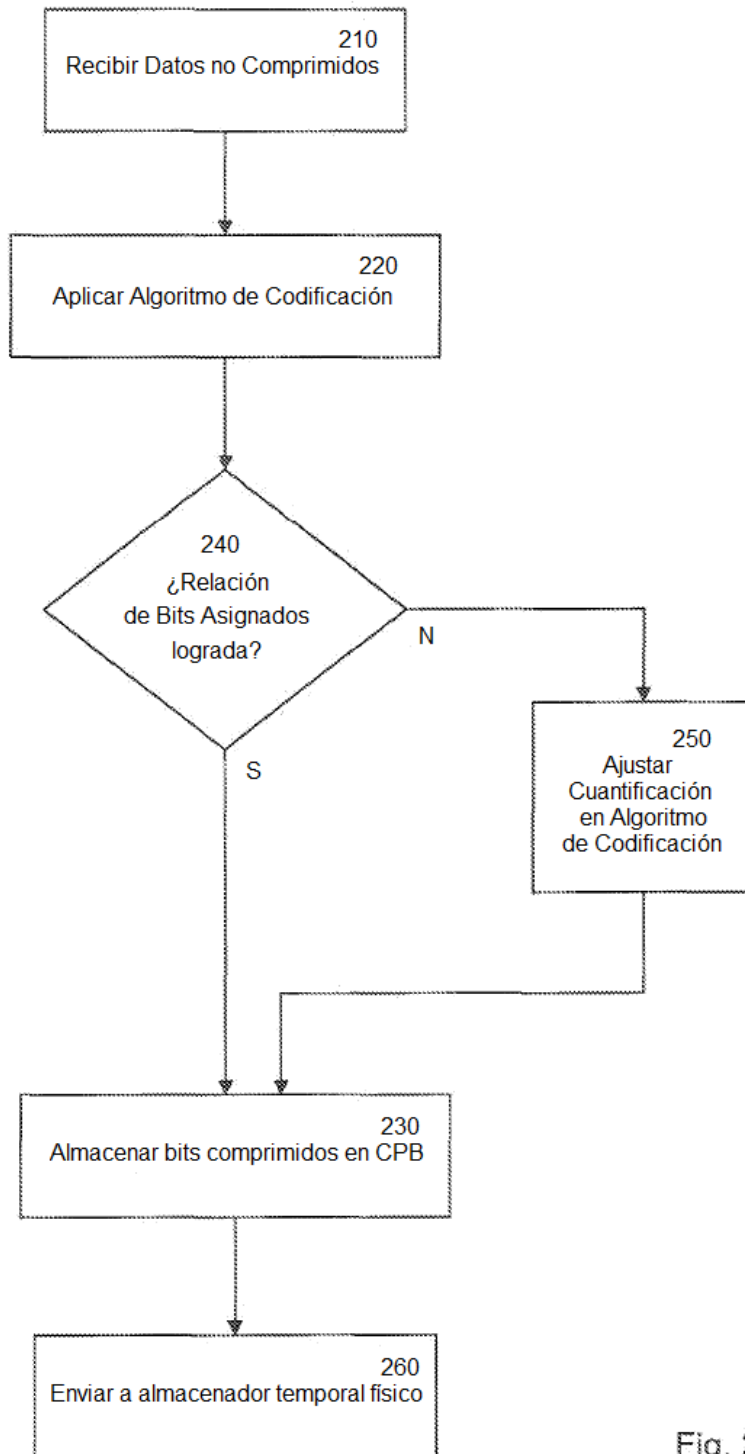


Fig. 2

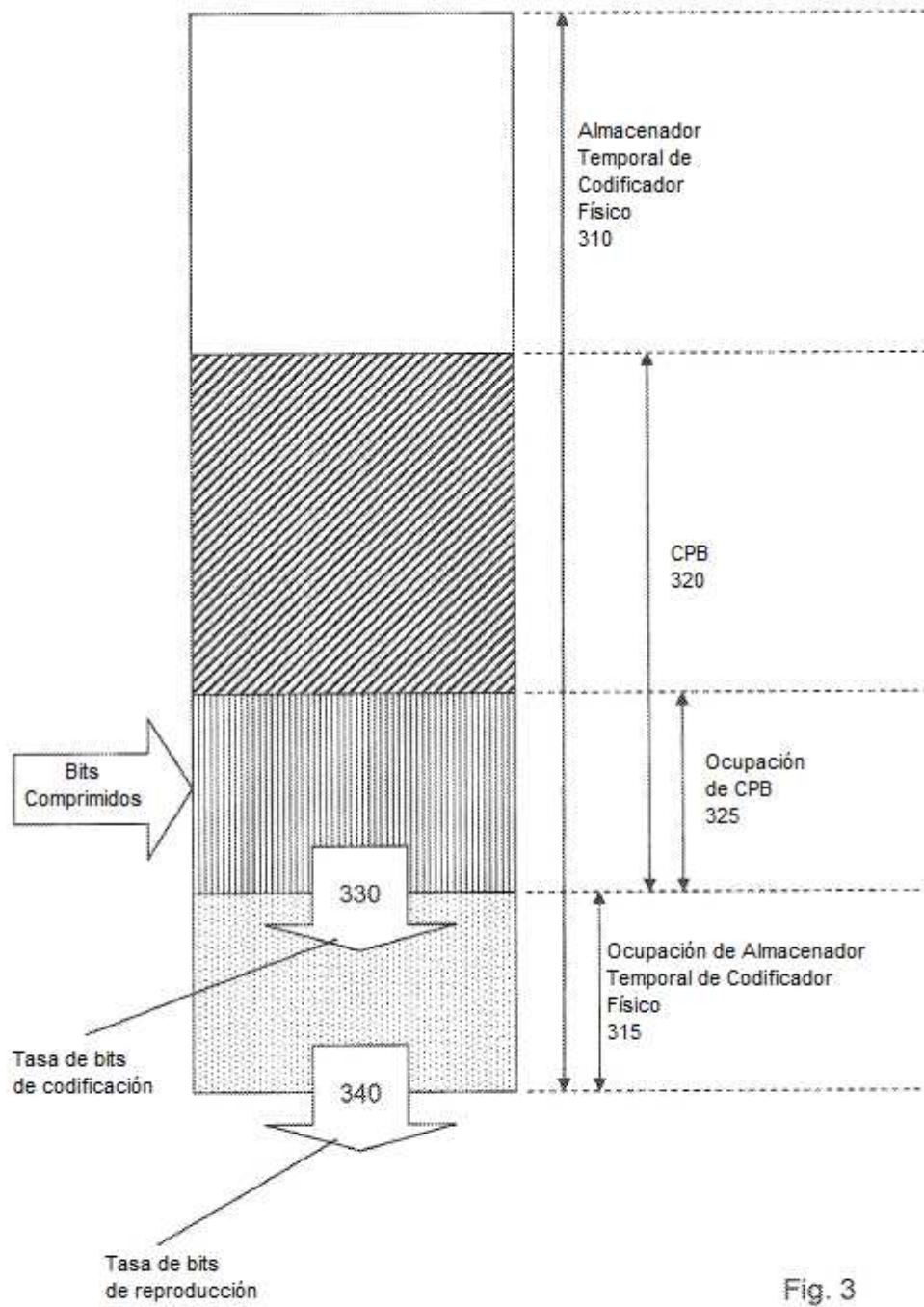


Fig. 3

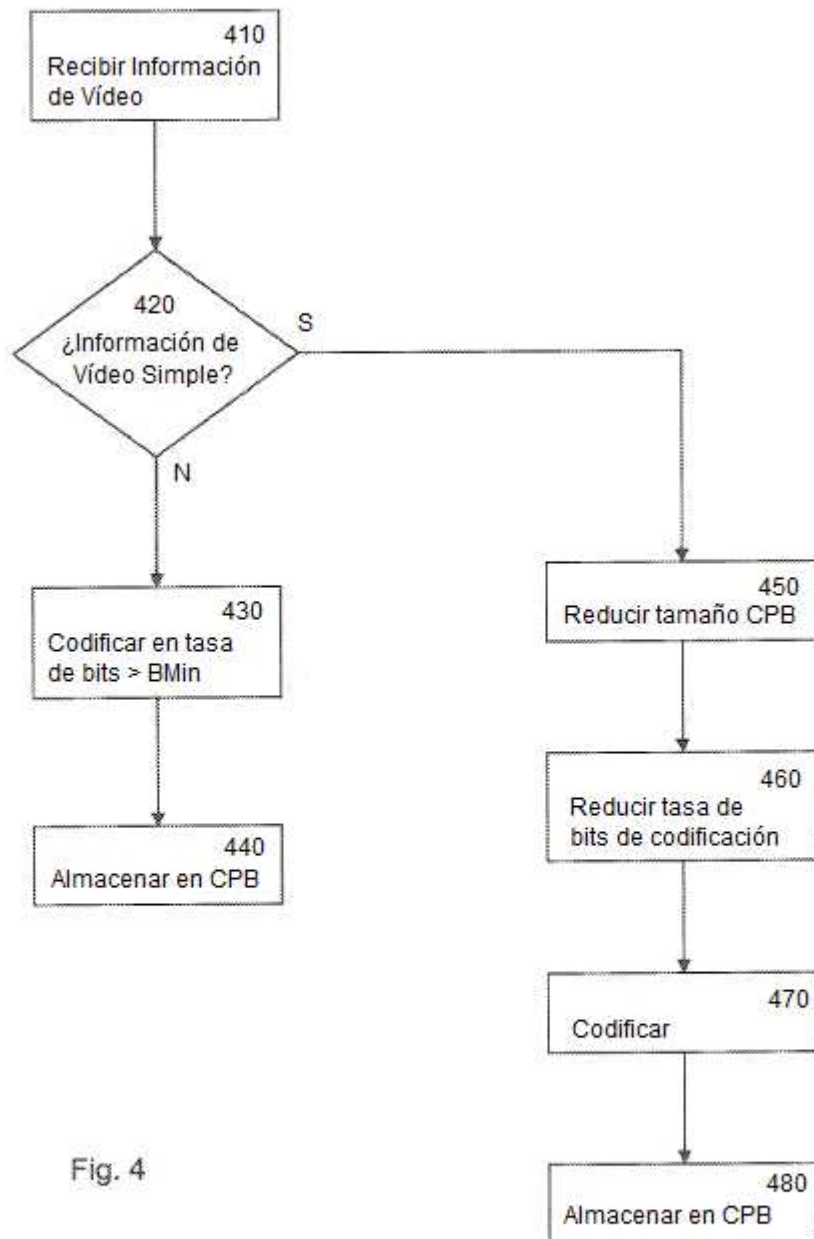


Fig. 4

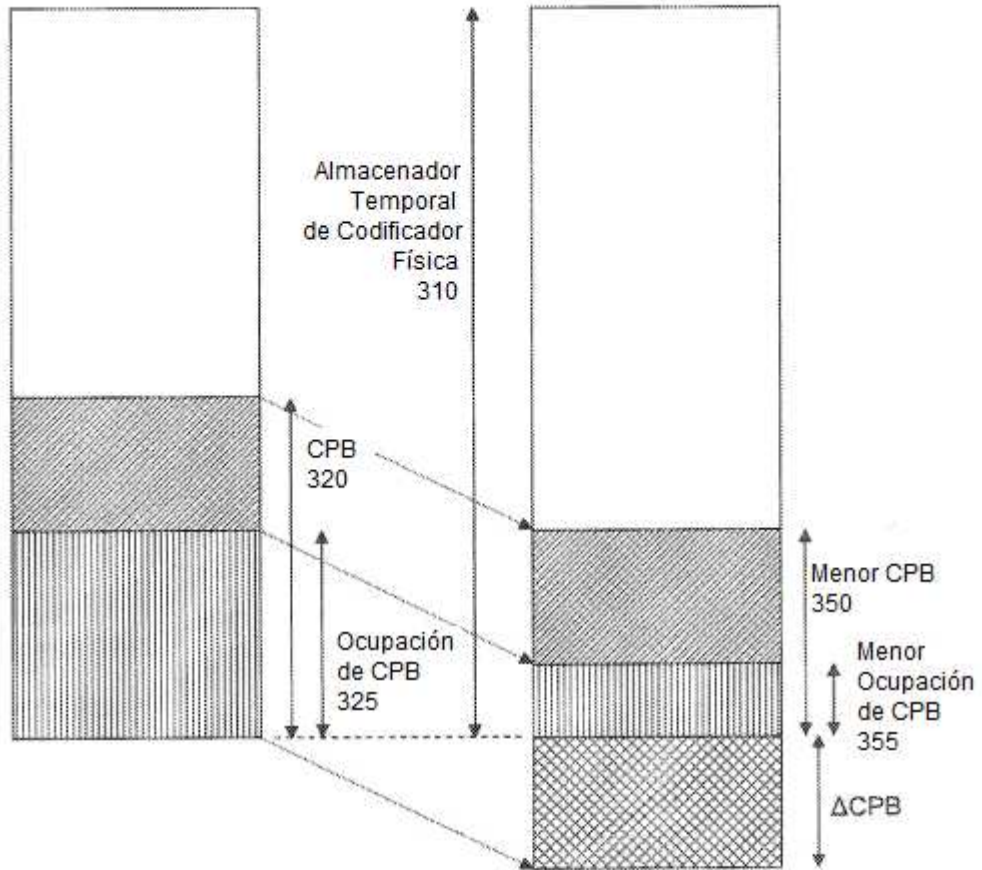


Fig. 5a
(BMin)

Fig. 5b
(LeastBMin)

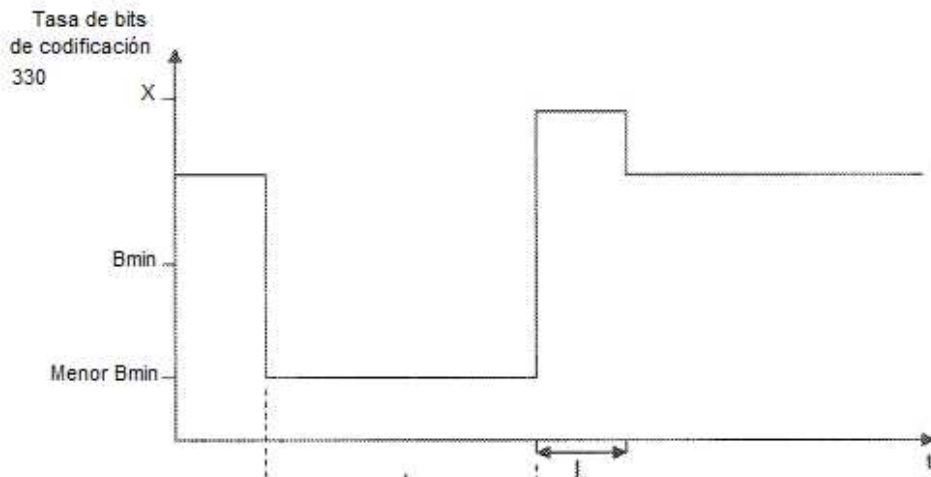


Fig. 6a

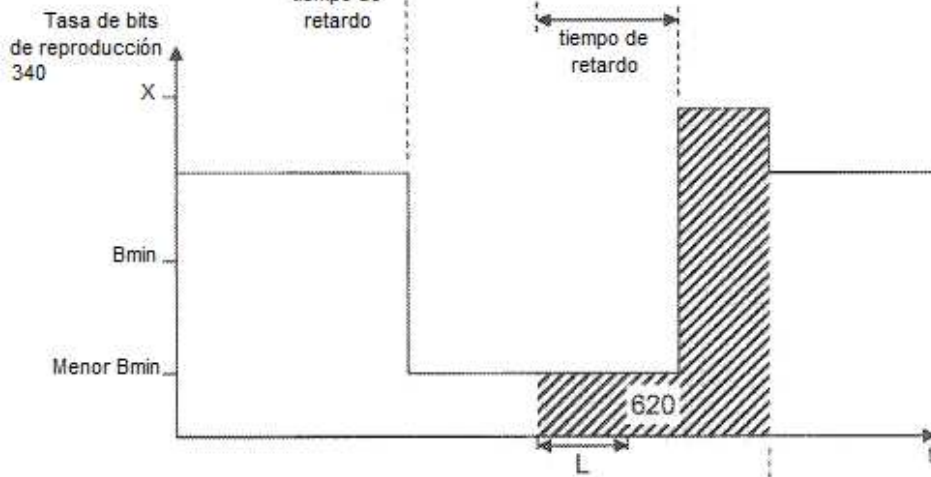


Fig. 6b

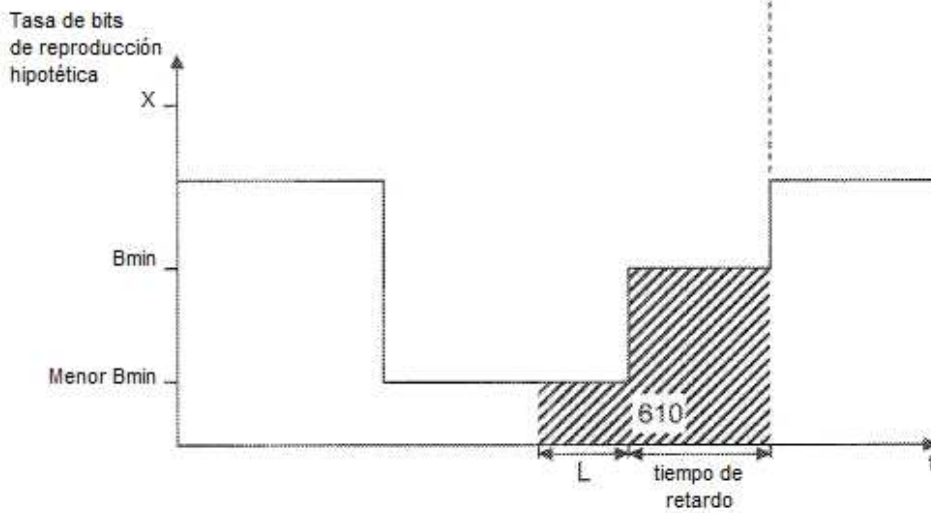


Fig. 6c

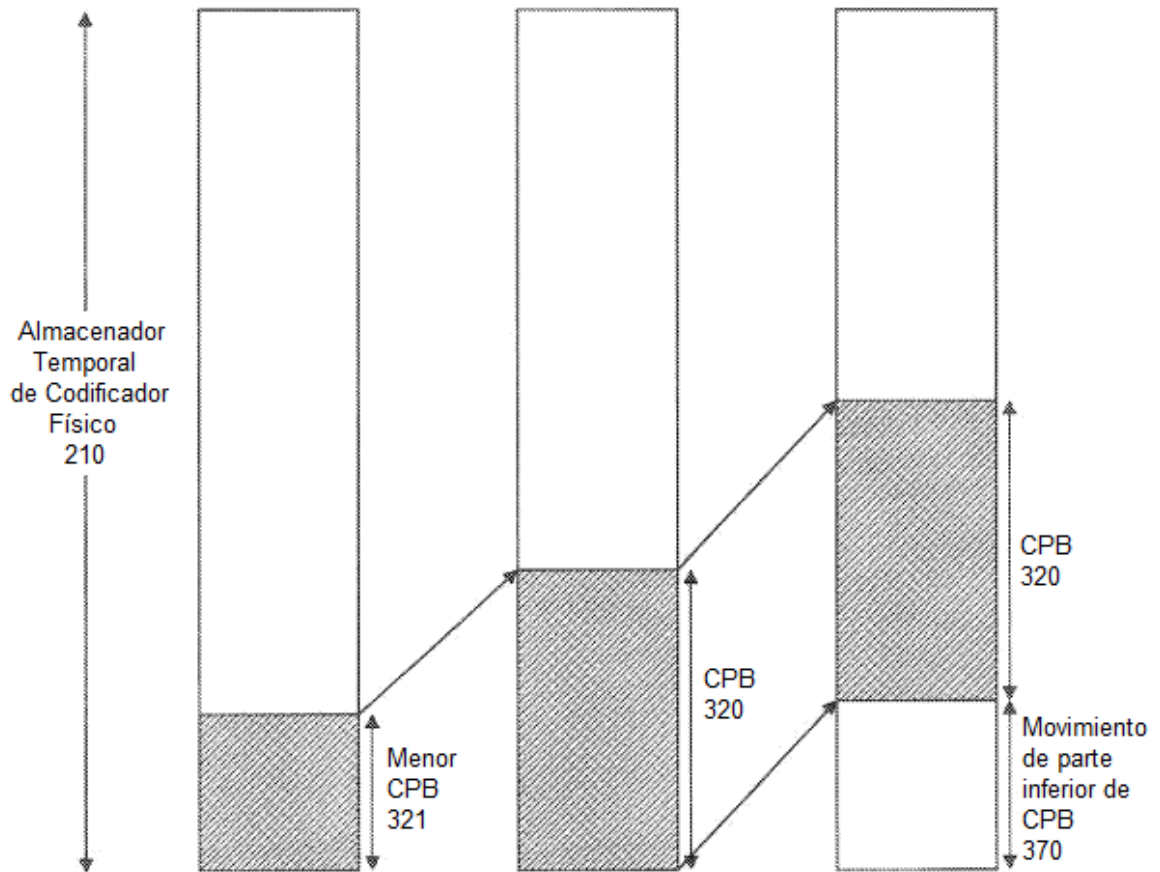


Fig. 7a
(LeastBMin)

Fig. 7b
(BMin)

Fig. 7c
(>BMin)