

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 748 773**

51 Int. Cl.:

H04L 27/26 (2006.01)

H04L 5/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **03.02.2012 E 16191241 (5)**

97 Fecha y número de publicación de la concesión europea: **03.07.2019 EP 3131250**

54 Título: **División de una señal modulada en subespectros y superposición de subespectros en frecuencia**

30 Prioridad:

08.02.2011 JP 2011024814

02.06.2011 JP 2011124492

02.06.2011 JP 2011124493

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
17.03.2020

73 Titular/es:

NIPPON TELEGRAPH AND TELEPHONE CORPORATION (100.0%)
3-1 Otemachi 2-chome, Chiyoda-ku
Tokyo 100-8116, JP

72 Inventor/es:

MASHINO, JUN y
SUGIYAMA, TAKATOSHI

74 Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

ES 2 748 773 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

División de una señal modulada en subespectros y superposición de subespectros en frecuencia

5 **Campo técnico**

La presente invención se refiere a un sistema de comunicación inalámbrica que desmodula y descodifica una señal transmitida mediante la retirada o la superposición de parte de la banda del espectro de la señal de transmisión y recupera los datos transmitidos, a un dispositivo de transmisión, un dispositivo de recepción y un método de comunicación inalámbrica.

Antecedentes de la técnica

Convencionalmente, en la comunicación alámbrica y la comunicación inalámbrica, es necesaria la mejora de la eficacia de utilización de la banda de frecuencia, dado el aumento de la demanda. Con el fin de mejorar la eficacia de uso de una banda de frecuencia, por ejemplo, se ha desvelado una técnica que divide y transmite el espectro de la señal de transmisión en una pluralidad de bandas (denominadas en lo sucesivo en el presente documento "subespectros"), recibe los subespectros que se han transmitido y los restaura en la señal modulada original (véase el Documento no de patente 1). En esta técnica, mediante la utilización de las bandas vacías dispersas en el eje de frecuencia, se reducen las bandas que no se usan. Además, la retirada de una parte de un subespectro reduce el total del ancho de banda ocupado de la señal. La técnica desvelada en el Documento no de patente 1 realiza una mejora de la eficacia de utilización de la banda de frecuencias de la manera anterior.

La FIG. 16 es un diagrama de bloques funcionales que muestra una configuración funcional de un sistema de comunicación 500 que se implementa usando una técnica relacionada. El sistema de comunicación 500 incluye un dispositivo de transmisión 510 y un dispositivo de recepción 520.

El dispositivo de transmisión 510 realiza la transmisión mediante la división de una señal de transmisión en una pluralidad de subespectros. El dispositivo de recepción 520 recibe la señal transmitida desde el dispositivo de transmisión 510 y restaura la señal modulada antes de la división.

Como se muestra en la FIG. 16, el dispositivo de transmisión 510 está provisto de un circuito de modulación 601 y un banco de filtros de transmisión 602 y un convertidor de D/A 603. El dispositivo de recepción 520 está provisto de un convertidor de A/D 611, un banco de filtros de recepción 612 y un circuito de desmodulación 613. El banco de filtros de transmisión 602 está provisto de un circuito de conversión de serie-paralelo 604, un circuito de FFT (transformación rápida de Fourier) 605, un circuito divisor 606, N (donde N es un número entero igual o mayor que 1) conmutadores SW-1 a SW-N, N desplazadores de frecuencia 607-1 a 607-N, un circuito de adición 608, un circuito de IFFT (transformación rápida de Fourier inversa) 609 y un circuito de conversión de paralelo-serie 610. El banco de filtros de recepción 612 está provisto de un circuito de conversión de serie-paralelo 614, un circuito de FFT 615, un circuito de extracción 616, N desplazadores de frecuencia 617-1 a 617-N, un circuito de compensación de la distorsión 618 y un circuito de adición 619, un circuito de IFFT 620 y un circuito de conversión de paralelo-serie 621.

A continuación, se describirá el flujo de una señal en el sistema de comunicación 500. Las FIG. 17 (A) a (C) son dibujos que muestran un ejemplo de procesamiento cuando el dispositivo de transmisión 510 divide la banda en N partes ($N = 2$) y las organiza mediante dispersión. Las FIG. 17 (D) a (F) son dibujos que muestran un ejemplo de procesamiento cuando el dispositivo de recepción 520 combina las bandas que se han dividido mediante el dispositivo de transmisión 510. El circuito de modulación 601 del dispositivo de transmisión 510 modula la señal de datos a transmitir mediante un método, tal como QPSK, e introduce la señal modulada a la que se ha dado forma de onda, como se muestra en (A) de la FIG. 17, en el banco de filtros de transmisión 602. La señal de salida del banco de filtros de transmisión 602 se convierte en una señal analógica mediante el convertidor de D/A 603 y se transmite.

El procesamiento se realiza de la siguiente manera en el banco de filtros de transmisión 602. En primer lugar, el circuito de conversión de serie-paralelo 604 realiza la conversión de serie-paralelo de la señal de entrada y el circuito de FFT 605 realiza una transformación rápida de Fourier para convertir la señal desde el dominio de tiempo hasta el dominio de frecuencia. A continuación, el circuito divisor 606 multiplica los coeficientes, que dividen las bandas de señal mostradas por las líneas de puntos 701-1 y 701-2 en (A) de la FIG. 17 en N, mediante la señal modulada que se ha convertido hasta el dominio de frecuencia y genera N subespectros ((B) de la FIG. 17). A continuación, los desplazadores de frecuencia 607-1 a 607-N organizan los N subespectros mediante su dispersión sobre bandas predeterminadas en el eje de frecuencia y el circuito de adición 608 suma las salidas de los desplazadores de frecuencia 607-1 a 607-N ((C) de la FIG. 17).

A continuación, el circuito de IFFT 609 realiza una transformación rápida de Fourier inversa para convertir la señal desde el dominio de frecuencia hasta el dominio de tiempo. Después, el circuito de conversión de paralelo-serie 610 realiza la conversión de paralelo-serie. En este momento, con respecto a las bandas que se van a eliminar parcialmente, antes de su entrada en los desplazadores de frecuencia 607-1 a 607-N, el transporte de la señal se bloquea colocando esos conmutadores SW-1 a SW-N, correspondientes a la eliminación, en el estado abierto

(APAGADO). De ese modo, debido a que los componentes de señal no están colocados en las bandas correspondientes, resulta posible realizar la transmisión en un estado de una parte del espectro que se ha retirado. Por consiguiente, resulta posible retirar la banda de frecuencias requerida para la transmisión.

5 El convertidor de A/D 611 del dispositivo de recepción 520 convierte la señal recibida en una señal digital e introduce la señal digital posterior a la conversión en el banco de filtros de recepción 612. El circuito de desmodulación 613 desmodula la señal modulada emitida desde el banco de filtros de recepción 612 y restaura la señal de datos.

10 El procesamiento se realiza de la siguiente manera en el banco de filtros de recepción 612. En primer lugar, el circuito de conversión de serie-paralelo 614 realiza la conversión de serie-paralelo de la señal de entrada y el circuito de FFT 615 realiza una transformación rápida de Fourier para convertir la señal desde el dominio de tiempo hasta el dominio de frecuencia. A continuación, el circuito de extracción 616 multiplica los coeficientes mostrados por las líneas de puntos 701-3 y 701-4 en (D) de la FIG. 17 mediante la señal recibida, que se ha convertido en el dominio de frecuencia, y extrae N subespectros. A continuación, los desplazadores de frecuencia 617-1 a 617-N devuelven los subespectros que se han extraído a sus respectivas bandas, antes de ser desplazados mediante los desplazadores de frecuencia 607-1 a 607-N del dispositivo de transmisión 510 ((E) de la FIG. 17). A continuación, el circuito de adición 619 suma entre sí todos los subespectros y obtiene la señal modulada combinada ((F) de la FIG. 17).

20 A continuación, el circuito de IFFT 629 realiza una transformación rápida de Fourier inversa para convertir la señal desde el dominio de frecuencia hasta el dominio de tiempo. Después, el circuito de conversión de paralelo-serie 621 realiza la conversión de paralelo-serie. En este momento, la señal de transmisión no se recibe en el dispositivo de recepción 520 para algunas bandas de las que se retiró el espectro en el dispositivo de transmisión 510. Por esta razón, se requiere algún tipo de procesamiento de compensación. Por ejemplo, no solo no hay un componente de la señal de transmisión en esta banda, sino que puede existir un componente de ruido que provoque la degradación de la característica de recepción. Por lo tanto, el circuito de compensación de la distorsión 618 realiza la compensación mediante la introducción de un valor basado en el subespectro que se recibió mediante el dispositivo de recepción 520 en la banda en la que la señal se transmitió en el dispositivo de transmisión 510 y mediante la introducción de "0" para una banda en la que se retiró la señal en el dispositivo de transmisión 510. De ese modo, el componente de ruido en la banda se retira para la banda en la que se retiró la señal en el dispositivo de transmisión 510 y se puede mejorar la característica de recepción.

De la manera anterior, el sistema de comunicación 500 divide la banda ocupada de una señal transmitida y organiza cada subespectro que se genera mediante la dispersión en localizaciones arbitrarias en el eje de frecuencia. Por esa razón, se pueden utilizar, de manera eficaz, bandas vacías discontinuas. Además, al no transmitir algunas bandas de un espectro de señales de transmisión, se reduce el ancho de banda de frecuencia que se requiere para la transmisión y resulta posible mejorar la eficacia de utilización de la frecuencia.

40 **[Documentos de la técnica anterior]**

[Documentos no de patente]

45 [Documento no de patente 1] Jun-ichi ABE y col., "A Study on Spectrum Puncturing Method for Bandwidth Decomposition Signal Transmission Employing Spectrum Editing Technique", Conferencia de la Sociedad IEICE, 2010, B-3-26, septiembre de 2010. El documento WO2010/034360 desvela un método en el que las muestras del dominio de frecuencia se dividen en bandas mediante ventanas de frecuencia rectangulares en un mapeador de subportadora. Cada banda pasa a través de una IDFT y se convierte en RF, después de esto se combinan las bandas. Las bandas se superponen ligeramente.

50 **Divulgación de la invención**

Problemas a resolver mediante la invención

55 Además, cuando se retira una señal en el dispositivo de transmisión 510, el componente retirado se pierde durante la transmisión. Resulta concebible un método de aumento de la eficacia de utilización de la frecuencia mediante el desplazamiento de frecuencia, permitiendo la superposición de algunos subespectros en el dominio de frecuencia, en lugar de la retirada de señales. En este método, no se retira el componente de frecuencia de ningún subespectro.

60 **Medios para resolver los problemas**

La invención es como se define en las reivindicaciones independientes.

Breve descripción de los dibujos

65 La FIG. 1 es un diagrama de configuración que muestra la configuración del sistema de transmisión de acuerdo con una realización de la presente invención.

La FIG. 2 es un diagrama de bloques que muestra la primera realización del dispositivo de transmisión de acuerdo con la presente invención.

La FIG. 3 es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la primera realización.

5 La FIG. 4 es un diagrama de bloques que muestra la primera realización del dispositivo de recepción de acuerdo con la presente invención.

La FIG. 5A es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la primera realización.

10 La FIG. 5B es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la primera realización.

La FIG. 5C es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la primera realización.

15 La FIG. 5D es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la primera realización.

La FIG. 5E es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la primera realización.

La FIG. 5F es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la primera realización.

20 La FIG. 6 es un diagrama de bloques que muestra la segunda realización del dispositivo de recepción de acuerdo con la presente invención.

La FIG. 7 es una gráfica que muestra el resultado de la evaluación del sistema de comunicación de la primera realización de la presente invención.

La FIG. 8 es un diagrama de bloques que muestra la segunda realización del dispositivo de transmisión de acuerdo con la presente invención.

25 La FIG. 9A es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la segunda realización.

La FIG. 9B es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la segunda realización.

30 La FIG. 9C es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la segunda realización.

La FIG. 10 es un diagrama de bloques que muestra la tercera realización del dispositivo de recepción de acuerdo con la presente invención.

La FIG. 11A es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

35 La FIG. 11B es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

La FIG. 11C es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

40 La FIG. 11D es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

La FIG. 11E es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

45 La FIG. 11F es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

La FIG. 11G es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

La FIG. 11H es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la tercera realización.

50 La FIG. 12 es un diagrama de bloques que muestra la tercera realización del dispositivo de transmisión de acuerdo con la presente invención.

La FIG. 13A es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la tercera realización.

La FIG. 13B es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la tercera realización.

55 La FIG. 13C es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la tercera realización.

La FIG. 13D es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión de acuerdo con la tercera realización.

La FIG. 14 es un diagrama de bloques que muestra la cuarta realización del dispositivo de recepción.

60 La FIG. 15A es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

La FIG. 15B es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

La FIG. 15C es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

65 La FIG. 15D es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de

acuerdo con la cuarta realización.

La FIG. 15E es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

5 La FIG. 15F es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

La FIG. 15G es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

La FIG. 15H es un gráfico de forma de onda que muestra el procesamiento del dispositivo de recepción de acuerdo con la cuarta realización.

10 La FIG. 16 es un diagrama de bloques que muestra un sistema de comunicación de acuerdo con la técnica relacionada.

La FIG. 17 es un gráfico de forma de onda que muestra el procesamiento del dispositivo de transmisión y del dispositivo de recepción de acuerdo con la técnica relacionada.

15 Realizaciones para llevar a cabo la invención

En lo sucesivo, en el presente documento las realizaciones de la presente invención se describirán con referencia a los dibujos.

20 En primer lugar se describirá el sistema de comunicación 10. Se debe observar que, con el fin de simplificar la descripción, se describirá el caso en que el sistema de comunicación transmite una señal únicamente mediante bandas vacías continuas, sin usar bandas vacías dispersas en el eje de frecuencia. Es decir, en la siguiente descripción, se omitirá un desplazador de frecuencia del dispositivo de transmisión y del dispositivo de recepción.

25 La FIG. 1 es un dibujo de configuración del sistema que muestra un esquema de la constitución del sistema de comunicación 10. El sistema de comunicación 10 está provisto de un dispositivo de transmisión 100 y un dispositivo de recepción 200. El dispositivo de transmisión 100 y el dispositivo de recepción 200 transmiten y reciben datos mediante una comunicación alámbrica o una comunicación inalámbrica.

30 En primer lugar, se describirá la constitución del dispositivo de transmisión 100. La FIG. 2 es un diagrama de bloques funcionales que expresa la configuración funcional del dispositivo de transmisión 100a de acuerdo con la primera realización. El dispositivo de transmisión 100a está provisto de un circuito de codificación de corrección de errores 101, un circuito de modulación 102, un banco de filtros de transmisión 103, un convertidor de D/A 104 y un circuito de control 105. El banco de filtros de transmisión 103 está provisto de un circuito de conversión de serie-paralelo 111, un circuito de FFT (transformación rápida de Fourier) 112, un circuito divisor 113, N (donde N es un número entero igual o mayor que 1) conmutadores 114-1 a 114-N, un circuito de adición 116, un circuito de IFFT (transformación rápida de Fourier inversa) 117 y un circuito de conversión de paralelo-serie 118.

40 La FIG. 3(A) y la FIG. 3(B) son dibujos que muestran la esencia del proceso cuando el dispositivo de transmisión 100a divide entre N ($N = 2$) el espectro de la señal de transmisión. A continuación, usando la FIG. 2, la FIG. 3(A) y la FIG. 3(B), se describirá cada componente del dispositivo de transmisión 100a y el flujo de la señal.

45 El circuito de codificación de corrección de errores 101 realiza la codificación de corrección de errores en la cadena de bits de los datos que son el objetivo de la transmisión (denominados en lo sucesivo en el presente documento "datos de transmisión") y produce un bit de codificación de corrección de errores. Los ejemplos específicos de la codificación de corrección de errores incluyen la corrección anticipada de errores (FEC) y los turbo códigos.

50 El circuito de modulación 102 genera una pluralidad de símbolos de modulación mediante la realización de un proceso de modulación (proceso de mapeo) en el bit de codificación de corrección de errores. Cada símbolo de modulación se genera como una señal modulada que tiene forma de onda, como se muestra en la FIG. 3(A). En concreto, el circuito de modulación 102 realiza el procesamiento de modulación mediante técnicas de modulación, tales como la modulación por desplazamiento de fase binaria (BPSK), la modulación por desplazamiento de fase en cuadratura (QPSK), la modulación por desplazamiento de fase óctuple (8PSK) y similares. El circuito de modulación 102 emite la señal modulada que se ha generado al banco de filtros de transmisión 103.

55 El convertidor de D/A 104 convierte la señal de salida del banco de filtros de transmisión 103 en una señal analógica (denominada en lo sucesivo en el presente documento "señal de transmisión"). La señal de transmisión que se ha convertido mediante el convertidor de D/A 104 se envía al trayecto de transmisión.

60 El circuito de control 105 controla el banco de filtros de transmisión 103 y genera una señal con una parte del espectro retirado de acuerdo con una norma predeterminada.

65 A continuación, se describirá la constitución del banco de filtros de transmisión 103. El circuito de conversión de serie-paralelo 111 realiza la conversión de serie-paralelo de la señal modulada que se ha introducido. El circuito de FFT 112 realiza una transformación rápida de Fourier en la señal modulada con conversión de serie-paralelo y convierte la señal modulada, desde una señal del dominio de tiempo hasta una señal del dominio de frecuencia. El

circuito divisor 113 divide la señal modulada que se ha convertido hasta el dominio de frecuencia de acuerdo con la banda de la frecuencia y genera N subespectros cuyas bandas son, respectivamente, diferentes. De manera específica, como se muestra por las líneas discontinuas 131 y 132 de la FIG. 3(A), el circuito divisor 113 multiplica los coeficientes predeterminados, que dividen la banda de señal en N (en el caso de la FIG. 3(A), $N = 2$), mediante la señal modulada. Mediante esta multiplicación, la señal modulada mostrada en la FIG. 3(B) se divide en N ($N = 2$) subespectros.

Los conmutadores 114-1 a 114-N se proporcionan en cada línea de datos de los N subespectros divididos mediante el circuito divisor 113. Por ejemplo, entre los N subespectros que se dividieron mediante el circuito divisor 113, el conmutador 114-1 se proporciona en la línea de datos a través de la que se envía el primer subespectro (subespectro 1). Además, entre los N subespectros que se dividieron mediante el circuito divisor 113, el conmutador 114-n se proporciona en la línea de datos a través de la que se envía el n-ésimo (n es un número entero de 1 a N) subespectro (subespectro n). Un extremo de los conmutadores 114-1 a 114-N está conectado al circuito divisor 113, mientras que el otro extremo está conectado al circuito de adición 116.

Los conmutadores 114-1 a 114-N se abren y cierran de acuerdo con el control del circuito de control 105. Los conmutadores 114-1 a 114-N que corresponden a las bandas que se consideran como bandas a eliminar mediante el circuito de control 105 (denominadas en lo sucesivo en el presente documento "bandas bloqueadas") se ponen en un estado abierto, de acuerdo con el control del circuito de control 105 (acción de apertura). Por otro lado, los conmutadores 114-1 a 114-N que corresponden a las bandas que se considera que no deben ser eliminadas mediante el circuito de control 105 (denominadas en lo sucesivo en el presente documento "bandas de paso") se ponen en un estado cerrado, de acuerdo con el control del circuito de control 105 (acción de cierre).

El circuito de adición 116 añade entre sí las salidas de los N conmutadores 114-1 a 114-N.

El circuito de IFFT 117 realiza una transformación rápida de Fourier inversa para convertir la señal que se ha añadido mediante el circuito de adición 116, desde el dominio de frecuencia hasta el dominio de tiempo. El circuito de conversión de paralelo-serie 118 realiza la conversión de paralelo-serie de la señal del dominio de tiempo que se ha emitido desde el circuito de IFFT 117 y emite la señal posterior a la conversión al convertidor de D/A 104.

En el dispositivo de transmisión 100a que se constituye de esta manera, los subespectros que se posicionan en las bandas bloqueadas se retiran mediante la acción de apertura de los conmutadores 114-1 a 114-N sin que se introduzcan en el circuito de adición 116. Por esa razón, no hay componentes de señal en las bandas bloqueadas. Mediante esta operación, el dispositivo de transmisión 100a genera una señal de un estado en el que se retira una parte del espectro.

A continuación, se describirá la constitución del dispositivo de recepción 200. La constitución de la primera realización y la constitución de la segunda realización difieren en términos del dispositivo de recepción 200. En lo sucesivo en el presente documento, se describirán las constituciones respectivas una a una.

La FIG. 4 es un diagrama de bloques funcionales que muestra la constitución de la primera constitución del dispositivo de recepción 200 (dispositivo de recepción 200a). Las FIG. 5A a 5F son dibujos que muestran las señales que se usan en el dispositivo de recepción 200a. El dispositivo de recepción 200a está provisto de un circuito de conversión de A/D 201, un primer circuito de conversión de serie-paralelo 202, un primer circuito de FFT 203, un circuito de estimación del trayecto de transmisión 2031, un circuito de ecualización 2032, un circuito de extracción 204, un circuito de compensación de la distorsión 205, un primer circuito de IFFT 206, un primer circuito de conversión de paralelo-serie 207, un primer circuito de desmodulación 208, un primer circuito de decodificación de corrección de errores 209, un circuito de generación de réplicas de señales de transmisión 210, un segundo circuito de conversión de serie-paralelo 211, un segundo circuito de FFT 212, un circuito divisor 213, una memoria intermedia de recepción 214, un circuito de combinación 215, un segundo circuito de IFFT 216, un segundo circuito de conversión de paralelo-serie 217, un segundo circuito de desmodulación 218, un segundo circuito de decodificación de corrección de errores 219 y un circuito de decisión dura 220.

El circuito de conversión de A/D 201 convierte la señal recibida mediante la antena del dispositivo de recepción 200a (señal recibida) en una señal digital. El circuito de conversión de A/D 201 emite la señal recibida después de la conversión al primer circuito de conversión de serie-paralelo 202. La FIG. 5A es un dibujo que muestra la señal recibida S1.

El primer circuito de conversión de serie-paralelo 202 lleva a cabo la conversión de serie-paralelo de la señal recibida.

El primer circuito de FFT 203 realiza una transformación rápida de Fourier sobre la señal recibida, en la que se llevó a cabo la conversión de serie-paralelo para convertir la señal recibida, desde una señal del dominio de frecuencia hasta una señal del dominio de tiempo.

El circuito de estimación del trayecto de transmisión 2031 estima el coeficiente del trayecto de transmisión que

muestra el estado del trayecto de transmisión desde el dispositivo de transmisión 100a hasta el dispositivo de recepción basándose en la señal recibida.

5 El circuito de ecualización 2032 retira la distorsión de fase de amplitud usando el coeficiente del trayecto de transmisión estimado mediante el circuito de estimación del trayecto de transmisión 2031. Por ejemplo, el circuito de ecualización 2032 puede retirar la distorsión de fase de amplitud llevando a cabo la multiplicación del inverso de un coeficiente del trayecto de transmisión (ceros forzados).

10 El circuito de extracción 204 multiplica los coeficientes predeterminados mediante la señal recibida que se convirtió al dominio de frecuencia y extrae N subespectros. Los coeficientes predeterminados que usa el circuito de extracción 204 son los mismos que los coeficientes predeterminados usados cuando el circuito divisor 113 del dispositivo de transmisión 100a divide la señal modulada.

15 El circuito de compensación de la distorsión 205 realiza un proceso de compensación de la distorsión en los N subespectros que se han extraído. La FIG. 5B muestra una señal que se ha generado mediante el procesamiento de compensación de la distorsión. El procesamiento de compensación de la distorsión significa el procesamiento que realiza la compensación usando una señal cuya energía eléctrica es "0" (valor nulo) en una banda en la que se ha retirado una señal en el dispositivo de transmisión 100a (banda bloqueada). En la FIG. 5B, una señal S2 en la que la energía eléctrica es "0" se acaba de añadir a la señal recibida (S1) que se ha sometido a la conversión de serie-paralelo. La banda de esta señal S2 es una banda bloqueada. El componente de ruido en una banda bloqueada se retira mediante el proceso de compensación de la distorsión, con lo que resulta posible mejorar una característica de recepción. Asimismo, el circuito de compensación de la distorsión 205 añade entre sí todos los subespectros después del proceso de compensación de la distorsión y genera la señal modulada combinada.

25 El primer circuito de IFFT 206 realiza una transformación rápida de Fourier inversa sobre la señal modulada combinada, para convertir la señal modulada, desde una señal del dominio de frecuencia hasta una señal del dominio de tiempo. El primer circuito de conversión de paralelo-serie 207 lleva a cabo la conversión de paralelo-serie en la señal modulada convertida en una señal del dominio de tiempo. El primer circuito de desmodulación 208 desmodula la señal modulada que se ha emitido desde el primer circuito de conversión de paralelo-serie 207 y la convierte en una cadena de bits (decisión dura) o calcula la probabilidad (decisión blanda).

30 El primer circuito de decodificación de corrección de errores 209 realiza un procesamiento de decodificación de corrección de errores en la cadena de bits que se ha restaurado mediante el primer circuito de desmodulación 208. Es decir, cuando una parte del espectro se retira en el dispositivo de transmisión 100a, incluso si el componente de señal perdido es omitido por el proceso de decodificación de corrección de errores del primer circuito de decodificación de corrección de errores 209, los datos transmitidos se pueden restaurar con una determinada tasa de error. El primer circuito de decodificación de corrección de errores 209 emite el resultado del procesamiento de decodificación de corrección de errores al circuito de generación de réplicas de señales de transmisión 210.

40 La FIG. 5C es un dibujo que muestra una señal generada mediante el circuito de generación de réplicas de señales de transmisión 210.

45 El circuito de generación de réplicas de señales de transmisión 210 genera una réplica de la señal de transmisión (denominada en lo sucesivo "réplica de señal de transmisión") basándose en la salida del primer circuito de decodificación de corrección de errores 209. Sin embargo, una réplica de señal de transmisión no es una réplica de la propia señal de transmisión que realmente se transmite mediante el dispositivo de transmisión 100a. Una réplica de señal de transmisión es una réplica de la señal de transmisión generada cuando todos los conmutadores 114-1 a 114-N experimentan una acción de cierre en el dispositivo de transmisión 100a (denominada en lo sucesivo "señal de transmisión de banda completa"). Es decir, el circuito de generación de réplicas de señales de transmisión 210 genera una réplica de la señal de transmisión en el caso de que no exista una banda bloqueada (señal de transmisión de banda completa) como la réplica de señal de transmisión. S3 de la FIG. 5C muestra una réplica de señal de transmisión. Como resulta evidente al comparar la FIG. 5A con la FIG. 5C, la banda de frecuencia que ocupa la réplica de señal de transmisión S3 se convierte en la banda que suma la banda de frecuencia de la señal recibida S1 y la banda de frecuencia en la que se ha añadido la señal nula S2 mediante el procesamiento de
55 compensación de la distorsión.

60 De manera específica, cuando el primer circuito de decodificación de corrección de errores 209 es del tipo de decisión dura, el circuito de generación de réplicas de señales de transmisión 210 está equipado con la misma constitución que el circuito de codificación de corrección de errores 101 y el circuito de modulación 102 del dispositivo de transmisión 100a y genera una réplica de señal de transmisión. Por otra parte, cuando el primer circuito de decodificación de corrección de errores 209 es del tipo de decisión blanda, se emite una probabilidad desde el primer circuito de decodificación de corrección de errores 209 hasta el circuito de generación de señales de réplicas de señales de transmisión 210. Por esa razón, en este caso, el circuito de generación de réplicas de
65 señales de transmisión 210 genera una réplica de señal de transmisión basándose en la probabilidad (réplica blanda). Por ejemplo, en el caso de que la técnica de modulación sea QPSK, la señal de réplica blanda se puede obtener mediante la siguiente Ecuación (1).

$$R=(1/2)^{1/2}\{\tan(\lambda_{lch}/2)+j \tanh (\lambda_{Qch}/2)\} \dots(1)$$

5 En este caso, R expresa la señal de réplica blanda, λ_{lch} expresa la probabilidad de una señal del eje I y λ_{Qch} expresa la probabilidad de una señal del eje Q.

10 El segundo circuito de conversión de serie-paralelo 211 lleva a cabo la conversión de serie-paralelo de la réplica de señal de transmisión generada mediante el circuito de generación de réplicas de señales de transmisión 210. El segundo circuito de FFT 212 realiza una transformación rápida de Fourier sobre la réplica de señal de transmisión mediante la que se lleva a cabo la conversión de serie-paralelo, para convertir la réplica de señal de transmisión, desde una señal del dominio de tiempo hasta una señal del dominio de frecuencia.

15 El circuito divisor 213 elimina la señal que consiste únicamente en bandas bloqueadas de la réplica de señal de transmisión que se convirtió al dominio de frecuencia. La FIG. 5D es un dibujo que muestra el esquema del proceso del circuito divisor 213. La FIG. 5E es un dibujo que muestra la señal emitida mediante el circuito divisor 213. S4 de la FIG. 5D expresa la señal localizada en la banda de paso en el dispositivo de transmisión 100a entre la réplica de señal de transmisión. S5 de la FIG. 5D expresa la señal localizada en la banda bloqueada en el dispositivo de transmisión 100a entre la réplica de señal de transmisión. El circuito divisor 213 emite la señal S5 localizada en la banda bloqueada en el dispositivo de transmisión 100a entre la réplica de señal de transmisión, como se muestra en la FIG. 5E.

20 En lo sucesivo en el presente documento, se describirá un ejemplo específico del procesamiento del circuito divisor 213. En primer lugar, el circuito divisor 213 divide una réplica de señal de transmisión en N subespectros. A continuación, el circuito divisor 213 elimina los subespectros de las bandas correspondientes a los conmutadores 114-1 a 114-N que han experimentado una acción de apertura en el dispositivo de transmisión 100a. El circuito divisor 213 suma entre sí los subespectros que se han eliminado para generar una señal de réplica de las bandas bloqueadas en el dispositivo de transmisión 100a (denominada en lo sucesivo "réplica de subespectro"). La señal S5 mostrada en las FIG. 5D a 5F es equivalente a una réplica de subespectro.

30 Se describirá un ejemplo concreto del procesamiento mediante el circuito divisor 213. En primer lugar, el circuito divisor 213 divide la señal de réplica en N subespectros mediante el mismo procesamiento que el circuito divisor 113 del dispositivo de transmisión 100a. El circuito divisor 213 está provisto de N conmutadores y controla los conmutadores mediante una acción que invierte la acción de apertura y la acción de cierre de los conmutadores 114-1 a 114-N del dispositivo de transmisión 100a. Es decir, un conmutador que se sometió a la acción de apertura en el dispositivo de transmisión 100a se convierte en una acción de cierre en el circuito divisor 213 y un conmutador que se sometió a la acción de cierre en el dispositivo de transmisión 100a se convierte en una acción de apertura en el circuito divisor 213. El circuito divisor 213 genera la réplica de subespectro sumando entre sí las salidas de los conmutadores que se controlan de esta manera.

40 La memoria intermedia de recepción 214 almacena temporalmente durante un tiempo predeterminado la salida del circuito de ecualización 2032. El tiempo predeterminado es el tiempo hasta que la señal recibida que se emite en la misma temporización desde el circuito de ecualización 2032 se procesa mediante el circuito de extracción 204, el circuito de compensación de la distorsión 205, el primer circuito de IFFT 206, el primer circuito de conversión de paralelo-serie 207, el primer circuito de desmodulación 208, el primer circuito de decodificación de corrección de errores 209, el circuito de generación de réplicas de señales de transmisión 210, el segundo circuito de conversión de serie-paralelo 211, el segundo circuito de FFT 212 y el circuito divisor 213 y la réplica de subespectro se emite desde el circuito divisor 213.

50 La FIG. 5F es un dibujo que muestra la señal que se genera mediante el circuito de combinación 215. El circuito de combinación 215 combina la señal recibida S1 que se emite desde la memoria intermedia de recepción 214 y la réplica de subespectro S5 que se emite desde el circuito divisor 213 y genera una señal combinada. En este momento, la réplica de subespectro que se combina con la señal recibida es la réplica de subespectro que se genera a partir de esta señal recibida.

55 El segundo circuito de IFFT 216 realiza una transformación rápida de Fourier inversa sobre la señal combinada para convertir la señal combinada, desde una señal del dominio de frecuencia hasta una señal del dominio de tiempo. El segundo circuito de conversión de paralelo-serie 217 realiza la conversión de paralelo-serie en la señal combinada que se ha convertido en una señal del dominio de tiempo. El segundo circuito de desmodulación 218 desmodula la señal combinada que se ha emitido desde el segundo circuito de conversión de paralelo-serie 217 y restaura la cadena de bits.

60 El segundo circuito de decodificación de corrección de errores 219 realiza un procesamiento de decodificación de corrección de errores en la cadena de bits que se ha restaurado mediante el segundo circuito de desmodulación 218. El segundo circuito de decodificación de corrección de errores 219 emite el resultado del procesamiento de decodificación de corrección de errores al circuito de decisión dura 220. El circuito de decisión dura 220 realiza el procesamiento de decisión dura basándose en la salida del segundo circuito de decodificación de corrección de

errores 219 y restaura los datos de transmisión. Cabe señalar que, en caso de que el segundo circuito de descodificación de corrección de errores 219 sea del tipo de decisión dura, el circuito de decisión dura 220 es innecesario.

5 En el dispositivo de recepción 200a de acuerdo con la primera constitución que se constituye de esta manera, mediante el procesamiento de descodificación de corrección de errores del primer circuito de descodificación de corrección de errores 209, la restauración de los datos transmitidos se realiza con una tasa de error que incluye el componente de señal de la parte faltante, a partir de la señal recibida en la que falta una parte del componente de señal. Basándose en los datos transmitidos después de la restauración, se genera una réplica de subespectro y, mediante la combinación de la señal recibida y la réplica de subespectro, se ecualiza hacia un espectro que está más cerca del espectro de la señal de transmisión de banda completa, en comparación con el espectro de la señal recibida. Dado que la descodificación se realiza usando esta señal combinada, resulta posible mejorar la tasa de error.

15 La FIG. 6 es un dibujo de bloques funcionales que muestra la constitución de la segunda realización del dispositivo de recepción 200 (dispositivo de recepción 200b). El dispositivo de recepción 200b de acuerdo con la segunda realización repite la etapa de generación de réplicas en el dispositivo de recepción 200a de acuerdo con la primera realización (es decir, la etapa que regenera el espectro que se retiró en el dispositivo de recepción 100a) M veces (donde M es un número entero igual o mayor que 2). Mediante este proceso repetido, se consigue regenerar el espectro en una banda bloqueada con mayor precisión.

25 El dispositivo de recepción 200b está provisto de M bloques de retroalimentación 230-1 a 230-M. El bloque de retroalimentación 230-m ($m = 1, \dots, M$) está provisto de un circuito de generación de réplicas de señales de transmisión 210-m, un segundo circuito de conversión de serie-paralelo 211-m, un segundo circuito de FFT 212-m, un circuito divisor 213-m, una memoria intermedia de recepción 214-m, un circuito de combinación 215-m, un segundo circuito de IFFT 216-m, un segundo circuito de conversión de paralelo-serie 217-m, un segundo circuito de desmodulación 218-m y un segundo circuito de descodificación de corrección de errores 219-m.

30 Entre los diversos componentes del dispositivo de recepción 200b de acuerdo con la segunda realización, se otorgarán los mismos nombres y números de referencia a los mismos componentes del dispositivo de recepción 200a de la primera realización, omitiendo las descripciones de los mismos.

35 Como resulta evidente a partir de la FIG. 6, en el dispositivo de recepción 200b, la salida del segundo circuito de descodificación de corrección de errores 219-m de cada bloque de retroalimentación 230-m se convierte en la entrada del circuito de generación de réplicas de señales de transmisión 210-m+1 del bloque de retroalimentación 230-m+1 de la siguiente fase. Además, la señal recibida que se emite desde la memoria intermedia de recepción 214-m de cada bloque de retroalimentación 230-m se convierte en la entrada para la memoria intermedia de recepción 214-m+1 del bloque de retroalimentación 230-m+1 de la siguiente fase. La salida del bloque de retroalimentación 230-M de la última fase (M-ésima) se introduce en el circuito de decisión dura 220 y se restauran los datos de transmisión.

45 En el dispositivo de recepción 200b de acuerdo con la segunda realización que se constituye de esta manera, la regeneración del espectro que se retira en el dispositivo de transmisión 100a se realiza repetidamente basándose en una función de corrección de errores. Mediante esta repetición, resulta posible realizar la descodificación usando un espectro que está más cerca del espectro de una señal de transmisión de banda completa.

[Evaluación]

50 La FIG. 7 es una gráfica que muestra el resultado de la evaluación de la eficacia que presenta el sistema de comunicación 10. El dispositivo de transmisión 100a transmite eliminando un octavo del espectro y, en el lado de recepción, se realizó la compensación de la distorsión en el dispositivo de recepción de acuerdo con la técnica relacionada (por ejemplo, el dispositivo de recepción 520) y el dispositivo de recepción 200 de la presente invención. La FIG. 7 muestra la relación de señal respecto a ruido frente a la BLER (tasa de error de bloque: 1 bloque son 54 octetos) característica en este tipo de procesamiento de compensación de la distorsión. En cuanto a los parámetros usados para la simulación por ordenador, se usa QPSK como técnica de modulación en el lado transmisor, siendo la tasa de codificación 3/4. Además, la compensación de la distorsión basada en la réplica se realiza solo una vez en el dispositivo de recepción 200. Es decir, la FIG. 7 expresa el resultado del proceso mediante el dispositivo de recepción 200a de la primera realización. Comparando las relaciones de señal respecto a ruido con una BLER de 10^{-3} , como se muestra con la flecha, resulta evidente que el dispositivo de recepción 200 tiene un efecto de aproximadamente 2,1 dB, en comparación con el dispositivo de recepción de la técnica relacionada.

65 Siempre que los conmutadores 114-1 a 114-N estén constituidos para ser capaces de retirar los subespectros localizados en la banda bloqueada, estos pueden tener una constitución distinta a la constitución mencionada anteriormente.

De manera similar al dispositivo de transmisión 500 mostrado en la FIG. 16, el dispositivo de transmisión 100a puede

estar constituido de tal manera que esté provisto de N desplazadores de frecuencia 607-1 a 607-N. En este caso, el otro extremo de los conmutadores 114-1 a 114-N se conecta a los desplazadores de frecuencia 607-1 a 607-N que corresponden a los conmutadores respectivos 114-1 a 114-N.

5 Los desplazadores de frecuencia 607-1 a 607-N organizan los subespectros introducidos a través de los conmutadores 114-1 a 114-N en bandas predeterminadas sobre el eje de frecuencia, que se asocian con antelación. En concreto, para un desplazador de frecuencia cuya banda, en la que se va a disponer un subespectro, corresponde a una banda bloqueada, dado que los conmutadores 114-1 a 114-N que están aguas arriba han experimentado una acción de apertura, no se introduce un subespectro. A la inversa, para un desplazador de
10 frecuencia cuya banda, en la que se va a disponer un subespectro, corresponde a una banda de paso, dado que los conmutadores 114-1 a 114-N que están aguas arriba han experimentado una acción de cierre, se introduce un subespectro. De esta manera, los desplazadores de frecuencia que corresponden a las bandas de paso organizan los subespectros en las bandas predeterminadas sobre el eje de frecuencia y los emiten al circuito de adición 116. El dispositivo de recepción de la realización se puede aplicar a una señal de transmisión que se transmite desde
15 este tipo de dispositivo de transmisión.

Las siguientes realizaciones de la presente invención se refieren a la compensación de la distorsión en el lado de recepción, en un método de comunicación que realiza la transmisión eliminando una parte del espectro de una señal de transmisión.

20 En un sistema de comunicación inalámbrica que usa el dispositivo de recepción de la primera o segunda realizaciones, descritas anteriormente, con el fin de aumentar la eficacia de utilización de la frecuencia, la transmisión se realiza eliminando una parte del espectro de la señal de transmisión y el dispositivo de recepción restaura la señal de transmisión realizando la compensación de la distorsión que conlleva insertar un "0" en el componente de señal que corresponde a la banda que se eliminó en el lado de transmisión. Aunque la eficacia de
25 utilización de la frecuencia aumenta de acuerdo con este método, dado que se retira una banda en el lado de transmisión, ha surgido el problema de que se pierde el componente de señal de esa banda.

30 En la realización de la presente invención, descrita a continuación, en el dispositivo de transmisión se generan N subespectros que son divisiones del espectro y la transmisión se lleva a cabo realizando una conversión de frecuencias con el fin de superponer algunos de los subespectros en la misma frecuencia. De esa manera, la eficacia de utilización de la frecuencia aumenta en una parte equivalente al ancho de banda de frecuencia que está superpuesto y el propio componente de señal no se pierde.

35 Mientras tanto, en el dispositivo de recepción, con el fin de dividir los subespectros superpuestos, mediante la generación de réplicas de los subespectros a partir de la señal recibida, estos se retiran de la señal recibida. De esa manera, cada subespectro se genera al tiempo que se compensa y, devolviendo las frecuencias al nivel original y combinándolas, se restaura la señal original.

40 En cuanto a la característica específica del método de generación de una réplica de un subespectro, mediante la división de la señal recibida en el mismo ancho de banda de frecuencia que cada subespectro en el proceso de división en el dispositivo de transmisión y con una frecuencia después de realizar el cambio de frecuencias del subespectro, la extracción de cada subespectro (con un componente superpuesto) y su devolución a la frecuencia original y su combinación, se desmodula temporalmente mediante la señal generada. La señal que se obtiene
45 mediante la desmodulación temporal se remodula y, dividiéndola de la misma manera que el dispositivo de transmisión y llevando a cabo un cambio de frecuencias, se obtiene una réplica de cada subespectro. Al ensamblar estas réplicas, cada N-1, y restándolas de la señal recibida, se obtienen N subespectros sin componentes superpuestos. Al devolver éstos a su frecuencia original y combinarlos, resulta posible obtener la señal transmitida sin ningún componente superpuesto.

50 Cabe señalar que en la presente realización no hay necesidad de realizar un procesamiento adicional, tal como la expansión del espectro durante la superposición de subespectros, y, de este modo, también se obtiene el efecto de que la configuración del circuito sea sencilla.

55 En lo sucesivo en el presente documento, se describirá la presente realización haciendo referencia a los dibujos. Cabe señalar que, con el fin de simplificar la descripción, se describirá el caso de la transmisión de una señal únicamente mediante bandas vacías continuas, sin usar bandas vacías dispersas en el eje de frecuencia.

60 La FIG. 8 es un diagrama de bloques que expresa la configuración funcional de la segunda realización del dispositivo de transmisión 100b. El dispositivo de transmisión 100b está provisto de un primer circuito de codificación 2100, un primer circuito de modulación 2101, un banco de filtros de transmisión 2102 y un convertidor de D/A 2103.

65 El banco de filtros de transmisión 2102 está provisto de un primer circuito de conversión de serie-paralelo 2106, un primer circuito de FFT (transformación rápida de Fourier) 2107, un primer circuito divisor 2108, unos primeros circuitos de conversión de frecuencias 2109 a 2109-N, un primer circuito de combinación 2110, un primer circuito de IFFT (transformación rápida de Fourier inversa) 2111 y un primer circuito de conversión de paralelo-serie 2112.

A continuación, se describirá la acción del dispositivo de transmisión 100b.

5 Las FIG. 9A a 9C son dibujos conceptuales que muestran el procesamiento cuando el dispositivo de transmisión 100b de acuerdo con la segunda realización divide entre N ($N = 2$) el espectro de señales de transmisión. El primer circuito de codificación 2100 y el primer circuito de modulación 2101 generan una pluralidad de símbolos de modulación realizando el procesamiento de codificación de corrección de errores y el procesamiento de modulación (mapeo de símbolos) en los datos que se van a transmitir. Cada símbolo de modulación se genera como una señal modulada que tiene forma de onda, como se muestra en la FIG. 9A. En concreto, el primer circuito de modulación 10 2101 realiza el procesamiento de modulación mediante técnicas de modulación, tales como BPSK (modulación por desplazamiento de fase binaria), QPSK (modulación por desplazamiento de fase en cuadratura), 8PSK (modulación por desplazamiento de fase óctuple) y similares. El primer circuito de modulación de 2101 emite la señal modulada generada al banco de filtros de transmisión 2102.

15 A continuación, se describirá el funcionamiento del banco de filtros de transmisión 2102. El primer circuito de conversión de serie-paralelo 2106 lleva a cabo la conversión de serie-paralelo en la señal modulada que se ha introducido. El primer circuito de FFT 2107 realiza una transformación rápida de Fourier sobre las señales moduladas que han experimentado la conversión de serie-paralelo, para convertir las señales moduladas, desde 20 señales del dominio de tiempo hasta señales del dominio de frecuencia. El primer circuito divisor 2108 divide en componentes de bandas de frecuencia arbitrarias las señales moduladas que se han convertido al dominio de frecuencia y genera N ($N=2, 3, \dots$) subespectros cuyas bandas difieren respectivamente.

25 Específicamente, como se muestra en la FIG. 9A, el primer circuito divisor 2108 multiplica los coeficientes de filtro (el número de coeficientes de filtro es igual que el número de subespectros a extraer), que dividen (extraen) la banda de señal en N ($N = 2$ en el caso de la FIG. 9A), mediante la señal modulada. Al multiplicar cada coeficiente de filtro mediante la señal modulada, como se muestra en la FIG. 9B, la señal modulada se divide en N ($N = 2$) subespectros n.º 1 y n.º 2.

30 Los primeros circuitos de conversión de frecuencias 2109-1 a 2109-N convierten mediante Δf las frecuencias centrales, de manera que cada uno de los N subespectros se superpone parcialmente en el eje de frecuencia. Por ejemplo, como se muestra en la FIG. 9C, los N subespectros ($N = 2$) se superponen parcialmente. El primer circuito de combinación 2110 añade entre sí los N subespectros que se han convertido en frecuencia. El primer circuito de IFFT 2111 realiza una transformación rápida de Fourier inversa para convertir los subespectros que se han 35 combinado después de la conversión de frecuencias, desde una señal del dominio de frecuencia hasta una señal del dominio de tiempo. El primer circuito de conversión de paralelo-serie 2112 lleva a cabo la conversión de paralelo-serie de la señal del dominio de tiempo que se ha emitido desde el primer circuito de IFFT 2111 y emite la señal después de la conversión al convertidor de D/A 2103. El convertidor de D/A 2103 convierte la señal de salida del banco de filtros de transmisión en una señal analógica (denominada en lo sucesivo "señal de transmisión"). La señal de transmisión que se ha convertido mediante el convertidor de D/A 2103 se envía al trayecto de transmisión.

40 En el dispositivo de transmisión 100b que se constituye de esta manera, algunos de los subespectros se superponen mediante los primeros circuitos de conversión de frecuencias 2109-1 a 2109-N. Por esta razón, las bandas de frecuencia que ocupa la señal de transmisión se hacen pequeñas de acuerdo con el ancho de banda superpuesto.

45 A continuación, se describirá la constitución del dispositivo de recepción 200c.

50 La FIG. 10 es un dibujo de bloques que muestra la constitución funcional de la tercera realización del dispositivo de recepción 200c. El dispositivo de recepción 200c se constituye a partir de un circuito de conversión de A/D 2200, un banco de filtros de recepción 2201, un primer circuito de desmodulación 2202, un primer circuito de decodificación 2203, un circuito de recodificación 2204, un circuito de remodulación 2205, un banco de filtros de generación de réplicas de subespectro 2206, un circuito de memoria intermedia de recepción 2207, unos circuitos de sustracción 2209-1 a 2209-N, un banco de filtros de combinación 2213, un segundo circuito de desmodulación 2214 y un segundo circuito de decodificación 2215.

55 El banco de filtros de recepción 2201 se constituye a partir de un segundo circuito de conversión de serie-paralelo 2219, un segundo circuito de FFT 2220, un circuito de estimación del trayecto de transmisión 2221, un circuito de equalización 2222, un segundo circuito de IFFT 2223, un segundo circuito de conversión de paralelo-serie 2224, un segundo circuito divisor 2225, unos segundos circuitos de conversión de frecuencias 2226-1 a 2226-N, un segundo 60 circuito de combinación 2227, un segundo circuito de IFFT 2228 y un tercer circuito de conversión de paralelo-serie 2229.

65 El banco de filtros de generación de réplicas de subespectro 2206 se constituye a partir de un tercer circuito de conversión de serie-paralelo 2230, un tercer circuito de FFT 2231, un tercer circuito divisor 2232, unos terceros circuitos de conversión de frecuencias 2233-1 a 2233-N, unos cuartos circuitos de IFFT 2234-1 a 2234-N y unos cuartos circuitos de conversión de paralelo-serie 2235-1 a 2235-N. El banco de filtros de combinación 2213 se constituye a partir de los cuartos circuitos de conversión de serie-paralelo 2240-1 a 2240-N, los cuartos circuitos de

FFT 2241-1 a 2241-N, los cuartos circuitos de conversión de frecuencias 2242-1 a 2242-N, un tercer circuito de combinación 2243, un quinto circuito de IFFT 2244 y un quinto circuito de conversión de paralelo-serie 2245.

A continuación, se describirá el funcionamiento del dispositivo de recepción 200c.

5 Las FIG. 11A a 11H son diagramas conceptuales que muestran la señal usada en el dispositivo de recepción 200c de acuerdo con la tercera realización. En primer lugar, para una señal recibida, el dispositivo de recepción 200c devuelve un subespectro superpuesto a su frecuencia original y realiza la desmodulación y la decodificación temporales usando esto. El circuito de conversión de A/D 2200 convierte la señal que se ha recibido mediante la
10 antena del dispositivo de recepción 200c (no ilustrada) (señal recibida) en una señal digital. El circuito de conversión de A/D 2200 emite la señal recibida después de la conversión al banco de filtros de recepción 2201 (FIG. 11A).

En el banco de filtros de recepción 2201, el segundo circuito de conversión de serie-paralelo 2219 lleva a cabo la conversión de serie-paralelo de la señal recibida. El segundo circuito de FFT 2220 realiza una transformación rápida de Fourier sobre las señales recibidas que han experimentado la conversión de serie-paralelo y convierte las señales recibidas, desde señales del dominio de tiempo hasta señales del dominio de frecuencia. El circuito de estimación del trayecto de transmisión 2221 estima un coeficiente del trayecto de transmisión usando señales conocidas, tales como una señal de entrenamiento, una señal de referencia y una señal de sondeo. El circuito de ecualización 2222 compensa la distorsión de fase de amplitud de las señales recibidas mediante el procesamiento de ecualización en el dominio de frecuencia usando el coeficiente del trayecto de transmisión estimado en el circuito de estimación del trayecto de transmisión 2221. El método de ceros forzados y similares son ejemplos conocidos del procesamiento de ecualización en el dominio de frecuencia. Las señales ecualizadas se emiten al segundo circuito de IFFT 2223 y al segundo circuito divisor 2225. El segundo circuito de IFFT 2223 lleva a cabo una transformación rápida de Fourier inversa sobre las señales recibidas después de la ecualización en el dominio de frecuencia, para convertirlas en señales del dominio de tiempo. El segundo circuito de conversión de paralelo-serie 2224 lleva a cabo la conversión de paralelo-serie de las señales recibidas que se han sometido a una transformación de Fourier inversa y las emite al circuito de memoria intermedia de recepción 2207.

Mientras tanto, el segundo circuito divisor 2225 multiplica los coeficientes de filtro, correspondientes a los coeficientes de filtro usados con el fin de generar los N subespectros en el dispositivo de transmisión 100b, mediante la señal recibida que se ha sometido a la ecualización en el dominio de frecuencia para dividirla en subespectros. En este caso, la diferencia con la generación de los subespectros en el banco de filtros de transmisión 2102 es el uso de coeficientes de filtro que desplazan la frecuencia de manera similar a la conversión de frecuencias realizada en los primeros circuitos de conversión de frecuencias 2109-1 a 2109-N del banco de filtros de transmisión 2102. Es decir, dado que cada subespectro que se genera mediante la multiplicación de un coeficiente de filtro se transmite después de realizarse la conversión de frecuencias, con el fin de generar cada subespectro a partir de la señal recibida, resulta necesario usar la versión desplazada en frecuencia y no el coeficiente de filtro en el banco de filtros de transmisión 2102.

Los segundos circuitos de conversión de frecuencias 2226-1 a 2226-N devuelven cada subespectro a la frecuencia original mediante la operación inversa de la conversión de frecuencias en los primeros circuitos de conversión de frecuencias 2109-1 a 2109-N del banco de filtros de transmisión 2102 (cambio de frecuencia solamente en $-\Delta f$) (FIG. 11B). El segundo circuito de combinación 2227 añade y combina los subespectros ecualizados de N canales que se han convertido en frecuencia (FIG. 11C). El segundo circuito de IFFT 2228 lleva a cabo una transformación rápida de Fourier inversa para convertir las señales que se han añadido entre sí mediante el segundo circuito de combinación 2227, desde una señal del dominio de frecuencia hasta una señal del dominio de tiempo. El tercer circuito de conversión de paralelo-serie 2229 lleva a cabo la conversión de paralelo-serie de la señal del dominio de tiempo emitida desde el tercer circuito de IFFT 2228.

La salida del tercer circuito de conversión de paralelo-serie 2229 en el banco de filtros de recepción 2201 se pasa al primer circuito de desmodulación 2202 y el primer circuito de desmodulación 2202 y el primer circuito de decodificación 2203 realizan la desmodulación y la decodificación temporales de la señal en el dominio de tiempo.

El circuito de recodificación 2204 y el circuito de remodulación 2205 generan una pluralidad de símbolos de modulación realizando el proceso de recodificación y el proceso de remodulación (proceso de mapeo) en los datos que se adquirieron mediante la desmodulación y la decodificación temporales (FIG. 11D). En el caso de usar un valor de decisión blanda (probabilidad) como un valor de decodificación y desmodulación temporales, también resulta posible generar directamente una señal de réplica de decisión blanda sin pasar por el proceso de recodificación. La réplica de señal de transmisión que se genera de esta manera se entrega al banco de filtros de generación de réplicas de subespectro 2206.

El banco de filtros de generación de réplicas de subespectro 2206 tiene la misma constitución que el banco de filtros de transmisión 2102 en el dispositivo de transmisión 100b. El tercer circuito de conversión de serie-paralelo 2230 lleva a cabo la conversión de serie-paralelo de la señal. El tercer circuito de FFT 2231 realiza una transformación rápida de Fourier sobre las señales remoduladas que experimentaron la conversión de serie-paralelo, para convertir las señales remoduladas, desde señales del dominio de tiempo hasta señales del dominio de frecuencia. El segundo

circuito divisor 2232 multiplica las señales de réplica del dominio de frecuencia que se emitieron mediante el tercer circuito de FFT 2231 y los coeficientes de filtro que corresponden a los coeficientes de filtro que se usaron para generar los N subespectros en el primer circuito divisor 2108 del dispositivo de transmisión 100b, para generar de ese modo N réplicas de subespectro de transmisión (FIG. 11E).

5 Los terceros circuitos de conversión de frecuencias 2233-1 a 2233-N realizan la conversión de frecuencias de réplica de subespectro en cada réplica de subespectro de la misma manera que los primeros circuitos de conversión de frecuencias 2109-1 a 2109-N del dispositivo de transmisión 100b. Los cuartos circuitos de IFFT 2234-1 a 2234-N realizan una transformación rápida de Fourier inversa para convertir las N señales de salida de canal de los terceros circuitos de conversión de frecuencias 2233-1 a 2233-N, desde señales del dominio de frecuencia hasta señales del dominio de tiempo. Los cuartos circuitos de conversión de paralelo-serie 2235-1 a 2235-N llevan a cabo la conversión de paralelo-serie de las señales del dominio de tiempo emitidas desde los cuartos circuitos de IFFT 2234-1 a 2234-N, para producir la salida del banco de filtros de generación de réplicas de subespectro 2206.

15 El circuito de memoria intermedia de recepción 2207 mantiene la salida del segundo circuito de conversión de paralelo-serie 2224 en el banco de filtros de recepción 2201 y desempeña el papel de un dispositivo de retardo que absorbe el tiempo de retardo de procesamiento desde el segundo circuito divisor 2225 al banco de filtros de generación de réplicas de subespectro 2206.

20 Los circuitos de sustracción 2209-1 a 2209-N se proporcionan, respectivamente, en N canales y, a partir de la señal recibida que se almacena en el circuito de memoria intermedia de recepción 2207, seleccionan y restan una N-1 réplica de subespectro diferente, entre las mencionadas N réplicas de subespectro. Mediante este proceso, el subespectro restante único, que corresponde a la N-1 réplica de subespectro que no se restó, se extrae de la señal que se almacenó en el circuito de memoria intermedia de recepción 2207 (FIG. 11F, FIG. 11G).

25 En el banco de filtros de combinación 2213, los cuartos circuitos de conversión de serie-paralelo 2240-1 a 2240-N realizan la conversión de serie-paralelo de las N señales de canal que son la salida de los restadores mencionados anteriormente 2209-1 a 2209-N. Los cuartos circuitos de FFT 2241-1 a 2241-N llevan a cabo una transformación rápida de Fourier en las señales recibidas que se han sometido a la conversión de serie-paralelo y convierten cada salida de los cuartos circuitos de conversión de serie-paralelo 2240-1 a 2240-N, desde una señal del dominio de tiempo hasta una señal del dominio de frecuencia.

30 Los cuartos circuitos de conversión de frecuencias 2242-1 a 2242-N realizan la misma conversión de frecuencias que la conversión de frecuencias en los segundos circuitos de conversión de frecuencias 2226-1 a 2226-N en el banco de filtros de recepción 2201. El tercer circuito de combinación 2243 añade y combina las señales de N canales que se convirtieron en frecuencia en los cuartos circuitos de conversión de frecuencias 2242-1 a 2242-N (FIG. 11H). El quinto circuito de IFFT 2244 lleva a cabo una transformación rápida de Fourier inversa para convertir las señales que se añadieron entre sí mediante el tercer circuito de combinación 2243, desde señales del dominio de frecuencia hasta señales del dominio de tiempo. El quinto circuito de conversión de paralelo-serie 2245 lleva a cabo la conversión de paralelo-serie de la señal del dominio de tiempo que se emite desde el quinto circuito de IFFT 2244, para producir la salida del banco de filtros de combinación 2213.

45 El segundo circuito de desmodulación 2214 y el segundo circuito de descodificación 2215 desmodulan y descodifican, respectivamente, la señal del dominio de tiempo.

De acuerdo con el dispositivo de recepción de la tercera realización, restando la combinación de N-1 réplicas de subespectro de la señal recibida después de la ecualización, se extraen los N subespectros y, mediante la combinación y la desmodulación/descodificación de los mismos, resulta posible realizar la división y la compensación de los subespectros que se superponen en el dispositivo de transmisión 100b.

50 Cabe señalar que en el dispositivo de recepción mencionado anteriormente de acuerdo con la tercera realización, mediante la reintroducción del resultado de la descodificación del segundo circuito de descodificación 2215 en el circuito de recodificación 2204 y la repetición del procesamiento desde el circuito de recodificación 2204 al segundo circuito de descodificación 2215, se reduce la interferencia residual y resulta posible mejorar la precisión de la división, es decir, la característica de recepción.

A continuación, se describirá otra realización de la presente invención.

60 En la realización que se describe en lo sucesivo en el presente documento, los N subespectros que han dividido el espectro se generan en el dispositivo de transmisión. A continuación, aquellos subespectros distintos al subespectro con la banda más ancha se someten a la expansión de espectro en un intervalo que se ajusta al mismo ancho de banda, se superponen mediante la conversión de frecuencias a la misma frecuencia y, después, se transmiten. Mientras que la tasa de transmisión de información es constante, dado que el ancho de banda de frecuencia del subespectro con la banda más ancha se convierte en el ancho de banda ocupado, la eficacia de utilización de la frecuencia aumenta y el propio componente de señal no se pierde.

Por otro lado, en el dispositivo de recepción, con el fin de dividir los subespectros superpuestos, se generan réplicas de los subespectros a partir de la señal recibida y se retiran de la señal recibida. De este modo, cada subespectro se regenera al mismo tiempo que se compensa y, devolviéndolos a sus frecuencias originales y combinándolos, se restaura la señal original.

5 La característica específica del método de generación de una réplica de subespectro consiste en realizar, en primer lugar, la modulación temporal de la señal de componente principal de la señal recibida. Mediante la desmodulación temporal, el componente de señal aparece también en el componente de frecuencia que ocuparon los otros subespectros en el dispositivo de transmisión. Mediante la remodulación de la señal que se obtuvo mediante la
10 desmodulación temporal, y dividiéndola de la misma forma que el dispositivo de transmisión, realizando el procesamiento de expansión y el cambio de frecuencias, se obtiene una réplica de cada subespectro. Al combinar estas réplicas, cada N-1, y restándolas de la señal recibida, se obtiene el subespectro N sin componentes superpuestos. En cuanto a los subespectros que se sometieron al proceso de expansión, se lleva a cabo una expansión inversa y, devolviéndolos a sus frecuencias originales y combinándolos, resulta posible obtener la señal
15 transmitida sin componentes superpuestos.

Cabe señalar que en la siguiente realización, debido a los componentes que se expanden y superponen, es decir, la expansión de subespectro de los subespectros distintos al subespectro más ancho, estos se convierten en interferencia a nivel del ruido para el componente principal, que es el subespectro con la banda más ancha y, por lo tanto, aumenta la precisión de las réplicas generadas en el lado de recepción. Es decir, se obtiene el efecto de
20 aumento de la posibilidad de poder restaurar la señal.

La FIG. 12 es un diagrama de bloques que muestra la constitución funcional de la tercera realización del dispositivo de transmisión 100c. El dispositivo de transmisión 100c está equipado con un primer circuito de codificación 3100,
25 un primer circuito de modulación 3101, un banco de filtros de transmisión 3102, unos primeros circuitos de multiplicación por secuencia de expansión 3103-1 a 3103-M ($M=N-1$), un primer circuito de peine 3104 y un convertidor de D/A 3105. El banco de filtros de transmisión 3102 está provisto de un primer circuito de conversión de serie-paralelo 3106, un primer circuito de FFT (transformación rápida de Fourier) 3107, un primer circuito divisor 3108, unos primeros circuitos de conversión de frecuencias 3109-1 a 3109-N, unos primeros circuitos de IFFT (transformación rápida de Fourier inversa) 3110-1 a 3110-N y unos primeros circuitos de conversión de paralelo-serie 3111-1 a 3111-N.
30

A continuación, se describirá el funcionamiento del dispositivo de transmisión 100c.

35 Las FIG. 13A a 13D son dibujos conceptuales que muestran el procesamiento cuando el dispositivo de transmisión 100c de acuerdo con la tercera realización divide entre N ($N = 2$) el espectro de señal de transmisión. El primer circuito de codificación 3100 y el primer circuito de modulación 3101 generan una pluralidad de símbolos de modulación realizando el procesamiento de codificación de corrección de errores y el procesamiento de modulación (mapeo de símbolos) en los datos que son el objeto de la transmisión. Cada símbolo de modulación se genera como
40 una señal modulada que tiene forma de onda, como se muestra en la FIG. 13A. En concreto, el primer circuito de modulación 3101 realiza el procesamiento de modulación mediante técnicas de modulación, tales como BPSK (modulación por desplazamiento de fase binaria), QPSK (modulación por desplazamiento de fase en cuadratura), 8PSK (modulación por desplazamiento de fase óctuple) y similares. El primer circuito de modulación de 3101 emite la señal modulada generada al banco de filtros de transmisión 3102.

45 El banco de filtros de transmisión 3102 emite subespectros divididos por N. El primer circuito de conversión de serie-paralelo 3106 lleva a cabo la conversión de serie-paralelo en la señal modulada que se ha introducido. El primer circuito de FFT 3107 realiza una transformación rápida de Fourier sobre las señales moduladas en las que se ha llevado a cabo la conversión de serie-paralelo, para convertir las señales moduladas desde señales del dominio de tiempo hasta señales del dominio de frecuencia. El primer circuito divisor 3108 divide en componentes de bandas de frecuencia arbitrarias las señales moduladas que se han convertido al dominio de frecuencia y genera N ($N=2, 3, \dots$) subespectros cuyas bandas difieren respectivamente.
50

Específicamente, como se muestra en la FIG. 13A, el primer circuito divisor 3108 multiplica los coeficientes de filtro (el número de coeficientes de filtro es igual que el número de subespectros a extraer), que dividen (extraen) la banda de señal en N ($N = 2$ en el caso de la FIG. 13A), mediante la señal modulada. Al multiplicar los coeficientes de filtro mediante la señal modulada, como se muestra en la FIG. 13B, la señal modulada se divide en N ($N = 2$) subespectros $n.^{\circ} 1$ y $n.^{\circ} 2$.
55

60 Los primeros circuitos de conversión de frecuencias 3109-1 a 3109-N realizan la conversión de frecuencias sobre la frecuencia central de cada uno de los N subespectros, de manera que sea la misma que la frecuencia central de transmisión del subespectro que tiene el ancho de banda ocupado más ancho. Los primeros circuitos de IFFT 3110-1 a 3110-N realizan una transformación rápida de Fourier inversa para convertir los subespectros después de la conversión de frecuencias, desde señales del dominio de frecuencia hasta señales del dominio de tiempo. Los
65 primeros circuitos de conversión de paralelo-serie 3111-1 a 3111-N llevan a cabo la conversión de paralelo-serie en las señales del dominio de tiempo emitidas desde los primeros circuitos de IFFT 3110-1 a 3110-N y emiten las

señales después de la conversión.

Entre los N subespectros que se emiten desde el banco de filtros de transmisión 3102, los N-1 subespectros de canal, excluyendo el subespectro con el ancho de banda de frecuencia ocupado más ancho, se introducen en los primeros circuitos de multiplicación por secuencia de expansión 3103-1 a 3103-M (M=N-1) y, como se muestra en la FIG. 13C, cada banda ocupada se expande para ser igual que el ancho de banda de frecuencia ocupado más ancho, o estar en un intervalo que se ajusta dentro del mismo (véase el subespectro n.º 2s).

Cabe señalar que, como código de expansión que se usa para cada uno de los N-1 canales, resulta deseable un código con una excelente característica de correlación cruzada; por ejemplo, se supone el uso de los códigos de Hadamard o códigos Gold y similares. Además, cuando se fija el subespectro con el ancho de banda ocupado más ancho en el subespectro n.º 1, cuando la banda de Nyquist del mismo es BW0, y las bandas de Nyquist de los otros subespectros k (k = 2=N) son BWk, la velocidad de chip de la secuencia de expansión usada para la primera secuencia de expansión debe satisfacer $(1/BWk) \times [BW0/BWk]$. En este caso, [x] es el mayor número entero que no supera a x. Es decir, para los subespectros k, los anchos de banda ocupados de los mismos se expanden hasta un máximo de $[BW0/BWk]$ veces mediante los primeros circuitos de multiplicación por secuencia de expansión 3103-1 a 3103-M.

El primer circuito de combinación 3104 combina el subespectro n.º 1 con el ancho de banda de frecuencia ocupado más ancho y los otros N-1 subespectros n.º 2 cuya banda ocupada se expande mediante el código de expansión. Como resultado, como se muestra en la FIG. 13D, los N-1 subespectros n.º 2s que se han expandido se superponen sobre el subespectro n.º 1 que tiene el ancho de banda ocupado más ancho.

El convertidor de D/A 3105 convierte la señal de salida del banco de filtros de transmisión 3102 en una señal analógica (denominada en lo sucesivo en el presente documento "señal transmitida"). La señal transmitida que se convirtió mediante el convertidor de D/A 3105 se envía al trayecto de transmisión.

En el dispositivo de transmisión 100c que se constituye de esta manera, los anchos de banda ocupados de los N-1 subespectros se expanden mediante códigos de expansión respectivamente diferentes, mediante los primeros circuitos de multiplicación por secuencia de expansión 3103-1 a 3103-M, y se expanden hasta el mismo ancho de banda que el subespectro con la menor densidad de potencia y la banda de frecuencias más ancha y todos los subespectros se superponen mediante el primer circuito de combinación 3104. Por esta razón, la banda de frecuencia que ocupa la señal de transmisión se puede estrechar hasta el mismo ancho de banda que el subespectro con el ancho de banda de frecuencia más ancho.

La FIG. 14 es una figura de bloques que muestra la configuración funcional de la cuarta realización del dispositivo de recepción 200d. El dispositivo de recepción 200d está provisto de un circuito de conversión de A/D 3200, un banco de filtros de recepción 3201, un primer circuito de desmodulación 3202, un primer circuito de descodificación 3203, un circuito de recodificación 3204, un circuito de remodulación 3205, el banco de filtros de generación de réplicas de subespectro 3206, un circuito de memoria intermedia de recepción 3207, unos segundos circuitos de multiplicación por secuencia de expansión 3208-1 a 3208-M (M=N-1), unos circuitos de sustracción 3209-1 a 3209-N, unos terceros circuitos de multiplicación por secuencia de expansión 3212-1 a 3212-M, un banco de filtros de combinación 3213, un segundo circuito de desmodulación 3214 y un segundo circuito de descodificación 3215.

El banco de filtros de recepción 3201 está provisto de un segundo circuito de conversión de serie-paralelo 3220, un segundo circuito de FFT 3221, un segundo circuito de conversión de frecuencias 3222, un circuito de estimación del trayecto de transmisión 3223, un circuito de equalización 3224, un circuito de sustitución por señal nula 3225, un segundo circuito de IFFT 3226 y un segundo circuito de conversión de paralelo-serie 3227. El banco de filtros de generación de réplicas de subespectro 3206 está provisto de un tercer circuito de conversión de serie-paralelo 3230, un tercer circuito de FFT 3231, un segundo circuito divisor 3232, unos terceros circuitos de conversión de frecuencias 3233-1 a 3233-N, unos terceros circuitos de IFFT 3234-1 a 3234-N y unos segundos circuitos de conversión de paralelo-serie 3235-1 a 3235-N.

El banco de filtros de combinación 3213 está provisto de unos cuartos circuitos de conversión de serie-paralelo 3240-1 a 3240-N, unos cuartos circuitos de FFT 3241-1 a 3241-N, unos cuartos circuitos de conversión de frecuencias 3242-1 a 3242-N, un segundo circuito de combinación 3243, un cuarto circuito de IFFT 3244 y un cuarto circuito de conversión de paralelo-serie 3245.

A continuación, se describirá el funcionamiento del dispositivo de recepción 200d.

Las FIG. 15A a 15H son diagramas conceptuales que muestran la señal usada en el dispositivo de recepción 200d de acuerdo con la cuarta realización. En primer lugar, para una señal recibida, el dispositivo de recepción 200d considera que solo se ha transmitido el subespectro que tiene el mayor ancho de banda ocupado y realiza la desmodulación y descodificación temporales. El circuito de conversión de A/D 3200 convierte la señal que se ha recibido mediante la antena del dispositivo de recepción 200d (no ilustrada) (señal recibida) en una señal digital. El convertidor de A/D 3200 emite la señal recibida después de la conversión al banco de filtros de recepción 3201 (FIG.

15A).

En el banco de filtros de recepción 3201, el segundo circuito de conversión de serie-paralelo 3220 lleva a cabo la conversión de serie-paralelo de la señal recibida. El segundo circuito de FFT 3221 realiza una transformación rápida de Fourier sobre las señales recibidas que han experimentado la conversión de serie-paralelo y convierte las señales recibidas, desde señales del dominio de tiempo hasta señales del dominio de frecuencia (FIG. 15A). El segundo circuito de conversión de frecuencias 3222 devuelve la frecuencia central del subespectro que tiene el mayor ancho de banda ocupado a la posición de frecuencia previa a la división de subespectro. El circuito de estimación del trayecto de transmisión 3223 estima el coeficiente del trayecto de transmisión usando señales conocidas, tales como una señal de entrenamiento, una señal de referencia y una señal de sondeo.

El circuito de ecualización 3224 compensa la distorsión de fase de amplitud de las señales recibidas mediante el procesamiento de ecualización en el dominio de frecuencia, usando el coeficiente del trayecto de transmisión estimado en el circuito de estimación del trayecto de transmisión 3223. El método de ceros forzados y similares son ejemplos conocidos del procesamiento de ecualización en el dominio de frecuencia.

El circuito de sustitución por señal nula 3225 sustituye los componentes de frecuencia distintos al subespectro que tiene el mayor ancho de banda de frecuencia por una señal 0. En el dispositivo de transmisión 100c, dado que otros subespectros se superpusieron al subespectro que tiene el mayor ancho de banda de frecuencia, existe el riesgo de que las señales interferentes desde otros usuarios y otros sistemas y las señales de ruido producidas mediante dispositivos de RF no mostrados en la presente constitución (LNA: amplificadores de bajo ruido y similares) se mezclen en las bandas de frecuencia distintas al subespectro que tiene el mayor ancho de banda ocupado. Sin embargo, mediante la sustitución de esas bandas de frecuencia por una señal 0, como se ha descrito anteriormente, resulta posible retirar estos componentes de ruido e interferencia.

El segundo circuito de IFFT 3226 realiza una transformación rápida de Fourier inversa, para convertir las señales recibidas, en las que algunos componentes de frecuencia se han sustituido por señales 0, desde señales del dominio de frecuencia hasta señales del dominio de tiempo. El segundo circuito de conversión de paralelo-serie 3227 realiza la conversión de paralelo-serie de las señales del dominio de tiempo que se han emitido desde el segundo circuito de IFFT 3226, para producir la salida del banco de filtros de recepción 3201.

La salida del banco de filtros de recepción 3201 se pasa al circuito de memoria intermedia de recepción 3207 y al primer circuito de desmodulación 3202 y el primer circuito de desmodulación 3202 y el primer circuito de descodificación 3203 realizan la desmodulación y la descodificación temporales de la señal en el dominio de tiempo.

A continuación, el dispositivo de recepción 200d genera una réplica de la señal transmitida a partir de los datos obtenidos mediante la desmodulación y la descodificación. El circuito de recodificación 3204 y el circuito de remodulación 3205 generan una pluralidad de símbolos de modulación realizando el proceso de recodificación y el proceso de remodulación (proceso de mapeo) en los datos que se adquirieron mediante la desmodulación y la descodificación temporales (FIG. 15D). En el caso de usar un valor de decisión blanda (probabilidad) como un valor de descodificación y desmodulación temporales, también resulta posible generar directamente una señal de réplica de decisión blanda sin pasar por el proceso de recodificación. La señal de réplica de transmisión que se genera de esta manera se entrega al banco de filtros de generación de réplicas de subespectro 3206.

El banco de filtros de generación de réplicas de subespectro 3206 tiene la misma constitución que el banco de filtros de transmisión 3102 en el dispositivo de transmisión 100c. El tercer circuito de conversión de serie-paralelo 3230 lleva a cabo la conversión de serie-paralelo de la señal. El tercer circuito de FFT 3231 realiza una transformación rápida de Fourier sobre las señales remoduladas que han experimentado la conversión de serie-paralelo, para convertir las señales remoduladas, desde señales del dominio de tiempo hasta señales del dominio de frecuencia. El segundo circuito divisor 3232 multiplica las señales de réplica del dominio de frecuencia que se emitieron mediante el tercer circuito de FFT 3231 mediante los coeficientes de filtro que corresponden a los coeficientes de filtro que se usaron para generar los N subespectros en el primer circuito divisor 3108 del dispositivo de transmisión 100c, para generar de ese modo N réplicas de subespectro de transmisión (FIG. 15C).

Los terceros circuitos de conversión de frecuencia 3233-1 a 3233-N realizan la conversión de frecuencias en cada una de las réplicas de subespectro para que sean iguales al subespectro correspondiente, mediante los circuitos de conversión de frecuencias 3109-1 a 3109-N del dispositivo de transmisión 100c. Los terceros circuitos de IFFT 3234-1 a 3234-N realizan una transformación rápida de Fourier inversa para convertir las N señales de salida de canal de los terceros circuitos de conversión de frecuencias 3233-1 a 3233-N, desde señales del dominio de frecuencia hasta señales del dominio de tiempo. Los segundos circuitos de conversión de paralelo-serie 3235-1 a 3235-N llevan a cabo la conversión de paralelo-serie de las señales del dominio de tiempo emitidas desde los terceros circuitos de IFFT 3234-1 a 3234-N, para producir la salida del banco de filtros de generación de réplicas de subespectro 3206.

Los segundos circuitos de multiplicación por secuencia de expansión 3208-1 a 3208-M ($M=N-1$) multiplican el mismo código de expansión que el código de expansión que se aplicó en los primeros circuitos de multiplicación por secuencia de expansión 3103-1 a 3103-M en el dispositivo de transmisión 100c a cada subespectro correspondiente,

mediante las N-1 réplicas de subespectro transmitidas, distintas a la réplica de subespectro correspondiente al subespectro que tiene el mayor ancho de banda. De este modo, las N-1 réplicas de subespectro se expanden de la misma manera que los subespectros transmitidos.

5 El circuito de memoria intermedia de recepción 3207 mantiene la salida del banco de filtros de recepción 3201 y desempeña el papel de un dispositivo de retardo que absorbe el tiempo de retardo de procesamiento desde el primer circuito de desmodulación 3202 hasta los segundos circuitos de multiplicación por secuencia de expansión 3208-1 a 3208-M.

10 Los circuitos de sustracción 3209-1 a 3209-N se proporcionan, respectivamente, en los N canales y, a partir de la señal recibida que se almacena en el circuito de memoria intermedia de recepción 3207, seleccionan y restan N-1 señales respectivamente diferentes entre las señales expandidas de una réplica de subespectro mencionada anteriormente (la réplica de subespectro que tiene el mayor ancho de banda ocupado) y las N-1 réplicas de subespectro.

15 En concreto, cuando todas las N-1 señales expandidas de réplica de subespectro se han restado de la señal recibida que se ha almacenado temporalmente, se extrae la señal recibida del subespectro que tiene el mayor ancho de banda ocupado. Mientras tanto, cuando la réplica de subespectro que tiene el mayor ancho de banda ocupado y el grupo de N-2 señales expandidas de réplica de subespectro se restan de la señal recibida que se ha almacenado temporalmente, se extrae la señal expandida del subespectro correspondiente a la secuencia de expansión que no se seleccionó en el grupo de señales expandidas de réplica de subespectro (FIG. 15E, FIG. 15G).

20 Por consiguiente, las señales expandidas del subespectro que tiene el mayor ancho de banda ocupado y los N-1 subespectros distintos del anterior se extraen de los N circuitos de sustracción de canal 3209-1 a 3209-N. Cabe señalar que la FIG. 15E muestra el resultado de restar la réplica de subespectro n.º 1r (FIG. 15C) a la señal recibida (FIG. 15A), mientras que la FIG. 15G muestra el resultado de restar la señal expandida de la réplica de subespectro n.º 2r a la señal recibida (FIG. 15A).

30 Los terceros circuitos de multiplicación por secuencia de expansión 3212-1 a 3212-M (M=N-1) se aplican a las salidas de los circuitos de sustracción 3209-1 a 3209-N anexos a la salida de otros subespectros distintos del subespectro que tiene el mayor ancho de banda ocupado, entre los circuitos de sustracción 3209-1 a 3209-N mencionados anteriormente, y realizan un proceso de expansión inversa de los subespectros que se han expandido (FIG. 15F).

35 En el banco de filtros de combinación 3213, los cuartos circuitos de conversión de serie-paralelo 3240-1 a 3240-N realizan, respectivamente, la conversión de serie-paralelo del subespectro que tiene el mayor ancho de banda ocupado, que es una de las salidas del restador 3209, y los subespectros que se obtienen mediante la expansión inversa de las N-1 señales expandidas restantes con los terceros circuitos de multiplicación por secuencias de expansión 3212-1 al 3212-M mencionados anteriormente. Los cuartos circuitos de FFT 3241-1 a 3241-N realizan una transformación rápida de Fourier en las señales recibidas que han experimentado la conversión de serie-paralelo y convierten cada salida de los cuartos circuitos de conversión de serie-paralelo 3240-1 a 3240-N, desde una señal del dominio de tiempo hasta una señal del dominio de frecuencia.

45 Los cuartos circuitos de conversión de frecuencias 3242-1 a 3242-1-N realizan la conversión de frecuencias de tal manera que las frecuencias centrales de las señales de frecuencia obtenidas mediante los cuartos circuitos de FFT 3241-1 a 3241-N se convierten en las mismas frecuencias centrales de los subespectros que se generan mediante el circuito divisor 108 en el dispositivo de transmisión 100c. El cuarto circuito de combinación 3243 añade y combina cada señal que se convirtió en frecuencia mediante los cuartos circuitos de conversión de frecuencias 3242-1 a 3242-N mencionados anteriormente (FIG. 15H). El cuarto circuito de IFFT 3244 realiza una transformación rápida de Fourier inversa para convertir las señales, desde señales del dominio de frecuencia hasta señales del dominio de tiempo. El cuarto circuito de conversión de paralelo-serie 3245 realiza la conversión de paralelo-serie de las señales del dominio de tiempo que se han emitido desde el segundo circuito de IFFT 3244 y produce la salida del banco de filtros de combinación 3213.

55 El segundo circuito de desmodulación 3214 y el segundo circuito de descodificación 3215 desmodulan y descodifican, respectivamente, la señal del dominio de tiempo.

60 En el dispositivo de recepción 200d que se constituye de esta manera, entre los subespectros que se superponen mediante el procesamiento en el segundo circuito de conversión de serie-paralelo 3220, hasta el segundo circuito de conversión de paralelo-serie 3227, los subespectros distintos al subespectro que tiene el mayor ancho de banda ocupado se tratan como un componente de ruido y se desmodulan y descodifican temporalmente. Mediante la remodulación, usando la señal obtenida mediante la desmodulación temporal, y la realización del procesamiento en el tercer circuito de conversión de serie-paralelo 3230 a los segundos circuitos de multiplicación por secuencia de expansión 3208-1 a 3208-M, se generan réplicas de los subespectros (expandidos).

65 Realizando la resta de los subespectros N-1, multiplicados por el coeficiente del trayecto de transmisión, de la señal

recibida para una combinación de los subespectros, se extrae, de la señal recibida, cada subespectro o la señal expandida del mismo. En cuanto a los subespectros que se han expandido en el lado del dispositivo de transmisión 100c, realizando la expansión inversa de la señal expandida de cada subespectro que se ha extraído para devolverlo a su frecuencia original y combinándolo posteriormente, resulta posible regenerar y desmodular los espectros de la señal transmitida. De ese modo, resulta posible dividir los subespectros que se han superpuesto en el dispositivo de transmisión 100c.

Cabe señalar que en el dispositivo de recepción mencionado anteriormente, de acuerdo con la cuarta realización mencionada anteriormente, mediante la reintroducción del resultado de la descodificación del segundo circuito de descodificación 3215 en el circuito de recodificación 3204 y la repetición del procesamiento desde el circuito de recodificación 3204 al segundo circuito de descodificación 3215, se reduce la interferencia residual y resulta posible mejorar la precisión de la división, es decir, la característica de recepción.

De acuerdo con el dispositivo de recepción de la cuarta realización, dado que la transmisión se realiza con el dispositivo de transmisión 100c mediante la generación de N subespectros que dividen un espectro, la expansión de esos subespectros distintos al subespectro con la banda más ancha, para tener el mismo ancho de banda que dicho subespectro, y la superposición de los mismos en la misma frecuencia mediante la conversión de frecuencias, los anchos de banda de frecuencia se superponen entre el ancho de banda ocupado, por lo que resulta posible mejorar la eficacia de utilización de la frecuencia sin perder el propio componente de señal.

Además, en el dispositivo de recepción 200d, se generan réplicas de los subespectros a partir de la señal recibida y se retiran de la señal recibida con el fin de dividir los subespectros superpuestos. De ese modo, cada subespectro se regenera al mismo tiempo que se compensa y, al devolverlos a sus frecuencias originales y combinándolos, resulta posible restaurar la señal de transmisión sin componentes superpuestos. la presente invención.

Descripción de los símbolos de referencia

- 10 sistema de comunicación
- 30 100 dispositivo de transmisión
- 200 dispositivo de recepción
- 101 circuito de codificación de corrección de errores
- 102 circuito de modulación
- 103 banco de filtros de transmisión
- 35 104 convertidor de D/A
- 105 circuito de control
- 201 circuito de conversión de A/D
- 202 primer circuito de conversión de serie-paralelo
- 203 primer circuito de FFT
- 40 204 circuito de extracción
- 205 circuito de compensación de la distorsión
- 206 primer circuito de IFFT
- 207 primer circuito de conversión de paralelo-serie
- 208 primer circuito de desmodulación
- 45 209 primer circuito de descodificación de corrección de errores
- 210 circuito de generación de réplicas de señal de transmisión
- 211 segundo circuito de conversión de serie-paralelo
- 212 segundo circuito de FFT
- 213 circuito divisor
- 50 214 memoria intermedia de recepción
- 215 circuito de combinación
- 216 segundo circuito de IFFT
- 217 segundo circuito de conversión de paralelo-serie
- 218 segundo circuito de desmodulación
- 55 219 segundo circuito de descodificación de corrección de errores
- 220 circuito de decisión dura
- 230 bloque de retroalimentación
- 100b dispositivo de transmisión
- 200c dispositivo de recepción
- 60 2100 primer circuito de codificación
- 2101 primer circuito de modulación
- 2102 banco de filtros de transmisión
- 2103 convertidor de D/A
- 2200 circuito de conversión de A/D
- 65 2201 banco de filtros de recepción
- 2202 primer circuito de desmodulación

	2203 primer circuito de decodificación
	2204 circuito de recodificación
	2205 circuito de remodulación
	2206 banco de filtros de generación de réplicas de subespectro
5	2207 circuito de memoria intermedia de recepción
	2209-1 a 2209-N circuitos de sustracción
	2213 banco de filtros de combinación
	2214 segundo circuito de desmodulación
	2215 segundo circuito de decodificación
10	100c dispositivo de transmisión
	200d dispositivo de recepción
	3100 primer circuito de codificación
	3101 primer circuito de modulación
	3102 banco de filtros de transmisión
15	3103-1 a 3103-M primeros circuitos de multiplicación por secuencias de expansión
	3104 primer circuito de combinación
	3105 convertidor de D/A
	3200 circuito de conversión de A/D
	3201 banco de filtros de recepción
20	3202 primer circuito de desmodulación
	3203 primer circuito de decodificación
	3204 circuito de recodificación
	3205 circuito de remodulación
	3206 banco de filtros de generación de réplicas de subespectro
25	3207 circuito de memoria intermedia de recepción
	3208-1 a 3208-M segundos circuitos de multiplicación por secuencia de expansión
	3209-1 a 3209-N circuitos de sustracción
	3212-1 a 3212-M terceros circuitos de multiplicación por secuencia de expansión
	3213 banco de filtros de combinación
30	3214 segundo circuito de desmodulación
	3215 segundo circuito de decodificación

REIVINDICACIONES

1. Un dispositivo de transmisión (100c) que realiza una comunicación inalámbrica con un dispositivo de recepción, que comprende:

- 5 un circuito de codificación (3100) que codifica datos de transmisión;
- un circuito de modulación (3101) que modula los datos codificados que se codificaron mediante el circuito de codificación;
- 10 un circuito de filtros de transmisión (3102) que divide la señal modulada que se moduló mediante el circuito de modulación en N subespectros (siendo N un número entero de 2 o más) que consisten en un subespectro que tiene el mayor ancho de banda de frecuencia y otros N-1 subespectros, convierte en frecuencia los N subespectros para superponer algunos de los subespectros y emite los N subespectros sobre los que se han superpuesto algunos de los subespectros; y
- 15 un circuito de expansión (3103-1 a 3103-M) que, entre los N subespectros divididos mediante el circuito de filtros de transmisión, expande los otros N-1 subespectros en un intervalo igual a o inferior al ancho de banda del subespectro que tiene el mayor ancho de banda de frecuencia; y
- 20 un circuito de combinación (3104) que combina el subespectro que tiene el mayor ancho de banda de frecuencia y los otros N-1 subespectros que se han expandido mediante el circuito de expansión para generar una señal de transmisión.

2. Un método de transmisión que realiza una comunicación inalámbrica con un dispositivo de recepción, que comprende:

- 25 una etapa de codificación que codifica datos de transmisión;
- una etapa de modulación que modula los datos codificados que se codificaron mediante la etapa de codificación;
- y
- 30 una etapa de filtración de transmisión que divide la señal modulada que se moduló mediante la etapa de modulación en N subespectros (siendo N un número entero de 2 o más) que consisten en un subespectro que tiene el mayor ancho de banda de frecuencia y otros N-1 subespectros, convierte en frecuencia los N subespectros para superponer algunos de los subespectros y emite los N subespectros sobre los que se han superpuesto algunos de los subespectros;
- una etapa de expansión que, entre los N subespectros divididos mediante la etapa de filtración de transmisión, expande los otros N-1 subespectros en un intervalo igual a o inferior al ancho de banda del subespectro que tiene el mayor ancho de banda de frecuencia; y
- 35 una etapa de combinación que combina el subespectro que tiene el mayor ancho de banda de frecuencia y los otros N-1 subespectros que se han expandido mediante la primera etapa de expansión para generar una señal de transmisión.

FIG.1

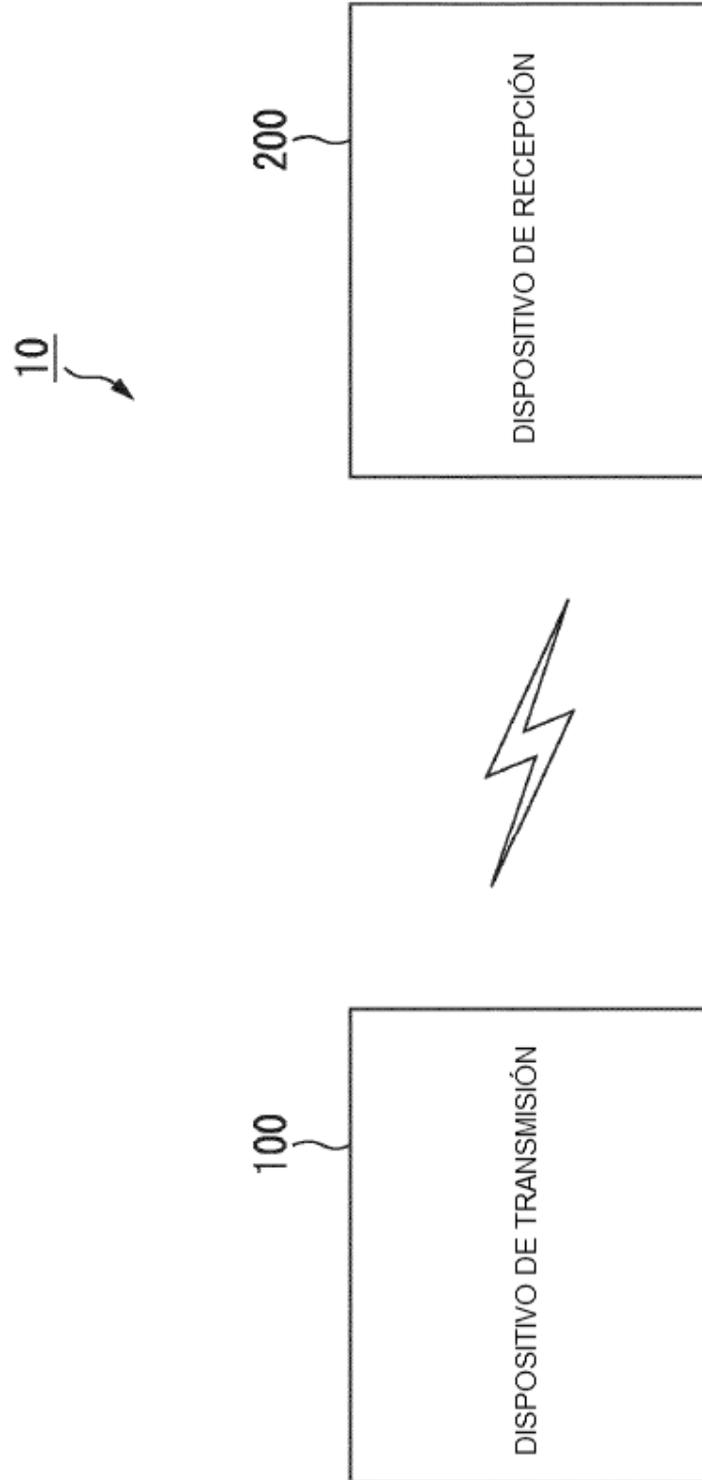


FIG.2

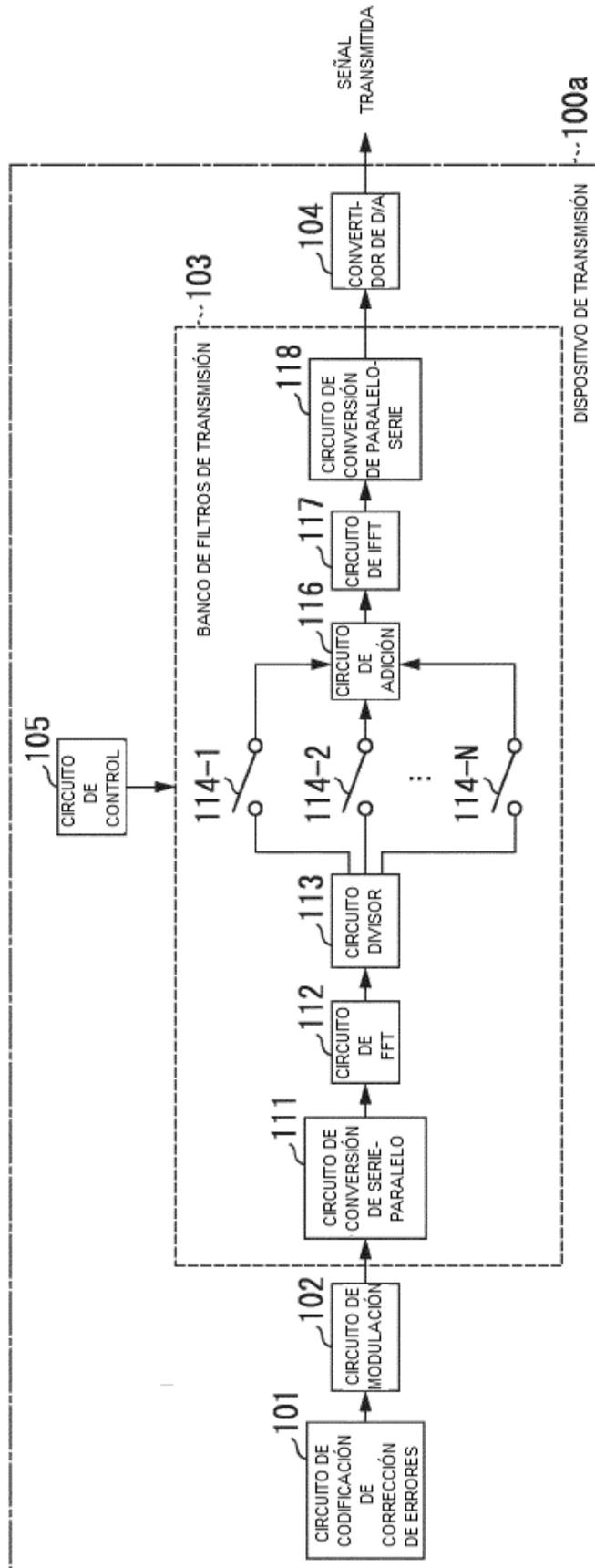


FIG.3

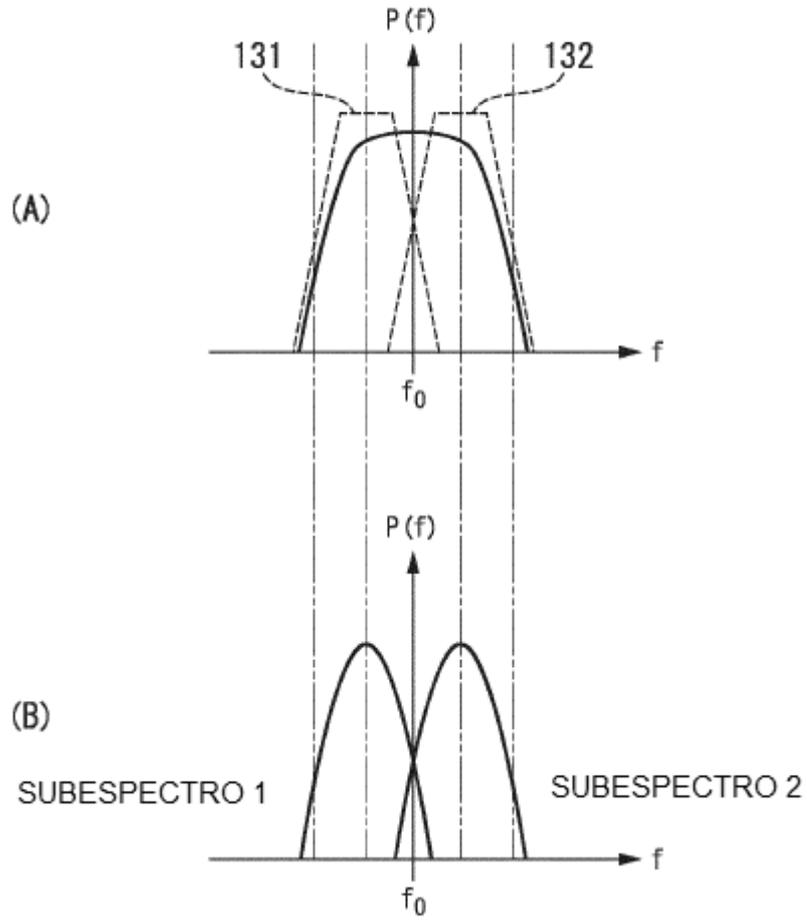


FIG.4

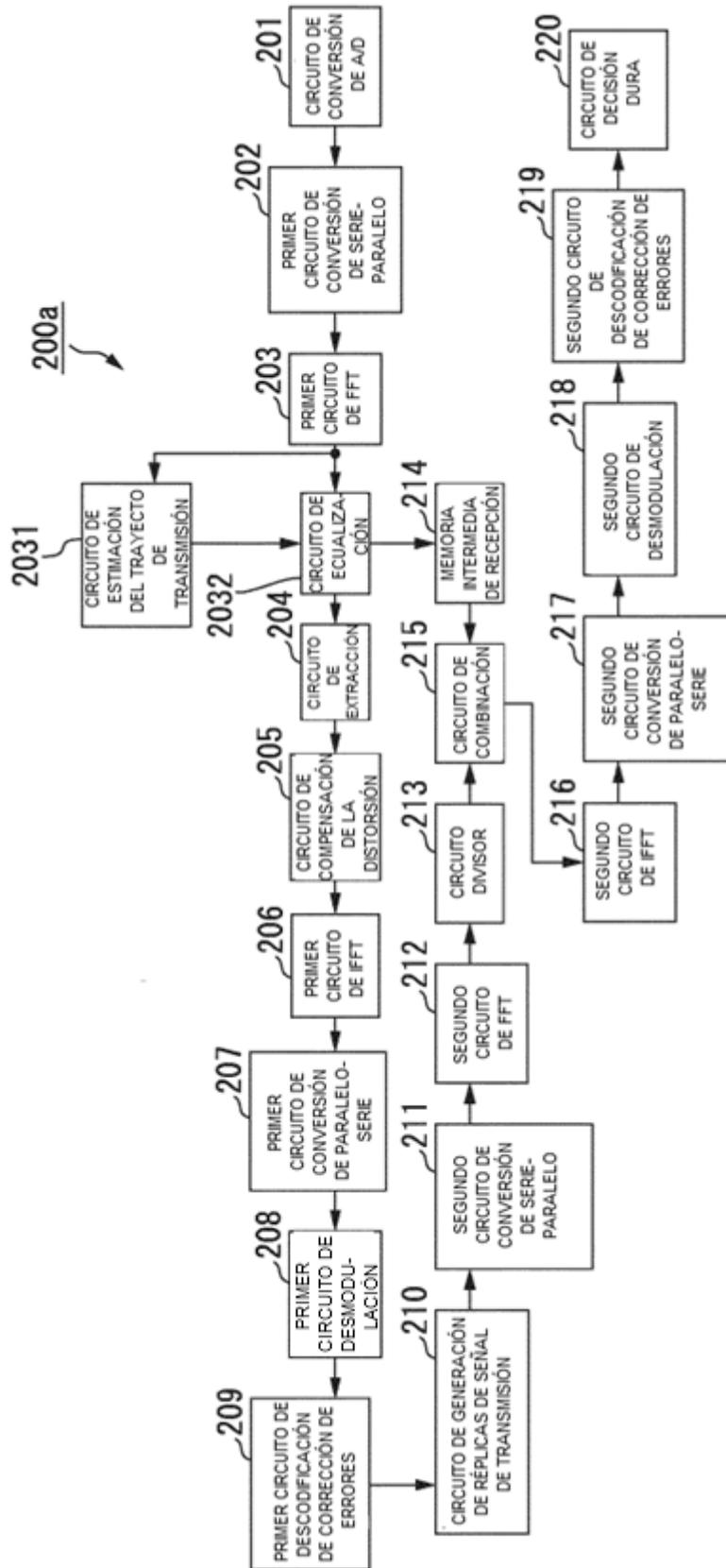


FIG.5A

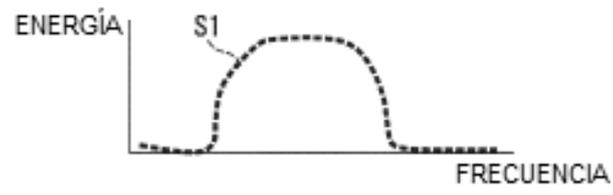


FIG.5B

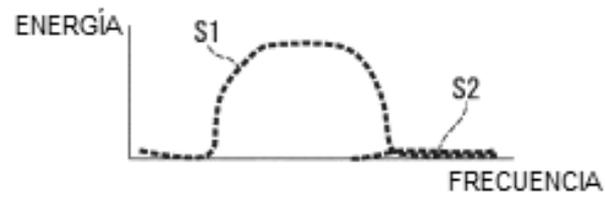


FIG.5C

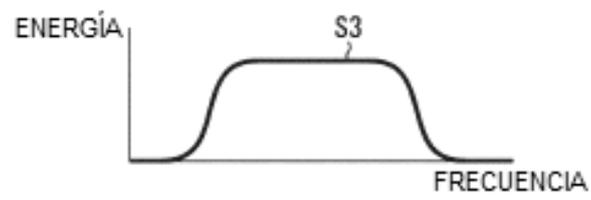


FIG.5D

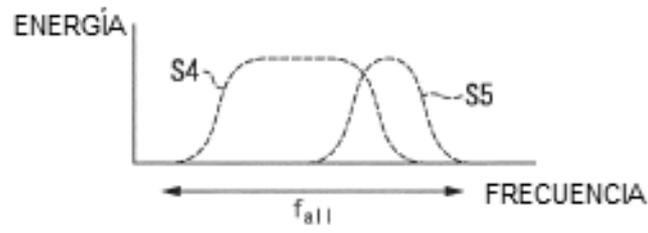


FIG.5E

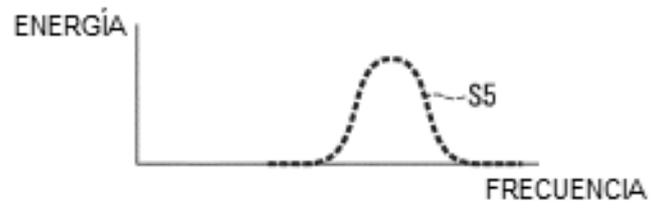
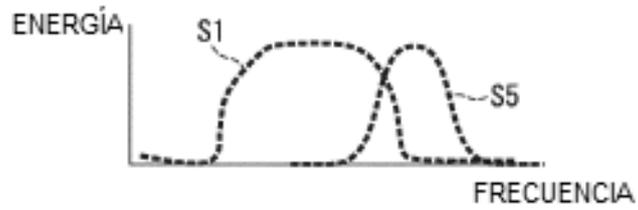


FIG.5F



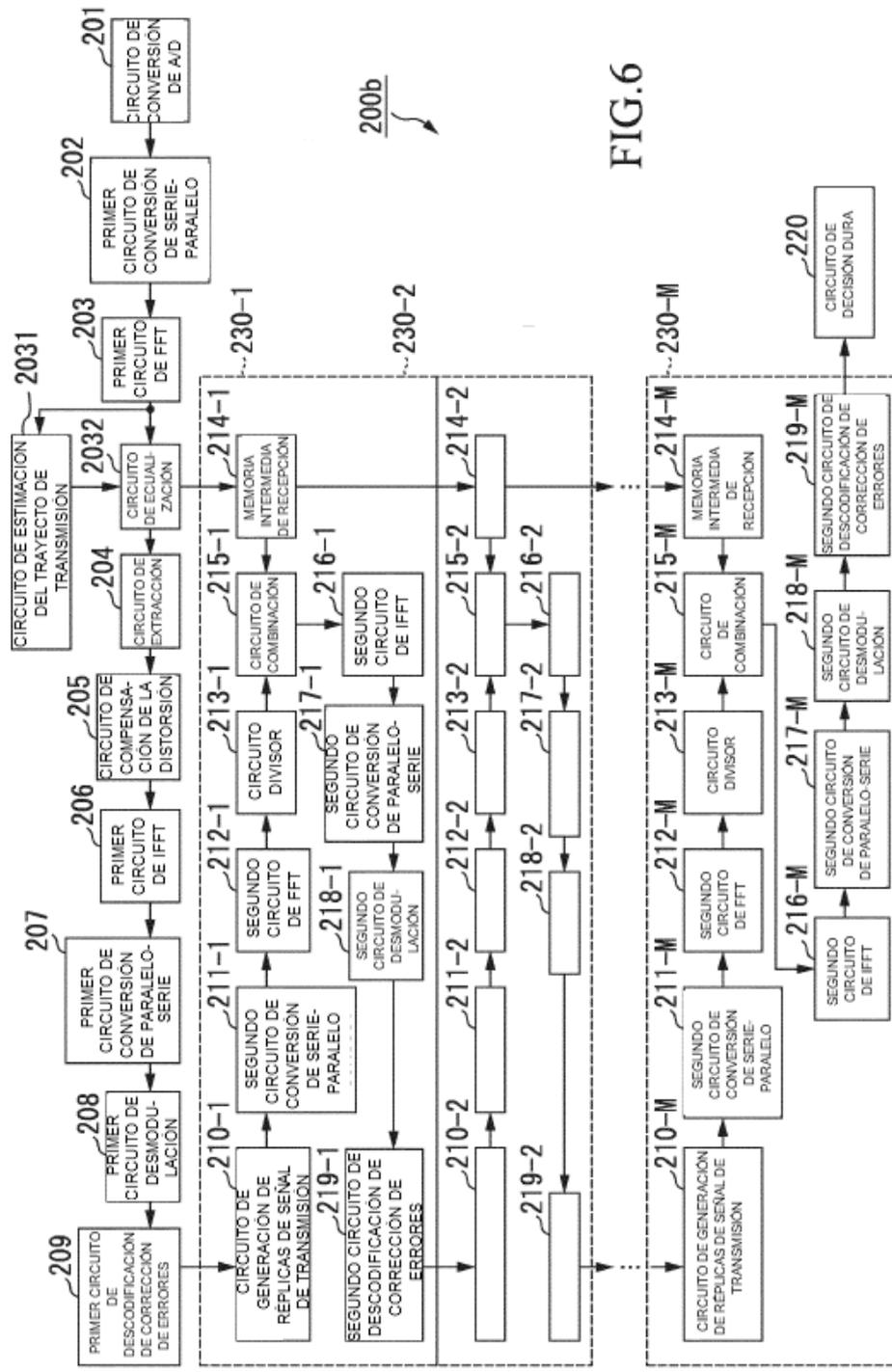


FIG.6

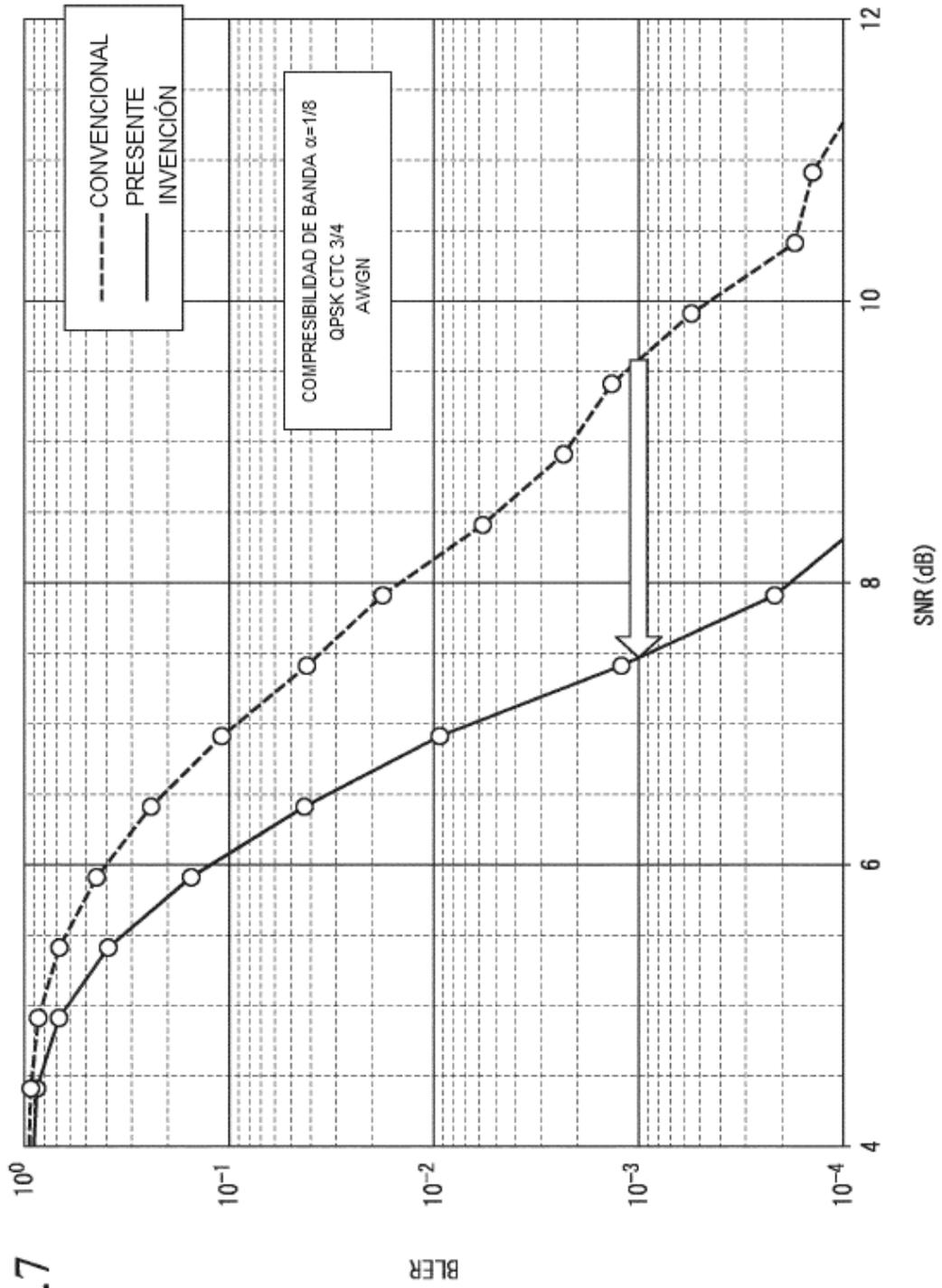


FIG.7

FIG.8

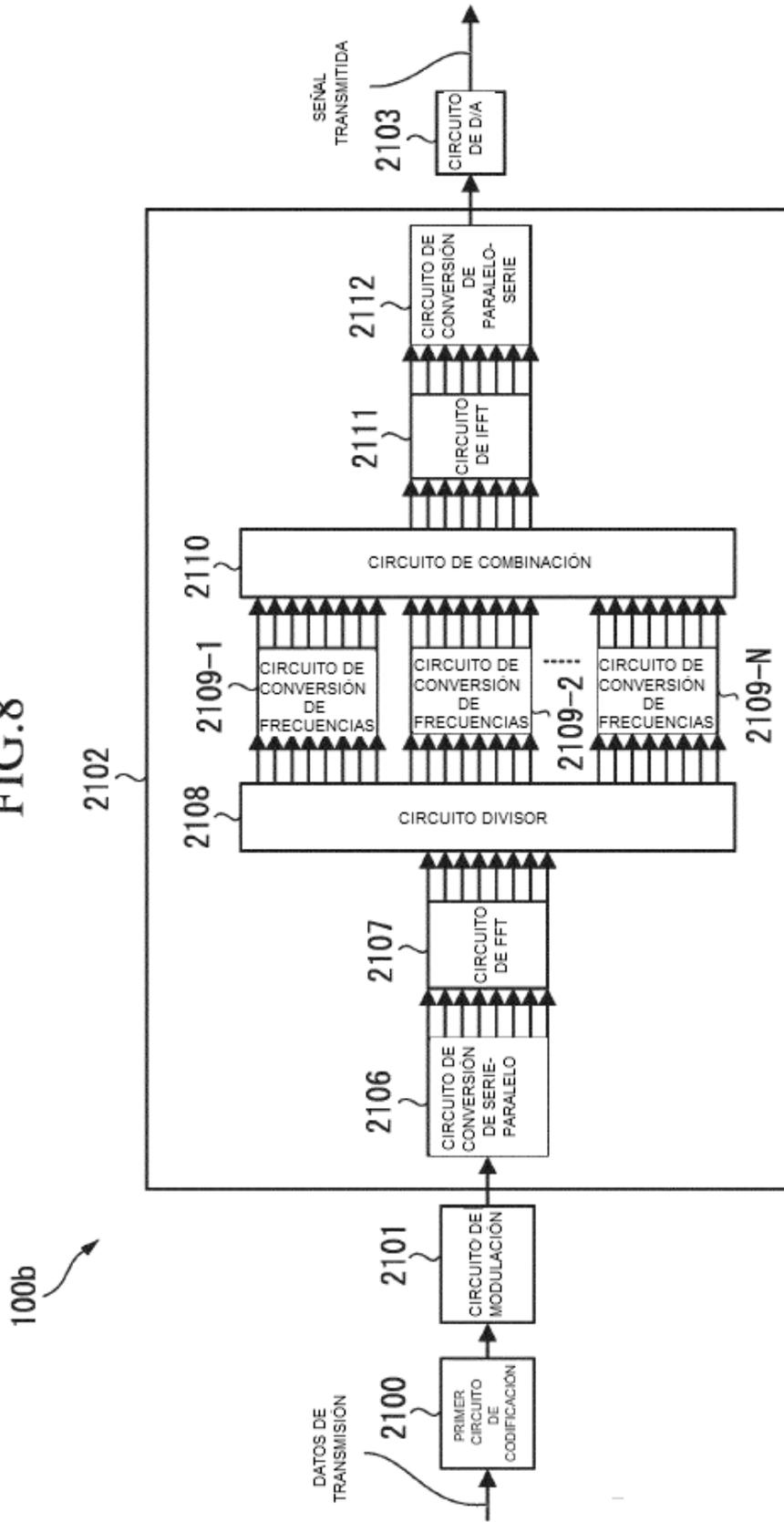


FIG.9A



FIG.9B

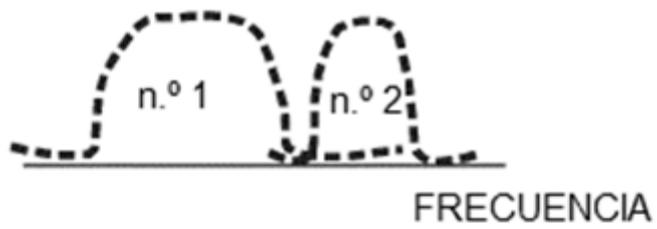
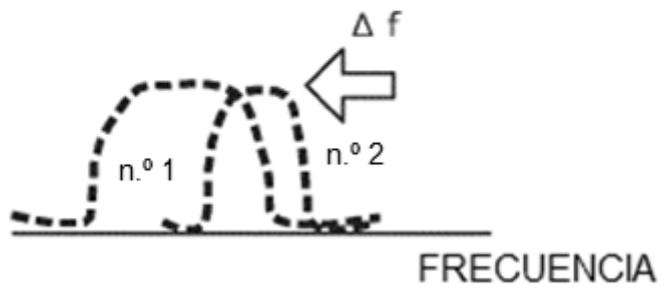


FIG.9C



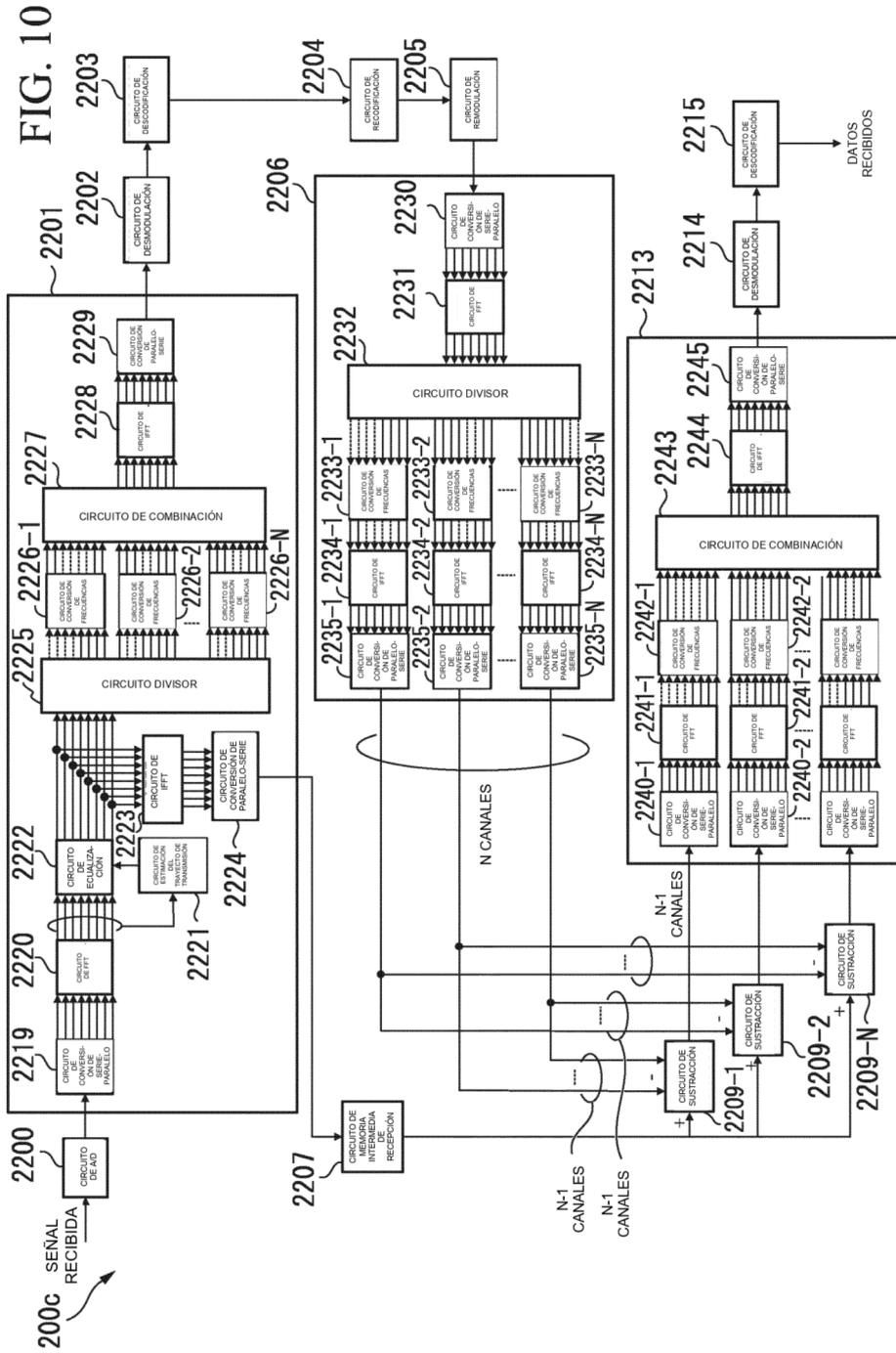


FIG. 11A

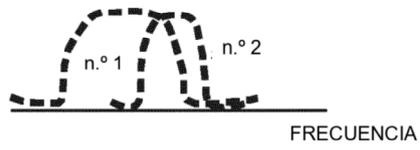


FIG. 11B

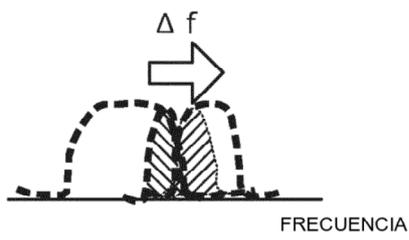


FIG. 11C



FIG. 11D

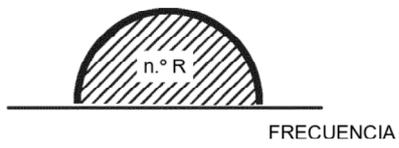


FIG. 11E

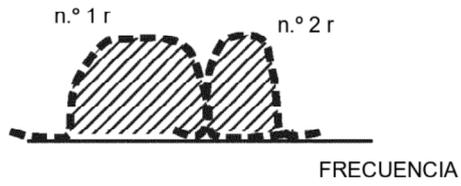


FIG. 11F

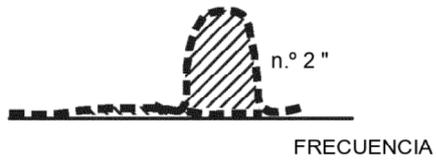


FIG. 11G

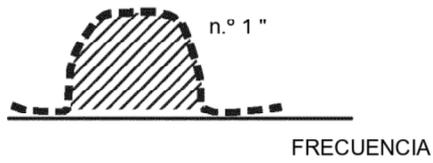


FIG. 11H

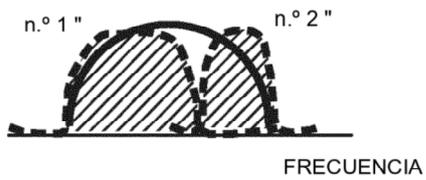


FIG. 12

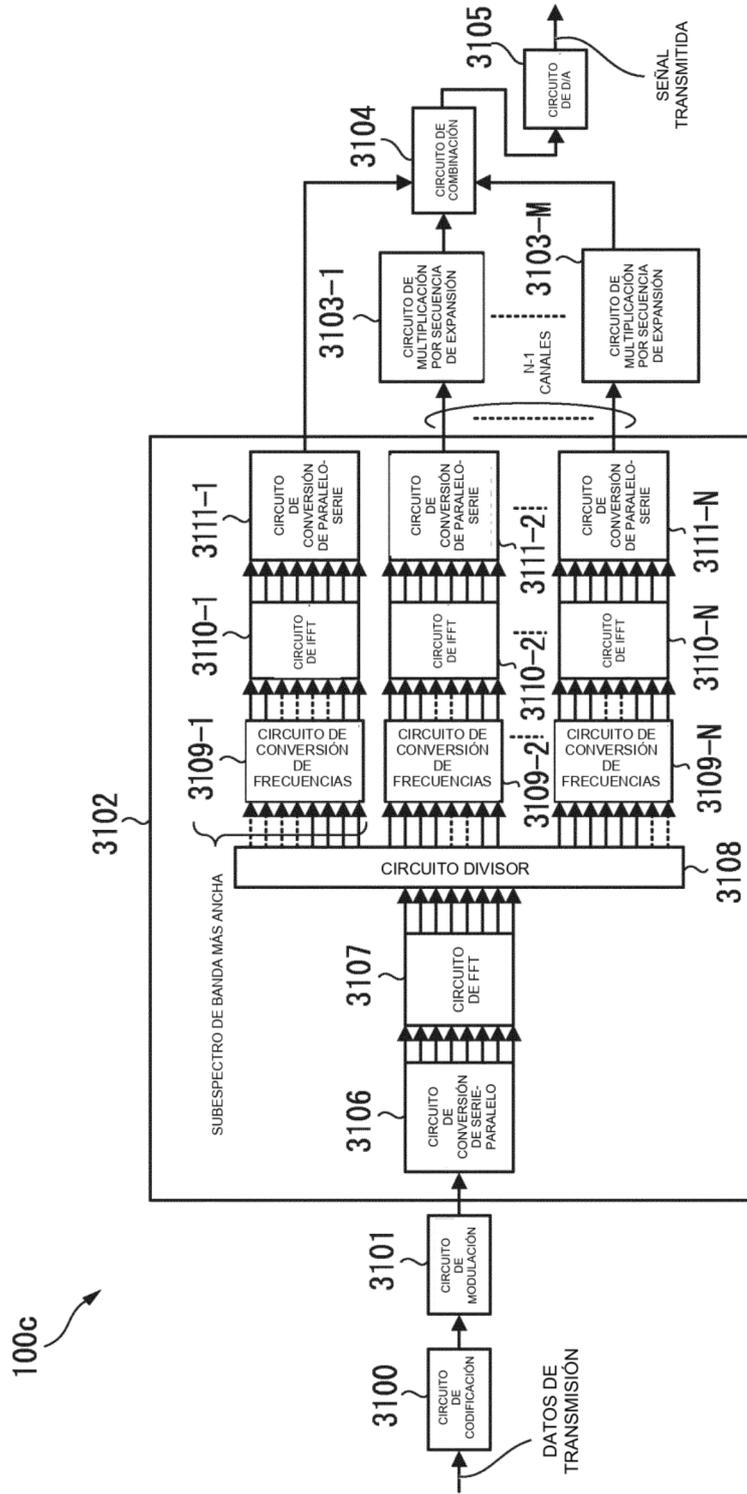


FIG. 13A

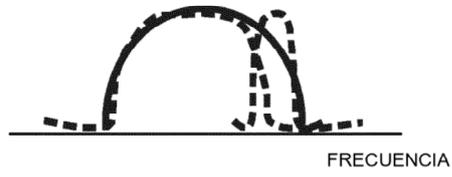


FIG. 13B

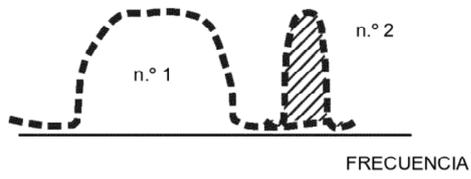
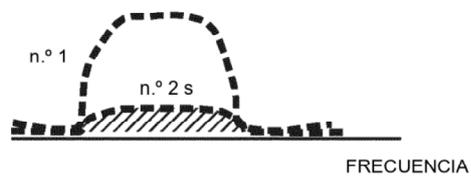


FIG. 13C



FIG. 13D



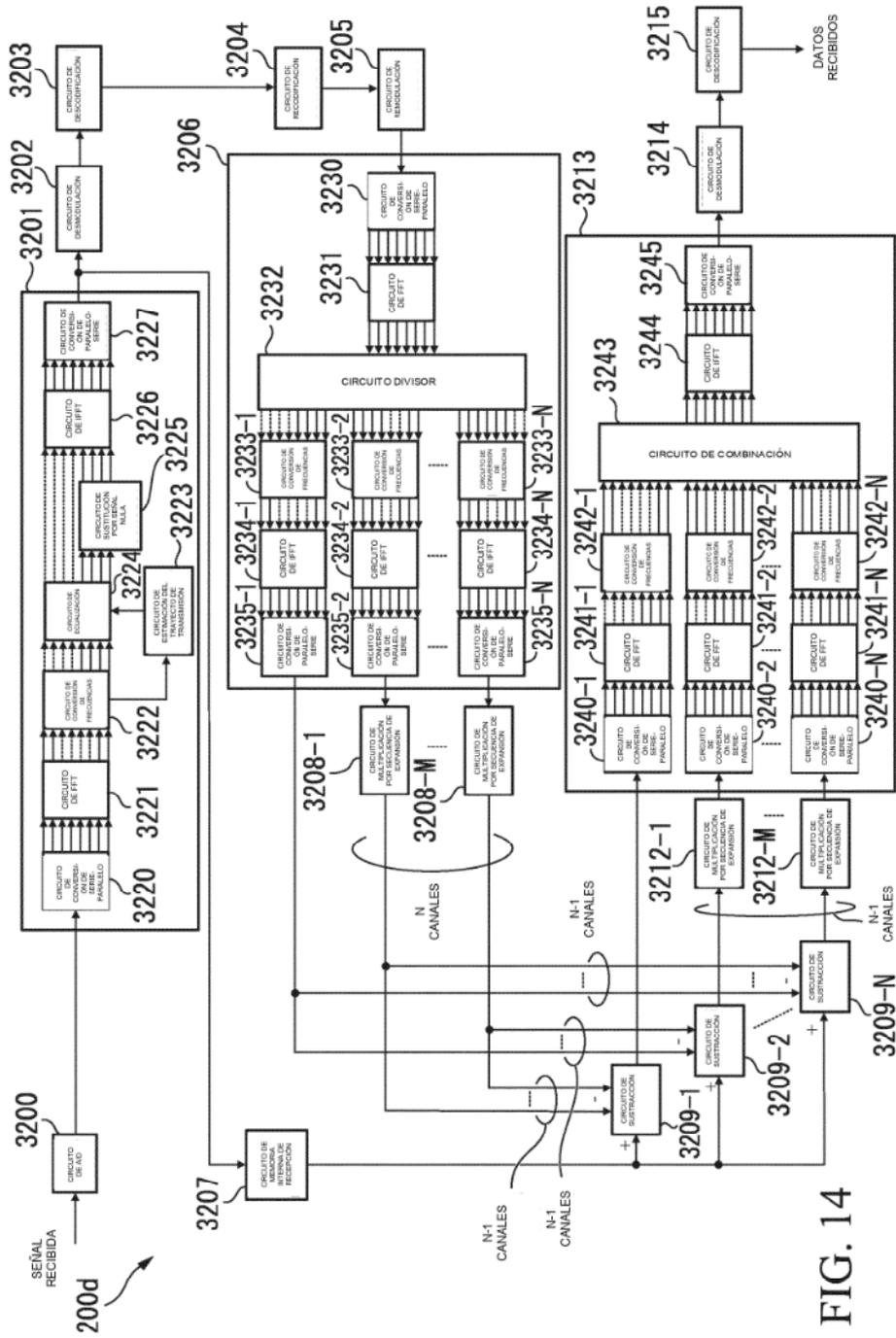


FIG. 14

FIG.15A

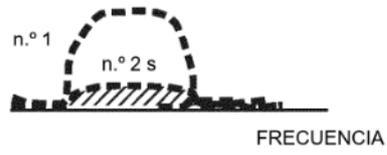


FIG.15B



FIG.15C

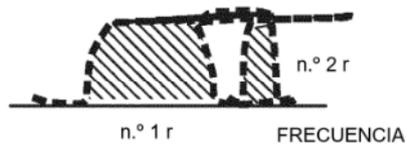


FIG.15D



FIG.15E

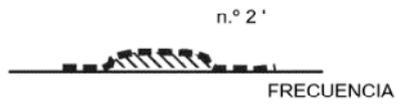


FIG.15F



FIG.15G

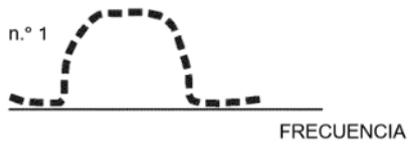
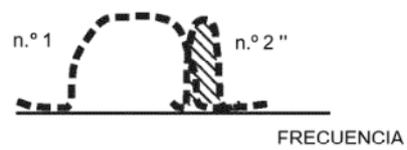


FIG.15H



500

FIG.16

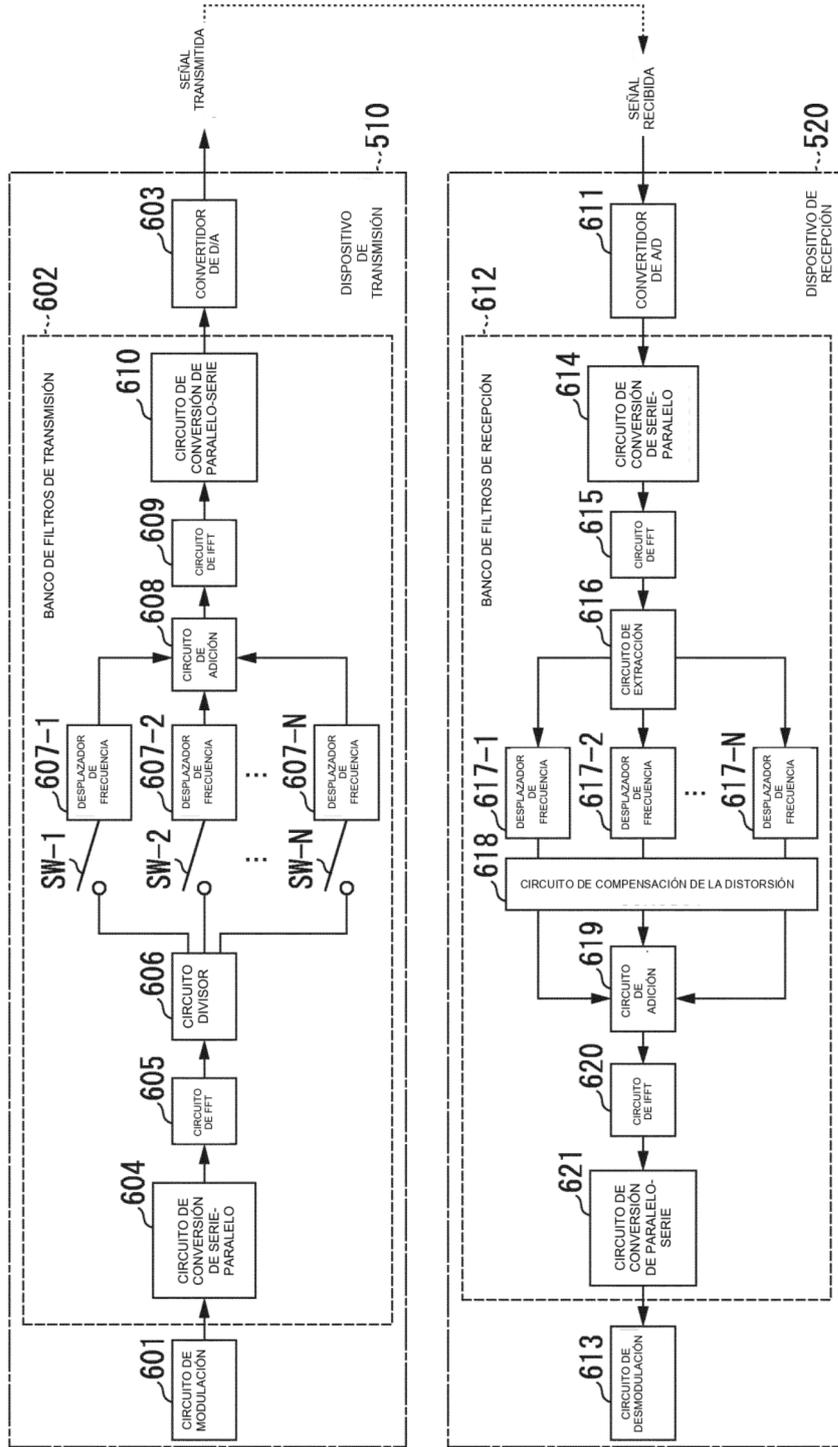


FIG.17

