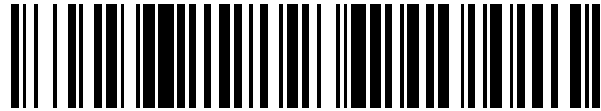


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 750 613**

51 Int. Cl.:

H04N 5/378 (2011.01)

H04N 5/357 (2011.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **27.08.2014 PCT/US2014/052865**

87 Fecha y número de publicación internacional: **19.03.2015 WO15038336**

96 Fecha de presentación y número de la solicitud europea: **27.08.2014 E 14843253 (7)**

97 Fecha y número de publicación de la concesión europea: **14.08.2019 EP 3044872**

54 Título: **Amplificador adaptado para sensores de formación de imágenes CMOS**

30 Prioridad:

13.09.2013 US 201314026855

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

26.03.2020

73 Titular/es:

**BAE SYSTEMS IMAGING SOLUTIONS INC.
(100.0%)
P.O. Box 868 NHQ1-719
Nashua, NH 03061-0868, US**

72 Inventor/es:

**FOWLER, BOYD;
DO, HUNG, T. y
LIU, XINQIAO**

74 Agente/Representante:

ISERN JARA, Jorge

ES 2 750 613 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Amplificador adaptado para sensores de formación de imágenes CMOS

5 Antecedentes de la invención

10 Sensores de imágenes CMOS que se diseñan para operar en niveles de iluminación bajos requieren circuitos de lectura de ruido muy bajo. Un sensor de formación de imágenes CMOS habitualmente consiste en una matriz de dos dimensiones de sensores de píxeles dispuestos en una pluralidad de filas y columnas. Cada sensor de píxeles incluye un fotodiodo y un circuito de lectura que convierte la carga acumulada por el fotodiodo durante la exposición de imagen a una tensión que se lee por un amplificador de lectura que se comparte habitualmente por todos los sensores de píxeles en una columna. Los sensores de píxeles en cada fila se leen en paralelo usando los amplificadores de lectura de columna. Para mantener ruido bajo, el tiempo entre la transferencia de la fotocarga a los circuitos de lectura en los sensores de píxeles y la lectura de esa carga debe ser tan pequeño como sea posible, ya que el ruido se acumula en los sensores de píxeles durante esta fase.

20 Para limitar el ruido en los amplificadores de lectura de columna, se utiliza habitualmente un amplificador de ancho de banda bajo. Cuanto menor sea el ancho de banda del amplificador, menor será el ruido de lectura del amplificador. Sin embargo, disminuir el ancho de banda del amplificador de lectura resulta en un aumento del tiempo requerido para leer el píxel fijado en la actualidad al amplificador de lectura, ya que el amplificador de ancho de banda reducido tarda más en establecerse. Por lo tanto, existe una compensación entre tiempo de lectura y ruido de lectura. Por consiguiente, reducir el ruido en los amplificadores de lectura de columna sigue siendo un reto en sensores de luz baja.

25 El documento EP 657863 B1 divulga un circuito de amplificador de señal provisto de un amplificador de memoria intermedia y un circuito de ajuste para detectar una diferencia en tensión entre una tensión de referencia (V_o) y una tensión de salida ($V_o + \text{DELTA } V$) del amplificador de memoria intermedia cuando la tensión de referencia (V_o) se introduce en el amplificador de memoria intermedia como una tensión de compensación, y para introducir una tensión obtenida restando la tensión compensada ($\text{DELTA } V$) de la tensión de una señal de entrada para anular la tensión compensada. Un dispositivo de visualización de imágenes de la invención incluye el anterior circuito de amplificador de señal. De acuerdo con esa disposición, puede anularse la tensión compensada ($\text{DELTA } V$). Por lo tanto, el circuito de amplificador de señal tiene una memoria intermedia característica que una tensión que tiene el mismo nivel que la tensión de la señal de entrada puede emitirse incluso si la tensión compensada se genera en el amplificador de memoria intermedia. Adoptando el anterior circuito de amplificador de señal, se dice que es alcanzable un dispositivo de visualización de imágenes que permite un visualizador de imágenes de alta calidad.

40 El documento WO 2003/010495 A1 divulga una configuración de circuito que comprende un condensador de medición que tiene una capacitancia variable, que se establece por medio de una cantidad medida física a detectar, y que comprende un condensador de referencia y un amplificador de memoria intermedia. Una entrada del amplificador de memoria intermedia se acopla al menos temporalmente al condensador de medición con lo que una salida del amplificador de memoria intermedia suministra una tensión de señal esencialmente proporcional a una tensión de medición aplicada al condensador de medición. En el comienzo de cada ciclo de medición, el condensador de medición se descarga a una carga residual preestablecida, mientras que el condensador de referencia se carga a una carga de referencia preestablecida. Posteriormente, la carga de referencia se transfiere tan completamente como sea posibles desde el condensador de referencia al condensador de medición. Para este fin, la entrada y salida del amplificador de memoria intermedia se acoplan temporalmente entre sí a través del primer condensador de referencia durante operación. La configuración de circuito, por lo tanto, suministra una tensión de señal de acuerdo con un valor recíproco de la capacidad del condensador de medición y, además, tiene un consumo de corriente que se dice que es prácticamente independiente de la capacitancia instantánea del condensador de medición.

50 El documento WO 2010/018706 A1 divulga un circuito de memoria intermedia que acciona una carga de capacitancia de acuerdo con tensión Ventrada. Durante un periodo de configuración, los conmutadores están en un estado ENCENDIDO. Durante un periodo de accionamiento, un conmutador está en un estado ENCENDIDO. Una unidad de comparación de tensión compara la tensión Ventrada del periodo de configuración con la tensión V_o del periodo de accionamiento y emite una tensión de resultado de comparación. Una unidad de salida en contrafase incluye un TFT para carga y un TFT para descarga. Una unidad de control de accionamiento controla que el TFT esté en el estado APAGADO durante el periodo de configuración. Durante el periodo de accionamiento, la unidad de control de accionamiento ENCIENDE selectivamente el TFT de acuerdo con la tensión de resultado de comparación. Si $V_{\text{salida}} < V_{\text{entrada}}$, la tensión de resultado de comparación aumenta, el TFT se ENCIENDE, tensión de un nodo (N_6) disminuye, el TFT se ENCIENDE, y la tensión V_{salida} aumenta. Por lo tanto, se dice que es posible proporcionar un circuito de accionamiento de carga de capacitancia de tamaño pequeño que tiene un consumo de potencia bajo y robusto contra irregularidades de proceso.

65 El documento EP 2448254 A2 divulga un dispositivo de captación de imágenes de estado sólido. El dispositivo de captación de imágenes incluye un píxel que incluye un elemento de conversión fotoeléctrico que convierte luz en una

señal eléctrica, un circuito de amplificación de realimentación que amplifica una señal del píxel usando un factor de amplificación que se basa en un condensador de realimentación variable, un condensador de almacenamiento conectado a un nodo de salida del circuito de amplificación a través de un primer conmutador, y un elemento de carga conectado al nodo de salida del circuito de amplificación a través de un segundo conmutador. El segundo conmutador está en un estado encendido durante uno cualquiera o ambos de un periodo en el que se reinicia el condensador de realimentación y un periodo en el que el primer conmutador está en un estado encendido.

El documento US 6111606 A divulga un procesador de señal. El procesador de señal amplifica señales de instantáneas proporcionadas por un sensor de imagen, muestrea las señales de instantáneas amplificadas y mantiene las muestras de las señales de instantáneas amplificadas. El procesador de señal comprende un circuito de muestreo de correlación dual y un circuito de muestreo y retención conectado a la parte de salida del circuito de muestreo de correlación dual. El circuito de muestreo de correlación dual comprende una etapa de amplificación a la que se proporciona una señal de entrada, un filtro de paso bajo conectado a la parte de salida de la etapa de amplificación, un conmutador de cambio constante de tiempo a cerrarse para establecer el filtro de paso bajo para una constante de tiempo inferior, y un medio de accionamiento de conmutador para cerrar el conmutador de cambio de constante de tiempo después de finalización de provisión de una señal de entrada a la etapa de amplificación.

El documento WO 2009/067363 A1 divulga un sensor de imagen de sensibilidad dual. El sensor de imagen proporciona un modo normal y un modo de alta sensibilidad de operación a través de integración iSoC. Además de potenciar la sensibilidad, el modo de sensibilidad alta también reduce ruido temporal potenciando de este modo óptimamente la Relación Señal a Ruido (SNR) del sensor de imagen. El documento dice que el circuito no aumenta significativamente la complejidad de píxel y requiere cambios mínimos a los circuitos de soporte en el iSoC que incluye la adición de soporte y circuitería de control para facilitar cambio de modo sin discontinuidades.

El documento US 2002/050940 A1 divulga un aparato de transferencia de señal de relación de S/N alta y alta velocidad de lectura adecuada para su uso en unidades de circuito de conversión fotoeléctrica con un gran recuento de píxeles y un aparato de formación de imágenes y sistema de captación de imagen de radiación. El aparato de transferencia de señal comprende una pluralidad de terminales conectados a una pluralidad de fuentes de señal, y una unidad de circuito de lectura para convertir señales recibidas desde los terminales en señales en serie y emitir las señales en serie resultantes. La unidad de circuito de lectura comprende amplificadores operacionales conectados a los terminales, y segundos amplificadores operacionales para recibir salidas de los primeros amplificadores operacionales; y cada uno de los primeros amplificadores operacionales comprende un terminal de entrada de inversión conectado a cada uno de los terminales, un terminal de salida con un condensador integral y conmutador que se conecta en paralelo entre sí mismo y el terminal de entrada de inversión, y un terminal de entrada no de inversión suministrado con una tensión de referencia.

Sumario de la invención

La presente invención incluye un amplificador de lectura de columna; según se establece en la reivindicación 1 y método para usar el mismo. El amplificador de lectura de columna incluye un amplificador de señal que tiene una salida de señal de amplificador, un primer condensador de filtro, un amplificador de memoria intermedia que tiene una entrada de amplificador de memoria intermedia y una salida de amplificador de memoria intermedia, y una red de conmutación. La red de conmutación conecta la salida de señal de amplificador a la entrada de amplificador de memoria intermedia y la salida de amplificador de memoria intermedia al primer condensador de filtro durante un primer periodo de tiempo, y conecta la salida de señal de amplificador directamente al primer condensador de filtro durante un segundo periodo de tiempo.

En un aspecto de la invención, el amplificador de señal carga el primer condensador de filtro con una primera constante de tiempo cuando se conecta directamente al primer condensador de filtro. El primer periodo de tiempo es menor de cinco veces la primera constante de tiempo.

En otro aspecto de la invención, el amplificador de lectura de columna conmuta desde el primer periodo de tiempo al segundo periodo de tiempo cuando la entrada de amplificador de memoria intermedia y la salida de amplificador de memoria intermedia difieren por menos de un umbral predeterminado. En otro aspecto de la invención, el primer y segundos periodos de tiempo son de duración fija.

El amplificador de lectura de columna se adapta para su uso en una matriz de formación de imágenes que incluye un conductor de línea de bits, una pluralidad de sensores de píxeles, cada sensor de píxeles se acopla al conductor de línea de bits en respuesta a una señal de selección de palabra, y un amplificador de lectura de columna de acuerdo con la presente invención.

Breve descripción de los dibujos

La Figura 1 ilustra un amplificador de lectura de la técnica anterior conectado a un sensor de píxeles en una columna de sensores de píxeles.

La Figura 2 ilustra un diagrama de temporización para la lectura del píxel mostrado en la Figura 1 a través de un amplificador de lectura convencional.

5 La Figura 3 es un dibujo esquemático de un amplificador de lectura de columna de acuerdo con la presente invención.

La Figura 4 es un diagrama de temporización para las diversas señales mostradas en la Figura 3.

10 La Figura 5 ilustra una realización de la presente invención que utiliza un amplificador de mayor ganancia para acelerar la carga del condensador de filtro.

Descripción detallada de las realizaciones preferidas de la invención

15 La manera en la que la presente invención proporciona sus ventajas puede entenderse más fácilmente con referencia a la Figura 1, que ilustra un amplificador de lectura de columna 30 de la técnica anterior conectado a un sensor de píxeles en una columna de sensores de píxeles. El sensor de píxeles particular que se conecta a la línea de bits 27 se determina mediante la señal en una correspondiente línea de palabras 28. El sensor de píxeles 21 habitualmente incluye un fotodiodo 22 que acumula carga durante la exposición de imagen. Al final de la exposición de imagen, el nodo de difusión flotante 23 se reinicia a V_r cerrando la compuerta 24 usando una señal en una línea de reinicio. La tensión en el nodo de difusión flotante 23 después de la operación de reinicio se mide a través de seguidor de fuente 26 y amplificador de lectura de columna 30 se almacena en un circuito de muestra y retención en el condensador $C_{entrada}$ en el amplificador de lectura de columna 30.

25 Después de esta medición de tensión, la compuerta 25 se sitúa en un estado conductivo en respuesta a una señal en Tx. El potencial positivo en el nodo de difusión flotante 23 provoca que toda la carga en el fotodiodo 22 se transfiera al nodo de difusión flotante 23. La carga transferida resulta en una disminución en el potencial del nodo de difusión flotante 23 en relación con el potencial de reinicio. El potencial en el nodo de difusión flotante 23 se mide a continuación por el amplificador de lectura de columna 30 y almacena en el circuito de muestra y retención en el condensador 32. La diferencia en tensión en los condensadores 31 y 32 se usa a continuación para determinar la carga que se generó por el fotodiodo 22 durante la exposición.

35 Hágase referencia ahora a la Figura 2, que es un diagrama de temporización para la lectura del píxel mostrado en la Figura 1 a través de un amplificador de lectura convencional. El amplificador de lectura de columna 30 habitualmente incluye un amplificador de transimpedancia capacitivo 35 construido a partir de $C_{entrada}$ y un condensador de realimentación C_f . Antes de medir la tensión en la línea de bits 27, la entrada y salida del amplificador de transimpedancia capacitivo 35 se acortan cerrando el conmutador 34. La ganancia del amplificador de transimpedancia capacitivo 35 es la relación de las capacidades de condensadores $C_{entrada}$ y C_f , que es habitualmente del orden de 30. El condensador 37 establece el ancho de banda de amplificador de transimpedancia capacitivo 35. El condensador creciente 37 reduce el ruido en las mediciones de tensión, ya que el condensador 37 establece la constante de tiempo de un filtro de paso bajo. Sin embargo, el tiempo para la salida del amplificador de transimpedancia capacitivo 35 a estabilizar también se determina por el condensador 37, ya que el amplificador de transimpedancia capacitivo 35 debe cargar el condensador 37. Este tiempo de ascenso lento limita la velocidad con la que pueden leerse los píxeles.

45 La presente invención reduce el tiempo de lectura del amplificador de columna mientras se usa un condensador de filtro largo proporcionando una corriente de carga mayor para el condensador durante la porción temprana del ciclo de carga para el condensador de filtro. Una vez que el potencial en el condensador está cerca de su valor final, se elimina la corriente de carga adicional y se permite que el amplificador de lectura de columna finalice la operación de carga. Ya que el potencial en la capacidad de filtro está cerca de su valor final cuando se elimina la amplificación adicional, se reduce el tiempo para establecerse a su valor final y, por lo tanto, puede utilizarse un condensador mayor sin aumentar el tiempo de lectura.

55 Hágase referencia ahora a las Figuras 3 y 4. La Figura 3 es un dibujo esquemático de un amplificador de lectura de columna 50 de acuerdo con la presente invención, y la Figura 4 es un diagrama de temporización para las diversas señales mostradas en la Figura 3. Para simplificar la siguiente descripción, a los elementos de amplificador de lectura de columna 50 que sirven funciones análogas a las mostradas en la Figura 2 para el amplificador de lectura de columna 30 se les han dado las mismas designaciones numéricas y no se analizarán adicionalmente en este punto. En el amplificador de lectura de columna 50, el condensador C_{52} sirve la función del condensador de filtro 37 en la Figura 1; sin embargo, la capacidad de C_{52} es varias veces mayor que la del condensador 37. Una operación de lectura que usa el amplificador de lectura de columna 50 puede verse como que se producen en dos fases. En la primera fase, la tensión a medir se transfiere a $C_{entrada}$ y se cierran los conmutadores operador por S_3 . Para simplificar el dibujo, se han omitido el controlador que genera la señal de S_3 y sus conexiones a los diversos conmutadores. Como resultado, $V_{salida1}$, la salida del amplificador de transimpedancia capacitivo 35, se encamina a un amplificador de memoria intermedia 51 que carga el condensador C_{52} . El amplificador de memoria intermedia 51 tiene una ganancia de uno y, por lo tanto, la tensión en el condensador C_{52} cumple $V_{salida1}$. Sin embargo, los niveles de ruido en $V_{salida2}$ son considerablemente mayores que los de $V_{salida1}$ debido a la ganancia de corriente alta. Debería

observarse también que el tiempo para que V_{salida1} alcance el equilibrio se reduce significativamente en el amplificador de lectura de columna 50 porque el condensador C_{54} es mucho más pequeño que el condensador 37 en el amplificador de lectura de columna 30.

5 Al final de la primera fase, la tensión en C_{52} , V_{salida2} , será casi V_{salida1} . Las diferencias en tensión serán el resultado del ruido creciente desde el amplificador de memoria intermedia 51 y cualquier diferencia pequeña en la ganancia del amplificador de memoria intermedia en relación con la ganancia ideal de uno. En general, la ganancia de amplificador de memoria intermedia 51 se establece para ser sustancialmente igual a uno. La cantidad por la que la ganancia puede diferir de uno depende del grado de desajuste del potencial en el condensador C_{52} que puede tolerarse. Cualquier desajuste resulta en un aumento en el tiempo necesario para que el condensador C_{52} alcance V_{salida1} después de que S_3 se abra. La cantidad de tiempo adicional que se requiere para alcanzar el equilibrio dependerá, en general, de la aplicación específica. Se obtiene una mejora sobre la técnica anterior si el tiempo de equilibrio es menor que el requerido en ausencia del amplificador de memoria intermedia 51.

15 Durante la segunda fase, los conmutadores operados por S_3 se abren y el amplificador de memoria intermedia 51 se desconecta. La salida de amplificador de transimpedancia capacitivo 35 se conecta por lo tanto directamente al condensador C_{52} . Cualquier diferencia en tensión entre V_{salida1} y V_{salida2} se eliminará a continuación por el amplificador de transimpedancia capacitivo 35. Además, el nivel de ruido en el condensador C_{52} será la el que se caracterice por la suma de las capacidades de los condensadores C_{52} y C_{54} .

20 En las realizaciones anteriormente descritas, se usa un amplificador de memoria intermedia de ganancia de unidad para acelerar la tasa de carga del condensador de filtro durante la primera fase de la lectura. Sin embargo, realizaciones en las que se utiliza un factor de ganancia mayor junto con un comparador para acelerar la carga del condensador de filtro también puede construirse. Hágase referencia ahora a la Figura 5, que ilustra una realización de la presente invención que utiliza un amplificador de mayor ganancia para acelerar la carga del condensador de filtro. Para simplificar la siguiente descripción, a los elementos de amplificador de lectura de columna 70 que proporcionan funciones análogas a funciones analizadas anteriormente con respecto a la Figura 3, se han proporcionado las mismas designaciones numéricas y no se analizarán en detalle en este punto. En el amplificador de lectura de columna 70, amplificador 71 carga el condensador de filtro C_{72} durante la primera fase de la operación de lectura. La ganancia de amplificador 71 es mayor que uno para acelerar adicionalmente la carga inicial del condensador de filtro C_{72} . Un comparador 74 supervisa la diferencia de tensión entre la salida del amplificador de transimpedancia capacitivo 35 y el condensador de filtro C_{72} . Cuando la diferencia de tensión supervisada es menor que un valor umbral predeterminado, un controlador de conmutador 73 cambia el estado de la señal de S_3 de tal forma que amplificador 71 ya no se conecta al condensador de filtro C_{72} . La carga final de condensador de filtro C_{72} se proporciona a continuación por el amplificador de transimpedancia capacitivo 35 para proporcionar menor ruido en un tiempo que es significativamente menor que el tiempo requerido para cargar el condensador de filtro C_{72} a la tensión de salida final del amplificador de transimpedancia capacitivo 35 sin la precarga a través del amplificador 71. Cuando la tensión se ha estabilizado en el condensador C_{72} , el controlador 73 cierra uno de los conmutadores de muestra para capturar la tensión en el condensador C_{72} en uno correspondiente de los condensadores de muestra y retención, C_{31} o C_{32} .

45 Debería observarse también que la disposición de comparador mostrada en la Figura 5 también podría utilizarse en las realizaciones con un amplificador de memoria intermedia de ganancia de unidad. En las realizaciones anteriormente descritas que utiliza un amplificador de ganancia de unidad, la duración de las fases se establece mediante valores de tiempo predeterminados. Sin embargo, una disposición de comparador similar a la mostrada en la Figura 5 también podría utilizarse con un amplificador de ganancia de unidad para determinar el tiempo en el que el amplificador de lectura de columna conmuta entre la primera y segunda fases. Esta disposición puede proporcionar un tiempo de lectura reducido, o menor ruido permitiendo que se use un condensador de filtro mayor. Sin embargo, tales realizaciones requieren transistores adicionales para implementar el comparador y, por lo tanto, pueden plantear problemas si el espacio disponible para los amplificadores de lectura de columna es limitado. En este sentido, se ha de observar que una matriz de formación de imágenes puede tener miles de tales amplificadores de lectura de columna y, por lo tanto, incluso unos pocos transistores por amplificador de lectura de columna pueden representar un aumento significativo en el coste de la matriz de formación de imágenes.

55 Las realizaciones anteriormente descritas de la presente invención se han proporcionado para ilustrar diversos aspectos de la invención. Sin embargo, debe apreciarse que diferentes aspectos de la presente invención que se muestran en diferentes realizaciones específicas pueden combinarse para proporcionar otras realizaciones de la presente invención. Además, diversas modificaciones a la presente invención serán evidentes a partir de la descripción anterior y dibujos adjuntos. Por consiguiente, la presente invención se limitará solamente por el alcance de las siguientes reivindicaciones.

REIVINDICACIONES

1. Un amplificador de lectura de columna adaptado para su uso en una matriz de formación de imágenes que incluye un conductor de línea de bits y una pluralidad de sensores de píxeles, comprendiendo el amplificador:
- 5 un amplificador de señal (35) que tiene una salida de señal de amplificador;
un primer condensador de filtro (C_{52});
un amplificador de memoria intermedia (51) que tiene una entrada de amplificador de memoria intermedia y una salida de amplificador de memoria intermedia; y
- 10 una red de conmutación (S_3),
caracterizado por
dicha red de conmutación (S_3) conecta dicha salida de señal de amplificador a dicha entrada de amplificador de memoria intermedia y dicha salida de amplificador de memoria intermedia a dicho primer condensador de filtro (C_{52}) durante un primer periodo de tiempo, y conecta dicha salida de señal de amplificador directamente a dicho primer condensador de filtro (C_{52}) durante un segundo periodo de tiempo, en el que dicha salida de amplificador de memoria intermedia se desconecta de dicho primer condensador de filtro (C_{52}) durante dicho segundo periodo de tiempo de tal forma que se proporciona una corriente de carga mayor para el primer condensador de filtro en el primer periodo de tiempo en comparación con el segundo periodo de tiempo.
- 15 2. El amplificador de columna de la reivindicación 1 en el que dicho amplificador de señal (35) carga dicho primer condensador de filtro (C_{52}) con una primera constante de tiempo cuando se conecta directamente a dicho primer condensador de filtro (C_{52}) y en el que dicho primer periodo de tiempo es menor de cinco veces dicha primera constante de tiempo.
- 20 3. El amplificador de columna de la reivindicación 1 en el que dicho amplificador de memoria intermedia (51) tiene una ganancia sustancialmente igual a uno.
4. El amplificador de columna de la reivindicación 1, en el que dicho amplificador de columna comprende además un controlador (73) que mide una diferencia entre dicha entrada de amplificador de memoria intermedia y salida de amplificador de memoria intermedia, provocando dicho controlador (73) que dicho amplificador de columna conmute desde dicho primer periodo de tiempo a dicho segundo periodo de tiempo cuando dicha diferencia es menor que un umbral predeterminado.
- 30 5. El amplificador de columna de la reivindicación 1 en el que dicho primer periodo de tiempo y dicho segundo periodo de tiempo son fijos.
6. El amplificador de columna de la reivindicación 1 en el que dicho amplificador de señal (35) comprende un amplificador de transimpedancia capacitivo con una ganancia mayor de uno.
- 40 7. El amplificador de columna de la reivindicación 1 en el que dicho primer condensador de filtro (C_{52}) se caracteriza por una primera capacitancia de condensador de filtro y dicho amplificador de señal (35) comprende un segundo condensador de filtro (C_{54}), caracterizado por una segunda capacitancia de condensador de filtro, conectándose dicho segundo condensador de filtro (C_{54}) a dicha salida de señal de amplificador, siendo dicha segunda capacitancia de condensador de filtro menor de cinco veces dicha primera capacitancia de condensador de filtro.
- 45 8. Una matriz de formación de imágenes que comprende: un conductor de línea de bits (27);
una pluralidad de sensores de píxeles (21), acoplándose cada sensor de píxeles (21) a dicho conductor de línea de bits (27) en respuesta a una señal de selección de palabra;
un amplificador de columna (50) de acuerdo con la reivindicación 1, dicho amplificador de columna conectado a dicho conductor de línea de bits (27).
- 50 9. La matriz de formación de imágenes de la reivindicación 8 en la que dicho amplificador de memoria intermedia (51) carga dicho primer condensador de filtro (C_{52}) con una primera constante de tiempo cuando se conecta directamente a dicho primer condensador de filtro (C_{52}) y en la que dicho primer periodo de tiempo es menor de cinco veces dicha primera constante de tiempo.
- 55 10. La matriz de formación de imágenes de la reivindicación 8 en la que dicha salida de amplificador de memoria intermedia se desconecta de dicho primer condensador de filtro (C_{52}) durante dicho segundo periodo de tiempo.
- 60 11. La matriz de formación de imágenes de la reivindicación 8 en la que dicho amplificador de señal (35) comprende un amplificador de transimpedancia capacitivo con una ganancia mayor de uno.
- 65 12. La matriz de formación de imágenes de la reivindicación 8 en la que dicho primer condensador de filtro (C_{52}) se caracteriza por una primera capacitancia de condensador de filtro y dicho amplificador de señal (35) comprende un segundo condensador de filtro (C_{54}), caracterizado por una segunda capacitancia de condensador de filtro,

conectándose dicho segundo condensador de filtro (C_{54}) a dicho amplificador de señal output, siendo dicha segunda capacitancia de condensador de filtro menor de cinco veces dicha primera capacitancia de condensador de filtro.

- 5 13. La matriz de formación de imágenes de la reivindicación 8, en la que dicho primer condensador de filtro (C_{52}) se caracteriza por una primera capacitancia de condensador de filtro y en la que dicha matriz de formación de imágenes comprende además un circuito de muestra y retención que comprende un conmutador de muestra (SI) y un condensador de retención (C_{31}), conectando dicho conmutador de muestra (SI) dicho primer condensador de filtro (C_{52}) a dicho condensador de retención (C_{31}) en respuesta a una señal de control, caracterizándose dicho condensador de retención (C_{31}) por una capacitancia menor de cinco veces dicha primera capacitancia de
10 condensador de filtro.

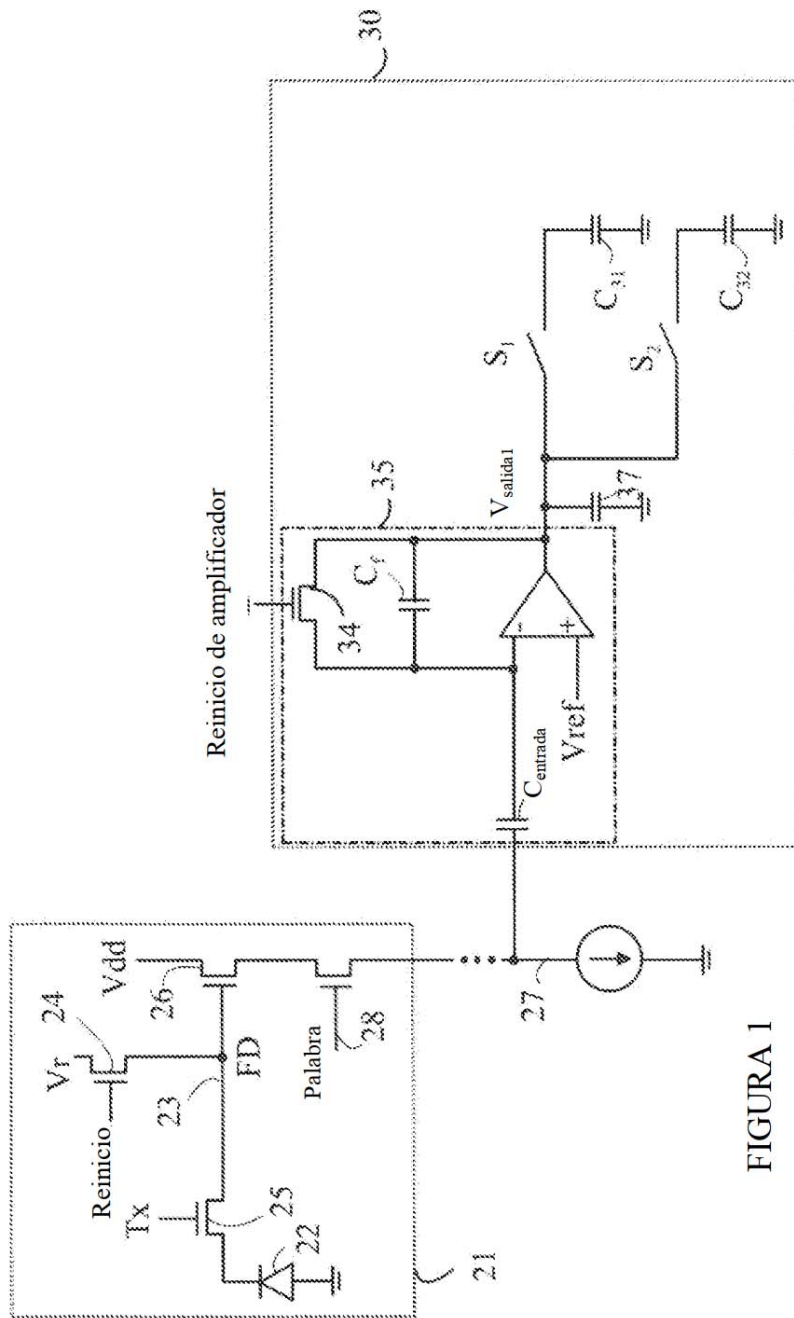


FIGURA 1

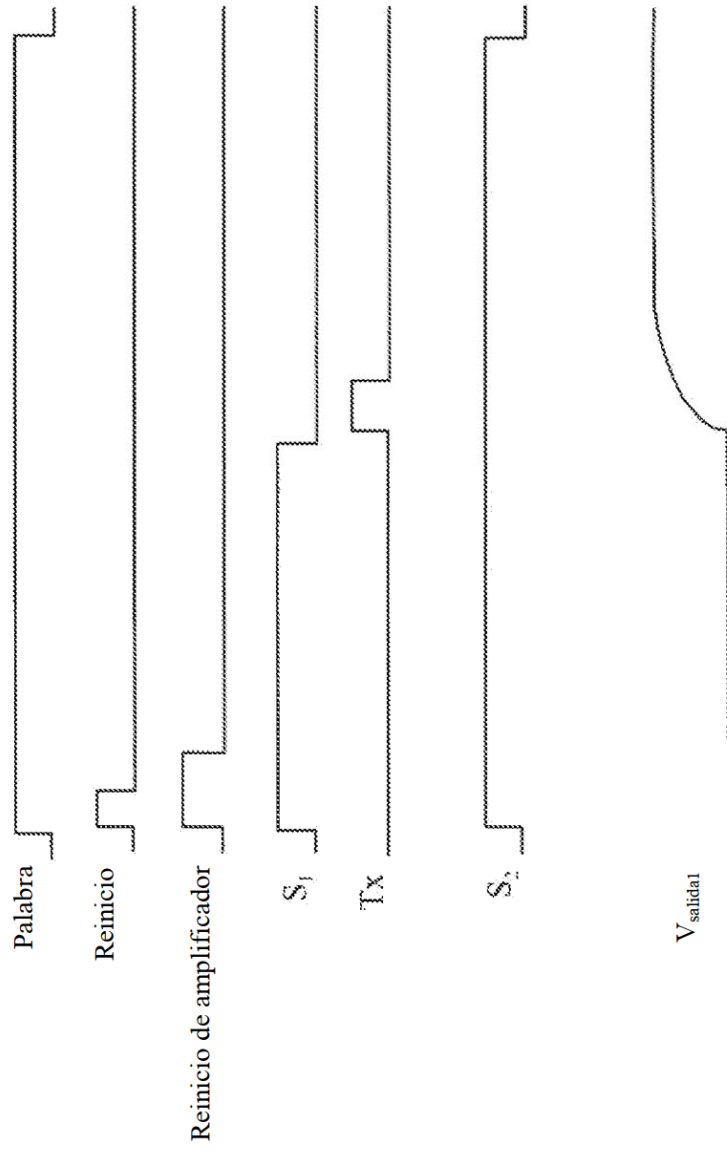


FIGURA 2

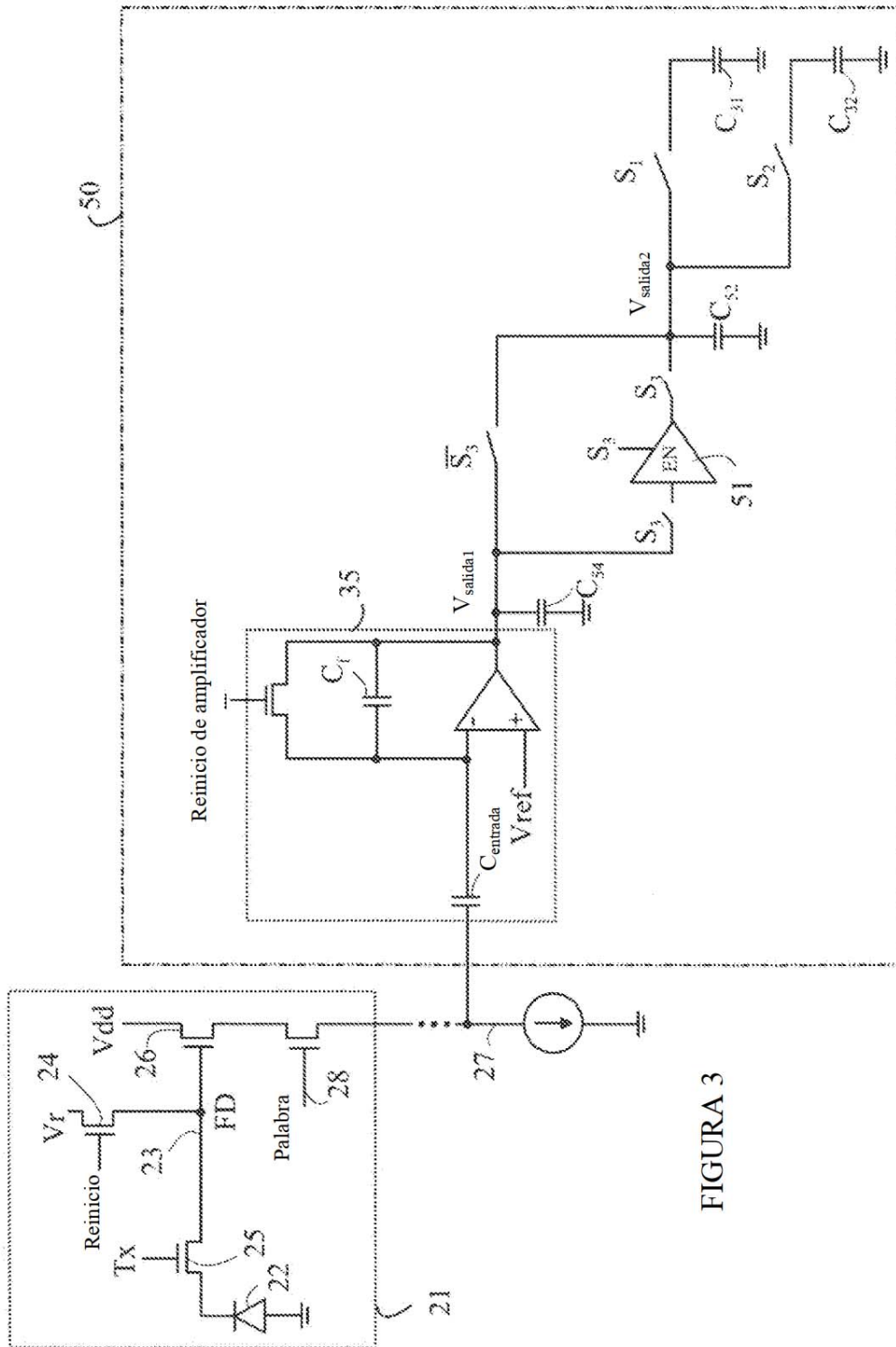


FIGURA 3

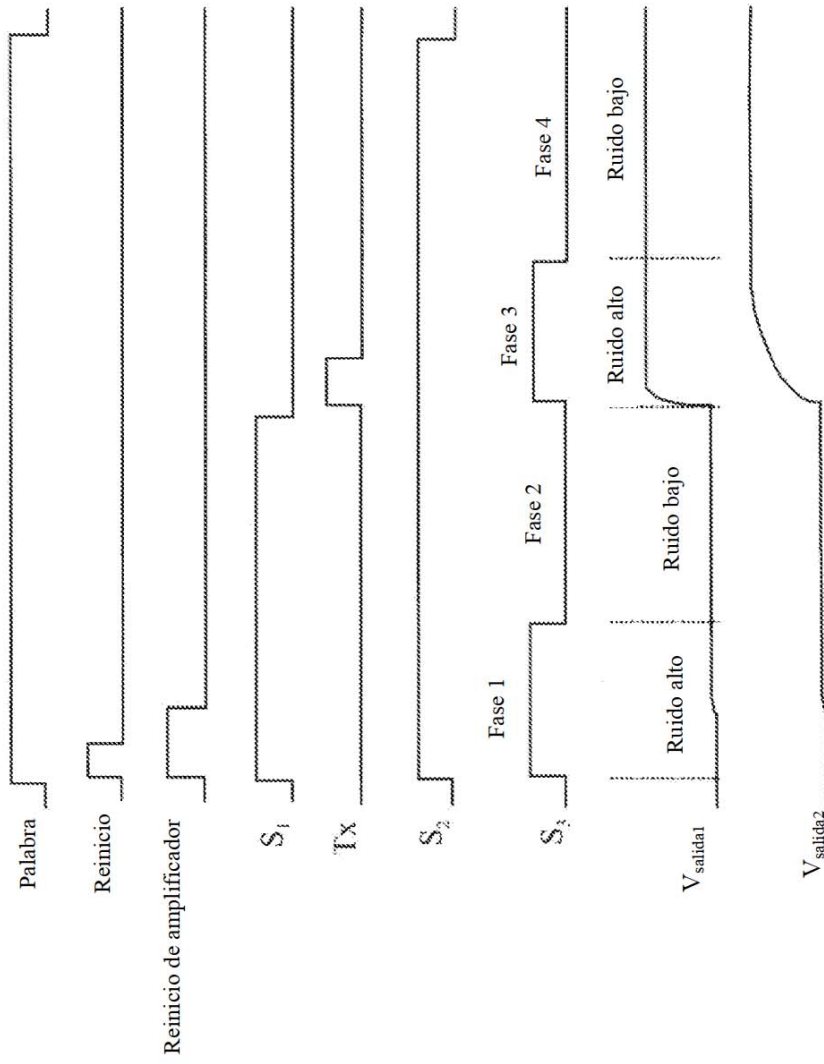


FIGURA 4

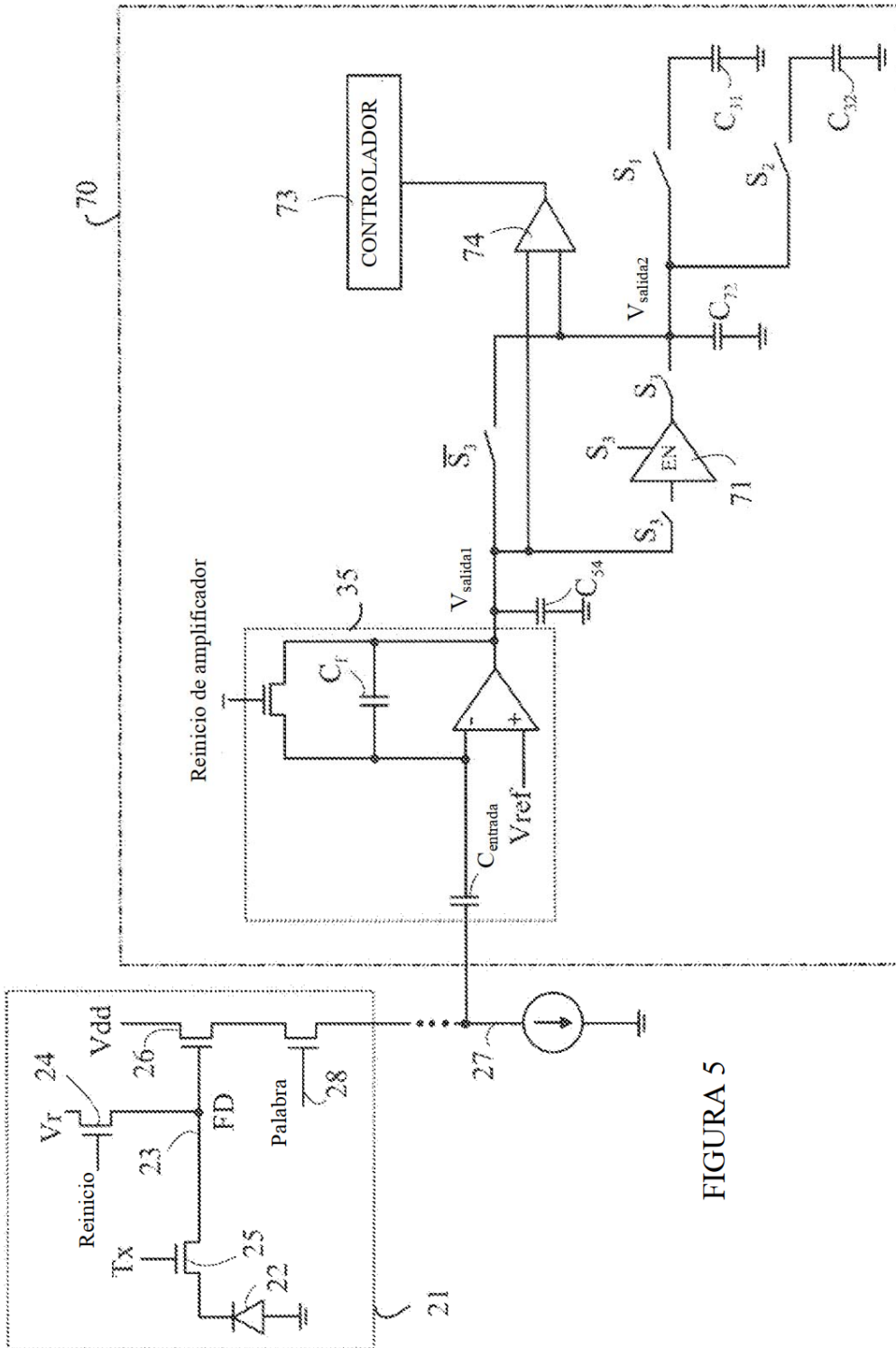


FIGURA 5