

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 763 034**

51 Int. Cl.:

H01L 23/552 (2006.01)

H01P 7/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **30.08.2016 PCT/US2016/049440**

87 Fecha y número de publicación internacional: **23.03.2017 WO17048500**

96 Fecha de presentación y número de la solicitud europea: **30.08.2016 E 16763161 (3)**

97 Fecha y número de publicación de la concesión europea: **18.09.2019 EP 3350874**

54 Título: **Flip chip que emplea un filtro de cavidad integrado y componentes, sistemas y procedimientos relacionados**

30 Prioridad:

14.09.2015 US 201514853802

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

26.05.2020

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)
5775 Morehouse Drive
San Diego, CA 92121-1714, US**

72 Inventor/es:

**LEE, JOHN, JONG-HOON;
SONG, YOUNG, KYU;
JOW, UEI-MING;
CHOI, SANGJO y
ZHANG, XIAONAN**

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 763 034 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Flip chip que emplea un filtro de cavidad integrado y componentes, sistemas y procedimientos relacionados

5 **ANTECEDENTES****I. Campo de la divulgación**

10 **[0001]** La tecnología de la divulgación se refiere en general a estructuras y procedimientos para filtrar señales de radiofrecuencia (RF), y más concretamente a filtros de cavidad para filtrar señales de RF.

II. Antecedentes

15 **[0002]** Los dispositivos informáticos inalámbricos se han vuelto comunes en la sociedad contemporánea. Estos dispositivos informáticos reciben y/o transmiten señales inalámbricas, como señales de radiofrecuencia (RF), y se basan en microprocesadores y otros circuitos integrados (CI) para el procesamiento de señales. Tanto en los dispositivos móviles como los teléfonos inteligentes y los dispositivos informáticos estacionarios, tal como ordenadores de mesa, hay una tendencia general hacia la disminución del tamaño de dichos CI. A medida que disminuye el tamaño del dispositivo, el espacio disponible para componentes individuales también ha disminuido. También existe una tendencia a proporcionar circuitos integrados para dispositivos móviles en un sistema en un chip (SoC). Un SoC es un circuito integrado (CI) que integra componentes de un ordenador y otros sistemas electrónicos en un monochip. El SoC puede contener funciones digitales, analógicas, de señal mixta y, a menudo, de radiofrecuencia, todo en un sustrato de monochip.

25 **[0003]** En muchos CI, incluidos los SoC, los filtros de RF se usan comúnmente para pasar y/o bloquear frecuencias específicas o bandas de frecuencia en una señal o señales de RF. Por ejemplo, una señal de interés puede estar contenida en una banda de sesenta (60) gigahercios (GHz), pero la antena de un dispositivo puede recibir frecuencias a través de una porción significativamente mayor del espectro de RF. Un filtro de RF configurado apropiadamente puede pasar la banda que contiene el factor de señal, pero tiene un tamaño relativamente grande y, por lo tanto, no es adecuado para muchos CI que requieren componentes de menor tamaño. Por otro lado, los filtros convencionales basados en microstrip son compactos y se integran fácilmente en capas de silicio de un componente semiconductor, pero los filtros basados en microstrip tienen un factor Q relativamente bajo con una pérdida de señal relativamente alta. Los filtros basados en microstrip también pueden ser relativamente difíciles de aislar de los componentes cercanos, lo que resulta en un acoplamiento no deseado e interferencia con esos componentes.

35 **[0004]** Otro tipo de filtro de RF con un factor Q alto es un filtro de cavidad. Un filtro de cavidad emplea una cavidad de resonador que está ajustada con las frecuencias o bandas de frecuencia deseadas y es capaz de pasar esas bandas con baja pérdida de inserción y con un alto aislamiento de los componentes cercanos. Sin embargo, si se desea emplear el filtro de cavidad en un circuito en un paquete o aplicación pequeños, como una aplicación móvil, debe haber espacio para proporcionar una cavidad de resonador. Además, las dimensiones de la cavidad del resonador están vinculadas a las bandas de frecuencia deseadas y, por lo tanto, presentan desafíos de diseño adicionales para las aplicaciones móviles y otras aplicaciones donde el espacio y el tamaño de los componentes son limitados. El documento US2010/0308925 describe un resonador micromecanizado con una cavidad de aire que presenta una sonda de corriente que está encerrada dentro de un plano metálico de un sustrato de película delgada. Lee J-H y col., "Low Loss LTCC Cavity Filters Using System-on-Package Technology at 60 GHz", IEEE Transactions on Microwave Theory and Techniques, vol. 53 n.º 12, (2005), describe resonadores y filtros de cavidad integrados tridimensionales para módulos de entrada de RF que funcionan a sesenta (60) gigahercios (GHz).

50 **SUMARIO DE LA DIVULGACIÓN**

[0005] Los aspectos divulgados en la descripción detallada incluyen un flip chip que emplea un filtro de cavidad integrado. También se divulgan componentes, sistemas y procedimientos relacionados. En un aspecto, se proporciona un flip chip que incluye un chip de circuito integrado (CI) que comprende un troquel semiconductor y una pluralidad de protuberancias conductoras. El troquel semiconductor comprende al menos una capa semiconductor y una pluralidad de capas metálicas para proporcionar interconexiones a la al menos una capa semiconductor. La pluralidad de protuberancias conductoras está interconectada con al menos una de la pluralidad de capas metálicas. La pluralidad de protuberancias conductoras proporciona un "recinto" conductor que define una cavidad interior de resonador para proporcionar un filtro de cavidad integrado en el flip chip. Esta disposición del diseño de encapsulado permite que el flip chip esté diseñado para incluir un filtro de cavidad de alto factor Q (Q) integrado con poco o ningún aumento en el tamaño de los componentes en comparación con un diseño de flip chip convencional. En este sentido, la cavidad interior del resonador está configurada para recibir una señal de RF de entrada desde una línea de transmisión de entrada a través de una apertura de transmisión de señal de entrada proporcionada en una capa interna en el flip chip. La cavidad interior del resonador hace resonar la señal de RF de entrada para generar la señal de RF de salida que comprende una señal de RF filtrada de la señal de RF de entrada, y acopla la señal de RF de salida en una línea de transmisión de señal de salida en

el flip chip a través de una apertura de transmisión de salida proporcionada en la capa de apertura. La señal de RF filtrada se puede acoplar a través de las capas metálicas a la circuitería interna en la(s) capa(s) de semiconductores del flip chip para su procesamiento. Los componentes del flip chip pueden personalizarse en la fase de diseño de modo que las protuberancias conductoras definan la cavidad interna del resonador que tiene dimensiones correspondientes a un filtro de cavidad diseñado para filtrar una señal de RF en una banda de frecuencia predeterminada.

[0006] En este sentido, en un aspecto, se divulga un chip de circuito integrado (CI). El CI de flip chip comprende un troquel semiconductor. El troquel semiconductor comprende al menos una capa semiconductor. La capa semiconductor comprende además una pluralidad de capas metálicas para proporcionar interconexiones a la al menos una capa semiconductor. El troquel semiconductor comprende además una capa de apertura que comprende una apertura de transmisión de señal de entrada configurada para pasar una señal de radiofrecuencia (RF) de entrada a través de la misma, y una apertura de transmisión de señal de salida configurada para pasar una señal de RF de salida a través de la misma. El troquel semiconductor comprende además al menos una capa de interconexión posterior de final de línea dispuesta entre la al menos una capa semiconductor y la capa de apertura. La al menos una capa de interconexión posterior de final de línea comprende una línea de transmisión de entrada configurada para transmitir la señal de RF de entrada a través de la apertura de transmisión de señal de entrada. La al menos una capa de interconexión posterior de final de línea comprende además una línea de transmisión de salida configurada para recibir la señal de RF de salida a través de la apertura de transmisión de señal de salida. El CI de flip chip comprende además una pluralidad de protuberancias conductoras interconectadas a al menos una de la pluralidad de capas metálicas, la pluralidad de protuberancias conductoras y la capa de apertura que definen una cavidad interior del resonador. La cavidad del resonador interior está configurada para recibir la señal de RF de entrada desde la línea de transmisión de entrada a través de la apertura de transmisión de señal de entrada, hacer resonar la señal de RF de entrada para generar la señal de RF de salida que comprende una señal de RF filtrada de la señal de RF de entrada y acoplar la señal de RF de salida en la línea de transmisión de salida a través de la apertura de transmisión de señal de salida.

[0007] En otro aspecto, se divulga un procedimiento para formar un CI de flip chip. El procedimiento comprende proporcionar al menos una capa semiconductor. El procedimiento comprende además disponer una pluralidad de capas metálicas por encima de la al menos una capa semiconductor para proporcionar interconexiones a la al menos una capa semiconductor. El procedimiento comprende además disponer al menos una capa de interconexión posterior de final de línea por encima de la pluralidad de capas metálicas. La al menos una capa de interconexión posterior de final de línea comprende una línea de transmisión de entrada configurada para transmitir una señal de RF de entrada. La al menos una capa de interconexión posterior de final de línea comprende además una línea de transmisión de salida configurada para recibir una señal de RF de salida. El procedimiento comprende además disponer una capa de apertura por encima de la al menos una capa de interconexión posterior de final de línea, la capa de apertura que comprende una apertura de transmisión de señal de entrada configurada para pasar la señal de RF de entrada a través de la misma, y una apertura de transmisión de señal de salida configurada para pasar la señal de RF de salida a través de la misma. El procedimiento comprende además disponer una pluralidad de protuberancias conductoras por encima de la capa de apertura, la pluralidad de protuberancias conductoras interconectadas a al menos una de entre la pluralidad de capas metálicas, la pluralidad de protuberancias conductoras y la capa de apertura que definen una cavidad interior del resonador. La cavidad del resonador interior está configurada para recibir la señal de RF de entrada desde la línea de transmisión de entrada a través de la apertura de transmisión de señal de entrada, hacer resonar la señal de RF de entrada para generar la señal de RF de salida que comprende una señal de RF filtrada de la señal de RF de entrada y acoplar la señal de RF de salida en la línea de transmisión de salida a través de la apertura de transmisión de señal de salida.

BREVE DESCRIPCIÓN DE LAS FIGURAS

[0008]

La Figura 1A ilustra una vista en perspectiva de un circuito integrado (CI) de flip chip a modo de ejemplo que tiene un filtro de cavidad integrado proporcionado por una pluralidad de protuberancias conductoras del flip chip que forma una cavidad entre las superficies opuestas de un troquel de silicio y un encapsulado semiconductor;

la Figura 1B ilustra una vista lateral en sección transversal de una porción del CI de flip chip que tiene el filtro de cavidad integrado en la Figura 1A, y además ilustra una ubicación a modo de ejemplo de las líneas y aperturas de transmisión dentro de las capas del troquel semiconductor;

la Figura 1C ilustra una vista superior en sección transversal del CI de flip chip de la Figura 1A antes de montar el CI de flip chip en un circuito externo, ilustrando las líneas de transmisión de entrada y salida y las aperturas respectivas para permitir que las líneas de transmisión filtren una señal de RF a través de la cavidad del resonador;

la Figura 2 es un gráfico que ilustra una respuesta de frecuencia a modo de ejemplo para el CI de flip chip que tiene el filtro de cavidad integrado de las Figuras 1A-1C, ajustado para pasar señales de radiofrecuencia (RF) en una banda de sesenta (60) gigahercios (GHz);

Las Figuras 3A-3D ilustran etapas de fabricación a modo de ejemplo para fabricar el CI de flip chip de las Figuras 1A-1C;

5 La Figura 4 es un diagrama de flujo que describe a modo de ejemplo las etapas de proceso para realizar las etapas de fabricación de CI en las Figuras 3A-3D para fabricar el CI de flip chip de las Figuras 1A-1C;

10 La Figura 5A ilustra un diagrama esquemático de otro CI de flip chip a modo de ejemplo que tiene un filtro de cavidad integrado que incluye adicionalmente un bloqueador de inductancia acoplado entre las líneas de transmisión de entrada y salida del filtro de cavidad integrado;

La Figura 5B es un gráfico de una respuesta de frecuencia a modo de ejemplo del CI de flip chip de la Figura 5A que tiene el filtro de cavidad integrado con el bloqueador de inductancia de la Figura 5A;

15 La Figura 5C ilustra una vista lateral en sección transversal parcial del CI de flip chip de la Figura 5A que tiene el filtro de cavidad integrado con el bloqueador de inductancia de la Figura 5A;

20 La Figura 6A ilustra un diagrama esquemático de otro flip chip para CI a modo de ejemplo que tiene un filtro de cavidad integrado que incluye adicionalmente un bloqueador de capacitancia acoplado entre las líneas de transmisión de entrada y salida del filtro de cavidad integrado;

La Figura 6B es un gráfico de una respuesta de frecuencia a modo de ejemplo para el flip chip para CI de la Figura 6A que tiene el filtro de cavidad integrado con el bloqueador de capacitancia de la Figura 6A;

25 La Figura 6C ilustra una vista lateral en sección transversal parcial del flip chip para CI de la Figura 6A que tiene el filtro de cavidad integrado con el bloqueador de capacitancia de la Figura 6A;

30 La Figura 7A ilustra un diagrama esquemático de otro flip chip para CI a modo de ejemplo que tiene un filtro de cavidad integrado que incluye adicionalmente un bloqueador de inductancia y un bloqueador de capacitancia acoplado entre las líneas de transmisión de entrada y salida del filtro de cavidad integrado;

La Figura 7B ilustra un gráfico de respuesta de frecuencia para el flip chip de la Figura 7A que tiene un filtro de cavidad con los bloqueadores de inductancia y capacitancia de la Figura 7A; y

35 La Figura 8 es un diagrama de bloques de un sistema en un chip (SoC) basado en procesador a modo de ejemplo que puede estar contenido en el CI de flip chip con un filtro de cavidad integrado de acuerdo con cualquiera de los aspectos divulgados en el presente documento.

DESCRIPCIÓN DETALLADA

40 **[0009]** Con referencia a las figuras de los dibujos, a continuación se describen varios aspectos a modo de ejemplo de la presente divulgación. La expresión "a modo de ejemplo" se usa en el presente documento en el sentido de "que sirve como ejemplo, instancia o ilustración". No debe considerarse necesariamente que cualquier aspecto descrito en el presente documento como "a modo de ejemplo" sea preferente o ventajoso con respecto a otros aspectos.

45 **[0010]** Los aspectos divulgados en la descripción detallada incluyen un flip chip que emplea un filtro de cavidad integrado. También se divulgan componentes, sistemas y procedimientos relacionados. En un aspecto, se proporciona un flip chip que incluye un chip de circuito integrado (CI) que comprende un troquel semiconductor y una pluralidad de protuberancias conductoras. El troquel semiconductor comprende al menos una capa semiconductor y una pluralidad de capas metálicas para proporcionar interconexiones a la al menos una capa semiconductor. La pluralidad de protuberancias conductoras está interconectada con al menos una capa metálica. La pluralidad de protuberancias conductoras proporciona un "recinto" conductor que define una cavidad interior de resonador para proporcionar un filtro de cavidad integrado en el flip chip. Esta disposición del diseño de encapsulado permite que el flip chip esté diseñado para incluir un filtro de cavidad de alto factor Q (Q) integrado con poco o ningún aumento en el tamaño de los componentes en comparación con un diseño de flip chip convencional. En este sentido, la cavidad interior del resonador está configurada para recibir una señal de RF de entrada desde una línea de transmisión de entrada a través de una apertura de transmisión de señal de entrada proporcionada en una capa interna en el flip chip. La cavidad interior del resonador hace resonar la señal de RF de entrada para generar la señal de RF de salida que comprende una señal de RF filtrada de la señal de RF de entrada, y acopla la señal de RF de salida en una línea de transmisión de señal de salida en el flip chip a través de una apertura de transmisión de salida proporcionada en la capa de apertura. La señal de RF filtrada se puede acoplar a través de las capas metálicas a la circuitería interna en la(s) capa(s) de semiconductores del flip chip para su procesamiento. Los componentes del flip chip pueden personalizarse en la fase de diseño de modo que las protuberancias conductoras definan la cavidad interna del resonador que tiene dimensiones correspondientes a un filtro de cavidad diseñado para filtrar una señal de RF en una banda de frecuencia predeterminada.

[0011] En este sentido, las Figuras 1A-1C ilustran un circuito integrado (CI) de flip chip 10 que tiene un filtro de cavidad integrado 12 de acuerdo con un aspecto de la divulgación. El CI de flip chip 10 comprende un troquel semiconductor 14 y una pluralidad de protuberancias conductoras 16 que interconectan el CI de flip chip 10 a un circuito externo 18. La pluralidad de protuberancias conductoras 16 forma un conjunto de flip chip 20. Como se usa en el presente documento, el término "flip chip" se refiere a un CI de flip chip que emplea una conexión de chip con hundimiento controlado (C4), una técnica bien conocida para interconectar semiconductores a circuitería externa. En una disposición de flip chip, un encapsulado semiconductor incluye una pluralidad de almohadillas o contactos metálicos, con una protuberancia conductora, que es típicamente una protuberancia de soldadura o bola de soldadura depositada en cada almohadilla. A continuación se le "da la vuelta" al encapsulado de modo que las protuberancias conductoras estén boca abajo, y el encapsulado se alinea con respecto a un circuito externo 18 que tiene almohadillas o contactos complementarios correspondientes a cada una de las protuberancias de soldadura. Las protuberancias de soldadura se vuelven a fluir para completar la interconexión.

[0012] Con referencia continua a la Figura 1A, el troquel semiconductor 14 comprende una capa de silicio 21 que tiene una capa semiconductor 22 y una pluralidad de capas metálicas de interconexión 24 (véase la Figura 1B) para proporcionar interconexiones a la capa semiconductor 22 y las protuberancias conductoras 16. El troquel semiconductor 14 también comprende una capa de apertura 26 y una capa de interconexión posterior de final de línea 28, que está dispuesta entre la capa semiconductor 22 y la capa de apertura 26.

[0013] Como se analiza con más detalle a continuación, la pluralidad de protuberancias conductoras 16 en el CI de flip chip 10 en la Figura 1 se usa para proporcionar un "recinto" conductor que proporciona una cavidad interior del resonador 34 integrada para un filtro de cavidad integrado 12. Esto permite que el filtro de cavidad integrado 12 se proporcione en el CI de flip chip 10 con poco o ningún aumento en el tamaño de los componentes en comparación con un diseño de flip chip convencional, y sin la necesidad de un componente separado para proporcionar un filtrado de alta Q. Sin embargo, con objeto de proporcionar el filtro de cavidad integrado 12 que emplea la cavidad interior del resonador 34, se proporciona un procedimiento de direccionamiento de una señal de RF de entrada en la cavidad interior del resonador 34 para ser filtrada en una señal de RF de salida filtrada que se acoplará a una capa o capas metálicas que se van a interconectar con una capa de semiconductores en el CI de flip chip para el procesamiento de señales.

[0014] En este sentido, el CI de flip chip 10 en la Figura 1A incluye una capa de apertura 26. La capa de apertura 26 comprende una apertura de transmisión de señal de entrada 30 y una apertura de transmisión de señal de salida 32. La capa de apertura 26 y las protuberancias conductoras 16 definen juntas una cavidad interior del resonador 34. Al interconectar las protuberancias conductoras 16 con el circuito externo 18, la cavidad interior del resonador 34 está completamente encerrada.

[0015] Con objeto de usar la cavidad interior del resonador 34 provista en el CI de flip chip que proporciona un filtro de cavidad integrado 12 en este ejemplo, se proporciona una línea de transmisión de entrada 36 y una línea de transmisión de salida 40 en la capa de interconexión posterior de final de la línea 28. La línea de transmisión de entrada 36 está configurada para transmitir una señal de RF de entrada 38 en la cavidad interior del resonador 34 a través de la apertura de transmisión de señal de entrada 30. La línea de transmisión de salida 40 está configurada para recibir una señal de RF de salida 42 a través de la apertura de transmisión de señal de salida 32. La cavidad interior del resonador 34 está configurada para recibir la señal de RF de entrada 38 desde la línea de transmisión de entrada 36 a través de la apertura de transmisión de señal de entrada 30, hacer resonar la señal de RF de entrada 38 para generar la señal de RF de salida 42 que comprende una señal de RF filtrada 44 de la señal de RF de entrada 38, y acoplar la señal de RF de salida 42 en la línea de transmisión de salida 40 a través de la apertura de transmisión de señal de salida 32. Al personalizar las dimensiones de la cavidad interior del resonador 34 en la fase de diseño, la cavidad interior del resonador 34 puede ajustarse para resonar a una frecuencia central predeterminada, permitiendo así que la cavidad interior del resonador 34 funcione como el filtro de cavidad integrado 12 para la banda de frecuencia predeterminada. De esta manera, un diseño de encapsulado que emplea una técnica de flip chip puede diseñarse para incluir también un filtro de cavidad de alta Q con poco o ningún aumento en el tamaño de los componentes en comparación con un diseño de flip chip convencional.

[0016] Las técnicas existentes de flip chip se pueden adaptar fácilmente para incluir un filtro de cavidad integrado, puesto que estas técnicas convencionales típicamente dan como resultado un hueco entre las capas metálicas opuestas del encapsulado semiconductor y el circuito externo. Al disponer las protuberancias conductoras, como las protuberancias conductoras 16 de las Figuras 1A-1C, lo suficientemente cerca una de la otra para encerrar una porción del hueco, las protuberancias conductoras 16 y las capas metálicas opuestas actuarán como una jaula de Faraday alrededor de la parte encerrada, por ejemplo, la cavidad interior del resonador 34 de las Figuras 1A-1C. Dentro del espacio interior definido por la parte encerrada, se bloquea la entrada de la radiación electromagnética externa (EM), incluidas las señales de RF externas. Además, cualquier señal de RF dentro de la cavidad interior está limitada en la misma, con la cavidad interior que funciona como una cavidad de resonador con respecto a las señales de RF. Por lo tanto, al diseñar las dimensiones de la cavidad para definir una frecuencia de resonancia deseada, la cavidad se puede usar como un filtro de cavidad. Esto permite que cualquier diseño de encapsulado

que emplee una técnica de flip chip también incluya un filtro de cavidad de alta Q con poco o ningún aumento en el tamaño de los componentes.

5 **[0017]** En este sentido, la Figura 1B ilustra una vista lateral en sección transversal de dos porciones del flip chip que tiene el filtro de cavidad integrado 12 de la Figura 1A, tomada a lo largo del plano vertical que contiene el eje A. En particular, la porción izquierda de la Figura 1B ilustra el centro del CI de flip chip 10, que incluye la línea de transmisión de entrada 36 y la línea de transmisión de salida 40. La porción derecha de la Figura 1B ilustra la línea de transmisión de salida 40 y la apertura de transmisión de señal de salida 32. Como se ha analizado anteriormente, las capas de interconexión metálica 24 incluyen la capa de apertura 26 y la capa de interconexión posterior de final de línea 28, y la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 pueden interconectarse con las capas de interconexión metálica 24 para interconectarse con la capa semiconductor 22 y/o una o más protuberancias conductoras 16. En este aspecto, la capa de apertura 26 y la capa de interconexión posterior de final de línea 28 son adyacentes entre sí, de manera que una porción de la línea de transmisión de entrada 36 es adyacente a la apertura de transmisión de señal de entrada 30 (no se muestra) y la línea de transmisión de salida 40 es adyacente a la apertura de transmisión de señal de salida 32. También en este aspecto, las capas superiores 46 están dispuestas entre la capa de apertura 26 y las protuberancias conductoras 16. Las capas superiores 46 también incluyen contactos conductores 48 e interconexiones metálicas 50, que se interconectan con la capa de apertura 26 y otras capas de interconexión metálica 24.

20 **[0018]** En este aspecto, la capa de apertura 26 y las capas superiores 46 pueden considerarse como una única capa con el propósito de definir la cavidad interior del resonador 34. En este sentido, la capa de apertura 26, la capa de interconexión posterior de final de línea 28 y las capas superiores 46 pueden considerarse incluidas entre las capas de interconexión metálica 24. En este aspecto, la apertura de transmisión de señal de entrada 30 y la apertura de transmisión de señal de salida 32 se extienden a través de las capas superiores 46, así como la capa de apertura 26. De esta manera, la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 pueden transmitir y recibir señales, tales como la señal de RF de entrada 38 y la señal de RF de salida 42, dentro y fuera de la cavidad interior del resonador 34. En otro aspecto, las capas superiores 46 pueden estar formadas a partir de un material no metálico, tal como un material que es transparente a las radiofrecuencias, de manera que las dimensiones de la cavidad interior del resonador 34 están definidas por la capa de apertura 26 en lugar de la combinación de la capa de apertura 26 y las capas superiores 46. En ambos aspectos, la cavidad interior del resonador 34 está definida por una capa metálica que define al menos una dimensión de la cavidad interior del resonador 34, y por el recinto electromagnético 54 formado por las protuberancias conductoras 16. Para encerrar la cavidad interior del resonador 34, las protuberancias conductoras 16 se interconectan al circuito externo 18.

35 **[0019]** En este sentido, como se muestra en la Figura 1B, las protuberancias conductoras 16, tales como las bolas de soldadura, por ejemplo, interconectan los contactos conductores 48 del CI de flip chip 10 con las almohadillas conductoras 52 formadas como parte del circuito externo 18. En este aspecto, el circuito externo 18 es una placa de circuito impreso (PCB), pero debe entenderse que pueden usarse otros tipos de circuitos externos. Aquí, el circuito externo 18 define el límite opuesto de la cavidad interior del resonador 34.

40 **[0020]** Como se muestra en la Figura 1B, existen huecos entre las protuberancias conductoras individuales 16 en los límites horizontales de la cavidad interior del resonador 34. Sin embargo, las protuberancias conductoras 16 están dispuestas de manera que las protuberancias conductoras 16, el circuito externo 18 y la capa de apertura 26 (o una combinación de la capa de apertura 26 y las capas superiores 46) forman una jaula de Faraday alrededor de la cavidad interior del resonador 34. En este sentido, la Figura 1C ilustra una vista superior del CI de flip chip 10 de la Figura 1A antes de montar el CI de flip chip 10 en el circuito externo 18. Aquí, las protuberancias conductoras 16 están dispuestas de manera que las protuberancias conductoras 16 forman un "recinto" electromagnético 54 alrededor de la cavidad interior del resonador 34. De esta manera, el recinto electromagnético 54 evita la radiación electromagnética no deseada que puede interferir con la señal de RF de entrada 38, la señal de RF de salida 42 o la señal de RF filtrada 44, y también forma la cavidad interior del resonador 34 que está eficazmente encerrada con respecto a las frecuencias de RF de la señal de RF de entrada 38, la señal de RF de salida 42 y la señal de RF filtrada 44. Como se ha analizado anteriormente, la cavidad interior del resonador 34 está eficazmente encerrada con respecto a estas señales de RF 38, 42, 44, cuando la señal de RF de entrada 38 se introduce en la cavidad interior del resonador 34 a través de la apertura de transmisión de señal de entrada 30. Como resultado, la señal de RF de entrada 38 resuena por la cavidad interior del resonador 34 para generar la señal de RF filtrada 44, que se envía a la línea de transmisión de salida 40 a través de la apertura de transmisión de señal de salida 32 como parte de la señal de RF de salida 42.

60 **[0021]** La señal de RF filtrada 44 está vinculada a las dimensiones de la cavidad interior del resonador 34, que determina qué frecuencias de la señal de RF de entrada 38 resuenan en la cavidad interior del resonador 34. En este sentido, las dimensiones de la cavidad interior del resonador 34 pueden personalizarse, o "ajustarse", para hacer resonar las frecuencias de RF dentro de una banda de frecuencia predeterminada. Por ejemplo, en el aspecto de las Figuras 1A-1C, la cavidad interior del resonador 34 tiene una sección transversal sustancialmente rectangular en un plano paralelo a la capa de apertura 26, y está dimensionada para corresponderse con una banda de frecuencia de RF predeterminada. En este aspecto, por ejemplo, la banda de frecuencia de RF predeterminada tiene una frecuencia central de sesenta (60) gigahercios (GHz) al tener una dimensión de anchura

correspondiente a 1/2 de un modo fundamental de la frecuencia central (es decir, 60 GHz) de la banda de frecuencia predeterminada. De esta manera, la cavidad interior del resonador 34 está configurada para hacer resonar las frecuencias de la señal de RF de entrada 38 en la banda de frecuencia predeterminada y generar la señal de RF filtrada 44.

5

[0022] En este sentido, la Figura 2 ilustra un gráfico 56 que muestra la respuesta de frecuencia para el filtro de cavidad integrado 12 de acuerdo con las Figuras 1A-1C, ajustado para pasar señales de RF en la banda de 60 GHz. Como se muestra en el gráfico 56, una gráfica 58 de pérdida de inserción para la señal de RF filtrada 44 (no se muestra) con respecto a la señal de RF de entrada 38 muestra que las frecuencias fuera de la banda de 60 GHz están atenuadas significativamente por la cavidad interior del resonador 34 (no se muestra), mientras que las frecuencias alrededor de la frecuencia central 60 de 60 GHz se atenúan mínimamente, con pérdida de inserción a 60 GHz que es aproximadamente 1,86 decibelios (dB) en este ejemplo. Además, una gráfica 62 de pérdida de retorno muestra que la pérdida de retorno alrededor de la frecuencia central 64 de 60 GHz, es de aproximadamente 15,4 dB. En este ejemplo, el ancho de banda de 3 dB para el filtro de cavidad integrado 12 es de aproximadamente 2,62 dB. En este sentido, la cavidad interior del resonador 34 da como resultado que el filtro de cavidad integrado 12 tenga una baja pérdida de inserción y pérdida de retorno, con poco o ningún aumento de tamaño para el conjunto de flip chip 20 (no se muestra).

10

15

[0023] Además de los beneficios de tamaño de usar un CI de flip chip 10 con un filtro de cavidad integrado 12, la fabricación del CI de flip chip 10 también se puede lograr con solo cambios mínimos en los procesos de fabricación existentes. En este sentido, haciendo referencia ahora a las Figuras 3A-3D, se ilustran etapas de fabricación a modo de ejemplo para fabricar el CI de flip chip 10 de las Figuras 1A-1C. También en este sentido, la Figura 4 ilustra un diagrama de flujo 66 que establece etapas de procedimiento a modo de ejemplo que corresponden a las etapas de proceso ilustradas de las Figuras 3A-3D. Con referencia ahora a la Figura 3A, la capa semiconductor 22 se proporciona primero en la capa de silicio 21 u otro sustrato (bloque 68 de la Figura 4). A continuación, como se muestra en la Figura 3B, la pluralidad de capas de interconexión metálicas 24 están dispuestas sobre la capa semiconductor 22 (bloque 70 de la Figura 4) de acuerdo con los parámetros de diseño del CI de flip chip 10. Además de las interconexiones para el CI de flip chip 10 (no se muestran), esta etapa del proceso incluye proporcionar la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 (no se muestra) en la capa de interconexión posterior de final de línea 28, proporcionando la capa de apertura 26 sobre la capa de interconexión posterior de final de línea 28, y disponiendo las capas superiores 46, incluidos los contactos conductores 48 y las interconexiones metálicas 50, sobre la capa de apertura 26. A continuación, la apertura de transmisión de señal de entrada 30 (no se muestra) y la apertura de transmisión de señal de salida 32 se forman en la capa de apertura 26 y las capas superiores 46 (bloque 72 de la Figura 4) para exponer la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 (no se muestra) en la capa de interconexión posterior de final de línea 28. Finalmente, como se muestra en la Figura 3D, las protuberancias conductoras 16 están dispuestas en las interconexiones metálicas respectivas 50 (bloque 74 de la Figura 4). En esta cuestión, el CI de flip chip 10 ahora está listo para interconectarse con un circuito externo, tal como el circuito externo 18.

20

25

30

35

40

[0024] También puede ser ventajoso incluir componentes adicionales, tales como inductancia y/o bloqueadores de capacitancia, en la disposición de flip chip para mejorar y potenciar la funcionalidad del filtro de cavidad integrado 12. En este sentido, la Figura 5A ilustra un diagrama esquemático de un CI de flip chip 76 que tiene la cavidad interior del resonador 34 de acuerdo con el aspecto de las Figuras 1A-1C, y que también tiene un inductor 78 interconectado entre la línea de transmisión de entrada 36 y la línea de transmisión de salida 40. Como se muestra en el gráfico 84 de la Figura 5B, el inductor 78 o material inductivo funciona como un bloqueador de inductancia, para aumentar el rechazo de frecuencias por encima de la frecuencia central de la banda de frecuencia predeterminada. La gráfica 86 de comparación, que representa el CI de flip chip 76 sin el inductor 78, con la gráfica 88, que representa el CI de flip chip 76 con el inductor 78 incluido, muestra que al añadir el inductor 78 se mueve una transmisión superior 90 de una señal filtrada significativamente más cercana a la frecuencia central, 60 GHz en este ejemplo, aumentando así la calidad de filtrado del filtro de cavidad integrado 12 del CI de flip chip 76.

45

50

[0025] El inductor 78 puede incluirse como un componente separado, o puede incluirse como parte del CI de flip chip 76. En este sentido, la Figura 5C ilustra una vista lateral en sección transversal parcial del CI de flip chip 76 de la Figura 5A que muestra el inductor 78 incluido en una de las capas de interconexión metálica 24, tal como la capa de inductor 92 del CI de flip chip 76. El inductor 78 está interconectado con la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 a través de las interconexiones 94. Las interconexiones 94 están dispuestas en capas de interconexión intermedias 96 dispuestas entre la capa de inductor 92 y la capa de interconexión posterior de final de línea 28. Sin embargo, debe entenderse que la inductancia también puede proporcionarse de otras maneras, como por ejemplo mediante un componente inductivo conectado a la línea de transmisión de entrada 36 y a la línea de transmisión de salida 40 a través del circuito externo 18.

55

60

[0026] En otro aspecto, también se puede usar un bloqueador de capacitancia para mejorar el rendimiento del filtro de cavidad integrado. En este sentido, la Figura 6A ilustra un CI de flip chip 98 que tiene un condensador 100 dispuesto entre la línea de transmisión de entrada 36 y la línea de transmisión de salida 40. Similar al aspecto de las Figuras 5A-5C, el condensador 100 actúa para atenuar frecuencias más cercanas a la frecuencia central, 60 GHz, en este ejemplo. Aquí, sin embargo, el condensador 100 atenúa las frecuencias por debajo de la frecuencia

65

central, como se muestra en el gráfico 106 de la Figura 6B. Aquí, el gráfico 106 ilustra un gráfico 108 correspondiente al CI de flip chip 98 sin que el condensador 100 interconecte la línea de transmisión de entrada 36 y la línea de transmisión de salida 40, y el gráfico 110 que representa el CI de flip chip 98 con el condensador 100 incluido. Como se puede ver en la Figura 6B, el condensador 100 hace que una transmisión cero inferior 112 esté significativamente más cerca de la frecuencia central de la banda de frecuencia deseada, mejorando así el rendimiento del filtro de cavidad integrado 12.

[0027] Al igual que con el inductor 78 de las Figuras 5A-5C, el condensador 100 de las Figuras 6A también puede incluirse como un componente separado, o puede incluirse como parte del CI de flip chip 98. En este sentido, la Figura 6C ilustra el condensador 100 incluido en una de las capas de interconexión metálica 24 del CI de flip chip 98, tal como la capa de condensador 101, similar al inductor 78 de la Figura 5C. En la Figura 6C, el condensador 100 está interconectado con la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 a través de las interconexiones 94. Las interconexiones 94 están dispuestas en capas de interconexión intermedias 96 dispuestas entre la capa de condensador 101 y la capa de interconexión posterior de final de línea 28. Sin embargo, debe entenderse que la capacitancia también puede proporcionarse de otras maneras, como por ejemplo mediante un componente capacitivo conectado a la línea de transmisión de entrada 36 y la línea de transmisión de salida 40 a través del circuito externo 18.

[0028] Los aspectos de las Figuras 5A-5C y 6A-6C también se pueden combinar para incluir un bloqueador de inductancia y un bloqueador de capacitancia conectados en paralelo para atenuar mejor las frecuencias a cada lado de la banda de frecuencia. En este sentido, la Figura 7A ilustra un CI de flip chip 114 alternativo que tiene tanto el inductor 78 como el condensador 100 conectados en paralelo entre la línea de transmisión de entrada 36 y la línea de transmisión de salida 40. Como se muestra en el gráfico 120 en la Figura 7B, comparando el gráfico 122, que representa el CI de flip chip 114 sin el inductor 78 o el condensador 100 incluido, el gráfico 124, que representa el CI de flip chip 114 con el inductor 78 y el condensador 100 conectado en paralelo entre la línea de transmisión de entrada 36 y la línea de transmisión de salida 40, muestra que las frecuencias más cercanas a las frecuencias centrales se atenúan en mayor grado. Aquí, la transmisión cero inferior 126 por debajo de la frecuencia central y la transmisión cero superior 128 por encima de la frecuencia central están más cerca de la frecuencia central de la banda de frecuencia deseada que usando solamente la cavidad interior del resonador 34.

[0029] Los aspectos divulgados en el presente documento pueden proporcionarse o integrarse en cualquier dispositivo basado en procesador. Los ejemplos, sin limitación, incluyen un caja de conexión, una unidad de entretenimiento, un dispositivo de navegación, un dispositivo de comunicaciones, una unidad de datos de ubicación fija, una unidad de datos de ubicación móvil, un teléfono móvil, un teléfono celular, un teléfono inteligente, una tableta, un tabléfono, un ordenador, un ordenador portátil, un ordenador de mesa, un asistente personal digital (PDA), un monitor, un monitor de ordenador, un televisor, un sintonizador, una radio, una radio por satélite, un reproductor de música, un reproductor de música digital, un reproductor de música portátil, un reproductor de vídeo digital, un reproductor de vídeo, un reproductor de discos de vídeo digital (DVD), un reproductor de vídeo digital portátil y un automóvil.

[0030] En este sentido, la Figura 8 es un diagrama de bloques de un sistema en un chip (SoC) basado en procesador a modo de ejemplo que puede estar contenido en el CI de flip chip 10 con un filtro de cavidad integrado de acuerdo con cualquiera de los aspectos divulgados en el presente documento. Como se usa en el presente documento, el término "sistema en un chip (SoC)" se refiere a una pluralidad de elementos funcionales contenidos en un monochip, como el CI de flip chip 10, la pluralidad de elementos funcionales que están configurados para interoperar de forma autónoma. En este ejemplo, el sistema basado en procesador 130 incluye una o más unidades centrales de procesamiento (CPU) 132, que incluyen cada una uno o más procesadores 134. La o las CPU 132 puede(n) tener una memoria caché 136 acoplada al o a los procesadores 134 para un rápido acceso a los datos almacenados temporalmente. La o las CPU 132 está(n) acoplada(s) a un bus del sistema 138 y puede(n) interconectar dispositivos maestros y esclavos incluidos en el sistema basado en procesador 130. Como es bien sabido, la o las CPU 132 se comunica(n) con estos otros dispositivos intercambiando información de dirección, control y datos por el bus del sistema 138. Por ejemplo, la o las CPU 132 puede(n) comunicar peticiones de transacciones de bus a un controlador de memoria 140 en un sistema de memoria 142, como ejemplo de un dispositivo esclavo. Aunque no se ilustra en la Figura 8, podrían proporcionarse múltiples buses del sistema 138, en los que cada bus del sistema 138 constituye una estructura diferente. En este ejemplo, el controlador de memoria 140 está configurado para proporcionar peticiones de acceso a memoria a una matriz de memoria 144 en el sistema de memoria 142.

[0031] Otros dispositivos pueden conectarse al bus de sistema 138. Como se ilustra en la Figura 8, estos dispositivos pueden incluir un sistema de memoria 142, uno o más dispositivos de entrada 146, uno o más dispositivos de salida 148, uno o más dispositivos de interfaz de red 150 y uno o más controladores de visualización 152, como ejemplos. El o los dispositivos de entrada 146 puede(n) incluir cualquier tipo de dispositivo de entrada, incluyendo, pero sin limitarse a, teclas de entrada, interruptores, procesadores de voz, etc. El o los dispositivos de salida 148 puede(n) incluir cualquier tipo de dispositivo de salida, incluyendo, pero sin limitarse a, audio, vídeo, otros indicadores visuales, etc. El o los dispositivos de interfaz de red 150 puede(n) ser cualquier dispositivo configurado para permitir el intercambio de datos a y desde una red 154. La red 154 puede ser cualquier tipo de

red, incluyendo, pero sin limitarse a, una red cableada o inalámbrica, una red privada o pública, una red de área local (LAN), una red de área local inalámbrica (WLAN) e Internet. El dispositivo o dispositivos de interfaz de red 150 pueden configurarse para admitir cualquier tipo de protocolo de comunicaciones deseado.

5 **[0032]** La o las CPU 132 también puede(n) configurarse para acceder al o a los controladores de pantalla 152 por el bus del sistema 138 para controlar la información enviada a una o más pantallas 156. El controlador o controladores de visualización 152 envía(n) información a la o las pantallas 156 que se vaya(n) a visualizar a través de uno o más procesadores de vídeo 158, que procesa(n) la información que vaya a visualizarse en un formato adecuado para la o las pantallas 156. La o las pantallas 156 pueden incluir cualquier tipo de pantalla, incluyendo,
10 pero sin limitarse a, una pantalla de tubo de rayos catódicos (CRT), una pantalla de cristal líquido (LCD), una pantalla de plasma, etc.

[0033] Los expertos en la materia apreciarán, además, que los diversos bloques lógicos, módulos, circuitos y algoritmos ilustrativos descritos en conexión con los aspectos divulgados en el presente documento pueden implementarse como hardware electrónico, instrucciones almacenadas en la memoria o en otro medio legible por ordenador y ser ejecutadas por un procesador u otro dispositivo de procesamiento, o combinaciones de ambos. Los dispositivos descritos en el presente documento pueden emplearse en cualquier circuito, componente de hardware, CI o CI de flip chip, como ejemplos. La memoria divulgada en el presente documento puede ser una memoria de cualquier tipo y tamaño y se puede configurar para almacenar cualquier tipo de información deseada.
15 Para ilustrar claramente esta intercambiabilidad, anteriormente se han descrito en general diversos componentes, bloques, módulos, circuitos y etapas ilustrativos, en términos de su funcionalidad. Cómo se implementa dicha funcionalidad depende de la solicitud en particular, de las elecciones de diseño y/o de las restricciones de diseño impuestas en el sistema global. Los expertos en la técnica pueden implementar la funcionalidad descrita de diferentes maneras para cada aplicación particular, pero no se debe interpretar que dichas decisiones de
20 implementación suponen apartarse el alcance de la presente divulgación.
25

REIVINDICACIONES

1. Un circuito integrado, CI, de flip chip que comprende:

5 un troquel semiconductor (14), que comprende:

al menos una capa semiconductor (22);

10 una pluralidad de capas metálicas (24) para proporcionar interconexiones a la al menos una capa semiconductor;

15 una capa de apertura (26) que comprende una apertura de transmisión de señal de entrada (30) configurada para pasar una señal de entrada de radiofrecuencia (RF) (38) a través de la misma, y una apertura de transmisión de señal de salida (32) configurada para pasar una señal de RF de salida (42) a través de la misma; y

20 al menos una capa de interconexión posterior de final de línea (28) dispuesta entre la al menos una capa semiconductor y la capa de apertura, la al menos una capa de interconexión posterior de final de línea, que comprende:

una línea de transmisión de entrada (36) configurada para transmitir la señal de RF de entrada a través de la apertura de transmisión de señal de entrada; y

25 una línea de transmisión de salida (40) configurada para recibir la señal de RF de salida a través de la apertura de transmisión de señal de salida; y

30 una pluralidad de protuberancias conductoras (16) interconectadas a al menos una de entre la pluralidad de capas metálicas (24), la pluralidad de protuberancias conductoras y la capa de apertura que definen una cavidad interior del resonador (34);

35 la cavidad del resonador interior configurada para recibir la señal de RF de entrada desde la línea de transmisión de entrada a través de la apertura de transmisión de señal de entrada, hacer resonar la señal de RF de entrada para generar la señal de RF de salida que comprende una señal de RF filtrada de la señal de RF de entrada y acoplar la señal de RF de salida en la línea de transmisión de salida a través de la apertura de transmisión de señal de salida.

40 2. El IC de flip chip de la reivindicación 1, en el que la cavidad interior del resonador está dimensionada para corresponderse con una banda de frecuencia de RF predeterminada, de manera que la cavidad interior del resonador está configurada para hacer resonar frecuencias de la señal de RF de entrada en la banda de frecuencia de RF predeterminada para generar la señal de RF filtrada.

45 3. El CI de flip chip de la reivindicación 2, en el que la banda de frecuencia de RF predeterminada tiene una frecuencia central de 60 GHz.

50 4. El CI de flip chip de la reivindicación 2, en el que la cavidad interior del resonador tiene una sección transversal sustancialmente rectangular en un plano paralelo a la capa de apertura.

55 5. El CI de flip chip de la reivindicación 4, en el que la sección transversal sustancialmente rectangular tiene una dimensión de anchura correspondiente a 1/2 de un modo fundamental de una frecuencia central de la banda de frecuencia de RF predeterminada.

60 6. El CI de flip chip de la reivindicación 1, en el que la pluralidad de protuberancias conductoras están configuradas para interconectarse con contactos complementarios de un circuito externo de manera que la capa de apertura, la pluralidad de protuberancias conductoras y al menos una porción del circuito externo definen una jaula de Faraday alrededor de la cavidad interior del resonador.

65 7. El CI de flip chip de la reivindicación 1, en el que la línea de transmisión de salida se interconecta con al menos una de la pluralidad de protuberancias conductoras a través de la pluralidad de capas metálicas.

8. El CI de flip chip de la reivindicación 1, en el que la línea de transmisión de entrada se interconecta con al menos una de la pluralidad de protuberancias conductoras a través de la pluralidad de capas metálicas.

9. El CI de flip chip de la reivindicación 8, en el que la línea de transmisión de salida se interconecta con al menos una de la pluralidad de protuberancias conductoras a través de la pluralidad de capas metálicas.

10. El CI de flip chip de la reivindicación 1, en el que la capa de apertura define una superficie externa del troquel semiconductor, en el que las aperturas de transmisión de señal de entrada y salida se forman en la superficie externa del troquel semiconductor.

5 11. El CI de flip chip de la reivindicación 1, en el que la al menos una capa de interconexión posterior de final de línea es adyacente a la capa de apertura,

10 al menos una porción de la línea de transmisión de entrada es adyacente a la apertura de transmisión de señal de entrada, y al menos una porción de la línea de transmisión de salida es adyacente a la apertura de transmisión de señal de salida.

15 12. El CI de flip chip de la reivindicación 1, que comprende además un bloqueador de inductancia que comprende al menos un inductor interconectado entre la línea de transmisión de entrada y la línea de transmisión de salida, en el que el al menos un inductor está dispuesto en al menos una de la pluralidad de capas metálicas del troquel semiconductor.

20 13. El CI de flip chip de la reivindicación 12, que comprende además un bloqueador de capacitancia que comprende al menos un condensador interconectado entre la línea de transmisión de entrada y la línea de transmisión de salida en paralelo con el inductor.

25 14. El CI de flip chip de la reivindicación 1, que comprende además un bloqueador de capacitancia que comprende al menos un condensador interconectado entre la línea de transmisión de entrada y la línea de transmisión de salida, en el que el al menos un condensador está dispuesto en al menos una de la pluralidad de capas metálicas del troquel semiconductor.

30 15. Un procedimiento para formar un chip de circuito integrado, CI, el procedimiento que comprende:

proporcionar al menos una capa semiconductor (22);

35 disponer una pluralidad de capas metálicas (24) encima de la al menos una capa semiconductor para proporcionar interconexiones con la al menos una capa semiconductor;

40 disponer al menos una capa de interconexión posterior de final de línea (28) por encima de la pluralidad de capas metálicas, la al menos una capa de interconexión posterior de final de línea que comprende:

35 una línea de transmisión de entrada (36) configurada para transmitir una señal de entrada de radiofrecuencia (RF); y

40 una línea de transmisión de salida (40) configurada para recibir una señal de RF de salida;

45 disponer una capa de apertura por encima de la al menos una capa de interconexión posterior de final de línea, la capa de apertura que comprende una apertura de transmisión de señal de entrada configurada para pasar la señal de RF de entrada a través de la misma, y una apertura de transmisión de señal de salida configurada para pasar la señal de RF de salida a través de la misma; y

50 disponer una pluralidad de protuberancias conductoras (16) por encima de la capa de apertura, la pluralidad de protuberancias conductoras interconectadas a al menos una de entre la pluralidad de capas metálicas (24), la pluralidad de protuberancias conductoras y la capa de apertura que definen una cavidad interior del resonador;

55 la cavidad del resonador interior configurada para recibir la señal de RF de entrada desde la línea de transmisión de entrada a través de la apertura de transmisión de señal de entrada, hacer resonar la señal de RF de entrada para generar la señal de RF de salida que comprende una señal de RF filtrada de la señal de RF de entrada y acoplar la señal de RF de salida en la línea de transmisión de salida a través de la apertura de transmisión de señal de salida.

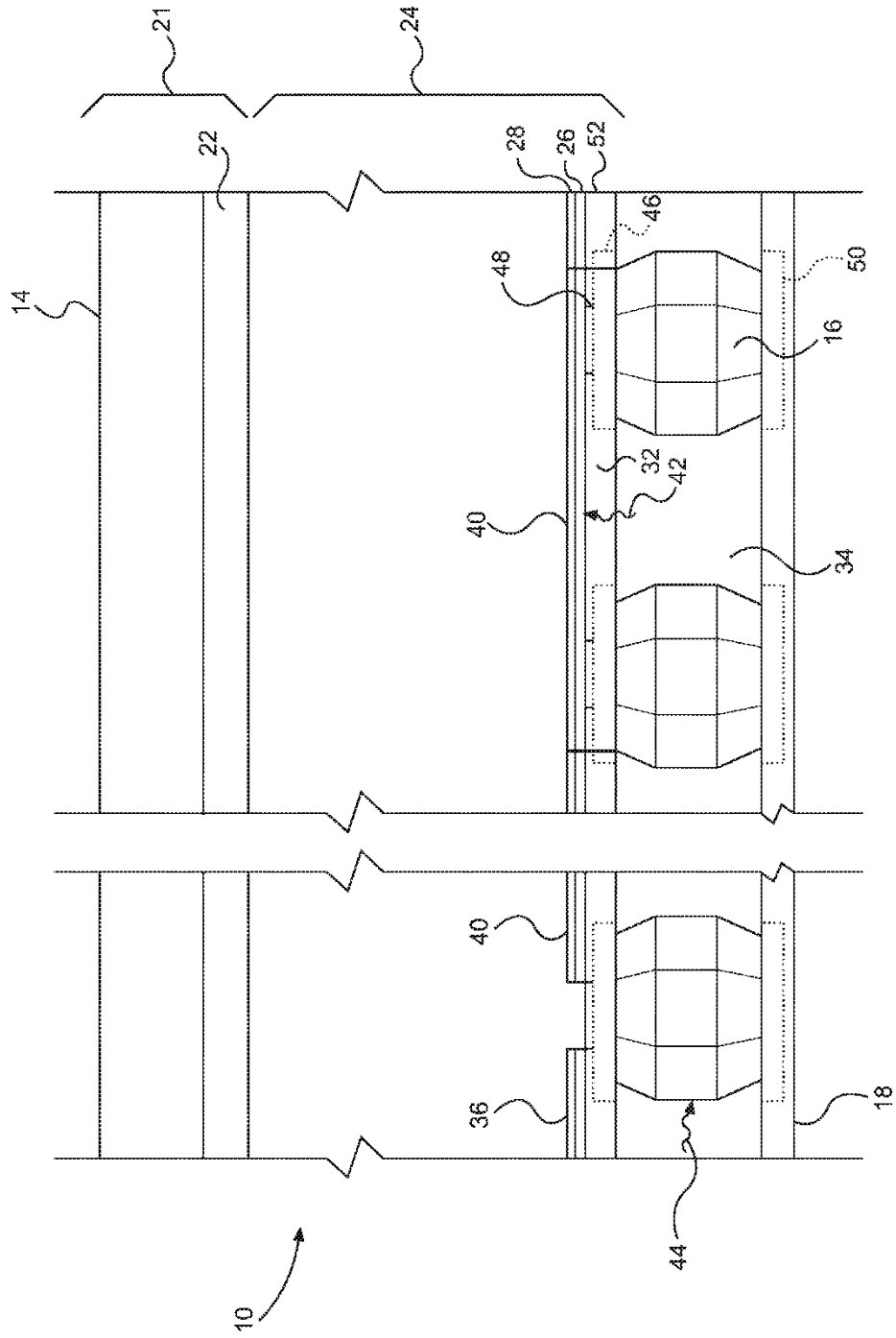


FIG. 1B

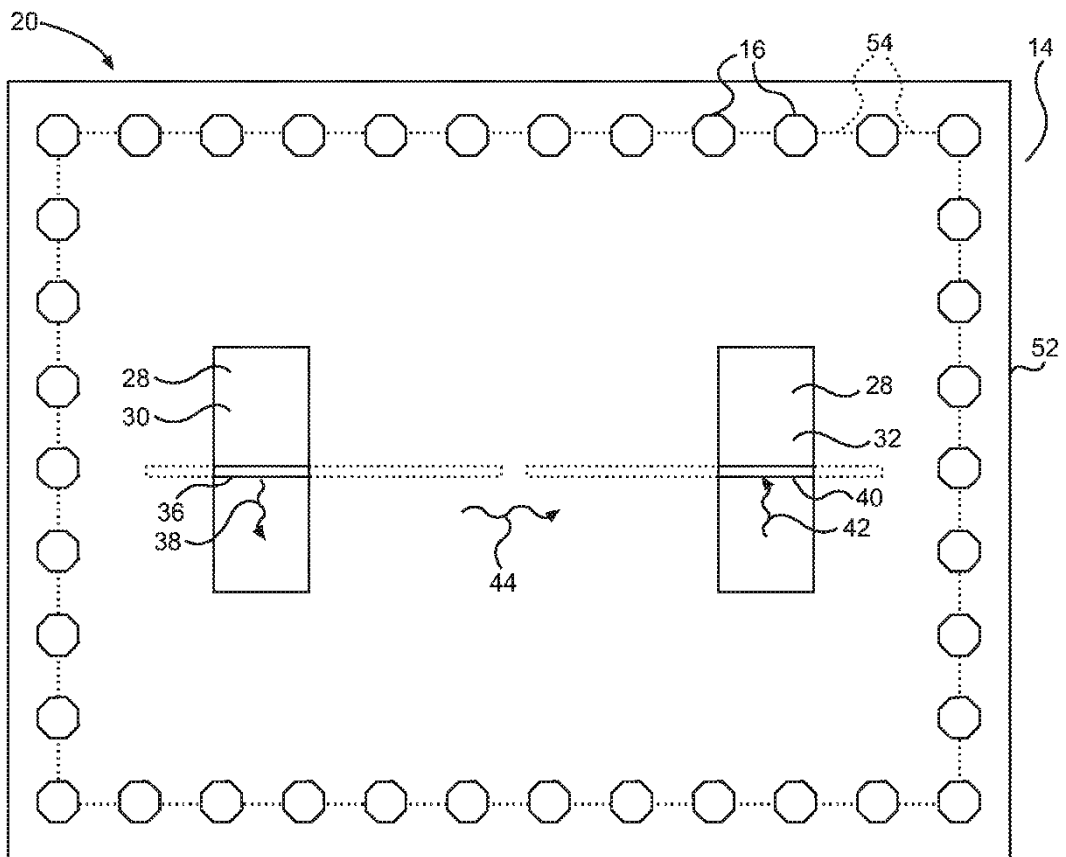


FIG. 1C

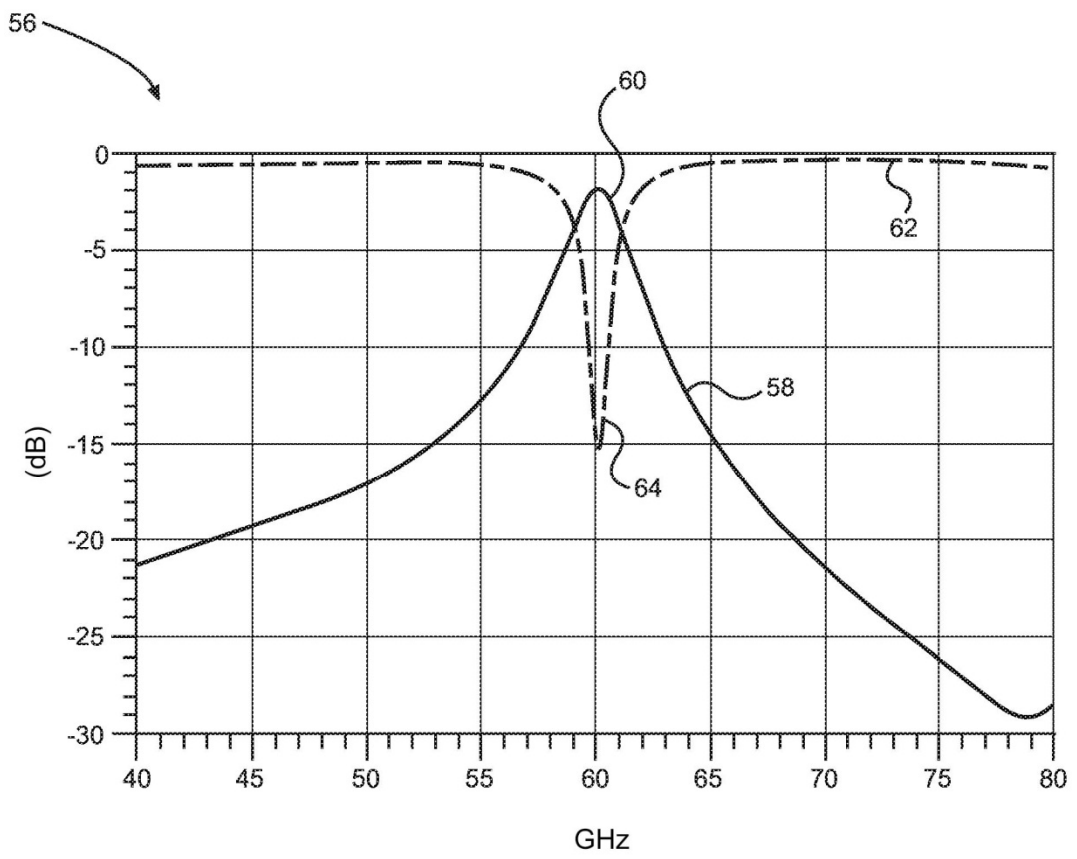


FIG. 2

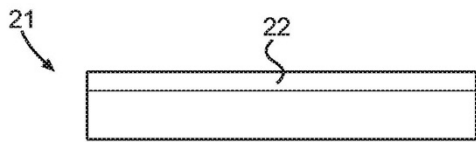


FIG. 3A

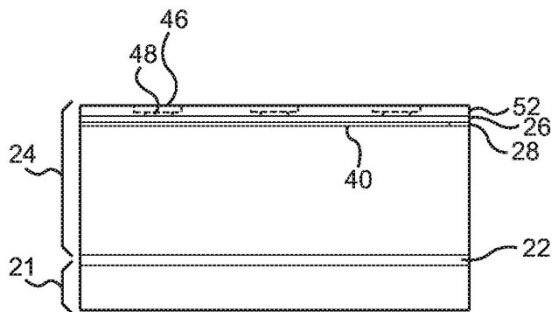


FIG. 3B

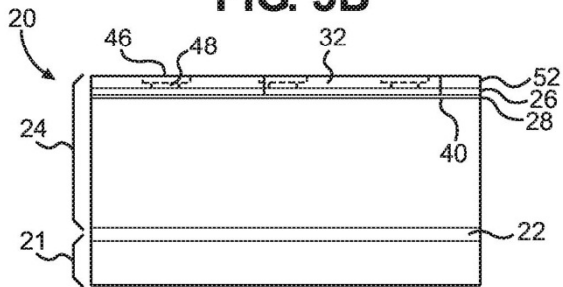


FIG. 3C

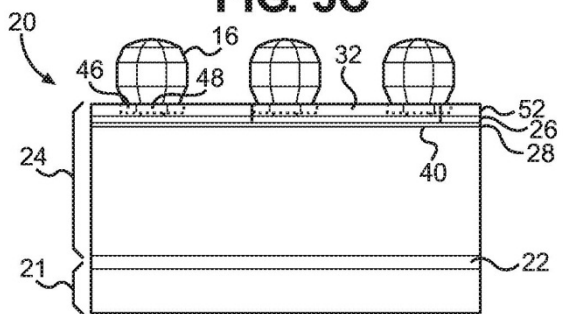


FIG. 3D

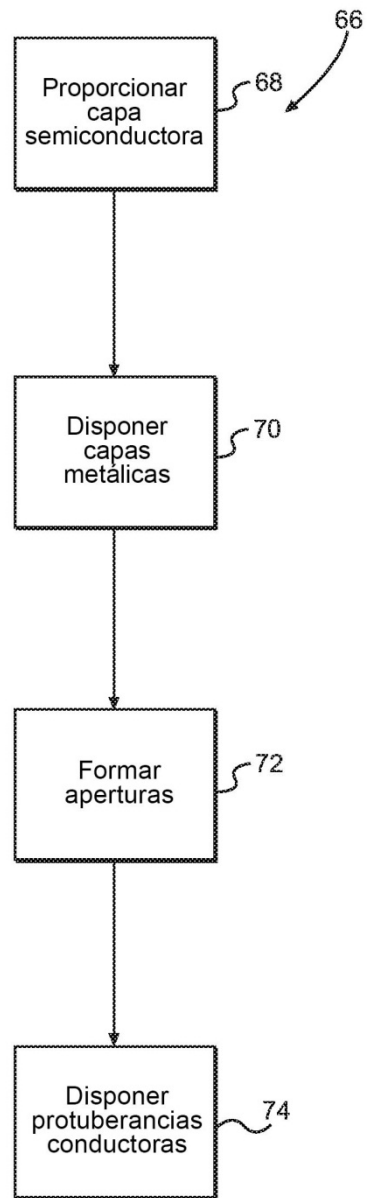


FIG. 4

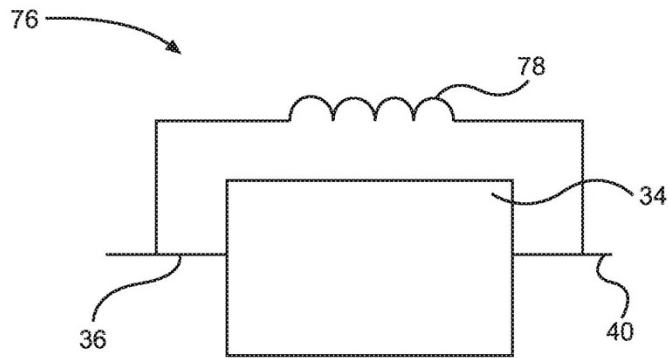


FIG. 5A

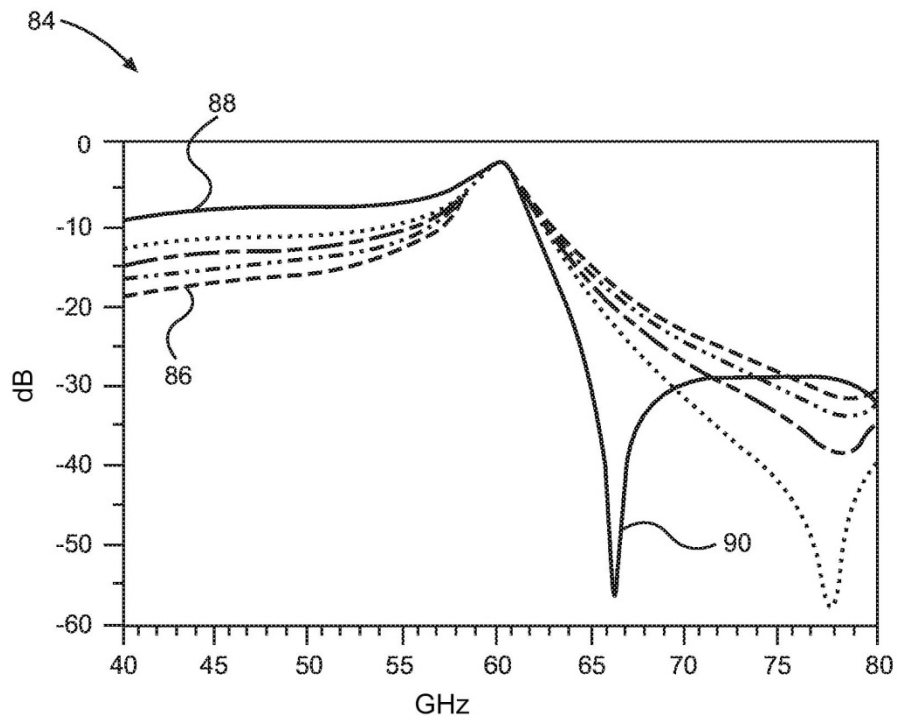


FIG. 5B

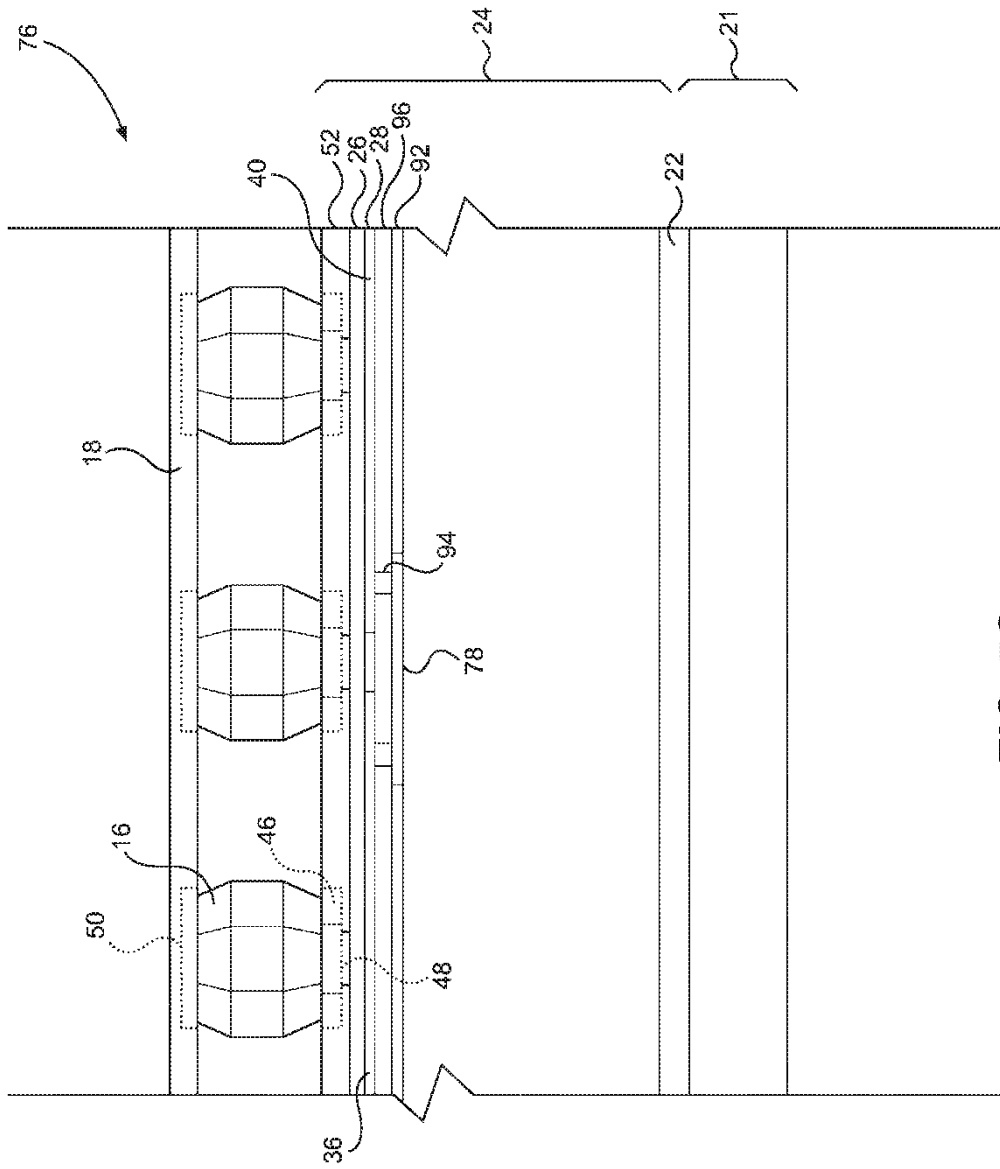


FIG. 5C

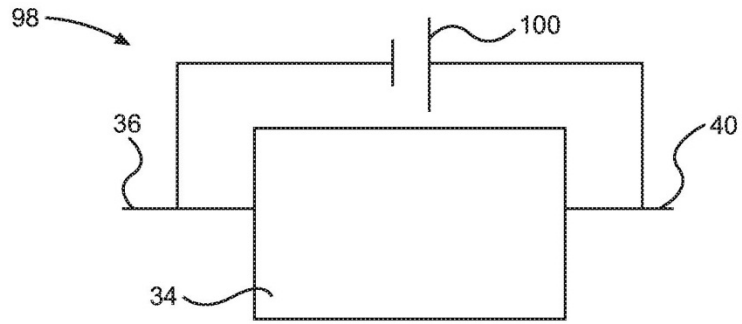


FIG. 6A

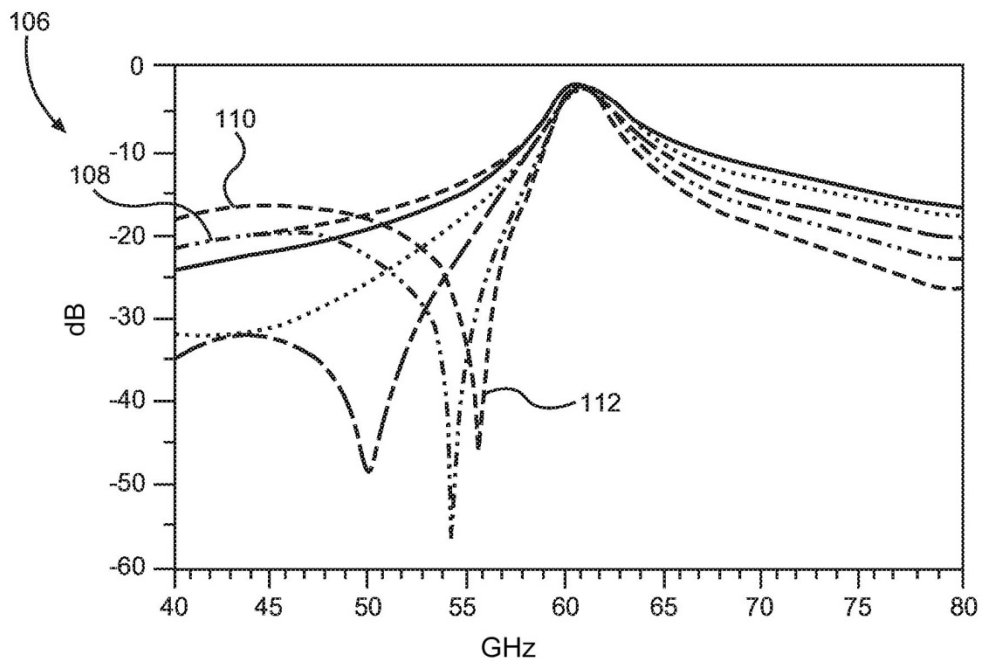


FIG. 6B

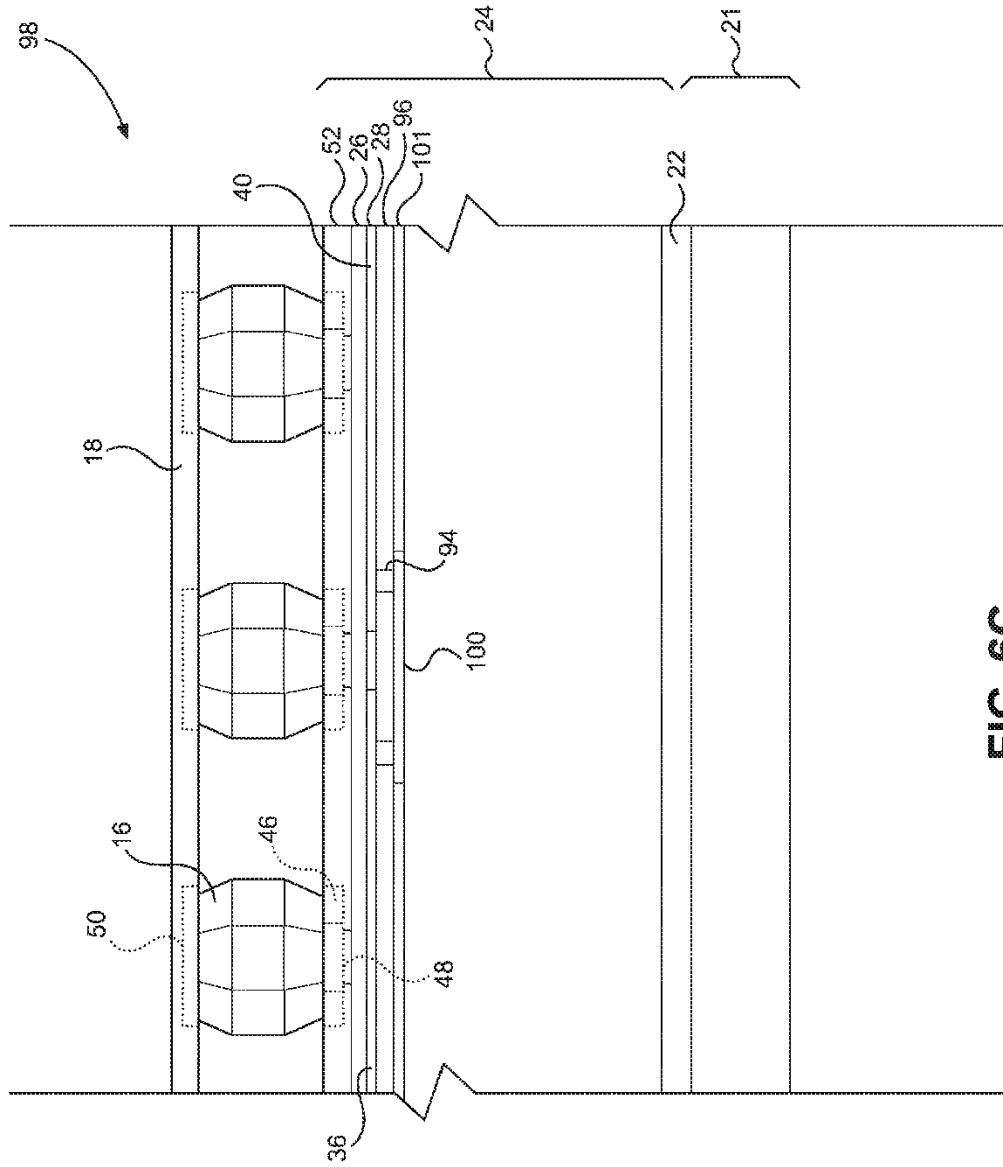


FIG. 6C

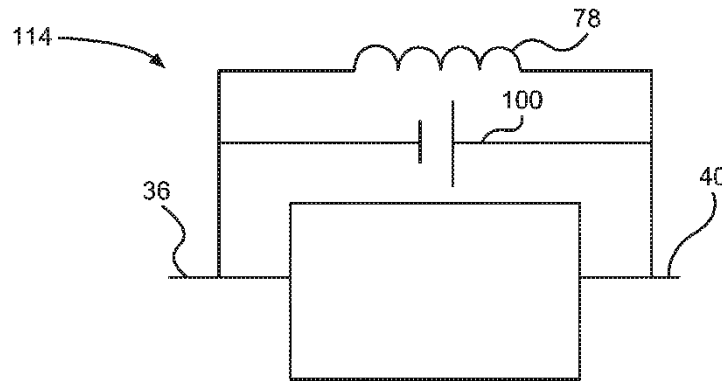


FIG. 7A

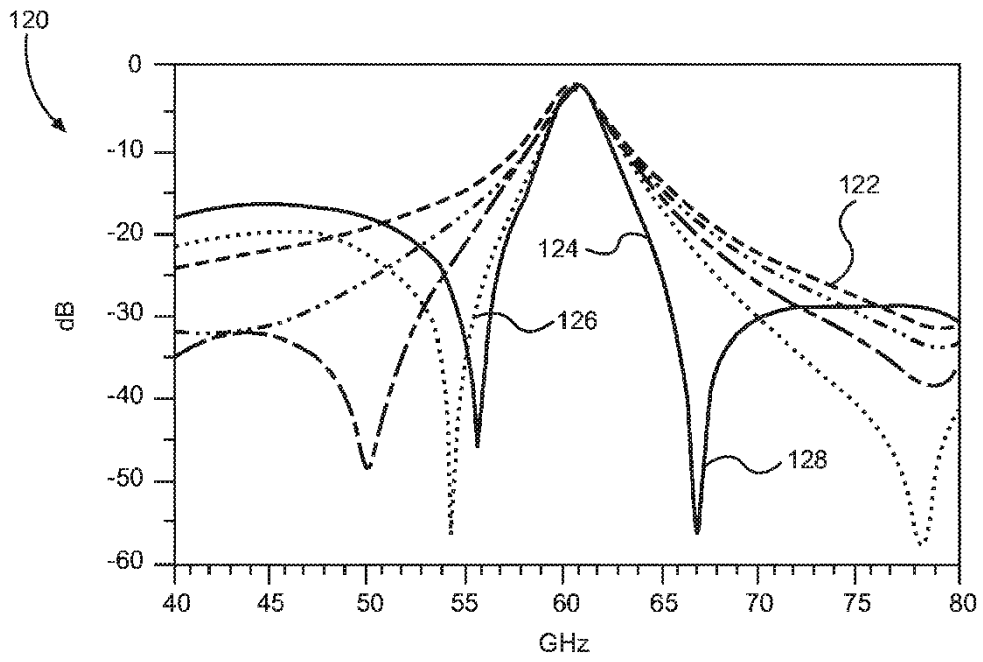


FIG. 7B

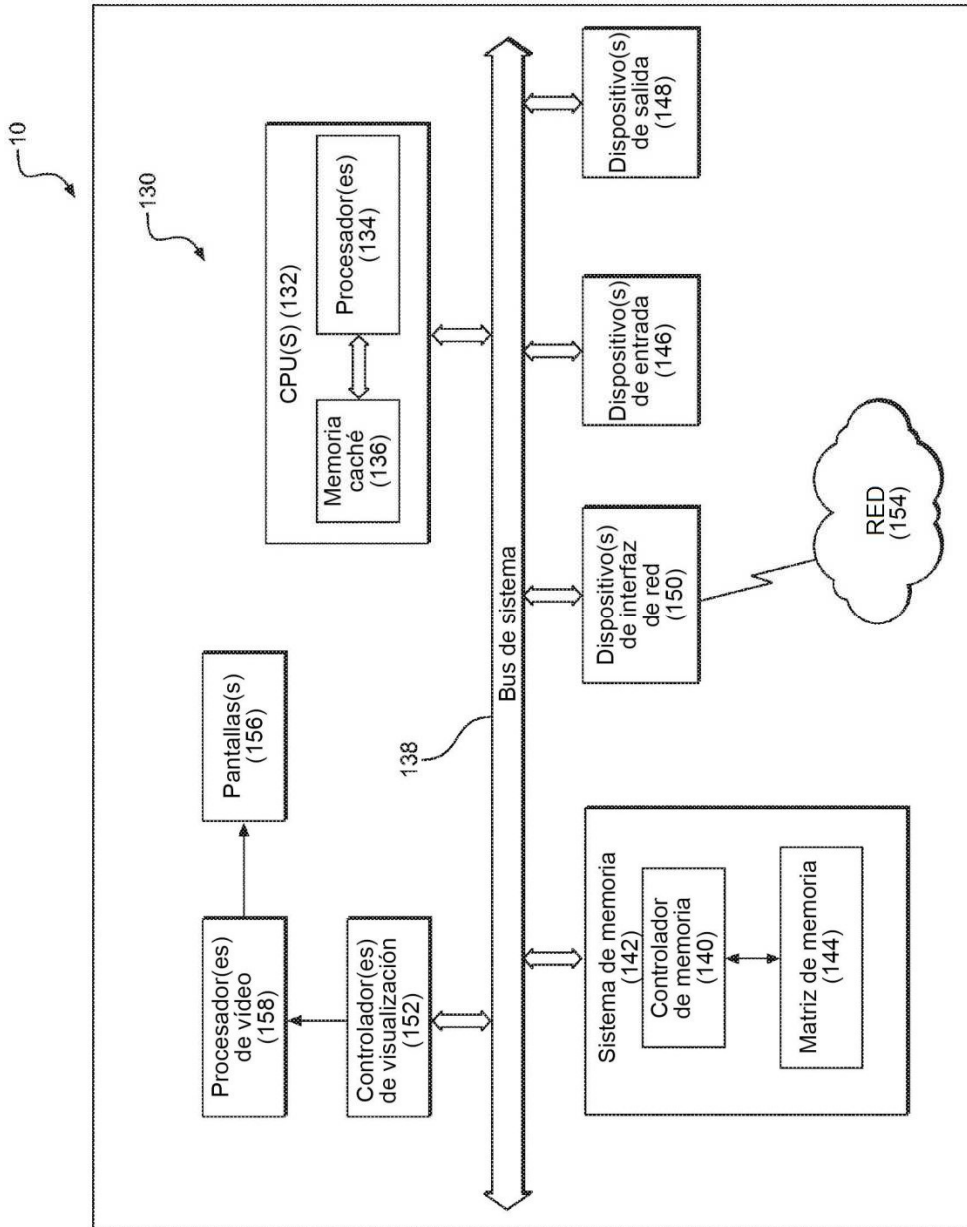


FIG. 8