

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 767 313**

51 Int. Cl.:

G05B 19/05 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **07.08.2013 E 13179507 (2)**

97 Fecha y número de publicación de la concesión europea: **13.11.2019 EP 2696250**

54 Título: **Módulo de entrada analógica HART con una etapa de entrada diferencial**

30 Prioridad:

10.08.2012 KR 20120087621

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

17.06.2020

73 Titular/es:

**LSIS CO., LTD. (100.0%)
1026-6, Hogye-Dong Dongan-gu, Anyang-si
Gyeonggi-do 431-080 , KR**

72 Inventor/es:

SIN, YONGGAK

74 Agente/Representante:

SÁNCHEZ SILVA, Jesús Eladio

ES 2 767 313 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Módulo de entrada analógica HART con una etapa de entrada diferencial

5 Antecedentes de la invención

Campo de la invención

10 Las modalidades ilustrativas de la presente descripción se refieren a un módulo de entrada analógica HART con una etapa de entrada diferencial, y más particularmente a un módulo de entrada analógica HART con una etapa de entrada diferencial configurada para realizar eficientemente una comunicación HART mientras se mantiene una estructura diferencial mejorada en las características de ruido relativas a una señal analógica.

15 Descripción de la técnica relacionada

Un módulo de entrada analógica se usa ampliamente en sitios industriales que incluyen máquinas de empaqueo de alimentos, diversos hornos industriales, dispositivos de fabricación de semiconductores y máquinas de formación de plástico, y concomitante con una mayor demanda de transmisores inteligentes de alto rendimiento y una gestión eficaz de los mismos, una función de comunicación entre el transmisor y Los PLC (controladores lógicos programables) se requieren en los últimos tiempos.

20 El PLC es un dispositivo de control de uso general configurado para permitir un control de programa reemplazando las funciones de relé, temporizador y contador del panel de control convencional con un dispositivo semiconductor que incluye circuitos integrados y transistores, y al agregar una función de operación a una función de control secuencial básica.

25 Un método de comunicación actual ampliamente adoptado por un transmisor cumple con el protocolo de comunicación HART (Transductor remoto direccionable de alta velocidad). En términos generales, el protocolo de comunicación HART admite una señal digital y analógica combinada en un cable dedicado o un conjunto de cables, en donde las señales de proceso en línea (como señales de control, mediciones de sensores, etc.) se proporcionan como una señal de corriente analógica (por ejemplo, que van desde 4mA~20mA), y tiene un excelente efecto de mejora en el uso de información y gestión de instrumentos a 2 hilos.

30 El protocolo de comunicación HART admite una salida de un valor de medición (variable de proceso) medido en una señal analógica y agrega información a una señal digital. El protocolo de comunicación HART admite la configuración de varios parámetros, calibra un transmisor en un área remota e incluso realiza un diagnóstico de fallas, por lo que una situación de campo puede monitorearse tridimensionalmente desde una sala de control con amplia información relacionada con la operación de los instrumentos de campo.

35 El uso del PLC desarrollado rápidamente se ha expandido gradualmente a un área de sistema de control distribuido en los últimos tiempos, y como resultado, la función de comunicación HART utilizada en gran medida en el sistema de control distribuido también se requiere en el PLC.

40 El protocolo HART utiliza el estándar FSK (modulación por desplazamiento de frecuencia) para superponer las señales digitales a un nivel bajo por encima de las señales analógicas de 4mA~20mA. El protocolo HART se comunica a 1200 bps sin interrumpir las señales de 4mA~20mA y permite que una aplicación host (maestra) obtenga dos o más actualizaciones digitales por segundo desde un dispositivo de campo. Como la señal FSK digital es continua en fase y el valor promedio de la señal de comunicación HART es cero, no hay interferencia con las señales analógicas de 4-20mA.

45 Mientras tanto, en el caso de que un módulo de entrada analógica utilizado en instrumentos industriales como el PLC esté conectado a varios instrumentos de campo HART, el producto debe estar equipado con una función de convertir una señal analógica en una señal digital y una función de realizar la comunicación HART con instrumentos de campo HART también.

50 La creación e interpretación de una señal de comunicación HART mediante un módulo de entrada analógica se realiza a través de un módem HART. Para implementar normalmente la función, se debe mantener continuamente un potencial de tierra de la señal de comunicación HART hasta que se transmita desde un terminal de entrada del módulo de entrada analógica al módem HART.

55 Aunque un terminal de entrada de tipo de extremo único proporciona una estructura requerida para esta condición, un problema de interrupción de un estado de aislamiento entre canales y un problema de abandono de una estructura diferencial con características de ruido excelentes salen a la superficie. Es decir, para permitir que el módem HART reconozca normalmente una señal de comunicación HART detectada, los potenciales de la señal de comunicación HART deben ser idénticos en cada elemento que procesa la señal de comunicación HART, y una configuración de un solo extremo utilizada para este propósito significa que los motivos de cada dispositivo de campo HART conectado a

un módulo de entrada analógica son comunes.

Por ejemplo, las tierras de varios dispositivos de campo HART conectados respectivamente a cada canal se conectan comúnmente a una tierra del módulo de entrada analógica para permitir operar en un mismo potencial de tierra. Esto significa que, en el caso de que se produzca un defecto en cualquiera de las tierras de los dispositivos de campo HART, el defecto puede transmitirse a una tierra de un dispositivo de campo HART estructuralmente diferente y a una tierra de un módulo de entrada analógica.

Además, como se sabe, un circuito de entrada de señal de un solo extremo no puede eliminar un ruido de modo común, de modo que una trayectoria de un circuito comúnmente conectado a tierra en donde se introduce el ruido de modo común aumenta en proporción con los canales.

Como uno de los métodos resuelve estructuralmente los problemas mencionados anteriormente, aunque cada canal puede configurarse para tener un circuito de procesamiento de señal individual, se requiere el número de componentes de procesamiento de señal tanto como el número de canales para aumentar de manera desventajosa el costo de fabricación.

Como uno de los antecedentes, el documento JP 2003 186503 revela un sistema de control de proceso capaz de conectarse a equipos de proceso con tipos especiales, como el equipo HART mediante la realización de un control de proceso basado en señales de proceso adquiridas de un dispositivo sensor, donde el dispositivo sensor emite señales digitales moduladas y señales analógicas de valores de proceso y se comunica a través de señales digitales moduladas, y el sistema comprende un medio de comunicación para comunicarse de acuerdo con el protocolo del dispositivo sensor y un procesador de señal para procesar señales específicas del dispositivo sensor.

Resumen de la invención

Los aspectos ilustrativos de la presente descripción son resolver sustancialmente al menos los problemas y/o desventajas anteriores y proporcionar al menos las ventajas a continuación. Por lo tanto, la presente descripción está dirigida a proporcionar un módulo de entrada analógica HART con una etapa de entrada diferencial configurada para mantener la configuración de extremo único requerida para procesar una señal de comunicación HART, usando y procesando una pluralidad de señales de canal con un componente común.

Otro objeto de la presente descripción es proporcionar un módulo de entrada analógica HART con una etapa de entrada diferencial configurada para operar eficientemente una comunicación HART configurando de manera diferencial una etapa de entrada de un módulo de entrada analógica y evitando la anomalía de tierra de un dispositivo de campo HART conectado a cada canal de influir en otros canales.

En un aspecto general de la presente descripción, se proporciona un módulo de entrada analógica HART con una etapa de entrada diferencial, el módulo de entrada analógica HART que comprende:

una pluralidad de procesadores de etapa de entrada conectados respectivamente a una pluralidad de dispositivos de campo HART para detectar una señal de CC y una señal de comunicación HART desde una señal de entrada y emitir la señal de CC y una señal de comunicación HART, en un caso una señal superpuesta con la señal de CC y la señal de comunicación HART se introduce desde un dispositivo de campo HART relevante;

un multiplexor que emite secuencialmente una señal de CC y una señal de comunicación HART, respectivamente, emitidas desde cada procesador de etapa de entrada en respuesta a una señal de control proporcionada;

un procesador de conversión A/D que convierte una señal de CC de cada canal emitida secuencialmente desde el multiplexor a una señal digital;

un módem HART que demodula una señal de comunicación HART de cada canal emitida secuencialmente desde el multiplexor; y

un controlador que proporciona una señal de control al multiplexor y procesa la señal digital emitida desde el procesador de conversión A/D y el módem HART.

Preferiblemente, pero no necesariamente, el multiplexor puede incluir un multiplexor analógico configurado para emitir secuencialmente la señal de CC de cada canal emitida desde cada procesador de etapa de entrada al procesador de conversión A/D en respuesta a la señal de control proporcionada por el controlador, y un multiplexor HART configurado para emitir secuencialmente una señal de comunicación HART de cada canal emitida desde el procesador de cada etapa de entrada al módem HART en respuesta a la señal de control proporcionada por el controlador.

Preferiblemente, pero no necesariamente, cada procesador de etapa de entrada puede incluir un terminal de tierra de aislamiento configurado para emitir una señal de CC como una señal diferencial para permitir que un potencial de tierra utilizado para el reconocimiento de una señal de comunicación HART de salida automática sea igual a un potencial de tierra de un dispositivo de campo HART relevante.

Preferiblemente, pero no necesariamente, el multiplexor HART puede usar un potencial de tierra de un terminal de tierra de aislamiento correspondiente a un procesador de etapa de entrada relevante, en caso de que se reconozca

una señal de comunicación HART actualmente ordenada.

5 Preferiblemente, pero no necesariamente, el procesador de etapa de entrada puede incluir una resistencia de detección de corriente configurada para detectar una señal de corriente ingresada desde un dispositivo de campo HART relevante, un condensador de aislamiento y una resistencia de aislamiento conectados en serie entre la resistencia de detección de corriente y una tierra del módulo de entrada analógica HART, un condensador de detección de señal de comunicación HART configurado para detectar una señal de comunicación HART a partir de la señal de corriente ingresada desde el dispositivo de campo HART relevante, y una primera resistencia de acondicionamiento y una segunda resistencia de acondicionamiento configuradas para conectarse respectivamente
10 entre ambos extremos del resistencia de detección de corriente y el módulo de entrada analógica HART para ajuste y salida de una señal diferencial, en donde el terminal de tierra de aislamiento es un punto de contacto entre el condensador de aislamiento y la resistencia de aislamiento.

15 Preferiblemente, pero no necesariamente, el multiplexor HART puede incluir una pluralidad de etapas de entrada de señal configuradas para recibir respectivamente la señal de comunicación HART emitida desde cada procesador de etapa de entrada, y una pluralidad de terminales de tierra configurados para conectarse respectivamente a los terminales de tierra de aislamiento de cada procesador de etapa de entrada.

20 Preferiblemente, pero no necesariamente, el multiplexor HART puede configurarse para emitir selectivamente una señal de comunicación HART aplicada entre una etapa de entrada de señal particular en la pluralidad de etapas de entrada de señal y un terminal de tierra particular en la pluralidad de terminales de tierra.

25 Preferiblemente, pero no necesariamente, un terminal de tierra actualmente seleccionado del multiplexor HART puede configurarse para conectarse a una tierra común utilizada para reconocer una señal de comunicación HART.

Preferiblemente, pero no necesariamente, el procesador de conversión A/D puede incluir un amplificador diferencial y un conversor A/D, en donde el amplificador diferencial aumenta una impedancia de entrada del conversor A/D visto desde el multiplexor analógico, y disminuye una impedancia del multiplexor analógico visto desde el conversor A/D.

30 Preferiblemente, pero no necesariamente, la resistencia de aislamiento puede tener un valor de resistencia mayor en 100 veces que la resistencia de detección de corriente.

35 El módulo de entrada analógica HART con una etapa de entrada diferencial de acuerdo con una modalidad ilustrativa de la presente descripción tiene un efecto ventajoso porque un proceso de señal analógica del módulo de entrada analógica HART se lleva a cabo automáticamente para evitar que un ruido de modo común afecte a una señal analógica.

40 Otro efecto ventajoso es que se puede obtener una característica de aislamiento cuando se usa con convertidores A/D y módems HART hasta el número de canales, incluso con un solo conversor A/D y módem HART, y se genera un error en un potencial de tierra de un dispositivo de campo HART conectado a cada canal puede evitarse que afecte a otros canales.

45 Otro efecto ventajoso es que una configuración de extremo único para la comunicación HART y una estructura de tipo diferencial para mejorar las características de ruido en una señal analógica se pueden lograr simultáneamente para operar una medición altamente confiable y comunicación HART con un costo reducido.

Breve descripción de los dibujos

50 La Figura 1 es un diagrama de bloques que ilustra un módulo de entrada analógica HART con una etapa de entrada diferencial de acuerdo con la presente descripción.

La Figura 2 es un diagrama de circuito detallado que ilustra los procesadores de etapa de entrada de la Figura 1.

La Figura 3 es una configuración detallada que ilustra un multiplexor HART de la Figura 1.

55 La Figura 4 es un diagrama de circuito detallado que ilustra un módulo de entrada analógica HART reflejado con configuraciones en las Figuras 2 y 3.

La Figura 5 es un diagrama de flujo que ilustra un proceso configurado para controlar un multiplexor HART por un controlador ilustrado en las Figuras 1 y 4.

Descripción detallada de la invención

60 Ahora, se describirá en detalle un módulo de entrada analógica HART con una etapa de entrada diferencial de acuerdo con modalidades ilustrativas de la presente descripción con referencia a los dibujos adjuntos.

65 La Figura 1 es un diagrama de bloques que ilustra un módulo de entrada analógica HART con una etapa de entrada diferencial de acuerdo con la presente descripción.

Con referencia a la Figura 1, un módulo de entrada analógica HART (200) de acuerdo con la presente descripción está

5 conectado a una pluralidad de dispositivos de campo HART (110, 120, 130, 140) y puede incluir una pluralidad de procesadores de etapa de entrada (210, 220, 230, 240), un multiplexor analógico (250), un procesador de conversión A/D (260), un multiplexor HART (270), un módem HART (280) y un controlador (290). Aunque la Figura 1 ha ilustrado un ejemplo que tiene cuatro canales, la presente descripción no está limitada a los mismos. El número de canales puede configurarse de forma variable, si es necesario.

10 Cada uno de la pluralidad de dispositivos de campo HART (110, 120, 130, 140) está conectado a cada uno de los procesadores de etapa de entrada (210, 220, 230, 240) en una base uno a uno, y cada uno de los procesadores de etapa de entrada (210, 220, 230, 240) recibe una señal superpuesta con una señal de CC y una señal de comunicación HART (señal digital modulada) de los dispositivos de campo HART (110, 120, 130, 140) conectados a los procesadores de etapa de entrada (210, 220, 230, 240) para detectar y emitir una señal de CC relevante y una señal de comunicación HART relevante. En este momento, la señal de CC detectada se transmite al multiplexor analógico (250), y la señal de comunicación HART detectada se envía al multiplexor HART (270).

15 Cada uno de los dispositivos de campo HART (110, 120, 130, 140) es un dispositivo que tiene una función de comunicación HART, como un sensor y una válvula, y la señal ingresada a cada uno de los procesadores de etapa de entrada (210, 220, 230, 240) es una señal de comunicación HART superpuesta a las señales de CC de 4mA~20mA.

20 La señal de CC es un valor configurado para indicar un valor de medición, como un flujo, presión y temperatura, o apertura de la válvula, y la señal de comunicación HART es una señal modulada a señales de frecuencia de 1200Hz~2200Hz de datos digitales en un FSK (Frecuencia de cambio de teclas) estándar. La señal de comunicación HART puede transportar varios tipos de información, si es necesario.

25 En particular, cada uno de los procesadores de etapa de entrada (210, 220, 230, 240) está configurado para emitir una señal de CC en una señal diferencial, y proporciona un terminal de tierra de aislamiento para hacer que un potencial de tierra sea utilizado por el módulo de entrada analógica HART (200) para reconocer una señal de comunicación HART igual a un potencial de tierra de los dispositivos de campo HART (110, 120, 130, 140) conectados a procesadores de etapa de entrada relevantes (210, 220, 230, 240).

30 Por ejemplo, en el caso de que se procese una señal de comunicación HART detectada y emitida por el procesador de etapa de entrada (210), todos los componentes del módulo de entrada analógica HART (200) que deben reconocer las señales de comunicación HART del multiplexor HART (270) y el módem HART (280) utiliza un potencial de un terminal de tierra de aislamiento del procesador de etapa de entrada (210) como un potencial de tierra.

35 El multiplexor analógico (250) recibe una señal de CC emitida por cada uno de los procesadores de etapa de entrada (210, 220, 230, 240) para emitir secuencialmente la señal de CC en respuesta a una señal de control proporcionada por el controlador (290), y realiza el procesamiento de conversión A/D usando un solo componente. En este momento, una señal de entrada/salida del multiplexor analógico (250) es una señal diferencial.

40 El procesador de conversión A/D (260) convierte una señal de CC emitida secuencialmente desde el multiplexor analógico (250) en una señal digital, donde el procesador de conversión A/D (260) puede incluir un amplificador diferencial (261) y un convertor A/D (262). El amplificador diferencial (261) del procesador de conversión A/D (260) funciona para aumentar la impedancia de entrada del convertor A/D (262) visto desde el multiplexor analógico (250), y para disminuir la impedancia del multiplexor analógico visto desde el convertor A/D, donde el convertor A/D (262) convierte una señal emitida desde el amplificador diferencial (250) en una señal digital. El amplificador diferencial (261) puede recibir una señal diferencial y transmitir la señal diferencial al convertor A/D (262) como una salida de un tipo de extremo único.

50 El multiplexor HART (270) recibe cada señal de comunicación HART emitida por cada uno de los procesadores de etapa de entrada (210, 220, 230, 240) y emite secuencialmente cada señal de comunicación HART al módem HART (280) en respuesta a una señal de control proporcionada por el controlador (290), y procesa las señales utilizando señales de comunicación HART ingresadas en varios canales por un módem HART (280), donde el módem HART (280) demodula cada una de las señales de comunicación HART emitidas secuencialmente desde el multiplexor HART (270).

55 Particularmente, el multiplexor HART (270) está configurado para usar un potencial de tierra de particularmente, el multiplexor HART (270) está configurado para usar un potencial de tierra de un terminal de tierra de aislamiento correspondiente a los procesadores de estado de entrada relevantes (210, 220, 230, 240), en un caso, se reconoce y emite una señal de comunicación HART actualmente ordenada. Es decir, aunque el multiplexor HART (270) puede cambiarse en configuración y forma en respuesta al número de canales, el multiplexor HART (270) usa y conmuta individualmente un potencial de tierra correspondiente a un canal relevante, en un caso se procesa la señal de comunicación HART de cada canal.

65 El controlador (290) puede configurarse usando una CPU (unidad de procesamiento central) y controla el módulo de entrada analógica HART (200) en general. En particular, el controlador (290) proporciona una señal de control al multiplexor analógico (250) y al multiplexor HART (270) para procesar secuencialmente la señal de CC y la señal de

comunicación HART ingresada desde varios canales, y procesa una señal digital emitida desde el procesador de conversión A/D (260) y el módem HART (280).

La Figura 2 es un diagrama de circuito detallado que ilustra los procesadores de etapa de entrada (210, 220, 230, 240) de la Figura 1. Con referencia a la Figura 2, los procesadores de etapa de entrada (210, 220, 230, 240) pueden incluir una resistencia de detección de corriente (211) configurada para detectar una señal de corriente ingresada desde los dispositivos de campo HART (110, 120, 130, 140) conectados a los procesadores de etapa de entrada (210, 220, 230, 240), un condensador de aislamiento (212) configurado para operar de una manera final cuando se ve desde un punto de vista de una señal de comunicación HART, y para operar de manera diferencial en un estado abierto cuando se ve desde el punto de vista de una señal de CC, una resistencia de aislamiento (213) configurada para conectarse en serie entre el condensador de aislamiento (212) y el módulo de entrada analógica HART (200) para formar un bucle de señal aislado por cada canal, una señal de comunicación HART condensador de detección (214) configurado para detectar una señal de comunicación HART superpuesta sobre una señal de corriente, y primero/segundo resistencias de acondicionamiento (215, 216) configuradas para ajustar una señal de una estructura diferencial.

La señal de corriente ingresada desde los dispositivos de campo HART (110, 120, 130, 140) fluye a tierra (AG1) de los dispositivos de campo HART (110, 120, 130, 140) a través de la resistencia de detección de corriente (211) para formar un corriente de bucle (190), donde la corriente de bucle (190) se superpone con la señal de comunicación HART. La señal de comunicación HART está modulada por el estándar FSK para expresar 1 y 0 a través de dos frecuencias de 1200Hz y 2200Hz.

La impedancia de un condensador aumenta a medida que la frecuencia disminuye, de modo que solo un componente armónico puede pasar el condensador. En el caso de que se introduzca un componente de CC con una frecuencia cero (0), la impedancia se vuelve infinita para interrumpir una señal, por lo que solo la señal de comunicación HART, que es una señal de CA, puede pasar el condensador de detección de señal de comunicación HART (214).

El condensador de detección de señal de comunicación HART (214) puede configurarse y operarse dividiéndose en respuesta a una operación de recepción y una operación de transmisión de la señal de comunicación HART. Por ejemplo, uno puede usarse para la transmisión HART y el otro puede usarse para la recepción HART.

El condensador de aislamiento (212) funciona en un estado abierto en relación con las señales de CC de 4mA~20mA, de modo que las señales de CC de 4mA~20mA pueden configurarse en una diferenciación completa. En este momento, se introduce una señal diferencial en el multiplexor analógico (250) a través de un punto de contacto de la primera resistencia de acondicionamiento (215) y un punto de contacto de la segunda resistencia de acondicionamiento (216).

Además, el condensador de aislamiento (212) se opera en un estado de cortocircuito cuando se ve desde un punto de vista de una señal de comunicación HART transportada en una señal de CA, y una tierra (AG1) de un dispositivo de campo HART relevante (110) y una tierra (AG) del módulo de entrada analógica HART (200) están en estado acoplado a través del condensador de aislamiento (212). Por lo tanto, un terminal de tierra de aislamiento para permitir un potencial de una tierra común (AG) utilizado para reconocer, mediante el módulo de entrada analógica HART (200), la señal de comunicación HART es igual a un potencial de una tierra (AG1) del HART El dispositivo de campo (110) conectado a un procesador de etapa de entrada relevante (210) puede configurarse para ser un punto de contacto (SIB) entre el condensador de aislamiento (212) y la resistencia de aislamiento (213).

En este momento, un valor de resistencia de la resistencia de aislamiento (213) está configurado preferiblemente para ser mayor que un valor de resistencia de la resistencia de detección de corriente (211). Por ejemplo, el valor de resistencia de la resistencia de aislamiento (213) puede configurarse para que sea 100 veces mayor que el de la resistencia de detección de corriente (211). Ahora, se describirá una modalidad ilustrativa detallada del multiplexor HART (270) con referencia a las Figuras 3 y 4.

La Figura 3 es una configuración detallada que ilustra el multiplexor HART de la Figura 1, y la Figura 4 es un diagrama de circuito detallado que ilustra un módulo de entrada analógica HART reflejado con configuraciones en las Figuras 2 y 3.

Con referencia a las Figuras 3 y 4, el multiplexor HART (270) incluye una pluralidad de etapas de entrada de señal configuradas para recibir una señal de comunicación HART de cada canal al conectarse a cada etapa de salida de señal de comunicación HART (S1A, S2A, S3A, S4A) de cada procesador de etapa de entrada (210, 220, 230, 240) y una pluralidad de terminales de tierra cada uno conectado a terminales de tierra de aislamiento (SIB, S2B, S3B, S4B) de cada procesador de etapa de entrada (210, 220, 230, 240).

Se ingresa una señal de control a un terminal EN del multiplexor HART (270) para determinar si el multiplexor HART (270) funciona, y los terminales AO y A1 son ingresados por una señal de control para seleccionar canales.

Un decodificador y un controlador (271) cambian, a un terminal de salida de señal DA, una de las etapas de entrada de señal en respuesta a una señal de control ingresada a los terminales AO y A1, y conmuta un terminal de tierra

correspondiente a un terminal de salida de señal relevante a terminal de salida a tierra DB del multiplexor HART (270). En este momento, el terminal de salida de tierra DB está conectado a una tierra común (AG), donde la tierra común (AG) significa una tierra comúnmente utilizada para reconocer, por el módulo de entrada analógica HART (200), una señal de comunicación HART.

5 El terminal de salida de tierra DB del multiplexor HART (270) también está conectado a un terminal de tierra de aislamiento provisto por cualquiera de los procesadores de etapa de entrada, y por lo tanto, después de todo, la tierra común (AG) tiene un potencial igual a una tierra (cualquiera de AG1-AG4) de un dispositivo de campo HART correspondiente a un canal actual, lo que significa que una señal de comunicación HART de un canal relevante puede reconocerse correctamente.

10 El terminal de salida de señal DA del multiplexor HART (270) está conectado a una entrada del módem HART (280), y una señal de comunicación HART detectada por el canal actual se transmite al módem HART (280).

15 La Figura 5 es un diagrama de flujo que ilustra un ejemplo de un proceso configurado para controlar un multiplexor HART por un controlador (S290) ilustrado en las Figuras 1 y 4, donde el controlador (290) controla de tal manera que las comunicaciones HART se realizan secuencialmente a través del canal 1, el canal 2, el canal 3 y el canal 4 configurando los valores EN, AO y AN del multiplexor HART (270). Es decir, el controlador (29) establece los valores EN, AO y AN del multiplexor HART (270) (S312) para realizar una comunicación a través del canal n, que es un orden actual (S311).

20 En este momento, se supone que EN determina si el multiplexor HART (270) funciona, y el multiplexor HART (270) funciona en caso de que el EN esté en un estado alto. AO y A1 determinan qué canal seleccionar. Por ejemplo, la configuración se puede hacer de tal manera que el canal 1, el canal 2, el canal 3 y el canal 4 se seleccionen respectivamente, en un caso, los estados de los terminales AO y A1 están en estado bajo-bajo, estado alto-bajo, estado bajo-bajo y estado alto-bajo.

25 Luego, el multiplexor HART (270) transmite una señal HART recibida de un canal seleccionado actualmente al módem HART (280), y el módem HART (280) demodula la señal HART, por lo que la comunicación HART se realiza a través del canal actualmente seleccionado (S313).

30 Volviendo a la Figura 4 nuevamente, se reconoce una señal de comunicación HART entre S1A y S1B, en un caso la comunicación HART se realiza a través del canal 1, se reconoce una señal de comunicación HART entre S2A y S2B, en un caso se realiza la comunicación HART a través del canal 2, se reconoce una señal de comunicación HART entre S3A y S3B, en un caso la comunicación HART se realiza a través del canal 3, y se reconoce una señal de comunicación HART entre S4A y S4B, en un caso la comunicación HART se realiza a través del canal 4.

35 Es decir, la comunicación HART se selecciona mediante un terminal de tierra del multiplexor HART (270) o en el orden de S1B, S2B, S3B y S4B en el orden de comunicación de cada canal, donde hay un potencial de tierra del multiplexor HART (270) es además un potencial de tierra del módem HART (280).

40 Las tierras que tienen igual potencial, en un caso la comunicación se realiza a través del canal 1 son AG1, S1B y AG, las tierras que tienen igual potencial, en un caso la comunicación se realiza a través del canal 2 son AG2, S2B y AG, las tierras que tienen igual potencial, en un caso la comunicación se realiza a través del canal 3 son AG3, S3B y AG, y los motivos que tienen potenciales iguales, en un caso la comunicación se realiza a través del canal 4 son AG4, S4B y AG.

45 Como se desprende de lo anterior, en un caso en que la comunicación HART se realiza en un canal arbitrario, solo hay un dispositivo de campo HART con el que comparte un potencial de tierra. Cada procesador de etapa de entrada (210, 220, 230, 240) incluye un terminal de tierra de aislamiento configurado para emitir la señal de CC como una señal diferencial para permitir que un potencial de tierra utilizado para el reconocimiento de una señal de comunicación HART de salida automática sea igual a una tierra potencial del dispositivo de campo HART relevante (110, 120, 130, 140). Esta característica permite que cada canal mantenga su propia característica de aislamiento entre otros canales, por lo que una falla generada desde cualquier conexión a tierra de un dispositivo de campo HART no se propaga a los otros dispositivos archivados HART.

REIVINDICACIONES

1. Transductor remoto direccionable de alta velocidad, módulo de entrada analógica HART (200) con una etapa de entrada diferencial, el módulo de entrada analógica HART comprende:
 - una pluralidad de procesadores de etapa de entrada (210, 220, 230, 240) conectados respectivamente a una pluralidad de dispositivos de campo HART (110, 120, 130, 140) para detectar una señal de CC y una señal de comunicación HART desde una señal de entrada y emitir la señal de CC y la señal de comunicación HART, en un caso, la señal de comunicación HART superpuesta sobre la señal de CC se introduce desde un dispositivo de campo HART relevante (110, 120, 130, 140);
 - un multiplexor analógico (250) configurado para emitir secuencialmente la señal de CC de cada canal emitida desde cada procesador de etapa de entrada (210, 220, 230, 240) a un procesador de conversión A/D (260) en respuesta a una señal de control;
 - un procesador de conversión A/D (260) configurado para convertir la señal de CC de cada canal emitida secuencialmente desde el multiplexor analógico (250) a una señal digital;
 - un multiplexor HART (270) configurado para emitir la señal de comunicación HART de cada canal emitida desde cada procesador de etapa de entrada (210, 220, 230, 240) a un módem HART (280) en respuesta a la señal de control;
 - un módem HART (280) configurado para demodular la señal de comunicación HART de cada canal emitida secuencialmente desde el multiplexor HART (270); y un controlador (290) configurado para proporcionar la señal de control a los multiplexores analógicos y HART (250, 270) y procesar la señal digital emitida desde el procesador de conversión A/D (260) y el módem HART (280), caracterizado porque:
 - cada procesador de etapa de entrada (210, 220, 230, 240) incluye un terminal de tierra de aislamiento (S1B, S2B, S3B, S4B) configurado para permitir la salida de la señal de CC como señal diferencial y permitir un potencial de tierra (AG) utilizado para que el reconocimiento de la señal de comunicación HART sea igual a un potencial de tierra (AG1, AG2, AG3, AG4) del dispositivo de campo HART relevante (110, 120, 130, 140).
2. El módulo de entrada analógica HART de acuerdo con la reivindicación 1, caracterizado porque el multiplexor HART (270) utiliza un potencial de tierra de un terminal de tierra de aislamiento correspondiente a un procesador de etapa de entrada relevante (210, 220, 230, 240) en el caso de que se reconozca una señal de comunicación HART actualmente ordenada.
3. El módulo de entrada analógica HART de acuerdo con las reivindicaciones 1 o 2, caracterizado porque:
 - el procesador de etapa de entrada (210, 220, 230, 240) incluye una resistencia de detección de corriente (211) configurada para detectar una señal de corriente ingresada desde un dispositivo de campo HART relevante (110, 120, 130, 140), un condensador de aislamiento (212) y una resistencia de aislamiento (213) conectada en serie entre la resistencia de detección de corriente (211) y una tierra del módulo de entrada analógica HART (200), un condensador de detección de señal de comunicación HART (214) configurado para detectar una señal de comunicación HART de la señal de corriente ingresada del dispositivo de campo HART relevante (110, 120, 130, 140), y una primera resistencia de acondicionamiento (215) y una segunda resistencia de acondicionamiento (216) configuradas para conectarse respectivamente entre ambos extremos de la resistencia de detección de corriente (211) y el tierra del módulo de entrada analógica HART (200) para ajuste y salida de una señal diferencial,
 - en donde el terminal de tierra de aislamiento es un punto de contacto entre el condensador de aislamiento (212) y la resistencia de aislamiento (213).
4. El módulo de entrada analógica HART de acuerdo con cualquiera de las reivindicaciones 1 a 3, caracterizado porque el multiplexor HART (270) incluye una pluralidad de etapas de entrada de señal configuradas para recibir respectivamente la señal de comunicación HART emitida desde cada procesador de etapa de entrada (210, 220, 230, 240), y una pluralidad de terminales de tierra configurados para conectarse respectivamente al terminales de tierra de aislamiento de cada procesador de etapa de entrada (210, 220, 230, 240).
5. El módulo de entrada analógica HART de acuerdo con la reivindicación 4, caracterizado porque el multiplexor HART (270) está configurado para emitir selectivamente una señal de comunicación HART aplicada entre una etapa de entrada de señal particular en la pluralidad de etapas de entrada de señal y un terminal de tierra particular en la pluralidad de terminales de tierra.
6. El módulo de entrada analógica HART de acuerdo con las reivindicaciones 4 o 5, caracterizado porque un terminal de tierra actualmente seleccionado del multiplexor HART (270) está configurado para conectarse a una tierra común utilizada para reconocer una señal de comunicación HART.
7. El módulo de entrada analógica HART de acuerdo con la reivindicación 1, caracterizado porque el procesador de conversión A/D (260) incluye un amplificador diferencial (261) y un convertor A/D (262), en donde el amplificador diferencial (261) aumenta la impedancia de entrada del convertor A/D (262) visto desde el análogo multiplexor (250), y disminuye la impedancia del multiplexor analógico (250) visto desde el convertor A/D (262).
8. El módulo de entrada analógica HART de la reivindicación 3, caracterizado porque la resistencia de aislamiento

(213) tiene un valor de resistencia mayor en 100 veces que la resistencia de detección de corriente (211).

Figura 1

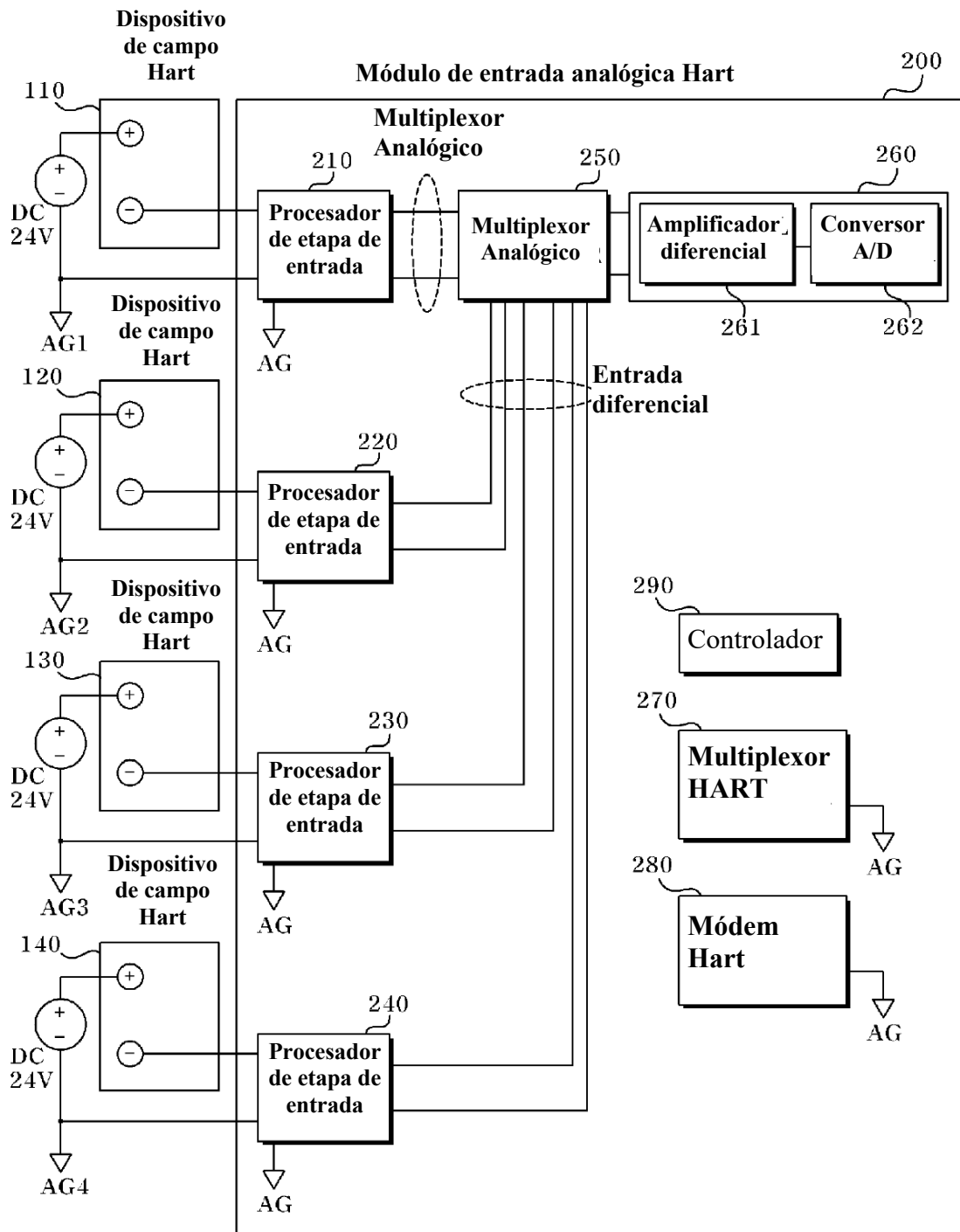


Figura 2

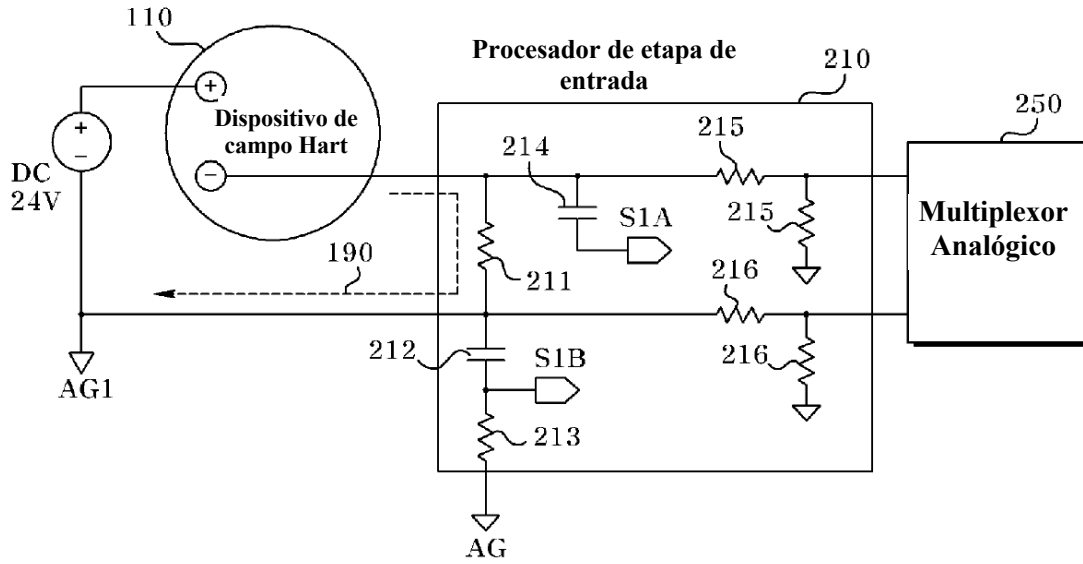


Figura 3

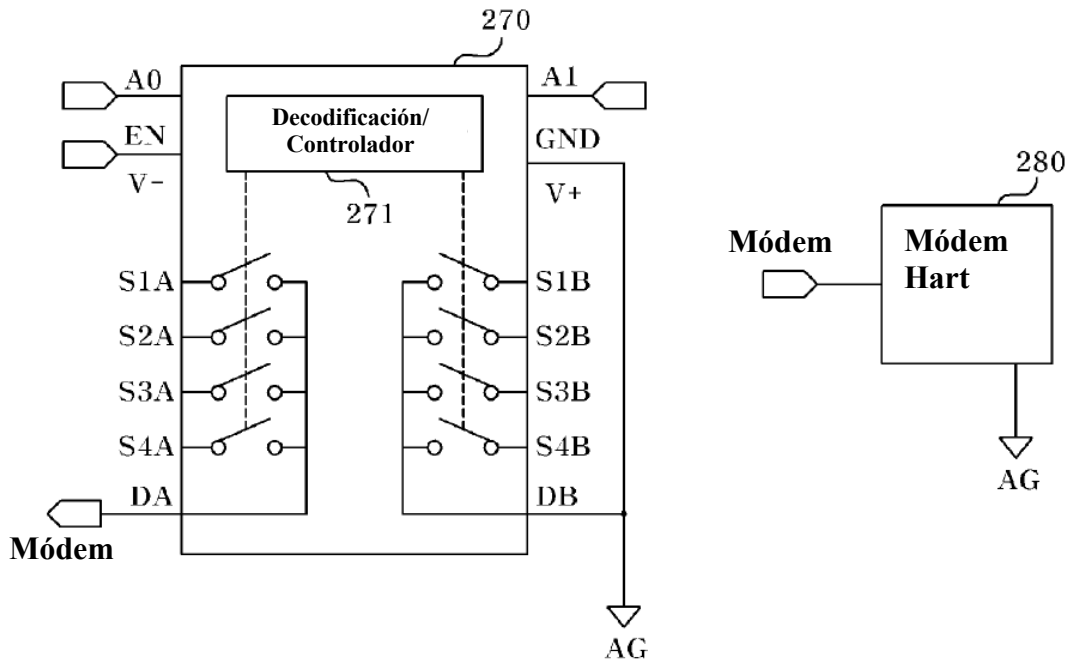


Figura 4

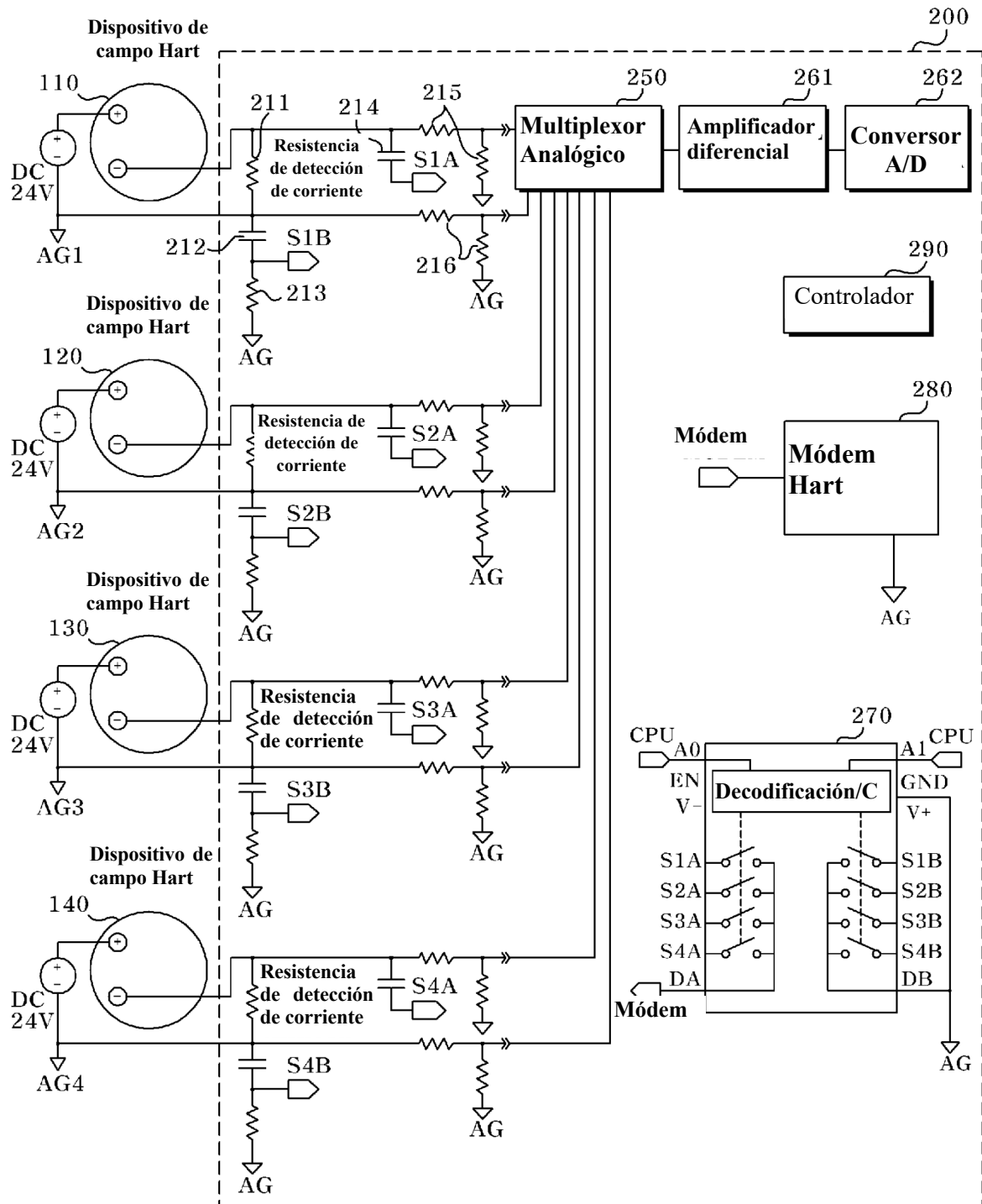


Figura 5

