

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 769 292**

51 Int. Cl.:

H02M 3/335 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **03.06.2011** **E 11168741 (4)**

97 Fecha y número de publicación de la concesión europea: **30.10.2019** **EP 2393195**

54 Título: **Convertidor DC-DC y método de accionamiento asociado**

30 Prioridad:

03.06.2010 IT TO20100464

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

25.06.2020

73 Titular/es:

**LEONARDO S.P.A. (100.0%)
Piazza Monte Grappa 4
00195 Roma, IT**

72 Inventor/es:

**ANASTASIO, VINCENZO;
DI DONNA, LAURA;
MARINO, POMPEO;
CAVALLO, ALBERTO;
GUIDA, BENIAMINO y
RUBINO, LUIGI**

74 Agente/Representante:

ARIAS SANZ, Juan

ES 2 769 292 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Convertidor DC-DC y método de accionamiento asociado

La presente invención se refiere a un convertidor DC-DC y a un método de accionamiento asociado, en particular a un convertidor DC-DC bidireccional de alta potencia capaz de operar tanto en un modo de operación de tensión ascendente (modo elevador) como en un modo de operación de tensión descendente (modo reductor).

Como es sabido, un convertidor DC-DC bidireccional realiza básicamente dos operaciones: aumentar la tensión (modo elevador) entre un lado de entrada, donde hay una fuente DC de baja tensión (28 V por ejemplo), y un lado de salida, donde se requiere una tensión DC mayor que la presente en el lado de entrada (270 V, por ejemplo); y disminuir la tensión (modo reductor) entre un lado de entrada, donde hay una fuente DC de alta tensión, y un lado de salida, donde se requiere una tensión DC más baja que la presente en el lado de entrada.

Como es sabido, en estos días es de crucial importancia en aplicaciones de conversión de energía ser capaces de manejar flujos de energía entre fuentes heterogéneas. En el campo de la aeronáutica, por ejemplo, coexisten múltiples fuentes de energía en una aeronave: baterías (tensión DC de aproximadamente 28 V) y turbinas (tensión AC de aproximadamente 125 V con una frecuencia de 400 Hz), por mencionar sólo las principales. Los equipos a bordo de una aeronave usan una tensión definida por estándares de aviónica aceptados globalmente para su operación, por ejemplo, 270 VDC.

Actualmente, los elementos de equipos de suministro de energía usados a bordo de aeronaves, tales como cargadores de batería y convertidores DC-DC, por ejemplo, están hechos especialmente para este propósito y están expresamente separados unos de otros. Por ejemplo, la carga de la batería se maneja por cargadores de batería apropiados, mientras que el paso de extraer energía de las baterías se maneja por medio de dispositivos inversores y/o convertidores DC-DC. La disposición de una pluralidad de aparatos y dispositivos de hardware que están separados unos de otros, cada uno configurado para una aplicación específica (por ejemplo, una pluralidad de convertidores que operan en modo elevador y una pluralidad de convertidores que operan en modo reductor) implica un gran volumen y un gran peso. Esto genera consecuentemente costes de combustible más altos cuando la aeronave vuela y una red eléctrica de aeronave compleja (de hecho, la red eléctrica se debe configurar para controlar la operación de solamente un convertidor a la vez y evitar la presencia de dos generadores en el mismo bus, a menos que esté diseñado específicamente para este propósito). El modo elevador, de hecho, solamente se activa en una emergencia (cuando las otras fuentes normalmente usadas no están disponibles) para alimentar aparatos o dispositivos a bordo, el funcionamiento correcto de los cuales es de vital importancia, usando la carga acumulada en las baterías. Si el cargador de batería no se desconectó, la potencia efectivamente disponible para estos aparatos y dispositivos sería igual a la diferencia entre la potencia generada y la absorbida por el cargador de baterías (supuesto que está limitada a un nivel de potencia menor que el que se puede proporcionar por el convertidor operando en modo elevador). Además de la sobrecarga inútil del convertidor, la potencia residual disponible para el consumo podría no ser suficiente.

El documento de Kunrong Wang et al., "Operation principles of bi-directional full-bridge DC/DC converter with unified soft-switching scheme and soft-starting capability", Conferencia y Exposición de Electrónica de Potencia Aplicada, 15^o IEEE anual, vol. 1, 6 de febrero de 2000, páginas 111-118, describe un convertidor DC/DC de puente completo dual bidireccional con una rama de borne de tensión simple usada para limitar la tensión transitoria a través del puente alimentado por corriente y realizar la conmutación de tensión cero en modo elevador, mientras que se logra una conmutación híbrida de tensión cero/corriente cero en modo reductor.

El documento US 2003/128556 se refiere al campo de conmutación de conversión de potencia DC a DC y, en particular, a la operación en paralelo con compartición de corriente de convertidores de conmutación que emplean uno o más rectificadores síncronos (MOSFET) en sus salidas y los métodos para asegurar un arranque suave y sin rebasamientos.

El documento de Jih-sheng Lai et al., "Energy Management Power Converters in Hybrid Electric and Fuel Cell Vehicle", Actas del IEEE, vol. 95, N^o 4, 1 de abril de 2007, páginas 766-777, describe un convertidor DC/DC bidireccional, junto con almacenamientos de energía de baja tensión, para el bus DC de alta tensión y unidades de motores de tracción para vehículos híbridos eléctricos y de pila de combustible.

No obstante, los problemas mencionados anteriormente siguen sin resolverse.

El objeto de la presente invención es proporcionar un convertidor DC-DC bidireccional, escalable, virtualmente autónomo, capaz de interactuar con buses de potencia desconocida y de operar en modo descendente o en modo ascendente según sea necesario, y un método de accionamiento asociado.

Según la presente invención, se proporciona un convertidor DC-DC y un método de accionamiento para el convertidor DC-DC bidireccional, como se define respectivamente en las reivindicaciones 1 y 13.

En particular, el convertidor DC-DC es del tipo bidireccional y conectable entre una primera región que tiene un primer potencial y una segunda región que tiene un segundo potencial, y comprende: una primera red de convertidor

que se puede acoplar a la primera región; una segunda red de convertidor que se puede acoplar a la segunda región; un transformador que tiene un primer devanado que se puede acoplar a la primera región por medio de la primera red de convertidor y un segundo devanado que se puede acoplar a la segunda región por medio de la segunda red de convertidor. El convertidor comprende además una rama de borne activo, conectada en paralelo con la primera red de convertidor y que incluye un interruptor de habilitación, un interruptor conmutador y un primer condensador conectados en serie entre sí. El interruptor de habilitación se mantiene abierto durante un modo de operación de tensión descendente del convertidor bidireccional para derivar la rama de borne activo y se mantiene cerrado durante un modo de operación de tensión ascendente del convertidor bidireccional para conectar la rama de borne activo. La conmutación del interruptor conmutador se controla durante el modo de operación de tensión ascendente por medio de una señal de conmutación que tiene un ciclo de trabajo creciente en pasos preestablecidos desde un valor de ciclo de trabajo mínimo.

Con más detalle, según una realización de la presente invención, la primera red de convertidor comprende un primer par de elementos de conmutación en una configuración de medio puente, la segunda red de convertidor comprende un segundo par de elementos de conmutación en una configuración de medio puente, el transformador tiene un primer devanado conectado a la primera región por medio del primer par de elementos de conmutación y un segundo devanado conectado a la segunda región por medio del segundo par de elementos de conmutación, y la rama de borne activo se conecta en paralelo al primer par de elementos de conmutación.

Según una realización adicional de la presente invención, la primera red de convertidor comprende además un tercer par de elementos de conmutación conectados de manera que el primer y tercer par de elementos de conmutación tengan una configuración de puente completo, y la segunda red de convertidor comprende además un cuarto par de elementos de conmutación conectados de manera que el segundo y cuarto par de elementos de conmutación tengan una configuración de puente completo. En este caso, la rama de borne activo se conecta en paralelo al primer y tercer par de elementos de conmutación.

Según una realización adicional de la presente invención, la primera red de convertidor comprende además un quinto par de elementos de conmutación conectado en paralelo al primer y tercer par de elementos de conmutación, y la segunda red de convertidor comprende además un sexto par de elementos de conmutación conectado en paralelo al segundo y cuarto par de elementos de conmutación. En este caso, el transformador es del tipo trifásico y la rama de borne activo se conecta en paralelo al primer, tercer y quinto par de elementos de conmutación.

Según una realización adicional, el transformador es del tipo de derivación central y la primera red de convertidor comprende interruptores conectados operativamente entre los terminales de conducción opuestos del devanado primario del transformador de derivación central y un mismo terminal de entrada de la primera red de convertidor. La rama de borne activo se conecta de una forma tal que tenga una conexión paralela con ambos interruptores de la primera red de convertidor. Con este fin, la rama de borne activo comprende el interruptor de habilitación, el primer condensador en serie con el interruptor de habilitación y los dos interruptores conmutadores. El primer interruptor conmutador se conecta en serie al interruptor de habilitación entre un terminal de conducción de este último y uno de los terminales de conducción del devanado primario; el segundo interruptor conmutador se conecta en serie al interruptor de habilitación entre el mismo terminal de conducción de este último al que está conectado el primer interruptor conmutador y el otro entre los terminales de conducción del devanado primario.

Para una mejor comprensión de la presente invención, se describirá ahora una realización preferida, puramente a modo de ejemplo no limitativo, con referencia a los dibujos adjuntos, donde:

- la Figura 1 muestra un convertidor bidireccional según la presente invención, que comprende un dispositivo de conversión DC-DC conectado a una región de alto potencial y a una región de bajo potencial por medio de circuitos de precarga y protección respectivos;

- la Figura 2 muestra el dispositivo de conversión DC-DC que pertenece al convertidor bidireccional de la Figura 1 y que tiene una arquitectura celular, según una realización de la presente invención;

- la Figura 3 muestra una realización de circuito de cada celda del dispositivo de conversión DC-DC de la Figura 2;

- la Figura 4 muestra, por medio de un diagrama de bloques, una lógica de control y accionamiento para cada celda de la Figura 3 del dispositivo de conversión DC-DC de la Figura 2;

- la Figura 5 muestra, por medio de un diagrama de flujo, los pasos para precargar el convertidor bidireccional de la Figura 1 en modo elevador;

- las Figuras 6a-6d muestran las trazas de las señales generadas por la lógica de control y accionamiento de la Figura 4 en modo elevador con un ciclo de trabajo mayor que el 50 %;

- las Figuras 7a-7f muestran las trazas de las señales generadas por la lógica de control y accionamiento de la Figura 4 en modo elevador con un ciclo de trabajo menor que el 50 %;

- la Figura 8 muestra un circuito de entrada equivalente del convertidor bidireccional de la Figura 1 cuando se opera en modo elevador con un ciclo de trabajo menor que el 50 % usando las señales de las Figuras 7a-7f;
- la Figura 9 muestra, por medio de un diagrama de flujo, los pasos para precargar el convertidor bidireccional de la Figura 1 en modo reductor;
- 5 - las Figuras 10a-10f muestran las trazas de las señales generadas por la lógica de control y accionamiento de la Figura 4 en modo reductor;
- la Figura 11 muestra un circuito lógico de accionamiento de la parte de la celda de la Figura 3 conectado a la región de bajo potencial, en particular para accionar la rama de borne activo;
- las Figuras 12a-12g muestran las trazas de las señales generadas por el circuito lógico de la Figura 11;
- 10 - la Figura 13 muestra un circuito para introducir tiempos muertos en las señales de las Figuras 6a-6d, 7a-7f y 10a-10f, usando el circuito lógico de la Figura 11;
- las Figuras 14a-14c muestran, a modo de ejemplo, el funcionamiento del circuito para introducir tiempos muertos de la Figura 13, mostrando las trazas de una señal de entrada posible al circuito para introducir tiempos muertos y la señal de salida que genera, con respecto a una señal de reloj;
- 15 - la Figura 15 muestra un generador de ciclos de trabajo variables;
- la Figura 16 muestra una forma de onda de la tensión de salida durante el arranque del convertidor bidireccional de la Figura 1 en modo elevador;
- la Figura 17 muestra una forma de onda de la tensión de salida durante el arranque del convertidor bidireccional de la Figura 1 en modo reductor;
- 20 - la Figura 18 muestra una realización de circuito adicional de cada celda del dispositivo de conversión DC-DC de la Figura 2, en alternativa a la realización de la Figura 3; y
- la Figura 19 muestra una realización de circuito adicional de cada celda del dispositivo de conversión DC-DC de la Figura 2, en alternativa a las realizaciones de la Figura 3 y la Figura 18.

25 Los convertidores DC/DC utilizados en el campo aeronáutico tienen especificaciones de diseño de alta eficiencia, bajo peso y dimensiones compactas. La especificación de alta eficiencia se satisface usando convertidores conocidos del tipo resonante, en la medida que éstos pueden lograr un alto rendimiento. No obstante, los convertidores resonantes no cumplen las especificaciones concernientes a dimensiones compactas y bajo peso. Estas especificaciones se pueden cumplir en su lugar por una serie de convertidores de pequeño tamaño en paralelo, cada uno de los cuales que proporciona una potencia que es una fracción de la potencia total requerida.

30 Considerando que el tamaño de los elementos magnéticos es proporcional a la energía, es evidente que teniendo una corriente N veces menor para cada componente magnético equivale a reducir las dimensiones totales N veces.

Si se compara con los convertidores en paralelo, el tamaño es un inconveniente para los convertidores resonantes. Un inconveniente adicional de los convertidores resonantes en términos de dimensiones está relacionado con el sobredimensionamiento debido a las altas tensiones y/o corrientes que se logran como consecuencia del efecto de resonancia. También es sabido que los convertidores en paralelo accionados en modo entrelazado (es decir, cada celda se acciona en conmutación fuerte) logran niveles de eficiencia muy altos, comparables con los de los convertidores monolíticos resonantes. Estas consideraciones los hacen excelentes candidatos en el campo aeronáutico. La interconexión se puede hacer en todas las topologías de convertidor que permiten accionamiento PWM bajo la condición de que se satisfagan ciertos requisitos, tales como la posibilidad de establecer un flujo de potencia nulo, por ejemplo. Otro requisito muy importante es que el convertidor debe poseer la capacidad de realizar un arranque suave. En el caso específico de los convertidores de puente completo elevador, en modo ascendente, los requisitos necesarios para accionamiento PWM no se cumplen si se usa un diseño básico que no incluye elementos específicos para evitar sobretensiones en los terminales del inductor elevador durante el transitorio de arranque de conversión. Esto de hecho daría como resultado la destrucción del puente completo que está conectado a él. Es posible superar estas deficiencias topológicas mediante introduciendo un transformador de retorno (para el arranque suave) combinado con una rama de borne activo. No obstante, esta solución es adecuada para hacer que el convertidor funcione en modo resonante y, además, requiere la adición de un transformador de retorno, lo que implica, por lo tanto, más peso y volumen.

El convertidor según la presente invención, que comprende sólo un borne activo derivable y controlado por medio de un método de accionamiento oportuno, permite la interconexión de varios módulos de puente completo elevador, su arranque y apagado suaves, sin usar hardware adicional. El método de accionamiento es tal que permite la operación tanto en el modo ascendente como en el descendente.

La Figura 1 muestra un dispositivo de conversión DC-DC 1 conectable eléctricamente entre una región de bajo potencial 2 (un bus genérico de baja potencia), por ejemplo, una batería capaz de suministrar aproximadamente

28 V, y una región de alto potencial 4 (un bus genérico de alta potencia), por ejemplo, un aparato de una aeronave, que funciona a una tensión de 270 V. La región de bajo potencial 2 y la región de alto potencial 4 pueden comprender indiferentemente elementos activos y/o pasivos.

5 El dispositivo de conversión DC-DC 1 se conecta a la región de bajo potencial 2 por medio de una primera interfaz de potencia 6 y se conecta a la región de alto potencial 4 por medio de una segunda interfaz de potencia 8. La primera interfaz de potencia 6 y la segunda interfaz de potencia 8 están hechas de una manera similar entre sí y son mutuamente simétricas con respecto al dispositivo de conversión DC-DC 1. El dispositivo de conversión DC-DC 1, junto con la primera interfaz de potencia 6 y la segunda interfaz de potencia 8, forma un convertidor bidireccional 100.

10 La primera interfaz de potencia 6 comprende una primera rama eléctrica 10 que conecta directamente la región de bajo potencial 2 al dispositivo de conversión DC-DC 1 y una segunda rama eléctrica 12 que conecta la región de bajo potencial 2 al dispositivo de conversión DC-DC 1 por medio de un primer interruptor 14, la apertura y el cierre del cual se controlan por el dispositivo de conversión DC-DC 1 a través de una conexión de control 15. El primer interruptor 14 se conecta entre un primer nodo 14' conectado directamente a la segunda rama eléctrica 12 y un
15 segundo nodo 14" que idealmente coincide con el primer nodo 14' cuando el primer interruptor 14 está cerrado. Cuando el primer interruptor 14 se abre, la primera interfaz de potencia 6 no se alimenta directamente, o no alimenta, la región de bajo potencial 2; viceversa, cuando se cierra el primer interruptor 14, la primera interfaz de potencia 6 se alimenta directamente por, o alimenta, la región de bajo potencial 2. La primera interfaz de potencia 6 comprende además un primer resistor 16 y un segundo interruptor 18, dispuestos en serie entre sí y que conectan la
20 primera rama eléctrica 10 a la segunda rama eléctrica 12. El resistor 16 asegura la presencia de una carga en el dispositivo de conversión DC-DC 1 incluso en el caso de una desconexión repentina de la región de bajo potencial 2.

La primera interfaz de potencia 6 comprende además un segundo resistor 20 y un primer condensador 22, dispuestos en serie entre sí y que conecta la primera rama eléctrica 10 a la segunda rama eléctrica 12. En particular,
25 el primer condensador 22 se conecta directamente a la primera rama eléctrica 10 y se conecta a la segunda rama eléctrica 12 a través del segundo resistor 20. De esta forma, la serie constituida por el primer resistor 16 y el segundo interruptor 18 se conecta en paralelo a la serie constituida por el segundo resistor 20 y el primer condensador 22. El segundo resistor 20 también se conecta en paralelo a un tercer interruptor 24 capaz de crear, cuando se cierra, un cortocircuito que deriva el segundo resistor 20. La apertura y cierre del tercer interruptor 24 se controla directamente por el dispositivo de conversión DC-DC 1, a través de una conexión de control 25, sobre la
30 base de si, durante su uso, es necesario o no cargar el primer condensador 22. Además, un detector de tensión 26, del tipo aislado, se conecta entre la primera rama eléctrica 10 y el segundo nodo 14" del primer interruptor 14, y se configura para detectar la tensión ataviada entre la primera rama eléctrica 10 y el segundo nodo 14" del primer interruptor 14 y dotar al dispositivo de conversión DC-DC 1 con el valor detectado (este valor se indica por la referencia M_L , como se describe mejor más adelante).

35 La segunda interfaz de potencia 8 es, como se ha mencionado, simétrica a la primera interfaz de potencia 6 con respecto al dispositivo de conversión DC-DC 1. La segunda interfaz de potencia 8, por lo tanto, comprende una tercera rama eléctrica 30 que conecta directamente la región de alto potencial 4 al dispositivo de conversión DC-DC 1 y una cuarta rama eléctrica 32 que conecta la región de alto potencial 4 al dispositivo de conversión DC-DC 1 por medio de un cuarto interruptor 34, la apertura y cierre del cual se controla por el dispositivo de conversión DC-DC 1
40 a través de una conexión de control 35. El cuarto interruptor 34 se conecta entre un tercer nodo 34' conectado directamente a la cuarta rama eléctrica 32 y un cuarto nodo 34" que coincide idealmente con el tercer nodo 34' cuando está cerrado el cuarto interruptor 34. Cuando el cuarto interruptor 34 se abre, la segunda interfaz de potencia 8 no alimenta, o no se alimenta directamente, por la región de alto potencial 4; viceversa, cuando se cierra el cuarto interruptor 34, la segunda interfaz de potencia 8 alimenta, o se alimenta directamente por, la región de alto potencial
45 4. La segunda interfaz de potencia 8 comprende además un tercer resistor 36 y un quinto interruptor 38, dispuestos en serie entre sí y que conecta la tercera rama eléctrica 30 al cuarto nodo 34". El resistor 36, como el resistor 16, tiene la función de asegurar la presencia de una carga en el dispositivo de conversión DC-DC 1 incluso en caso de desconexión repentina de la región de alto potencial 4.

Un inductor 90 se conecta en serie con el cuarto interruptor 34, conectado al cuarto nodo 34". El inductor 90 se
50 conecta entre el cuarto nodo 34" y un quinto nodo 90'. La segunda interfaz de potencia 8 comprende además un cuarto resistor 40 y un segundo condensador 42, conectados en serie entre sí. La serie constituida por el tercer resistor 36 y el quinto interruptor 38 y la serie constituida por el cuarto resistor 40 y el segundo condensador 42 se conectan entre la tercera rama eléctrica 30 y, respectivamente, el cuarto nodo 34" y el quinto nodo 90'. El cuarto resistor 40 también se conecta en paralelo a un sexto interruptor 44 capaz de crear, cuando se cierra, un
55 cortocircuito que desvía el cuarto resistor 40. La apertura y el cierre del sexto interruptor 44 se controlan directamente por el dispositivo de conversión DC-DC 1, a través de una conexión de control 45, sobre la base de si es necesario cargar o no el segundo condensador 42. Además, un detector de tensión 46 se conecta en paralelo a la serie del cuarto resistor 40 y del segundo condensador 42, y se configura para detectar la tensión presente en sus terminales y dotar al dispositivo de conversión DC-DC 1 con este valor detectado (valor indicado por la referencia M_H , como se describe mejor más adelante). Por último, por medio de un transductor de corriente 47 conectado al quinto nodo 90', el dispositivo de conversión DC-DC 1 conoce la corriente I_H que fluye desde y hacia el dispositivo de conversión DC-DC 1.

La Figura 2 muestra esquemáticamente una parte del dispositivo de conversión DC-DC 1 según una realización de la presente invención (la lógica de accionamiento y análisis de señal y control del dispositivo de conversión DC-DC 1 no se muestra en la Figura 2; esta lógica se muestra y describe con referencia a la Figura 4). El dispositivo de conversión DC-DC 1 de la Figura 2 comprende una pluralidad de celdas 50 idénticas mutuamente. Según la realización de la Figura 2, el dispositivo de conversión DC-DC 1 comprende cuatro celdas 50; no obstante, es posible hacer un dispositivo de conversión DC-DC 1 que comprenda una única celda 50 o más de cuatro celdas 50. Cada celda es del tipo mostrado en la Figura 3 y descrito con referencia a esta figura.

Cada celda 50 comprende un primer puerto 50a conectado eléctricamente al segundo nodo 14" del primer interruptor 14, un segundo puerto 50b conectado eléctricamente a la primera rama eléctrica 10, un tercer puerto 50c conectado eléctricamente al quinto nodo 90', y un cuarto puerto 50d conectado eléctricamente a la tercera rama eléctrica 30.

Por lo tanto, las celdas 50 están conectadas entre sí en modo PIPO (Entradas Paralelas Salidas Paralelas), formando un dispositivo de conversión DC-DC 1 de alta potencia. Por ejemplo, según la realización de la Figura 2, si cada celda 50 se configura para manejar 3 kW de potencia, la potencia total manejada por el dispositivo de conversión DC-DC 1 de la Figura 2 es de 12 kW. Compartiendo la misma entrada y la misma salida, cada celda 50 funciona con una fracción de la potencia total.

La estructura básica de cada celda 50 comprende un convertidor de puente completo elevador aislado 55, del tipo mostrado en la Figura 3, por ejemplo. En particular, desde el punto de vista del hardware, el convertidor de puente completo elevador aislado 55 de la Figura 3 difiere de los tipos de convertidores conocidos por la presencia de una rama de borne activo 56 puenteable. También difiere en el método de modulación usado para controlarlo durante su uso (ilustrado más adelante).

La entrada del convertidor de puente completo elevador aislado 55 en el lado de la región de bajo potencial 2 comprende un transductor de corriente 57. De esta forma, el dispositivo de conversión DC-DC 1 conoce la corriente I_L que fluye en el nodo 14".

El convertidor de puente completo elevador aislado 55 comprende además, conectado en serie al transductor de corriente 57 en la segunda rama eléctrica 12, un inductor 60 que tiene un primer terminal 60a conectado al segundo nodo 14" y un segundo terminal 60b que conecta el segundo nodo 14" a la rama de borne activo 56.

El inductor 60 se usa en modo elevador para realizar un primer aumento en la tensión en el segundo terminal 60b del inductor 60; viceversa, en modo reductor, el inductor 60 junto con el condensador 22 funcionan como un filtro LC de tal forma que elimine los armónicos de conmutación.

La rama de borne activo 56 comprende un transistor 62, otro transistor 64 y un condensador 66 conectados en serie entre sí de manera que un terminal de conducción (en particular el terminal de drenaje) del transistor 62 se conecte a la segunda rama eléctrica 12 por medio del segundo terminal del inductor 60, un terminal del condensador 66 se conecta a la primera rama eléctrica 10, y el transistor 64 se conecta, por medio de su terminal fuente, al terminal fuente del transistor 62 y, por medio de su terminal de drenaje, al otro terminal del condensador 66. Todos los transistores empleados están equipados con un diodo interno, mostrado en las figuras como conectado en paralelo a los terminales de potencia de los dispositivos y se explotan oportunamente como se describe en detalle más adelante. En uso, el transistor 64 explota el diodo 65 en uno de los pasos de trabajo, esto es, cuando se habilita el borne activo 56, mientras que el diodo 69 dentro del transistor 62 nunca se usa. En paralelo con la rama de borne activo 56 también hay una rama que comprende el transistor 68 y el transistor 70 conectados en serie entre sí, cada uno equipado con un diodo interno, indicados respectivamente en las figuras como el diodo 69 y el diodo 71, conectados en antiparalelo al transistor 68 y al transistor 70, respectivamente. Por último, de nuevo en paralelo con la rama de borne activo 56, hay una rama adicional que comprende un transistor 74 y otro transistor 76 conectados en serie entre sí y cada uno equipado con un diodo respectivo, indicado respectivamente en las figuras como el diodo 75 y el diodo 77 y conectados en antiparalelo al transistor 74 y al transistor 76, respectivamente. Los transistores 68, 70, 74 y 76 se conectan entre sí para hacer una estructura conocida como puente completo, también llamado puente H.

El inductor 60, la rama de borne activo 56 y las ramas que comprenden el transistor 68, el transistor 70, el transistor 74 y el transistor 76 están conectados a un devanado 80a de un transformador 80. En particular, el devanado 80a comprende un primer terminal 80a' conectado entre el transistor 68 y el transistor 70 y un segundo terminal 80a" conectado entre el transistor 74 y el transistor 76.

El problema resuelto por el transistor 62, que habilita el borne activo, está vinculado principalmente con el manejo de las corrientes de irrupción en el condensador 66. A partir de la operación de examen inicial en modo descendente, se ha observado cómo se usan el inductor 60 y el condensador 22 para hacer un filtro LC. Suponiendo que el transistor 62 no está conectado, se observa cómo apagar el transistor 64 daría como resultado, por una parte, evitar correctamente los cambios en la respuesta del filtro LC formado por el inductor 60 y el condensador 22, pero, por otra parte, el condensador 66 tendría que manejar picos de corriente muy altos en el paso de arranque. Por lo tanto, no es suficiente apagar el transistor 64, en la medida que la corriente eléctrica puede fluir al condensador 66 a través

del diodo 65. La presencia del transistor 62, operado como un interruptor abierto en modo descendente, es fundamental para la protección contra sobrecorrientes en el condensador 66.

5 Alternativamente a lo que se ha dicho, para manejar la corriente de irrupción vinculada a no deshabilitar la rama de borne activo 56, sería necesario sobredimensionar el condensador 66 o aplicar otros mecanismos de protección de hardware. No obstante, esto sería desventajoso, en la medida que implicaría un aumento de peso y volumen.

Con respecto al modo ascendente, el método de modulación especial explicado a continuación permite, junto con la rama de borne activo 56, el arranque suave del convertidor DC-DC.

10 Cada uno del transistor 62, transistor 64, transistor 68, transistor 70, transistor 74 y transistor 76 es preferiblemente un transistor MOSFET de potencia y tiene su propio terminal de control (terminal de puerta) con conducción y corte controlado por una señal apropiada. Con referencia a las siguientes figuras también, donde también se muestran las señales de control de cada transistor, el transistor 62 se controla por la señal ACABIL, el transistor 64 se controla por la señal ACASW, el transistor 68 se controla por la señal LVAH, el transistor 70 se controla por la señal LVAL, el transistor 74 se controla por la señal LVBH y el transistor 76 se controla por la señal LVBL.

15 El convertidor de puente completo de refuerzo aislado 55 comprende además un transistor 92 y otro transistor 93, dispuestos en serie entre sí y conectados entre la tercera rama eléctrica 30 y el quinto nodo 90', y equipados internamente con el diodo 94 y el diodo 95 respectivamente (mostrados conectados en paralelo al transistor 92 y al transistor 93, respectivamente); y un transistor 96 y otro transistor 97 dispuestos en serie uno con otro y conectados entre la tercera rama eléctrica 30 y el quinto nodo 90', equipados internamente con el diodo 98 y el diodo 99, respectivamente (mostrados conectados en paralelo al transistor 92 y al transistor 93, respectivamente). Los transistores 92, 93, 96 y 97 se conectan entre sí para hacer una estructura conocida como puente completo, también llamado dicho puente H.

Las ramas que comprenden el transistor 92, el transistor 93, el transistor 96 y el transistor 97 están conectadas al devanado 80b del transformador 80. En particular, el devanado 80b comprende un primer terminal 80b' conectado entre el transistor 96 y el transistor 97 y un segundo terminal 80b" conectado entre el transistor 92 y el transistor 93.

25 Cada uno del transistor 92, del transistor 93, del transistor 96 y del transistor 97 es un transistor de tipo IGBT y tiene su propio terminal de control con conducción y corte controlados por una señal apropiada. Con referencia a las siguientes figuras también, donde las señales de activación de cada transistor se muestran en detalle, el transistor 92 se controla por la señal HVBH, el transistor 93 se controla por la señal HVBL, el transistor 96 se controla por la señal HVAH y el transistor 97 se controla por la señal HVAL.

30 La Figura 4 muestra, por medio de un diagrama de bloques, la lógica de control y accionamiento 121 del dispositivo de conversión DC-DC 1 (cada celda 50 se acciona por las mismas señales usadas para accionar las otras celdas 50).

35 La lógica de control y accionamiento 121 comprende una interfaz de acondicionamiento de señal analógica 122, configurada para recibir las corrientes I_L e I_H (de los transductores de corriente 57 y 47) y los valores de tensión M_L y M_H (de los detectores de tensión 26 y 46); un procesador de señal digital (DSP) 124, conectado a la interfaz analógica 122 (esta última equipada con uno o más convertidores A/D para la conversión analógica a digital de las cantidades analógicas I_L , I_H , M_L y M_H , para su procesamiento posterior); y un generador de señal de accionamiento 126, por ejemplo, una FPGA (Agrupación de Puertas Programables en Campo). La interfaz analógica 122 se configura para recibir señales de entrada analógicas (en particular, las corrientes I_L e I_H y los valores de tensión M_L y M_H) y generar las señales de salida digitales I_{LD} , I_{HD} , M_{LD} y M_{HD} respectivas, correlacionadas con las señales de entrada analógicas recibidas, y que tienen un formato de manera que se puedan interpretar correctamente por el procesador de señal digital 124. El procesador digital 124 recibe las señales de entrada digitales I_{LD} , I_{HD} , M_{LD} y M_{HD} y controla el generador de señal de accionamiento 126 de modo que este último genere las señales de accionamiento de salida ACABIL, ACASW, LVAH, LVAL, LVBH, LVBL, HVAH, HVAL, HVBH y HVBL para cada celda 50, así como señales de accionamiento para los interruptores 14, 18 y 24 pertenecientes a la primera interfaz de potencia 6 y los interruptores 34, 38 y 44 de la segunda interfaz de potencia 8. Desde el punto de vista del hardware, la interfaz analógica 122, el procesador de señal digital 124 y el generador de señal de accionamiento 126 son de tipos conocidos y se usan ampliamente en convertidores DC-DC reductores/elevadores conocidos. Según la presente invención, la interfaz analógica 122, el procesador de señal digital 124 y el generador de señal de accionamiento 126 implementan un método de accionamiento para el convertidor bidireccional 100 tanto en modo reductor como en modo elevador, y de paso entre los dos modos del tipo mostrado en las Figuras 5 y 6 y descrito con referencia a estas figuras.

55 El procesador de señal digital 124 ejecuta un algoritmo de control de tensión a intervalos regulares (por ejemplo, cada 93 μ s). Siguiendo este algoritmo, se adquieren las señales I_{LD} , I_{HD} , M_{LD} y M_{HD} proporcionadas por la interfaz 122. Entonces se comprueba el modo de operación (reductor o elevador) en el que el convertidor 100 debe funcionar. Por último, habiendo identificado el modo de operación, se comprueba si el convertidor 100 está en el primer arranque o si el convertidor 100 ya se ha iniciado. En el primer caso (primer arranque), se realiza un arranque suave (como se describe mejor más adelante, durante el arranque suave, la conversión DC-DC realizada por el

convertidor bidireccional 100 se controla aumentando o disminuyendo el valor del ciclo de trabajo en pasos preestablecidos). Viceversa (no el primer arranque), el convertidor 100 se controla para operar en modo reductor o elevador.

5 Una vez que se termina el paso de arranque suave (la tensión suministrada a la región de bajo potencial 2, en el caso de modo reductor, o la tensión suministrada a la región de alto potencial 4, en el caso de modo elevador, ha alcanzado un valor de umbral preestablecido), el convertidor 100 funciona en modo reductor o elevador.

El convertidor bidireccional 100 puede encontrar aplicación tanto como convertidor elevador y como convertidor reductor, y puede pasar de un modo de operación al otro muy rápidamente, del orden de unos pocos cientos de milisegundos.

10 En base a las lecturas de corriente I_L e I_H , y en los valores M_L y M_H , el convertidor bidireccional 100 implementa uno de los dos métodos, relacionados respectivamente con los modos de operación reductor y elevador, ilustrados por medio del diagrama de flujo en la Figura 5 (donde el convertidor bidireccional 100 funciona como un convertidor elevador) y en la Figura 9 (donde el convertidor bidireccional 100 funciona como un convertidor reductor).

15 El comportamiento del convertidor bidireccional 100 en modo elevador es el dual del comportamiento del convertidor bidireccional 100 en modo reductor, y viceversa.

Con referencia a la Figura 5 (modo reductor), el procesador de señal digital 124, en primer lugar, comprueba si la tensión V_L de la región de bajo potencial 2 (tensión generada por una batería, por ejemplo) es suficiente para la operación de elevador.

20 Antes del paso 101, el primer interruptor 14, el segundo interruptor 18, el tercer interruptor 24, el cuarto interruptor 34, el quinto interruptor 38 y el sexto interruptor 44 están abiertos. Para iniciar la operación de elevador, paso 101, el procesador de señal digital 124 cierra el primer interruptor 14 y mantiene abierto el tercer interruptor 24. Si la tensión V_L es demasiado baja, por debajo de un valor de umbral preestablecido V_{inf_min} , entonces se toma la salida NO del paso 102 y termina la operación de elevador, señalando un error. De otro modo, se toma la salida SÍ del paso 102 y el procesamiento espera, en el paso 103, a que el primer condensador 22 llegue a estar completamente cargado. El tiempo de carga T_{CL} del primer condensador 22 se da por $T_{CL} = 10 \cdot R_L \cdot C_L$ segundos, donde R_L es el valor de resistencia del segundo resistor 20 y C_L es el valor de capacitancia del primer condensador 22. El primer condensador 22 se considera cargado después de un intervalo de tiempo preestablecido (por ejemplo, 100 ms, como se ha mencionado) o tras alcanzar un valor de tensión preestablecido en los terminales del primer condensador 22 (este valor se mide por el detector de tensión 26).

30 La monitorización de tensión V_L en la entrada de la primera interfaz de potencia 6 tiene lugar a través del detector de tensión 26, que, en base a la lectura según el paso 102, comprueba la operación del dispositivo de conversión DC-DC 1.

Al final de la espera en el paso 103, el control pasa al paso 104, donde el tercer interruptor 24 se abre por un comando del procesador de señal 124, cortocircuitando de este modo el segundo resistor 20.

35 Entonces, en el paso 105, el procesador de señal digital 124 apaga el cuarto interruptor 34 a través de un comando específico, conectando eléctricamente la región de alto potencial 4 a la segunda interfaz de potencia 8. Entonces el procesador de señal digital 124 comprueba el valor de tensión V_H en los terminales de la región de alto potencial 4 por medio del valor M_H generado por el detector de tensión 46. Si el valor de tensión V_H es suficientemente alto, mayor que un valor umbral preestablecido V_{alta_min} , entonces se toma la salida SÍ del paso 106 y el procesamiento espera, en el paso 107, la carga del segundo condensador 42. En este caso, el tiempo de carga T_{CH} del segundo condensador 42 se da por la fórmula $T_{CH} = 10 \cdot R_H \cdot C_H$ segundos, donde R_H es el valor de resistencia del cuarto resistor 40 y C_H es el valor de capacitancia del segundo condensador 42. Entonces, en el paso 108, el procesador de señal digital 124 cierra el sexto interruptor 44, cortocircuitando de este modo el cuarto resistor 40.

45 En el caso de que el valor de tensión V_H sea menor que el valor umbral V_{alta_min} , se toma la salida NO del paso 106, el procesador de señal digital 124 abre el cuarto interruptor 34 (paso 110) desconectando por ello la carga dada por la región de alto potencial 4 y limitando la corriente de arranque del dispositivo de conversión DC-DC 1 a sólo cargar el condensador 42, usando, por ejemplo, una batería conectada a la región de bajo potencial 2 como fuente. Entonces, en el paso 111, el procesador de señal digital 124 cierra el sexto interruptor 44 y el quinto interruptor 38 y, en el paso 112, comienza el arranque suave. En el modo de arranque suave, la conversión DC-DC realizada por el convertidor bidireccional 100 se controla actuando directamente sobre el ciclo de trabajo (excluyendo temporalmente el control del convertidor en operación en modo estándar y solamente dejando activa la protección contra sobrecorrientes), aumentando o disminuyendo el valor tomado por el ciclo de trabajo en pasos preestablecidos. Por ejemplo, el valor inicial del ciclo de trabajo se podría definir como 0 % y aumentar en pasos preestablecidos, 1 % por ejemplo, en cada intervalo de tiempo (cada intervalo de tiempo, por ejemplo, que se define por un ciclo de reloj).

55 Limitar el aumento máximo del ciclo de trabajo en el arranque del dispositivo de conversión DC-DC 1 es fundamental para limitar los pasos de tensión entre el quinto nodo 90' y la tercera rama eléctrica 30 y, por lo tanto, la corriente absorbida por el condensador 42 inicialmente descargado. Cuando la tensión entre la tercera rama eléctrica 30 y el quinto nodo 90' alcanza el valor deseado, la lógica de control que trata de alterar el ciclo de trabajo se activa

(aumentándolo o disminuyéndolo en pasos preestablecidos), con variaciones confinadas a una cierta banda en cada ciclo, por ejemplo, pasos máximos del 10 % en cada intervalo de tiempo. De esta forma, la conversión DC-DC se optimiza en la medida que la tensión de salida (suministrada a la región de alto potencial 4) se regula constantemente al valor óptimo, al mismo tiempo que evita daños al convertidor 1 vinculados a grandes variaciones en la tensión de salida regulada y, por lo tanto, en las corrientes.

El cierre del quinto interruptor 38 permite que una carga dentro de la segunda interfaz de potencia 8, proporcionada por el tercer resistor 36, sea conectada. Al final del procedimiento de arranque suave en el paso 112, el control pasa al paso 113, donde el procesador de señal digital 124 cierra el cuarto interruptor 34 y abre el quinto interruptor 38, desconectando la carga interna (el tercer resistor 36) y conectando la región de alto potencial 4 a la segunda interfaz de potencia 8.

Dejar el paso 108 o 113 conduce al paso 114 para iniciar el algoritmo de control, de tipo conocido, y capaz de asegurar el suministro de una tensión regulada a la región de alto potencial 4.

Los tiempos de control de los transistores de cada celda 50 del dispositivo de conversión DC-DC 1 se describirán ahora, con referencia a las Figuras 6a-6d y 7a-7f. También se hace referencia al diagrama de circuito en la Figura 3.

La rama de borne activo 56 se usa cuando el convertidor funciona en modo elevador. En este modo, el transistor 62 se controla por el procesador de señal digital 124 a través de la señal ACABIL, siempre encendida (valor lógico alto "1" para la señal ACABIL). Esto permite que los apagados de las sobretensiones en los terminales de los transistores 68, 70, 74 y 76 se imiten. No obstante, la lógica de accionamiento del transistor 64 varía según el valor tomado por el ciclo de trabajo de las señales de control LVAH del transistor 68, LVAL del transistor 70, LVBH del transistor 74 y LVBL del transistor 76. Si el ciclo de trabajo de estas señales es mayor que el 50 %, como se muestra en las Figuras 6a-6d, en cada período $T_{PERIODO}$ hay uno o más intervalos de tiempo, indicados por el número de referencia 120, en los que el transistor 68, el transistor 70, el transistor 74 y el transistor 76 están encendidos simultáneamente, y cargan el inductor 60. En esta situación, el transistor 64, controlado en conducción y corte a través del procesador de señal digital 124 por la señal ACASW, se apaga cuando todos los transistores 68, 70, 74 y 76 conducen corriente (introduciendo un tiempo muerto T_D adecuado). La introducción del tiempo muerto T_D sirve para evitar cortocircuitar el condensador 66 cuando está cargado.

Si el ciclo de trabajo de las señales LVAH y LVBH que controlan la conducción y el corte del transistor 68 y el transistor 70 respectivamente, es menor que el 50 %, como se muestra en las Figuras 7a-7f, el transistor 64 (encendido y apagado por la señal ACASW) siempre puede estar encendido (la señal ACASW tiene un valor lógico alto "1" y establece el transistor 64 en estado de conducción), para asegurar que el inductor 60 cargado nunca esté en serie con un circuito abierto que se crea cuando los transistores 68 y 74 se abren simultáneamente (con este fin, véanse las señales de control de estos transistores en las Figuras 7a-7f). Esta condición se ha de evitar debido a que para una discontinuidad en la corriente del inductor 60 hay una diferencia de amplitud potencial correspondiente proporcional a la derivada de la corriente; esta diferencia potencial puede alcanzar valores tan altos que la tensión en el segundo terminal 60b del inductor 60 podría exceder el de destruir los transistores 68, 70, 74, 76, 62 y 64 y, en consecuencia, destruir el dispositivo de conversión DC-DC 1). El inductor 60 se usa en su lugar para crear un filtro de entrada 130 del tipo CLC (también llamado filtro pi), como se muestra en la Figura 8. El filtro de entrada 130 es útil para reducir los armónicos de corriente de alta frecuencia en la entrada del dispositivo de conversión DC-DC 1, en consecuencia también mejorar la calidad de la carga equivalente, representada por la cascada del dispositivo de conversión 1 en modo elevador y por la región de alto potencial 4, como se ve desde la fuente (que en este caso es la región de bajo potencial 2).

Volviendo a la Figura 7a-7f, si el ciclo de trabajo de las señales LVAH y LVBH es menor que el 50 %, es posible controlar alternativamente la conducción y el corte de los transistores 68, 70, 74 y 76 de modo que nunca surjan las condiciones en las Figuras 6a y 6b donde ambos transistores 68 y 70 o ambos transistores 74 y 76 conducen corriente eléctrica.

La importancia de ser capaz de funcionar con ciclos de trabajo por debajo del 50 % está vinculada con el hecho de que de esta forma es posible funcionar en un "estado cero", es decir, es posible establecer un flujo de potencia cero. Con referencia a las Figuras 7a-7f, se obtiene un flujo de potencia cero cuando tanto la señal de la Figura 7a como la señal de la Figura 7b son nulas durante toda la duración del período (que corresponde a un ciclo de trabajo cero).

Esta característica es útil durante el paso de arranque suave y para lograr la parada del dispositivo de conversión DC-DC 1 sin tener que realizar la desconexión eléctrica de la región de bajo potencial 2.

Este resultado se logra ventajosamente sin la necesidad de añadir hardware adicional para las fases de arranque y parada.

Teniendo en cuenta que podría haber uno o más generadores de tensión (no mostrados) en el lado de la región de alto potencial 4, es necesario que el dispositivo de conversión de DC-DC 1 que opera en modo elevador garantice la unidireccionalidad de la corriente de la región de bajo potencial 2 a la región de alto potencial 4 de una manera topológica.

- Este objetivo se logra controlando el corte del transistor 92, el transistor 93, el transistor 96 y el transistor 97 conectados a la región de alto potencial 4. De esta forma, los diodos (indicados en las figuras como el diodo 94, el diodo 95, el diodo 98 y el diodo 99) dentro de los IGBT (respectivamente, el transistor 92, el transistor 93, el transistor 96 y el transistor 97) se explotan para rectificar la tensión de salida del transformador 80 (es decir, en la salida en el lado del devanado 80b) suministrada a la región de alto potencial 4.
- La Figura 9 muestra, por medio de un diagrama de flujo, un método de control para el convertidor bidireccional 100 en modo reductor. Primero de todo, el procesador de señal digital 124 comprueba si la tensión V_H en los terminales de la región de alto potencial 4 tiene un valor suficientemente alto para la operación solicitada.
- Antes del paso 201, se abren el primer interruptor 14, el segundo interruptor 18, el tercer interruptor 24, el cuarto interruptor 34, el quinto interruptor 38 y el sexto interruptor 44. Para iniciar la operación de reductor, paso 201, el procesador de señal digital 124 cierra el cuarto interruptor 34, manteniendo el sexto interruptor 44 abierto. Si la tensión V_H es demasiado baja, por debajo de un valor de umbral preestablecido V_{H_min} , entonces se toma la salida NO del paso 202 y la conversión termina, señalando un error. De otro modo, se toma la salida SÍ del paso 202 y el procesamiento espera, en el paso 203, que el segundo condensador 42 llegue a estar cargado completamente. El tiempo de carga T_{CH} del segundo condensador 42 se da por $T_{CH} = 10 \cdot R_H \cdot C_H$ segundos, donde R_H es el valor de resistencia del cuarto resistor 40 y C_H es el valor de capacitancia del segundo condensador 42.
- La monitorización de la tensión V_H en la entrada de la segunda interfaz de potencia 8 tiene lugar a través del procesador de señal digital 124, que, tras recibir el valor de tensión M_H detectado por el detector de tensión 46, controla la operación del dispositivo de conversión DC-DC 1 en modo reductor o en corte.
- Al final de la espera en el paso 203, el control pasa al paso 204, donde el procesador de señal digital 124 cierra el sexto interruptor 44, cortocircuitando de este modo el cuarto resistor 40.
- Entonces, en el paso 205, el primer interruptor 14 se cierra, conectando eléctricamente la región de bajo potencial 2 a la primera interfaz de potencia 6. El procesador de señal digital 124 entonces comprueba el valor de tensión V_L en los terminales de la región de bajo potencial 2, sobre la base del valor de tensión M_L proporcionado por el detector de tensión 26. Si el valor de tensión V_L es suficientemente alto, mayor que un valor umbral preestablecido V_{L_min} , entonces se toma la salida SÍ del paso 206 y el procesamiento espera, en el paso 207, la carga del primer condensador 22.
- Controlar el valor V_L es útil para comprobar si la región de bajo potencial 2 es puramente pasiva o comprende generadores de tensión. Si la región de bajo potencial 2 comprende generadores de tensión, entonces es necesario esperar que el primer condensador 22 se cargue y no se necesita el arranque suave. Consideraciones duales se mantienen para el caso opuesto. El umbral V_{L_min} se elige para determinar la presencia de generadores incluso cuando están descargados, una condición que puede ocurrir si están presentes baterías.
- En este caso, el tiempo de carga T_{CL} se da por la fórmula $T_{CL} = 10 \cdot R_L \cdot C_L$ segundos, donde R_L es el valor de resistencia del segundo resistor 20 y C_L es el valor de capacitancia del primer condensador 22. Entonces, en el paso 208, el procesador de señal digital 124 cierra el tercer interruptor 24, cortocircuitando de este modo el segundo resistor 20.
- En el caso de que el valor de tensión V_L esté por debajo del valor umbral V_{L_min} , entonces se toma la salida NO del paso 206 y el procesador de señal digital 124 abre el primer interruptor 14 (paso 210), desconectando de esta forma la región de bajo potencial 2 de la primera interfaz de potencia 6. Entonces, en el paso 211, el procesador de señal digital 124 cierra el tercer interruptor 24 y el segundo interruptor 18 y, en el paso 212, se inicia el modo de arranque suave, como ya se ha ilustrado anteriormente. El cierre del segundo interruptor 18 permite una carga dentro de la primera interfaz de potencia 6, proporcionada por el primer resistor 16, para ser conectada. La carga interna, de una calificación de baja potencia (menor que 100 W), permite la descarga natural del condensador. Esta condición es necesaria para la estabilidad del control de tensión implementado por el procesador de señal digital 124. Al final del procedimiento de arranque suave en el paso 212 el control pasa al paso 213, donde el procesador de señal digital 124 cierra el primer interruptor 14 y abre el segundo interruptor 18, desconectando la carga interna (el primer resistor 16) y conectando la región de bajo potencial 2 a la primera interfaz de potencia 6.
- Dejar el paso 208 o 213 conduce al paso 214 para iniciar un algoritmo de control de tensión, de tipo conocido, capaz de regular la tensión suministrada a la región de bajo potencial 2.
- En el modo reductor, la rama de borne activo 56 está deshabilitada y los transistores 68, 70, 74 y 76 se controlan para hacer que el puente formado por estos transistores funcione como un rectificador síncrono, explotando de esta forma la bidireccionalidad de corriente de los dispositivos MOSFET y en consecuencia aumentando la eficiencia. Es oportuno deshabilitar la rama de borne activo 56, para evitar que la corriente de carga del condensador 66, ni activa ni pasivamente limitada, dañe posiblemente incluso solamente uno de los dos puentes formados por los transistores 96, 97, 92 y 93 y por los transistores 68, 70, 74 y 76, o el condensador 66 en sí mismo. Deshabilitando la rama de borne activo 56, es posible usar el inductor 60 y el primer condensador 22 (que tiene la función de un condensador de salida en modo descendente) para hacer un filtro LC, limitando de esta forma la máxima corriente de pico aguas arriba y aguas abajo del transformador 80. De hecho, aparte de la relación de transformador, el transformador tiene

idénticas formas de onda de tensión y corriente tanto en la entrada como en la salida. El filtro LC también es útil o filtrar la tensión de salida y consecuentemente lograr una traza de tensión casi constante (excepto por una pequeña ondulación). Con este fin, el procesador de señal digital 124 acciona el transistor 96, el transistor 68, el transistor 76, el transistor 92, el transistor 74, el transistor 70, el transistor 97, el transistor 93, el transistor 62 y el transistor 64 con las señales HVAH, LVAH, LVBL, HVBH, LVBH, LVAL, HVAL, HVBL, ACASW y ACABIL, como se muestra en las Figuras 10a-10f.

A partir de las Figuras 10a-10f, se puede deducir que el método de accionamiento para los transistores de la primera interfaz de potencia 6 y la segunda interfaz de potencia 8 en modo reductor es el mismo que el método de accionamiento para los transistores de la primera interfaz de potencia 6 y la segunda interfaz de potencia 8 en las Figuras 7a-7f. En particular, el ciclo de trabajo de las señales LVAH y LVBH, que controlan la conducción y el corte del transistor 68 y del transistor 70b, respectivamente, es menor que el 50 %; no obstante, a diferencia de lo que se muestra en las Figuras 7e y 7f, las señales ACASW y ACABIL ambas tienen un valor lógico bajo "0" y, por lo tanto, el transistor 62 y el transistor 64 se establecen en estado de corte por el procesador de señal digital 124 (es decir, se apagan).

La Figura 11 muestra un circuito de accionamiento 250 de la rama de borne activo 56, en particular para la generación de la señal ACASW y las señales LVAH y LVBH con las señales negadas respectivas. Como ya se ha mencionado, el borne activo 56 siempre está deshabilitado en el modo reductor. También se debería observar que la generación de LVAH y LVBH en la Figura 11 se muestra con las señales negadas respectivas. Su generación se muestra puramente a modo de ejemplo, en la medida que estas señales no se usan directamente, sino que se procesan oportunamente según lo descrito anteriormente y se muestra en las Figuras 6a-6d y 7a-7f. Las Figuras 12a-12g muestran las trazas de algunas de las señales usadas por el circuito 250 para la generación de la señal ACASW (en particular, las Figuras 12a-12c son equivalentes a las Figuras 6a-6c y se proporcionan aquí para mayor claridad). A continuación, se hace referencia combinada a la Figura 11 y a las Figuras 12a-12g.

El circuito 250 comprende un generador portador 251, configurado para generar dos señales triangulares periódicas $S_{PORTADORA1}$ y $S_{PORTADORA2}$ que tienen un período de $T_{PERIODO}$ y con una retardada con respecto a la otra por la mitad de un período $T_{PERIODO}$, y un generador de valor de ciclo de trabajo 252 configurado para generar una señal $S_{TRABAJO}$ que representa el valor del ciclo de trabajo deseado; este generador esquematiza la lógica que maneja la generación del ciclo de trabajo en el paso de arranque de la Figura 5, el generador 400 de la Figura 15 y la lógica de control de tensión en su conjunto. El circuito 250 comprende además una primera rama 250', que recibe la señal $S_{TRABAJO}$ y la señal triangular periódica $S_{PORTADORA1}$, y una segunda rama 250'', que recibe la señal $S_{TRABAJO}$ y la señal triangular periódica $S_{PORTADORA2}$ como entrada.

La primera rama 250' comprende un primer comparador 254 con dos entradas y una salida, configurado para recibir la señal $S_{TRABAJO}$ en una primera entrada y señal triangular periódica $S_{PORTADORA1}$ en una segunda entrada y proporcionar como la señal de salida LVAH (y al mismo tiempo la señal HVAH, correspondiente a la señal LVAH, como se muestra en la Figura 10a) que tiene un ciclo de trabajo definido sobre la base de la comparación entre el valor de la señal $S_{TRABAJO}$ y el valor de la señal triangular periódica $S_{PORTADORA1}$; un segundo comparador 256, similar al primer comparador 254, configurado para recibir la señal triangular periódica $S_{PORTADORA1}$ en una primera entrada y la señal $S_{D_APAGADA1}$ que tiene un valor constante (generado por un generador de señal 258) en una segunda entrada, y proporcionar como salida una señal de comparación digital S_{COMP1} que tiene un valor lógico alto "1" cuando $S_{PORTADORA1}$ excede el valor umbral definido por la señal $S_{D_APAGADA1}$ y un valor lógico bajo "0" cuando $S_{PORTADORA1}$ tiene un valor menor que el valor umbral definido por la señal $S_{D_APAGADA1}$; un inversor 259, configurado para recibir como entrada LVAH generada por el primer comparador 254 y para proporcionar como salida una señal /LVAH obtenida negando la señal LVAH; un circuito generador de tiempo muerto 300 (del tipo descrito y mostrado con referencia a la Figura 13), configurado para recibir como señal de entrada /LVAH y una señal constante $S_{D_ENCENDIDA1}$ (calculada como se especifica a continuación con referencia a la Figura 13) adecuada para regular la duración del tiempo muerto T_D , permitiendo de esta forma el ajuste del generador 300.

El generador de tiempo muerto 300 proporciona como señal de salida /LVAH_RIT, obtenida retardando la señal /LVAH durante un tiempo que se puede modificar en la fase de prueba, que oscila desde unos pocos nanosegundos hasta 2-3 microsegundos; una puerta lógica XOR 264, que recibe la señal S_{COMP1} en una primera entrada y la señal /LVAH_RIT en una segunda entrada y que genera como salida una señal intermedia S_{INT1} , obtenida de aplicar una operación XOR lógica a las señales S_{COMP1} y /LVAH_RIT; y una puerta lógica AND 268, que recibe la señal /LVAH_RIT en una primera entrada y la señal intermedia S_{INT1} en una segunda entrada y que genera como salida una señal intermedia S_{INT2} , obtenida de aplicar una operación AND lógica a las señales S_{INT1} y /LVAH_RIT.

La segunda rama 250'' del circuito 250 es sustancialmente similar a la primera rama 250' y comprende un tercer comparador 274 con dos entradas y una salida, configuradas para recibir la señal $S_{TRABAJO}$ en una primera entrada y una señal triangular periódica $S_{PORTADORA2}$ en una segunda entrada y proporcionar como señal de salida LVBH (y al mismo tiempo la señal HVBH, correspondiente a la señal LVBH, como se muestra en la Figura 10b) en base a la comparación entre el valor de la señal $S_{TRABAJO}$ y el valor de la señal triangular periódica $S_{PORTADORA2}$; un cuarto comparador 276, similar al tercer comparador 274, configurado para recibir la señal triangular periódica $S_{PORTADORA2}$ en una primera entrada, la señal $S_{D_APAGADA2}$ que tiene un valor constante (generado por un generador de señal 278) en una segunda entrada y proporcionar como salida una señal de comparación digital S_{COMP2} que tiene un valor

lógico alto "1" cuando $S_{SPORTADORA2}$ excede el umbral definido por el valor de la señal $S_{D_APAGADA2}$ y valor lógico bajo "0" cuando $S_{SPORTADORA2}$ es menor que el umbral definido por el valor de la señal $S_{D_APAGADA2}$; un inversor 279, configurado para recibir como señal de entrada LVBH generada por el primer comparador 274 y proporcionar como salida una señal /LVBH obtenida negando la señal LVBH; un circuito generador de tiempo muerto 300 similar al
 5 circuito generador de tiempo muerto 300 (se hace referencia a la Figura 13 también en este caso), configurado para recibir como señal de entrada /LVBH y una señal $S_{D_ENCENDIDA2}$ que tiene una función similar a la ya descrita con referencia a la señal $S_{D_ENCENDIDA1}$ y el mismo valor, y proporcionar como salida una señal /LVBH_RIT obtenida retardando la señal /LVBH en una cantidad modificable según sea necesario, desde unos pocos nanosegundos hasta 2-3 microsegundos; una puerta lógica XOR 284, que recibe la señal S_{COMP2} en una primera entrada y la señal
 10 /LVBH_RIT en una segunda entrada y que genera como salida una señal intermedia S_{INT3} obtenida de aplicar una operación XOR lógica a la señal S_{COMP2} y /LVBH_RIT; y una puerta lógica AND 288, que recibe la señal /LVBH_RIT en una primera entrada y la señal intermedia S_{INT3} en una segunda entrada y que genera como salida una señal intermedia S_{INT4} obtenida de aplicar la operación AND lógica a las señales S_{INT3} y /LVBH_RIT.

Finalmente, las señales intermedias S_{INT2} y S_{INT4} generadas como se ha descrito anteriormente se proporcionan
 15 como entrada a una puerta lógica OR 290 que genera como salida la señal ACASW (en particular, después de una operación OR lógica, la señal ACASW tiene un valor lógico alto "1" cuando al menos una de la señal intermedia S_{INT2} y la señal intermedia S_{INT4} tiene un valor lógico alto "1").

Es posible comprender el propósito de generar los tiempos muertos con el circuito generador de tiempo muerto 300
 20 con referencia a las Figuras 12a-12g. La señal ACASW debe ser alta cuando LVAH o LVBH son bajas. No obstante, el apagado de los transistores controlados por LVAH y LVBH, así como el transistor 66, no es instantáneo y así para evitar cortocircuitar el condensador 66, es oportuno accionar ACASW de una manera que introduzca un retardo tanto en el encendido como en el apagado. El retardo de encendido se obtiene retardando las señales /LVAH y /LVBH como ya se ha mostrado. Para anticipar el apagado, una señal de pulso, sincrónica con las portadoras
 25 $S_{SPORTADORA1}$ y $S_{SPORTADORA2}$ y que tiene una duración definida por las constantes $S_{D_APAGADA1}$ y $S_{D_APAGADA2}$, se sustrae de la señal /LVAH_RIT y de la señal /LVBH_RIT por medio de las puertas lógicas XOR y AND 264, 268, 284 y 288.

La Figura 13 muestra un circuito generador de tiempo muerto 300 para generar los tiempos muertos T_D . El circuito
 30 300 recibe una señal de entrada $S_{ENTRADA}$ (con referencia particular a las Figuras 11 y 12a-12g, la señal $S_{ENTRADA}$ es, por ejemplo, la señal /LVAH o /LVBH) y proporciona como salida una señal retardada S_{SALIDA} (siempre con referencia a la Figura 11, la señal retardada S_{SALIDA} es, por ejemplo, la señal /LVAH_RIT o /LVBH_RIT) que tiene el borde delantero retardado con respecto al borde delantero respectivo de la señal de entrada $S_{ENTRADA}$ y un borde trasero simultáneo.

El circuito 300 comprende un contador de módulo N 301 (por ejemplo, módulo 2) que tiene una entrada de reloj 301a
 35 para recibir una señal de reloj CLK; una entrada de señal 301b para recibir una señal de habilitación ABIL; una entrada de valor preestablecido 301c para recibir la señal $S_{D_ENCENDIDA1}$ (o $S_{D_ENCENDIDA2}$) que tiene un valor preestablecido y constante calculado por la fórmula $S_{D_ENCENDIDA1} = S_{D_ENCENDIDA2} = \text{MOD}(N) - (T_{rit_des} \cdot f_{reloj})$, donde $\text{MOD}(N)$ es el módulo del contador 301 (por ejemplo, 1000), T_{rit_des} es el retardo de tiempo deseado, f_{reloj} es la frecuencia de la señal de reloj CLK en la entrada al contador 301; una entrada de reinicio 301d, para recibir una señal de reinicio capaz de reiniciar la operación del contador 301 para establecer una salida nula en el contador 301 cuando la señal de entrada $S_{ENTRADA}$ es nula; y una salida 301e, para proporcionar una señal de salida retardada
 40 S_{SALIDA} .

El circuito 300 comprende además una puerta lógica AND, que recibe como entrada la señal de entrada $S_{ENTRADA}$ y
 la señal retardada negada S_{SALIDA} proporcionada en la realimentación de la salida 301e, que tiene el propósito de congelar la salida del contador cuando toma un valor lógico alto, delegando la tarea de devolverlo al estado cero al reinicio 301d. La salida del circuito lógico AND es la señal de habilitación ABIL.

45 Ventajosamente, el circuito 300 es reprogramable de una manera simple cambiando el valor de las señales preestablecidas $S_{D_ENCENDIDA1}$ y $S_{D_ENCENDIDA2}$, calculadas como se ha mostrado anteriormente.

Para comprender mejor el funcionamiento del circuito 300, el funcionamiento de los contadores (binario, por ejemplo)
 se resume brevemente a continuación. Cuando están habilitados, los contadores aumentan el valor de salida en
 50 cada pulso de reloj hasta que el contador alcance el valor máximo que el contador puede tomar (dicho módulo N o MODN). En el siguiente pulso de reloj, la señal S_{SALIDA} en la salida 301e toma el valor alto y el valor de recuento vuelve a cero. En el siguiente pulso de reloj, la señal S_{SALIDA} vuelve a cero y el contador aumenta su salida, y así sucesivamente. Es posible disponer que el contador 301 no vuelva a cero tras un reinicio, sino que tome un valor programado. Este valor se puede programar haciendo que la señal $S_{D_ENCENDIDA1}$ (y $S_{D_ENCENDIDA2}$) en la entrada 301c del contador 301 tome un valor distinto de cero y menor que el valor de escala completa. De esta forma, el número
 55 de pulsos de reloj necesarios para reiniciar el contador 301 ya no será más MOD(N), sino $\text{MOD}(N) - S_{D_ENCENDIDA1}$ (o, de manera similar, $\text{MOD}(N) - S_{D_ENCENDIDA2}$). Considerando que la frecuencia del reloj es constante, actuando sobre el valor de $S_{D_ENCENDIDA1}$ (y $S_{D_ENCENDIDA2}$), es posible disponer (suponiendo que el contador 301 esté siempre habilitado), dos pulsos de señal S_{SALIDA} separados uno del otro por un tiempo de $(\text{MOD}(N) - S_{D_ENCENDIDA1}) \cdot T_{reloj}$ (o, de manera similar, $(\text{MOD}(N) - S_{D_ENCENDIDA2}) \cdot T_{reloj}$). Es decir, el valor mínimo será T_{reloj} y el valor máximo $\text{MOD}(N) \cdot T_{reloj}$. Además de lo que se ha dicho, el circuito 300 proporciona la posibilidad de habilitar el contador 301 en el borde
 60 T_{reloj} .

delantero de la entrada $S_{ENTRADA}$ y bloquear el nivel alto de la señal S_{SALIDA} al final del recuento. El contador 301 solamente se reiniciará cuando $S_{ENTRADA}$ tome el valor lógico bajo actuando directamente sobre la entrada de reinicio.

5 Las Figuras 14a-14c muestran a modo de ejemplo una señal de entrada $S_{ENTRADA}$ (Figura 14b) y una señal de reloj CLK (Figura 14c) en la entrada al circuito 300, y una señal retardada S_{SALIDA} (Figura 14a) en la salida del circuito 300. Se puede apreciar cómo la señal retardada S_{SALIDA} solamente se retarda con respecto al borde delantero de la señal de entrada $S_{ENTRADA}$.

10 Con referencia combinada a las Figuras 11, 12a-12g y 13, se puede deducir que en modo elevador y con un ciclo de trabajo mayor que el 50 %, si se excluyen los tiempos muertos T_D , ACASW tiene un valor lógico alto "1" cuando al menos una de la señal LVAH y la señal LVBH tiene un valor lógico bajo "0". El circuito 250 de la Figura 11 introduce, a través del circuito 300 de la Figura 13, tiempos muertos T_D de encendido oportunos, mientras que el comparador 256 (junto con el generador de señales 258 que genera la señal $S_{D_APAGADA1}$, la puerta lógica XOR 264 y la puerta lógica AND 268) y, de una manera dual, el comparador 276 (junto con el generador de señal 278 que genera la señal $S_{D_APAGADA2}$, la puerta lógica XOR 284 y la puerta lógica AND 288), introduce los tiempos muertos T_D que tienen la función de evitar, en uso, una situación de cortocircuito en el condensador 66 cuando se carga. Hay dos tiempos muertos T_D para introducir para el tipo de modulación elegido (PWM síncrono como se ilustra en las Fig. 6a-6d): uno en el encendido del transistor 64 (retardo del borde delantero de la señal ACASW) y el otro en el apagado del transistor 64 (apagar el transistor 64 por adelantado con respecto al borde delantero de las señales LVAH y LVBL y, alternativamente, por adelantado al borde delantero de las señales LVBH y LVAL).

20 Resumiendo, el tiempo muerto T_D que precede el encendido del transistor 64 (retardo de borde delantero de ACASW) se obtiene a partir de la señal /LVAH o /LVBH, que usa el circuito generador de tiempo muerto 300.

25 El tiempo muerto T_D que sigue al apagado del transistor 64 (retardo del borde delantero de las señales LVAH y LVBL y, alternativamente, el retardo del borde delantero de las señales LVBH y LVAL) se obtiene explotando la periodicidad de las señales triangulares periódicas $S_{PORTADORA1}$ y $S_{PORTADORA2}$. Como se muestra en las Figuras 12a-12g, los tiempos muertos T_D después del borde trasero de la señal ACASW se definen por la duración de tiempo durante la cual al menos una de las señales triangulares periódicas $S_{PORTADORA1}$ y $S_{PORTADORA2}$ toma un valor mayor que el umbral respectivo. Estableciendo oportunamente el valor de los umbrales $S_{D_APAGADA1}$ y $S_{D_APAGADA2}$, por lo tanto, es posible definir la duración del tiempo muerto T_D que sigue al borde trasero de la señal ACASW. En particular, la señal ACASW pasa del valor lógico alto "1" al valor lógico bajo "0" cada vez que ocurre una de las dos siguientes condiciones: $S_{PORTADORA1} = S_{D_APAGADA1}$ o $S_{PORTADORA2} = S_{D_APAGADA2}$. El tiempo muerto T_D que sigue al borde trasero de la señal ACASW dura tanto como $S_{PORTADORA1} > S_{D_APAGADA1}$ o $S_{PORTADORA2} > S_{D_APAGADA2}$.

30 La Figura 15 muestra un generador 400 para generar una señal de ciclo de trabajo $S_{TRABAJO}$ que define un valor de ciclo de trabajo variable con aumento gradual y limitación de corriente, usada en el paso de arranque suave. El generador 400 comprende un contador 401, que tiene una entrada habilitadora 401a para recibir una señal habilitadora de operación, una entrada de reloj 401b que recibe una señal de reloj CLK y una salida 401c que proporciona la señal de ciclo de trabajo $S_{TRABAJO}$.

35 El generador 400 comprende además un comparador 406 que recibe un valor de corriente de referencia I_{MAX} (la corriente máxima que el convertidor bidireccional 100 puede soportar sin dañarse a sí mismo) en una primera entrada y el valor de la corriente I_L que fluye a través del inductor 60 en una segunda entrada, y proporciona un valor lógico "1" o "0" en la salida. Este valor lógico se suministra a una entrada 401d adicional del contador 401 y controla el aumento o disminución de la señal de ciclo de trabajo $S_{TRABAJO}$ en la salida del contador 401, sobre la base de la comparación entre el valor de corriente de referencia I_{MAX} y el valor de corriente medido. En particular, mientras la condición $I_L > I_{MAX}$ permanezca, el ciclo de trabajo se determina por el contador 401 en pasos sucesivos; a la inversa, en el caso en que $I_L < I_{MAX}$, el ciclo de trabajo se aumenta en pasos sucesivos. El comparador 406 tiene la función de un limitador de sobrecarga de corriente, y puede establecer una caída en el ciclo de trabajo a cero si la corriente medida I_L es mayor que la corriente de referencia I_{MAX} , que representa la corriente máxima aceptable, definida en la fase de diseño. De esta forma, se proporciona protección contra el arranque del convertidor bidireccional 100 con una salida en cortocircuito.

40 El arranque suave se obtiene excluyendo inicialmente el control de tensión realizado por el procesador de señal digital 124 (como se ha mostrado anteriormente) y haciendo que el convertidor bidireccional 100 comience con un ciclo de trabajo que aumenta gradualmente hasta que la tensión de salida alcance el valor de control deseado, o el ciclo de trabajo alcanza un valor máximo aceptable (definido en la fase de diseño). El control se habilita entonces, requiriendo que su salida sea igual a la tomada por la señal proporcionada en la salida 401c al final del paso 113 o del paso 213, dependiendo del modo de operación (reductor o elevador).

55 Cuando el dispositivo de conversión DC-DC 1 se configura para operar en modo elevador, en el paso de arranque suave, el ciclo de trabajo se hace cambiar con un ascenso gradual (a través del circuito 400 de la Figura 15), desde cero hasta alcanzar un valor correspondiente a la tensión de salida deseada (después de lo cual, excepto el control de tensión realizado por el procesador de señal digital 124, el ciclo de trabajo se regulará de una manera conocida), la tensión de salida del convertidor bidireccional 100 asumiendo entonces un perfil de doble inmersión característico,

relacionado con la variación en la modulación como se muestra en las Figuras 6a-6d y las Figuras 7a-7f. La Figura 16 muestra una forma de onda de la tensión de salida (tensión V_H) durante el arranque del convertidor bidireccional 100 en modo elevador.

5 La Figura 17 muestra una forma de onda de la tensión de salida (tensión V_L) durante el arranque del convertidor bidireccional 100 en el modo elevador.

Las ventajas que se pueden lograr con el dispositivo hecho según la presente invención son evidentes al examinar sus características.

10 La bidireccionalidad de la operación se ha logrado usando el mismo hardware, accionado oportunamente, tanto en modo de operación reductor como elevador, con la posibilidad de controlar el convertidor en un "estado cero" para permitir la inversión entre los modos de operación ascendente y descendente.

Además, el convertidor según la presente invención es un convertidor escalable de alta potencia con la ventaja de un volumen reducido y un peso reducido.

15 Además, el convertidor según la presente invención es capaz de manejar interactuando con buses de potencia externos sin intervención externa. De hecho, gracias al método de precarga y accionamiento descrito, el convertidor según la presente invención es capaz de interactuar con buses de potencia desconocidos (ya sean activos o pasivos), manejando de manera automática y segura la carga de los condensadores para operaciones ascendente y descendente. Además, el inductor 60 y los condensadores 22 y 66 se explotan como una entrada/salida de tipo LC (rama de borne activo 56 desconectada) o filtro de tipo CLC (rama de borne activo 56 conectada), que también proporciona la calidad de las tensiones/corrientes.

20 Por último, el convertidor según la presente invención es capaz de operar correctamente incluso si las fuentes de tensión/corriente están presentes en ambos buses de potencia, habilitando los modos de operación reductor y elevador para ambos de ellos y arrancar con tensión de salida cero e incluso sin carga conectada (y conexión de carga interna).

25 Finalmente, se entiende que se pueden hacer cambios y modificaciones a lo que se describe e ilustra en la presente memoria sin abandonar el alcance de protección de la presente invención, como se define en las reivindicaciones adjuntas.

30 Por ejemplo, la Figura 18 muestra un convertidor 355 con un transformador trifásico 360, utilizable como alternativa al convertidor de puente completo elevador aislado 55 de la Figura 3. Además de los elementos ya descritos con referencia al convertidor de puente completo elevador aislado 55 de la Figura 3 (e indicado con los mismos números de referencia), el convertidor 355 comprende los transistores 356 y 357 adicionales, conectados en serie entre sí para formar una rama conectada en paralelo a la rama de borne activo 56. El convertidor 355 comprende además los transistores 358 y 359 adicionales, conectados en serie unos con otros entre el quinto nodo 90' y la tercera rama eléctrica 30. Los devanados primario y secundario del transformador trifásico, de tipo conocido, se indican en su conjunto mediante el número de referencia 360.

35 La Figura 19 muestra un convertidor 455 con un transformador de derivación central 460 (elevador en contrafase con rama de borne activo derivable). En este caso, a diferencia de lo que se muestra en la Figura 3 (los mismos elementos se indican con las mismas referencias numéricas también en este caso), el transistor 64, controlado por la señal ACASW, se sustituye por dos transistores 456 y 457 (ambos con un diodo en configuración en antiparalelo) conectados entre un mismo terminal de conducción del transistor 62 controlado por la señal ACABIL y un primer y segundo terminales de conducción respectivos del devanado primario 460a del transformador de derivación central 460. Un tercer terminal del transformador de derivación central 460 se conecta al segundo terminal 60b. La apertura/cierre de los transistores 456 y 457 se controla por las señales ACASW' y ACASW'' respectivas, para implementar, con los cambios oportunos debidos a la presencia del transformador de derivación central 460 y evidente para un experto, el método de control según la presente invención. El transistor 70 se conecta entre el primer terminal de conducción del devanado primario 460a del transformador de derivación central 460 y la primera rama eléctrica 10, y el transistor 76 se conecta entre el segundo terminal de conducción del devanado primario 460a del transformador de derivación central 460 y la primera rama eléctrica 10.

45 El transistor 456, el transistor 62 y el condensador 66 se conectan en serie entre sí; además, la serie del transistor 456, el transistor 62 y el condensador 66 se conecta en paralelo al transistor 70. De manera similar, el transistor 457, el transistor 62 y el condensador 66 se conectan en serie entre sí, y la serie del transistor 457, del transistor 62 y del condensador 66 se conecta en paralelo al transistor 76. De esta forma, en uso, es posible actuar sobre las señales ACASW' y ACASW'' para evitar/habilitar ambos transistores 70 y 76, con el fin de implementar el método según la presente invención como se ha descrito anteriormente.

55 Es evidente que las configuraciones mostradas en las Figuras 18 y 19 son a modo de ejemplo. Otras implementaciones de circuitos son posibles sin abandonar el alcance de la presente invención. Por ejemplo, es posible implementar un convertidor de tipo medio puente que comprenda (haciendo referencia a la Figura 3), los

ES 2 769 292 T3

transistores 68 y 70 y los transistores 96 y 97, y no los transistores 74 y 76 y los transistores 92 y 93 (o, viceversa, los transistores 74 y 76 y los transistores 92 y 93, y los no transistores 68 y 70 y los transistores 96 y 97).

REIVINDICACIONES

1. Un convertidor DC-DC bidireccional (100) que comprende una primera celda (50) para convertir un primer valor de tensión DC en un segundo valor de tensión DC, siendo dicha primera celda (50) conectable entre una primera región (2) que tiene un primer potencial y una segunda región (4) que tiene un segundo potencial y que comprende:
- 5 - una primera red de convertidor (68, 70, 74, 76) acoplable a la primera región (2);
- una segunda red de convertidor (92, 93, 96, 97) acoplable a la segunda región (4);
- un transformador (80) acoplable a la primera región (2) por medio de la primera red de convertidor y a la segunda región (4) por medio de la segunda red de convertidor,
- caracterizado por que comprende además:
- 10 - una rama de borne activo (56), conectada en paralelo a la primera red de convertidor (68, 70) y que incluye un interruptor de habilitación (62), un interruptor conmutador (64) y un primer condensador (66) conectados en serie entre sí,
- un primer inductor (60) conectado entre un terminal de conducción del interruptor de habilitación (62) y la primera región (2); y
- 15 - un segundo condensador (22) conectado al primer inductor (60) para formar, durante un modo de operación de tensión descendente del convertidor bidireccional (100), un filtro de salida LC del convertidor (100), y para formar, con el primer inductor (60) y primer condensador (66), durante un modo de operación de tensión ascendente del convertidor bidireccional (100), un filtro de entrada CLC del convertidor (100),
- 20 dicho interruptor de habilitación (62) que se mantiene abierto durante el modo de operación de tensión descendente para excluir la rama de borne activo (56), y que se mantiene cerrado durante el modo de operación de tensión ascendente para conectar la rama de borne activo (56), la conmutación de dicho interruptor conmutador (64) que se controla durante dicho modo de operación de tensión ascendente por medio de una señal de conmutación (ACASW) que tiene un ciclo de trabajo que aumenta en pasos preestablecidos desde un valor mínimo de ciclo de trabajo.
- 25 2. El convertidor según la reivindicación 1, en donde dicho valor mínimo de ciclo de trabajo es 0 %.
3. El convertidor según cualquiera de las reivindicaciones anteriores, en donde dicha primera red de convertidor comprende al menos un primer elemento de conmutación (70) y un segundo elemento de conmutación (76), en donde la rama de borne activo (56) comprende una primera parte conectada en paralelo al primer elemento de conmutación y una segunda parte conectada en paralelo al segundo elemento de conmutación.
- 30 4. El convertidor según la reivindicación 1 o 2, en donde la primera red de convertidor comprende un primer par de elementos de conmutación (68, 70) que incluyen un primer elemento de conmutación (68) y un segundo elemento de conmutación (70) conectados en serie entre sí, la segunda red de convertidor comprende un segundo par de elementos de conmutación (92, 93) que incluyen un tercer elemento de conmutación (92) y un cuarto elemento de conmutación (93) conectados en serie entre sí, y en donde la rama de borne activo (56) se conecta en paralelo al primer par de elementos de conmutación (68, 70).
- 35 5. El convertidor según la reivindicación 4 que comprende además un tercer par de elementos de conmutación (74 y 76) que incluyen un quinto elemento de conmutación (74) y un sexto elemento de conmutación (76) conectados en serie entre sí, y un cuarto par de elementos de conmutación (96, 97) que incluyen un séptimo elemento de conmutación (96) y un octavo elemento de conmutación (97) conectados en serie entre sí, el tercer par de elementos de conmutación que se conecta en paralelo al primer par de elementos de conmutación y el cuarto par de elementos de conmutación que se conecta en paralelo al segundo par de elementos de conmutación.
- 40 6. El convertidor según una cualquiera de las reivindicaciones anteriores, en donde dicha primera celda (50) también se conecta a la primera región (2) por medio de una primera interfaz de potencia (6), dicha primera interfaz de potencia (6) que comprende:
- 45 - un primer interruptor de acoplamiento (14);
- una primera rama de control (20, 22, 24) que incluye el segundo condensador (22), un primer resistor (20) y un primer interruptor de derivación (24), el primer resistor (20) y el segundo condensador (22) que se conectan en serie entre sí, y el primer interruptor de derivación (24) que se conecta en paralelo al primer resistor (20),
- 50 dicho interruptor de acoplamiento (14) que es operable para acoplar eléctricamente y, alternativamente, desacoplar la primera celda (50) de la primera región (2),

dicho primer interruptor de derivación (24) que está abierto durante un paso de carga del segundo condensador (22) y cerrado durante un paso de descarga del segundo condensador (22).

- 5 7. El convertidor según la reivindicación 6, en donde dicha primera interfaz de potencia (6) comprende además un primer medidor de tensión (26) configurado para medir un valor de tensión en los terminales finales de dicha primera región (2).
- 10 8. El convertidor según cualquiera de las reivindicaciones anteriores, en donde dicha primera celda (50) también se conecta a la segunda región (4) por medio de una segunda interfaz de potencia (8), dicha segunda interfaz de potencia (8) que comprende un segundo interruptor de acoplamiento (34), una segunda rama de control (40, 42, 44) que incluye un segundo resistor (40), un tercer condensador (42) y un segundo interruptor de derivación (44), el segundo resistor (40) y el tercer condensador (42) que se conectan en serie entre sí, y el segundo interruptor de derivación (44) que se conecta en paralelo al segundo resistor (40), dicho segundo interruptor de acoplamiento (34) que es operable para acoplar eléctricamente y, alternativamente, desacoplar la primera celda (50) de la segunda región (4), dicho segundo interruptor de derivación (44) que está abierto durante un paso de carga del tercer condensador (42) y cerrado durante un paso de descarga del tercer condensador (42).
- 15 9. El convertidor según la reivindicación 8, en donde dicha segunda interfaz de potencia (8) comprende además un segundo medidor de tensión (46) configurado para medir un valor de tensión en los terminales finales de dicha segunda región (4).
- 20 10. El convertidor según cualquiera de las reivindicaciones anteriores, en donde dicha primera región (2) comprende una primera rama de carga (16, 18) que incluye un primer resistor de carga (16) y un primer interruptor de carga (18) conectados en serie entre sí, dicho primer interruptor de carga (18) que se enciende para conectar dicho primer resistor de carga (16) durante el modo de operación de tensión descendente.
- 25 11. El convertidor según cualquiera de las reivindicaciones anteriores, en donde dicha segunda región (4) comprende una segunda rama de carga (36, 38) que incluye un segundo resistor de carga (36) y un segundo interruptor de carga (38) conectados en serie entre sí, dicho primer interruptor de carga (38) que se enciende para conectar dicho primer resistor de carga (36) durante el modo de operación de tensión ascendente.
- 30 12. El convertidor según cualquiera de las reivindicaciones anteriores que comprende una segunda celda (50) del mismo tipo que dicha primera celda (50), la primera y la segunda celda (50) que se conectan en paralelo entre sí.
- 35 13. Un método para accionar un convertidor bidireccional DC-DC (100) que comprende una primera celda (50) conectada entre una primera región (2) que tiene un primer potencial y una segunda región (4) que tiene un segundo potencial, la primera celda (50) que incluye una primera red de convertidor (68, 70, 74, 76); una segunda red de convertidor (92, 93, 96, 97); un transformador (80) acoplable a la primera región (2) por medio de la primera red de convertidor y a la segunda región (4) por medio de la segunda red de convertidor; una rama de borne activo (56) conectada en paralelo a la primera red de convertidor y que incluye un interruptor de habilitación (62), un interruptor conmutador (64) y un primer condensador (66) conectados en serie entre sí; un primer inductor (60) conectado entre un terminal de conducción del interruptor de habilitación (62) y la primera región (2); y un segundo condensador (22) conectado al primer inductor (60) para formar, durante un modo de operación de tensión descendente del convertidor bidireccional (100), un filtro de salida LC del convertidor (100), y para formar, con el primer inductor (60) y el primer condensador (66), durante un modo de operación de tensión ascendente del convertidor bidireccional (100), un filtro de entrada CLC del convertidor (100),
- 40 el método que comprende los pasos de:
- abrir, durante el modo de operación de tensión descendente del convertidor bidireccional (100), el interruptor de habilitación (62), para aislar la rama de borne activo (56);
 - cerrar, durante el modo de operación de tensión ascendente del convertidor bidireccional (100), el interruptor de habilitación (62), para conectar la rama de borne activo (56);
- 45 - generar una señal de conmutación (ACASW) que tiene un ciclo de trabajo que aumenta en pasos preestablecidos desde un valor mínimo; y
- conmutar el interruptor conmutador (64) por medio de dicha señal de conmutación (ACASW) durante el modo de operación de tensión ascendente.
- 50 14. El método según la reivindicación 13, en donde dicho valor mínimo es 0 %.
15. El método según la reivindicación 13 o 14, en donde la primera red de convertidor comprende un primer par de elementos de conmutación (68, 70) que incluye elementos de conmutación conectados en serie entre sí, el primer par de elementos de conmutación que se conecta en paralelo a la rama de borne activo (56), el método que comprende, durante dichos pasos de encender el interruptor de habilitación (62) y el interruptor conmutador (64), el paso de abrir al menos uno de los elementos de conmutación del primer par de elementos de conmutación.

- 5 16. El método según la reivindicación 15, en donde la primera red de convertidor comprende un segundo par de elementos de conmutación (74 y 76) que incluye elementos de conmutación conectados en serie entre sí, el segundo par de elementos de conmutación que se conecta en paralelo a la rama de borne activo (56), el método que comprende, durante dichos pasos de encendido del interruptor de habilitación (62) y del interruptor conmutador (64), el paso de abrir al menos uno de los elementos de conmutación del primer o segundo par de elementos de conmutación.
- 10 17. El método según cualquiera de las reivindicaciones 13-16, en donde dicha primera celda (50) también se conecta a la primera región (2) por medio de una primera interfaz de potencia (6), dicha primera interfaz de potencia (6) que comprende un primer interruptor de acoplamiento (14); y una primera rama de control (20, 22, 24) que incluye un primer resistor (20), un segundo condensador (22) y un primer interruptor de derivación (24), el primer resistor (20) y el segundo condensador (22) que se conectan en serie entre sí, y el primer interruptor de derivación (24) que se conecta en paralelo al primer resistor (20),
- 15 dicha primera celda (50) que también se conecta a la segunda región (4) por medio de una segunda interfaz de potencia (8) que incluye una segunda rama de control (40, 42, 44) que tiene un tercer condensador (42), y una primera rama de carga (36, 38) formada por un primer resistor de carga (36) y un segundo interruptor de carga (38) conectados en serie entre sí,
- el método que comprende además, antes de operar el convertidor bidireccional en un modo de operación ascendente, los pasos de:
- 20 - cerrar el interruptor de acoplamiento (14) acoplado eléctricamente la primera celda (50) con la primera región (2);
- abrir el primer interruptor de derivación (24), cargando por ello el tercer condensador (22) exclusivamente a través del primer resistor (20);
- 25 - detectar un valor de tensión de la segunda región (4) y comparar el valor de tensión detectado con un valor de tensión de referencia y, en el caso de que dicho valor detectado sea menor que dicho valor de referencia, realizar los pasos de:
- cerrar el segundo interruptor de carga (38) para conectar una primera carga (36) a la segunda interfaz de potencia (8);
- aumentar el valor del ciclo de trabajo de la señal de conmutación (ACASW) mediante pasos preestablecidos de un valor de ciclo de trabajo del 0 %;
- 30 - cargar el tercer condensador (42);
- abrir el segundo interruptor de carga (38), desconectando por ello la primera carga (36);
- conectar eléctricamente la segunda interfaz de potencia (8) a la segunda región (4);
- transferir una carga eléctrica desde el tercer condensador (42) hasta la segunda región (4).
- 35 18. El método según la reivindicación 17, en donde dicha segunda interfaz de potencia (8) comprende además un segundo interruptor de acoplamiento (34); y en donde la segunda rama de control (40, 42, 44) comprende además un segundo resistor (40) y un segundo interruptor de derivación (44), el segundo resistor (40) y el tercer condensador (42) que se conectan en serie entre sí, y el segundo interruptor de derivación (44) que se conecta en paralelo al segundo resistor (40),
- 40 dicha primera interfaz de potencia (6) que comprende además una primera rama de carga (16, 18) que incluye un segundo resistor de carga (16) y un segundo interruptor de carga (18) conectados en serie entre sí,
- el método que comprende además, antes de operar el convertidor bidireccional en un modo de operación descendente, los pasos de:
- 45 - cerrar el segundo interruptor de acoplamiento (34), acoplado eléctricamente por ello la primera celda (50) con la segunda región (2);
- abrir el segundo interruptor de derivación (44), cargando por ello el cuarto condensador (42) exclusivamente a través del segundo resistor (40);
- detectar un valor de tensión de la primera región (2) y comparar el valor de tensión detectado con un segundo valor de tensión de referencia y, en el caso en que dicho valor detectado sea menor que dicho segundo valor de referencia, realizar los pasos de:

ES 2 769 292 T3

- cerrar el primer interruptor de carga (18) conectando una segunda carga (16) interna a la primera interfaz de potencia (6);

- aumentar el valor del ciclo de trabajo de la señal de conmutación (ACASW) mediante pasos preestablecidos a partir de un valor de ciclo de trabajo del 0 %;

5

- cargar el tercer condensador (22);

- abrir el primer interruptor de carga (18), desconectando por ello la segunda carga (16);

- conectar eléctricamente la primera interfaz de potencia (6) a la primera región (2);

- transferir una carga eléctrica desde el tercer condensador (22) hasta la primera región (2).

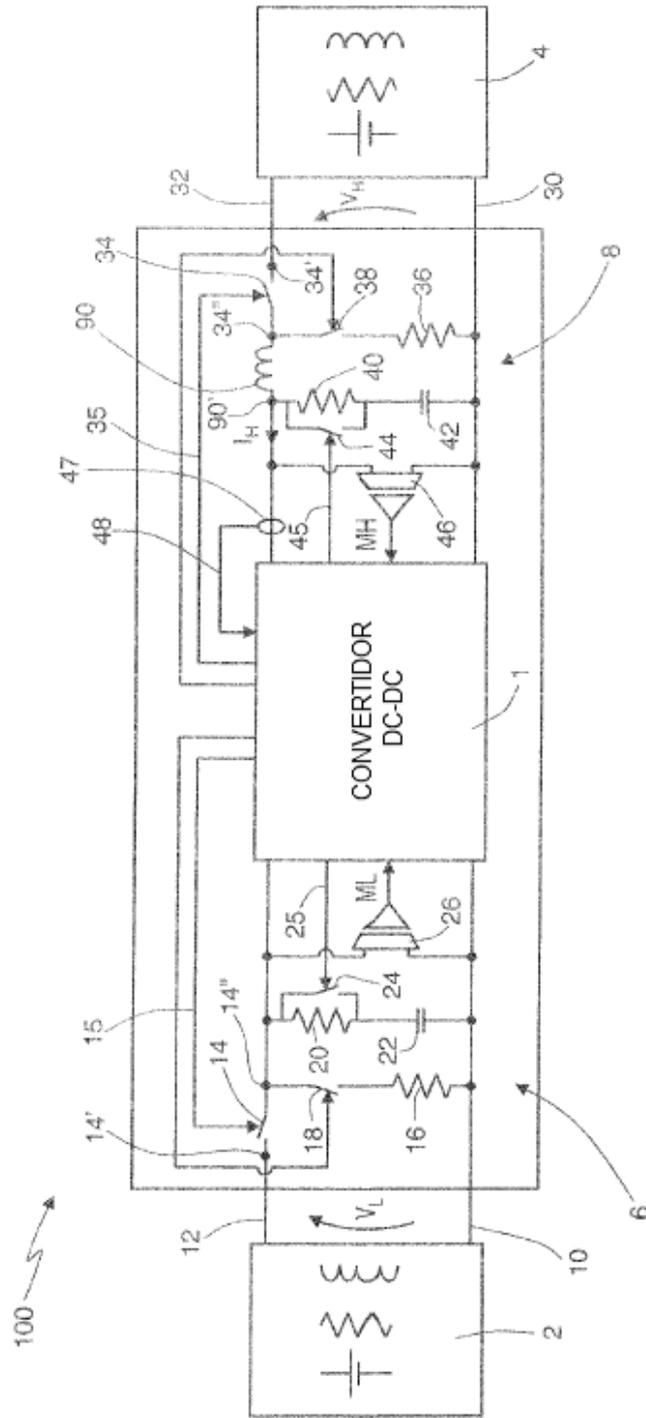


Fig.1

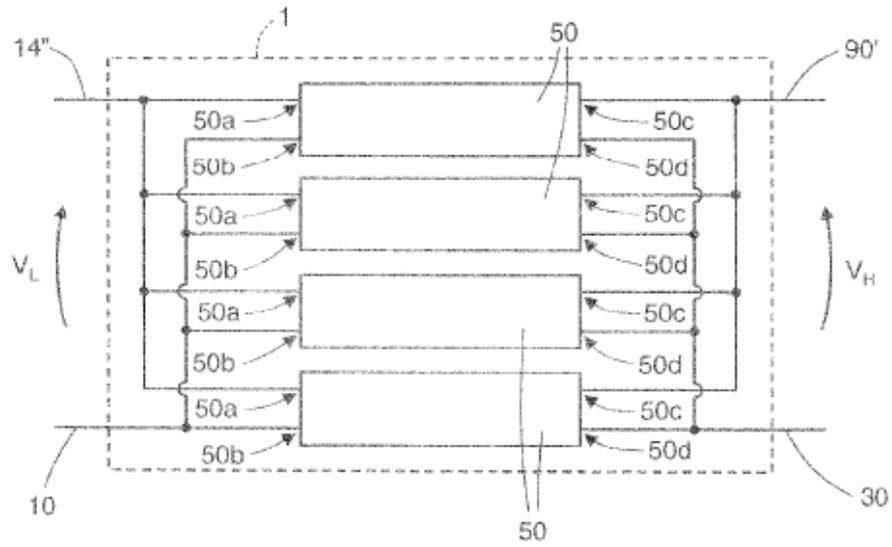


Fig.2

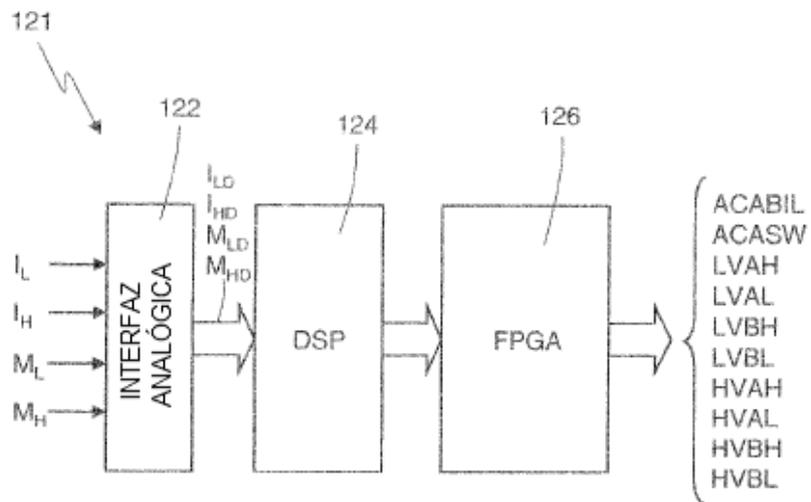


Fig.4

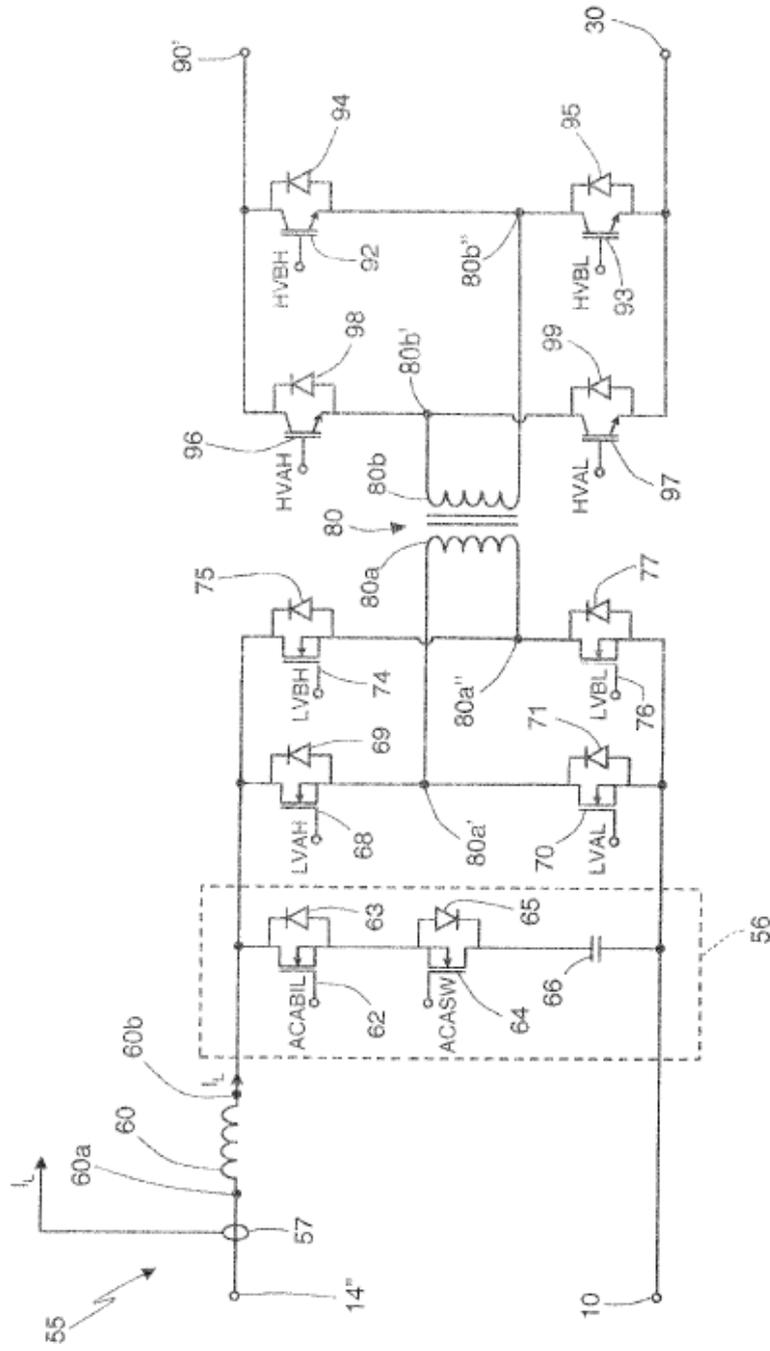


Fig.3

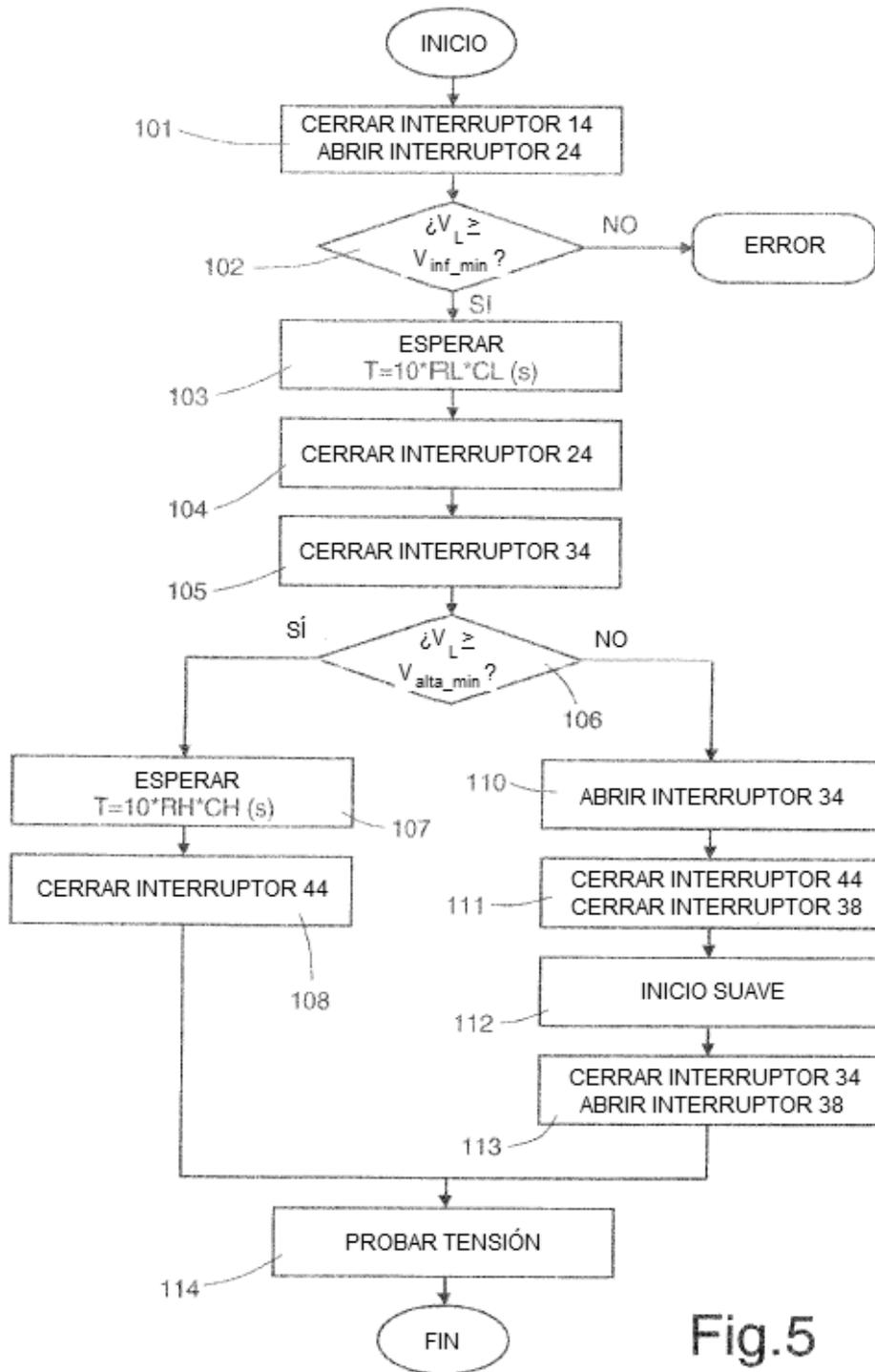


Fig.5

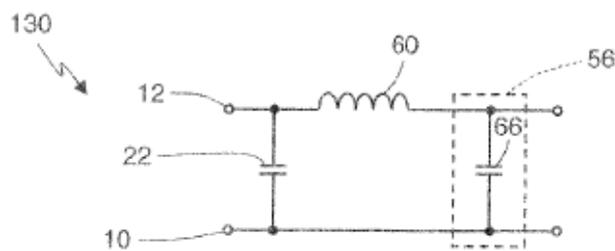
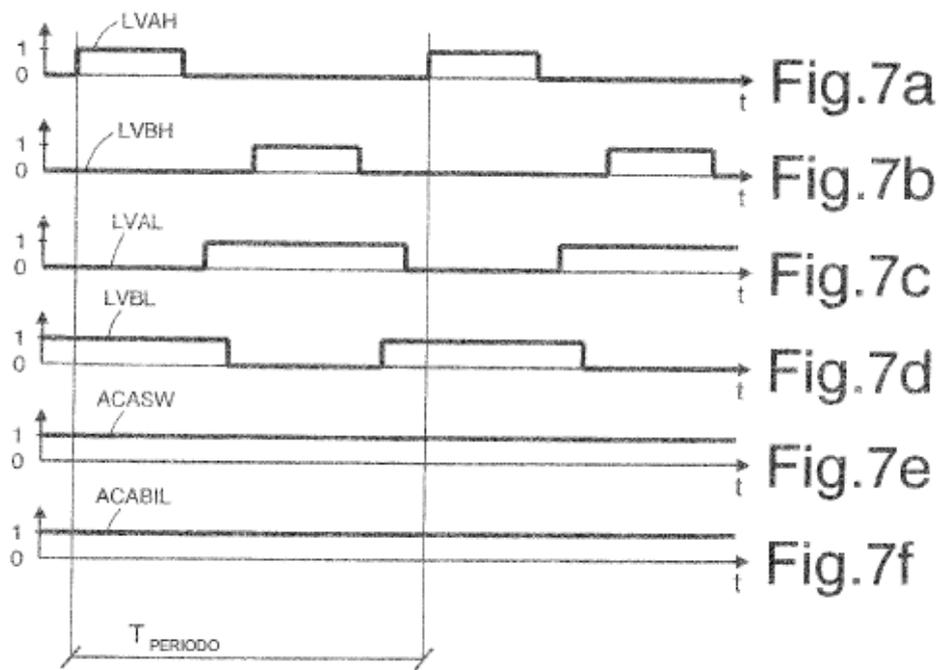
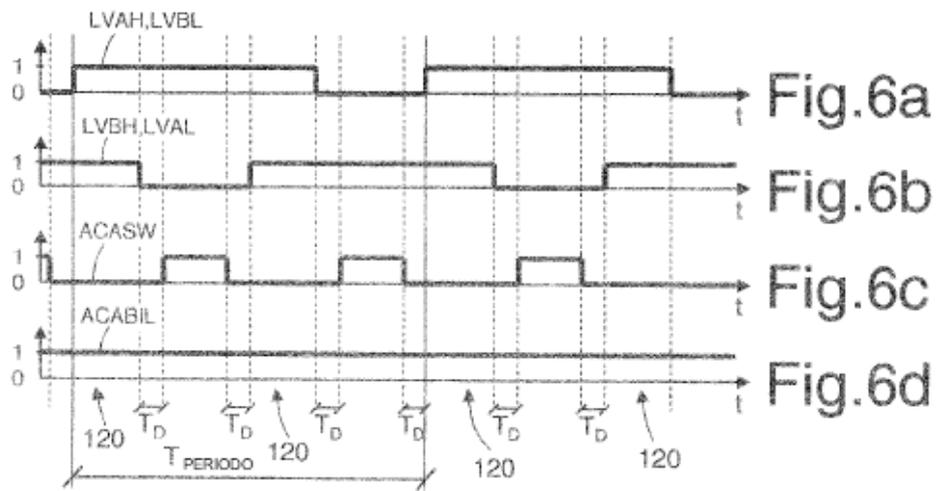


Fig.8

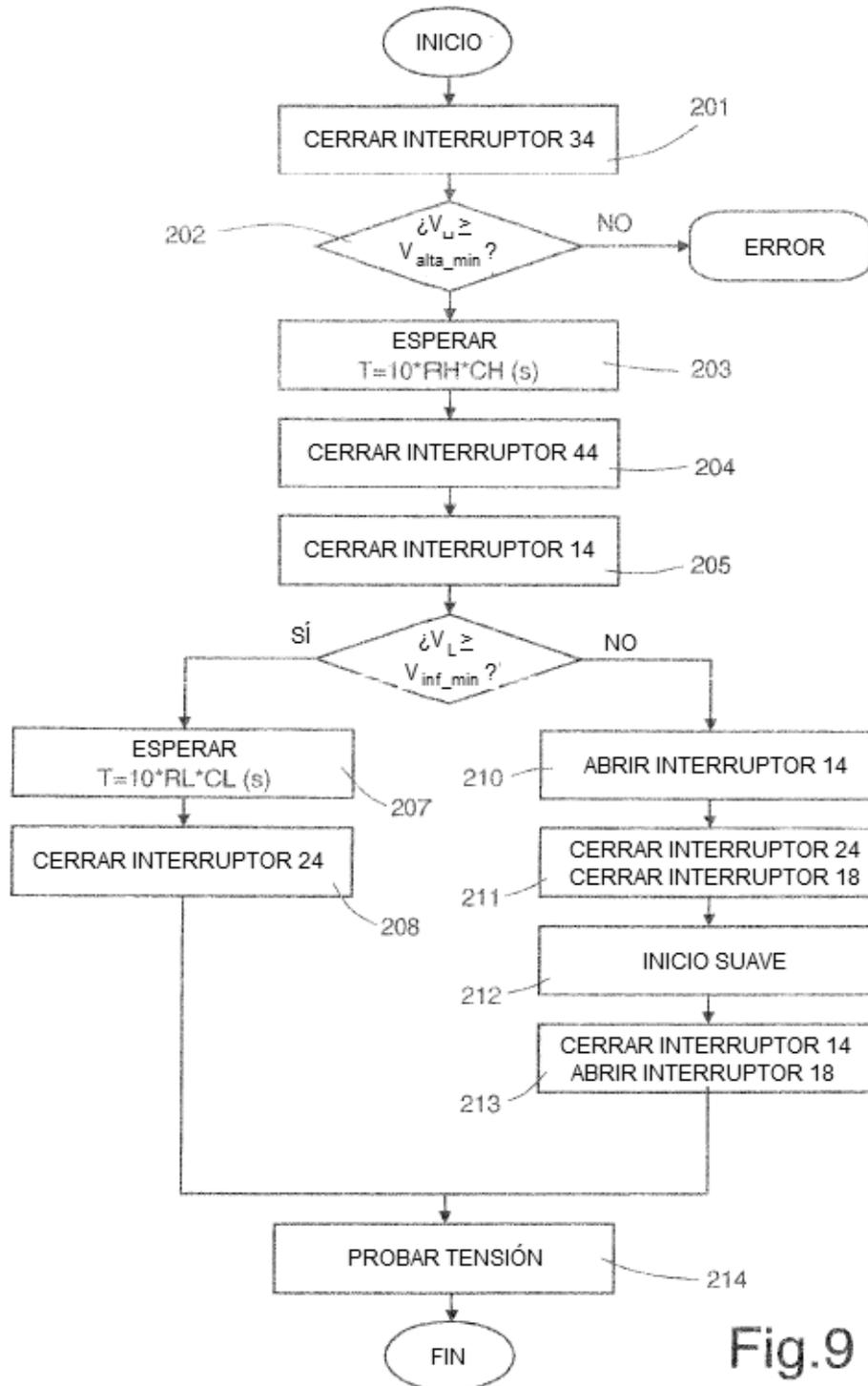
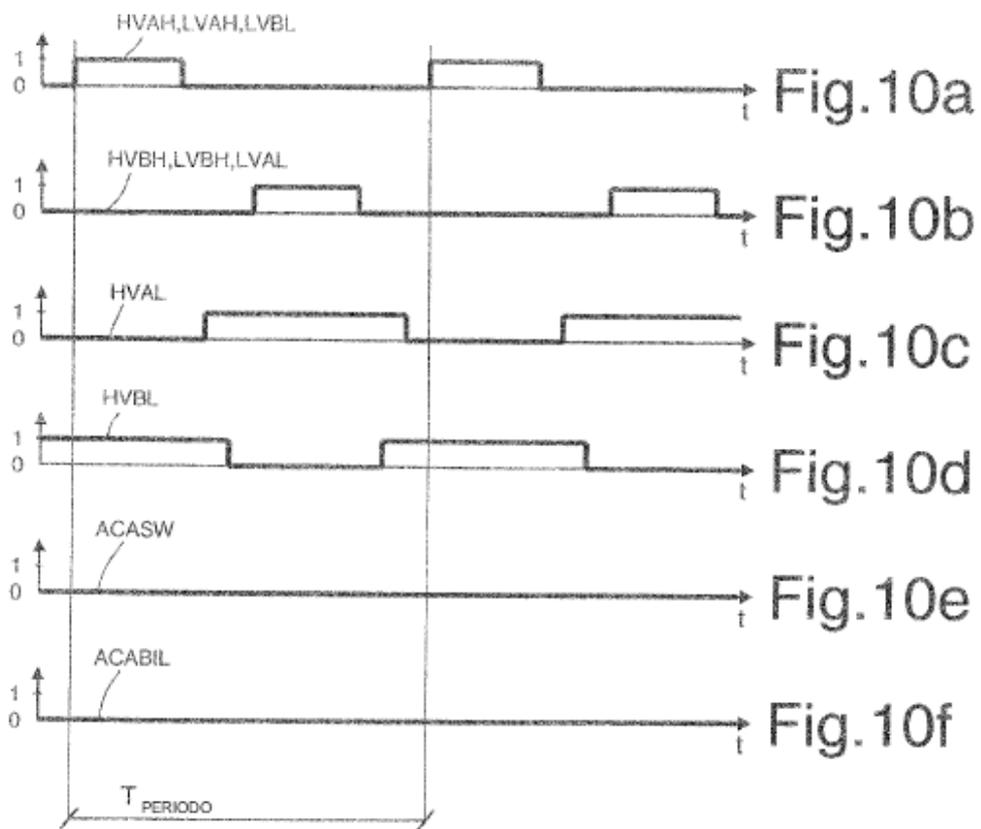


Fig.9



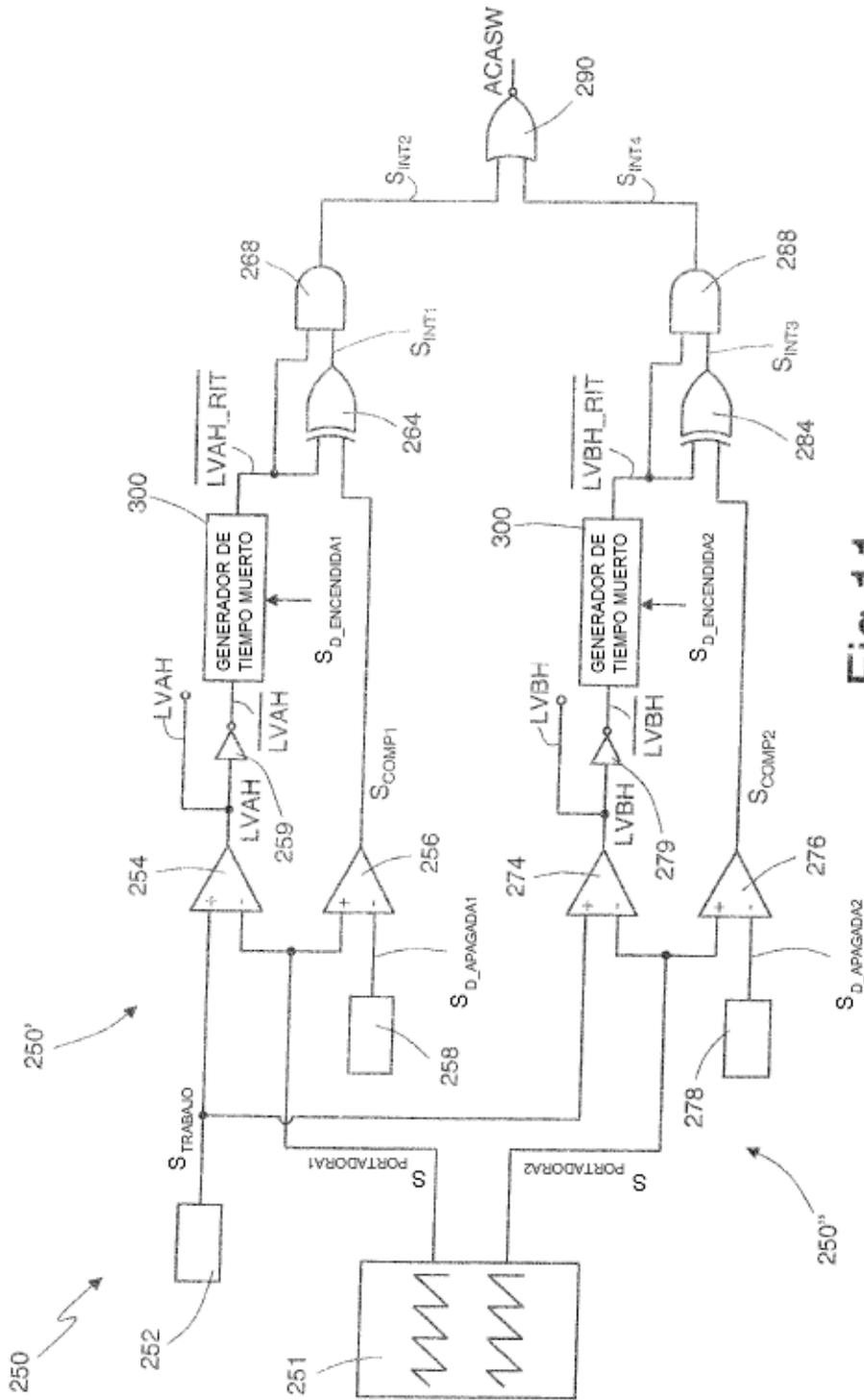
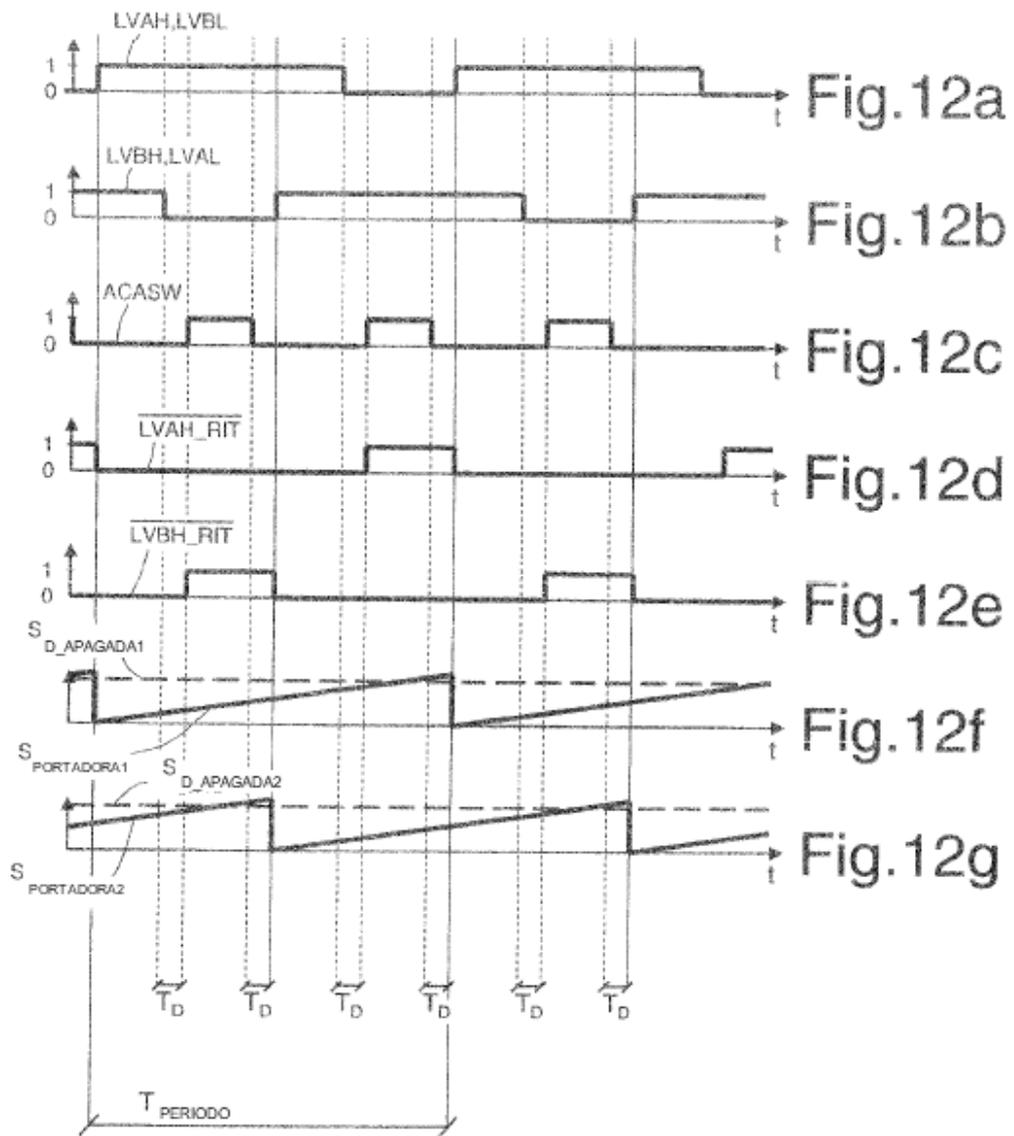


Fig.11



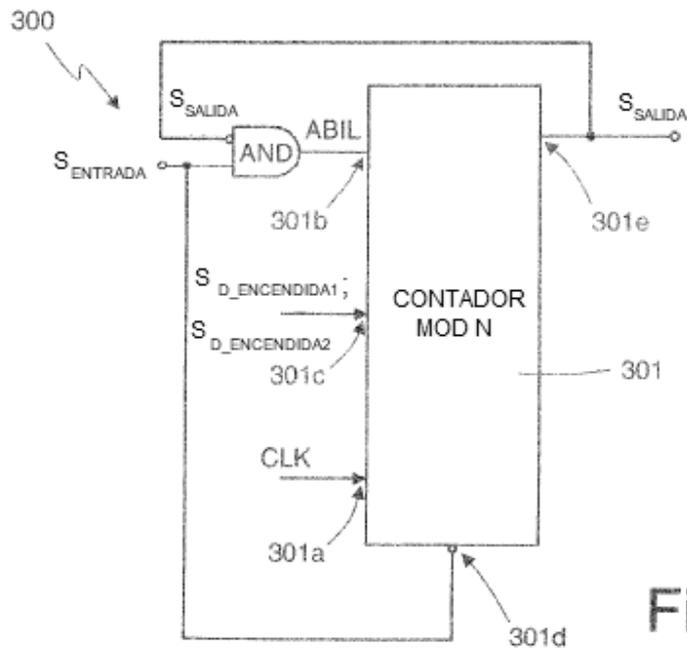


Fig.13

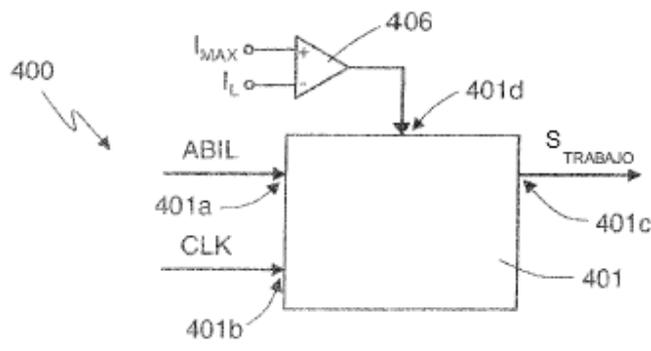
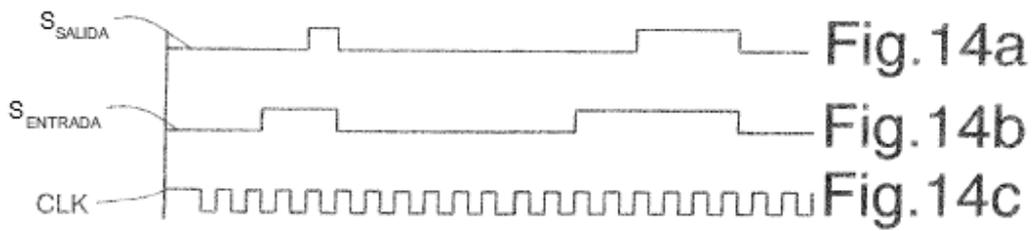


Fig.15

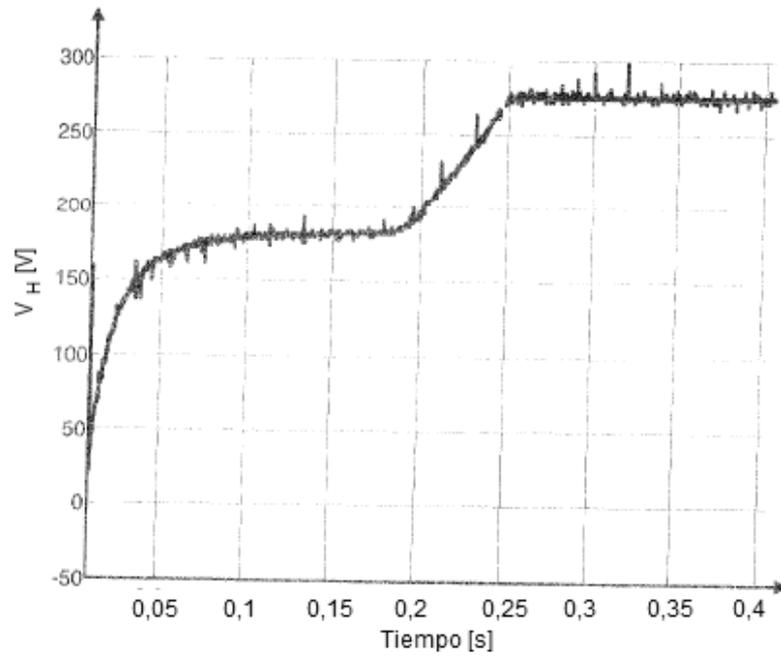


Fig.16

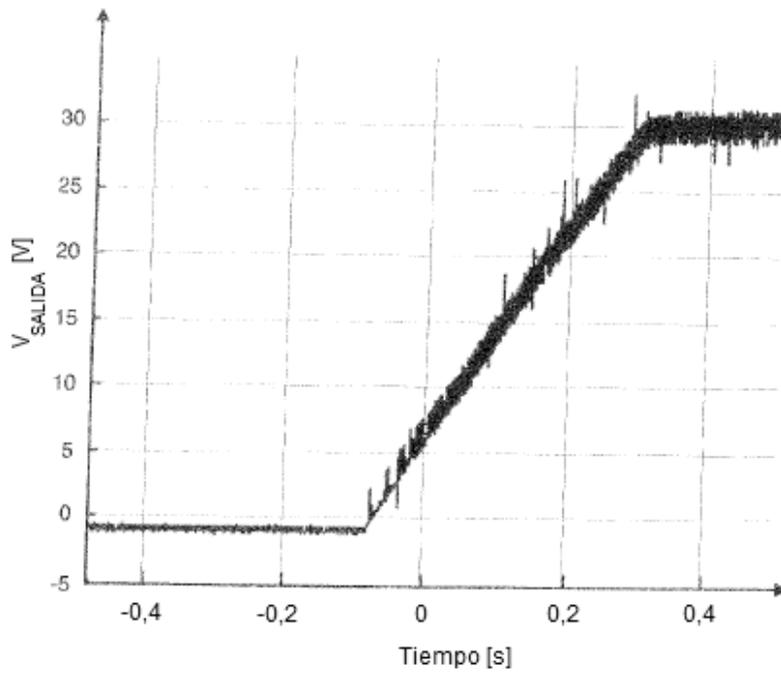


Fig.17

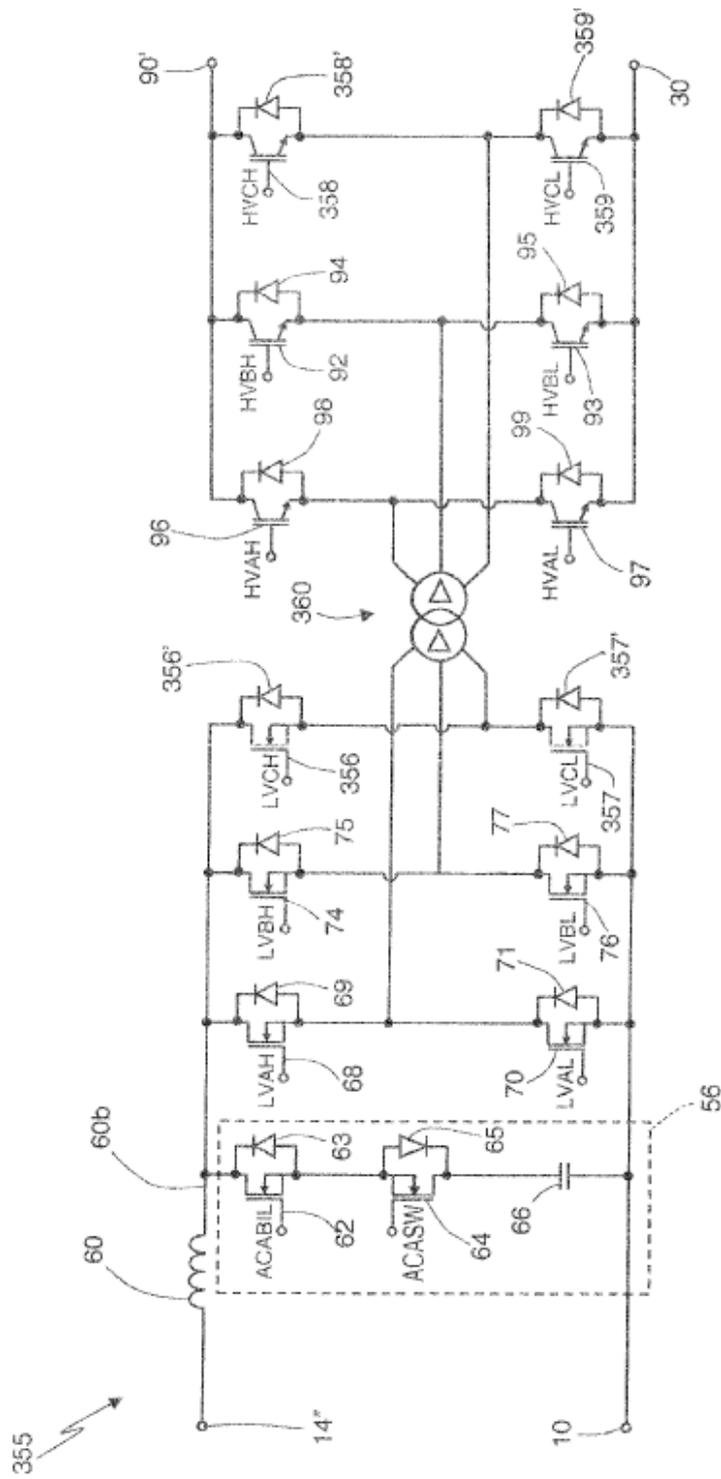


Fig.18

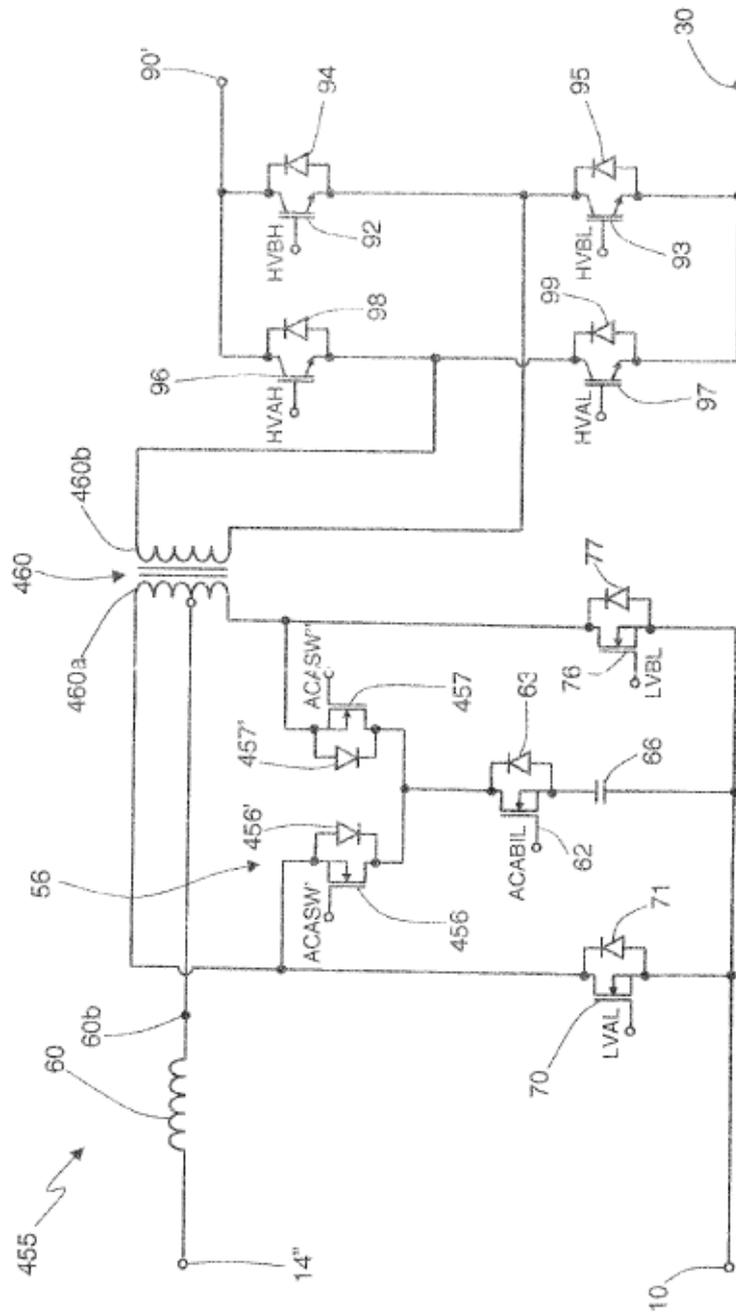


Fig.19