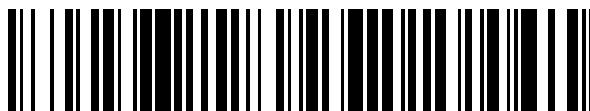


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 773 459**

51 Int. Cl.:

**H04W 52/02** (2009.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **14.09.2015 PCT/US2015/050053**

87 Fecha y número de publicación internacional: **24.03.2016 WO16044190**

96 Fecha de presentación y número de la solicitud europea: **14.09.2015 E 15782102 (6)**

97 Fecha y número de publicación de la concesión europea: **29.01.2020 EP 3195666**

54 Título: **Sistema y procedimiento de activación validados por procesador**

30 Prioridad:

**15.09.2014 US 201462050487 P**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**13.07.2020**

73 Titular/es:

**CARRIER CORPORATION (100.0%)  
1 Carrier Place  
Farmington, CT 06034-4015, US**

72 Inventor/es:

**ZACCHIO, JOSEPH;  
SOLDNER, NICHOLAS, CHARLES y  
LAKAMRAJU, VIJAYA, RAMARAJU**

74 Agente/Representante:

**ISERN JARA, Jorge**

**ES 2 773 459 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Sistema y procedimiento de activación validados por procesador

**5 ANTECEDENTES DE LA INVENCION**

La presente invención se refiere en general a redes inalámbricas y en particular a la gestión de energía para redes inalámbricas.

10 Las redes inalámbricas pueden usarse para transmitir señales a dispositivos que se activan de manera intermitente. Por ejemplo, se puede usar una señal inalámbrica para bloquear o desbloquear una puerta que conduce a una casa o habitación de hotel. Muy a menudo, los circuitos dentro del dispositivo de bloqueo están en modo de suspensión hasta que se activa una señal de activación. La conservación de energía dentro del dispositivo durante los períodos de no uso está tradicionalmente limitada por la capacidad de poner el sistema del dispositivo en modos de suspensión de menor potencia. Tradicionalmente, existen sistemas para gestionar el consumo de energía del dispositivo que lo hacen disponible para recibir solicitudes externas. Por ejemplo, un receptor del dispositivo puede encenderse en un horario y buscar señales. Esta estrategia de programación permite que el receptor se apague la mayor parte del tiempo y conserve la energía de la batería. Existen al menos dos limitaciones con este procedimiento. Primero, el receptor todavía se está encendiendo a determinados intervalos que pueden requerir el uso de energía de batería crítica. 15 Segundo, algunas redes inalámbricas requieren tiempo de adquisición para que la red se sincronice y verifique protocolos de seguridad, y similares. Esto puede ser un procedimiento lento y, por correlación, un procedimiento que consume energía.

25 El documento US 2003/119568 describe un aparato de comunicación inalámbrico, incluye un receptor de activación adaptado para recibir una señal de activación y un transceptor de comunicaciones inalámbricas en suspensión inicialmente apagado. Cuando el receptor de activación recibe la señal de activación, puede, a su vez, encender el transceptor de comunicaciones inalámbricas. El transmisor de activación y el receptor de activación pueden comunicar a través de una diversidad de protocolos de comunicaciones inalámbricas, incluido el estándar BLUETOOTH™. Dichos procedimientos y sistemas convencionales generalmente se han considerado satisfactorios para su finalidad prevista. Sin embargo, todavía existe la necesidad en la técnica de mejorar la gestión de energía para redes inalámbricas. La presente descripción proporciona una solución para esta necesidad. Otro ejemplo de la técnica anterior se describe en el documento US2006/030353. 30

**RESUMEN DE LA INVENCION**

35 Un sistema como se define en la reivindicación 1 incluye un transceptor para recibir una señal de activación desde un dispositivo de comunicación inalámbrico. Un procesador está conectado operativamente al transceptor y a una memoria. La memoria incluye instrucciones grabadas que, cuando el procesador las lee, hacen que el procesador pase de un modo de suspensión a un modo activo y encienda el transceptor tras la validación de la señal de activación; donde el procesador analiza un pulso de la señal de activación para determinar si la señal de activación es válida, donde el procesador se activa completamente y activa otros componentes del sistema si la señal de activación es válida; donde el procesador vuelve al modo de suspensión si la señal de activación no es válida, donde el transceptor recibe una señal de activación de RF de una fuente de RF; y donde el sistema comprende un detector de RF para convertir la señal de activación de RF en pulsos de CC para ser evaluados con el procesador, que es por tanto un procesador de CC. 40 45

El transceptor puede recibir una señal de activación de RF de una fuente de RF, como un teléfono inteligente.

50 Un procedimiento para pasar un sistema desde un modo de suspensión a un modo activo incluye recibir una señal de activación desde un dispositivo de comunicación inalámbrico en un transceptor. La señal de activación se valida a través de un procesador. El procesador se activa desde un modo de suspensión tras la validación de la señal de activación donde la validación comprende analizar un pulso de la señal de activación para determinar si la señal de activación es válida; donde el procesador se activa completamente y activa otros componentes del sistema si la señal de activación es válida; donde el procesador vuelve al modo de suspensión cuando la señal de activación no es válida; 55 donde recibir una señal de activación incluye recibir una señal de activación de RF de una fuente de RF y convertir la señal de activación de RF en un pulso de CC para ser evaluado con el procesador, que es por tanto un procesador de CC. Estas y otras características de los sistemas y procedimientos de la descripción del objeto se volverán más fácilmente evidentes para los expertos en la materia a partir de la siguiente descripción detallada de las realizaciones preferidas de la invención tomadas conjuntamente con los dibujos. 60

**BREVE DESCRIPCIÓN DE LOS DIBUJOS**

65 Para que los expertos en la materia a la que pertenece la descripción del objeto entiendan fácilmente cómo hacer y usar los dispositivos y procedimientos de la descripción del objeto sin excesiva experimentación, a continuación en

esta invención se describirán en detalle realizaciones preferidas de la misma con referencia a determinadas figuras, donde:

5 la figura 1 es una vista esquemática de una realización ejemplar de un sistema para validar una señal de activación construida según la presente descripción, que muestra un transceptor y un procesador;

la figura 2 es un diagrama de flujo que muestra una realización ejemplar de un procedimiento para validar una señal de activación utilizando el sistema de la figura 1;

10 la figura 3 es una vista esquemática de un circuito de activación pasiva de RF ejemplar del procesador de la figura 1; y

la figura 4 es una vista esquemática del sistema de la figura 1 usado con una realización ejemplar de un mecanismo de bloqueo.

15

### **DESCRIPCIÓN DETALLADA DE LAS REALIZACIONES PREFERIDAS DE LA INVENCION**

20 Ahora se hará referencia a los dibujos donde los números de referencia similares identifican características estructurales o aspectos similares de la descripción del objeto. Con fines de explicación e ilustración, y no de limitación, en la figura 1 se muestra una vista parcial de una realización ejemplar de un sistema para validar una señal de activación según la descripción y se designa en general por el carácter de referencia 100. Otras realizaciones de los sistemas y procedimientos según la descripción, o aspectos de la misma, se proporcionan en las figuras 2-4, como se describirá.

25

La figura 1 ilustra un sistema 100 según la presente descripción para validar una señal de activación. Como se describirá con más detalle, el sistema 100 logra una baja corriente de suspensión durante la no utilización, evitando así el consumo innecesario de energía dentro del sistema. El sistema 100 incluye una antena 102 para recibir una señal de activación 104 desde un dispositivo de comunicación inalámbrico 106. El sistema 100 aprovecha las transmisiones automáticas que se emiten desde el dispositivo de comunicación inalámbrico 106 cuando el dispositivo 106 inicia el contacto con el sistema 100. El dispositivo de comunicación inalámbrico 106 puede ser un teléfono inteligente o cualquier otro tipo de dispositivo inalámbrico Bluetooth que transmita una señal de RF. Para reducir el consumo innecesario de energía, la señal de RF recibida por la antena 102 se recibe pasivamente a través de un dispositivo no alimentado, acoplador direccional de baja pérdida 112 a un detector de RF eficiente y no alimentado 114. El detector de RF 114 recibe la señal de activación de RF y convierte la señal de activación de RF en pulsos de CC que recibe un procesador 108 conectado al mismo. Para conservar aún más energía, el procesador 108 está en suspensión profunda hasta que se reciben los pulsos de CC. Cuando el procesador 108 recibe los pulsos de CC, el procesador lee desde una ubicación específica en una memoria 110 conectada operativamente al procesador. La memoria contiene más instrucciones y criterios de validación de activación que permiten al procesador 108 pasar de un modo de suspensión profunda a un modo activo si se pasan todas las etapas de validación. Más específicamente, el procesador 108 evalúa la señal de activación 104 y si la señal es válida, el procesador 108 permanece activo. Una vez que el procesador está completamente activado por una señal de activación válida, el procesador enciende los componentes restantes 112, 114, 116 del sistema 100. Un transceptor BTLE 116 conectado operativamente al acoplador direccional 112 establece un enlace con el dispositivo 106. A través del acoplador direccional 112 y la antena 102, el transceptor BTLE 116 comunica al dispositivo de comunicación inalámbrico 106 que la señal de activación 104 ha sido validada y solicita a un usuario del dispositivo que ingrese un código de acceso, por ejemplo, para bloquear/desbloquear una puerta.

30

Con referencia a la figura 2, se muestra un procedimiento 200 de validación de una señal de activación. Un dispositivo de comunicación inalámbrico, por ejemplo, el dispositivo de comunicación inalámbrico 106, transmite una señal de activación de RF en el recuadro 202. La señal de activación de RF se puede generar mediante cualquier técnica adecuada. Por ejemplo, una aplicación almacenada en el dispositivo de comunicación inalámbrico, una vez activada, puede hacer que el dispositivo de comunicación inalámbrico transmita la señal de RF. A continuación, la señal de activación se recibe en una antena, por ejemplo, la antena 102, en el recuadro 204. La señal de activación se dirige a un detector de RF, por ejemplo, el detector de RF 114, a través de un acoplador direccional, por ejemplo, el acoplador direccional 112. El detector de RF convierte la señal de RF en pulsos de CC, como se muestra en el recuadro 206, de modo que la señal es leída como pulsos de CC por un procesador, por ejemplo, el procesador 108. El procesador se activa parcialmente de un modo de suspensión una vez que el procesador detecta los pulsos de CC recibidos. El procesador valida los pulsos de CC analizando el tiempo entre pulsos, en el recuadro 208. Si la forma del pulso, por ejemplo, el tiempo, es correcta, el procesador sale del modo de suspensión y permanece activo, como se muestra en el recuadro 210, sin embargo, si el procesador determina que la forma del pulso es incorrecta, el procesador no sale del modo de suspensión, sino que vuelve al modo de suspensión profunda, como se muestra en el recuadro 212. En el modo de suspensión profunda, el procesador puede permanecer completamente inactivo hasta que la próxima señal de CC lo active parcialmente desde el detector de RF.

35

De esta manera, el procesador 108 sigue una estrategia de dos etapas para determinar si la señal 104 de activación

de RF es válida. Primero, el acoplador direccional y el detector de RF utilizan verificación pasiva analógica de la señal de activación de RF. Durante este tiempo, el procesador está sondeando un pin de interrupción en busca de determinado voltaje de CC. Si pasa el filtro de la sección analógica, el voltaje de CC aumenta lo suficiente como para hacer que el procesador se active de la suspensión profunda. El procesador requiere muy poca energía para activarse parcialmente de un modo de suspensión e incluso menos mientras monitorea su puerto de interrupción. Segundo, los pulsos de CC de la señal pasiva se analizan utilizando un procesamiento digital en el procesador para determinar si la señal de activación 104 es válida. Con referencia a la figura 3, se muestra una vista esquemática de una realización ejemplar de un circuito 300 para el sistema 100 que ilustra la conexión detallada entre el transceptor BTLE 116, el acoplador direccional 112 y el detector de RF 108. El detector de RF está conectado operativamente al procesador 108 para enviar los pulsos de CC al mismo. La antena 102 está conectada operativamente al acoplador direccional 112 para enviar y recibir señales.

El sistema 100 puede conectarse operativamente a un mecanismo de bloqueo 420 como se muestra en la figura 4. Una vez que el procesador 108 es activado por la señal de activación 104, como se describió anteriormente, el sistema verifica criterios adicionales, si es necesario, para activar el mecanismo de bloqueo 420 y proporcionar acceso, por ejemplo, para que un huésped ingrese a una habitación de hotel utilizando un dispositivo inalámbrico. El sistema 100 mantiene un bajo consumo de energía durante la no utilización para ahorrar energía, de modo que el mecanismo de bloqueo 420 pueda funcionar con batería. El mecanismo de bloqueo es una cerradura 420 en una puerta, por ejemplo, una puerta a una habitación de hotel o una puerta de una casa, etc. La cerradura 420 puede cambiar entre un estado bloqueado y un estado desbloqueado para permitir la entrada/salida de un usuario. Una interfaz inalámbrica 430 está operativamente conectada a la cerradura 420 para controlar el cambio entre los estados bloqueado y desbloqueado. La interfaz inalámbrica 430 incluye el sistema 100. Un usuario que intenta bloquear o desbloquear la puerta transmite la señal de activación de RF 104 desde el dispositivo de comunicación inalámbrico 106. El procesador 108 del sistema 100 valida la señal de activación 104. Si la señal de activación 104 es válida, el transceptor BTLE 116 solicita al usuario que ingrese un código de acceso 426 en el dispositivo de comunicación inalámbrico 106. El código de acceso 426 es recibido por la antena 102 del sistema 100 y se pasa a través del acoplador direccional 112 y lo recibe el transceptor BTLE 116 ahora en un modo de recepción. El transceptor BTLE demodula el código de acceso 426 y el código de acceso 426 se presenta al procesador 108 para la verificación de la memoria 110. El procesador 108 que usa la memoria 110 compara este código con un código almacenado. Si el código de acceso 426 es válido, es decir, si se encuentra una correspondencia entre el código de acceso y el código almacenado, el procesador 108 continúa enviando una señal de bloqueo/desbloqueo al mecanismo de bloqueo 420 a través de un circuito impulsor de motor (no mostrado).

De esta manera, se puede usar un dispositivo de comunicación inalámbrico para transmitir una señal de activación inalámbrica para bloquear o desbloquear la puerta. Además, dado que el procesador solo permanece activo tras la validación de la señal de activación, el consumo de energía en la interfaz inalámbrica se minimiza, lo que prolonga la vida útil del mecanismo de bloqueo. Se entenderá que el mecanismo de bloqueo mostrado en esta invención es ejemplar y que se puede usar cualquier otro número y/o tipo adecuado de mecanismo de bloqueo sin apartarse del alcance de esta descripción.

Como apreciará un experto en la materia, los aspectos de la presente invención pueden realizarse como un sistema, procedimiento o producto de programa informático. En consecuencia, los aspectos de la presente invención pueden tomar la forma de una realización de hardware completo, una realización de software completo (incluyendo firmware, software residente, microcódigo, etc.) o una realización que combina aspectos de software y hardware a los que generalmente se puede hacer referencia aquí como "circuito", "módulo" o "sistema". Además, los aspectos de la presente invención pueden tomar la forma de un producto de programa informático incorporado en uno o más medios legibles por ordenador que tienen un código de programa legible por ordenador incorporado en el mismo.

Se puede utilizar cualquier combinación de uno o más medios legibles por ordenador. El medio legible por ordenador puede ser un medio de señal legible por ordenador o un medio de almacenamiento legible por ordenador. Un medio de almacenamiento legible por ordenador puede ser, por ejemplo, pero sin limitarse a, un sistema, aparato o dispositivo electrónico, magnético, óptico, electromagnético, infrarrojo o semiconductor, o cualquier combinación adecuada de los anteriores. Los ejemplos más específicos (una lista no exhaustiva) del medio de almacenamiento legible por ordenador incluirían los siguientes: una conexión eléctrica que tiene uno o más cables, un disquete de ordenador portátil, un disco duro, una memoria de acceso aleatorio (RAM), una memoria de solo lectura (ROM), una memoria de solo lectura programable y borrable (EPROM o memoria Flash), una fibra óptica, una memoria portátil de solo lectura de disco compacto (CD-ROM), un dispositivo de almacenamiento óptico, un dispositivo de almacenamiento magnético, o cualquier combinación adecuada de los anteriores. En el contexto de este documento, un medio de almacenamiento legible por ordenador puede ser cualquier medio tangible que pueda contener o almacenar un programa para su uso o en conexión con un sistema, aparato o dispositivo de ejecución de instrucciones.

Un medio de señal legible por ordenador puede incluir una señal de datos propagada con código de programa legible por ordenador incorporado, por ejemplo, en banda base o como parte de una onda portadora. Dicha señal propagada puede tomar cualquiera de una diversidad de formas, que incluyen, pero no se limitan a, electromagnética, óptica o cualquier combinación adecuada de las mismas. Un medio de señal legible por ordenador puede ser cualquier medio

legible por ordenador que no sea un medio de almacenamiento legible por ordenador y que pueda comunicar, propagar o transportar un programa para su uso por o en conexión con un sistema, aparato o dispositivo de ejecución de instrucciones.

5 El código de programa incorporado en un medio legible por ordenador puede transmitirse usando cualquier medio apropiado, incluyendo, pero no se limitan a, inalámbrico, cable, cable de fibra óptica, RF, etc., o cualquier combinación adecuada de los anteriores.

10 El código de programa de ordenador para llevar a cabo operaciones para aspectos de la presente invención se puede escribir en cualquier combinación de uno o más lenguajes de programación, incluido un lenguaje de programación orientado a objetos como Java, Smalltalk, C++ o similares y lenguajes de programación de procedimientos convencionales, como el lenguaje de programación "C" o lenguajes de programación similares. El código del programa puede ejecutarse completamente en el ordenador del usuario, en parte en el ordenador del usuario, como un paquete de software independiente, en parte en el ordenador del usuario y en parte en un ordenador remoto o completamente en el ordenador o servidor remoto. En el último escenario, el ordenador remoto puede conectarse al ordenador del usuario a través de cualquier tipo de red, incluida una red de área local (LAN) o una red de área amplia (WAN), o la conexión puede establecerse a un ordenador externo (por ejemplo, a través del Internet que utiliza un proveedor de servicios de Internet).

20 Los aspectos de la presente invención se describen anteriormente con referencia a ilustraciones del diagrama de flujo y/o diagramas de bloques de procedimientos, aparatos (sistemas) y productos de programas informáticos según las realizaciones de la invención. Se entenderá que cada bloque de las ilustraciones del diagrama de flujo y/o los diagramas de bloques, y las combinaciones de bloques en las ilustraciones del diagrama de flujo y/o los diagramas de bloques, se pueden implementar mediante instrucciones de programas de ordenador. Estas instrucciones del programa de ordenador se pueden proporcionar a un procesador de un ordenador de propósito general, ordenador de propósito especial u otro aparato de procesamiento de datos programable para producir una máquina, de modo que las instrucciones, que se ejecutan a través del procesador del ordenador u otro aparato de procesamiento de datos programable, crear medios para implementar las funciones/actos especificados en el diagrama de flujo y/o el bloque o bloques del diagrama de bloques.

30 Estas instrucciones del programa de ordenador también pueden almacenarse en un medio legible por ordenador que puede dirigir un ordenador, otro aparato de procesamiento de datos programable u otros dispositivos para que funcionen de una manera particular, de modo que las instrucciones almacenadas en el medio legible por ordenador produzcan un artículo de fabricación incluidas las instrucciones que implementan la función/acto especificado en el diagrama de flujo y/o el bloque o bloques del diagrama de bloques.

40 Las instrucciones del programa de ordenador también pueden cargarse en un ordenador, otro aparato de procesamiento de datos programable u otros dispositivos para provocar que se realicen una serie de etapas operativas en el ordenador, otros aparatos programables u otros dispositivos para producir un procedimiento implementado por ordenador de modo que las instrucciones que se ejecutan en el ordenador u otros aparatos programables proporcionen procedimientos para implementar las funciones/actos especificados en el diagrama de flujo y/o el bloque o bloques del diagrama de bloques.

45 Los procedimientos y sistemas de la presente descripción, como se describieron anteriormente y se muestran en los dibujos, proporcionan sistemas y procedimientos validados por procesador con propiedades superiores que incluyen minimizar el consumo de energía de un sistema durante la no utilización. Si bien el aparato y los procedimientos de la descripción del objeto se han mostrado y descrito con referencia a realizaciones preferidas de la invención, los expertos en la materia apreciarán fácilmente que se pueden hacer cambios y/o modificaciones a los mismos sin apartarse del espíritu y el alcance de la descripción del objeto.

50

## REIVINDICACIONES

1. Un sistema que comprende:  
 un transceptor (102, 112, 114) que es pasivo y sin alimentación y que incluye una antena (102) configurada para recibir una señal de activación de RF (104) desde un dispositivo de comunicación inalámbrico (106), incluyendo también el transceptor un acoplador direccional (112) y un detector de RF (114) para convertir una señal de activación de RF recibida en pulsos de CC; y  
 un procesador (108) conectado operativamente al transceptor y a una memoria (110), donde la memoria incluye instrucciones grabadas en el mismo que, cuando son leídas por el procesador, hacen que el procesador:  
 detecte una interrupción en los pulsos de CC cuando está en un modo de suspensión;  
 se active parcialmente para analizar los pulsos de CC detectados de la señal de activación (104) para determinar si la señal de activación es válida;  
 donde el procesador pasa de un modo de suspensión a un modo activo tras la validación de la señal de activación para activar y encender los componentes restantes (116) del sistema si la señal de activación es válida;  
 donde el procesador vuelve al modo de suspensión si la señal de activación no es válida; los componentes restantes (116) del sistema incluyen un transceptor BTLE (116) que está conectado operativamente al acoplador direccional (112) y está dispuesto para establecer un enlace con el dispositivo de comunicación inalámbrico (106), comunicar a través del acoplador direccional (112) y antena (102) que se ha validado la señal de activación (104), y solicitar a un usuario del dispositivo de comunicación inalámbrico (106) que ingrese un código de acceso (426);  
 donde el código de acceso (426) ingresado por el usuario es recibido por la antena (102) y pasa a través del acoplador direccional (112) al transceptor BTLE (116), que demodula el código de acceso (426) y lo presenta al procesador (108) para su verificación;  
 donde el procesador (108) está dispuesto, tras recibir el código de acceso (426), para comparar el código de acceso (426) con un código de almacenamiento que utiliza la memoria (110) y el procesador (108) está dispuesto, si el código de acceso (426) es válido, para enviar una señal de bloqueo/desbloqueo a un mecanismo de bloqueo (420).
2. El sistema de la reivindicación 1, donde el procesador (108) permite la comunicación entre el transceptor (102, 112, 114) y un dispositivo de comunicación móvil.
3. El sistema de la reivindicación 1, donde el dispositivo de comunicación inalámbrico (106) es un teléfono inteligente.
4. Un procedimiento para pasar un sistema desde un modo de suspensión a un modo activo, que comprende:  
 recibir una señal de activación (104) desde un dispositivo de comunicación inalámbrico (106) en un transceptor (102, 112, 114) que es pasivo y sin alimentación, incluyendo el transceptor (102, 112, 114) una antena (102) configurada para recibir una señal de activación de RF (104) desde un dispositivo de comunicación inalámbrico (106), incluyendo también el transceptor un acoplador direccional (112) y un detector de RF (114) para convertir una señal de activación de RF recibida en pulsos de CC;  
 validar la señal de activación a través de un procesador (108) conectado operativamente al transceptor y a una memoria (110), donde el procesador detecta una interrupción en los pulsos de CC cuando está en un modo de suspensión y se activa parcialmente para analizar los pulsos de CC detectados de la señal de activación (104) para determinar si la señal de activación es válida; y  
 pasar el procesador de un modo de suspensión a un modo activo tras una señal de activación válida;  
 donde el procesador activa y enciende los componentes restantes (116) del sistema si la señal de activación es válida;  
 donde el procesador vuelve al modo de suspensión si la señal de activación no es válida;  
 donde los componentes restantes (116) del sistema incluyen un transceptor BTLE (116) que está conectado operativamente al acoplador direccional (112) y está dispuesto para establecer un enlace con el dispositivo de comunicación inalámbrico (106), comunicar a través del acoplador direccional (112) y antena (102) que se ha validado la señal de activación (104), y solicitar a un usuario del dispositivo de comunicación inalámbrico (106) que ingrese un código de acceso (426);  
 donde el código de acceso (426) ingresado por el usuario es recibido por la antena (102) y pasa a través del acoplador direccional (112) al transceptor BTLE (116), que demodula el código de acceso (426) y lo presenta al procesador (108) para su verificación;  
 donde el procesador (108) tras recibir el código de acceso (426) compara el código de acceso (426) con un código de almacenamiento que utiliza la memoria (110) y si el código de acceso (426) es válido envía una señal de bloqueo/desbloqueo a un mecanismo de bloqueo (420).
6. El procedimiento de la reivindicación 5, que comprende además encender el transceptor (102, 112, 114) para comunicar con un dispositivo de comunicación móvil.

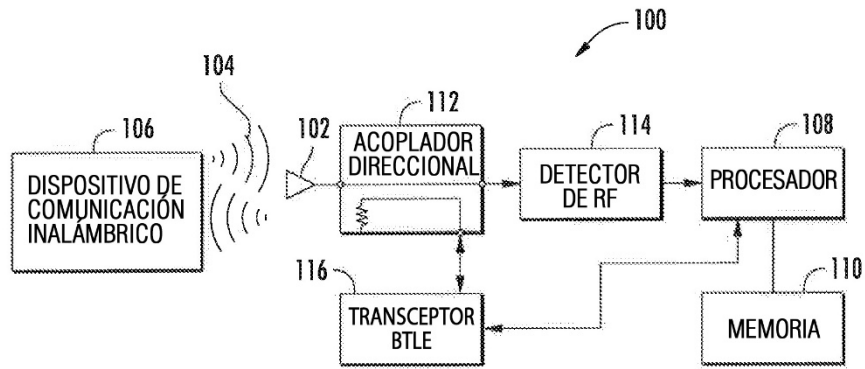


FIG. 1

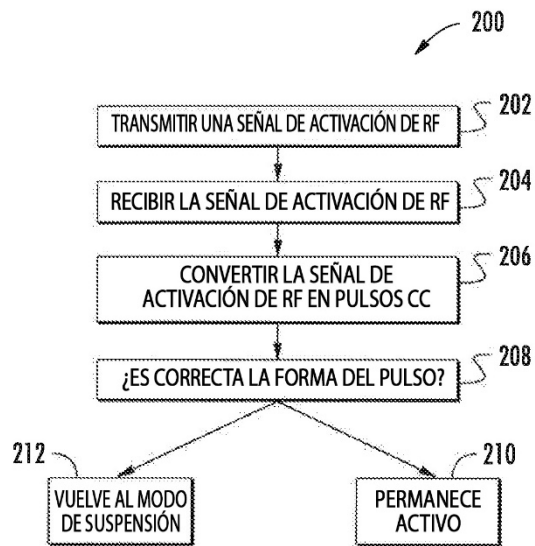
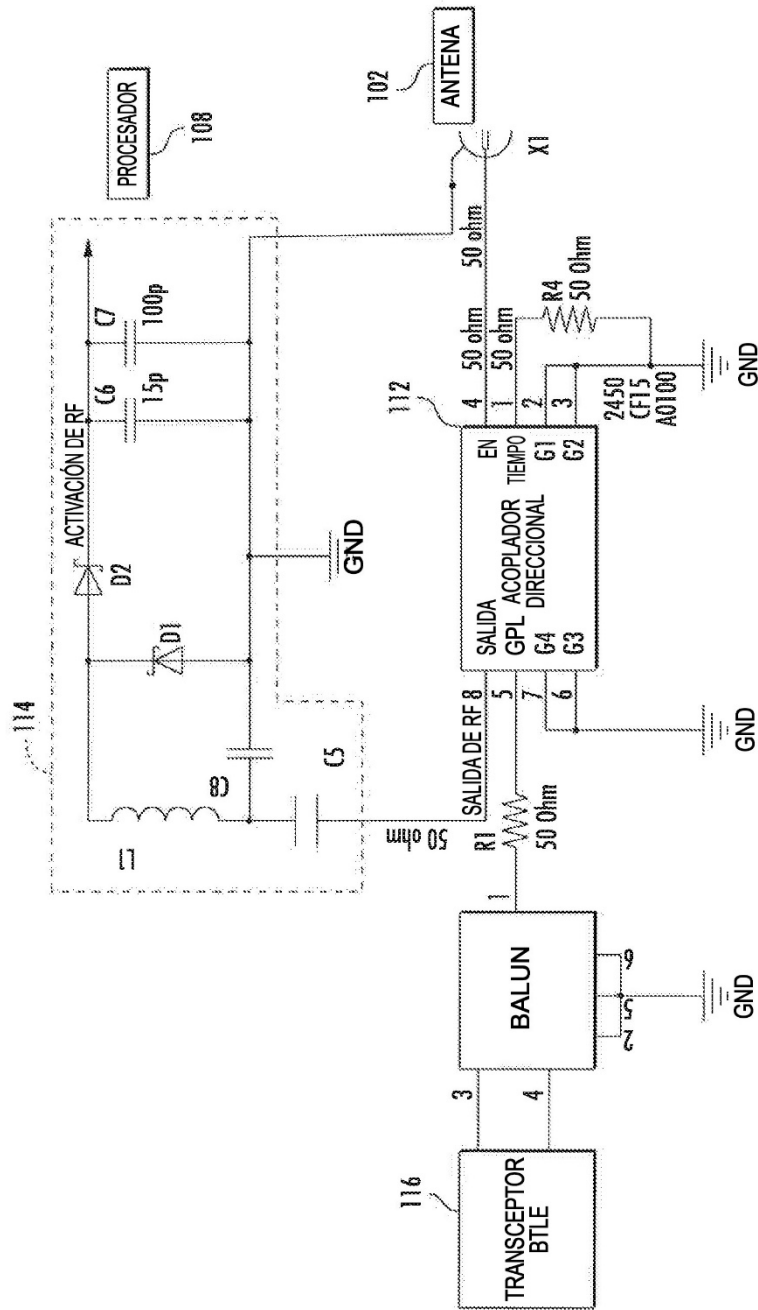


FIG. 2





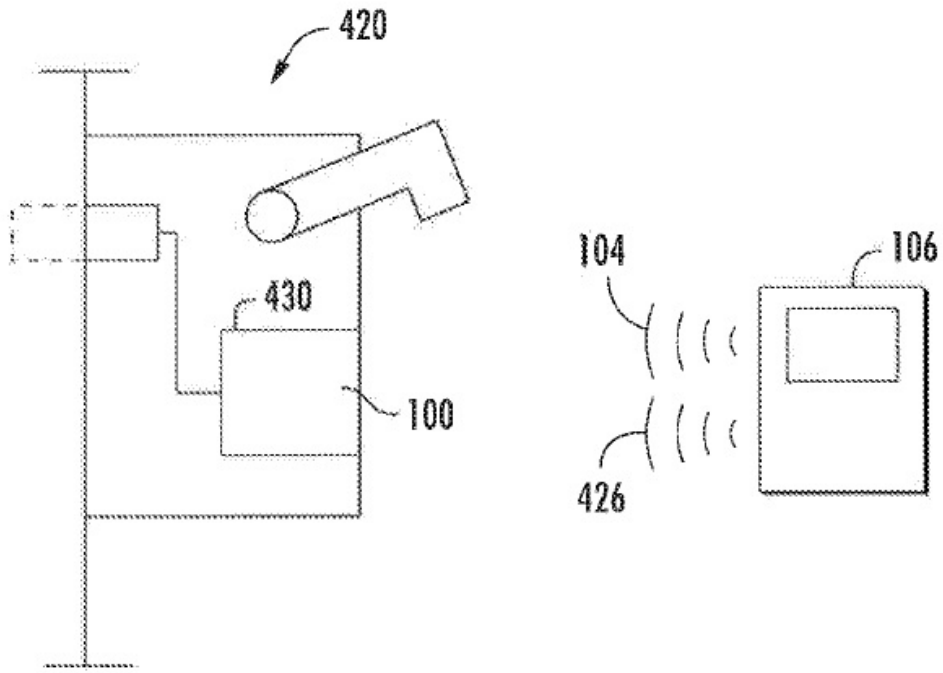


FIG. 4