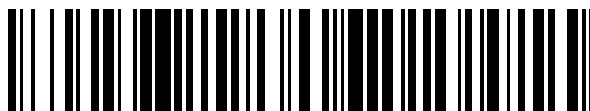


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 778 599**

51 Int. Cl.:

A61N 1/36 (2006.01)

A61N 1/37 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **08.01.2016** **PCT/CN2016/070480**

87 Fecha y número de publicación internacional: **11.08.2016** **WO16124065**

96 Fecha de presentación y número de la solicitud europea: **08.01.2016** **E 16746060 (9)**

97 Fecha y número de publicación de la concesión europea: **25.12.2019** **EP 3254727**

54 Título: **Sistema de marcapasos cardíaco**

30 Prioridad:

06.02.2015 CN 201510063768

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

11.08.2020

73 Titular/es:

SHANGHAI MICROPORT MEDICAL (GROUP) CO., LTD. (100.0%)
501 Newton Road, Z.J. Hi-Tech Park, Pudong New District
Shanghai 201203, CN

72 Inventor/es:

HSUNG, JEAN CHEUI;
LI, GUILING;
HUANG, MIN y
CHEN, XINXIN

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 778 599 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema de marcapasos cardíaco

Campo técnico

5 La presente invención se refiere al campo de los dispositivos médicos y, en particular, a un sistema de marcapasos cardíaco y a métodos de control del mismo.

Antecedentes

10 Un marcapasos cardíaco es un dispositivo médico que puede tratar eficazmente las arritmias cardíacas mediante el aporte de corrientes de pulso con una frecuencia determinada con el fin de estimular al corazón para que realice la función de bombeo de sangre. El marcapasos cardíaco emplea un generador de pulsos para detectar señales eléctricas cardíacas y aporta pulsos de estimulación según sea necesario. Por ejemplo, después de que el marcapasos cardíaco detecte un evento auricular intrínseco mediante una señal de electrocardiograma (EGM), el generador de pulsos establece un período refractario de detección auricular y un límite de frecuencia inferior y genera un pulso de estimulación en un momento adecuado.

15 En los primeros tiempos, el control de la estimulación de los marcapasos cardíacos se realizaba mediante circuitos digitales que incorporaban máquinas de estado de estimulación. Con la creciente complejidad de las funciones de marcapasos cardíacos, los fabricantes de marcapasos cardíacos añadieron núcleos de microprocesador a los circuitos digitales. Los núcleos del microprocesador eran los principales responsables de las estadísticas de datos y las funciones terapéuticas más sofisticadas, mientras que los circuitos digitales mantenían las capacidades de control lógico para las funciones del marcapasos cardíaco.

20 El documento US 2007/0191891 A1 describe métodos y aparatos de estimulación ventricular izquierda, incluyendo un ajuste automático de un intervalo de retardo de estimulación auriculoventricular (AV) y pruebas de conducción nodal de AV intrínseca. Incluye, después de la expiración o el restablecimiento de un Intervalo de Evaluación de AV (AVEI) programable, realizar lo siguiente: aumentar temporalmente un intervalo de AV estimulado y un intervalo de AV detectado y probar la conducción de AV adecuada y medir un intervalo atrioventricular intrínseco (PR) para una cámara ventricular derecha (RV).

25 En un sistema de marcapasos cardíaco existente, un circuito digital realiza mucho control lógico relacionado con el marcapasos, como la determinación de una variedad de modos de estimulación, incluyendo DDD, VVI, etc. Esto hace que el rendimiento del sistema de marcapasos cardíaco sea altamente dependiente del *hardware*, lo que no es propicio para la expansión de la funcionalidad. Además, la fiabilidad y la verificación del circuito digital requieren grandes cantidades de recursos humanos y materiales y la verificación del sistema del rendimiento del sistema de marcapasos cardíaco no es una tarea fácil.

30 En otro sistema de marcapasos cardíaco existente, un núcleo de microprocesador y un circuito digital de soporte proporcionan lógicas de temporización de estimulación. Sin embargo, dicho sistema de marcapasos cardíaco requiere un gran esfuerzo en el diseño de un circuito integrado de aplicación específica (ASIC).

35 **Compendio de la invención**

Un objetivo de la presente invención consiste en proporcionar un sistema de marcapasos cardíaco y métodos de control del mismo que resuelvan el problema que presentan los sistemas de marcapasos cardíacos existentes de requerir un gran esfuerzo en el diseño y la verificación de circuitos digitales.

40 Con este fin, la presente invención proporciona un sistema de marcapasos cardíaco de acuerdo con la reivindicación 1 adjunta.

Además, en el sistema de marcapasos cardíaco, cuando la unidad de control principal está en estado de suspensión, el CI periférico puede activar la unidad de control principal a través de una interrupción al detectar una señal de electrocardiograma o detectar el aporte de un pulso de estimulación, y en donde, una vez que la unidad de control principal está activada, la unidad de control principal procesa un evento actual sin responder a ninguna nueva interrupción hasta que la unidad de control principal completa el procesamiento del evento actual.

45 Además, en el sistema de marcapasos cardíaco, el segundo temporizador puede incluir una pluralidad de registros de captura, en donde, cuando el CI periférico detecta una señal de electrocardiograma o detecta el aporte de un pulso de estimulación, el CI periférico lo notifica al segundo temporizador utilizando la primera señal de nivel eléctrico, el segundo temporizador captura la primera señal de nivel eléctrico indicativa del evento auricular o ventricular, y el segundo temporizador registra el tiempo real de aparición del evento auricular o ventricular en uno de los múltiples registros de captura.

50 Además, el sistema de marcapasos cardíaco puede incluir además una interfaz de programación configurada para comunicarse con un programador, en donde: el sistema de marcapasos cardíaco combina información indicativa del evento auricular o ventricular con información que indica el tiempo real de aparición a través de la interfaz de

programación y envía la información combinada al programador; el sistema de marcapasos cardíaco no incluye ninguna unidad de programa de modo de estimulación y el programador establece un modo de estimulación definido por un usuario como un grupo de bits de control de función y envía valores del grupo de bits de control de función al sistema de marcapasos cardíaco a través de la interfaz de programación; y el sistema de marcapasos cardíaco realiza un control de estimulación basado en los valores del grupo de bits de control de función.

Además, en el sistema de marcapasos cardíaco, el primer temporizador puede funcionar en un modo de conteo ascendente y el segundo temporizador puede funcionar en un modo continuo,

en donde: el primer temporizador incluye un primer registro de comparación, un segundo registro de comparación y un tercer registro de comparación, el primer registro de comparación funciona en un modo de comparación y está configurado para el control del intervalo de escape, el segundo registro de comparación funciona en un modo de comparación y está configurado para el control de un período refractario de detección auricular/ventricular, el tercer registro de comparación funciona en un modo de comparación y está configurado para el control de un período refractario de detección posventricular auricular;

el segundo temporizador incluye un cuarto registro de captura, un quinto registro de captura, un sexto registro de captura y un séptimo registro de comparación, el cuarto registro de captura funciona en un modo de captura y está configurado para registrar el tiempo de aporte de un pulso de estimulación, el quinto registro de captura funciona en un modo de captura y está configurado para registrar el tiempo de detección auricular real, el sexto registro de captura funciona en un modo de captura y está configurado para registrar el tiempo de detección ventricular real, el séptimo registro de comparación funciona en un modo de comparación para proporcionar un sistema de reloj para el sistema de marcapasos cardíaco.

Además, en el sistema de marcapasos cardíaco, el CI periférico puede incluir un circuito digital que incluye la interfaz de control de estimulación y detección, la unidad de control de estimulación, la unidad de control de detección, la interfaz en serie de CI periférico, un conjunto de registros, una interfaz de programación y una unidad de reloj de división de frecuencia interna; el conjunto de registros conectado eléctricamente a la unidad de control de estimulación, a la interfaz en serie de CI periférico, a la unidad de control de detección y a la interfaz de programación; la unidad de reloj de división de frecuencia interna conectada eléctricamente al primer temporizador y al segundo temporizador.

Además, en el sistema de marcapasos cardíaco, el CI periférico puede incluir un circuito analógico que incluye una bomba de carga, amplificadores de detección y un módulo de antena; la bomba de carga conectada a la unidad de control de estimulación; los amplificadores de detección conectados a la unidad de control de detección; el módulo de antena conectado a la interfaz de programación.

Un método de control de un sistema de marcapasos cardíaco para controlar el sistema de marcapasos cardíaco arriba definido incluye:

cuando el CI periférico detecta una señal de electrocardiograma o el aporte de un pulso de estimulación, notificar al microprocesador un evento auricular o ventricular utilizando la primera señal de nivel eléctrico, capturar la primera señal de nivel eléctrico indicativa del evento auricular o ventricular por medio del segundo temporizador, y registrar un tiempo real de aparición del evento auricular o ventricular en uno de los múltiples registros de captura del segundo temporizador para que se registre el tiempo real de aparición del evento auricular o ventricular;

cuando el microprocesador captura el evento auricular o ventricular, establecer la siguiente cámara cardíaca que ha de ser estimulada en función de un modo de estimulación actual y calcular un tiempo para que la próxima cámara cardíaca sea estimulada y almacenar el tiempo para que la próxima cámara cardíaca sea estimulada en un registro de comparación del primer temporizador, por medio del microprocesador, y cuando un valor del primer temporizador llega a ser igual que un valor del registro de comparación, enviar una solicitud de estimulación de la siguiente cámara cardíaca al CI periférico utilizando la segunda señal de nivel eléctrico, por medio del microprocesador; y

notificar al microprocesador el aporte del pulso de estimulación como otro evento auricular o ventricular, por medio del CI periférico.

Además, en el método de control, cuando la unidad de control principal está en un estado de suspensión, el CI periférico puede activar la unidad de control principal a través de una interrupción al detectar la señal del electrocardiograma o detectar el aporte del pulso de estimulación, y en donde, una vez que la unidad de control principal está activada, la unidad de control principal procesa un evento actual sin responder a ninguna nueva interrupción hasta que la unidad de control principal completa el procesamiento del evento actual.

Además, el método de control también puede incluir:

transmitir el modo de estimulación establecido en el programador así como parámetros asociados con el modo de estimulación al CI periférico a través de la interfaz de programación y almacenar los parámetros en un conjunto de registros del CI periférico a través de la interfaz de programación; leer, por medio del microprocesador, los parámetros en el conjunto de registros a través de la interfaz en serie de microprocesador; y mostrar el modo de estimulación y los parámetros de funcionamiento del marcapasos cardíaco en una interfaz de usuario del programador.

Además, el método de control también puede incluir: establecer el modo de estimulación definido por un usuario como un grupo de bits de control de función; enviar valores del grupo de bits de control de función al sistema de marcapasos cardíaco a través de la interfaz de programación; y realizar el control de estimulación mediante el sistema de marcapasos cardíaco sobre la base de los valores del grupo de bits de control de función.

5 Además, en el método de control, el grupo de bits de control de función puede ser un grupo de bits.

El sistema de marcapasos cardíaco y sus métodos de control de acuerdo con la presente invención proporcionan los siguientes beneficios: la lógica de estimulación y las funciones de temporización son realizadas por *firmware* en el microprocesador, mientras que las capacidades de detección y aporte de pulsos son realizadas por el CI periférico. Esto permite el uso completo de los recursos internos del microprocesador moderno de potencia ultrabaja, lo que reduce la dependencia del sistema del CI periférico y disminuye el esfuerzo requerido para el diseño de circuitos digitales.

Breve descripción de los dibujos

La Figura 1 es un diagrama que ilustra esquemáticamente un sistema de marcapasos cardíaco y sus métodos de control según realizaciones de la presente invención.

Descripción detallada

El sistema de marcapasos cardíaco y sus métodos de control de la presente invención se describirán con mayor detalle a continuación con referencia al dibujo adjunto, así como a realizaciones particulares. Las características y ventajas de la invención serán más evidentes a partir de la siguiente descripción detallada, así como de las reivindicaciones adjuntas. Se ha de señalar que los dibujos adjuntos se proporcionan en una forma muy simplificada, no necesariamente presentada a escala, con el único propósito de facilitar la conveniencia y la claridad en la explicación de las realizaciones.

Con referencia a la Figura 1, la presente invención proporciona un sistema de marcapasos cardíaco que incluye un microprocesador 100 y un circuito integrado (CI) periférico 200, en el que el microprocesador 100 se puede comunicar con el CI periférico 200. Según la presente invención, la lógica de estimulación y las funciones de temporización son realizadas por *firmware* en el microprocesador 100, mientras que las capacidades de detección y aporte de pulsos son realizadas por el CI periférico 200. Esto permite el uso completo de los recursos internos del microprocesador 100 moderno de potencia ultrabaja, lo que reduce la dependencia del sistema del CI periférico 200 y disminuye el esfuerzo requerido para el diseño de circuitos digitales.

A continuación se explicarán detalladamente las conexiones entre los diversos componentes y las capacidades de los mismos según la presente invención.

Como se muestra en la Figura 1, el microprocesador 100 incluye una unidad de control principal (UCP) 1, un primer temporizador 2 (temporizador TA), un segundo temporizador 3 (temporizador TB), un puerto de entrada/salida (E/S) 4 y una interfaz en serie 5 de microprocesador. El primer temporizador 2, el segundo temporizador 3, el puerto de E/S 4 y la interfaz en serie 5 de microprocesador están conectados cada uno a la UCP 1. La UCP 1 está adaptada para realizar varios controles relacionados con la funcionalidad, incluyendo control de temporización de estimulación y configuración de parámetros de CI. El primer temporizador 2 incluye tres registros y el segundo temporizador 3 incluye seis registros, que están configurados para la temporización y el registro en tiempo real de eventos de electrocardiograma (EGM) o el tiempo de aporte real de pulsos de estimulación. El puerto de E/S 4 está configurado para aportar niveles altos y bajos para el control de estimulación del CI periférico 200, y la interfaz en serie 5 de microprocesador está prevista para permitir la comunicación de datos entre la UCP 1 y un circuito digital en el CI periférico 200.

El CI periférico 200 incluye un circuito digital y un circuito analógico. El circuito digital incluye una interfaz 6 de control de estimulación y detección, una unidad 7 de control de estimulación, una unidad 9 de control de detección, una interfaz en serie 11 de CI periférico, un conjunto 12 de registros, una interfaz 13 de programación, una unidad 15 de reloj de división de frecuencia interna y una unidad 16 de vigilancia. El circuito analógico incluye una bomba 8 de carga, un amplificador 10 de detección y un módulo 14 de antena.

La interfaz 6 de control de estimulación y detección está conectada eléctricamente al segundo temporizador 3, al puerto de E/S 4, a la unidad 7 de control de estimulación y a la unidad 9 de control de detección. El conjunto 12 de registros está conectado a la unidad 7 de control de estimulación, a la interfaz en serie 11 de CI periférico, a la unidad 9 de control de detección y a la interfaz 13 de programación. La interfaz en serie 11 de CI periférico está conectada además a la interfaz en serie 5 de microprocesador. La unidad 15 de reloj de división de frecuencia interna está conectada tanto al primer temporizador 2 como al segundo temporizador 3, y la unidad 16 de vigilancia está conectada al microprocesador 100. La bomba 8 de carga está conectada a la unidad 7 de control de estimulación, el amplificador 10 de detección está conectado a la unidad 9 de control de detección, y el módulo 14 de antena está conectado a la interfaz 13 de programación.

En la realización, cuando se produce un evento auricular o ventricular, el amplificador 10 de detección recibe una señal de EGM analógica en tiempo real y transfiere la señal de EGM analógica a la unidad 9 de control de detección. La unidad 9 de control de detección verifica la eficacia de la señal de EGM y genera una señal de detección auricular (AS) o una señal de detección ventricular (VS) basada en la señal de EGM. Además, envía la señal de AS o de VS a la interfaz 6 de control de estimulación y detección, y la interfaz 6 de control de estimulación y detección pasa la señal de AS o de VS al segundo temporizador a través de una primera línea de conexión eléctrica. Al recibir la señal de AS o de VS, el segundo temporizador registra el tiempo de aparición (TA) real del evento de EGM al que corresponde la señal en su registro interno en función del reloj de temporización del temporizador.

La UCP 1 está normalmente en un estado de suspensión. Al recibir la señal de AS o de VS, el segundo temporizador activa la UCP 1 para que la UCP 1 ejecute una rutina de servicio de interrupción correspondiente. La UCP 1 determina la próxima cámara cardíaca que ha de ser estimulada y el tiempo para que la siguiente cámara cardíaca sea estimulada en función del modo de estimulación actual y los establece en un registro de comparación del primer temporizador que funciona como un medio de control de escape. Cuando un valor del primer temporizador llega a ser igual que un valor del registro de comparación, la UCP 1 envía una solicitud de estimulación correspondiente a través de una segunda línea de conexión eléctrica a la interfaz 6 de control de estimulación y detección a través del puerto de E/S 4 y establece la cámara cardíaca que ha de ser estimulada. La interfaz 6 de control de estimulación y detección descodifica la solicitud de estimulación y transmite una señal de estimulación auricular (AP) o una señal de estimulación ventricular (VP) a la unidad 7 de control de estimulación.

La unidad 7 de control de estimulación está adaptada además para controlar y monitorizar el funcionamiento del circuito de la bomba 8 de carga, y la bomba 8 de carga permite el control de carga del circuito de estimulación. La unidad 15 de reloj de división de frecuencia interna está conectada tanto al primer temporizador 2 como al segundo temporizador 3 para proporcionar una base de temporización al primer temporizador 2 y al segundo temporizador 3 con una resolución de 1 mseg. Durante la estimulación, la unidad 9 de control de detección lleva a cabo el control de tal modo que el amplificador 10 de detección se enciende o se apaga. El conjunto 12 de registros está previsto para almacenar datos de la unidad 9 de control de detección, la unidad 7 de control de estimulación, la interfaz 13 de programación y el módulo 14 de antena, que pueden ser leídos por un programador a través del microprocesador 100. La comunicación de datos se puede llevar a cabo entre la interfaz en serie 11 de CI periférico y la interfaz en serie 5 de microprocesador. La interfaz 13 de programación es responsable de la recepción y verificación de datos del programa, la generación de interrupciones correspondientes y la transmisión de datos de acuerdo con los protocolos. El módulo 14 de antena convierte las señales de antena analógicas en señales digitales. La unidad 16 de vigilancia monitoriza el funcionamiento del sistema para evitar la aparición de fallos y errores de programa.

A continuación se describirán con mayor detalle los modos de funcionamiento de los temporizadores.

El primer temporizador 2 funciona en un modo de conteo ascendente. El primer temporizador 2 incluye un TACCR0 (primer registro de comparación) que funciona en un modo de conteo ascendente para el control de escape. Después de un evento de estimulación o detección, la UCP 1 establece un intervalo de escape para la siguiente estimulación en el primer registro de comparación. A medida que el primer temporizador 2 funciona en el modo de conteo ascendente, cuenta desde 0 hacia arriba hasta que expira el intervalo de escape, es decir, el valor del primer temporizador llega a ser igual que el valor establecido en el primer registro de comparación. Después genera una interrupción, y la UCP 1 envía una solicitud de estimulación al circuito de estimulación. El primer temporizador 2 incluye además: un TACCR1 (segundo registro de comparación) que funciona en un modo de comparación y está configurado para el control de un período refractario de detección auricular/ventricular; y un TACCR2 (tercer registro de comparación) que funciona en un modo de comparación y está configurado para el control de un período refractario de detección posventricular auricular. El denominado control de período refractario se refiere, durante el restablecimiento de los períodos refractarios de detección, al establecimiento de los bits VRP y PVARP correspondientes de una variable de control de estimulación (pc_ctrl) aparte del establecimiento de valores de los períodos refractarios de detección en TACCR1 y TACCR2. Cuando expira el período refractario, un bit correspondiente se establece en "0", y se determina si el evento es un evento de detección que se ha producido durante el período refractario mediante la verificación de un bit de control correspondiente.

El segundo temporizador 3 funciona en un modo continuo. El segundo temporizador 3 incluye: un TBCCR0 (cuarto registro de captura) que funciona en un modo de captura y está configurado para registrar el tiempo de aporte de pulsos de estimulación; un TBCCR1 (quinto registro de captura) que funciona en un modo de captura y está configurado para registrar el tiempo de detección auricular; un TBCCR6 (sexto registro de captura) que funciona en un modo de captura y está configurado para registrar el tiempo de detección ventricular; un TBCCR2 (séptimo registro de comparación) que funciona en un modo de comparación y genera una interrupción cada segundo. Se establece un sistema de reloj para todo el sistema basado en dichas interrupciones de un segundo. En la rutina de servicio de interrupción se usan cuatro *bytes* como un contador de tiempo que se puede incrementar en una unidad después de cada segundo durante un total de 136 años. Esta rutina de servicio de interrupción también puede proporcionar servicio para alguna solicitud de temporización (con una resolución de un segundo o más). En esta realización, el segundo temporizador 3 puede incluir además un octavo registro de comparación, un noveno registro de comparación y un décimo registro de comparación (no mostrados). El octavo registro de comparación funciona en un modo de comparación y está configurado para generar una interrupción que dura un período de tiempo en la resolución de milisegundos. Los registros de comparación noveno y décimo funcionan en un modo de comparación y están

configurados para generar eventos para escenarios de prueba que se pueden usar en las pruebas de verificación de la UCP 1.

Dependiendo del tipo de eventos, el tiempo de detección auricular, el tiempo de detección ventricular y el tiempo de aparición del evento de estimulación se congelan en los registros de captura del segundo temporizador 3. Por lo tanto, el cálculo del siguiente intervalo de escape está inmunizado contra demoras en la respuesta en tiempo real del *firmware* a las interrupciones. La detección auricular, la detección ventricular y las rutinas de servicio de interrupción de estimulación disponen los TA y las formas de los eventos en un búfer circular para que puedan servir como base para el cálculo del siguiente tiempo de estimulación.

Además, en el marcapasos, todas las acciones de estimulación están bajo el control de una variable de control de estimulación *pc_ctrl* y todas las acciones posteriores se determinan en función de los valores de bits en la variable.

Las definiciones de estos bits de estimulación se resumen en la siguiente Tabla 1 y se explican en detalle de la siguiente manera:

Bit 1: 1, durante un período VRP; por lo demás, 0

Bit 2: 1, durante un período PVARP; por lo demás, 0

Bit 3: 1, durante un período PANP; por lo demás, 0

Bit 4: evento de PVC

Bit 5: evento de PVC múltiple

Bit 6: cámara cardíaca: 1: V, 0: A

Bit 7: estimulación activada

Bit 8: configurado para indicar la aparición de un evento A anterior

Bit 9: configurado para indicar la aparición de un evento V anterior

Bit 10: establecido durante un período de inhibición

Bit 11: establecido durante un PMT

Bit 12: reserva

Tabla 1

7	6	5	4	3	2	1	0
PC_CTRL_ TGM	PC_CTRL_ CHAMBER_V	PC_CTRL_ RPVC	PC_CTRL_ PVC	PC_CTRL_ PANP	PC_CTRL_ PVARP	PC_CTRL_ VRP	PC_CTRL_ ARP
15	14	13	12	11	10	9	8
			PC_CTRL_ NM	PC_CTRL_ PMTNI	PC_CTRL_ INHIB	PC_CTRL_ VINT	PC_CTRL_ AINT

Preferiblemente, en la presente invención, una programación de parámetros se completa en una rutina de servicio de activación controlada por programa. Dichos parámetros se clasifican en dos conjuntos.

Un conjunto se almacena en una memoria de la UCP 1 para que la UCP pueda leer y escribir los parámetros directamente. Este conjunto de parámetros tiene dos copias de seguridad que se pueden validar por completo a intervalos regulares. Si una copia de seguridad falla en la validación, se puede restaurar sobre la base de la otra copia de seguridad. Si falla la validación de las dos copias de seguridad, los parámetros se pueden revertir a la configuración predeterminada de fábrica utilizando los datos almacenados en una memoria *flash*.

El otro conjunto se almacena en el conjunto 12 de registros del CI periférico, y las operaciones de lectura/escritura con respecto a los parámetros en el mismo se han de realizar a través de las interfaces en serie. Dado que las modificaciones en el CI periférico a menudo implican la modificación de los bits, para prescindir de la necesidad de intercambiar dos *bytes* entre las interfaces en serie para la modificación de cualquier bit (o cualquier combinación de bits), una copia del conjunto de registros se guarda en una memoria y otra copia del mismo misma se reserva en el programador. Además, la memoria puede guardar dos copias del conjunto de registros. La validación y restauración

de estos parámetros es similar a la del primer conjunto. Estas comprobaciones periódicas pueden evitar errores de uniformidad a través de las memorias.

Además, es preferible que las interrupciones solo se habiliten cuando la UCP 1 está en el estado de suspensión. Como tal, ante la aparición de un evento, como detección auricular, detección ventricular, programación o expiración del primer o segundo temporizador 2 o 3, la UCP 1 se activará e introducirá la rutina de servicio de interrupción para el procesamiento relacionado. Una vez que se ha activado la UCP 1, las interrupciones globales se inhabilitan (pero las interrupciones que se han producido no se perderán) durante el funcionamiento de la UCP que dura varios milisegundos (hasta 3-6 ms). Sigue la finalización de la rutina de servicio de interrupción actual, la interrupción pendiente en la secuencia se manejará de acuerdo con su prioridad. En esta realización, dado que no se permiten interrupciones anidadas, el sistema se comporta de manera determinista. Este diseño simplifica no solo el procesamiento de programación y otros eventos asincrónicos y eventos cardíacos, sino también la verificación del rendimiento de estimulación, en particular el comportamiento del sistema relacionado con la propiedad de temporización de estimulación.

Por consiguiente, la presente invención también proporciona un método de control de un sistema de marcapasos cardíaco que usa el sistema de marcapasos cardíaco tal como se describe más arriba, y que incluye las etapas detalladas a continuación.

En la Etapa 1, cuando el CI periférico detecta un evento cardíaco a través de una señal de EGM o detecta el aporte de un pulso de estimulación, notifica al microprocesador un evento auricular o ventricular cambiando un nivel de voltaje en la primera línea de conexión eléctrica. El segundo temporizador captura la primera señal de nivel eléctrico que representa el evento auricular o ventricular y registra el TA real del evento auricular o ventricular en un registro de captura del segundo temporizador para que quede registrado el tiempo de aparición del evento auricular o ventricular.

El microprocesador está normalmente en el estado de suspensión y se activará mediante una interrupción al detectar la señal de EGM o el aporte del pulso de estimulación. Una vez que el microprocesador está activado, la UCP procesa el evento actual sin responder a ninguna nueva interrupción hasta que completa el procesamiento del evento actual.

En la Etapa 2, cuando el microprocesador captura el evento auricular o ventricular, establece la siguiente cámara cardíaca que ha de ser estimulada en función del modo de estimulación actual y calcula el tiempo para la siguiente estimulación. Estos parámetros se configuran entonces en un registro de comparación del primer temporizador. Cuando un valor del primer temporizador llega a ser igual que un valor del registro de comparación, el microprocesador envía una solicitud de estimulación de la siguiente cámara cardíaca al CI periférico cambiando un nivel de voltaje en la segunda línea de conexión eléctrica.

En la Etapa 3, el CI periférico notifica al microprocesador el aporte del pulso de estimulación como otro evento auricular o ventricular.

Además, el sistema de marcapasos cardíaco también puede estar provisto de un programador externo que puede llevar a cabo una comunicación inalámbrica con el sistema. De modo similar, la detección auricular, la detección ventricular y las rutinas de servicio de interrupción de estimulación concentran las TA y las formas de los eventos en dos bytes como marcadores con marca de tiempo y los cargan en el programador. A diferencia de los tradicionales, estos marcadores cargados en el programador están asociados con información de tiempo basada en el esquema de tiempo del marcapasos. Sobre la base de estos marcadores con marca de tiempo, el programador puede proporcionar al usuario datos más precisos sobre los intervalos en tiempo real. Los marcadores con marca de tiempo también pueden proporcionar una herramienta potente para la verificación y prueba del sistema. El programador está equipado con una interfaz de usuario que permite ajustes en los parámetros del dispositivo médico implantado. Por ejemplo, el microprocesador puede transferir de forma inalámbrica configuraciones para la amplitud de estimulación y el umbral de detección a la unidad de registro en el módulo digital del CI periférico a través de las interfaces en serie.

En consecuencia, también se proporciona otro método de control del sistema de marcapasos cardíaco, que incluye las etapas consistentes en:

transmitir, mediante el programador externo, un modo de estimulación y parámetros asociados al CI periférico del sistema de marcapasos cardíaco a través de la interfaz de programación y almacenar los parámetros en la unidad de conjunto de registros del CI periférico a través de la interfaz de programación; leer, por medio del microprocesador, los parámetros en la unidad de conjunto de registros a través de la interfaz en serie de microprocesador; y ajustar el modo de funcionamiento y los parámetros del marcapasos cardíaco en la interfaz de usuario del programador.

Además, los parámetros asociados con el modo de estimulación pueden incluir un límite de frecuencia inferior y/o un límite de frecuencia de seguimiento superior.

Además, los parámetros del dispositivo médico pueden incluir una amplitud de estimulación y/o un umbral de detección.

Además, el modo de estimulación puede realizar entradas en la interfaz de usuario del programador externo en virtud de AAI, VVI o DDD. Una aplicación del programador externo puede convertir el modo de estimulación en un grupo de

bits, y el microprocesador puede realizar posteriormente un procesamiento lógico sobre un comportamiento de sistema correspondiente al modo de estimulación basado en el grupo de bits convertido. En particular, como no hay ningún control directo sobre los interruptores de detección del CI periférico, la detección auricular y ventricular se habilita independientemente de que el modo sea AAI, VVI o DDD.

- 5 La conversión del modo de estimulación al grupo de bits se ilustra adicionalmente con referencia a la siguiente Tabla 2.

Tabla 2

	7	6	5	4	3	2	1	0
	NM	DAV	I/T	VP	AP	DS	VS	AS
AAI	0	0	0	0	1	0	0	1
AAT	0	0	1	0	1	0	0	1
AOO	0	0	0	0	1	0	0	0
OA0	0	0	0	0	0	0	0	1
VVI	0	0	0	1	0	0	1	0
VVT	0	0	1	1	0	0	1	0
VOO	0	0	0	1	0	0	0	0
OVO	0	0	0	0	0	0	1	0
DDD	0	0	1	1	1	1	1	1
DDI	0	0	0	1	1	1	1	1

El sistema de marcapasos cardíaco y los métodos de control del mismo según la presente invención ofrecen las siguientes ventajas:

- 10 En primer lugar, el control de la amplitud de estimulación, la anchura de pulso y la sensibilidad de detección, etc., se logra utilizando un grupo de registros en el CI periférico desarrollado por la presente invención. La UCP y el CI periférico se comunican entre sí a través de las interfaces periféricas en serie (SPI). No es necesario un control lógico de la estimulación y la temporización de cámaras cardíacas para escribir el grupo de registro ASIC, solo en caso de modificaciones en la amplitud de estimulación, la anchura de pulso, el control de sensibilidad de detección, etc. Las operaciones de escritura en el grupo de registro ASIC son realizadas por el usuario. Además, las operaciones de lectura/escritura en los registros ASIC se completan una sola vez después de que un programa de telemetría active la UCP.

- 20 En segundo lugar, el sistema de marcapasos cardíaco de la presente invención es capaz de detectar el TA de estimulación (con una precisión de un milisegundo), y el tiempo para la siguiente estimulación se puede calcular mediante la rutina de servicio de interrupción que puede obtener la información de tiempo actual leyendo el contador de TB TBR antes de configurar el intervalo de escape en el TACCRO. Por lo tanto, la granularidad de control para el intervalo de estimulación puede ser tan fina como dentro de un intervalo de 2 milisegundos.

- 25 En tercer lugar, la comunicación entre el microprocesador y el *hardware* periférico, por ejemplo para operaciones de lectura/escritura en los registros en el circuito digital, se lleva a cabo a través de las interfaces en serie. Si todas las tareas relacionadas con el control de estimulación se realizaran de esa manera, se desperdiciaría tiempo y esfuerzo. De acuerdo con la presente invención, las operaciones de lectura/escritura en los registros de *hardware* solo son necesarias para interacciones con el programador, por ejemplo para la configuración de la amplitud de estimulación, anchura de pulso, etc., mientras se controla la temporización de estimulación con una granularidad de varios minutos, segundos o milisegundos, como la selección de la estimulación de la cámara cardíaca o la solicitud de estimulación por parte del *hardware*, se lleva a cabo mediante configuración de un nivel alto/bajo a través del puerto de E/S.

La descripción anterior presenta simplemente unas pocas realizaciones preferidas de la presente invención y no limita el alcance de la misma en ningún sentido. Todos los cambios o modificaciones realizados a la luz de la anterior descripción por cualquier persona con experiencia ordinaria en la técnica entran dentro del alcance de protección establecido en las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un sistema de marcapasos cardíaco, que comprende:

un microprocesador (100), que comprende una unidad de control principal (1), un primer temporizador (2), un segundo temporizador (3), puertos de entrada/salida (4) y una interfaz en serie (5) de microprocesador, en donde el primer temporizador (2), el segundo temporizador (3), los puertos de entrada/salida (4) y la interfaz en serie (5) de microprocesador están conectados a la unidad de control principal (1); y

un CI periférico (200), que comprende una interfaz (6) de control de estimulación y detección, una unidad (7) de control de estimulación, una unidad (9) de control de detección y una interfaz en serie (11) de CI periférico, estando la interfaz (6) de control de estimulación y detección conectada a la unidad (7) de control de estimulación y a la unidad (9) de control de detección,

en donde el segundo temporizador (3) y los puertos de entrada/salida (4) están configurados para comunicarse con la interfaz (6) de control de estimulación y detección usando una primera señal de nivel eléctrico y una segunda señal de nivel eléctrico, respectivamente; la interfaz (6) de control de estimulación y detección, al detectar un evento auricular o ventricular, está configurada para notificar al segundo temporizador el evento auricular o ventricular utilizando la primera señal de nivel eléctrico; los puertos de entrada/salida (4) están configurados para enviar una solicitud de estimulación a la interfaz (6) de control de estimulación y detección utilizando la segunda señal de nivel eléctrico; la interfaz en serie (5) de microprocesador está conectada eléctricamente a la interfaz en serie (11) de CI periférico; el microprocesador (100) está configurado para controlar el CI periférico (200) con el fin de configurar parámetros mediante el uso de datos comunicados entre las interfaces en serie, y el microprocesador (100) y el CI periférico (200) están en circuitos integrados diferentes.

2. El sistema de marcapasos cardíaco de la reivindicación 1, en el que, cuando la unidad de control principal (1) está en estado de suspensión, el CI periférico (200) está configurado para activar la unidad de control principal (1) a través de una interrupción al detectar el evento auricular o ventricular a través de una señal de electrocardiograma o al detectar el aporte de un pulso de estimulación, y en el que, una vez que la unidad de control principal (1) está activada, la unidad de control principal (1) está configurada para procesar un evento actual sin responder a ninguna nueva interrupción hasta que la unidad principal la unidad de control (1) completa el procesamiento del evento actual.

3. El sistema de marcapasos cardíaco de la reivindicación 1, en el que el segundo temporizador (3) comprende una pluralidad de registros de captura, en el que, cuando el CI periférico (200) detecta una señal de electrocardiograma o detecta el aporte de un pulso de estimulación, el CI periférico (200) está configurado para notificarlo al segundo temporizador (3) utilizando la primera señal de nivel eléctrico, el segundo temporizador (3) está configurado para capturar la primera señal de nivel eléctrico indicativa del evento auricular o ventricular, la primera señal de nivel eléctrico correspondiente a un tiempo real de aparición del evento auricular o ventricular, y el segundo temporizador (3) está configurado para registrar el tiempo real de aparición del evento auricular o ventricular en uno de los múltiples registros de captura.

4. El sistema de marcapasos cardíaco de la reivindicación 3, en el que: el CI periférico (200) comprende además una interfaz (13) de programación configurada para comunicarse con un programador; el sistema de marcapasos cardíaco está configurado para combinar información indicativa del evento auricular o ventricular con información que indica el tiempo real de aparición a través de la interfaz (13) de programación y está configurado para enviar la información combinada al programador.

5. El sistema de marcapasos cardíaco de la reivindicación 1, en el que, cuando el microprocesador (100) está configurado para capturar el evento auricular o ventricular:

el microprocesador (100) está configurado para establecer la siguiente cámara cardíaca que ha de ser estimulada en función de un modo de estimulación actual, y está configurado para calcular un tiempo para que la próxima cámara cardíaca sea estimulada y está configurado para almacenar el tiempo para que la próxima cámara cardíaca sea estimulada en un registro de comparación del primer temporizador (2), y, cuando un valor del primer temporizador (2) llega a ser igual que un valor del registro de comparación, el microprocesador (100) está configurado para enviar una solicitud de estimulación de la siguiente cámara cardíaca al CI periférico (200) usando la segunda señal de nivel eléctrico; y

el CI periférico (200) está configurado para notificar al microprocesador (100) el aporte de un pulso de estimulación como otro evento auricular o ventricular.

6. El sistema de marcapasos cardíaco de la reivindicación 1, en el que el CI periférico (200) comprende además una interfaz (13) de programación configurada para comunicarse con un programador; en el que el programador está configurado para establecer un modo de estimulación definido por un usuario como un grupo de bits de control de función, y el sistema de marcapasos cardíaco está configurado para realizar un control de estimulación basado en valores del grupo de bits de control de función; y en el que los valores del grupo de bits de control de función están configurados para ser enviados al sistema de marcapasos cardíaco a través de la interfaz (13) de programación.

7. El sistema de marcapasos cardíaco de la reivindicación 6, en el que el grupo de bits de control de función es un grupo de bits.

8. El sistema de marcapasos cardíaco de la reivindicación 1, en el que el primer temporizador (2) está configurado para funcionar en un modo de conteo ascendente y el segundo temporizador (3) está configurado para funcionar en un modo continuo,

en donde: el primer temporizador (2) comprende un primer registro de comparación, un segundo registro de comparación y un tercer registro de comparación, el primer registro de comparación funciona en un modo de comparación y está configurado para el control del intervalo de escape, el segundo registro de comparación funciona en un modo de comparación y está configurado para el control de un período refractario de detección auricular/ventricular, el tercer registro de comparación funciona en un modo de comparación y está configurado para el control de un período refractario de detección posventricular auricular;

el segundo temporizador (3) comprende un cuarto registro de captura, un quinto registro de captura, un sexto registro de captura y un séptimo registro de comparación, el cuarto registro de captura funciona en un modo de captura y está configurado para registrar el tiempo de aporte de un pulso de estimulación, el quinto registro de captura funciona en un modo de captura y está configurado para registrar el tiempo de detección auricular real, el sexto registro de captura funciona en un modo de captura y está configurado para registrar el tiempo de detección ventricular real, el séptimo registro de comparación funciona en un modo de comparación y está configurado para generar una interrupción y proporcionar un sistema de reloj para el sistema de marcapasos cardíaco.

9. El sistema de marcapasos cardíaco de la reivindicación 1, en el que el CI periférico (200) comprende un circuito digital que comprende la interfaz (6) de control de estimulación y detección, la unidad (7) de control de estimulación, la unidad (9) de control de detección, la interfaz en serie (11) de CI periférico, un conjunto (12) de registros, una interfaz de programación (13) y una unidad (15) de reloj de división de frecuencia interna; el conjunto (12) de registros conectado eléctricamente a la unidad (7) de control de estimulación, a la interfaz en serie (11) de CI periférico, a la unidad (9) de control de detección y a la interfaz (13) de programación; la unidad (15) de reloj de división de frecuencia interna conectada eléctricamente al primer temporizador (2) y al segundo temporizador (3).

10. El sistema de marcapasos cardíaco de la reivindicación 6, en el que el modo de estimulación establecido en un programador así como los parámetros asociados con el modo de estimulación están configurados para ser transmitidos al CI periférico (200) a través de la interfaz (13) de programación y los parámetros están configurados para ser almacenados en el conjunto (12) de registros del CI periférico (200) a través de la interfaz (13) de programación, el microprocesador (100) está configurado para leer los parámetros en el conjunto (12) de registros a través de la interfaz en serie (5) de microprocesador, y el modo de estimulación y los parámetros de funcionamiento están configurados para ser mostrados en una interfaz de usuario del programador.

11. El sistema de marcapasos cardíaco de la reivindicación 9, en el que el CI periférico (200) comprende además un circuito analógico que comprende una bomba (8) de carga, amplificadores (10) de detección y un módulo (14) de antena; la bomba (8) de carga conectada a la unidad (7) de control de estimulación; los amplificadores (10) de detección conectados a la unidad (9) de control de detección; el módulo (14) de antena conectado a una interfaz (13) de programación.

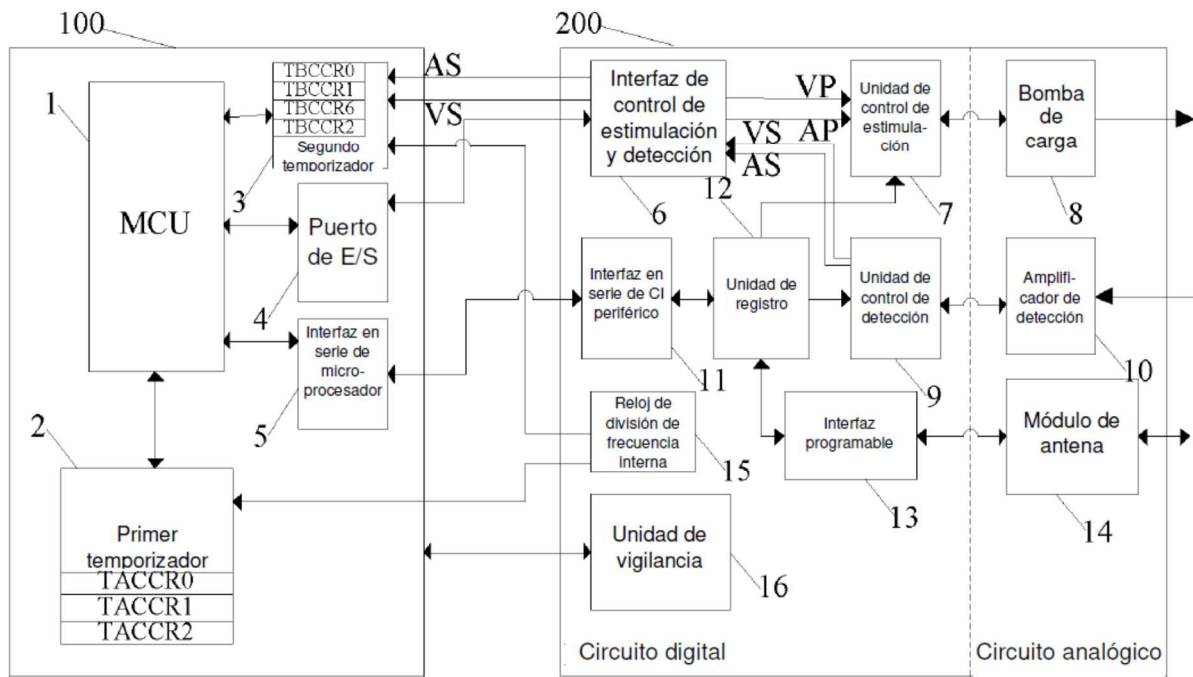


Fig. 1