

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 779 317**

51 Int. Cl.:

H04B 1/7163 (2011.01)

H04W 52/02 (2009.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.01.2015** **PCT/CA2015/000007**

87 Fecha y número de publicación internacional: **16.07.2015** **WO15103692**

96 Fecha de presentación y número de la solicitud europea: **07.01.2015** **E 15735292 (3)**

97 Fecha y número de publicación de la concesión europea: **26.02.2020** **EP 3092722**

54 Título: **Sistemas relacionados con la radiodifusión de banda ultra ancha que comprenden un salto dinámico de frecuencia y de ancho de banda**

30 Prioridad:

09.01.2014 US 201461925290 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

14.08.2020

73 Titular/es:

**GESTION VALEO SOCIETE EN COMMANDITE
(VALEO MANAGEM L.P.) (100.0%)
355 Peel Street Suite 503
Montreal, Quebec H3C 2G9, CA**

72 Inventor/es:

**NABKI, FRÉDÉRIC;
DESLANDES, DOMINIC;
DESMARAIS, ALEXANDRE;
VUONG, ANHKIET;
BOUNIF, ANIS;
HAO, WANG YU y
PHAM, WILLIAM**

74 Agente/Representante:

GONZÁLEZ PECES, Gustavo Adolfo

ES 2 779 317 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistemas relacionados con la radiodifusión de banda ultra ancha que comprenden un salto dinámico de frecuencia y de ancho de banda

Campo de la invención

- 5 Esta invención se refiere a comunicaciones inalámbricas de banda ultra ancha y más específicamente a sistemas de comunicaciones que explotan transmisores sin mezclador y receptores basados en energía.

Antecedentes de la invención

- 10 La tecnología de banda ultra ancha (UWB) es una tecnología inalámbrica para la transmisión de grandes cantidades de datos digitales como impulsos codificados modulados en un espectro de frecuencia muy amplio con muy baja potencia en una distancia corta. Dicha transmisión basada en pulsos es una alternativa a la transmisión que usa una onda sinusoidal que a continuación se enciende o apaga, para representar los estados digitales, tal como se emplea dentro de los estándares y sistemas de comunicación inalámbrica actuales como el IEEE 802.11 (Wi-Fi), el IEEE 802.15 redes de área personal inalámbricas (PAN), el IEEE 802.16 (WiMAX), el sistema de telecomunicaciones móviles universal (UMTS), el sistema global para comunicaciones móviles (GSM), el servicio general de radio por paquetes (GPRS) y aquellos que acceden a las bandas industrial, científica y médica (ISM) y las telecomunicaciones móviles internacionales 2000 (IMT-2000).

- 20 La UWB se conocía anteriormente como "radio de pulso", pero la Comisión federal de comunicaciones (FCC) y el Sector de radiocomunicaciones de la unión internacional de telecomunicaciones (UIT-R) definen actualmente la UWB en términos de una transmisión desde una antena para la que el ancho de banda de la señal emitida supera el menor de entre los 500 MHz o el 20 % de la frecuencia central. Por lo tanto, los sistemas basados en pulsos donde cada pulso transmitido ocupa todo el ancho de banda UWB o un agregado de al menos 500 MHz de la portadora de banda estrecha; por ejemplo, la multiplexación por división de frecuencia ortogonal (OFDM) puede obtener acceso al espectro UWB bajo las reglas. Las velocidades de repetición de pulso pueden ser bajas o muy altas. Los radares UWB basados en pulsos y los sistemas de formación de imágenes tienden a usar velocidades de repetición bajas (normalmente en el intervalo de 1 a 100 megapulsos por segundo). Por otro lado, los sistemas de comunicaciones favorecen velocidades de repetición altas (normalmente en el intervalo de uno a dos gigapulsos por segundo), permitiendo de este modo unos sistemas de comunicaciones de corto alcance en gigabits por segundo. Como cada pulso en un sistema UWB basado en pulsos ocupa un gran ancho de banda, incluso todo el ancho de banda UWB, tales sistemas son relativamente inmunes al desvanecimiento por trayectos múltiples pero no a la interferencia entre símbolos, a diferencia de los sistemas basados en modulación de portadora que están sujetos tanto al desvanecimiento profundo como a la interferencia entre símbolos (ISI).

- 35 La comunicación inalámbrica basada en pulsos ha recorrido un largo camino desde que la Comisión federal de comunicaciones (FCC) la permitió por primera vez. Capaz de ofrecer, o bien altas velocidades de datos o transmisiones muy eficientes energéticamente en intervalos cortos, se han desarrollado múltiples técnicas para la comunicación de banda ultra ancha (UWB), que incluyen la multiplexación por división de frecuencia ortogonal multibanda (MB-OFDM), radio de impulso (UWB-IR) y modulación de frecuencia (FM-UWB) cada una con sus puntos fuertes específicos. El potencial para las comunicaciones de muy baja potencia y alcance preciso ha visto la inclusión de radios UWB en múltiples estándares destinados a diferentes aplicaciones como las redes de área personal inalámbricas (WPAN) de baja velocidad con IEEE 802.15.4a y más recientemente redes de área corporal inalámbricas (WBAN) con IEEE 802.15.6.

- 40 Los sistemas UWB son adecuados para aplicaciones de corta distancia en una variedad de entornos, tal como se representa en la figura 1, incluidas las interconexiones de dispositivos y periféricos, como se ejemplifica en el primer entorno 110 residencial, redes de sensores, como se ejemplifica en el segundo entorno 120 residencial, control y comunicaciones, como se ejemplifica en el entorno 130 industrial, sistemas médicos, como se ejemplifica en las imágenes 150 médicas, y redes de área personal (PAN), como se ejemplifica en la PAN 140. Debido a los bajos niveles de emisión permitidos por las agencias reguladoras, tales sistemas UWB tienden a ser aplicaciones de interior de corto alcance, pero sería evidente que pueden considerarse una variedad de otras aplicaciones donde tales restricciones regulatorias se relajen y/o no están presentes para cumplir con, por ejemplo, los requisitos militares y civiles para comunicaciones entre individuos, dispositivos electrónicos, centros de control y sistemas electrónicos.

- 50 Debido a la corta duración de los pulsos UWB, en principio es más fácil diseñar velocidades de datos altas y la velocidad de datos puede intercambiarse por un intervalo en muchos casos añadiendo energía de pulso por bit de datos, con las técnicas de integración o codificación apropiadas. Además, UWB soporta sistemas de localización y seguimiento en tiempo real (usando mediciones de distancia entre radios y enfoques de localización basados en el tiempo de llegada de precisión) que, además de sus capacidades de precisión y baja potencia, la hacen adecuada para entornos sensibles a la radiofrecuencia, tal como muchos entornos médicos. Una característica adicional de UWB es su corto tiempo de radiodifusión.

Al considerar muchas aplicaciones, tales como las redes de sensores inalámbricas y la electrónica portátil, los transceptores UWB deberían estar funcionalmente altamente integrados para una huella baja, soportar la fabricación

de bajo coste y alto volumen, y ser eficientes energéticamente con el fin de funcionar con una fuente de energía limitada, por ejemplo, una batería, una célula solar interior, una célula solar exterior pequeña, o aquellas desarrolladas a partir de tecnologías en evolución tales como gradientes térmicos, flujo de fluidos, células de combustible pequeñas, cosechadoras de energía piezoeléctricas, baterías de micromaquinadas y energía sobre fibra óptica. UWB se ha considerado durante mucho tiempo una tecnología prometedora para estas aplicaciones. Usando pulsos discretos como modulación, es posible implementar un esquema de ciclo de trabajo eficaz mientras el transmisor no está activo, véase por ejemplo Hamdi y col., en "A Low-Power OOK Ultra-Wideband Receiver with Power Cycling" (Proc. IEEE New Circuits and Systems Conference 2011, págs. 430-433), que pueden mejorarse aún más usando una modulación por manipulación de encendido-apagado (OOK). Además, algunas frecuencias de operación UWB, entre 3,1 GHz y 10,6 GHz, por ejemplo, de acuerdo con lo aprobado por la FCC para sistemas de comunicación UWB en interiores, véase por ejemplo "First Report and Order in the Matter of Revision of Part 15 of the Commission's Rules Regarding Ultra-Wideband Transmission Systems (FCC, ET-Docket 98-153, FCC 02-48)", permiten pequeñas antenas que pueden integrarse fácilmente en una solución global de sensor de huella reducida.

Con el fin de generar impulsos muy cortos que se ajusten a una máscara de densidad de espectro de potencia (PSD), se han intentado múltiples enfoques dentro de la técnica anterior, cada uno de los cuales tiene diferentes puntos fuertes y desventajas. La mayor parte del trabajo se relaciona con el modelado de un impulso numérico corto mediante el filtrado, véase por ejemplo Jazairli y col., en "An Ultra-Low-Power Frequency-Tunable UWB Pulse Generator using 65nm CMOS Technology", (IEEE Int. Conf. En Ultra-Wideband, 2010, págs. 1-4) y Sim y col., en "A CMOS UWB Pulse Generator for 6-10 GHz Applications" (IEEE Microwave and Wireless Components Letters, Vol. 19(2), págs. 83-85), o usando un oscilador y un mezclador para convertir la señal de manera ascendente, véase por ejemplo Y. Zheng y col., "A 0.18 μ m CMOS 802.15.4a UWB Transceiver for Communication and Localization" (IEEE Int. Solid-State Circuits Conference, 2008, págs. 118-600). Sin embargo, el filtrado de impulsos cortos requiere componentes pasivos voluminosos y genera un patrón de pulso fijo mientras que la mezcla usa un oscilador junto con un mezclador con un alto consumo de potencia pero proporciona flexibilidad de espectro.

Dentro de los sistemas de baja potencia, controlar la PSD transmitida es muy importante para maximizar la utilización del espectro mediante el modelado adecuado de los pulsos. Sin embargo, en otras aplicaciones y regímenes de operación, evitar ciertas bandas de frecuencia puede ser un requisito con el fin de reducir el ruido y la interferencia de señal resultante, o bien para la señal UWB u otras señales. Por ejemplo, el sistema de posicionamiento global (GPS) explota señales de muy baja potencia, en general dentro del ruido, a 1575.42 MHz, 1227.60 MHz, 1380.05 MHz, 1379.913 MHz y 1 176.45 MHz para las bandas L1 a L5 respectivamente, véase por ejemplo "On the UWB System Coexistence with GSM 900, UMTS/WCDMA, and GPS" (IEEE J. Sel. Area in Comms., Vol. 20(9), págs. 1712-1721). Si bien la mezcla puede usarse para sintonizar la frecuencia central de un transmisor, en general a lo largo de canales estandarizados como en los estándares IEEE, tales sistemas en general usan pulsos con anchos de banda relativamente pequeños para separar los canales, y aparte de omitir ciertas frecuencias centrales no pueden ajustar de manera adaptable su utilización espectral. Si bien con MB-OFDM puede lograrse un buen uso espectral y sintonización a través de la combinación de múltiples canales de ancho de banda más pequeños, al mismo tiempo estos enfoques son más adecuados para aplicaciones de alta velocidad de datos debido a los aumentos en la complejidad del transmisor y el uso de energía.

ANH-KIET VUONG Y COL., "A low-power digitally programmable impulse radio ultra wideband transmitter with pulse shape control", NEW CIRCUITS AND SYSTEMS CONFERENCE (NEWCAS), 2012 IEEE 10TH INTERNATIONAL, IEEE, 17 de Junio de 2012, ISBN 978-1-4673-0857-1, págs. 537 - 540, XP032248140, describe un transmisor programable digitalmente para radio de impulso de banda ultra ancha usando un esquema de modulación de manipulación encendido-apagado. El transmisor comprende un generador de pulsos, un oscilador de anillo controlado por tensión (VCRO), un amplificador de ganancia variable (VGA), un excitador de antena y un controlador de ciclo de potencia. El generador de pulsos produce un pulso Gaussiano programable a intervalos de reloj cuando la señal de datos es alta. El pulso se convierte de manera ascendente por un oscilador de anillos de múltiples bucles modificado. El VGA compensa la dependencia de frecuencia de la amplitud de pulso y un excitador alimenta la antena. Un controlador de ciclo de potencia enciende o apaga las diferentes partes para reducir el consumo de potencia.

RASLEN HAMDY Y COL., "A low-power OOK ultra-wideband receiver with power cycling", NEW CIRCUITS AND SYSTEMS CONFERENCE (NEWCAS), 2011, IEEE 9TH INTERNATIONAL, IEEE, 26 de Junio de 2011, ISBN 978-1-61284-135-9, págs. 430 - 433, XP031926269, describe un receptor de banda ultra ancha de radio de impulso CMOS que soporta el esquema de modulación de manipulación encendido-apagado. El receptor comprende un amplificador de ruido bajo (LNA), un amplificador de extremo único a diferencial, un amplificador cuadrado, un amplificador limitador, un integrador, un comparador y un controlador de ciclo de potencia.

El documento EP 1238501 describe un transmisor adaptativo de forma de onda que condiciona y/o modula la fase, la frecuencia, el ancho de banda, la amplitud y/o la atenuación de los pulsos de banda ultra ancha (UWB). El transmisor limita por banda las señales UWB dentro de los límites espectrales para su uso en aplicaciones de comunicación, posicionamiento y/o radar. El transmisor incluye una fuente UWB de bajo nivel (por ejemplo, Un generador de pulsos o un oscilador dependiente del tiempo), un adaptador de forma de onda (por ejemplo, un filtro digital o analógico, un modelador de pulsos y/o un atenuador variable de tensión), un amplificador de potencia y una antena para irradiar unas señales UWB limitadas por banda y/o moduladas. Cuando el oscilador tiene frecuencia cero y emite una polarización de CC, un generador de pulsos de bajo nivel impulsa-excita un filtro de paso de banda para producir una

señal UWB que tiene una frecuencia central ajustable y un ancho de banda deseado basándose en una característica del filtro. El transmisor UWB es capaz de altas frecuencias de repetición de pulso y velocidades de datos en cientos de megabits por segundo o más, agilidad de frecuencia sobre una base de pulso a pulso permitiendo salto de frecuencia si se desea, y extensibilidad desde debajo de HF a frecuencias de onda milimétrica.

- 5 En consecuencia, sería ventajoso que un transmisor UWB explotara un oscilador bajo demanda con el fin de convertir el pulso ascendente, eliminando de este modo la necesidad de un mezclador separado. Sería más beneficioso que el transmisor UWB sea compatible con la lógica CMOS y que la generación de pulso y el oscilador sean sintonizables digitalmente con el fin de proporcionar control sobre el ancho de banda de pulso y la frecuencia central y ser capaces de ajustes rápidos de frecuencia en el orden de la velocidad de repetición de pulso (PRR). Dichos transmisores UWB, 10 ventajosamente, en comparación con los transmisores UWB MB-OFDM, proporcionan configuración espectral, cambiando secuencialmente el espectro transmitido usando un esquema de salto dinámico de frecuencia y ancho de banda. Sería más beneficioso para un transmisor UWB de este tipo ofrecer un ciclo de trabajo dinámico con un tiempo de encendido rápido y una modulación OOK para proporcionar un consumo de potencia reducido al explotar el ciclo de trabajo bajo de un símbolo UWB-IR y el hecho de que solo la mitad de los símbolos necesitan enviar energía.
- 15 Otros aspectos y características de la presente invención serán evidentes para los expertos en la materia tras la revisión de la siguiente descripción de las realizaciones específicas de la invención junto con las figuras adjuntas.

Es un objeto de la presente invención mitigar las limitaciones dentro de la técnica anterior en relación con las comunicaciones inalámbricas de banda ultra ancha y más específicamente los sistemas de comunicaciones que explotan transmisores sin mezclador y receptores basados en energía.

- 20 Un primer aspecto de la invención proporciona un transmisor de acuerdo con la reivindicación 1.

El transmisor de banda ultra ancha de radio de impulso puede explotar el salto dinámico de frecuencia y/o de ancho de banda permitiendo el ajuste dinámico de la densidad de espectro de potencia emitida.

El ajuste dinámico puede establecerse mediante la recepción de una secuencia de pulso de entrenamiento inalámbrico.

- 25 El receptor puede ser un receptor de detección de energía.

De acuerdo con una realización de la invención, se proporciona un enlace inalámbrico que comprende un transmisor que soporta la operación como una radio de impulso con salto dinámico de frecuencia y de ancho de banda de pulso que permite el ajuste dinámico de la densidad de espectro de potencia emitida, y un receptor que soporta la operación como un receptor de radio de impulso con ajuste de configuración dinámica para el transmisor.

- 30 De acuerdo con una realización de la invención, se proporciona un dispositivo que comprende: un transmisor que soporta la operación como una radio de impulso con salto dinámico de frecuencia y de ancho de banda de pulso que permite el ajuste dinámico de la densidad de espectro de potencia emitida; un receptor que soporta la operación como un receptor de radio de impulso con ajuste de configuración dinámica para el transmisor; un primer circuito de control de potencia que enciende y apaga selectivamente porciones predeterminadas del transmisor en función de los datos 35 que se transmiten; y un segundo circuito de control de potencia que enciende y apaga selectivamente porciones predeterminadas del receptor en función de los datos que se reciben.

Los pulsos secuenciales pueden ser al menos una de diferentes frecuencias y fases diferentes.

- 40 De acuerdo con una realización de la invención, se proporciona un transmisor que soporta la operación como una radio de impulso con salto dinámico de frecuencia y de ancho de banda de pulso que permite el ajuste dinámico de la densidad de espectro de potencia emitida sin conversión ascendente de los datos que se transmiten.

Un segundo aspecto de la invención proporciona un dispositivo de acuerdo con la reivindicación 7.

Otros aspectos y características de la presente invención serán evidentes para los expertos en la materia tras la revisión de la siguiente descripción de las realizaciones específicas de la invención junto con las figuras adjuntas.

- 45 A continuación, se describirán las realizaciones de la presente invención, por medio de solo un ejemplo, haciendo referencia a las figuras adjuntas, en las que:

La figura 1 representa aplicaciones de transmisores, receptores y sistemas UWB de acuerdo con las realizaciones de la invención;

La figura 2 representa un diagrama de bloques de un transmisor UWB de acuerdo con una realización de la invención;

- 50 La figura 3 representa un generador de pulsos gaussiano para un transmisor UWB de acuerdo con una realización de la invención;

La figura 4 representa un oscilador de anillo controlado por tensión para un transmisor UWB de acuerdo con una realización de la invención;

La figura 5 representa una célula de retraso programable digitalmente para un transmisor UWB de acuerdo con

una realización de la invención;

Las figuras 6 y 7 representan un amplificador de ganancia variable programable y un excitador con una matriz NMOS programable para un transmisor UWB de acuerdo con una realización de la invención;

Las figuras 8A y 8B representan el consumo de potencia reducido de un transmisor UWB de acuerdo con una realización de la invención;

La figura 9 representa una secuencia de diseño para una antena fractal junto con diseños de antena compacta para un transmisor UWB de acuerdo con una realización de la invención;

Las figuras 10 y 11 representan la frecuencia de pulso y el ancho de pulso para un transmisor UWB de acuerdo con una realización de la invención;

La figura 12 representa la pérdida de retorno de RF simulada y medida para una antena fractal para un transmisor UWB de acuerdo con una realización de la invención;

La figura 13 representa la forma de pulso controlable digitalmente y la densidad de espectro de potencia de salida bajo la sintonización de control para un transmisor UWB de acuerdo con una realización de la invención;

La figura 14 representa las mediciones de pulso para un transmisor UWB de acuerdo con una realización de la invención en tres ajustes de control diferentes;

La figura 15 representa el salto de frecuencia para un transmisor UWB de acuerdo con una realización de la invención;

La figura 16 representa la amplitud de pulso y la sintonización de frecuencia central durante la operación de salto de frecuencia de un transmisor UWB de acuerdo con una realización de la invención;

La figura 17 representa la amplitud de pulso y la sintonización de frecuencia central durante la operación de salto de frecuencia de un transmisor UWB de acuerdo con una realización de la invención para ajustar la PSD a 2,4 GHz;

La figura 18 representa la amplitud de pulso y la sintonización de frecuencia central para un transmisor UWB de salto de frecuencia de acuerdo con una realización de la invención;

Las figuras 19A y 19B representan unos resultados experimentales para un transmisor de acuerdo con una realización de la invención.

La figura 20 representa un diagrama de bloques de un receptor UWB;

Las figuras 21A y 21B representan una vista del sistema de un receptor UWB;

La figura 22 representa una cadena de amplificador para un receptor UWB;

La figura 23 representa un convertidor de extremo único a diferencial con un amortiguador diferencial para un receptor UWB;

La figura 24 representa un circuito de cuadratura para un receptor UWB;

La figura 25 representa un convertidor de diferencial a de extremo único para un receptor UWB;

La figura 26 representa un integrador para un receptor UWB;

La figura 27 representa un circuito generador de señal de control para un receptor UWB;

Las figuras 28A y 28B representan el consumo de potencia reducido de un receptor UWB;

Las figuras 29, 30A y 30B representan unos resultados experimentales para un receptor;

La figura 31 representa una implementación de circuito integrado CMOS para un par transmisor y receptor de acuerdo con una realización de la invención;

La figura 32 representa un diagrama de bloques de un transmisor UWB de acuerdo con una realización de la invención que soporta codificación de fase bifásica;

La figura 33 representa unos perfiles espectrales teóricos para transmisores UWB sin y con codificación de fase bifásica;

La figura 34 representa las formas de pulso para un transmisor UWB que emplea codificación de fase bifásica con y sin desplazamiento de fase de acuerdo con una realización de la invención;

Las figuras 35 y 36 representan la frecuencia de pulso y el ancho de pulso para un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención con un intervalo de frecuencia aumentado para el diseño que proporciona datos similares en las figuras 10 y 11 respectivamente;

La figura 37 representa unas mediciones de pulso para un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención en tres ajustes de control diferentes que soportan pulsos más cortos y una operación de frecuencia más alta que el diseño que proporciona datos similares en la figura 14;

La figura 38 representa la forma de pulso controlable digitalmente y la densidad de espectro de potencia de salida bajo la sintonización de control para un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención;

La figura 39 representa la amplitud de pulso y la sintonización de frecuencia central durante la operación de salto de frecuencia de un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención;

La figura 40 representa la amplitud de pulso y la sintonización de frecuencia central para un transmisor UWB de salto de frecuencia que emplea codificación de fase bifásica de acuerdo con una realización de la invención; y

La figura 41 representa el modelado de salida espectral de un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención contra una máscara de potencia-frecuencia UWB.

La presente invención está dirigida a comunicaciones inalámbricas de banda ultra ancha y más específicamente a sistemas de comunicaciones que explotan transmisores sin mezclador y receptores basados en energía.

La siguiente descripción proporciona solo una(s) realización(es) a modo de ejemplo y no pretende limitar el ámbito, la

aplicabilidad o la configuración de la divulgación. Por el contrario, la siguiente descripción de la(s) realización(es) a modo de ejemplo proporcionará a los expertos en la materia una descripción habilitante para implementar una realización a modo de ejemplo. Se entiende que pueden hacerse diversos cambios en la función y disposición de los elementos sin alejarse del ámbito como se expone en las reivindicaciones adjuntas.

5 0.SISTEMA DE BANDA ULTRA ANCHA DE RADIO DE IMPULSO

Como se ha tratado supra UWB ofrece muchas ventajas potenciales, tales como alta velocidad de datos, implementación de bajo coste y baja potencia de transmisión, alcance, inmunidad multitrayecto y baja interferencia. Las regulaciones de la FCC para UWB reservaron la banda de frecuencia sin licencia entre 3,1 GHz y 10,6 GHz para el sistema de comunicación inalámbrico UWB en interiores en el que la baja potencia transmitida regulada permite que dichos sistemas UWB coexistan con otros sistemas de banda estrecha con licencia y sin licencia. Por lo tanto, los recursos limitados del espectro pueden usarse de manera más eficaz. Por otro lado, con su ancho de banda ultra ancho, un sistema UWB tiene una capacidad mucho mayor que los sistemas actuales de banda estrecha para aplicaciones de corto alcance. Dos posibles técnicas para implementar las comunicaciones UWB son la UWB de impulso de radio (IR) y la UWB de multiportadora o multibanda (MB). La UWB-IR explota la transmisión de pulsos ultracortos (del orden de nanosegundos), aunque en algunos casos más de un pulso representa un símbolo con el fin de aumentar la ganancia de procesamiento. En contraste, los sistemas UWB-MB usan técnicas de multiplexación por división de frecuencia ortogonal (OFDM) para transmitir la información en cada una de las subbandas. Mientras que OFDM tiene varias buenas propiedades, incluyendo alta eficacia espectral, robustez para RF e interferencias de multitrayectoria. Sin embargo, tiene diversos inconvenientes, tales como la conversión ascendente y descendente, que necesitan mezcladores y su alto consumo de potencia asociado, y es muy sensible a imprecisiones de frecuencia, reloj y fase. Del mismo modo, la amplificación no lineal destruye la ortogonalidad de OFDM. En consecuencia, UWB-MB no es adecuada para aplicaciones de bajo consumo y bajo coste.

En contraste, UWB-IR ofrece varias ventajas, incluyendo el uso sin licencia de varios gigahercios del espectro, ofrece una gran flexibilidad en el uso del espectro y los diseños de transceptores adaptativos pueden usarse para optimizar el rendimiento del sistema en función de la velocidad de datos, el intervalo de operación, la potencia disponible, la calidad de servicio demandada y la preferencia del usuario. Además, es posible la transmisión de velocidad de datos de multiGb/s en un intervalo muy corto y debido a los pulsos ultracortos dentro de UWB-IR es muy robusta contra la interferencia de multitrayectoria, y en algunas implementaciones pueden resolverse más componentes de multitrayectoria en el receptor, lo que resulta en un mayor rendimiento. Además, los pulsos ultracortos soportan un alcance subcentimétrico, mientras que la falta de conversión ascendente y descendente permite menores costes de implementación y menores implementaciones de transceptores de potencia. Beneficiosamente, los pulsos ultracortos y las transmisiones de baja potencia hacen que las comunicaciones UWB-IR sean difíciles de espiar.

Un transmisor UWB-IR como se describe a continuación con respecto a las realizaciones de la invención en la Sección 1 haciendo referencia a las figuras 2 a 19, respectivamente, explota un oscilador bajo demanda al que sigue un generador de pulsos con el fin de convertir de manera ascendente los pulsos a partir del pulso generado mientras se evita la necesidad de un mezclador separado. Implementable en la lógica CMOS convencional, tanto el generador de pulsos como el oscilador bajo demanda son sintonizables digitalmente con el fin de proporcionar control sobre el ancho de banda del pulso y la frecuencia central. Además, al explotar un oscilador de anillo controlado digitalmente para el oscilador bajo demanda, el transmisor UWB-IR se diseñó para permitir ajustes de frecuencia muy rápidos en el orden de la velocidad de repetición de pulso (PRR). Beneficiosamente, esta técnica proporciona las mismas ventajas que MB-OFDM con respecto a la configurabilidad del espectro, lograda cambiando secuencialmente el espectro transmitido que usa un esquema de salto de frecuencia, mientras que mantiene los beneficios de UWB-IR. Además, al proporcionar un ciclo de trabajo avanzado con un tiempo de encendido rápido combinado con la modulación por manipulación de encendido-apagado (OOK), la UWB-IR de acuerdo con las realizaciones de la invención permite reducciones significativas en el consumo de potencia al explotar el ciclo de trabajo bajo de un símbolo UWB y el hecho de que solo la mitad de los símbolos necesitan enviar energía.

Además de definir el intervalo de frecuencia de operación para los sistemas UWB, los diferentes organismos reguladores especifican y aplican una máscara de densidad espectral de potencia (PSD) específica para las comunicaciones UWB. La máscara PSD empleada con respecto a las realizaciones de la invención descritas a continuación en la Sección 3 y con respecto a las figuras 20 a 30B es la máscara FCC para la que se resumen los datos de máscara en la Tabla 1 siguiente para el intervalo 3100 MHz-10600 MHz (3,1 GHz-10,6 GHz).

Tabla 1: Máscaras FCC para interiores - exteriores para diferentes bandas de frecuencia

Intervalo de frecuencia	Límite de EIRP en interiores (dBm/MHz)	Límite de EIRP en exteriores (dBm/MHz)
<960	=-49,2	-49,2
960-1610 MHz	-75,3	-75,3

(continuación)

Intervalo de frecuencia	Límite de EIRP en interiores (dBm/MHz)	Límite de EIRP en exteriores (dBm/MHz)
1610-1990 MHz	-53,3	-63,3
1990-3100 MHz	-51,3	-61,3
3100-10600 MHz	-41,3	-41,3
10600 MHz	-51,3	-61,3

En consecuencia, sería evidente que el límite superior de -41,3 dB/ MHz en el intervalo de frecuencia de 3,1 GHz-10,6 GHz es el mismo límite impuesto a la radiación no intencional para una frecuencia dada para no interferir con otras radios. Básicamente, para una frecuencia dada, la radio UWB opera bajo el nivel de ruido permitido que crea la relación presentada en la Ecuación (1) entre E_p , la energía transmitida por pulso, la potencia S espectral máxima, el ancho de banda B , la velocidad de bits R_b y la cantidad de pulsos por bits N_{ppb} .

$$E_p \cdot N_{ppb} \cdot R_b \leq S \cdot B \quad (1)$$

El IEEE ha publicado algunos estándares para una capa física (PHY) para la radio UWB en redes de área personal (IEEE 802.15.4a-2007), redes de área corporal (IEEE 802.15.4a-2007) e identificación por radiofrecuencia (IEEE 802.15.4f-2012). Estos estándares usan principalmente pulsos relativamente grandes que dan como resultado un ancho de banda relativamente estrecho que se convierte de manera ascendente a una frecuencia central específica con el fin de llenar los canales predeterminados. Los datos se codifican usando modulación de posición de pulso (PPM) y la manipulación por desplazamiento bifásica (BPSK) se usa para codificar datos de redundancia. Cada bit consiste en uno o más pulsos codificados en fase en función de la velocidad de datos objetivo. Estos estándares permiten una flexibilidad considerable en la disponibilidad de canales y las velocidades de datos. El estándar también define el preámbulo, las cabeceras para el paquete de datos y el protocolo de alcance.

Estos estándares IEEE están diseñados pensando en múltiples usuarios y usan diferentes canales para transmitir los datos, poniendo de este modo una fuerte restricción al ancho de banda de pulso y limitando la energía transmitida. La técnica anterior en transmisores no estándares intenta hacer un mejor uso del espectro disponible usando pulsos estrechos, que por lo tanto tienen un ancho de banda mayor, aumentando de este modo la energía transmitida máxima de acuerdo con la Ecuación (1). En consecuencia, estos transmisores no son estándares y también fueron diseñados para diferentes velocidades de datos, frecuencias, ancho de pulso, etc. Además, también usan diversos esquemas de codificación, especialmente PPM, OOK o BPSK.

Dentro de este trabajo, los inventores han establecido un receptor de energía que puede adaptarse a una variedad de pulsos UWB-IR y codificación de bits, soportando de este modo las comunicaciones tanto de transmisores UWB-IR que cumplen con los estándares IEEE así como de aquellos que no son estándares. Sin embargo, como los receptores basados en detección de energía no tienen forma de extraer la fase de los pulsos recibidos, no pueden detectar ninguna modulación que implique la detección de fase tal como BPSK. Sin embargo, la mayoría de las otras codificaciones pueden traducirse de alguna manera en niveles de energía y sincronización adecuados. Esto necesita a su vez de la capacidad de lograr la sincronización y ajustar las ventanas de integración adecuadamente.

En consecuencia, un enlace de comunicaciones UWB-IR necesita un transmisor que genere los pulsos ultracortos y un receptor para recibirlos. En muchas aplicaciones, estos también se localizan conjuntamente como transceptores. Sería beneficioso que se implementen usando diseños compatibles con la electrónica CMOS, lo que permite una fabricación de alto volumen y bajo coste que aprovecha las capacidades de ingenio existentes, así como también permite que el transceptor UWB-IR se integre con componentes electrónicos adicionales tales como interfaces de sensores, sensores microelectromecánicos fabricados a través de micromecanizado de silicio y/o procesamiento post-CMOS, microprocesadores, microcontroladores, etc.

1. CIRCUITO TRANSMISOR UWB-IR

1 A. Descripción general del transmisor: Como se representa en la figura 2, un transmisor 200 UWB-IR de acuerdo con las realizaciones de la invención está compuesto por cinco bloques principales más la antena. En primer lugar, un generador 230 de pulsos produce un impulso programable a intervalos de reloj cuando la señal de datos desde la puerta AND 210 es alta basándose en las señales de control presentadas a la puerta AND 210. Los pulsos del generador 230 de pulsos se convierten de manera ascendente a continuación con un oscilador 240 de anillo controlado digitalmente de múltiples bucles programable (DCRO), como el descrito por Gerosa y col., en "A Digitally Programmable Ring Oscillator in the UWB Range" (IEEE Int. Symp. Circuits and Systems 2010, págs. 1101-1104). La salida del DCRO 240 se acopla a continuación a un amplificador 250 de ganancia variable (VGA) con el fin de compensar cualquier dependencia de frecuencia de la amplitud de pulso. Finalmente, un excitador 260 alimenta la antena 270, superando los típicos parásitos de paquete, tal como los que surgen de empaquetar el transceptor dentro de un paquete sin cables plano cuádruple (QFN). Con el fin de reducir aún más el consumo de potencia del transmisor 200 UWB-IR (UWB-IR-Tx) de acuerdo con las realizaciones de la invención, un controlador 220 de ciclo de potencia activa o desactiva dinámicamente estos bloques funcionales cuando la señal de datos es baja.

1 B. Generador de pulso: Ahora, haciendo referencia a la figura 3, se representa un esquema 300 de circuito de un generador 230 de pulsos de acuerdo con una realización de la invención implementable en CMOS en el que el

generador 230 de pulsos genera un pulso que se aproxima a una forma gaussiana cuando se activa por un borde ascendente de una entrada Ventrada. La entrada se obtiene de la puerta 210 AND a partir de un reloj de pulsos y la señal de datos. Esto permite un control total sobre la forma del símbolo final. La velocidad de repetición de pulso (PRR) está determinada por la frecuencia de señal de reloj y el número de pulsos generados depende de la duración del tiempo alto de la señal de datos, mientras que el período de la señal de datos determina la velocidad de datos.

Inicialmente, el nodo X se carga a Vdd y Q2 362 está en corte. Cuando Ventrada sube, Q1 361 se corta y Q3 371 se enciende, transfiriendo el nivel Vdd a la entrada del primer inversor 381. A continuación, la señal se propaga a través del segundo al quinto inversor 382 a 385 respectivamente para generar la salida, Vsalida, creando de este modo el borde ascendente del impulso. Cuando Vsalida es alta, Q2 362 se activa y el nodo X se descarga, lo que se alterna con el primer inversor 381. Esto se propaga a través de la cadena de inversor, que comprende del segundo al quinto inversor 382 a 385 respectivamente, bajando Vsalida creando de este modo el borde descendente del pulso. Cuando Ventrada baja nuevamente entre los pulsos, el nodo X puede recargarse, rearmando el generador de pulsos para el siguiente borde ascendente de la entrada. Para garantizar un accionamiento suficiente entre la cadena de inversor, del primer al quinto inversor 381 a 385 respectivamente, y el siguiente VCRO 240 se añade un amortiguador de salida 330 al final.

El ancho de pulso generado se basa en el retraso a través de la cadena de cinco inversores, del primer al quinto inversor 381 a 385 respectivamente, de los cuales cuatro pueden programarse, es decir, del segundo al quinto inversor 382 a 385 respectivamente. El primer inversor 381 está acoplado al carril de potencia Vdd y a tierra a través de Q4 341 y Q9 351, mientras que los inversores del segundo al quinto 382 a 385 están acoplados a Vdd a través de los pares de resistencias primero a cuarto Q5 a Q8 342 a 345 respectivamente y a tierra a través de los pares de resistencias quinto a octavo Q10 a Q13 352 a 355 respectivamente. Uno de los transistores de un par siempre está encendido, proporcionando una corriente base para el retraso más largo. Encender el segundo transistor de un par aumenta la corriente disponible para el inversor, reduciendo de este modo su retraso. Una palabra de 4 bits a0, a1, a2, a3 controla el hambre de los inversores, que, por ejemplo, pueden dimensionarse para obtener un retraso linealmente variable con la palabra de 4 bits, de tal manera que los bits a0, a1, a2, a3 se acoplan del quinto al octavo par de resistencias Q10 a Q13 352 a 355 respectivamente con el otro lado de cada par inversor acoplado a Vdd. El inverso de la palabra de 4 bits, a0, a1, a2, a3 está acoplado a los pares de resistencias primero a cuarto Q5 a Q8 342 a 345 respectivamente con el otro lado de cada par inversor acoplado a Vss. El generador 220 de pulsos, como se muestra en el esquema 300 de circuito puede activarse y desactivarse habilitando/deshabilitando los carriles de potencia Vdd y Vss, por ejemplo, a través de transistores de activación, que no se muestran por claridad, controlados a través de una señal o señales de control de potencia.

1C. Oscilador de anillo controlado digitalmente programable (DCRO): Para convertir de manera ascendente el pulso gaussiano eficazmente sin necesitar o bien un mezclador o un bucle de fase bloqueada, un transmisor de acuerdo con una realización de la invención explota un DCRO 240 como se representa en el esquema 400 de circuito en la figura 4. Con el fin de permitir la alternancia del oscilador por el generador de pulsos, se han añadido los transistores primero a cuarto Q15 441, Q16 442, Q17 451 y Q18 452 en paralelo con las células de retraso programables digitalmente primera a tercera (DPDC) 410 a 430 respectivamente que forman el anillo oscilador. Estos transistores están encendidos cuando no hay pulso de entrada, lo que reduce la ganancia de cada DPDC de tal manera que el oscilador se apaga. La ganancia de cada célula se restaura cuando el pulso apaga estos transistores, lo que permite que el circuito oscile. Cada DPDC está acoplado a la tensión de alimentación Vdd a través de Q12 461, Q13 462 y Q14 463 con la línea de control Vpc. La salida del tercer DPDC 430 está acoplada al preamplificador 440 para generar la salida y se acopla nuevamente al carril de suministro Vdd a través de Q19 471 con la línea de control Vpc. En consecuencia, el DCRO 240 representado en el esquema 400 de circuito en la figura 4 puede activarse y desactivarse selectivamente a través de la línea de control Vpc.

La frecuencia de oscilación máxima del DVRO 240 como se representa en el esquema 400 de circuito en la figura 4 puede estar limitada por los transistores primero a cuarto Q15 441, Q16 442, Q17 451 y Q18 452. Dentro de la implementación CMOS fabricada hasta la fecha, los diseños de los inventores que explotan las reglas de diseño de ingenio comercial convencionales han producido intervalos de frecuencia de oscilación de 3,9 GHz a 9,3 GHz. Para igualar la amplitud de salida en el intervalo de frecuencia, el preamplificador 440 normalmente acciona la siguiente etapa, siendo VGA 250, con una respuesta de ganancia inclinada. De acuerdo con una realización de la invención, esto puede implantarse usando un par de fuentes comunes en cascada con un inductor del tamaño apropiado, por ejemplo, los inventores han seleccionado valores para inducir el pico a aproximadamente 8 GHz.

1D. Célula de retraso programable digitalmente: Como se representa en la figura 4, los DPDC 410 a 430 primero a tercero respectivamente se emplean dentro del esquema 400 de circuito para DVRO 240. Cada DPDC del primer al tercer DPDC 410 a 430 respectivamente puede implementarse, por ejemplo, como se representa en el circuito 500 en la figura 5, explotando un inversor diferencial enclavado formado por el par 530 de transistores de entrada, que comprende Q20 y Q21, que está acoplado al par 540 de transistor de salida, que comprende Q30 y Q31, a través de una red de arranque programable que comprende bloques 510 de arranque. Los transistores Q20 y Q30 actúan como una red de arranque adicional para anticipar la conmutación del inversor y compensar los transistores PMOS más lentos en comparación con sus contrapuestos NMOS. Esto se logra accionando Q20 y Q30 que usan la salida de una célula anterior. A continuación, esa salida se usa para controlar Q21 y Q31, lo que permite una reducción en la latencia general de la cadena de inversor y un mayor intervalo de frecuencia.

El inversor diferencial de enclavamiento formado por el par 530 de transistores de entrada está conectado a ocho bloques 510 de arranque que comprenden los transistores desde el primero al octavo Q22 a Q29, respectivamente, compuestos por las matrices primera y segunda 520A (Q22 a Q25) y 520B (Q26 a Q29) de transistores PMOS cuyos tamaños son binarios ponderados. Una palabra de 4 bits b0, b1, b2, b3 controla la segunda matriz 520B, mientras que la palabra inversa de 4 bits b0, b1, b2, b3 controla la primera matriz 520A. Los bits de control determinan si la salida del transistor PMOS de un bloque 510 de arranque está conectada a tierra o al nodo de salida que ajusta el accionamiento de la red de arranque. Con la adición de más transistores PMOS conectados a los nodos de salida, el efecto de enclavamiento se fortalece, necesitando un mayor tiempo de parada y, aumentando de este modo el retraso global de cada célula.

1E. Amplificador de ganancia variable programable: Dentro del UWB-IR-Tx 200 se implementa un VGA 250 tal como se muestra en el primer circuito 600A en la figura 6 para contrarrestar la amplitud dependiente de la frecuencia del DCRO 240 y para ajustar la ganancia final en función de la potencia de salida necesaria. Como se muestra en el circuito 600, el VGA 250 está compuesto por un amplificador de fuente común con una carga activa. El condensador Cb1 601 y la resistencia Rb 602 se usan para desacoplar la entrada del primer circuito 600A y polarizar la puerta del Q33 604. El transistor Q32 605 tiene una doble funcionalidad, actúa como una carga activa y corta la corriente de polarización en el VGA. En consecuencia, bajo la señal de control Vpc, la corriente de polarización puede deshabilitarse para Q32 605 o cuando la polarización está habilitada, Q33 605 actúa como la carga activa. Para mejorar la uniformidad de la ganancia en todo el ancho de banda operativo, se añade un inductor 606 en serie L1 en la salida para resonar con el condensador 607 de desacoplamiento Cb2 dentro del segundo circuito 600B, el excitador 260, a frecuencias más altas.

La ganancia del primer circuito 600A está controlada por una matriz 603 NMOS programable digitalmente (DPNA) que se representa en la figura 7 como que comprende un decodificador de bits 3:8 que activa solo un transistor dentro de la matriz 720 NMOS para cada secuencia de palabra de control de entrada de 3 bits c0, c1, c2. La matriz 720 NMOS está compuesta por ocho transistores de diferentes tamaños que actúan como una resistencia de degeneración sintonizable (r_{0DPNA}) y controlan de este modo la ganancia del VGA 250. La ganancia de tensión global G_v del VGA 250 que se proporciona aproximadamente por la Ecuación (2).

$$G_v \approx \frac{r_{0-32} || r_{0-33}}{1/g_{mQ33} + r_{0DPNA}} \quad (2)$$

1F. Excitador: Para preservar la integridad del pulso convertido ascendente, se proporciona un excitador 260 entre la salida de VGA 250 y la antena 270 50 ω y se tienen en cuenta los parásitos de paquete. El segundo circuito 600B representa un excitador 260 de acuerdo con una realización de la invención en la figura 6, mientras que el tercer circuito 600C representa los parásitos de paquete. Como se muestra, un inductor L2 610 Q relativamente bajo hace que un pico de frecuencia amplio aumente la frecuencia de funcionamiento del excitador 260. El condensador Cr 611 resuena con el L2 610 mientras actúa simultáneamente como un condensador de desacoplamiento para el excitador 260. El condensador Ca 612 garantiza la coincidencia de salida de banda ancha, normalmente se necesita una pérdida de retorno de al menos 10 dB en toda la banda de la operación. El transistor de control Q34 acoplado a la señal de ciclo de potencia, Vpc, permite que el suministro al controlador se desconecte con el fin de minimizar el consumo de potencia entre los pulsos transmitidos.

Como se muestra, el tercer circuito 600C representa los parásitos entre el excitador 260 y la antena 270 y comprende una capacitancia 616 de terminal Cterminal para el terminal de soldadura de circuito integrado junto con la resistencia, inductancia y capacitancia de paquete QFN representadas por R_{qFN} 615, L_{qFN} 613, y C_{qFN} 614 respectivamente.

1G: Ciclo de potencia: De acuerdo con las realizaciones de la invención, el bajo consumo de potencia del UWB-IR-Tx 200 representado por las figuras 2 a 7, respectivamente, se reduce aún más mediante el uso del controlador 220 de ciclo de potencia que, como se muestra en la figura 2, está acoplado al generador 230 de pulsos, DCRO 240, VGA 250 y excitador 260. El controlador 220 de ciclo de potencia determina si encender/apagar estos elementos basándose en la señal de datos y el reloj de transmisión. Este controlador 220 de ciclo de potencia incluye, por ejemplo, diferentes circuitos de generación de señal no superpuestos que crean las señales apropiadas, tales como los transistores Q12 354 y Q13 355 para el generador 230 de pulsos en el esquema 300 de circuito, los transistores Q14 463 y Q19 471 para el DCRO 240 en el esquema 400 de circuito, el transistor Q32 605 en el VGA 250 en el primer circuito 600A en la figura 6, y el transistor Q34 610 en el excitador 260 en el segundo circuito 600B en la figura 6. Estas señales, en general referidas y denominadas como Vpc, se sincronizan apropiadamente por el controlador 220 de ciclo de potencia de tal manera que cualquier interrupción debida al ciclo de potencia tenga un impacto mínimo en la señal de salida. De esta manera, los inventores han podido demostrar que el consumo de potencia para un UWB-IR-Tx 200 de acuerdo con las realizaciones de la invención puede reducirse en un factor de 25.

Haciendo referencia a las figuras 8A y 8B, se representan datos de consumo de potencia para un CMOS UWB-IR-Tx a modo de ejemplo de acuerdo con las realizaciones de la invención en el que a plena potencia y velocidad de transmisión máxima, usando 3 pulsos por símbolo, el UWB-IR-Tx consume 26,33 mW pero en modo de reposo 0,094 mW, es decir, 94 μ W. En consecuencia, con el ciclo de potencia a niveles de potencia del 10 %, 40 % y 70 %, el UWB-IR-Tx consume 2,99 mW, 11,35 mW y 17,53 mW respectivamente. En consecuencia, para transmitir MPEG-1, el UWB-IR-Tx necesita operar a aproximadamente un 7 % del ciclo de potencia y consumir aproximadamente 2,2 mW. El UWB-

IR opera desde un suministro de 1,2 V y el consumo de potencia medido es tan bajo como 0,9 mW a una velocidad de datos de 10 Mbps, en función de la frecuencia y la longitud de los pulsos. También es evidente que el consumo de potencia con ciclos de potencia completa varía de aproximadamente 0,84 mW a 1 Mbps a aproximadamente 24 mW a 33 Mbps, como se muestra en la figura 8B.

5 1H: Antena: Como se representa en la figura 2, la salida del excitador 260 está acoplada a una antena 270 para convertir las señales eléctricas dentro del circuito eléctrico en ondas electromagnéticas que se propagan a través del aire. La antena 270 es el componente más grande en un sistema UWB. Se han introducido varias técnicas en un intento de reducir la huella de la antena plana. Algunos de los procedimientos más prometedores usan la periodicidad con el fin de lograr ese efecto, o bien usando diseños fractales, véase por ejemplo, Ding y col., en Design of a CPW-fed Ultra Wideband Crown Circular Fractal Antenna" (IEEE Int. Symp. Antennas and Propagation, 2006, págs. 2049-2052) y Kimar y col., en "On the Design of CPW-fed Square Octal Shaped Fractal UWB Antenna" (Applied Electromagnetics Conference, 2004, págs. 1-3), o usando un tira de metal eléctrica-magnética-eléctrica (EME) compuesta, véase por ejemplo, Chang-Yi y col., en "Applying Electric-Magnetic-Electric (EME) Composite Metal Strips to Reduce the Size of Patch Antennas" (Asia-Pacific Microwave Conference, 2001, vol. 3, págs. 1151-1154). La antena fractal empleada en las mediciones experimentales dentro de la presente memoria descriptiva se basa en una topología hexagonal que aumenta el campo de radiación con una alta densidad de corriente en cada esquina. Haciendo referencia a la figura 9, las imágenes 910 a 940 primera a cuarta representan el proceso de diseño iterativo con el diseño original, iteración de primer orden, iteración de segundo orden y la antena final, respectivamente. La quinta imagen 950 representa la antena final que mide 14 mm por 16,52 mm y emplea sustrato epoxi FR4 con un espesor de 1,6 mm y una constante dieléctrica $\epsilon_r = 4,4$. Se añaden dos tiras de metal conectadas a tierra al diseño final con el fin de aumentar el ancho de banda y mejorar la pérdida de retorno a bajas frecuencias. El diseño final tiene en cuenta las especificaciones del sustrato al optimizar la antena con respecto al radio de los polígonos y los tamaños de las ranuras.

También se representa en la figura 9 un diseño de antena alternativo representado como un trazado 960 eléctrico y un primer plano 970 de tierra junto con su pérdida de retorno eléctrica simulada y medida en la primer gráfica 990 sobre el intervalo de frecuencia de 10 MHz a 12 GHz que indica una operación de aproximadamente 3,6 GHz a 11,5 GHz. De manera similar, se representan la antena 950 fractal poligonal y la antena 980 alternativa.

2. MEDIDAS DE TRANSMISOR UWB-IR

2 A. Placa de prototipos y banco de pruebas: Para realizar pruebas en el circuito integrado y validar su operación, fue necesario diseñar una PCB para realizar un enlace entre el microchip (1.82 mm² dimensiones) y el equipo de prueba. Los chips se empaquetaron en un QFN de 64 pines y se conectaron a la placa a través de un zócalo de RF diseñado específicamente para un paquete muy pequeño. La salida de RF del transmisor se conecta a unos conectores SMA con líneas de microtiras que garantizan una operación de 50W en altas frecuencias de operación. Para simplificar el ajuste de la prueba, todas las señales de control digital se encaminan directamente fuera del chip en paralelo. Para conectar todas esas señales de control al sistema de control exterior que se opera automáticamente por una FPGA (matriz de puertas programable en campo), se incorporó una VHDCI (interconexión de cable de muy alta densidad) en la PCB. La VHDCI opera adecuadamente hasta 300 MHz, que es suficiente para las señales de control digital empleadas en las pruebas.

Se añadieron unos potenciómetros a cada tensión de CC para ajustar las condiciones de operación mientras se permitía la compensación de algunas de las variaciones del proceso de fabricación. Con el fin de ayudar a la integridad de la señal y la potencia, se emplearon condensadores de desacoplamiento de entre 0,1 μ F y 0,1 nF en cada señal no de RF y el pin de potencia. La placa de prototipos final mide 13,1 cm x 11,9 cm y maneja todos los diversos tipos de señal de entrada/salida (E/S); Es decir, la entrada y salida de RF del transceptor, y las señales de control que se usan para ajustar la frecuencia de los pulsos de salida (b0 a b3) y su ancho (a0 a a3). Teniendo en cuenta el alto número de señales de control (32 señales tanto para el transmisor como para el receptor UWB-IR), todas las señales y relojes se generan con una FPGA Spartan 6. Esto proporciona un control directo del chip por la FPGA, a través de la conexión VHDCI entre las dos placas. Se usó una sonda de analizador lógico para medir todas las señales de control, mientras que la salida de RF se observó con un osciloscopio, por ejemplo, el Tektronix Series 70000. Esta poderosa herramienta permite el control de la FPGA directamente a través de una comunicación en serie. Este banco de pruebas proporciona un ajuste rápido y eficaz y presenta una observación en vivo del impacto de la señal de control (generada por la FPGA) en la salida del transmisor.

2 B. Modulación de frecuencia: La frecuencia central de pulso se midió para todas las secuencias de bits del VCRO. Como se muestra en la figura 10, la frecuencia varía desde aproximadamente 2,2 GHz a aproximadamente 4 GHz, mientras que en la figura 13 se representa la forma de pulso medida obtenida en tres ajustes de frecuencia diferentes con su densidad de espectro de potencia de salida.

2C. Modulación de ancho de pulso: El ancho de pulso del transmisor se midió para todas las secuencias de bits del generador de pulso gaussiano. Haciendo referencia a la figura 11, el ancho de pulso medido se representa variando de 1120 ps a 2520 ps en dos modos de operación, mientras que la figura 14 muestra la forma de pulso obtenida para tres ajustes de ancho diferentes.

2D. Antena fractal: Esta antena fractal se ha fabricado usando un proceso fotolitográfico convencional y se ha medido con un analizador vectorial de redes usando conectores SMA para extraer la pérdida de retorno y los patrones de radiación en una cámara anecoica. La antena también se simuló con el paquete de software HFSS con el fin de comparar con los parámetros medidos. La figura 12 representa la pérdida de retorno simulada y medida para la antena 950 fractal. La concordancia entre los resultados simulados y medidos es excelente. La antena 950 fractal tiene un excelente rendimiento de pérdidas de retorno y un patrón de radiación, con un ancho de banda de 8,85 GHz, de 3,65 GHz a 12,5 GHz, que es mejor que los resultados de la simulación.

2E. Salto de frecuencia de espectro: Tradicionalmente, la capacidad de cambiar la frecuencia central en un transmisor UWB se ha usado en sistemas de comunicación multicanal/multibanda. Estos canales permiten que múltiples dispositivos cohabiten, pero también pueden seleccionarse con el fin de mitigar la presencia de interferencias en el entorno o evitar frecuencias locales específicas. Normalmente, esos canales están bien definidos y tienen un ancho de banda relativamente estrecho. Esto limita severamente la cantidad de energía que puede transmitirse debido a que se usa solo una fracción del espectro disponible. En contraste, los inventores han demostrado un nuevo procedimiento para maximizar la eficacia del ancho de banda usando una frecuencia de pulso y una técnica de salto de ancho de banda que puede aplicarse para maximizar la potencia de transmisión mientras se mantiene un control fino sobre el espectro emitido para evitar bandas de frecuencia no deseadas. Con el fin de mitigar los efectos de las señales interferentes y maximizar la potencia transmitida, el sistema UWB-IR de acuerdo con las realizaciones de la invención proporciona la capacidad de transmitir varios pulsos a diferentes frecuencias y de diversas longitudes de pulsos (es decir, ancho de banda de pulso) proporcionando de este modo el control del espectro transmitido. En consecuencia, los transmisores UWB-IR de acuerdo con las realizaciones de la invención pueden explotar el salto dinámico de frecuencia y de ancho de banda para maximizar la cobertura del espectro y para evitar interferencias. Las realizaciones de la invención también pueden explotar el salto de amplitud de pulso usando el VGA con el fin de añadir un grado de libertad a la posibilidad de configurar el espectro.

Haciendo referencia a la figura 15, se representa una secuencia de pulsos de un transmisor UWB-IR que representa cuatro pulsos a 4 GHz seguidos de tres pulsos a 3 GHz. De manera similar, haciendo referencia a la figura 16, los perfiles de PSD y pulso para un pulso de frecuencia media a 3 GHz y un pulso de alta frecuencia a 4 GHz se representan junto con el salto de frecuencia entre la operación a 3 GHz y 4 GHz.

2F. Cobertura uniforme del espectro de potencia transmitido: Con el fin de llenar uniformemente el espectro de frecuencia entre 1,5 GHz y 4,5 GHz, la FPGA se configuró para generar una secuencia de pulsos compuesta por dos pulsos a 2,4 GHz con una longitud de 2,3 ns, seguida de tres pulsos a 3,5 GHz con una longitud de 2,38 ns y finalmente cuatro pulsos a 4 GHz con una longitud de 2,5 ns. Enviar un número diferente de pulsos para cada frecuencia permite ajustar la potencia transmitida con mayor precisión alrededor de la frecuencia dada. En consecuencia, haciendo referencia a la figura 18, puede verse el beneficio de esta técnica de gestionar la densidad de espectro de potencia (PSD) de la señal final con respecto al espectro de cada uno de los pulsos individuales que componen la secuencia de salto de frecuencia. Como se muestra, la PSD y los pulsos para las secuencias en cada una de las tres diferentes frecuencias de 2,4 GHz, 3,5 GHz y 4 GHz se representan junto con la secuencia de pulsos de 2/3/4 y su PSD resultante que llena el espectro a alrededor de -58 dBm a lo largo de toda la banda. También sería evidente para un experto en la materia que el control de FPGA también podría integrarse dentro del circuito integrado de aplicación específica (ASIC) CMOS permitiendo reducciones adicionales en la huella del prototipo.

La ventaja de este enfoque sobre el filtrado tradicional del pulso es un espectro emitido que sigue los límites de manera más cercana. Al usar pulsos con un ancho de banda más pequeño para llenar el espectro, se tienen componentes individuales con una caída más abrupta, lo que permite colocarlos más cerca de los límites de frecuencia y llenar mejor la máscara. También sería evidente que este enfoque permite cambios rápidos y simples en la secuencia para reajustar el transmisor UWB-IR a una submáscara diferente o a una máscara diferente sin rediseñar ningún elemento dentro del sistema.

2G. Muesca en el espectro transmitido: Un UWB-IR de acuerdo con una realización de la invención que usa un tren de pulsos con salto de frecuencia puede personalizarse para evitar una frecuencia específica. Esta aplicación es similar a una radio cognitiva al evitar cualquier transmisión en frecuencias siempre que esté presente el riesgo de interferencia. Si un sistema de comunicación transmite a una frecuencia dentro de la banda UWB, se toman medidas para validar la capacidad de transmisión de banda ancha evitando la amplificación de la señal a esa frecuencia. Para cubrir la banda UWB y reducir el riesgo de interferencia a una frecuencia interferente, se generan secuencias de pulsos con la característica de frecuencia dada. Como un ejemplo, para evitar transmitir a 2,4 GHz, los pulsos tienen las siguientes características; cinco pulsos a 2,2 GHz y 2,5 ns de longitud, seguidos por cuatro pulsos a 4 GHz y 2,3 ns de longitud. La figura 17 muestra las secuencias de pulsos PSD y discretos a 2,2 GHz y 4 GHz junto con los resultados de salto de frecuencia. También se representa la secuencia de pulso de combinación y su PSD. En lugar de obtener una densidad de espectro de potencia con la misma amplitud de -40 dBm en todo el ancho de banda (1,5 GHz a 4 GHz); El resultado de la amplitud de la PSD a 2,4 GHz es -55 dBm, una reducción de 15dB.

2H. Espectro de potencia: Haciendo referencia a las figuras 19A y 19B, se presentan los datos de resultados de prueba adicionales para un UWB-IR-Tx de acuerdo con una realización de la invención. La primera imagen 1910 en la figura 19A muestra la PSD y el tren de pulsos para el UWB-IR-Tx cuando salta entre 2,2 GHz y 4 GHz para pulsos secuenciales, mientras que la segunda imagen 1920 muestra las mediciones directas mostradas en el osciloscopio

Tektronix Series 70000 para la misma secuencia de salto de frecuencia como en la figura 18 con 2 pulsos a 2,4 GHz, 3 pulsos a 3,5 GHz y 4 pulsos a 4 GHz. Haciendo referencia a la figura 19B, se representan las imágenes 1930 a 1960 primera a tercera que representan pulsos medidos a 2,2 GHz, 2,4 GHz y 4 GHz respectivamente.

3. RECEPTOR UWB-IR

3 A. Descripción general del receptor: Se muestra la arquitectura de un receptor 2000 UWB-IR en la figura 20. En consecuencia, la señal de un transmisor UWB-IR se recibe a través de una antena 2010 y se acopla a un amplificador 2020 de bajo ruido (LNA) seguido del primer amplificador 2030 en el que la señal resultante se eleva al cuadrado mediante el circuito 2040 de cuadratura para evaluar la cantidad de energía en la señal. La salida del circuito 2040 de cuadratura se amplifica a continuación con el segundo amplificador 2050, se integra con el circuito 2060 de integración y se evalúa mediante un ADC 2070 flash para generar las señales de salida. También se representa un controlador 2080 de ciclo de potencia que, de manera similar al controlador 220 de ciclo de potencia del transmisor UWB-IR 200 en la figura 2, enciende y apaga dinámicamente el LNA 2020, el amplificador 2030 y 2050 primero y segundo respectivamente, el circuito 2040 de cuadratura y el ADC 2070 flash para reducir aún más el consumo de potencia en función de las necesidades del circuito. Haciendo referencia a la figura 21A, se representa la vista 2100 de señal completa del receptor 2000 UWB-IR, mientras que la figura 21B representa la vista de señal completa del generador de señal de control.

Basándose en las aplicaciones potenciales que incluyen, por ejemplo, sensores embebidos que necesitan un diseño de muy baja potencia y baja complejidad, así como otro sistema de potencia y coste limitados, el receptor tiene que poder configurarse digitalmente usando una circuitería de control muy simple. Además, la ventana de integración tiene que ser fácilmente sintonizable considerando la alta sensibilidad del receptor de detección de energía para la sincronización de ventana de integración adecuada. Las diferentes modulaciones, velocidades de datos y longitud de ráfaga también necesitarán cambiar la forma del ciclo de trabajo de integración y toda la gestión de potencia debe mantenerse adecuadamente sincronizada.

3 B. Amplificación de señal: El primer paso en la trayectoria de señal representada dentro del receptor 2000 UWB-IR es una etapa de amplificación que comprende el LNA 2020 y el primer amplificador 2030. El LNA 2010 está diseñado para coincidir con la antena permitiendo parásitos de paquete. Haciendo referencia a la figura 22 con el circuito 2200, a continuación se implementa el LNA 2010 usando Q36A 2210 y Q36B 2215, mientras que el primer amplificador 2030 comprende las etapas de fuente común primera a tercera Q37 2220, Q38 2230 y Q39 2240 respectivamente. En cada caso, los transistores 2250 a 2280 de control Q40 a Q43 se controlan respectivamente con las señales de control CTRL <1> a CTRL <4> respectivamente, mientras que cada una de las etapas de fuente común primera a tercera Q37 2220, Q38 2230 y Q39 2240 se controlan respectivamente a través de las señales de control CTRLp <1> a CTRLp <3> respectivamente. Garantizar que la cadena de amplificadores que comprende las etapas de fuente común primera a tercera Q37 2220, Q38 2230 y Q39 2240 mantenga respectivamente una ganancia constante a lo largo de todo el ancho de banda de 3,1 GHz a 10,6 GHz necesita de un manejo cuidadoso de la ganancia por etapa. Los inventores han empleado el pico inductivo y la degeneración de la fuente en todas las etapas para facilitar el alcance de la alta frecuencia de operación en la tecnología CMOS de 0,13 μm . Al elegir el valor de inductores adecuado, puede ajustarse el pico inductivo para lograr una ganancia de CA casi plana en todas las etapas que conducen a una respuesta de ganancia plana global en todo el ancho de banda UWB.

La primera etapa usa una arquitectura de puerta común con un transistor de cascode, véase, por ejemplo, Zhang y col., en "A Low-Power, Linearized, Ultra-Wideband LNA Design Technique" (IEEE J. Solid-State Circuits, Vol. 44(2), págs. 320-330), en el que la carga está compuesta por el inductor para la frecuencia alta y una resistencia para ayudar a la ganancia de frecuencia más baja. Se usa un gran PMOS en modo triodo para proporcionar la corriente de derivación necesaria en operación normal y cortarla durante el tiempo de inactividad sin interferir con el rendimiento de frecuencia y añadir solo una baja resistencia en serie. La capacitancia parásita añadida por el PMOS se incluye en la elección del valor del inductor de carga. Se coloca otro inductor entre el cascode y la puerta común NMOS para crear una red pi con la capacitancia de parásitos que permite neutralizarlos. Los inductores utilizados para todo el diseño son inductores de bobina octogonal de doble capa conectados en serie. Estos ofrecen una huella muy pequeña para un valor de inductor dado y un alto valor de frecuencia de autoresonante a costa de un factor de calidad inferior (Q). La Q inferior puede desearse realmente como efecto secundario al proporcionar un mayor ancho de banda y un pico más pequeño que contribuyen a aplanar la ganancia. La arquitectura de puerta común de baja impedancia de entrada facilita la adaptación a la antena de 50 Ω y se ha realizado para tener en cuenta los parásitos de terminales y de cables de conexión.

Las tres etapas siguientes del amplificador son etapas simples de fuente común con degeneración de fuente inductiva. La carga se proporciona por un PMOS en triodo que actúa como una resistencia para la ganancia de baja frecuencia y un inductor para usar el pico para extender el ancho de banda y la frecuencia de operación máxima. El PMOS se duplica como un conmutador para cortar la corriente CC durante el ciclo de potencia del circuito.

3C: Detección de energía: La detección de energía con el receptor 2000 UWB-IR se logra a través de la cuadratura de la señal con el circuito de cuadratura 2060. Entre los procedimientos más simples para la cuadratura de una señal es multiplicarse por sí misma usando un mezclador equilibrado que también tiene la ventaja de una mayor linealidad ya que se cancelan los armónicos pares. Como un mezclador equilibrado necesita una señal diferencial con el fin de

crear el término mixto, la señal diferencial correspondiente necesita crearse a partir de la entrada de un solo extremo usando un subcircuito de entrada de extremo único/salida de extremo doble (SEI-DEO) tal como se representa con el circuito 2300 en la figura 23.

Como se representa, un primer par 2310 diferencial con una entrada desequilibrada actúa como un convertidor de extremo único a diferencial (S2D), mientras que un segundo par 2320 diferencial actúa como un amplificador diferencial que actúa como un amortiguador para ayudar a escalar las corrientes para accionar las capacitancias de puerta de entrada más grandes de circuitos de cuadratura. El S2D usa un condensador 2330 para generar el paso de alimentación entre la salida negativa y el transistor de entrada de modo común fijo para crear una entrada pseudodiferencial y mejorar la fase y la amplitud de las señales diferenciales generadas. La carga inductiva del par diferencial también se usa para lograr una ganancia plana en todo el espectro UWB.

Tanto el amplificador desequilibrado como el amortiguador están diseñados para alimentarse en ciclo modulando la polarización de la fuente de cola. La señal de control CTRLp <5> cambia la polarización a tierra cuando el circuito está inactivo, cortando la corriente de polarización del par diferencial. Ya que el nodo de entrada tarda un tiempo en establecerse después de alimentarse para salir del estado inactivo, la capacitancia de paso de alimentación tiene un efecto adverso sobre la velocidad de estabilización del circuito. Un transistor 2340 de polarización Q44 accionado por CTRLp <4> permite la eliminación de la diferencia de tensión durante el encendido, colocado en paralelo al condensador 2330, ayudando a establecer las salidas al nivel de salida de CC común.

El propio circuito 2400 de mezcla se modifica a partir de una célula Gilbert doble balanceada descargada, pero la salida se toma en la parte de dirección de corriente. Opcionalmente, puede emplearse cualquier circuito entre un amplificador cuadrado o un rectificador de corriente, pero la cuadratura ayuda a discriminar la señal del ruido de menor amplitud. Esta configuración representa un compromiso entre una cuadratura de señal real y el ancho de banda de salida. La cuadratura resulta en parte de la energía de la señal que duplica la frecuencia, lo que significa que una mezcla adecuada necesitará un componente de señal de salida de hasta 21,2 GHz. Lograr un mezclador de células Gilbert de gran ancho de banda que funcione a estas frecuencias necesitará demasiada potencia para la mayoría de los fines de UWB. El uso del circuito de dirección de corriente crea una carga que es función de la señal. Ya que la diferencia en la corriente de cola de ambos pares de dirección de corriente también es una función de la señal donde domina el valor cuadrado de la señal, se tiene una tensión de salida que está entre una cuadratura completa y un rectificador de corriente lineal. La mezcla imperfecta en realidad ayuda a mantener la frecuencia de operación en un ancho de banda razonable al crear mucha energía en productos de intermodulación de baja frecuencia y al mismo tiempo discriminar una señal más fuerte del ruido de menor potencia. El circuito también entra en el ciclo de potencia cortando la corriente de cola principal mientras está inactivo como el subcircuito SEI-DEO representado como el circuito 2300 en la figura 23.

Finalmente, un convertidor de entrada de extremo diferencial a salida de extremo único (DEI-SEO) como se representa en el circuito 2500 en la figura 25 se usa para recuperar la señal de extremo único. Dentro del circuito 2500 hay un par 2510 diferencial con una salida desequilibrada y se sigue por un amplificador 2520 fuente común que actúa como un amortiguador para regenerar la señal antes de la integración. El amplificador 2520 de fuente común es el segundo amplificador 2050 en el receptor 2000 UWB-IR en la figura 2.

3D. Integración energética: Como se representa en el receptor 2000 UWB-IR que sigue al segundo amplificador 2050, se implementa un integrador 2060. Haciendo referencia a la figura 26, el circuito 2600 integrador representa un integrador 2060. Como se ilustra, el circuito 2600 integrador emplea un amplificador 2610 de transconductancia con retroalimentación RC paralela para crear el circuito 2600 integrador. El valor de capacitancia de retroalimentación puede cambiarse entre dos ajustes mediante la señal digital SENS que actúa a través del Q45 2620 para cortocircuitar el primer capacitor C1 2630 dejando solo el segundo capacitor C1 2640. Por lo tanto, los dos valores de capacitancia alcanzables ofrecen dos ajustes de sensibilidad que pueden elegirse de acuerdo con la intensidad de la señal. Otro transistor Q46 2650 que se controla a través de las señales de control SINCR permite que la entrada y la salida se cortocircuiten entre sí, actuando esencialmente como un conmutador de reinicio. Este reinicio se usa para controlar las ventanas de integración y se mantiene abierto solo durante la integración real y se cierra cuando no se espera una ráfaga de pulso. El ciclo de potencia se logra mediante un PMOS 2660 Q47 que corta la corriente en ambas ramas del amplificador integrador bajo la acción de CTRL <8>.

Ya que el integrador es muy sensible a las variaciones en la salida y la entrada durante el encendido, se ha tenido cuidado de estabilizar los valores de salida y los valores de entrada durante el apagado, iniciando el integrador en un estado conocido. Ya que la señal generada a partir del circuito detector de energía solo es positiva con respecto a la referencia analógica, la dirección de integración es estrictamente positiva. Al analizar los niveles de salida del integrador durante una secuencia de entrenamiento, es posible sintonizar el nivel de referencia para compensar la potencia de ruido de línea de base del circuito y el ruido de fondo en el canal de transmisión.

3E. Evaluación y emisión de energía: La evaluación del nivel de energía se realiza usando un ADC 2070 flash de 3 bits, representado como se representa por los últimos 3 bloques en la vista completa del sistema en la figura 21. El nivel de salida del integrador puede variar desde el nivel de referencia a V_{DD} . Las restricciones de diseño en el ADC son muy bajas, ya que el resultado es más cualitativo que cuantitativo. Con el fin de tener retroalimentación sobre cuánta energía se ha detectado durante la ventana de integración, los ocho niveles discretos deben estar relativamente

equidistantes y deben aumentar estrictamente. Puede lograrse una buena aproximación de este requisito usando unas resistencias integradas para generar la tensión de referencia adecuada para los comparadores en el ADC flash. El valor final se lee en biestables sincronizados en el borde final de la señal de la ventana de integración, lo que permite que el comparador se alimente en ciclo entre lecturas.

- 5 Además de para la detección real, que tiene información cualitativa sobre la intensidad del valor de detección, puede usarse para evaluar la calidad de la detección y ajustar la integración futura tras el resultado. El uso más directo es establecer un umbral de detección de energía para tener en cuenta la potencia de ruido integrada y reducir el número de falsos positivos. La energía de ruido promedio puede determinarse fácilmente integrando durante un tiempo en el que se sabe que no se transmiten datos, tal como por ejemplo durante una secuencia de entrenamiento. Este ruido
10 integrado también puede compensarse reduciendo la tensión de referencia de integración como se ha tratado en la sección de integrador.

Un umbral de detección mínimo es muy útil, pero observar los valores máximos integrados también puede usarse para establecer la sensibilidad del integrador. Una señal potente tenderá a saturar el integrador rápidamente, especialmente si se implican múltiples pulsos por símbolo. Durante integraciones más largas, la reducción de la sensibilidad del
15 integrador aumentará la diferencia absoluta entre la potencia de señal y el ruido de fondo.

En muchos casos, puede emplearse una secuencia de entrenamiento para lograr la sincronización. A diferencia de los transmisores que son conscientes de los momentos donde hay una transmisión o no y pueden apagar fácilmente el ciclo entre pulsos o símbolos, el receptor necesita lograr una sincronización con el transmisor antes de hacer un uso completo del ciclo de potencia. Además, la detección correcta de la señal OOK o PPM requiere escuchar
20 exactamente durante la ventana de transmisión de los pulsos con el fin de evaluar si los pulsos están presentes o no.

Dentro de la técnica anterior se ha informado sobre la investigación de secuencias de sincronización correctas y, en algunos casos, estas secuencias ahora se fijan en los diferentes estándares de UWB. Cuando no está sincronizado, el receptor puede escuchar a intervalos aleatorios e intentar detectar la secuencia de sincronización. Una vez que se detecta energía, ya que la integración está aumentando estrictamente, puede realizarse una búsqueda binaria
25 alrededor de la primera pulsación para determinar el tiempo que produce la mayor energía. La precisión de la sincronización se determina por la resolución ADC, la longitud de la ráfaga de pulso transmitida y está limitada por la capacidad del circuito de banda base para generar las ventanas de integración. Por ejemplo, usando una ráfaga de 10 ns con el ADC de 3 bits, la precisión de sincronización máxima es 1,25 ns. Lograr la precisión de sincronización máxima depende de la capacidad de la banda base para generar ventanas con el desplazamiento adecuado.

30 **3F. Configuración, sincronización y gestión de energía:** Dentro de los ejemplos descritos en la presente memoria descriptiva e implementados en los prototipos actuales, la configuración se realiza usando un flujo de datos en serie. Aunque la lectura se realiza en paralelo de todos los bits a la vez con el fin de evitar cambiar la configuración mientras los bits de configuración se hacen pasar a través de la línea serie. Los bits de datos incluyen la sensibilidad del integrador y diversos controles de ciclo de potencia. El circuito de receptor UWB-IR (UWB-IR-Rx) tiene la capacidad
35 de, en función de estos bits, activar o desactivar el ciclo de potencia de cada componente de manera independiente o activarlo/desactivarlo para todo el chip.

El UWB-IR-Rx explota un generador 2700 de reloj no superpuesto (NO-RelojGen) para generar todas las señales de control de ciclo de potencia y la ventana de integración desde una forma de onda de plantilla única, de tal manera que
40 el circuito de banda base del UWB-IR-Rx no necesita generarlos. Esta forma de onda es la única que se necesita del circuito de banda base y es un poco más larga que la propia ventana de integración para adaptar el tiempo de encendido inicial. Esto garantiza que las señales de ciclo de potencia y la ventana de integración siempre estén relacionadas correctamente entre sí. Como se muestra, NO-RelojGen 2700 comprende la primera puerta 2710 NAND cuya salida está acoplada a una primera matriz 2740 de elementos de retraso, cada uno de los retrasos $D = \Delta t$, genera las señales de control CTRL <1>, CTRL <2>, CTRL <3>, CTRL <4>, CTRL <5>, CTRL <6>, CTRL <7> después de
45 retrasos de $2\Delta t$, $3\Delta t$, $4\Delta t$, $5\Delta t$, $6\Delta t$, $7\Delta t$, $8\Delta t$ respectivamente. La salida de la primera puerta 2710 NAND después del primer elemento de retraso en la primera matriz 2740 se alimenta a una entrada de la segunda puerta 2720 NAND cuya salida está acoplada a una segunda matriz 2750 de elementos de retraso, cada uno de los retrasos $D = \Delta t$, genera las señales de control SINCER <1>, SINCER <2>, SINCER <3>, SINCER <4> después de retrasos de $3\Delta t$, $4\Delta t$, $5\Delta t$, $6\Delta t$ respectivamente. La salida de la segunda puerta 2720 NAND se realimenta a la entrada de la primera puerta 2710
50 NAND después de un retraso de $2\Delta t$. Las otras entradas de las puertas 2710 y 2720 NAND primera y segunda se acoplan respectivamente a una entrada a través de un retraso de $2\Delta t$ y un inversor 2730 respectivamente.

Todos los circuitos dentro del UWB-IR-Rx se encienden en secuencia para evitar cualquier cambio de tensión que ondule a través del circuito y afecte al integrador 2060. Para reducir el impacto de la variación del proceso, la mayoría de los componentes se desacoplan y polarizan de manera independiente. Sin embargo, esto puede crear problemas
55 durante el apagado cuando la diferencia de tensión en el condensador de desacoplamiento es diferente que durante la operación normal. La diferencia de tensión debe recuperarse rápidamente, pero la mayoría de los circuitos tienen entradas y salidas de impedancia muy altas. Con el fin de acelerar la recuperación del apagado, todas las resistencias de polarización tienen un transistor NMOS en paralelo. Estos transistores se abren brevemente mediante un pulso CTRLp como se indica en las figuras 22 a 26 respectivamente y se generan a partir del borde de las señales CTRL
60 del componente. Cuando el pulso está activo, el transistor crea una trayectoria de impedancia más baja a la fuente de

tensión. Esto acelera significativamente el tiempo de establecimiento de una pequeña lógica adicional en la señal CTRL.

4. MEDIDAS DEL RECEPTOR UWB-IR

4.1 Consumo de potencia: Haciendo referencia a las figuras 28A y 28B, se representa el consumo de potencia de un UWB-IR-Rx donde a plena potencia el UWB-IR-Rx consume 27 mW mientras que en modo de reposo consume aproximadamente 1 μ W. En consecuencia, con el ciclo de potencia en niveles de potencia del 10 %, el UWB-IR-Rx consume 2,42 mW. También, como es evidente en la figura 28B, el consumo de potencia con ciclos de potencia completos varía desde aproximadamente 1 mW a 0,8 Mbps hasta aproximadamente 9 mW a 7,8 Mbps.

La Tabla 2 resume el consumo de potencia de un transceptor UWB-IR en diversas condiciones al combinar los datos de consumo de potencia de las figuras 28A y 28B con las figuras 8A y 8B para el UWB-IR-Tx.

Tabla 2: Consumo de energía de transceptor UWB-IR

Modo	Tx (mW)	Rx (mW)	Transceptor UWB-IR (mW)
Reposo	0,094	0,001	0,095
10 %	2,994	2,428	5,426
100 %	26,330	26,955	53,285

4.2 Rendimiento de pulso: Haciendo referencia a la figura 29, se representa el rendimiento medido de un UWB-IR-Rx, mientras que las figuras 30A y 30B representan la operación del UWB-IR bajo niveles de señal recibidos variables. En cada caso, puede verse que la salida es un bit recibido en respuesta a la recepción de un pulso en el borde ascendente de la señal Rx_SALIDA3.

5. TRANSCCEPTOR UWB-IR

Haciendo referencia a la figura 31, hay unas micrografías 3110 y 3120 ópticas primera y segunda para un transceptor UWB-IR CMOS de acuerdo con una realización de la invención. La tercera imagen 3130 representa el UWB-IR-Tx discretamente, mientras que la cuarta imagen 3140 presenta el esquema de diseño del circuito UWB-IR-Tx donde el preamplificador 440 si se identifican las porciones del DCRO 240, excitador 260, VCRO (DCRO) 240, VGA 250 y generador 230 de pulsos - controlador 220 de ciclo de potencia.

En consecuencia, sería evidente que las realizaciones de la invención permiten transmisores UWB-IR de baja potencia con un oscilador bajo demanda, lo que permite que un transmisor UWB-IR explote las técnicas de salto de ancho de banda y frecuencia de espectro expandido para generar un PSD de salida conforme a una especificación y/o máscara reguladora predeterminada, así como la gestión dinámica de la PSD para adaptar las variaciones en la interferencia, otros transmisores, etc. De manera similar, los receptores UWB-IR presentan una solución de receptor de baja complejidad que adapta los transmisores UWB-IR que operan con una gama de protocolos no sensibles a la fase.

Además, con el control dinámico de potencia, los transmisores discretos UWB-IR, los receptores UWB-IR y los transceptores UWB-IR soportan el despliegue de las redes de área personal, redes de área corporal, interconexiones de dispositivos electrónicos localizados, etc., dentro de una amplia gama de aplicaciones, desde sensores hasta interfaces de hombre-máquina en entornos civiles, comerciales y militares. Con la operación alimentada de baja velocidad de trabajo de un receptor UWB-IR, un dispositivo que incorpore un transceptor UWB-IR puede esperar la detección de una señal de "activación" inalámbrica. Del mismo modo, los transmisores y transceptores UWB-IR pueden gestionar dinámicamente la potencia basándose en los requisitos para transmitir datos o no, así como factores tales como la velocidad y el intervalo requeridos de las señales transmitidas.

6. TRANSMISOR UWB-IR CON CODIFICACIÓN DE FASE BIFÁSICA

6 A. Descripción general del transmisor: Dentro de los resultados presentados *supra* con respecto a las figuras 13 y 16-18, los perfiles espectrales de los transmisores UWB-IR de acuerdo con las realizaciones de la invención contienen líneas espectrales que son aparentes incluso con la codificación de frecuencia. Estas líneas espectrales están presentes dentro de las simulaciones teóricas realizadas por los inventores como se representa en la primera representación 3300 gráfica espectral en la figura 33. Sin embargo, los inventores a través de simulaciones teóricas adicionales identificaron que si se introduce la codificación de fase bifásica en el transmisor UWB-IR, entonces las líneas espectrales pueden reducirse significativamente como se evidencia en la segunda imagen 3350 en la figura 33.

En consecuencia, haciendo referencia a la figura 32, hay un diagrama 3200 de bloques de un transmisor UWB de acuerdo con una realización de la invención que soporta la codificación de fase bifásica. En comparación con el transmisor UWB-IR 200 en la figura 2 para un UWB-IR de acuerdo con las realizaciones de la invención sin desplazamiento de fase bifásico en lugar de estar compuesto por cinco bloques principales más la antena, el transmisor UWB-IR (BPS-IR- UWB) de desplazamiento de fase bifásico comprende 6 bloques principales. En primer lugar, un generador 3230 de pulsos produce un impulso programable a intervalos de reloj cuando la señal de datos

desde la puerta 3210 AND es alta basándose en las señales de control presentadas a la puerta 3210 AND. Los pulsos del generador 3230 de pulsos se convierten de manera ascendente a continuación con un oscilador 3240 de anillo controlado digitalmente (DCRO) de múltiples bucles programable. La salida del DCRO 3240 se acopla a continuación a un amplificador 3250 de doble salida (VGA), tanto con el fin de compensar cualquier dependencia de frecuencia de la amplitud de pulso como para generar también unas señales de salida desplazadas de doble fase que se acoplan a un conmutador 3260 que selecciona una de las dos señales para acoplar al amplificador 3280 de potencia de salida (excitador) bajo la acción de la señal de control "S" de conmutador aplicada al conmutador 3260. Obsérvese que podría implementarse un esquema de selección de fase similar afectando a las condiciones de arranque o un DCRO 3240 con el fin de proporcionar las dos fases. Esto evitaría la necesidad del conmutador 3260 a costa de una señal de control de condición de inicio de control adicional en el DCRO 3240.

El amplificador 3280 de potencia de salida alimenta la antena 3270, superando los típicos parásitos de paquete, tales como los que surgen de empaquetar el transceptor dentro de un paquete sin cables plano cuádruple (QFN). Para reducir el consumo de potencia del transmisor BPS-UWB-IR representado por el diagrama 3200 de bloques de acuerdo con una realización de la invención, un controlador 3220 de ciclo de potencia enciende o apaga dinámicamente estos bloques funcionales cuando la señal de datos "PC" es baja. Haciendo referencia a la figura 34, se representan las formas de pulso para un transmisor BPS-UWB-IR con y sin desplazamiento de fase. En consecuencia, un transmisor BPS-UWB-IR de acuerdo con las realizaciones de la invención transmite pulsos con o sin desplazamiento de fase en función de la señal de control "S" aplicada al conmutador 3260. Si esta señal de control se alimenta ahora desde un generador de datos aleatorio o un generador de datos pseudoaleatorio, entonces los pulsos resultantes acoplados a la antena del transmisor BPS-UWB-IR se desplazarán de fase de manera pseudoaleatoria o aleatoria.

Haciendo referencia a la figura 35, se representa la frecuencia central del pulso para todas las secuencias de bits del DCRO 3240 para un BPS-UWB-IR de acuerdo con el diseño del transmisor de acuerdo con una realización de la invención representada en la figura 32. Debido a las mejoras globales en los transmisores UWB prototipo implementados por los inventores, la frecuencia varía desde aproximadamente 3 GHz a aproximadamente 7 GHz. De manera similar, haciendo referencia a la figura 36, el ancho de pulso de transmisor de un BPS-UWB-IR de acuerdo con el diseño del transmisor de acuerdo con una realización de la invención representada en la figura 32 para todas las secuencias de bits que muestran que el ancho de pulso medido, varía desde aproximadamente 400 ps a aproximadamente 1400ps en dos modos de operación. La figura 37 representa la forma de pulso obtenida para tres ajustes de ancho diferentes para un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención. Los tres anchos de pulso son 0,626 ns, 1,00 ns y 1,40 ns respectivamente.

Ahora, haciendo referencia a la figura 38, se representan la longitud de pulso controlada digitalmente y las mediciones de densidad de espectro de potencia de salida del transmisor asociado para un transmisor PBS-UWB-IR de acuerdo con una realización de la invención bajo el control que sintoniza desde una generación de pulsos de baja frecuencia (aproximadamente 3,2 GHz), a un pulso de media frecuencia (aproximadamente 4,7 GHz), a un pulso de alta frecuencia (aproximadamente 6,0 GHz). En consecuencia, se representa en la figura 39 el espectro de potencia resultante y el tren de pulsos para un único impulso de 3,2 GHz seguido de tres impulsos de 6 GHz en tres condiciones diferentes de operación de un PBS-UWB-IR de acuerdo con una realización de la invención. De manera similar a la que se muestra en la figura 17 para la realización UWB-IR de la figura 2, la figura 39 ilustra además la capacidad de omitir la transmisión dentro de una banda de frecuencia dada, específicamente ~ 5 GHz en la figura 39. Las imágenes 3910 y 3920 primera y segunda representan respectivamente el espectro de potencia y la secuencia de pulso en la que no hay una secuencia aleatoria de frecuencia o de fase durante la generación y transmisión. Las imágenes 3930 y 3940 tercera y cuarta representan el espectro de potencia y la secuencia de pulso en la que solo se emplea una secuencia de frecuencia aleatoria tal como se ha descrito anteriormente con respecto a un UWB-IR de acuerdo con una realización de la invención tal como se representa en la figura 2 pero con el transmisor PBS-UWB-IR de acuerdo con una realización de la invención como se representa en la figura 32. En este caso, por lo tanto, se establece en un nivel y se mantiene la señal de control de conmutador al conmutador 3260 dentro del PBS-UWB-IR. Finalmente, las imágenes 3950 y 3960 quinta y sexta representan los resultados para la frecuencia aleatoria y la fase aleatoria en la que la señal de control de conmutador al conmutador 3260 dentro del PBS-UWB-IR se alimenta de datos para establecer sus niveles desde un generador de datos pseudoaleatorio.

En consecuencia, sería evidente al comparar las imágenes 3910 y 3930 primera y tercera que la introducción de frecuencia aleatoria da como resultado líneas espectrales reducidas y que la introducción adicional del desplazamiento de fase aleatorio reduce aún más las líneas espectrales como se muestra en la quinta imagen 3950 y como se anticipa a partir del modelo teórico presentado y tratado con respecto a la figura 33. También puede verse, en la quinta imagen 3950, que con la secuencia de pulsos de los pulsos de 3,2 GHz y 6 GHz, la potencia transmitida entre estos alrededor de 5 GHz se reduce en comparación con la mostrada en la imagen 4050 de la figura 40, donde también se introducen los pulsos a 4,7 GHz.

A continuación, haciendo referencia a la figura 40, se representa el espectro de potencia resultante y el tren de pulsos para un PBS-UWB-IR de acuerdo con una realización del salto de frecuencia de la invención dentro del intervalo de frecuencia completo como se representa en la figura 35 desde aproximadamente 3 GHz a aproximadamente 7 GHz. Esto se logra usando un tren de pulsos que incluye frecuencias de 3,2 GHz, (1 pulso) 4,7 GHz (2 pulsos) y 6 GHz (3 pulsos). Las imágenes 4010 y 4020 primera y segunda representan respectivamente el espectro de potencia y la secuencia de pulso en el que no hay una secuencia aleatoria de frecuencia o de fase durante la generación y

transmisión. Las imágenes 4030 y 4040 tercera y cuarta representan el espectro de potencia y la secuencia de pulso en la que solo se emplea una secuencia de frecuencia aleatoria tal como se ha descrito anteriormente con respecto a un UWB-IR de acuerdo con una realización de la invención tal como se representa en la figura 2 pero con el transmisor PBS-UWB-IR de acuerdo con una realización de la invención como se representa en la figura 32. En este caso, por lo tanto, se establece en un nivel y se mantiene la señal de control de conmutador al conmutador 3260 dentro del PBS-UWB-IR. Finalmente, las imágenes 4050 y 4060 quinta y sexta representan los resultados para la frecuencia aleatoria y la fase aleatoria en la que la señal de control de conmutador al conmutador 3260 dentro del PBS-UWB-IR se alimenta de datos para establecer sus niveles desde un generador de datos pseudoaleatorio. En consecuencia, sería evidente al comparar las imágenes 4010 y 4030 primera y tercera que la introducción de frecuencia aleatoria da como resultado líneas espectrales reducidas y que la introducción adicional del desplazamiento de fase aleatorio reduce aún más las líneas espectrales como se muestra en la quinta imagen 4050 y como anticipado a partir del modelo teórico presentado y como se anticipa a partir del modelo teórico presentado y tratado con respecto a la figura 33.

A continuación, haciendo referencia a la figura 41, se representa el modelado de salida espectral de un transmisor UWB que emplea codificación de fase bifásica de acuerdo con una realización de la invención contra una máscara de potencia-frecuencia UWB. En cada una de las imágenes 4110 a 4130 primera a tercera se representa respectivamente un par de máscaras UWB que establecen un nivel de potencia máximo a lo largo de los intervalos de frecuencia predeterminados como se enumeran en la Tabla 3.

Tabla 3: Máscaras UWB

Banda	Intervalo de frecuencia (GHz)	Máscara UWB 1 Máx. Potencia de señal (dBm)	Máscara UWB 2 Máx. Potencia de señal (dBm)
A	0-950 MHz	-49	-49
B	950 MHz-1,6 GHz	-75	-75
C	1,6 GHz-1,9 GHz	-63	
	1,6 GHz-2,0 GHz		-53
D	1,9 GHz-3,15 GHz	-61	
	2,0 GHz-3,15 GHz		-51
E	3,15 GHz-10 GHz		-42

En consecuencia, la primera imagen 4110 representa el espectro de potencia en el que no hay secuencia aleatoria de frecuencia o de fase durante la generación y transmisión de datos. La tercera imagen 4120 representa el espectro de potencia en el que solo se emplea una secuencia de frecuencia aleatoria tal como se ha descrito anteriormente con respecto a un UWB-IR de acuerdo con una realización de la invención tal como se representa en la figura 2 pero con el transmisor PBS-UWB-IR de acuerdo con una realización de la invención como se representa en la figura 32. En este caso, por lo tanto, se establece en un nivel y se mantiene la señal de control de conmutador al conmutador 3260 dentro del PBS-UWB-IR. Finalmente, la tercera imagen 4130 representa los resultados para la frecuencia aleatoria y la fase aleatoria en la que la señal de control de conmutador al conmutador 3260 dentro del PBS-UWB-IR se alimenta de datos para establecer sus niveles desde un generador de datos pseudoaleatorio. En consecuencia, puede verse que con la reducción de las líneas espectrales a medida que avanzamos desde las imágenes 4110 a 4130 primera a tercera respectivamente, el modelado del espectro puede implementarse junto con la reducción de línea espectral de la fase aleatoria. Como se representa, el espectro de potencia es compatible con una máscara UWB y, aparte de un par de líneas espectrales por debajo de 3 GHz, es compatible con la otra máscara UWB. Se anticipa que el ajuste del salto de frecuencia y la mejora de la coincidencia entre las señales desplazadas de fase y desplazadas no de fase reducirán aún más las líneas espectrales y ajustarán aún más el espectro de potencia.

Opcionalmente, dentro de otras realizaciones de la invención, el desplazamiento de fase bifásico puede reemplazarse con un desplazamiento de fase multifásico (MPS) que proporciona un transmisor MPS-UWB-IR, aunque la complejidad electrónica y de control adicional puede limitar la aplicación a dispositivos específicos y/o aplicaciones UWB.

Se han proporcionado detalles específicos en la descripción anterior para proporcionar una comprensión profunda de las realizaciones. Sin embargo, se entiende que las realizaciones pueden practicarse sin estos detalles específicos. Por ejemplo, los circuitos pueden mostrarse en diagramas de bloques para no oscurecer las realizaciones con detalles innecesarios. En otros casos, pueden mostrarse circuitos, procesos, algoritmos, estructuras y técnicas bien conocidos sin detalles innecesarios con el fin de evitar oscurecer las realizaciones.

La implementación de las técnicas, bloques, pasos y medios descritos anteriormente puede hacerse de varias maneras. Por ejemplo, estas técnicas, bloques, pasos y medios pueden implementarse en hardware, software o una combinación de los mismos. Para una implementación de hardware, las unidades de procesamiento pueden implementarse dentro de uno o más circuitos integrados de aplicación específica (ASIC), procesadores de señal digital (DSP), dispositivos de procesamiento de señal digital (DSPD), dispositivos lógicos programables (PLD), matrices de puertas programables en campo (FPGA), procesadores, controladores, microcontroladores, microprocesadores, otras

unidades electrónicas diseñadas para realizar las funciones descritas anteriormente y/o una combinación de las mismas.

- 5 La divulgación anterior de las realizaciones a modo de ejemplo de la presente invención se ha presentado con fines ilustrativos y descriptivos. La descripción no se pretende que sea exhaustiva o que limite la invención a las formas desveladas precisas. Muchas variaciones y modificaciones de las realizaciones descritas en el presente documento serán evidentes para un experto en la materia a la luz de la divulgación anterior. El ámbito de la invención debe definirse únicamente por las reivindicaciones adjuntas a la misma.

REIVINDICACIONES

1. Un transmisor (200, 3200) que soporta una operación como una radio de impulsos que soporta salto dinámico de frecuencia y ancho de banda que puede ser configurado dinámicamente con respecto a un perfil de densidad de espectro de potencia emitida mientras transmite datos a una velocidad de datos, comprendiendo el transmisor:

- 5 un generador (230, 3230) de señal de radiofrecuencia (RF) para codificar los datos a transmitir, estando el generador de señal de RF dispuesto para recibir una señal de datos a transmitir y una señal de reloj, **caracterizado por** una frecuencia de reloj, y estando acoplado a una antena (270, 3270) de RF y a un circuito de control, en el que el circuito de control está configurado para controlar la generación de los datos codificados de tal manera que cada bit que se transmite esté compuesto por una pluralidad de N pulsos generados por el generador de señal de RF en el que cada pulso de los N pulsos está en una frecuencia determinada de una pluralidad de M frecuencias, tiene una amplitud determinada y tiene una longitud de pulso determinada;
- 10 en el que $N \geq 2$ y $M \geq 2$ y M y N son números enteros; se determina una velocidad de repetición de pulso del generador de señal de RF en función de la frecuencia de reloj;
- 15 el entero N depende de la duración de un bit de la señal de datos y la velocidad de repetición de pulso del generador de señal de RF; cada bit que comprende la pluralidad de N pulsos cumple con el perfil de densidad de espectro de potencia emitida; y la pluralidad de N pulsos se transmiten dentro de la duración del bit de la señal de datos.

20 2. El transmisor (200, 3200) de acuerdo con la reivindicación 1, en el que los pulsos secuenciales emitidos por la radio de impulso tienen bien una primera fase o bien una segunda fase, en el que la secuencia de fases para la secuencia de pulsos es pseudoaleatoria.

3. El transmisor (200, 3200) de acuerdo con la reivindicación 2, en el que la radio de impulso soporta además la codificación de fase bifásica, en el que el generador de señal de RF genera ambas fases para cada pulso y selecciona bien la primera fase o bien la segunda fase mediante un conmutador controlado por una señal de control pseudoaleatoria.

4. El transmisor (200, 3200) de acuerdo con la reivindicación 1, en el que la radio de impulso configura dinámicamente la pluralidad de N pulsos, teniendo cada uno de los mismos una frecuencia determinada de la pluralidad de M frecuencias, una amplitud determinada y una longitud de pulso determinada para ajustar el perfil de densidad de espectro de potencia emitida para cada bit para adaptar variaciones en la interferencia de otros transmisores.

5. El transmisor (200, 3200) de acuerdo con la reivindicación 1, en el que el generador de señal de RF puede ser configurado dinámicamente a la velocidad de repetición de pulso del transmisor, de tal manera que la radio de impulso puede saltar al menos uno de la frecuencia de pulso y el ancho de banda a una velocidad igual a la velocidad de repetición de pulso del transmisor.

6. El transmisor (200, 3200) de acuerdo con la reivindicación 1, en el que la radio de impulso puede ser configurada dinámicamente por el circuito de control de tal manera que transmita la pluralidad de N pulsos que tienen una secuencia determinada para cada bit; y cada bit puede variar en las frecuencias de pulso, amplitudes de pulso y anchos de pulso transmitidos de tal manera que cumpla con el perfil de densidad de espectro de potencia emitida.

7. Un dispositivo que comprende:

el transmisor (200, 3200) que soporta la operación como una radio de impulso con salto de frecuencia y de ancho de banda de pulso dinámico permitiendo el ajuste dinámico de la densidad de espectro de potencia emitida de acuerdo con la reivindicación 1;

un receptor (2000) que soporta la operación como un receptor de radio de impulso con ajuste de configuración dinámica para el transmisor, que comprende:

una cadena de receptor de radiofrecuencia (RF) acoplada a una antena (2010) para procesar las señales de RF recibidas por la antena que comprende al menos un circuito de detección de energía, en el que la cadena de receptor de RF puede ser configurada dinámicamente para recibir datos codificados por el transmisor de banda ultra ancha de radio de impulso con un esquema de codificación basado en pulsos de una pluralidad de esquemas de codificación basados en pulsos, en el que el esquema de codificación de la pluralidad de esquemas de codificación basados en pulsos empleados por el transmisor de banda ultra ancha de radio de impulso explota la frecuencia y/o el salto de ancho de banda permitiendo el ajuste dinámico de un perfil de densidad de espectro de potencia emitida y comprende:

codificar datos de tal manera que cada bit transmitido esté compuesto por una pluralidad de N pulsos a una velocidad de repetición de pulso establecida en función de la frecuencia de la señal de reloj del transmisor de banda ultra ancha de radio de impulso en el que cada pulso de los N pulsos está en una frecuencia determinada de una pluralidad de M frecuencias, tiene una amplitud determinada y tiene una longitud de pulso determinada;

en el que $N \geq 2$ y $M \geq 2$ y M y N son números enteros;
 el entero N depende de la duración del bit que es codificado y transmitido por el transmisor de banda ultra
 ancha de radio de impulso y la velocidad de repetición de pulso; y
 la pluralidad de N pulsos se transmiten dentro de la duración del bit de la señal de datos;

- 5 un primer circuito de control de potencia que enciende y apaga selectivamente porciones predeterminadas del transmisor en función de los datos que se transmiten; y
 un segundo circuito de control de potencia que enciende y apaga selectivamente partes predeterminadas del receptor en función de los datos que se reciben; en el que los pulsos secuenciales dentro de uno o más esquemas de codificación basados en pulsos de una pluralidad de esquemas de codificación basados en pulsos son al menos
 - 10 una de diferentes frecuencias y tienen fases diferentes.
8. El dispositivo de acuerdo con la reivindicación 7, en el que el generador de señal de RF emplea una codificación de fase bifásica de tal manera que cada pulso transmitido tiene bien una primera fase o bien una segunda fase en el que la secuencia de fases es pseudoaleatoria.
- 15 9. El dispositivo de acuerdo con la reivindicación 7, en el que el generador de señal de RF emplea codificación de fase bifásica y genera ambas fases para cada pulso de la pluralidad de N pulsos a una frecuencia predeterminada de una pluralidad de M frecuencias y selecciona bien la primera fase o bien la segunda fase mediante un conmutador controlado por una señal de control pseudoaleatoria.
 - 20 10. El dispositivo de acuerdo con la reivindicación 7, en el que la radio de impulso soporta además la codificación de fase bifásica en el que la condición de arranque de un oscilador controlado digitalmente que forma parte del generador de señal de RF se ve afectada de manera pseudoaleatoria para proporcionar una señal de salida con bien la primera fase o bien la segunda fase.
 11. El dispositivo de acuerdo con la reivindicación 7, en el que cada bit puede variar en las frecuencias de pulso, amplitudes de pulso y anchos de pulso transmitidos.

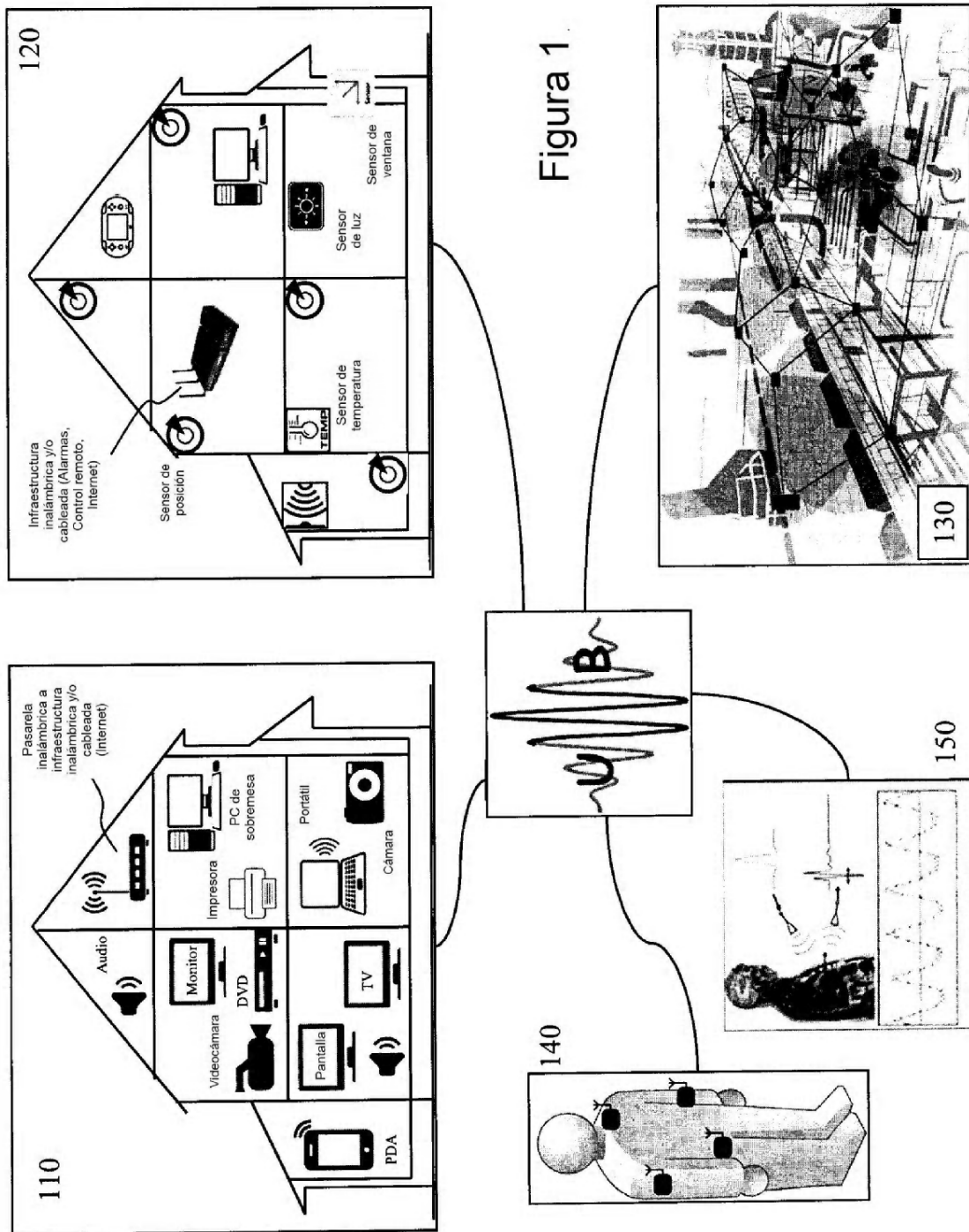


Figura 1

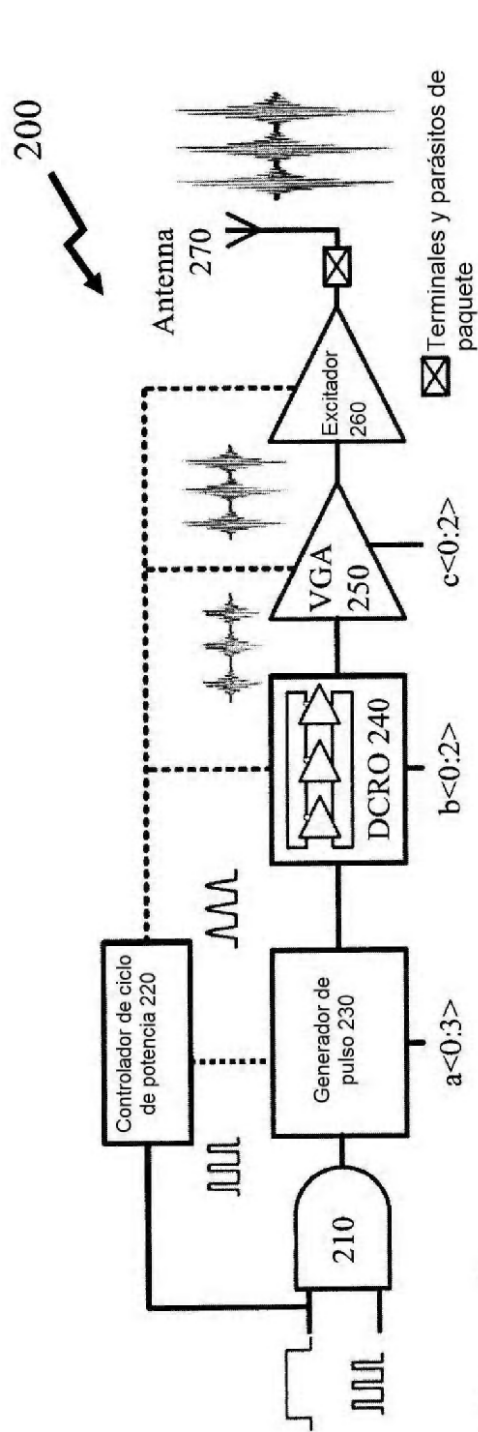


Figura 2

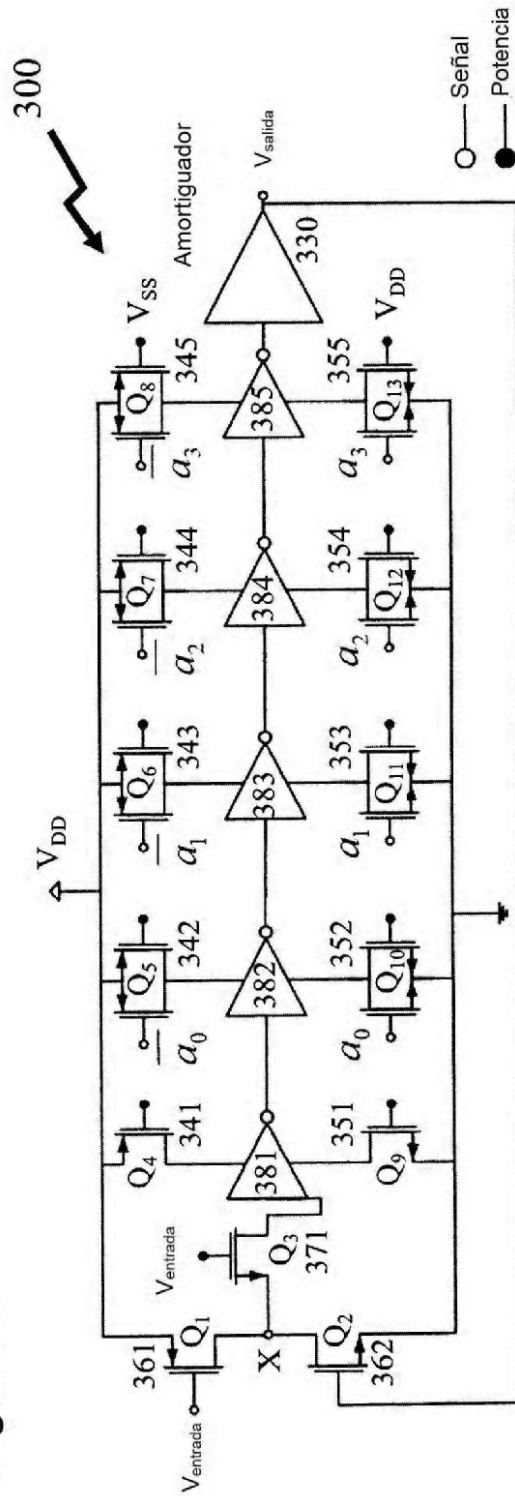


Figura 3

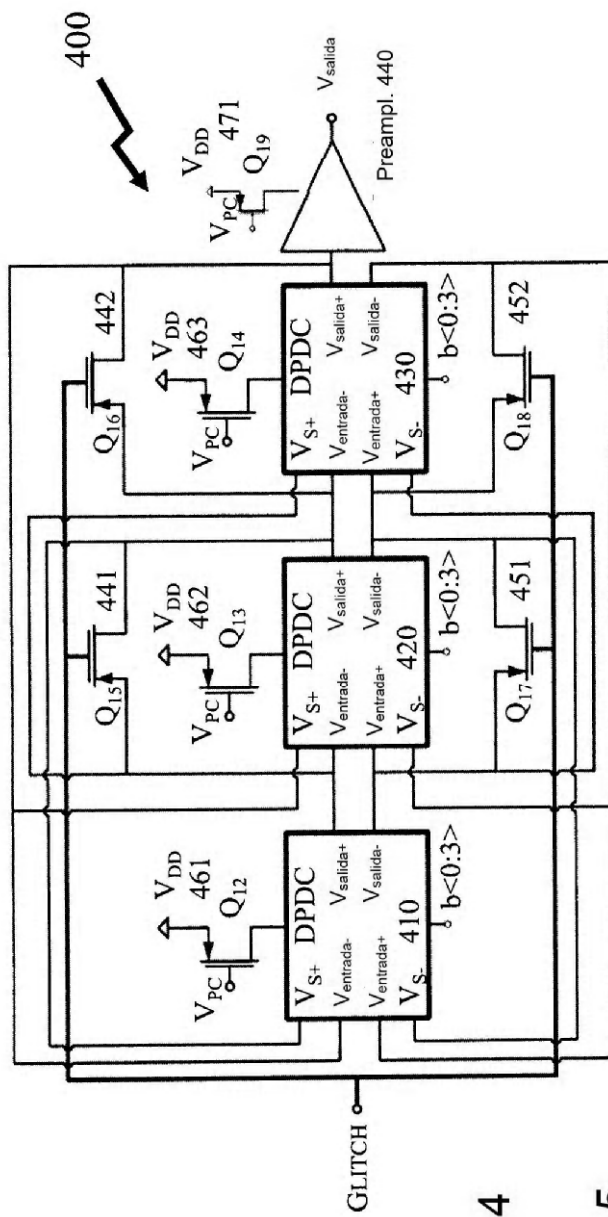
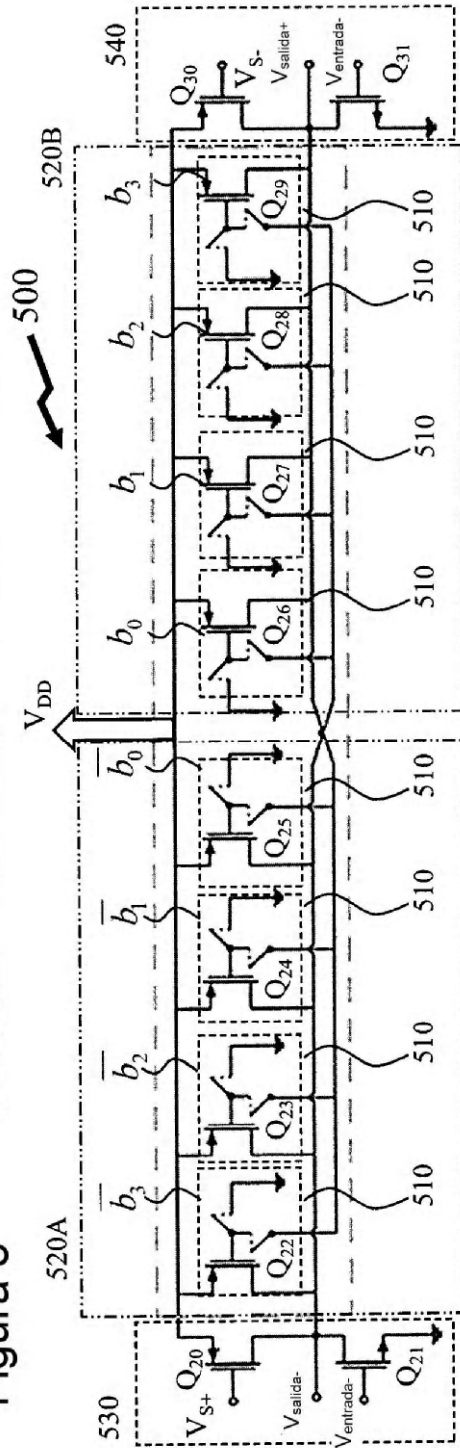


Figura 4

Figura 5



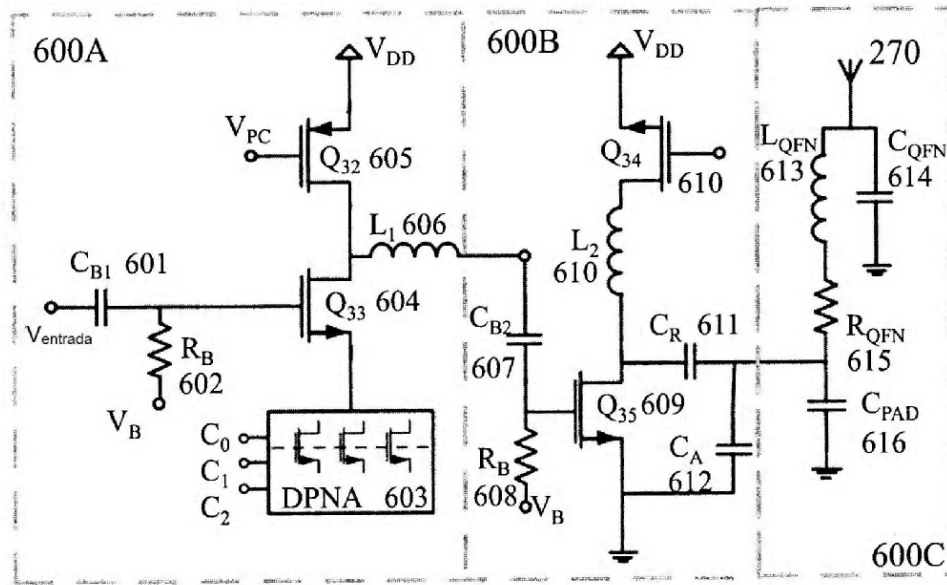


Figura 6

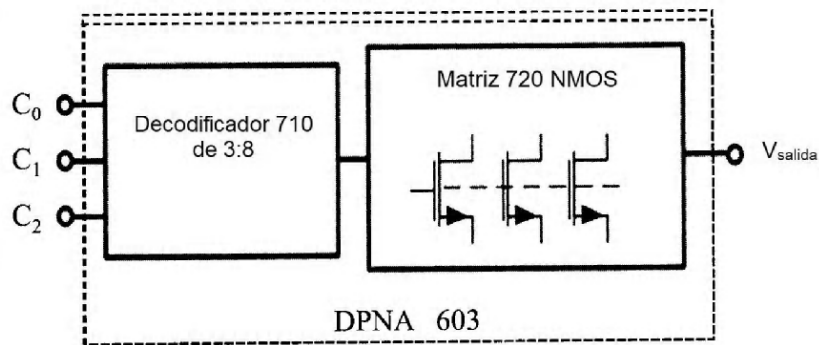


Figura 7

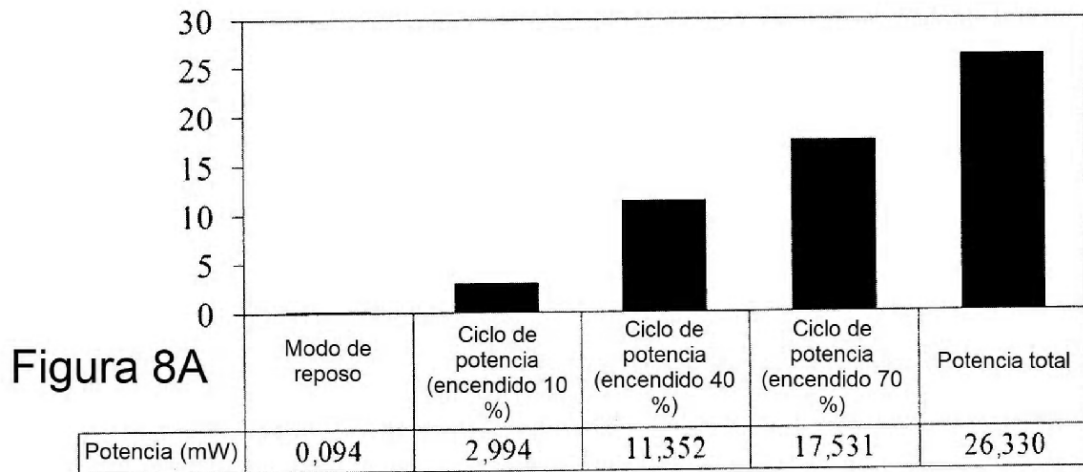
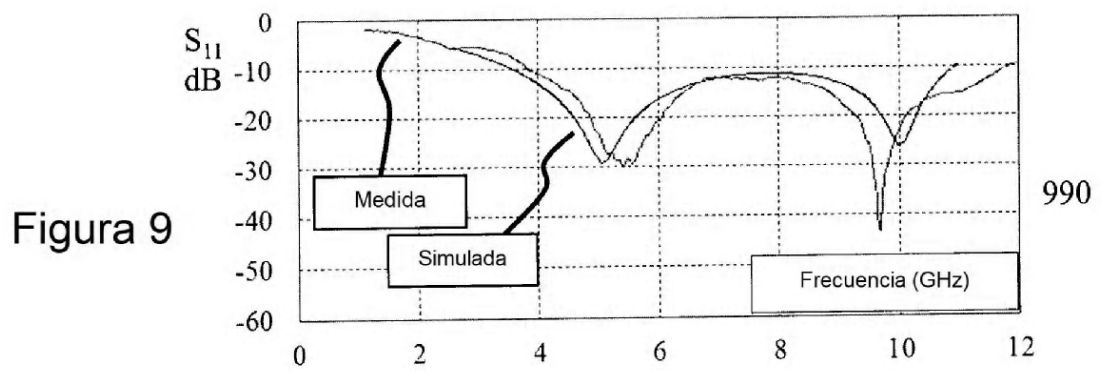
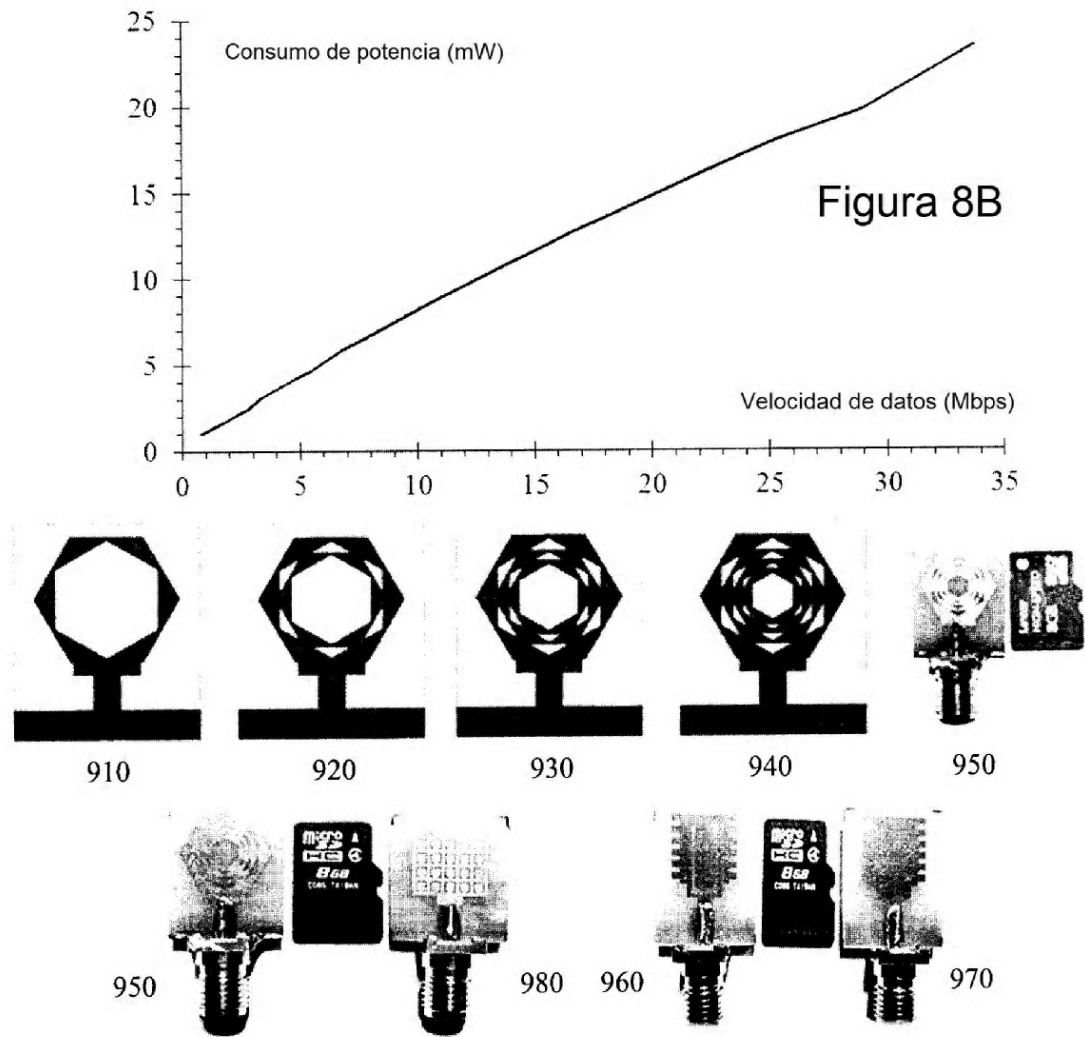
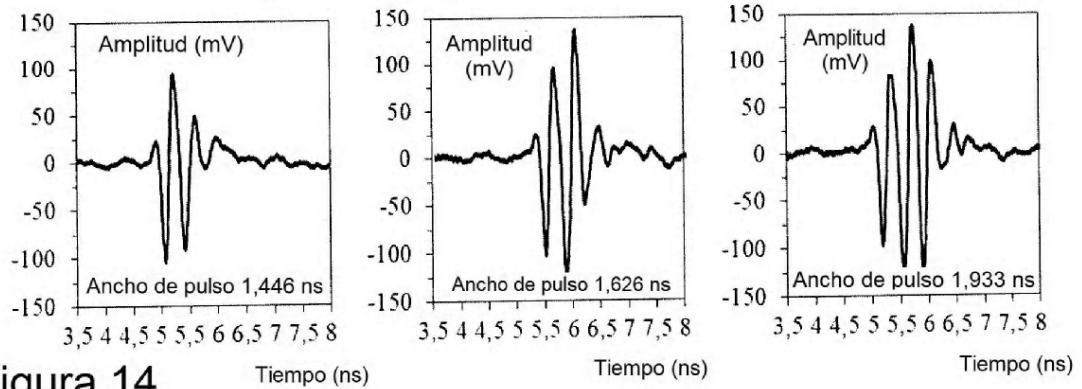
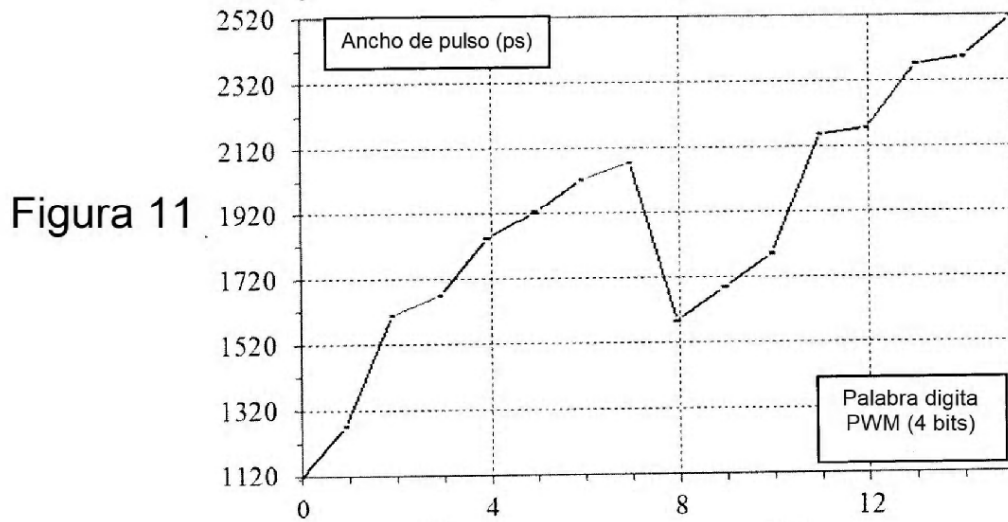
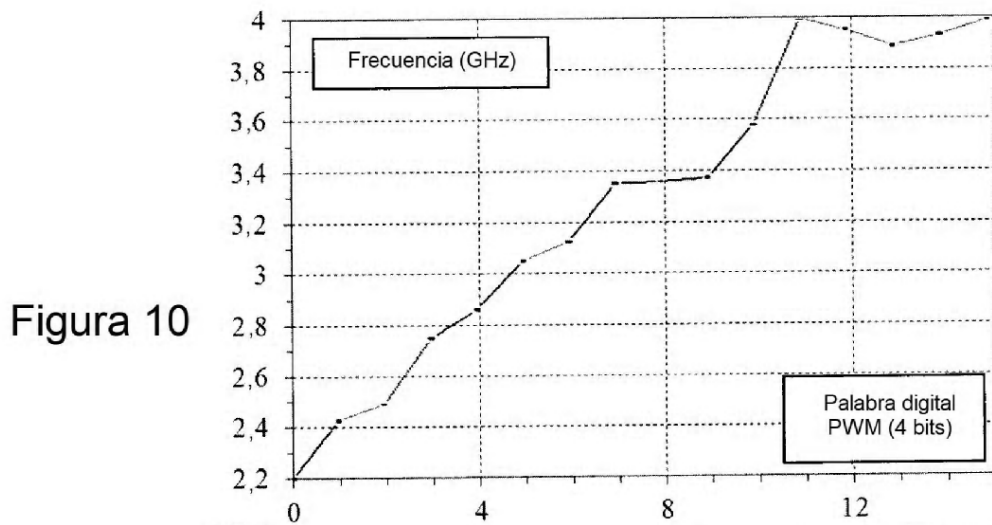


Figura 8A





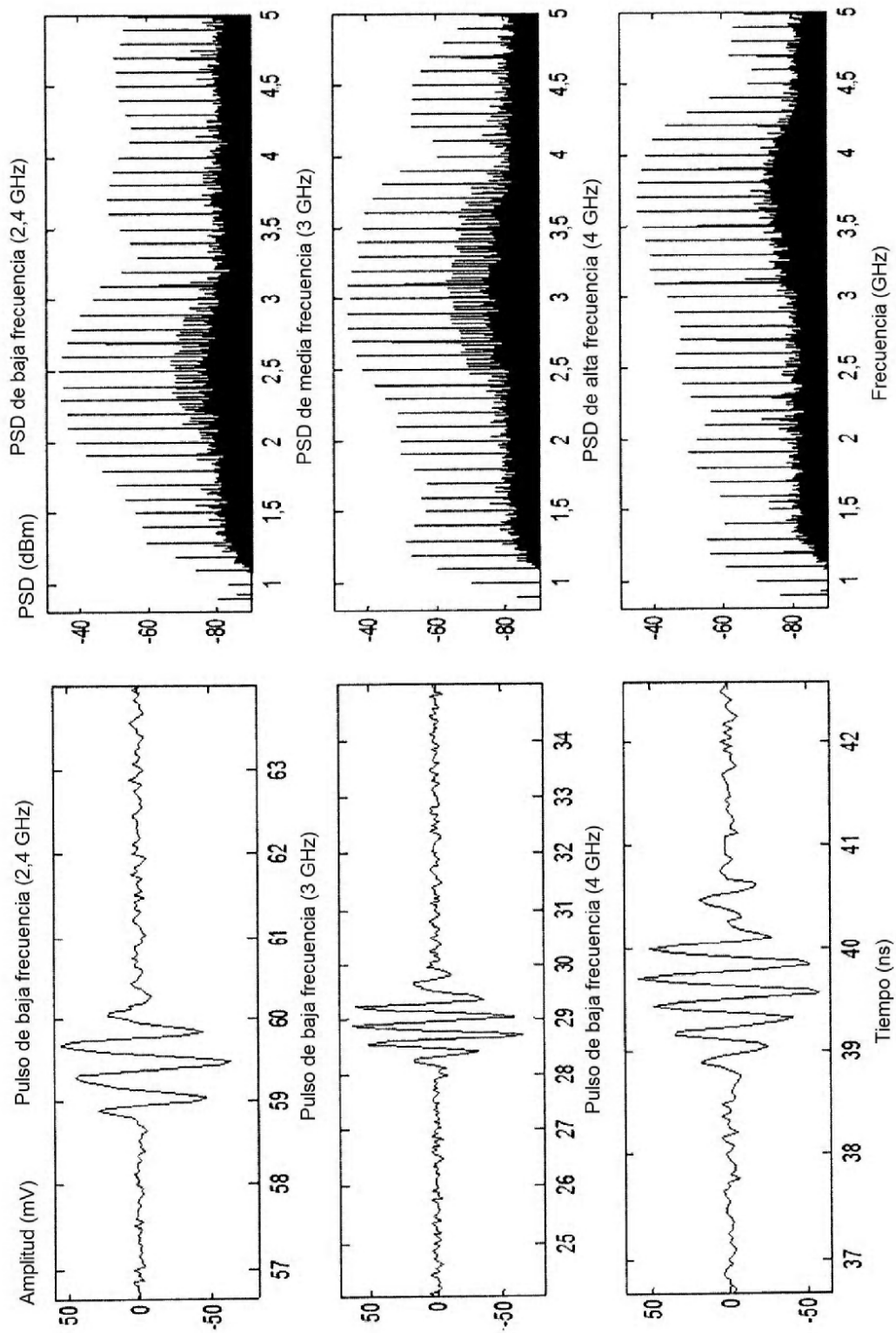


Figura 13

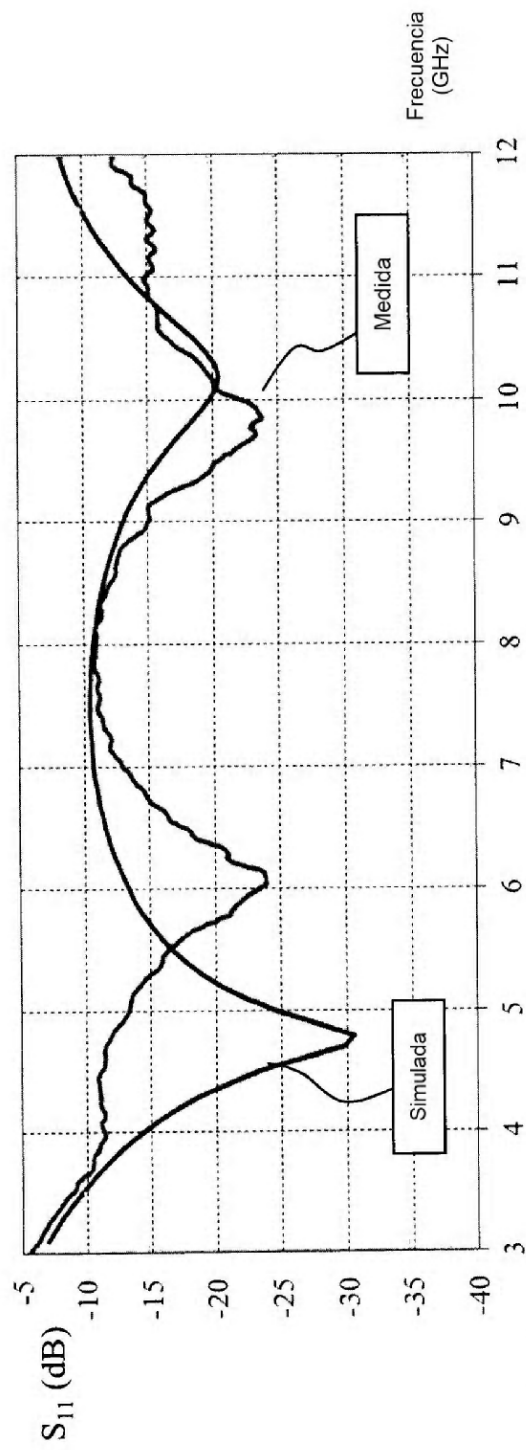


Figura 12

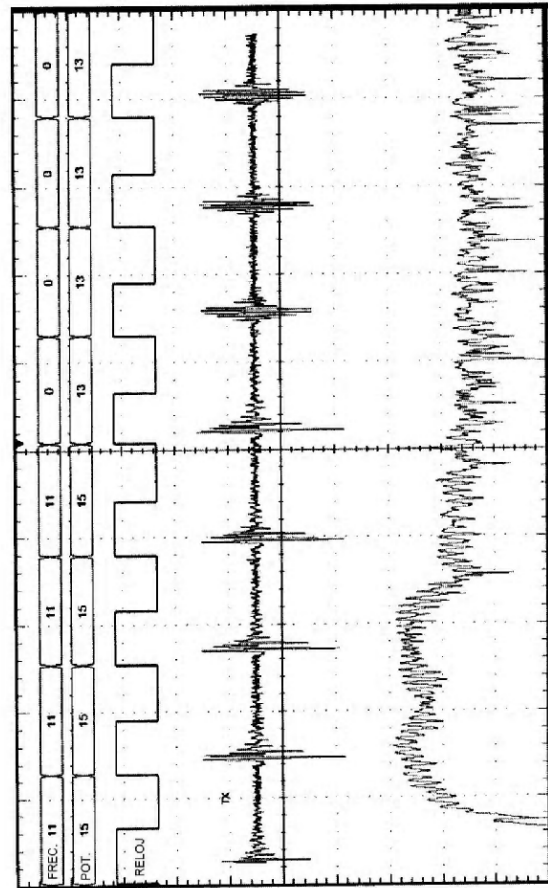
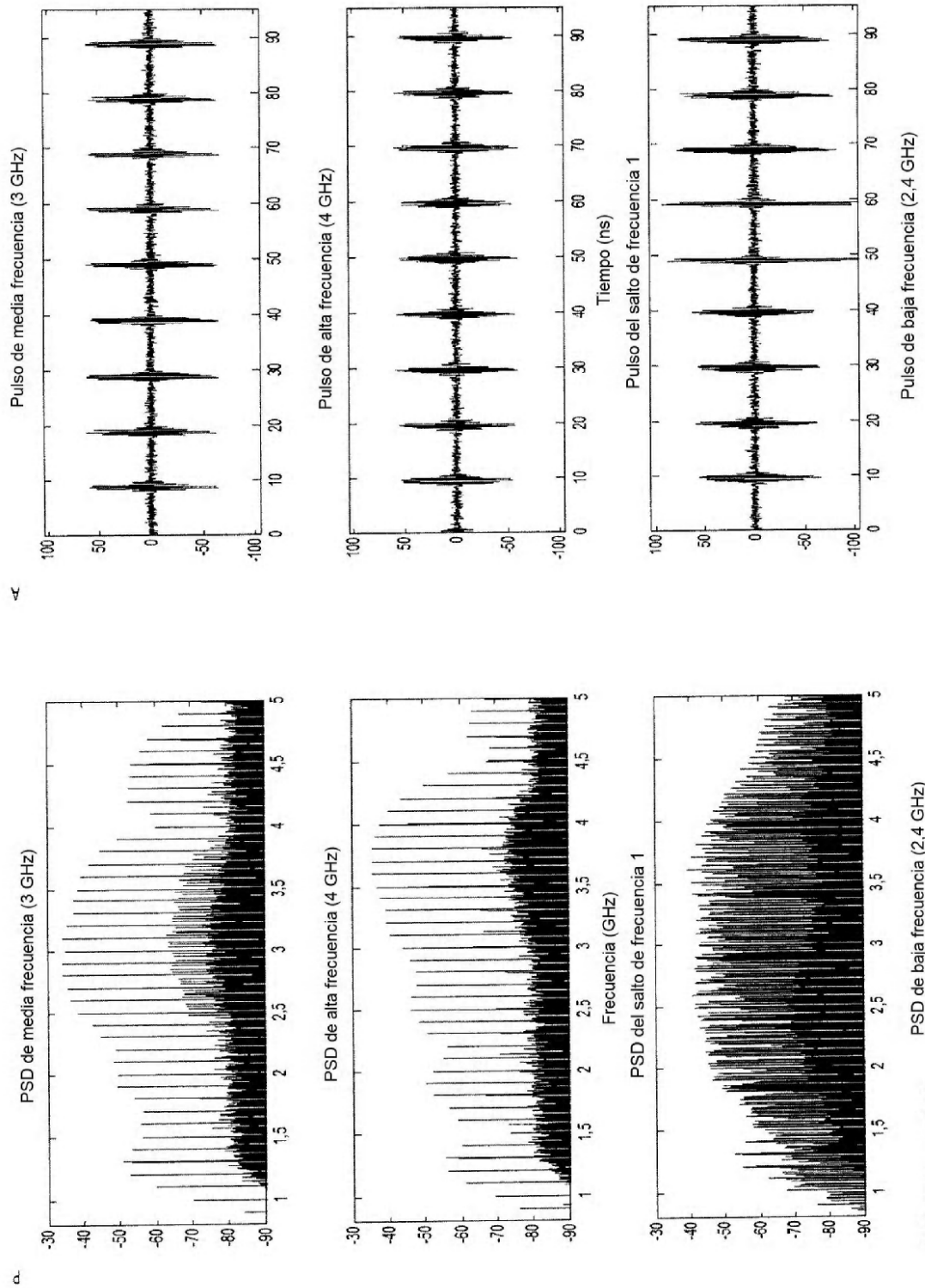


Figura 15



PSD de baja frecuencia (2,4 GHz)

Figura 16

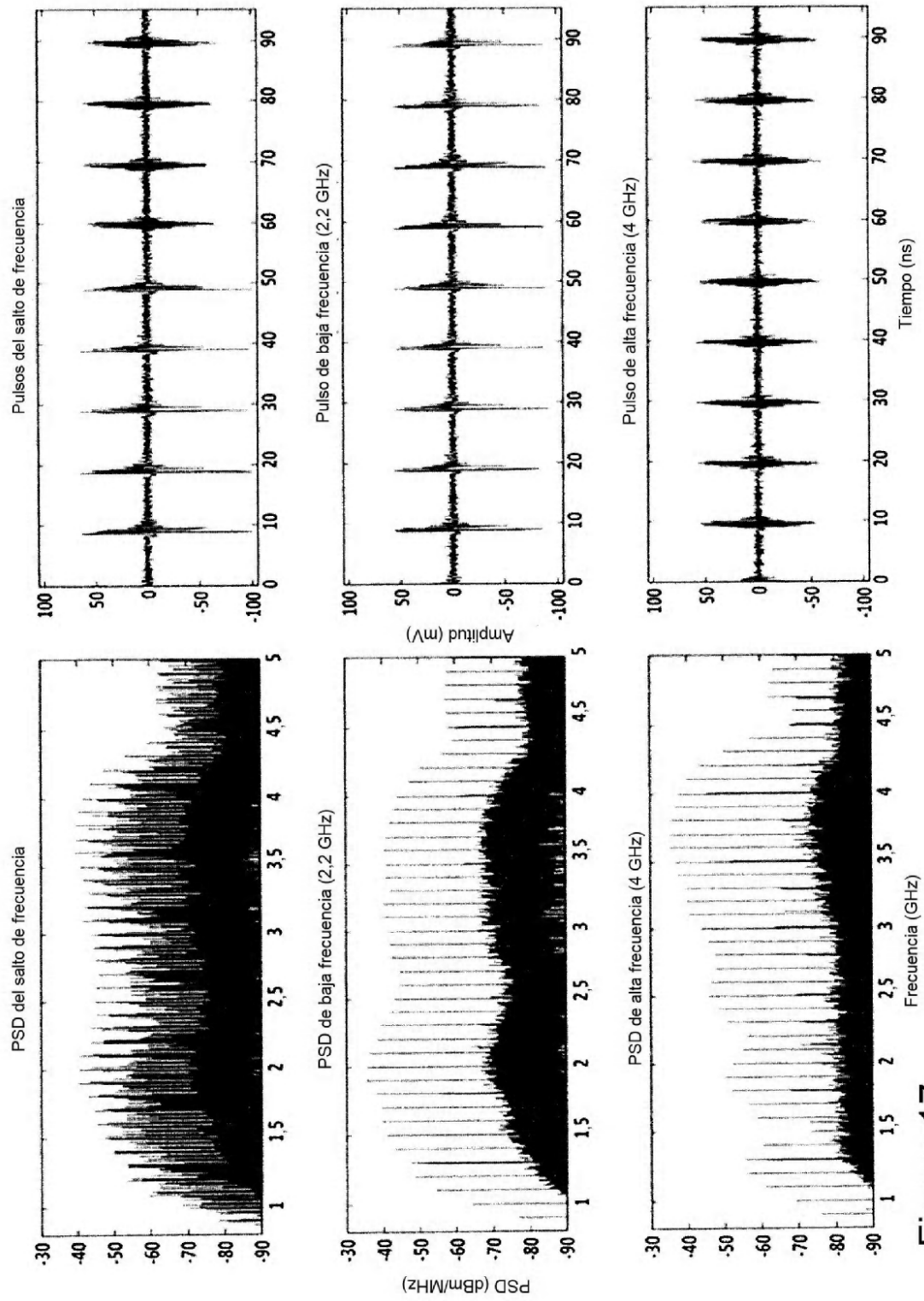


Figura 17

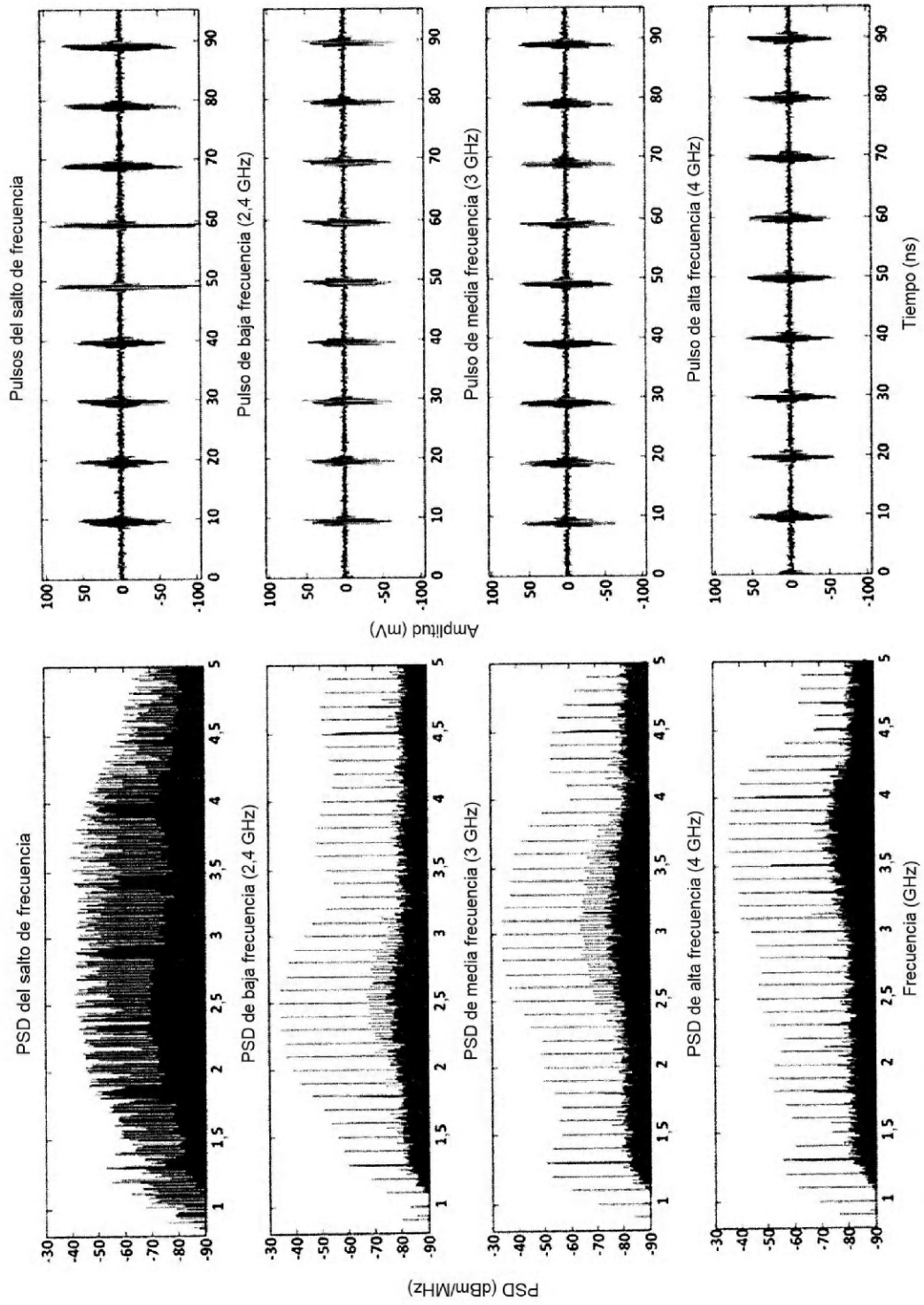
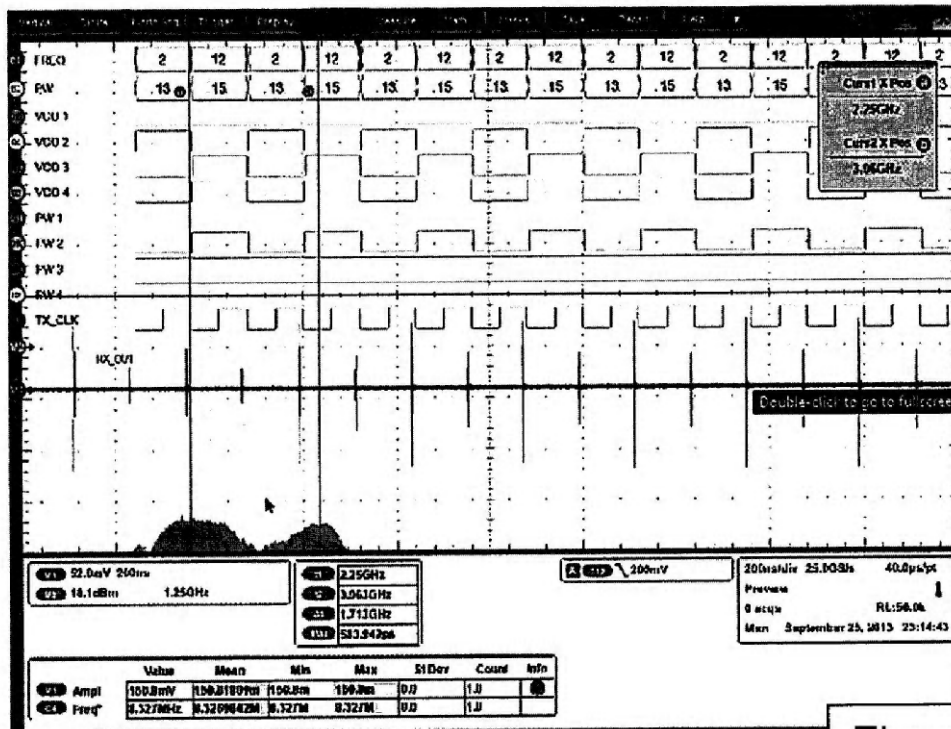
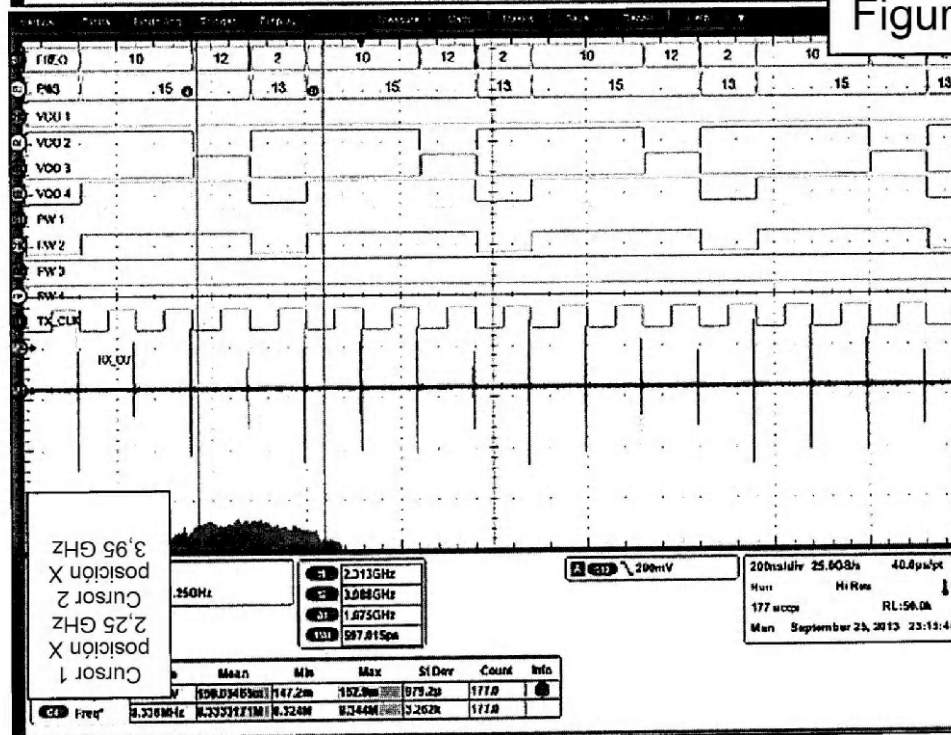


Figura 18



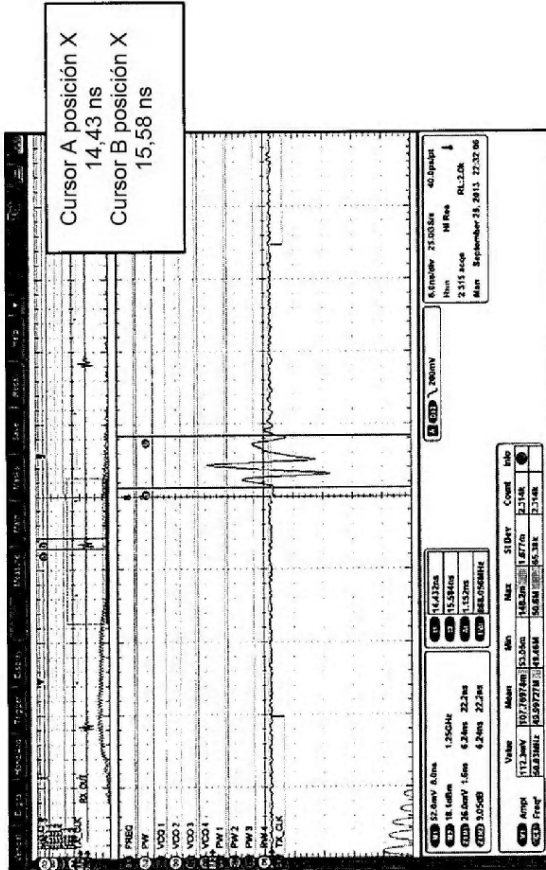
1910

Figura 19A

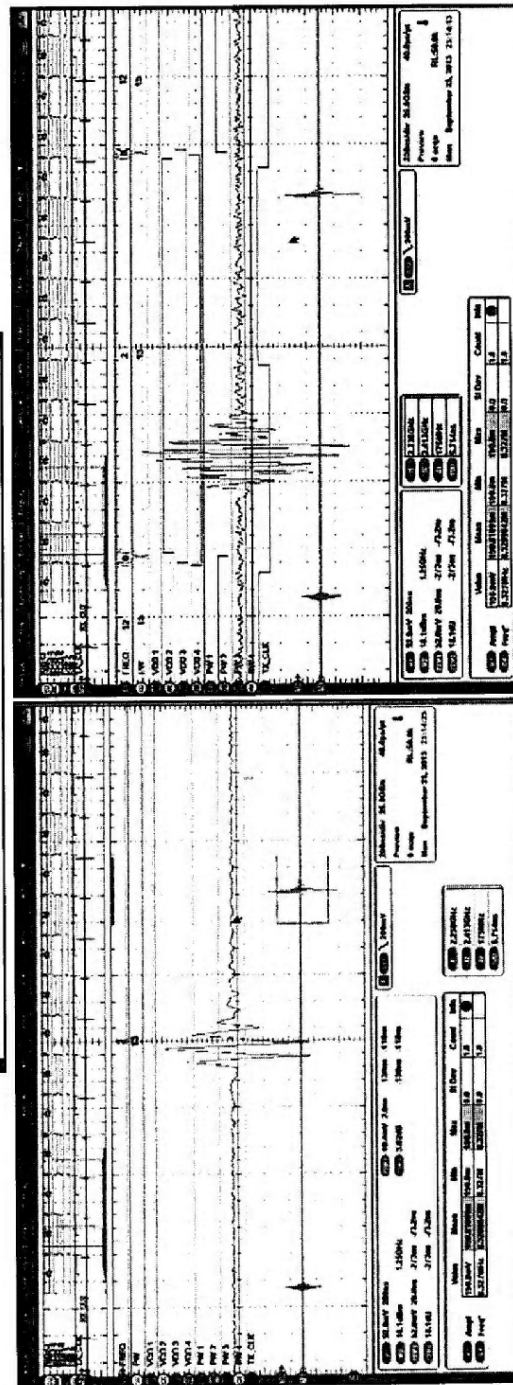


1920

Figura 19B



1930



1950

1940

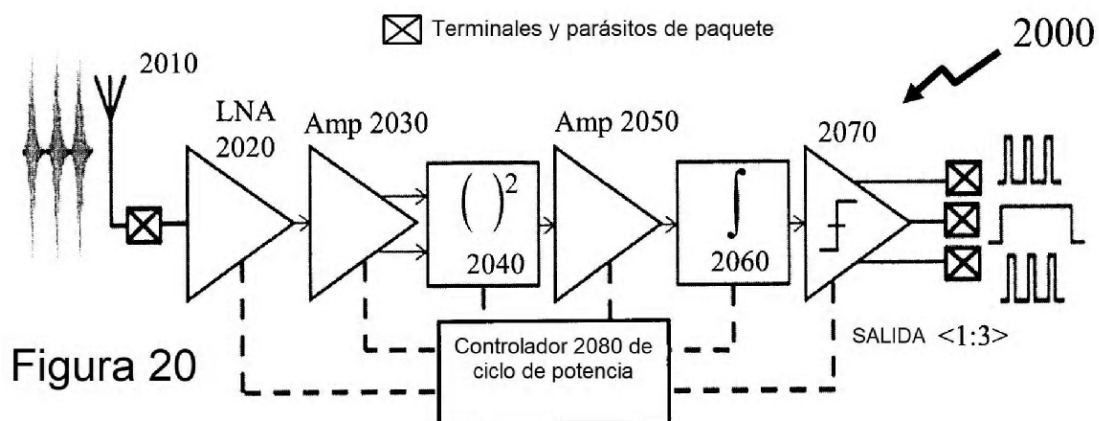


Figura 20

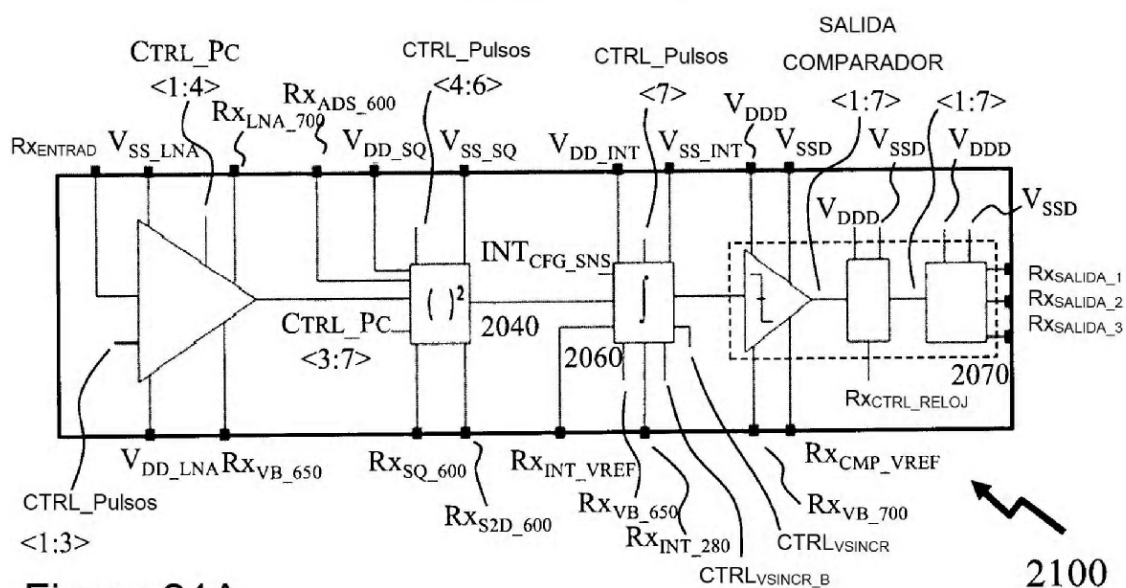


Figura 21A

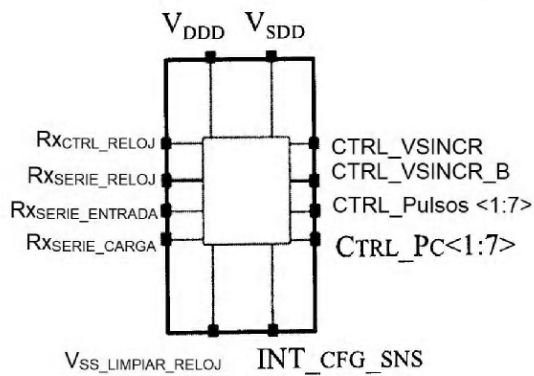


Figura 21B

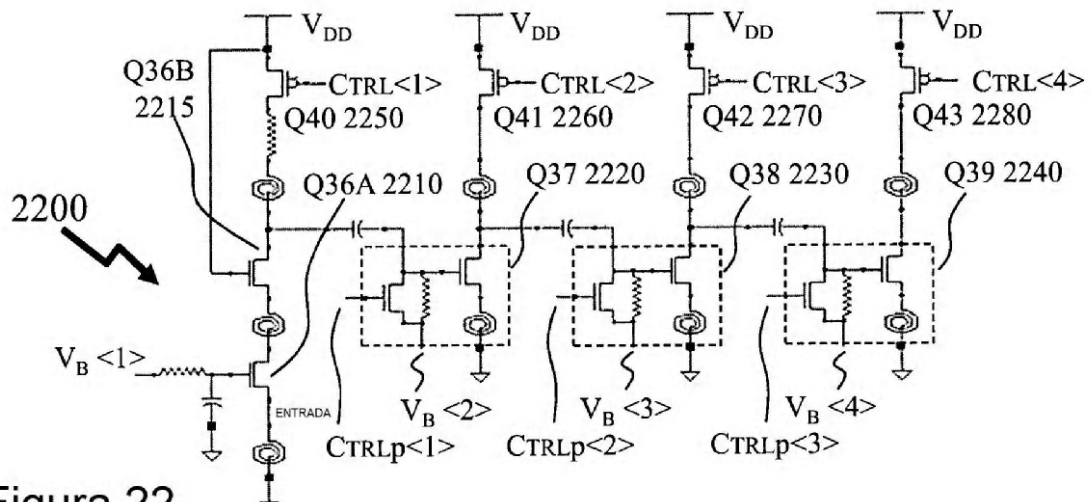


Figura 22

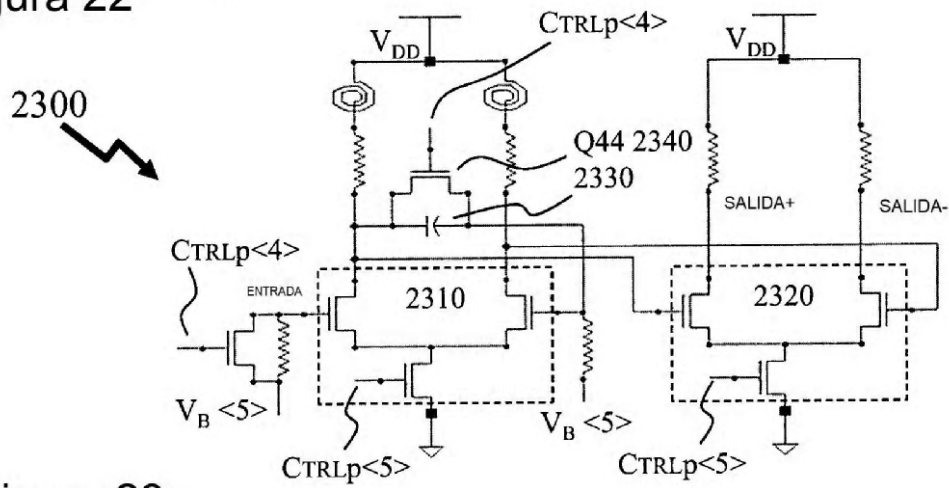


Figura 23

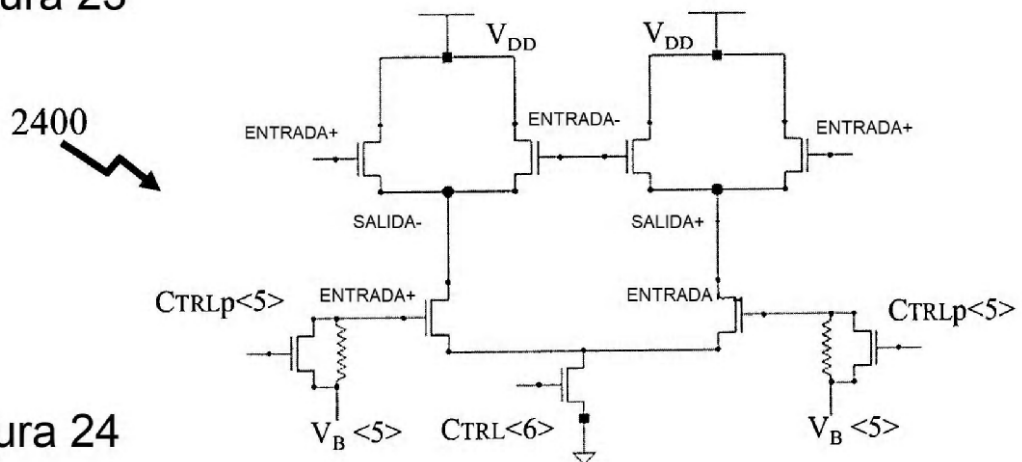


Figura 24

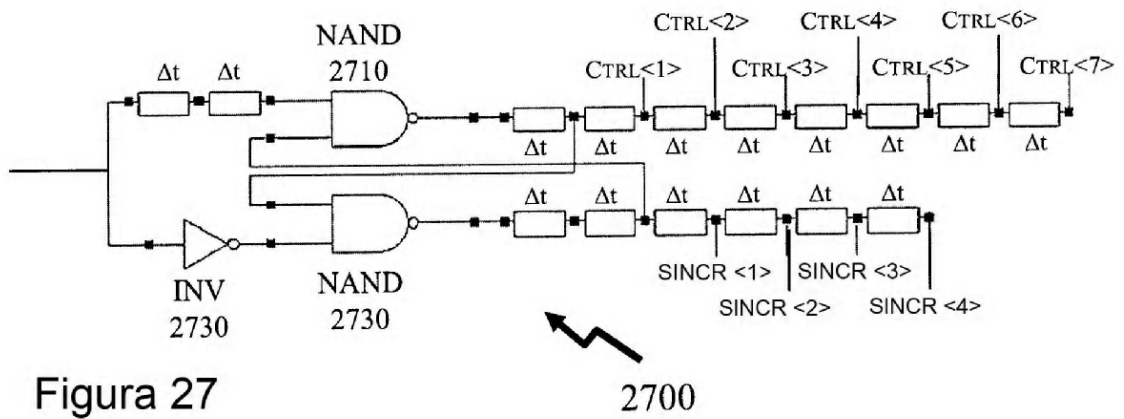
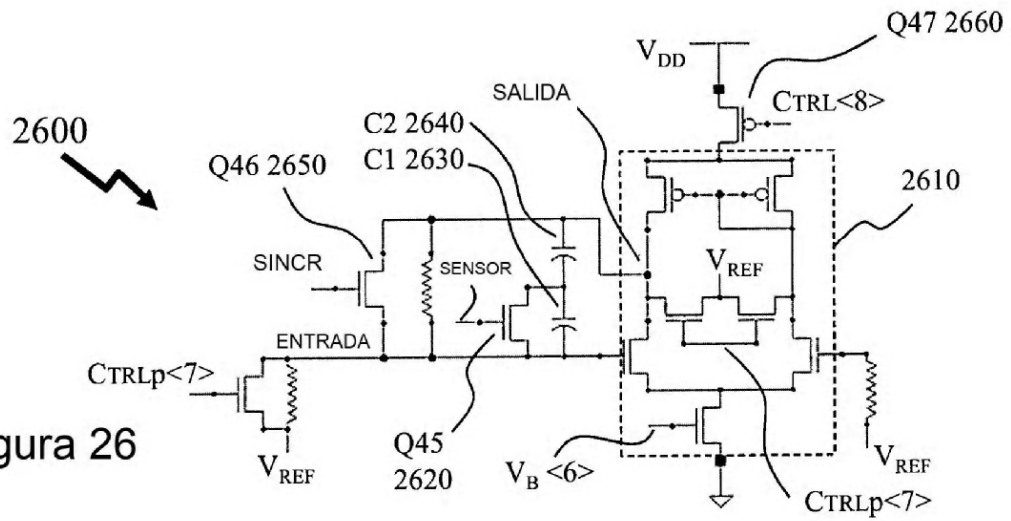
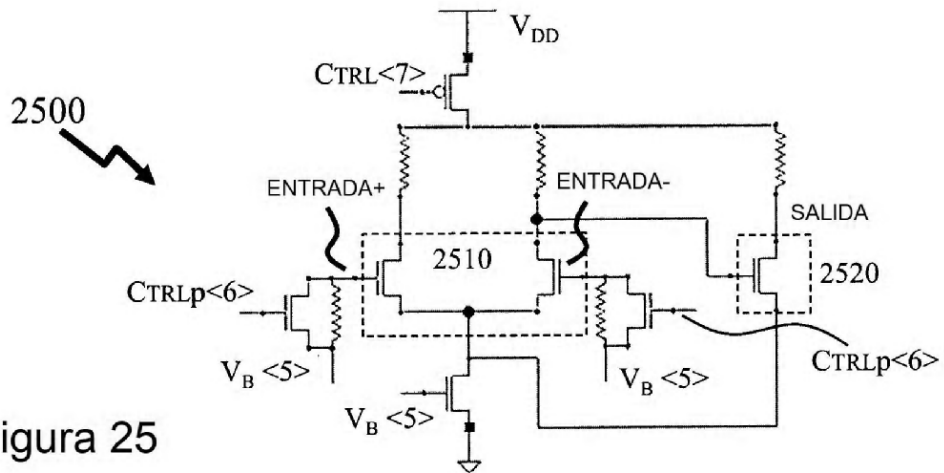


Figura 28A

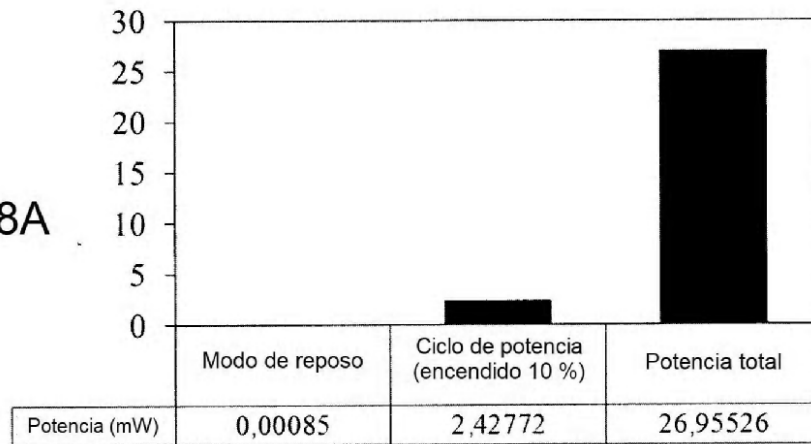


Figura 28B

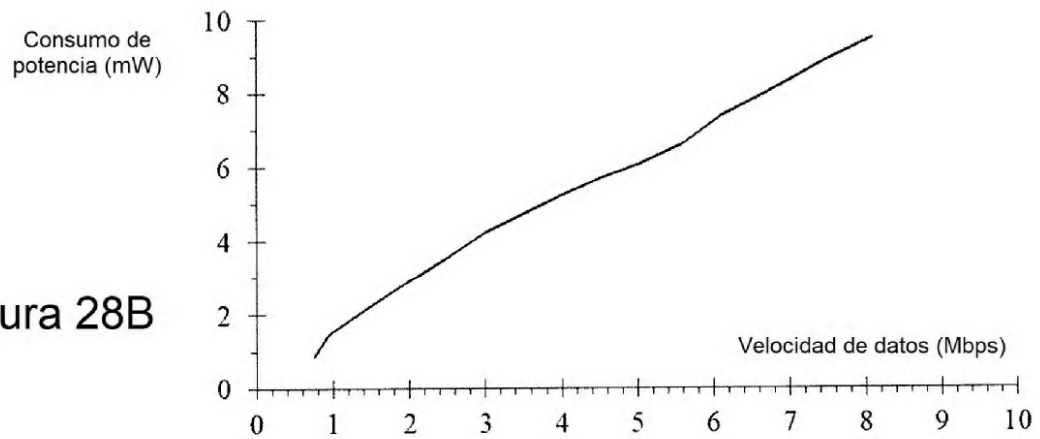


Figura 29

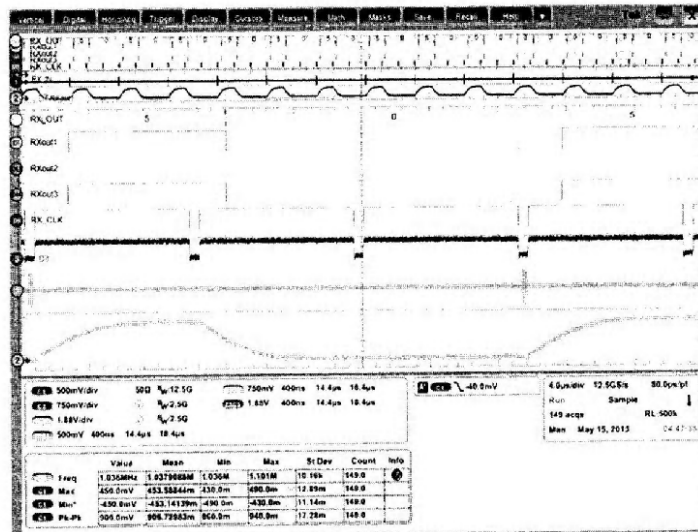


Figura 30A

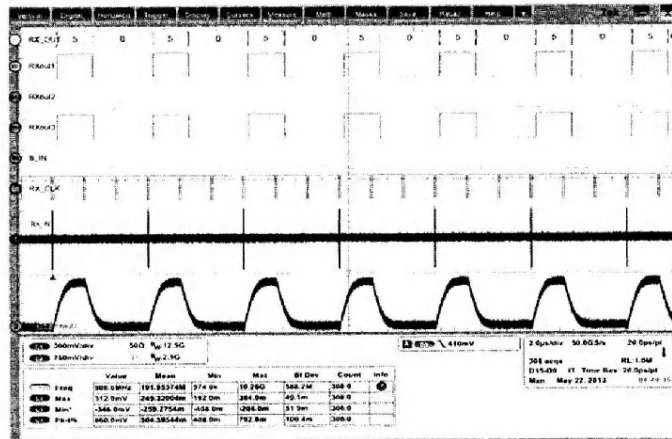


Figura 30B

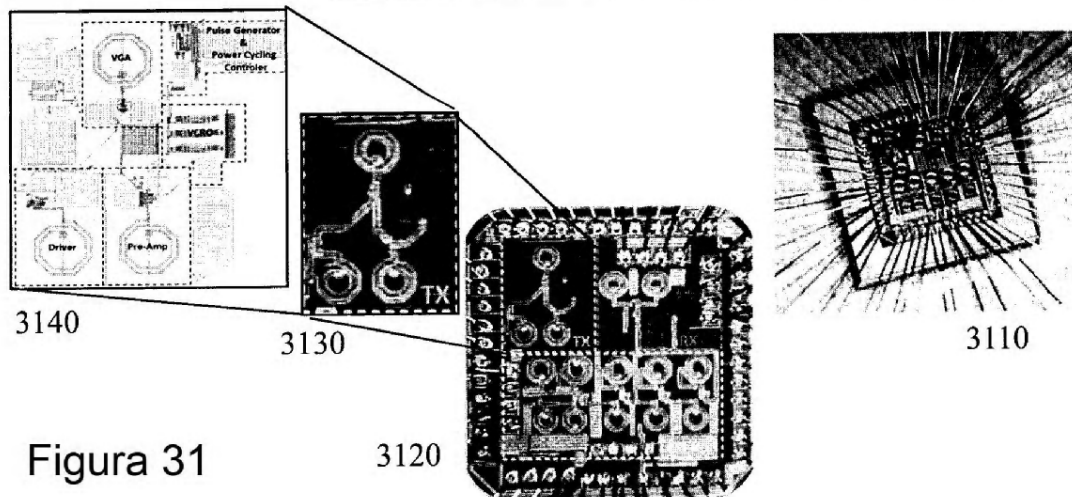
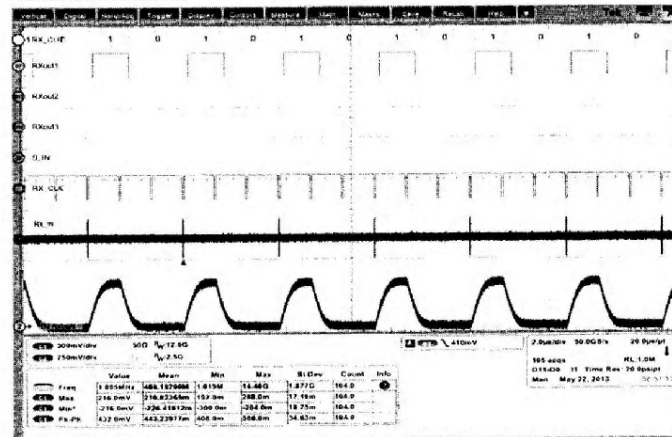


Figura 31

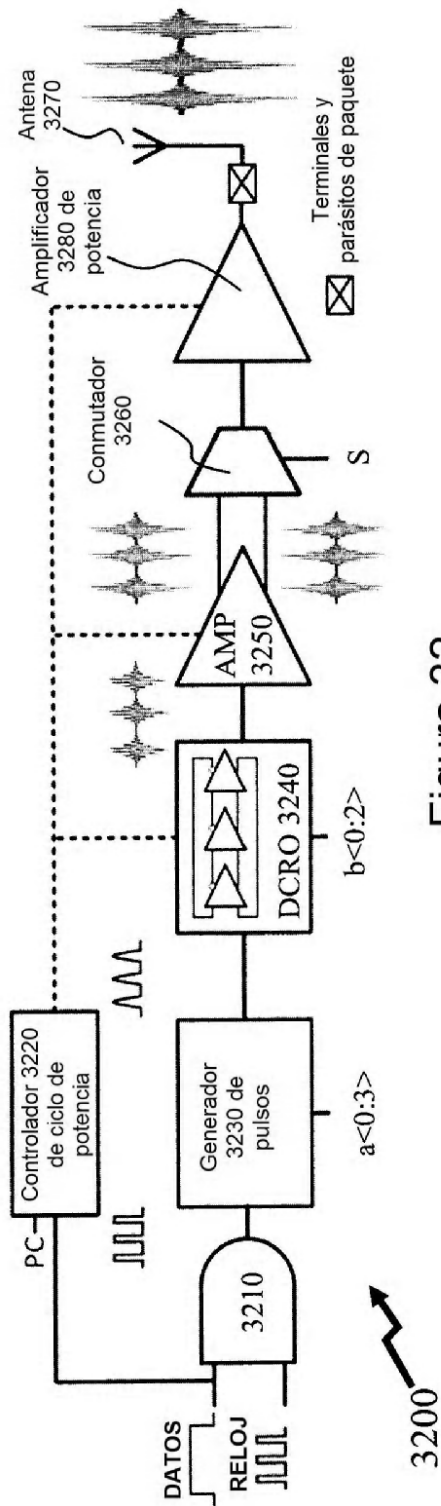


Figura 32

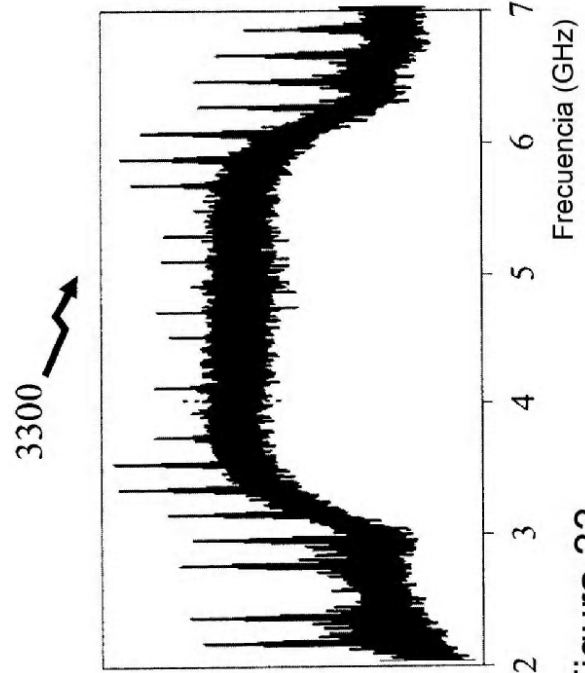
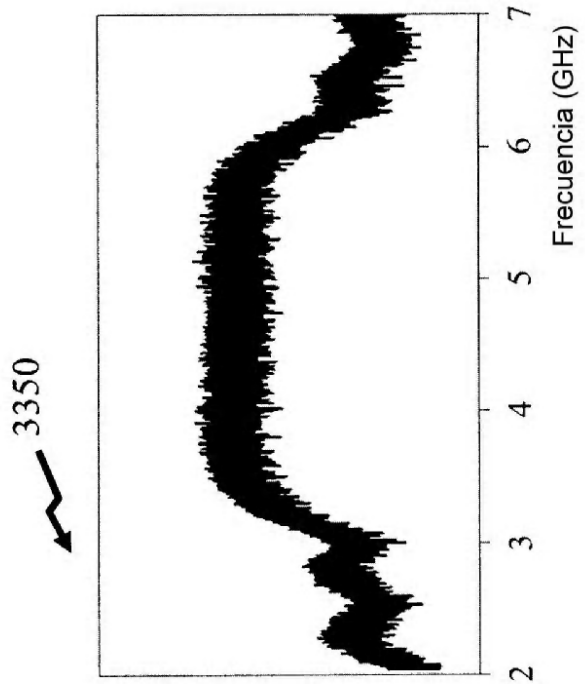
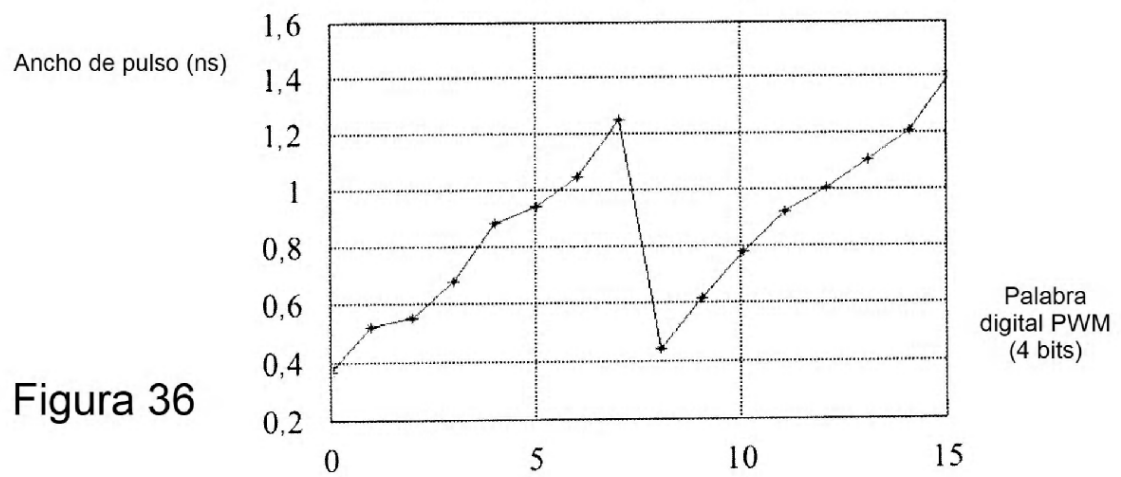
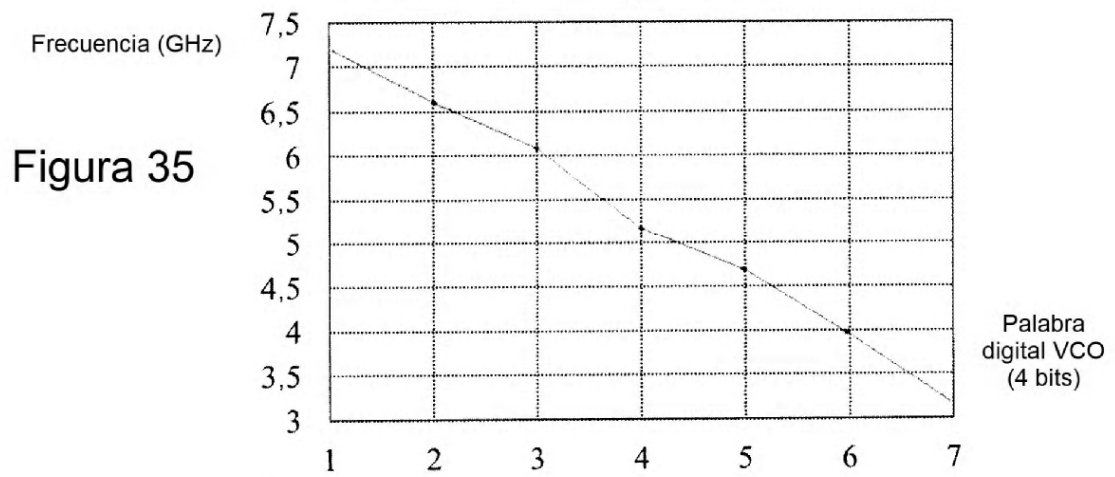
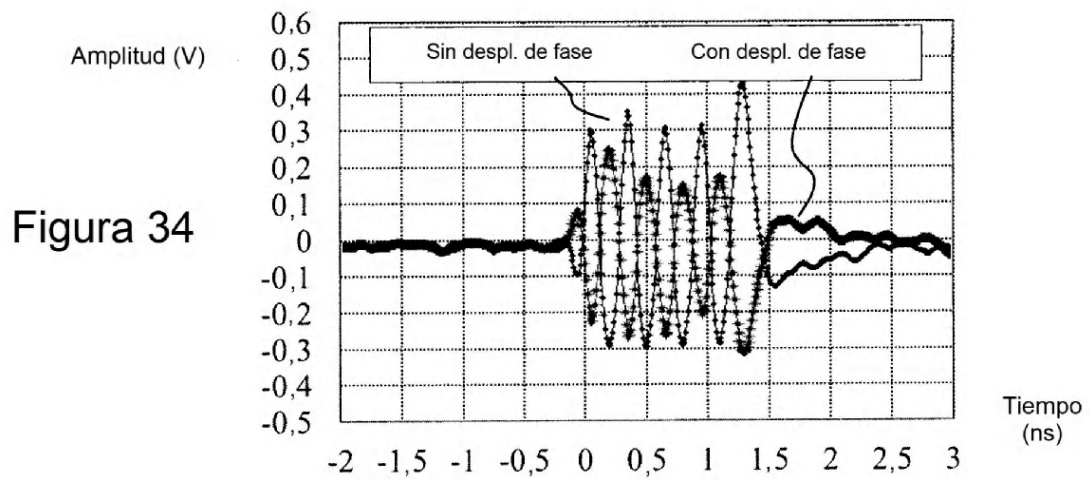


Figura 33



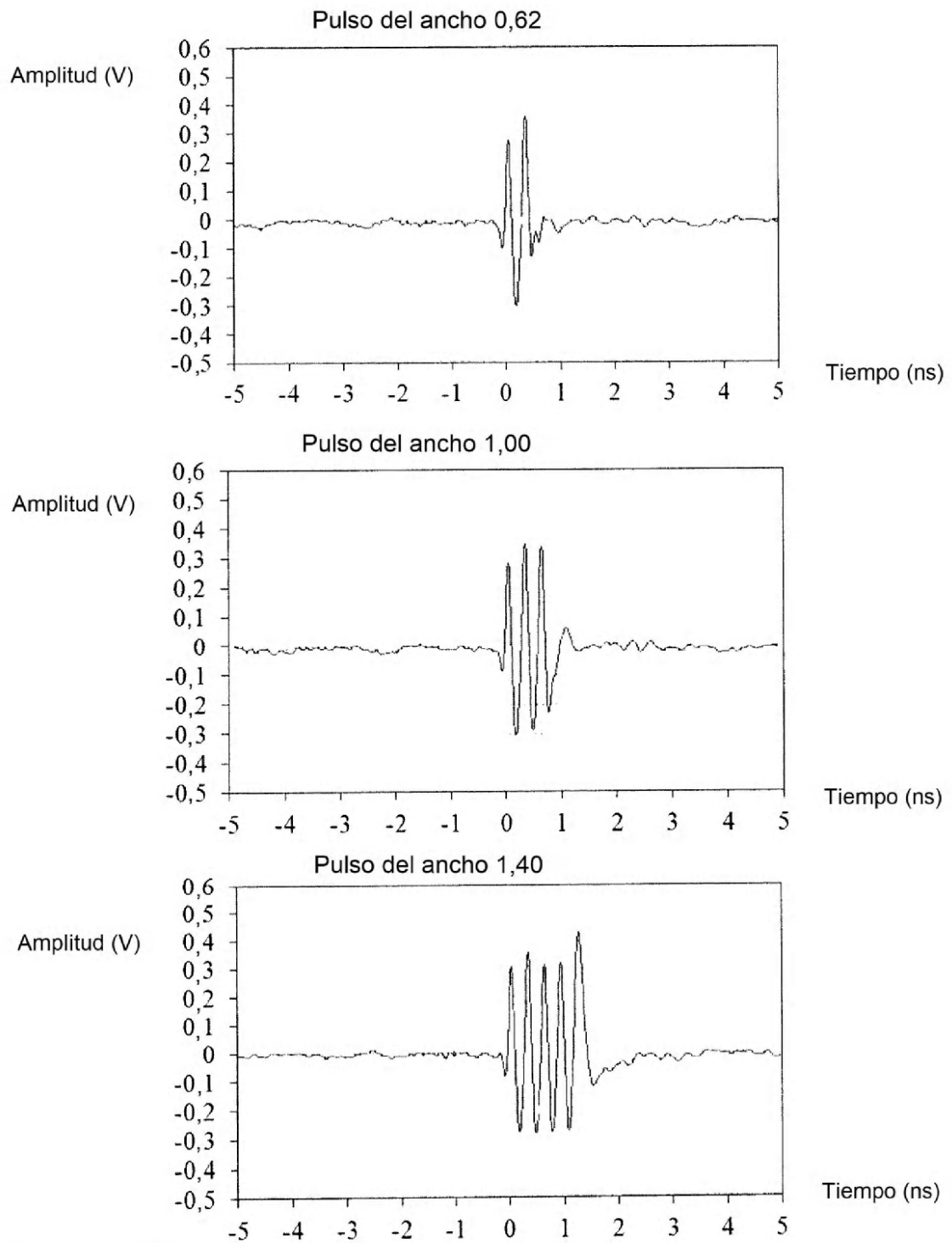


Figura 37

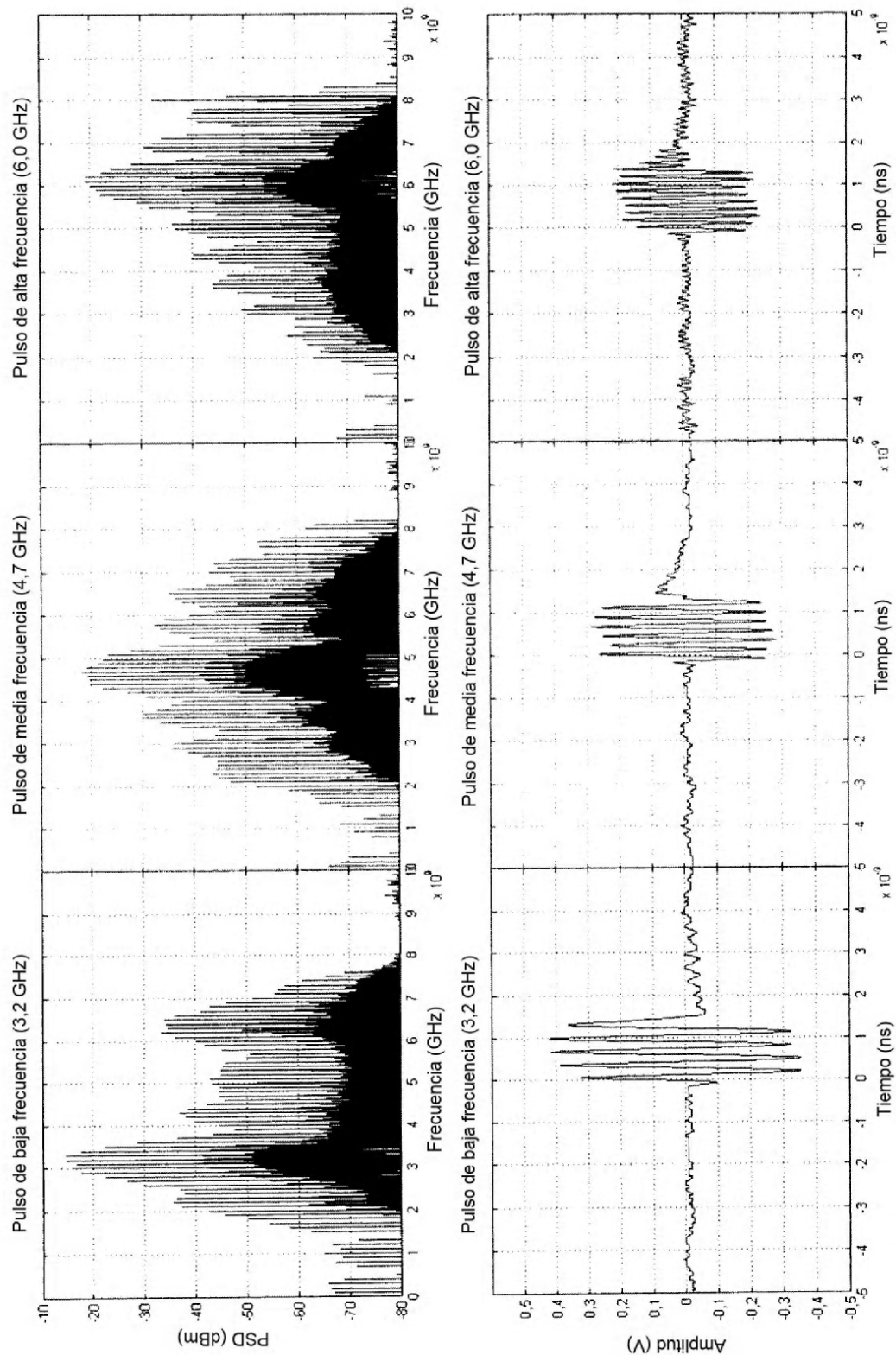


Figura 38

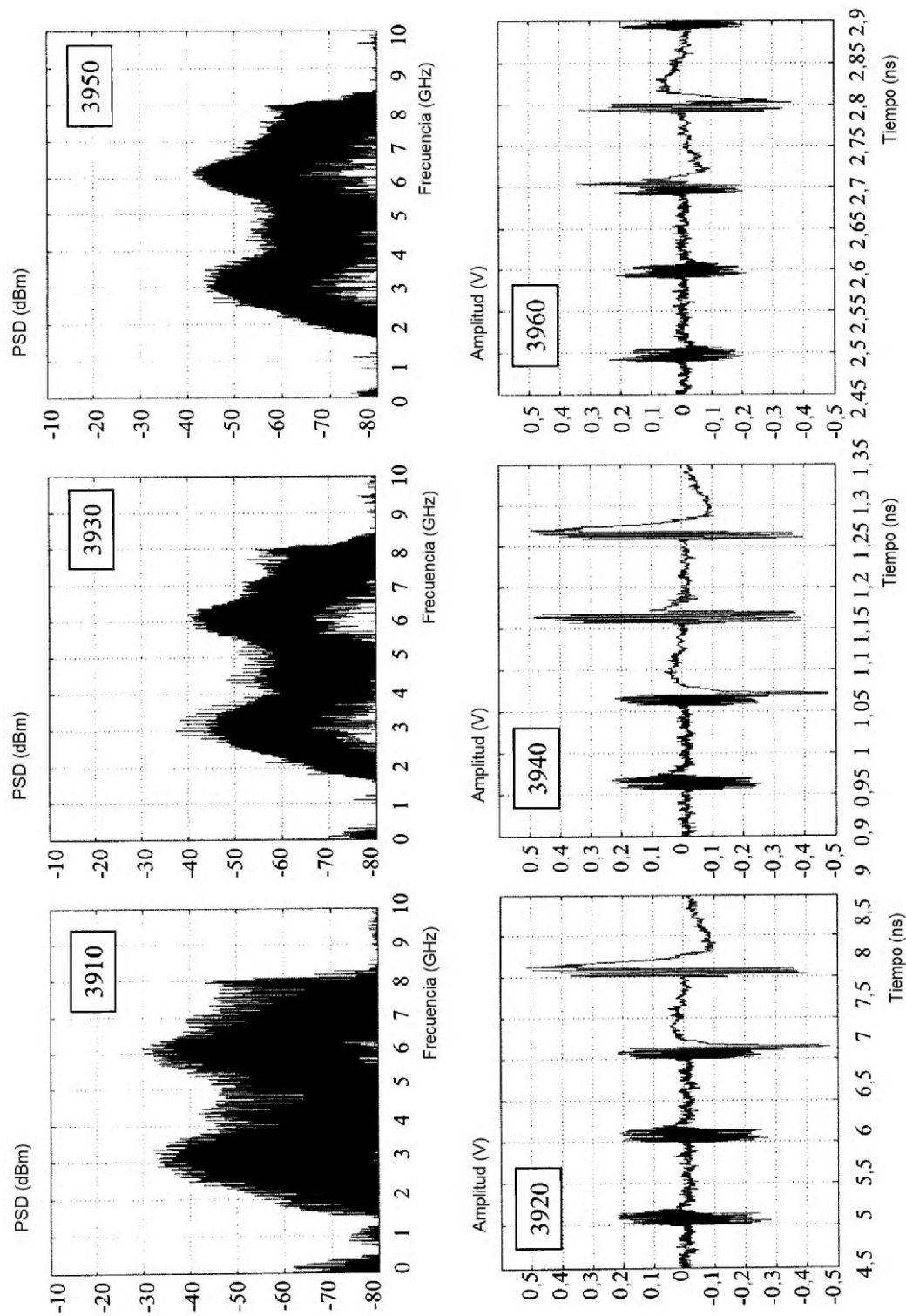


Figura 39

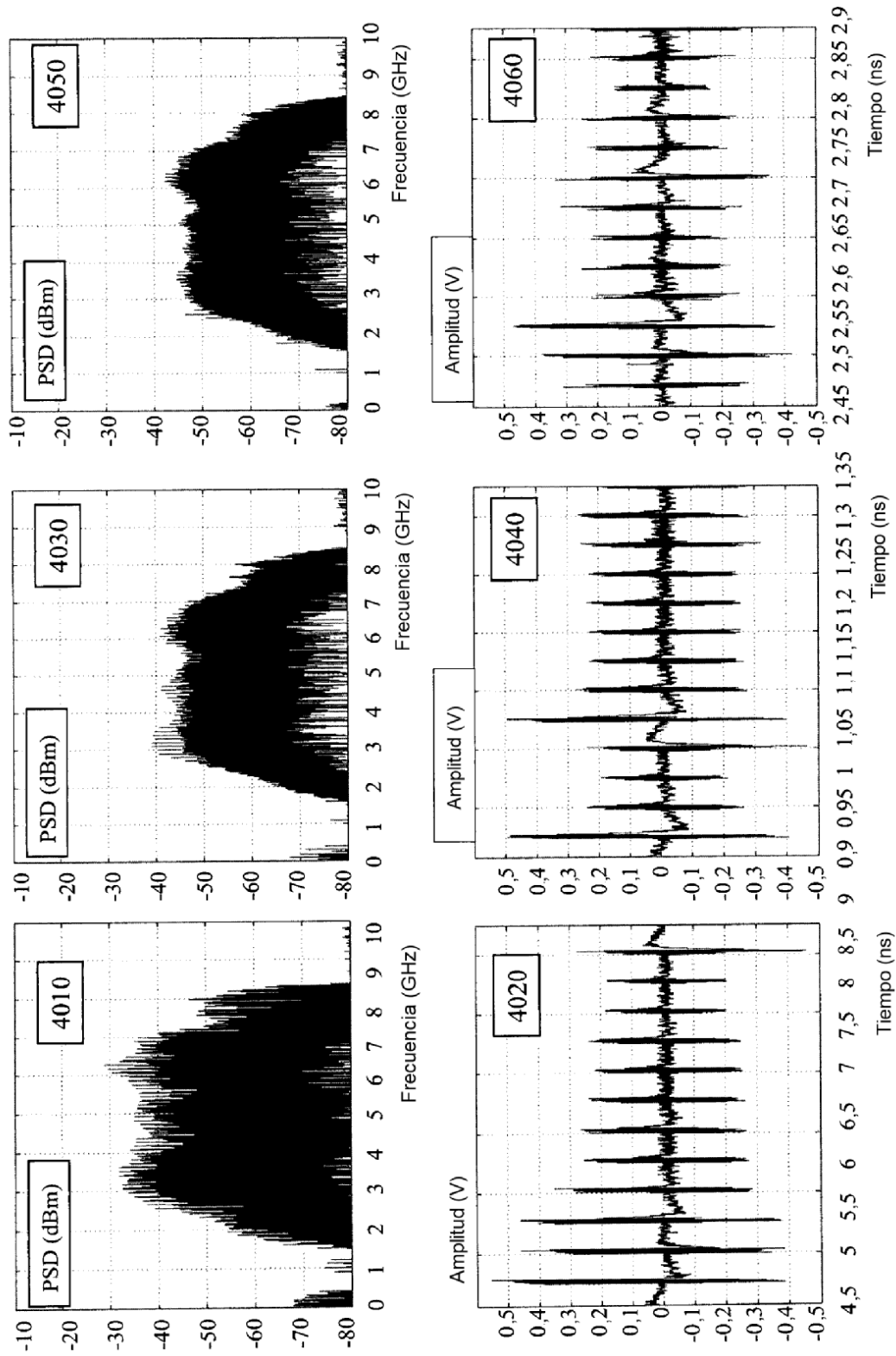


Figura 40

