

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 784 608**

51 Int. Cl.:

G01R 19/00

(2006.01)

H02M 1/42

(2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **28.06.2013** **PCT/CN2013/078450**

87 Fecha y número de publicación internacional: **14.11.2013** **WO13167016**

96 Fecha de presentación y número de la solicitud europea: **28.06.2013** **E 13788227 (0)**

97 Fecha y número de publicación de la concesión europea: **18.03.2020** **EP 2921866**

54 Título: **Aparato y método para muestrear la corriente de inducción para un circuito PFC sin puente**

30 Prioridad:

13.11.2012 CN 201210453486

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

29.09.2020

73 Titular/es:

ZTE CORPORATION (100.0%)

**ZTE Plaza, Keji Road South, Hi-Tech Industrial
Park, Nanshan District
Shenzhen, Guangdong 518057, CN**

72 Inventor/es:

**PU, XIFENG;
ZHENG, DACHENG;
DAI, BINCHUAN;
LI, DAN;
WAN, ZHENGHAI y
LI, JUNKAI**

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 784 608 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato y método para muestrear la corriente de inducción para un circuito PFC sin puente

Campo técnico

5 La descripción se refiere a componentes electrónicos, y en particular a un dispositivo y método de muestreo de corriente de inducción para un circuito de corrección de factor de potencia (PFC) sin puente.

Antecedentes

10 Con el rápido desarrollo de la industria moderna, existe una demanda cada vez mayor de sistemas de suministro de energía, y los suministros de energía respetuosos con el medio ambiente y que ahorran energía ya se han convertido en una tendencia de aplicación. Por lo tanto, las topologías de conversión de energía que tienen alta eficiencia y alta densidad de energía se han favorecido en la industria. Debido a sus características que incluyen alta eficiencia y alta densidad de potencia, los circuitos PFC sin puente se aplican gradualmente a los módulos de fuente de alimentación que tienen alta eficiencia y alta densidad de potencia.

15 En un circuito PFC sin puente, se desea muestrear una corriente de inducción para realizar un control de bucle a fin de garantizar que una corriente de entrada de CA siga a un voltaje de entrada de CA, implementando así la funcionalidad de corrección del factor de potencia. En comparación con un circuito PFC tradicional, el circuito PFC sin puente tiene un inductor de refuerzo directamente conectado a una entrada de voltaje de CA, lo que aumenta la dificultad para tomar muestras de la corriente de inducción.

Para un circuito PFC sin puente, un método de muestreo de corriente de inducción existente se describe a continuación.

20 La figura 1 es un diagrama esquemático del modo de muestreo de resistencia doble en la técnica anterior. Como se muestra en la Fig. 1, en las ramas de conmutación del circuito PFC sin puente, hay dos unidades de muestreo conectadas en serie Rs1, Rs2 para muestrear las corrientes que fluyen a través de los respectivos transistores de interruptor PFC sin puente, es decir, bordes ascendentes de las corrientes de inducción en el circuito PFC sin puente. El uso de esta forma de muestrear una corriente de inducción del circuito PFC sin puente tiene los siguientes inconvenientes: cuando el voltaje de entrada de CA es muy alto, el circuito de refuerzo PFC sin puente tiene un ciclo de trabajo muy pequeño y debido a la existencia de problemas como el retraso de muestreo, el circuito de muestreo no puede muestrear la corriente de inducción, esto da lugar a la pérdida de control del bucle de control y por lo tanto amenaza la fiabilidad de la fuente de alimentación.

30 La figura 2 es un diagrama esquemático de un modo de muestreo de transformador de dos corrientes de la técnica anterior, como se muestra en la figura 2, un primer transformador de corriente P1 está conectado en serie entre un inductor L12 y un transistor de conmutación S12 del circuito PFC sin puente; y un segundo transformador de corriente P2 está conectado en serie entre un inductor L22 y un ánodo de un diodo D22 del circuito PFC sin puente. Una corriente que fluye a través del transistor de conmutación PFC sin puente se caracteriza por el cálculo de la suma ($I_1 + I_2$) de una corriente que fluye a través del primer transformador de corriente y una corriente que fluye a través del segundo transformador de corriente, es decir, los bordes ascendentes de las corrientes de inducción en el circuito PFC sin puente. Del mismo modo, este dispositivo de muestreo tiene los siguientes inconvenientes: cuando un voltaje de entrada de CA es muy alto, el circuito de refuerzo PFC sin puente tiene un ciclo de trabajo muy pequeño y, debido a la existencia de problemas como el retraso de muestreo, el circuito de muestreo no puede muestrear la inducción actual, esto da lugar a la pérdida de control del bucle de control y por lo tanto amenaza la fiabilidad de la fuente de alimentación.

45 El documento US 2009/0230929 A1 se refiere a un circuito de factor de potencia (PFC) sin puente para un CRM (modo de conducción crítica) y un método de control del mismo, que está destinado a resolver el problema de control del CRM del circuito PFC. Para este fin, en los antecedentes de este documento, se describe un circuito PFC de doble refuerzo convencional que realiza el control CRM. En este circuito, se incluyen tres transformadores de corriente (CTs) CT1-CT3 para muestrear la corriente del inductor para encender el MOSFET para realizar el control CRM.

El documento US 2011/0075462 A1 está dirigido a circuitos y sistemas PFC de refuerzo sin puente que proporcionan un método mejorado de detección de corriente utilizando dos resistencias de detección de corriente. Además, se proporcionan interruptores analógicos para seleccionar una de las dos resistencias de detección de corriente en función de la polaridad de la línea de CA.

50 El documento US 2012/0051107 A1 también se refiere a un circuito PFC sin puente mejorado que incluye un circuito de control configurado para proporcionar un ciclo de conmutación para reducir la distorsión armónica total del PFC sin puente incluso cuando el PFC sin puente incluye valores de inductancia pequeños.

55 El documento US 2012/0131224 A1 se refiere a un circuito de protección contra sobrecorriente de un aparato de fuente de alimentación conmutada que incluye un transformador de corriente 3, una primera resistencia 11, un diodo 12 y una segunda resistencia 13.

Compendio

5 Las realizaciones de la invención proporcionan un dispositivo y un método de muestreo de corriente de inducción para un circuito PFC sin puente para resolver el problema de la técnica anterior consistente en que la fiabilidad de una fuente de alimentación se reduce durante el muestreo de corriente de inducción debido al pequeño ciclo de trabajo del circuito PFC en el caso en el que un voltaje de entrada de CA sea muy alto en el circuito PFC sin puente.

La invención está relacionada con un dispositivo de muestreo de corriente de inducción de acuerdo con la reivindicación independiente 1 y un método para un circuito PFC sin puente de acuerdo con la reivindicación 5. Otras realizaciones de la invención están definidas por las reivindicaciones dependientes.

Los efectos beneficiosos de las realizaciones de la invención son los siguientes.

- 10 Se utilizan tres unidades de muestreo para muestrear corrientes que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente, las señales muestreadas son enviadas a un sistema de control del circuito PFC para que el cálculo y el control asociado se puedan realizar en ellas, lo que hace posible reducir la dificultad y la complejidad del control; además, las corrientes de muestreo que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente hacen posible representar adecuadamente una corriente en un inductor de refuerzo
- 15 del circuito PFC sin puente; el muestreo es más completo y el control es más flexible, por lo que es capaz de evitar la pérdida de control del circuito de control en el caso de que el voltaje de entrada de CA sea muy alto y el ciclo de trabajo sea muy pequeño.

Breve descripción de los dibujos

La figura 1 es un diagrama esquemático del modo de muestreo de resistencia doble de la técnica anterior;

- 20 La figura 2 es un diagrama esquemático del modo de muestreo de transformador de corriente doble de la técnica anterior.

La figura 3 es un diagrama estructural esquemático de un dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente según una realización de la invención;

La figura 4 es un diagrama estructural esquemático de un primer ejemplo según una realización de la invención;

- 25 La figura 5 es un diagrama estructural esquemático de un segundo ejemplo según una realización de la invención;

La figura 6 es un diagrama esquemático que muestra la relación de conexión de un sistema de control del circuito PFC según una realización de la invención;

La figura 7 es un diagrama de flujo de un método para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente de acuerdo con una realización de la invención; y

- 30 La figura 8 es un diagrama de flujo para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente según una realización de la invención.

Descripción detallada

- 35 Las realizaciones a modo de ejemplo de la invención se desarrollarán adicionalmente a continuación con referencia a los dibujos adjuntos. Aunque los dibujos muestran realizaciones a modo de ejemplo de la invención, debe apreciarse que la divulgación puede implementarse en diversas formas en lugar de estar limitada por las realizaciones ilustradas en el presente documento. Por el contrario, la provisión de estas realizaciones está destinada a hacer que la invención se entienda completamente y proporcionar una descripción completa a los expertos en la materia.

- 40 Para resolver el problema en la técnica anterior consistente en que la fiabilidad de una fuente de alimentación se reduce durante el muestreo de corriente de inducción debido al pequeño ciclo de trabajo del circuito PFC en el caso de que un voltaje de entrada de CA sea muy alto en el circuito PFC sin puente, la invención proporciona un dispositivo y un método de muestreo de corriente de inducción para un circuito PFC sin puente, que se elaborará adicionalmente con referencia a los dibujos y realizaciones adjuntos. Debe entenderse que las realizaciones específicas solo se usan para interpretar la invención en lugar de limitar la invención.

Realizaciones del dispositivo

- 45 Según una realización de la invención, se proporciona un dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente; la figura 3 es un diagrama estructural esquemático del dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente según una realización de la invención, como se muestra en la figura 3, el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente según la realización de la invención incluye:

una primera unidad de muestreo, un segundo circuito de muestreo y un tercer circuito de muestreo, en donde la primera unidad de muestreo, conectada en serie con un primer transistor de conmutación del circuito PFC sin puente, está configurada para muestrear una corriente que fluye a través del primer transistor de conmutación para adquirir una primera señal de muestreo V1; la segunda unidad de muestreo, conectada en serie con un segundo transistor de conmutación del circuito PFC sin puente, está configurada para muestrear una corriente que fluye a través del segundo transistor de conmutación para adquirir una segunda señal de muestreo V2; y la tercera unidad de muestreo, con un terminal conectado a tierra del circuito PFC sin puente y el otro terminal conectado con una salida negativa de un condensador PFC del circuito PFC sin puente, está configurada para muestrear una corriente que fluye a través de un diodo de refuerzo del circuito PFC sin puente para adquirir una tercera señal de muestreo V3.

En la realización de la invención, la primera unidad de muestreo es una primera resistencia de muestreo o un primer dispositivo de detección de corriente, la segunda unidad de muestreo es una segunda resistencia de muestreo o un segundo dispositivo de detección de corriente, y la tercera unidad de muestreo es una tercera resistencia de muestreo o un tercer dispositivo de detección de corriente.

Las soluciones técnicas anteriores de acuerdo con las realizaciones de la invención se describirán a continuación con referencia a dos ejemplos.

En un primer ejemplo, la primera unidad de muestreo es una primera resistencia de muestreo Rs1, la segunda unidad de muestreo es una segunda resistencia de muestreo Rs2, la tercera unidad de muestreo es una tercera resistencia de muestreo Rs3.

La figura 4 es un diagrama estructural esquemático de un primer ejemplo según una realización de la invención, como se muestra en la figura 4, un primer terminal de un primer inductor L1 del circuito PFC sin puente está conectado con un primer terminal de una fuente de alimentación de CA del circuito PFC sin puente, un segundo terminal del primer inductor L1 está conectado con un ánodo de un primer diodo de refuerzo D1 del circuito PFC sin puente y conectado a un primer terminal de un primer transistor de conmutación S1 del circuito PFC sin puente; un segundo terminal del primer transistor de conmutación S1 está conectado con un primer terminal de la primera resistencia de muestreo Rs1, y envía la primera señal de muestreo V1 de la corriente de inducción del circuito PFC sin puente; un segundo terminal de la primera resistencia de muestreo Rs1 está conectado a la tierra del circuito PFC sin puente; un cátodo del primer diodo de refuerzo D1 está conectado con una entrada positiva de un condensador PFC C1 del circuito PFC sin puente;

un primer terminal de un segundo inductor L2 del circuito PFC sin puente está conectado con un segundo terminal de la fuente de alimentación de CA, un segundo terminal del segundo inductor L2 está conectado con un ánodo de un segundo diodo de refuerzo D2 del circuito PFC sin puente y conectado a un primer terminal de un segundo transistor de conmutación S2 del circuito PFC sin puente; un segundo terminal del segundo transistor de conmutación S2 está conectado con un primer terminal de la segunda resistencia de muestreo Rs2, y envía la segunda señal de muestreo V2 de la corriente de inducción del circuito PFC sin puente; un segundo terminal de la segunda resistencia de muestreo Rs2 está conectado a la tierra del circuito PFC sin puente; un cátodo del segundo diodo de refuerzo D2 está conectado con la entrada positiva del condensador PFC C1 del circuito PFC sin puente; y

un primer terminal de la tercera resistencia de muestreo Rs3 está conectado con la tierra del circuito PFC sin puente, un segundo terminal de la tercera resistencia de muestreo Rs3 está conectado con una salida negativa del condensador PFC C1 del condensador PFC sin puente, y envía la tercera señal de muestreo V3 de la corriente de inducción del circuito PFC sin puente; un primer terminal de una carga está conectado con una entrada positiva de un condensador electrolítico C1, un segundo terminal de la carga está conectado con una salida negativa del condensador electrolítico C1.

En un segundo ejemplo, la primera unidad de muestreo es el primer dispositivo de detección de corriente, la segunda unidad de muestreo es el segundo dispositivo de detección de corriente, y la tercera unidad de muestreo es el tercer dispositivo de detección de corriente;

La figura 5 es un diagrama esquemático de un segundo ejemplo según una realización de la invención, como se muestra en la figura 5, el primer dispositivo de detección de corriente incluye un primer transformador de corriente CT1, una quinta resistencia R5, un quinto diodo D5 y una cuarta resistencia de muestreo Rs4, un primer terminal en un lado secundario del primer transformador de corriente CT1 conectado con un primer terminal de la quinta resistencia R5, un ánodo del quinto diodo D5 conectado con el primer terminal de la quinta resistencia R5, un cátodo del quinto diodo D5 conectado con un primer terminal de la cuarta resistencia de muestreo Rs4 y que envía la primera señal de muestreo V1 de la corriente de inducción del circuito PFC sin puente, un segundo terminal de la quinta resistencia R5 conectado con un segundo terminal de la cuarta resistencia de muestreo Rs4;

el segundo dispositivo de detección de corriente incluye un segundo transformador de corriente CT2, una sexta resistencia R6, un sexto diodo D6 y una quinta resistencia de muestreo Rs5, un primer terminal en un lado secundario del segundo transformador de corriente CT2 conectado con un primer terminal de la sexta resistencia R6, un ánodo del sexto diodo D6 está conectado con el primer terminal de la sexta resistencia R6, un cátodo del sexto diodo D6 está conectado con un primer terminal de la quinta resistencia de muestreo Rs5 y envía la segunda señal de muestreo V2

de la corriente de inducción del circuito PFC sin puente, un segundo terminal de la sexta resistencia R6 está conectado con un segundo terminal de la quinta resistencia de muestreo Rs5;

el tercer dispositivo sensor de corriente incluye un tercer transformador de corriente CT3, una séptima resistencia R7, un séptimo diodo D7 y una sexta resistencia de muestreo Rs6, un primer terminal en un lado secundario del tercer transformador de corriente CT3 conectado con un primer terminal de la séptima resistencia R7, un ánodo del séptimo diodo D7 está conectado con el primer terminal de la séptima resistencia R7, un cátodo del séptimo diodo D7 está conectado con un primer terminal de la sexta resistencia de muestreo Rs6 y envía la tercera señal de muestreo V3 de la corriente de inducción del circuito PFC sin puente, un segundo terminal de la séptima resistencia R7 se conecta con un segundo terminal de la sexta resistencia de muestreo Rs6.

El primer terminal del primer inductor L1 del circuito PFC sin puente está conectado con el primer terminal de la fuente de alimentación de CA del circuito PFC sin puente, el segundo terminal del primer inductor L1 está conectado con el ánodo del primer diodo de refuerzo D1 del circuito PFC sin puente y conectado al primer terminal del primer transistor de conmutación S1 del circuito PFC sin puente; un primer terminal en un lado primario del primer transformador de corriente CT1 está conectado con el segundo terminal del primer transistor de conmutación S1 del circuito PFC sin puente, un segundo terminal en el lado primario del primer transformador de corriente CT1 está conectado con la tierra del circuito PFC sin puente; un segundo terminal en el lado secundario del primer transformador de corriente CT1 está conectado con la tierra del circuito PFC sin puente; el segundo terminal de la quinta resistencia R5 y el segundo terminal de la cuarta resistencia de muestreo Rs4 están conectados a la tierra del circuito PFC sin puente; el cátodo del primer diodo de refuerzo D1 está conectado con la entrada positiva del condensador PFC C1 del circuito PFC sin puente;

el primer terminal del segundo inductor L2 del circuito PFC sin puente está conectado con el segundo terminal de la fuente de alimentación de CA, el segundo terminal del segundo inductor L2 está conectado con el ánodo del segundo diodo de refuerzo D2 del circuito PFC sin puente y conectado al primer terminal del segundo transistor de conmutación S2 del circuito PFC sin puente; un primer terminal en un lado primario del segundo transformador de corriente CT2 está conectado con el segundo terminal del segundo transistor de conmutación S2 del circuito PFC sin puente, un segundo terminal en el lado primario del segundo transformador de corriente CT2 está conectado con la tierra de el circuito PFC sin puente; un segundo terminal en el lado secundario del segundo transformador de corriente CT2 está conectado a tierra del circuito PFC sin puente; el segundo terminal de la sexta resistencia R6 y el segundo terminal de la quinta resistencia de muestreo Rs5 están conectados a tierra del circuito PFC sin puente; el cátodo del segundo diodo de refuerzo D2 está conectado con la entrada positiva del condensador PFC C1 del circuito PFC sin puente; y

un primer terminal en un lado primario del tercer transformador de corriente CT3 está conectado con la salida negativa del condensador PFC C1 del circuito PFC sin puente, un segundo terminal en el lado primario del tercer transformador de corriente CT3 está conectado con la tierra del circuito PFC sin puente; un segundo terminal en el lado secundario del tercer transformador de corriente CT3 está conectado con la tierra del circuito PFC sin puente; el segundo terminal de la séptima resistencia R7 y el segundo terminal de la sexta resistencia de muestreo Rs6 están conectados a la tierra del circuito PFC sin puente; el primer terminal de la carga está conectado con una entrada positiva de un condensador electrolítico C1, el segundo terminal de la carga está conectado con una salida negativa del condensador electrolítico C1.

La figura 6 es un diagrama esquemático que muestra la relación de conexión de un sistema de control del circuito PFC según una realización de la descripción, como se muestra en la figura 6, el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente está conectado con un sistema de control de el circuito PFC sin puente y un dispositivo de muestreo de voltaje, el sistema de control del circuito PFC sin puente, conectado con el dispositivo de muestreo de voltaje, está configurado para recibir la primera señal de muestreo V1, la segunda señal de muestreo V2 y la tercera señal de muestreo V3 transmitida desde el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente y recibe una señal de muestreo de voltaje de entrada de CA Uac transmitida desde el dispositivo de muestreo de voltaje.

Es decir, el sistema de control del circuito PFC sin puente muestrea una línea L de entrada de CA utilizando las resistencias R1 y R2 para obtener una señal de muestreo de voltaje UL de la línea L de entrada de CA; el sistema de control del circuito PFC sin puente muestrea una línea N de entrada de CA utilizando las resistencias R3 y R4 para obtener una señal de muestreo de voltaje UN de la línea N de entrada de CA; el sistema de control del circuito PFC sin puente lee la señal de muestreo de voltaje UL de la línea L de entrada de CA y la señal de muestreo de voltaje UN de la línea de entrada N de CA, calcula una señal de voltaje de entrada de CA Uac ($Uac = UL - UN$) y determina la señal de muestreo de corriente de inducción del circuito PFC sin puente mediante la determinación de la señal de voltaje de entrada Uac de CA; a través de los cálculos asociados, el sistema de control del circuito PFC sin puente emite una señal de activación al circuito PFC sin puente, esto garantiza un funcionamiento estable del circuito PFC sin puente para que la corriente de entrada de CA siga el voltaje de entrada de CA, logrando así el propósito de corrección del factor de potencia.

Específicamente, el dispositivo de muestreo de voltaje incluye una primera resistencia R1, una segunda resistencia R2, una tercera resistencia R3 y una cuarta resistencia R4, un primer terminal de la primera resistencia R1 está conectado con el primer terminal de la fuente de alimentación de CA del PFC circuito sin puente, un segundo terminal

de la primera resistencia R1 está conectado con un primer terminal de la segunda resistencia R2, un segundo terminal de la segunda resistencia R2 está conectado a tierra, un primer terminal de la tercera resistencia R3 está conectado con el segundo terminal de la fuente de alimentación de CA del circuito PFC, un segundo terminal de la tercera resistencia R3 está conectado con un primer terminal de la cuarta resistencia R4, un segundo terminal de la cuarta resistencia R4 está conectado a tierra; estando el segundo terminal de la primera resistencia R1 y el primer terminal de la segunda resistencia R2 conectados al sistema de control del circuito PFC sin puente, estando el segundo terminal de la tercera resistencia R3 y el primer terminal de la cuarta resistencia R4 conectados al control sistema del circuito PFC sin puente.

En resumen, en el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente de acuerdo con la realización de la invención, tres unidades de muestreo se encargan de las corrientes de muestreo que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente para que las corrientes en los inductores de el circuito PFC sin puente se puedan representar adecuadamente; el muestreo es más completo y el control es más flexible, por lo que es capaz de evitar la pérdida de control del circuito de control en el caso de que el voltaje de entrada de CA sea muy alto y el ciclo de trabajo sea muy pequeño.

Realizaciones del método

De acuerdo con una realización de la invención, se proporciona un método para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente, para utilizar en el dispositivo de muestreo de corriente de inducción mencionado anteriormente para un circuito PFC sin puente; la figura 7 es un diagrama de flujo de un método para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente de acuerdo una realización de la divulgación, como se muestra en la figura 7, el método para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente según la realización de la invención incluye las etapas siguientes.

Etapla 701, un sistema de control del circuito PFC sin puente adquiere señales de muestreo de voltaje de entrada de CA UL y UN transmitidas desde un dispositivo de muestreo de voltaje y adquiere una primera señal de muestreo V1, una segunda señal de muestreo V2 y una tercera señal de muestreo V3 transmitidas desde una corriente de inducción dispositivo de muestreo para un circuito PFC sin puente;

etapa 702, el sistema de control del circuito PFC sin puente selecciona entre la primera señal de muestreo V1, la segunda señal de muestreo V2 y la tercera señal de muestreo V3 transmitidas desde el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente, según el muestreo de voltaje de entrada de CA las señales UL y UN transmitidas desde el dispositivo de muestreo de voltaje para determinar una señal de muestreo de corriente de inducción del circuito PFC sin puente.

La etapa 702 incluye específicamente el siguiente procesamiento:

la figura 8 es un diagrama de flujo para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente según una realización de la invención, como se muestra en la figura 8:

el sistema de control del circuito PFC sin puente adquiere las señales de muestreo de voltaje de entrada de CA UL y UN, y calcula Uac según la fórmula 1:

$$U_{ac}=UL-UN \quad (\text{Fórmula 1});$$

si $U_{ac} > 0$ y $U_{ac} \leq U_{acref}$, el sistema de control del circuito PFC sin puente selecciona la primera señal de muestreo V1 como la señal de muestreo de corriente de inducción del circuito PFC sin puente, en donde $0 < U_{acref} < U_{peak}$ con Uacref siendo un nivel de referencia y Upeak siendo un valor pico de un voltaje de entrada de CA;

si $U_{ac} > 0$ y $U_{ac} > U_{acref}$, el sistema de control del circuito PFC sin puente selecciona la tercera señal de muestreo V3 como la señal de muestreo de corriente de inducción del circuito PFC sin puente;

si $U_{ac} \leq 0$ y $U_{ac} \geq -U_{acref}$, el sistema de control del circuito PFC sin puente selecciona la segunda señal de muestreo V2 como la señal de muestreo de corriente de inducción del circuito PFC sin puente; o

si $U_{ac} > 0$ y $U_{ac} > U_{acref}$, el sistema de control del circuito PFC sin puente selecciona la tercera señal de muestreo V3 como la señal de muestreo de corriente de inducción del circuito PFC sin puente.

Preferiblemente, después del procesamiento anterior, el sistema de control del circuito PFC sin puente emite una señal de activación al circuito PFC sin puente de acuerdo con la señal de muestreo de corriente de inducción del circuito PFC sin puente.

En resumen, como se muestra en la Fig. 6, el sistema de control del circuito PFC sin puente muestrea una línea de entrada L de CA usando las resistencias R1 y R2 para obtener una señal de muestreo de voltaje UL de la línea de entrada L de CA; el sistema de control del circuito PFC sin puente muestrea una línea N de entrada de CA utilizando las resistencias R3 y R4 para obtener una señal de muestreo de voltaje UN de la línea N de entrada de CA; el sistema de control del circuito PFC sin puente lee la señal de muestreo de voltaje UL de la línea de entrada L de CA y la señal

5 de muestreo de voltaje UN de la línea N de entrada de CA, calcula una señal de voltaje de entrada Uac de CA ($Uac = UL-UN$) y determina la señal de muestreo de corriente de inducción del circuito PFC sin puente mediante la determinación de la señal de voltaje de entrada Uac de CA; a través de los cálculos asociados, el sistema de control del circuito PFC sin puente emite una señal de activación al circuito PFC sin puente, esto garantiza un funcionamiento estable del circuito PFC sin puente para que la corriente de entrada de CA siga el voltaje de entrada de CA, logrando así el propósito de corrección del factor de potencia.

10 En resumen, con soluciones técnicas de acuerdo con las realizaciones de la invención, se utilizan tres unidades de muestreo para muestrear corrientes que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente, las señales muestreadas se envían a un sistema de control del circuito PFC para que el cálculo y el control asociado se pueden realizar en ellas, lo que permite reducir la dificultad y la complejidad del control; además, las corrientes de muestreo que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente hacen posible representar adecuadamente una corriente en un inductor de refuerzo del circuito PFC sin puente; el muestreo es más completo y el control es más flexible, por lo que es capaz de evitar la pérdida de control del circuito de control en el caso de que el voltaje de entrada de CA sea muy alto y el ciclo de trabajo sea muy pequeño.

15 La invención se describe a través de realizaciones específicas, pero los expertos en la materia deben apreciar que se pueden hacer diversas variantes y sustituciones a la invención sin apartarse del alcance de la invención. Por lo tanto, la invención no se limita a realizaciones específicas descritas en el presente documento, sino que debe incluir todas las realizaciones que entran dentro del alcance de protección definido por las reivindicaciones.

Aplicabilidad industrial

20 En las realizaciones de la divulgación, se usan tres unidades de muestreo para muestrear corrientes que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente, las señales muestreadas se envían a un sistema de control del circuito PFC para que se puedan realizar el cálculo y el control relacionados, lo que hace posible reducir la dificultad y la complejidad del control; además, las corrientes de muestreo que fluyen a través de un transistor de conmutación y un diodo del circuito PFC sin puente hacen posible representar adecuadamente una corriente en un inductor de refuerzo del circuito PFC sin puente; el muestreo es más completo y el control es más flexible, por lo que es capaz de evitar la pérdida de control del circuito de control en el caso en el que el voltaje de entrada de CA sea muy alto y el ciclo de trabajo sea muy pequeño.

REIVINDICACIONES

1. Un sistema de control para un circuito de Corrección de Factor de Potencia, PFC, sin puente, conectable al circuito PFC sin puente, que comprende un dispositivo de muestreo de corriente de inducción, en donde el dispositivo de muestreo de corriente de inducción comprende una primera unidad de muestreo, un segundo circuito de muestreo y un tercer circuito de muestreo, en donde la primera unidad de muestreo, conectable en serie con un primer transistor de conmutación (S1) del circuito PFC sin puente, está configurada para muestrear una corriente que fluye a través del primer transistor de conmutación para adquirir una primera señal de muestreo (V1); la segunda unidad de muestreo, conectable en serie con un segundo transistor de conmutación (S2) del circuito PFC sin puente, está configurada para muestrear una corriente que fluye a través del segundo transistor de conmutación para adquirir una segunda señal de muestreo (V2) y la tercera unidad de muestreo, con un terminal conectable con una tierra del circuito PFC sin puente y el otro terminal conectable con una salida negativa de un condensador PFC del circuito PFC sin puente, está configurada para muestrear una corriente que fluye a través de un diodo de refuerzo del circuito PFC sin puente para adquirir una tercera señal de muestreo (V3), la primera unidad de muestreo es una primera resistencia de muestreo (Rs1) o un primer dispositivo de detección de corriente, la segunda unidad de muestreo es una segunda resistencia de muestreo (Rs2) o un segundo dispositivo de detección de corriente, y la tercera unidad de muestreo es una tercera resistencia de muestreo (Rs3) o un tercer dispositivo de detección de corriente,

cuando la primera unidad de muestreo es el primer dispositivo de detección de corriente, la segunda unidad de muestreo es el segundo dispositivo de detección de corriente, y la tercera unidad de muestreo es el tercer dispositivo de detección de corriente;

el primer dispositivo de detección de corriente comprende un primer transformador de corriente (CT1), una quinta resistencia (R5), un quinto diodo (D5) y una cuarta resistencia de muestreo (Rs4), estando un primer terminal en un lado secundario del primer transformador de corriente (CT1) conectado con un primer terminal de la quinta resistencia (R5), se conecta un ánodo del quinto diodo (D5) con el primer terminal de la quinta resistencia (R5), y estando un cátodo del quinto diodo (D5) conectado con un primer terminal de la cuarta resistencia de muestreo (Rs4), estando un segundo terminal de la quinta resistencia (R5) conectado con un segundo terminal de la cuarta resistencia de muestreo (Rs4); el segundo dispositivo sensor de corriente comprende un segundo transformador de corriente (CT2), una sexta resistencia (R6), un sexto diodo (D6) y una quinta resistencia de muestreo (Rs5), estando un primer terminal en un lado secundario del segundo transformador de corriente (CT2) conectado con un primer terminal de la sexta resistencia (R6), estando un ánodo del sexto diodo (D6) conectado con el primer terminal de la sexta resistencia (R6), estando un cátodo del sexto diodo (D6) conectado con un primer terminal de la quinta resistencia de muestreo (Rs5), estando un segundo terminal de la sexta resistencia (R6) conectado con un segundo terminal de la quinta resistencia de muestreo (Rs5); el tercer dispositivo sensor de corriente comprende un tercer transformador de corriente (CT3), una séptima resistencia (R7), un séptimo diodo (D7) y una sexta resistencia de muestreo (Rs6), estando un primer terminal en un lado secundario del tercer transformador de corriente (CT3) conectado con un primer terminal de la séptima resistencia (R7), estando un ánodo del séptimo diodo (D7) conectado con el primer terminal de la séptima resistencia (R7), estando un cátodo del séptimo diodo (D7) conectado con un primer terminal de la sexta resistencia de muestreo (Rs6); estando un segundo terminal de la séptima resistencia (R7) conectado con un segundo terminal de la sexta resistencia de muestreo (Rs6), en donde la primera señal de muestreo (V1) la segunda señal de muestreo (V2) y la tercera señal de muestreo (V3) adquiridas por la primera, segunda y tercera unidades de muestreo, respectivamente, se utilizan para ser seleccionadas como una señal de muestreo de corriente de inducción del circuito PFC sin puente,

caracterizado por que, el sistema de control comprende un dispositivo de muestreo de voltaje, y el sistema de control del circuito PFC sin puente está configurado para:

después de recibir la primera señal de muestreo (V1), la segunda señal de muestreo (V2) y la tercera señal de muestreo (V3) transmitidas desde el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente y recibir las señales de muestreo de voltaje de entrada UL y UN de CA transmitidas desde el dispositivo de muestreo de voltaje, calcular Uac según la fórmula 1:

$$U_{ac} = U_L - U_N \quad (\text{Fórmula 1});$$

si $U_{ac} > 0$ y $U_{ac} \leq U_{acref}$, seleccionar la primera señal de muestreo (V1) como la señal de muestreo de corriente de inducción del circuito PFC sin puente, en donde $0 < U_{acref} < U_{peak}$ siendo U_{acref} un nivel de referencia y U_{peak} es un valor pico de un voltaje de entrada de CA;

si $U_{ac} > 0$ y $U_{ac} > U_{acref}$, seleccionar la tercera señal de muestreo (V3) como la señal de muestreo de corriente de inducción del circuito PFC sin puente;

si $U_{ac} \leq 0$ y $U_{ac} \geq -U_{acref}$, seleccionar la segunda señal de muestreo (V2) como la señal de muestreo de corriente de inducción del circuito PFC sin puente; o

si $U_{ac} > 0$ y $U_{ac} < -U_{acref}$, seleccionar la tercera señal de muestreo (V3) como la señal de muestreo de corriente de inducción del circuito PFC sin puente.

2. El dispositivo de acuerdo con la reivindicación 1, en donde cuando la primera unidad de muestreo es una primera resistencia de muestreo (Rs1), la segunda unidad de muestreo es una segunda resistencia de muestreo (Rs2), la tercera unidad de muestreo es una tercera resistencia de muestreo (Rs3); un primer terminal de un primer inductor (L1) del circuito PFC sin puente está conectado con un primer terminal de una fuente de alimentación de CA del circuito PFC sin puente, un segundo terminal del primer inductor (L1) está conectado con un ánodo de un primer diodo de refuerzo (D1) del circuito PFC sin puente y conectado a un primer terminal del primer transistor de conmutación (S1) del circuito PFC sin puente; un segundo terminal del primer transistor de conmutación (S1) se puede conectar con un primer terminal de la primera resistencia de muestreo (Rs1) un segundo terminal de la primera resistencia de muestreo (Rs1) se puede conectar con la tierra del circuito PFC sin puente; un cátodo del primer diodo de refuerzo (D1) está conectado con una entrada positiva del condensador PFC (C1) del circuito PFC sin puente;

un primer terminal de un segundo inductor (L2) del circuito PFC sin puente está conectado con un segundo terminal de la fuente de alimentación de CA, un segundo terminal del segundo inductor (L2) está conectado con un ánodo de un segundo diodo de refuerzo (D2) del circuito PFC sin puente y conectado a un primer terminal del segundo transistor de conmutación (S2) del circuito PFC sin puente; un segundo terminal del segundo transistor de conmutación (S2) se puede conectar con un primer terminal de la segunda resistencia de muestreo (Rs2); un segundo terminal de la segunda resistencia de muestreo (Rs2) se puede conectar con la tierra del circuito PFC sin puente; un cátodo del segundo diodo de refuerzo (D2) está conectado con la entrada positiva del condensador PFC (C1) del circuito PFC sin puente; y un primer terminal de la tercera resistencia de muestreo (Rs3) se puede conectar con la tierra del circuito PFC sin puente, un segundo terminal de la tercera resistencia de muestreo (Rs3) se puede conectar con una salida negativa del condensador PFC (C1) del circuito PFC sin puente; un primer terminal de una carga está conectado con una entrada positiva del condensador PFC (C1), un segundo terminal de la carga está conectado con una salida negativa del condensador PFC (C1).

3. Dispositivo de acuerdo con la reivindicación 1, en donde el primer terminal del primer inductor (L1) del circuito PFC sin puente está conectado con el primer terminal de la fuente de alimentación de CA del circuito PFC sin puente, el segundo terminal del primer inductor (L1) está conectado con el ánodo del primer diodo de refuerzo (D1) del circuito PFC sin puente y está conectado al primer terminal del primer transistor de conmutación (S1) del circuito PFC sin puente; un primer terminal en un lado primario del primer transformador de corriente (CT1) está conectado con el segundo terminal del primer transistor de conmutación (S1) del circuito PFC sin puente, un segundo terminal en el lado primario del primer transformador de corriente (CT1) está conectado a la tierra del circuito PFC sin puente; un segundo terminal en el lado secundario del primer transformador de corriente (CT1) está conectado a la tierra del circuito PFC sin puente; el segundo terminal de la quinta resistencia (R5) y el segundo terminal de la cuarta resistencia de muestreo (Rs4) se pueden conectar a la tierra del circuito PFC sin puente; el cátodo del primer diodo de refuerzo (D1) está conectado con la entrada positiva del condensador PFC (C1) del circuito PFC sin puente;

el primer terminal del segundo inductor (L2) del circuito PFC sin puente está conectado con el segundo terminal de la fuente de alimentación de CA, el segundo terminal del segundo inductor (L2) está conectado con el ánodo del segundo diodo de refuerzo (D2) del circuito PFC sin puente y conectado al primer terminal del segundo transistor de conmutación (S2) del circuito PFC sin puente; un primer terminal en un lado primario del segundo transformador de corriente (CT2) se puede conectar con el segundo terminal del segundo transistor de conmutación (S2) del circuito PFC sin puente, un segundo terminal en el lado primario del segundo transformador de corriente (CT2) es conectable con la tierra del circuito PFC sin puente; un segundo terminal en el lado secundario del segundo transformador de corriente (CT2) se puede conectar con la tierra del circuito PFC sin puente; el segundo terminal de la sexta resistencia (R6) y el segundo terminal de la quinta resistencia de muestreo (Rs5) se pueden conectar a la tierra del circuito PFC sin puente; el cátodo del segundo diodo de refuerzo (D2) está conectado con la entrada positiva del condensador PFC (C1) del circuito PFC sin puente; y

un primer terminal en un lado primario del tercer transformador de corriente (CT3) se puede conectar con la salida negativa del condensador PFC (C1) del circuito PFC sin puente, un segundo terminal en el lado primario del tercer transformador de corriente (CT3) es conectable a la tierra del circuito PFC sin puente; un segundo terminal en el lado secundario del tercer transformador de corriente (CT3) se puede conectar con la tierra del circuito PFC sin puente; el segundo terminal de la séptima resistencia (R7) y el segundo terminal de la sexta resistencia de muestreo (Rs6) se pueden conectar a la tierra del circuito PFC sin puente; el primer terminal de la carga está conectado con una entrada positiva del condensador PFC (C1), el segundo terminal de la carga está conectado con una salida negativa del condensador PFC (C1).

4. El dispositivo de acuerdo con la reivindicación 1, en el que el dispositivo de muestreo de voltaje comprende una primera resistencia (R1), una segunda resistencia (R2), una tercera resistencia (R3) y una cuarta resistencia (R4), siendo un primer terminal de la primera resistencia (R1) conectable con el primer terminal de la fuente de alimentación de CA del circuito PFC sin puente, un segundo terminal de la primera resistencia (R1) se conecta con un primer terminal de la segunda resistencia (R2), estando un segundo terminal de la segunda resistencia

(R2) conectado a tierra, un primer terminal de la tercera resistencia (R3) se puede conectar con el segundo terminal de la fuente de alimentación de CA del circuito PFC, estando un segundo terminal de la tercera resistencia (R3) conectado con un primer terminal de la cuarta resistencia (R4), estando un segundo terminal de la cuarta resistencia (R4) conectado a tierra; estando el segundo terminal de la primera resistencia (R1) y el primer terminal de la segunda resistencia (R2) conectados al sistema de control del circuito PFC sin puente, estando el segundo terminal de la tercera resistencia (R3) y el primer terminal de la cuarta resistencia (R4) conectados al sistema de control del circuito PFC sin puente.

5. Un método para determinar una señal de muestreo de corriente de inducción de un circuito PFC sin puente, para usar en un sistema de control de acuerdo con una cualquiera de las reivindicaciones 1 a 4, comprendiendo el método:

seleccionar, mediante el sistema de control del circuito PFC sin puente, entre la primera señal de muestreo (V1), la segunda señal de muestreo (V2) y la tercera señal de muestreo (V3) transmitidas desde el dispositivo de muestreo de corriente de inducción para un circuito PFC sin puente, de acuerdo con las señales de muestreo de voltaje de entrada UL y UN de CA transmitidas desde el dispositivo de muestreo de voltaje para determinar la señal de muestreo de corriente de inducción del circuito PFC sin puente;

comprendiendo además el método:

adquirir, mediante el sistema de control del circuito PFC sin puente, las señales de muestreo de voltaje de entrada UL y UN de CA, y calcular Uac según la fórmula 1:

$$U_{ac}=U_L-U_N \quad \text{Fórmula 1;}$$

si $U_{ac} > 0$ y $U_{ac} \leq U_{acref}$, seleccionar, mediante el sistema de control del circuito PFC sin puente, la primera señal de muestreo (V1) como la señal de muestreo de corriente de inducción del circuito PFC sin puente, en donde $0 < U_{acref} < U_{peak}$ siendo Uacref un nivel de referencia y siendo Upeak un valor pico de un voltaje de entrada de CA;

si $U_{ac} > 0$ y $U_{ac} > U_{acref}$, seleccionar, mediante el sistema de control del circuito PFC sin puente, la tercera señal de muestreo (V3) como la señal de muestreo de corriente de inducción del circuito PFC sin puente;

si $U_{ac} \leq 0$ y $U_{ac} \geq -U_{acref}$, seleccionar, mediante el sistema de control del circuito PFC sin puente, la segunda señal de muestreo (V2) como la señal de muestreo de corriente de inducción del circuito PFC sin puente; o

si $U_{ac} > 0$ y $U_{ac} < -U_{acref}$, seleccionar, mediante el sistema de control del circuito PFC sin puente, la tercera señal de muestreo (V3) como la señal de muestreo de corriente de inducción del circuito PFC sin puente.

6. El método de acuerdo con la reivindicación 5, que comprende además:

emitir una señal de activación al circuito PFC sin puente de acuerdo con la señal de muestreo de corriente de inducción del circuito PFC sin puente.

Fig. 1

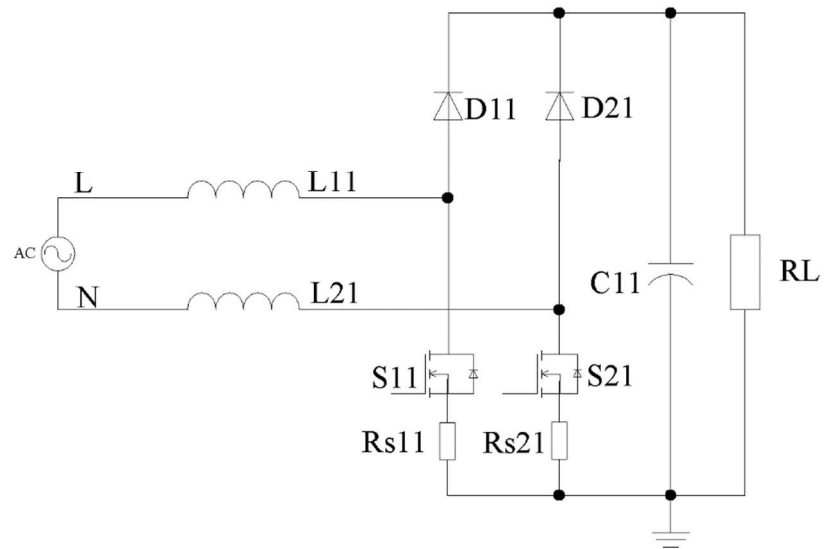


Fig. 2

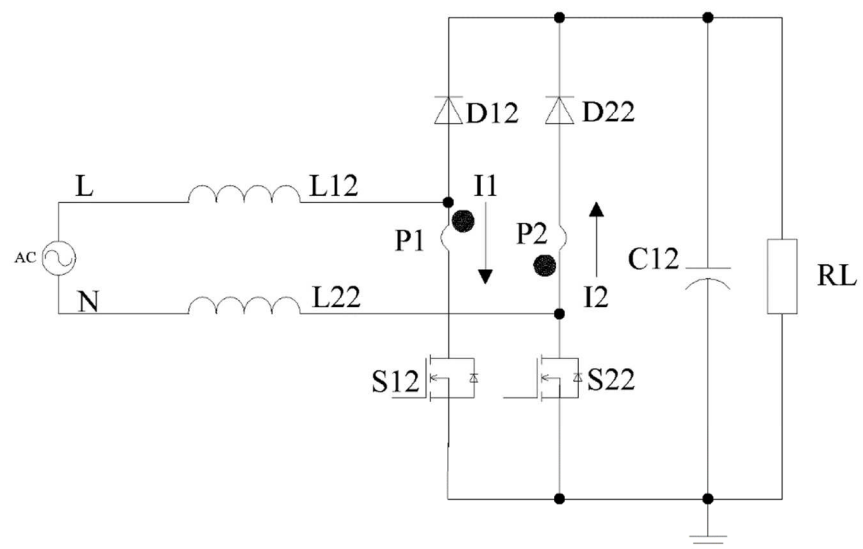


Fig. 3

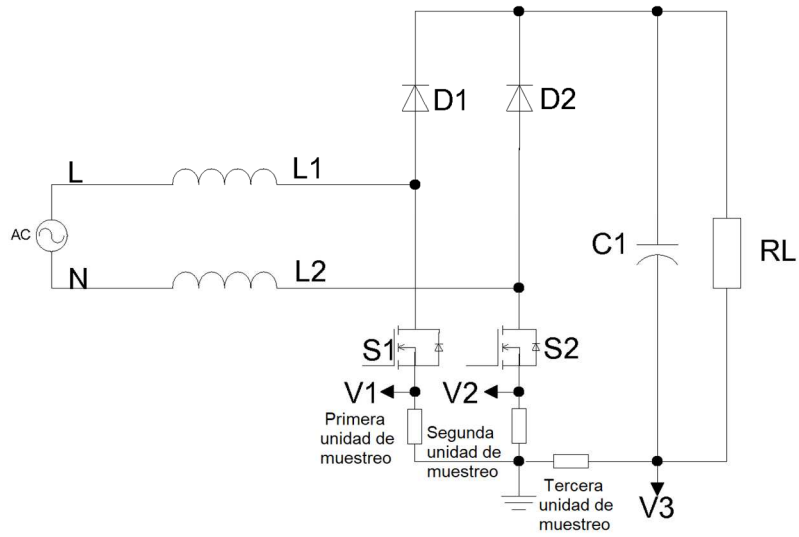


Fig. 4

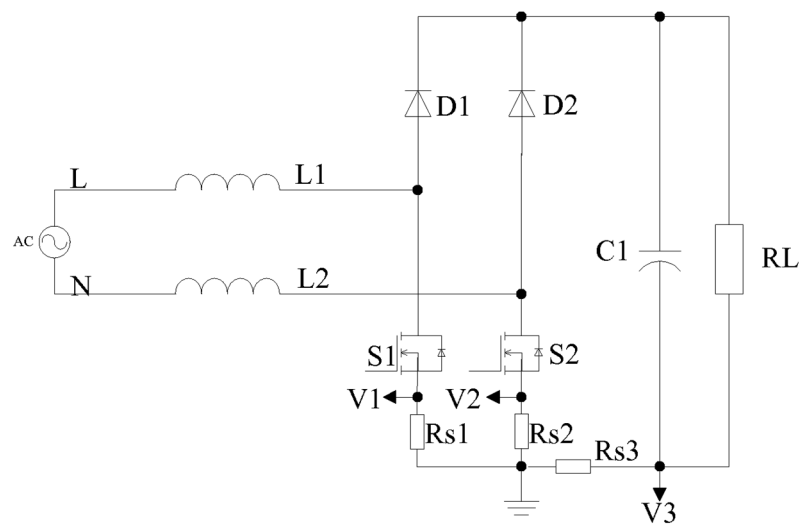


Fig. 5

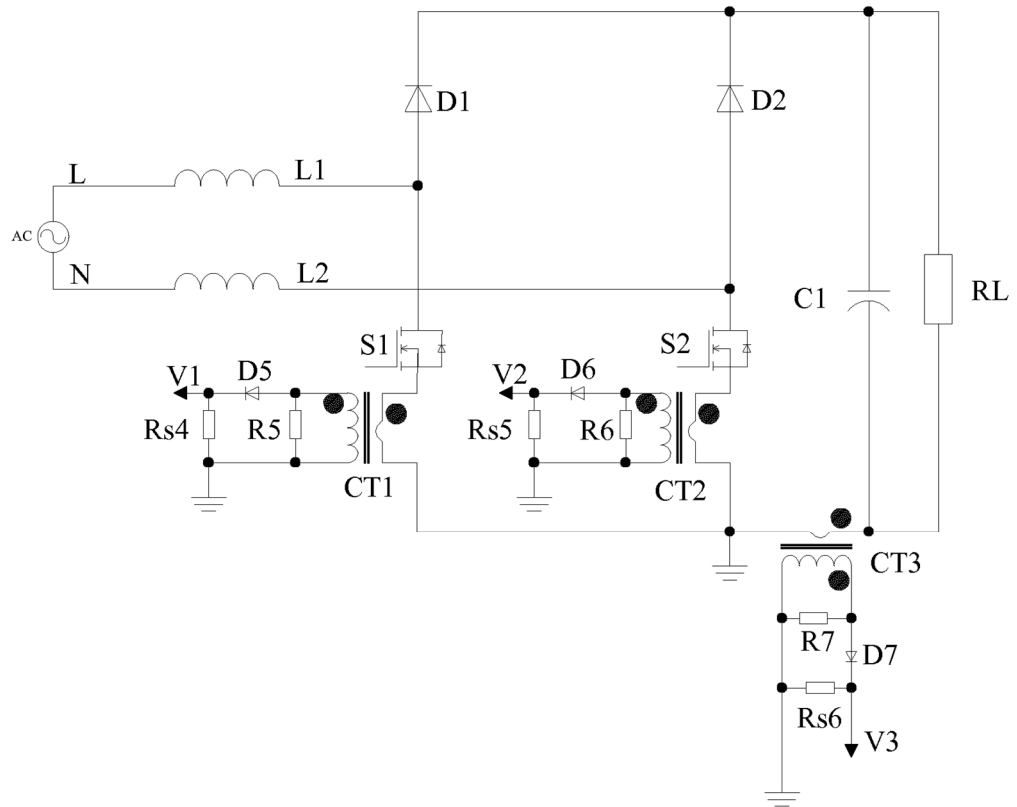


Fig. 6

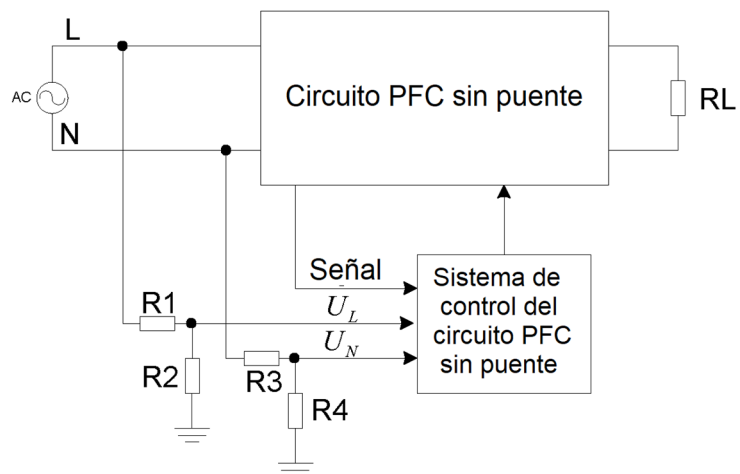


Fig.7

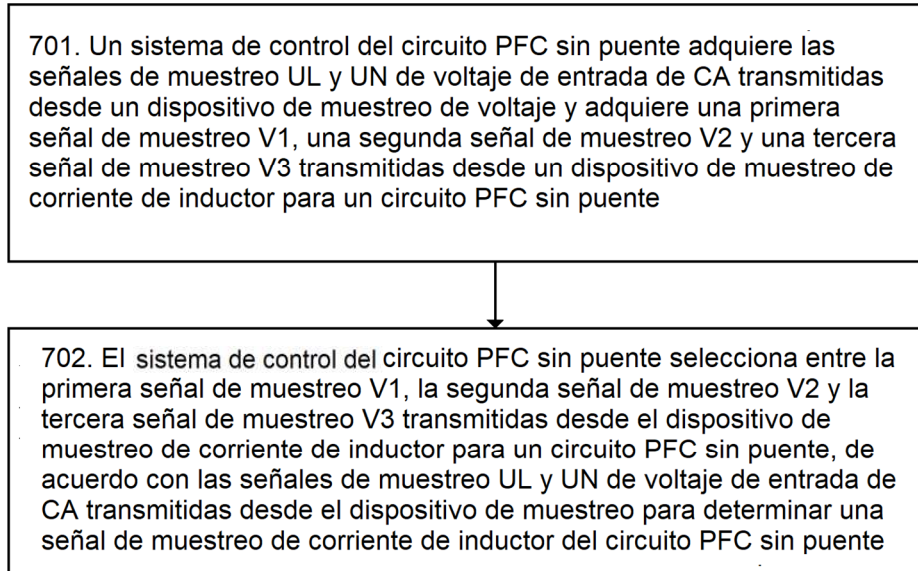


Fig. 8

