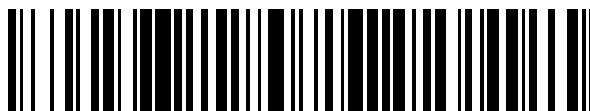


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 785 055**

51 Int. Cl.:

**H03K 17/22** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **09.05.2007 PCT/US2007/068608**

87 Fecha y número de publicación internacional: **22.11.2007 WO07134135**

96 Fecha de presentación y número de la solicitud europea: **09.05.2007 E 07797397 (2)**

97 Fecha y número de publicación de la concesión europea: **22.01.2020 EP 2025060**

54 Título: **Sistema y procedimiento de suministro de potencia conmutado por silicio usando un encapsulado**

30 Prioridad:

**10.05.2006 US 431790**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**05.10.2020**

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)  
5775 Morehouse Drive  
San Diego, CA 92121-1714, US**

72 Inventor/es:

**CHUA-EOAN, LEW G.;  
TOMS, THOMAS R.;  
ANDREEV, BORIS DIMITROV;  
GAGNE, JUSTIN JOSEPH ROSEN y  
SHI, CHUNLEI**

74 Agente/Representante:

**FORTEA LAGUNA, Juan José**

**ES 2 785 055 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Sistema y procedimiento de suministro de potencia conmutado por silicio usando un encapsulado

## 5 ANTECEDENTES

I. *Campo*

10 [0001] La presente divulgación se refiere, en general, a sistemas y procedimientos de distribución de potencia en un circuito y, más particularmente, a sistemas y procedimientos que usan metales de encapsulado de baja resistencia para distribuir potencia o señales conmutadas a áreas designadas de un sustrato de silicio.

II. *Descripción de la técnica relacionada*

15 [0002] Los avances en la tecnología han dado como resultado dispositivos informáticos personales más pequeños y más potentes. Por ejemplo, existe actualmente una variedad de dispositivos informáticos personales portátiles, incluyendo dispositivos informáticos inalámbricos, tales como teléfonos inalámbricos portátiles, asistentes digitales personales (PDA) y dispositivos de radiolocalización que son pequeños, ligeros y fáciles de transportar por los usuarios. Más específicamente, los teléfonos inalámbricos portátiles, tales como  
20 los teléfonos móviles (analógicos y digitales) y los teléfonos IP pueden comunicar paquetes de voz y datos a través de redes inalámbricas. Además, muchos de dichos teléfonos inalámbricos incluyen otros tipos de dispositivos que están incorporados en los mismos. Por ejemplo, un teléfono inalámbrico también puede incluir una cámara fotográfica digital, una cámara de vídeo digital, un grabador digital y un reproductor de ficheros de audio. Además, dichos teléfonos inalámbricos pueden incluir una interfaz de red que puede servir para acceder  
25 a Internet. Como tales, estos teléfonos inalámbricos incluyen capacidades informáticas significativas.

[0003] Dentro de tales dispositivos, el circuito se está volviendo más pequeño, y el consumo de potencia por el circuito se está volviendo cada vez más significativo para el rendimiento. Un circuito integrado típico incluye un sustrato, que puede incluir una pluralidad de estructuras de circuito embebido, así como uno o más  
30 dispositivos de circuito integrado que están eléctricamente acoplados al sustrato. Una gran cantidad de tales dispositivos de circuito se fabrican utilizando diseños en los que los circuitos de entrada/salida (E/S) se pueden colocar en diferentes ubicaciones y no se limitan a la periferia del chip. Este tipo de dispositivo se puede denominar flip chip (chip invertido). La tecnología de flip chip permite que un dispositivo o encapsulado de circuito integrado se acople física y eléctricamente a un sustrato invirtiendo y uniendo el encapsulado boca  
35 abajo al patrón de interconexión del sustrato, utilizando protuberancias ("bumps") de unión metálicas elevadas en cada uno de los terminales internos de montaje del encapsulado correspondientes a los terminales internos o áreas conductoras en el sustrato. Las protuberancias o bolas de unión unen los terminales internos conductores del encapsulado a las áreas conductoras del sustrato mediante el uso de técnicas controladas de soldadura por refusión o técnicas de epoxi conductor.

40 [0004] Un aspecto del diseño físico de los flip chips en relación con los circuitos de entrada/salida (E/S) es el dimensionamiento y el encaminamiento del cableado que conecta los circuitos de E/S a las redes de distribución de potencia en chip apropiadas. El encaminamiento de potencia de los circuitos de flip chip es el proceso de conectar los terminales de servicio de potencia de cada pin de E/S del circuito de flip chip a la red de distribución  
45 de potencia del sustrato para suministrar potencia a los circuitos del flip chip. En general, los terminales de servicio de potencia están acoplados a la red de distribución de potencia mediante cables o pistas metálicos, que pueden denominarse trayectos de potencia. Al controlar los anchos de los trayectos de potencia, se pueden controlar la resistencia efectiva y las densidades de corriente de los trayectos de potencia para satisfacer los requisitos eléctricos de un diseño.

50 [0005] A medida que los chips se han vuelto más pequeños, la resistencia de las capas de metal dentro de un sustrato de silicio ha aumentado, mientras que las densidades de potencia también han aumentado. Para abordar el aumento de las densidades de potencia, se pueden agregar capas metálicas gruesas adicionales para la redistribución de potencia para reducir las pérdidas resistivas en la red de distribución. Sin embargo, tales diseños aumentan la complejidad del encaminamiento y disminuyen el área disponible para la disposición  
55 de componentes en el sustrato.

[0006] Por consiguiente, sería ventajoso proporcionar un sistema y un procedimiento de distribución de potencia mejorados que reduzcan la pérdida de potencia y las cargas térmicas y que permitan un escalado  
60 continuado del proceso.

[0007] El documento US 2005/0213267 A1 divulga una pluralidad de condensadores de película delgada que se agrupan en fases. Un circuito de control conmuta cada fase entre los estados de carga y descarga diseñados  
65 para suministrar una o más cargas con potencia controlada.

**[0008]** El documento US 2006/0065962 A1 divulga un aparato, sistema y procedimiento para gestionar la potencia de un circuito principal dispuesto sobre un sustrato principal usando un circuito de control dispuesto sobre un sustrato de control, en una relación apilada con el sustrato principal.

5 **BREVE EXPLICACIÓN**

10 **[0009]** La invención se define en las reivindicaciones independientes. En un modo de realización particular, un circuito integrado incluye un encapsulado y un sustrato que está acoplado eléctrica y físicamente al encapsulado. El encapsulado incluye un primer pin, un segundo pin y metalización que une el primer pin al segundo pin. El sustrato se acopla al encapsulado a través del primer pin y el segundo pin. El sustrato incluye una pluralidad de dominios de alimentación y una unidad de control de potencia. El segundo pin del encapsulado está acoplado a un dominio de alimentación particular de la pluralidad de dominios de alimentación. La unidad de control de potencia incluye lógica y un conmutador, donde el conmutador incluye un primer terminal acoplado a un terminal de suministro de voltaje, un terminal de control acoplado a la lógica y un segundo terminal acoplado al primer pin del encapsulado. La lógica activa selectivamente el conmutador para distribuir potencia al dominio de alimentación particular a través de la metalización del encapsulado.

15 **[0010]** En un modo de realización, el dominio de alimentación particular incluye una unidad de procesamiento embebida en el sustrato. En otro modo de realización, el conmutador está dimensionado para satisfacer una demanda máxima de la unidad de procesamiento. En otro modo de realización más, la demanda máxima de la unidad de procesamiento es menor que una densidad de potencia máxima multiplicada por el área de la unidad de procesamiento.

20 **[0011]** En otro modo de realización más, el conmutador incluye una pluralidad de transistores independientes, la lógica activa la pluralidad de transistores independientes en etapas, y cada una de las etapas incluye al menos uno de la pluralidad de transistores independientes. En otro modo de realización más, la unidad de control de potencia está adaptada para generar una rampa de corriente para cargar una capacitancia asociada con el dominio de alimentación particular. En otro modo de realización más, la lógica está adaptada para generar una señal de reinicio de encendido para reiniciar el dominio de alimentación particular. En otro modo de realización particular, el dominio de alimentación particular incluye, además, un circuito de bloqueo para bloquear las salidas del dominio de alimentación particular en un estado lógico conocido, en el que la lógica genera una señal de bloqueo de salida para activar el circuito de bloqueo.

25 **[0012]** En otro modo de realización, el terminal de voltaje de alimentación incluye un terminal de salida de un segundo encapsulado. En otro modo de realización más, el sustrato incluye, además, una pista eléctrica que está acoplada al segundo terminal y a un componente eléctrico del dominio de alimentación particular para distribuir potencia al componente eléctrico a través de la pista eléctrica en paralelo con la metalización del encapsulado. En otro modo de realización particular, el conmutador está configurado para suministrar una carga unitaria máxima que es menor que la suma de las cargas máximas de cada una de las cargas de la pluralidad de dominios de alimentación particulares.

30 **[0013]** En otro modo de realización, un procedimiento incluye recibir una señal de activación del conmutador en un terminal de control de un conmutador que está embebido en un sustrato. El sustrato incluye una pluralidad de dominios, y el conmutador está ubicado en un primer dominio de la pluralidad de dominios. El procedimiento también incluye cambiar una señal a un primer pin de un encapsulado acoplado al sustrato a través del conmutador en respuesta a la recepción de la señal de activación del conmutador. El procedimiento también incluye recibir la señal en un segundo dominio de la pluralidad de dominios desde un segundo pin del encapsulado.

35 **[0014]** En otro modo de realización, recibir una señal de activación del conmutador incluye recibir una señal de control desde la lógica de control de potencia en el terminal de control del conmutador. En otro modo de realización más, el primer pin y el segundo pin incluyen protuberancias, y el encapsulado incluye un encapsulado de flip chip acoplado física y eléctricamente al sustrato por las protuberancias. En otro modo de realización más, el cambio de la señal incluye el acoplamiento selectivo de un terminal del conmutador al primer pin del encapsulado para encaminar la señal a través de la metalización del encapsulado. En otro modo de realización, la señal es un voltaje de alimentación. En otro modo de realización más, el segundo dominio incluye un procesador. En otro modo de realización más, el conmutador incluye una pluralidad de transistores, y el cambio de la señal incluye la activación de la pluralidad de transistores en etapas durante varios ciclos de reloj para producir un voltaje de suministro en rampa aplicado al primer pin del encapsulado, donde cada etapa incluye al menos un transistor de la pluralidad de transistores.

40 **[0015]** En otro modo de realización, un sistema de suministro de potencia conmutado por silicio incluye medios para recibir un suministro de potencia desde un terminal de suministro de voltaje en una unidad de control de potencia de un sustrato, medios para recibir una señal de control y medios para conmutar el suministro de potencia desde el terminal de suministro de voltaje a un primer pin de alimentación de un encapsulado flip chip para distribuir potencia desde el terminal de suministro de voltaje a un dominio de

alimentación localizado del sustrato. El encapsulado flip chip incluye el primer pin de alimentación y un segundo pin de alimentación acoplado al dominio de alimentación localizado.

5 **[0016]** En un modo de realización particular, el terminal de suministro de voltaje es un tercer pin acoplado a una primera metalización dentro del encapsulado, donde la primera metalización está acoplada a un circuito integrado de gestión de potencia. En otro modo de realización más, los medios para recibir una señal de control incluyen un terminal de control de un dispositivo transistor. En otro modo de realización, el sistema de suministro de potencia conmutado incluye, además, medios para controlar una señal de reloj para activar el conmutador durante varios ciclos del reloj para proporcionar una fuente de alimentación en rampa.

10 **[0017]** En otro modo de realización particular, un dispositivo portátil incluye un encapsulado de circuito integrado. El encapsulado de circuito integrado incluye una primera entrada de potencia acoplada a un terminal de voltaje de alimentación, una primera salida de potencia, una primera metalización para acoplar eléctricamente la primera entrada de potencia y la primera salida de potencia, una segunda entrada de potencia, una segunda salida de potencia y una segunda metalización para acoplar eléctricamente la segunda entrada de potencia y la segunda salida de potencia. El dispositivo portátil también incluye un sustrato que está acoplado eléctrica y físicamente al encapsulado del circuito integrado. El sustrato incluye una pluralidad de dominios de alimentación aislados eléctricamente, lógica de control de potencia, una entrada de fuente de alimentación y un conmutador. La entrada de la fuente de alimentación está acoplada a la segunda salida de potencia y a un dominio de alimentación particular de la pluralidad de dominios de alimentación aislados eléctricamente. El conmutador incluye un primer terminal acoplado a la primera salida de potencia del circuito integrado, un terminal de control y un segundo terminal acoplado a la segunda entrada de potencia del encapsulado de circuito integrado. El conmutador responde a la lógica de control de potencia para cambiar selectivamente la potencia al dominio de alimentación particular a través de la segunda metalización del encapsulado de circuito integrado.

15 **[0018]** En un modo de realización particular, el dispositivo portátil también incluye un circuito integrado de módulo de potencia acoplado al terminal de voltaje de alimentación para proporcionar un voltaje de la fuente de alimentación. Una batería puede proporcionar el voltaje de alimentación. En otro modo de realización particular, el terminal de voltaje de alimentación comprende un pin de salida de un segundo encapsulado de circuito integrado. En otro modo de realización particular más, el conmutador incluye una pluralidad de transistores en paralelo, en el que la pluralidad de transistores se activa en etapas para proporcionar un voltaje de alimentación en rampa al segundo terminal. En otro modo de realización particular más, el dispositivo portátil incluye un transceptor de radiofrecuencia para enviar y recibir señales de radiofrecuencia.

20 **[0019]** En otro modo de realización particular, un dispositivo de circuito integrado tiene un controlador y un componente eléctrico. El controlador incluye un primer terminal de entrada y un terminal externo de salida para comunicarse a través de una porción de metalización de un encapsulado fuera del sustrato. El componente eléctrico está dentro de un subdominio que está aislado del controlador con respecto a un sustrato común. El componente eléctrico responde a la salida del terminal externo a través de la porción de metalización del encapsulado fuera del sustrato.

25 **[0020]** En un modo de realización particular, el controlador incluye un conmutador acoplado al primer terminal de entrada y a la salida del terminal externo para conectar selectivamente el primer terminal de entrada a la salida del terminal externo. En otro modo de realización, el controlador incluye, además, lógica para activar selectivamente el conmutador. En otro modo de realización, el controlador está adaptado para comunicar una señal sobre la porción de metalización del encapsulado fuera del sustrato al componente eléctrico. En otro modo de realización más, el controlador está adaptado para comunicar un voltaje de alimentación sobre la porción de metalización del encapsulado fuera del sustrato para activar el componente eléctrico. En otro modo de realización más, el encapsulado fuera del sustrato incluye un circuito integrado que está acoplado física y eléctricamente al sustrato común mediante protuberancias.

30 **[0021]** Una ventaja particular proporcionada por los modos de realización de los sistemas y procedimientos de suministro de conmutación de potencia es que el circuito de carga puede utilizar una red global de distribución de potencia por silicio sin la necesidad de generar el suministro conmutado en la misma área de sustrato. Esto proporciona una ventaja porque aproximadamente del 3 % al 8 % de la sobrecarga de silicio se elimina del circuito de carga, reduciendo la demanda de potencia total del circuito de carga. Además, no es necesario dedicar recursos metálicos del sustrato dentro del diseño del circuito de carga a la generación del suministro conmutado.

35 **[0022]** Se proporciona otra ventaja porque, al centralizar el control de potencia y al quitar los conmutadores del circuito de carga, se simplifica la colocación de componentes en el sustrato, ya que ya no es necesario encaminar la potencia de entrada al componente y ya no es necesario encaminar múltiples redes de suministro eléctrico sobre y alrededor del circuito de conmutación distribuido.

[0023] Aún otra ventaja particular es que el conmutador puede dimensionarse para satisfacer una demanda máxima de la unidad de procesamiento, donde la demanda máxima de la unidad de procesamiento es menor que una densidad de potencia máxima multiplicada por el área de sustrato de la unidad de procesamiento.

5 [0024] Una ventaja adicional incluye el desacoplamiento de los diseños de circuitos de carga de la conmutación de potencia, lo que permite que el conmutador se construya con dispositivos de óxido más gruesos que tienen una fuga de corriente más baja y que funcionan a niveles de voltaje más altos.

10 [0025] Otra ventaja particular es que el circuito de carga puede diseñarse para el rendimiento sin tener que diseñar un conmutador de encendido en el diseño para reducir la energía en reposo.

15 [0026] Otra ventaja más es que la demanda máxima del circuito de carga total es menor que la densidad de potencia máxima multiplicada por el área del circuito de carga. En consecuencia, si bien un conmutador distribuido puede diseñarse para cumplir con la densidad de potencia máxima, el conmutador de suministro concentrado puede satisfacer la demanda máxima de todo el circuito de carga. La demanda máxima de todo el circuito de carga puede ser del orden de 1/2 a 1/3 de la densidad de potencia máxima multiplicada por el área del circuito de carga. Por lo tanto, el tamaño del conmutador puede reducirse en el mismo orden de magnitud, mientras se mantiene la pérdida de voltaje de los conmutadores distribuidos.

20 [0027] Otra ventaja más es que la corriente utilizada para hacer funcionar el conmutador de encendido se puede reducir y administrar mejor, ya que el tamaño físico del conmutador se puede reducir a una fracción del tamaño del conmutador distribuido. Además, el conmutador puede activarse por etapas, lo que facilita el control del nivel de corriente y la obtención de una fracción deseada de la corriente de suministro de salida en una salida del conmutador.

25 [0028] Otros aspectos, ventajas y rasgos característicos de la presente divulgación quedarán evidentes después de revisar la solicitud completa, incluyendo las siguientes secciones: Breve descripción de los dibujos, Descripción detallada y Reivindicaciones.

30 **BREVE DESCRIPCIÓN DE LOS DIBUJOS**

[0029] Los aspectos y las ventajas que conllevan los modos de realización descritos en el presente documento se harán más fácilmente evidentes haciendo referencia a la siguiente descripción detallada cuando se toma junto con los dibujos adjuntos, en los que:

35 la FIG. 1 es un diagrama de bloques que ilustra un modo de realización particular de un dispositivo de circuito integrado que incluye un encapsulado y un sustrato con un sistema de suministro de potencia conmutado;

40 la FIG. 2 es un diagrama de bloques que ilustra un modo de realización particular de un dispositivo de circuito integrado que incluye un encapsulado con un circuito integrado de gestión de potencia y un sustrato con un sistema de suministro de potencia conmutado;

45 la FIG. 3 es una vista en sección transversal de un circuito integrado que incluye un sustrato y un encapsulado de flip chip;

la FIG. 4 es un diagrama de bloques que ilustra un modo de realización particular de un sustrato que incluye una pluralidad de dominios de alimentación aislados eléctricamente;

50 la FIG. 5 es un diagrama de bloques para ilustrar un modo de realización particular de un sistema de gestión de potencia;

la FIG. 6 es un diagrama de temporización que ilustra varias de las señales del sistema de gestión de potencia de la FIG. 5;

55 la FIG. 7 es un diagrama general de un teléfono celular a modo de ejemplo que incorpora un procesador y una memoria en la que el sistema y el procedimiento de las FIGS. 1-5 pueden ser utilizados;

60 la FIG. 8 es un diagrama general de un teléfono inalámbrico con Protocolo de Internet a modo de ejemplo que incorpora un procesador y una memoria en el que el sistema y el procedimiento de las FIGS. 1-5 pueden ser utilizados;

la FIG. 9 es un diagrama general de un asistente digital portátil a modo de ejemplo que incorpora un procesador y una memoria en la que el sistema y el procedimiento de las FIGS. 1-5 pueden ser utilizados; y

65 la FIG. 10 es un diagrama general de un reproductor de archivos de audio a modo de ejemplo que incorpora un procesador y una memoria en la que el sistema y el procedimiento de las FIGS. 1-5 pueden ser utilizados.

**DESCRIPCIÓN DETALLADA**

**[0030]** En un modo de realización particular, una unidad de control dentro del primer dominio de un sustrato puede utilizar una porción de metalización de un encapsulado fuera del sustrato para encaminar selectivamente potencia, señales o una combinación de las mismas a un segundo dominio del sustrato que está aislado eléctricamente del primer dominio. El segundo dominio puede incluir, por ejemplo, un componente eléctrico tal como un procesador, una memoria, otros recursos de circuitos integrados y similares. En los circuitos integrados, las eficiencias de voltaje a menudo tienen un impacto significativo en el rendimiento general. Al encaminar la potencia y las señales a través del encapsulado fuera del sustrato, la unidad de control puede reducir la pérdida de voltaje aprovechando la metalización del encapsulado, que generalmente tiene una resistencia eléctrica menor que las pistas metálicas dentro del sustrato. La unidad de control puede encaminar la potencia a los componentes seleccionados o desconectarla de los mismos para activar o desactivar los componentes del sustrato. En algunos casos, la activación y desactivación de componentes puede usarse para conservar energía durante los períodos de inactividad.

**[0031]** La FIG. 1 es un diagrama de bloques que ilustra un modo de realización particular de un dispositivo de circuito integrado 100 que incluye un encapsulado 102 y un sustrato 104 con un sistema de suministro de potencia conmutado. El dispositivo de circuito 100 se muestra desde una vista superior donde el encapsulado 102 está encima del sustrato 104, y los dispositivos y pistas que forman parte del encapsulado 102 se muestran en líneas discontinuas, mientras que los dispositivos y las pistas del sustrato 104 se indican como líneas continuas.

**[0032]** El sustrato 104 incluye los subdominios 106 y 108, que pueden ser regiones del sustrato 104 que están aisladas eléctricamente entre sí. El subdominio 106 incluye una unidad de control de potencia (PCU) 110, que incluye la lógica 112 y un conmutador 114. El subdominio 108 incluye un componente eléctrico 116, tal como un procesador, una memoria, otro componente del circuito o cualquier combinación de los mismos. El sustrato 104 también incluye un circuito integrado de gestión de potencia (PMIC) 118, que puede estar acoplado eléctricamente a otros componentes PMIC 120, tales como, por ejemplo, un condensador, una resistencia, un inductor o cualquier combinación de los mismos.

**[0033]** En general, un encapsulado 102 puede estar conectado al sustrato 104 a través de una técnica de flip chip. El pin 122 del encapsulado 102 está acoplado a un terminal de voltaje de alimentación para recibir un voltaje de alimentación. El pin 122 del encapsulado está acoplado a una protuberancia 126 a través de una pista 124 en el encapsulado 102. La protuberancia 126 está acoplada al PMIC 118 a través de una pista 128 sobre o dentro del sustrato 104. El PMIC 118 puede adaptarse para hacer uso de componentes fuera del chip, tales como los otros componentes PMIC 120, para proporcionar un voltaje de alimentación al circuito integrado 100. En tal caso, el PMIC 118 incluye una pista de salida 130 que se conecta a una protuberancia 132. La protuberancia 132 está conectada a un pin de salida 136 del encapsulado 102 a través de una pista de encapsulado 134. El pin de salida 136 está acoplado a los otros componentes PMIC 120. Un pin de entrada 138 del encapsulado está acoplado a los otros componentes PMIC 120 y está acoplado a una protuberancia 142 del sustrato 104 a través de una pista del encapsulado 140. La protuberancia 142 está conectada al PMIC 118 a través de una pista 144 en o dentro del sustrato 104.

**[0034]** El PMIC 118 está conectado a una protuberancia 146 por medio de una pista del sustrato 145. La protuberancia 146 está conectada a una protuberancia 150 a través de una pista del encapsulado 148. La PCU 110 está conectada a la protuberancia 150 a través de una pista del sustrato 149. El conmutador 114 está conectado a una protuberancia 152 por medio de una pista del sustrato 151. La protuberancia 152 está conectada a una pista del encapsulado 154, que está conectada a una protuberancia 156. La protuberancia 156 está conectada al componente 116 del subdominio 108 por medio de una pista del sustrato 157.

**[0035]** En funcionamiento, el PMIC 118 proporciona potencia a la unidad de control de potencia (PCU) 110, que utiliza la lógica 112 de la PCU y el conmutador 114 para proporcionar potencia selectivamente al subdominio 108 que incluye el componente 116 a través de la pista del sustrato 151, la protuberancia 152, la pista del encapsulado 154, la protuberancia 156 y la pista 157. La PCU 110 se puede utilizar para aprovechar resistencias mucho más bajas de los metales del encapsulado, tales como la pista 154 para redistribuir un voltaje de alimentación a otras áreas del sustrato de silicio del sustrato 104. La PCU 110 puede incluir múltiples conmutadores, tales como el conmutador 114, cada uno de los cuales puede ser activado por separado por la lógica 112 para suministrar potencia a un subdominio particular del sustrato 104 a través de las pistas de metalización dentro del encapsulado 102. En otras palabras, en lugar de encaminar la potencia a través de una red eléctrica global del sustrato 104, la potencia se puede encaminar a través del conmutador 114 a través de una porción de metalización, como una pista de alambre, del encapsulado 102 a un subdominio aislado eléctricamente del sustrato 104, como el subdominio 108. También debe apreciarse que esta técnica también puede extenderse a señales, donde las señales pueden encaminarse a través de la metalización de resistencia mucho más baja del encapsulado 102, en lugar de a través de las pistas metálicas de mayor resistencia del sustrato 104.

**[0036]** Dado que la PCU 110 usa el encaminamiento de baja resistencia del encapsulado 102 para distribuir potencia al plano del sustrato 104, un diseño de la PCU 110 está estrechamente acoplado tanto al encapsulado 102 como al sustrato 104. En un modo de realización, la PCU 110 se conecta a una o más protuberancias de flip chip en un primer dominio de alimentación, tal como el subdominio 106, y está acoplado a una o más protuberancias de un segundo dominio de alimentación, como el subdominio 108. Para mantener baja la pérdida de potencia, la PCU 110 puede colocarse cerca del segundo dominio de alimentación.

**[0037]** La FIG. 2 es un diagrama de bloques que ilustra un modo de realización particular de un dispositivo de circuito integrado 200 que incluye un encapsulado 202 con un circuito integrado de gestión de la potencia 218 y un sustrato 204 con un sistema de suministro de potencia conmutado. En un modo de realización particular, el encapsulado 202 puede encapsular el sustrato 204. El diagrama de bloques se muestra desde una perspectiva de vista superior a través del encapsulado 202, y los componentes y pistas del encapsulado 202 se muestran en líneas discontinuas.

**[0038]** El encapsulado 202 incluye un circuito integrado de gestión de la potencia 218. El sustrato 204 incluye una unidad de control de potencia (PCU) 210 que tiene la lógica 212 y un conmutador 214. El sustrato 204 también incluye una pluralidad de subdominios o regiones aisladas, tales como el subdominio 206 (que incluye la PCU 210), el subdominio 207 y el subdominio 208. El sustrato incluye una unidad de procesamiento 216 dentro de un subdominio particular. El sustrato 204 también puede incluir una o más redes de suministro eléctrico, como la red de suministro eléctrico 264.

**[0039]** El PMIC 218 recibe un voltaje de alimentación a través de la pista 224 del encapsulado desde un pin 222 del encapsulado. El PMIC 218 puede utilizar otros componentes PMIC 220, que pueden estar fuera del chip o fuera del encapsulado para reducir el voltaje de alimentación a un nivel inferior para su distribución a otros componentes del circuito integrado, para suavizar o rectificar el voltaje de alimentación, y similares. El PMIC 218 se puede conectar a los otros componentes PMIC a través de la pista del encapsulado 234, el pin del encapsulado 236, el pin del encapsulado 238 y la pista del encapsulado 240. El PMIC 218 también se puede conectar a la red de suministro eléctrico 264 mediante la pista del encapsulado 260 y la protuberancia 262. El PMIC 218 está conectado a la PCU 210 a través de una pista del encapsulado 248 y una protuberancia 250, que puede conectarse a un terminal de fuente de alimentación local o pista del sustrato (no mostrada) de la PCU 210. El conmutador 212 incluye una salida 251 acoplada a la protuberancia 252, que está conectada a una pista (o porción de metalización) 254 del encapsulado 202. La pista 254 está acoplada a una protuberancia 256 dentro de un subdominio asociado con la unidad de procesamiento 216.

**[0040]** En funcionamiento, la lógica 212 activa selectivamente el conmutador 214 para suministrar un voltaje de alimentación a la unidad de procesamiento 216 a través de la salida 251, la protuberancia 252, la pista del encapsulado 254 y la protuberancia 256. Por lo tanto, la PCU 210 a través de la lógica 212 y el conmutador 214 encamina selectivamente la potencia al procesador 216, que puede ser un procesador digital de señales, un procesador avanzado de máquina de cómputo con conjunto de instrucciones reducido (RISC) (ARM), un procesador de propósito general, un procesador analógico de señales, o cualquier combinación de los mismos. De forma alternativa, el subdominio particular puede incluir algún otro componente eléctrico, como una memoria, otro conmutador, un controlador y similares.

**[0041]** Debe entenderse que típicamente la resistencia del alambre en las pistas del sustrato es alta. Esta alta resistencia se puede usar para lograr la impedancia de encendido deseada del conmutador 214. Para evitar la pérdida y la disipación de calor, la PCU 210 utiliza un gran porcentaje de los recursos metálicos del sustrato 204 para suministrar corriente al conmutador 214 y luego devolver la corriente al encapsulado 202 cuando el conmutador 214 es activado por la lógica 212. Es posible que la PCU 210 deba colocarse en un área del sustrato 204 con pocos trayectos de cables, ya que la PCU 210 puede consumir hasta el cien por ciento de la metalización hasta la capa superior de metal del sustrato 204 y la mayor parte de la capa superior metal también. En algunos modos de realización, la PCU 210 puede incluir protuberancias para conectarse al PMIC 218, por ejemplo. Estas protuberancias, como la protuberancia 250, pueden estar expuestas a eventos de descarga electrostática (ESD). Por consiguiente, en algunos casos, puede ser deseable incluir protección ESD adicional para la PCU 210. De forma alternativa, el conmutador 214 puede estar conectado a la unidad de procesamiento 216, por ejemplo, a través de una pista de cable (no mostrada) en el sustrato 204 en paralelo a la pista 254 del encapsulado 202 para suministrar potencia a través del encapsulado 202 y el sustrato 204 al dominio de alimentación particular.

**[0042]** La FIG. 3 es una vista en sección transversal de un circuito 300 que incluye un encapsulado flip chip 302 y un sustrato 304, donde el encapsulado 302 encapsula el sustrato 304. El circuito 300 incluye, además, una PMIC 318. El encapsulado 302 incluye porciones de metalización 306 y 307. El sustrato 304 incluye una unidad de procesamiento 308, la lógica 310 de la unidad de control de potencia (PCU), un conmutador 312 y una unidad de procesamiento 314. El PMIC 318 está conectado al encapsulado 302 a través del pin 316 y la interconexión 317. El pin 316 está acoplado a la metalización 306 por medio de la pista 320. El encapsulado 302 está conectado física y eléctricamente al sustrato 304 a través de protuberancias representativas 322, 324, 328, 336 y 340. La protuberancia 324 acopla la metalización 306 del encapsulado 302 a la unidad de

procesamiento 308 a través de la pista 326. La protuberancia 328 acopla la metalización 306 del encapsulado 302 a la lógica 310 de la PCU a través de la pista 330. La protuberancia 322 acopla la metalización 306 del encapsulado 302 al conmutador 312 a través de la pista 334. El conmutador 312 está conectado a la metalización 307 del encapsulado 302 a través de la protuberancia 336 y la pista 338 que está acoplada a la protuberancia 336. Las protuberancias 340 acoplan la metalización 307 del encapsulado 302 a la unidad de procesamiento 314 a través de pistas 342.

**[0043]** En funcionamiento, el PMIC 318 entrega potencia al encapsulado a través del pin 316, que proporciona potencia a la metalización 306 a través de la pista 320. La unidad de procesamiento 308 obtiene potencia de la metalización a través de la protuberancia 324 y la pista de alambre 326. La unidad de procesamiento 308 también puede proporcionar una señal de control tal como una señal de habilitación de alimentación a la lógica 310 de la PCU para activar el conmutador 312. La lógica 310 de la PCU puede activar selectivamente el conmutador 312 para cambiar la potencia desde la metalización 306 a través de la protuberancia 322 y la pista 334 a través del conmutador 312 y a la metalización 307 a través de la protuberancia 336 y la pista 338. La metalización 307 puede proporcionar potencia a un subdominio del sustrato 304, que incluye la unidad de procesamiento 314. De esta manera, la potencia puede encaminarse selectivamente a través de la metalización 306 y la metalización 307 del encapsulado 302 para proporcionar potencia a un subdominio particular, a un componente particular, o una combinación de los mismos.

**[0044]** Un trabajador experto en la técnica entenderá que el PMIC 318 puede ser un segundo encapsulado acoplado eléctrica y físicamente al encapsulado 302. De forma alternativa, el PMIC 318 puede estar acoplado eléctrica y físicamente al sustrato 304 y puede estar conectado a un pin del encapsulado 302 a través del sustrato 304.

**[0045]** La FIG. 4 es un diagrama de bloques que ilustra un modo de realización particular de un sustrato 400 que incluye una pluralidad de dominios de alimentación aislados eléctricamente. El sustrato 400 incluye la lógica de control de potencia 402, un dominio de alimentación  $V_{C1Z1}$  404, un dominio de alimentación distribuida 406, un dominio de alimentación  $V_{C1Z3}$  408, un dominio de alimentación distribuida 410, un dominio de alimentación  $V_{CC1}$  414, dominios de alimentación distribuida 416 y 418, un dominio de alimentación  $V_{C1Z2}$  420, un dominio de alimentación  $V_{C2Z1}$  422 y un dominio de alimentación  $V_{CC2}$  424. Además, el sustrato incluye un conmutador de dominio de alimentación  $V_{C1Z1}$  426, un conmutador de dominio de alimentación  $V_{C2Z1}$  430, un conmutador de dominio de alimentación  $V_{C1Z2}$  434 y un conmutador de dominio de alimentación  $V_{C1Z3}$  438, que están conectados a la lógica de control de potencia 402. Las flechas 428, 432, 436 y 440 ilustran las conexiones lógicas entre los conmutadores 226, 430, 434 y 438 y la lógica de control de potencia 402.

**[0046]** En general, los dominios de alimentación distribuida 406, 410, 416 y 418 pueden incluir conmutadores distribuidos (no mostrados) para cambiar entre un estado apagado y un estado encendido, donde un voltaje de alimentación ( $V_{DD\_C1}$ ) o un voltaje de alimentación ( $V_{DD\_C2}$ ) se proporciona al dominio particular, por ejemplo. Por el contrario, los dominios de alimentación 404, 408, 420 y 422 reciben un voltaje de alimentación a través de un conmutador adyacente 426, 438, 434 o 430, respectivamente, tales como los conmutadores descritos con respecto a las FIGS. 1-3. La lógica de control de potencia 402 está adaptada para activar y desactivar los conmutadores 426, 438, 434 y 430. El dominio de alimentación 414 puede no tener conmutador y puede obtener potencia del terminal de voltaje de alimentación  $V_{CC1}$ .

**[0047]** En funcionamiento, el dominio de alimentación  $V_{CC1}$  414 recibe un voltaje de alimentación desde un circuito integrado de administración de potencia (PMIC), como el que se muestra en las FIGS. 1-3. El dominio de alimentación  $V_{CC1}$  414 proporciona un voltaje de alimentación al conmutador de dominio de alimentación  $V_{C1Z1}$  426, al conmutador de dominio de alimentación  $V_{C1Z2}$  434 y al conmutador de dominio de alimentación  $V_{C1Z3}$  438. La lógica de control de potencia 402 puede activar selectivamente el conmutador de dominio de alimentación  $V_{C1Z1}$  426, el conmutador de dominio de alimentación  $V_{C1Z2}$  434, el conmutador de dominio de alimentación  $V_{C1Z3}$  438 o cualquier combinación de los mismos para suministrar potencia a un voltaje de alimentación conmutada ( $V_{DD\_C1Z1}$ ,  $V_{DD\_C1Z2}$  o  $V_{DD\_C1Z3}$ ) al respectivo dominio de alimentación local de acuerdo con las señales de control enviadas a través de las conexiones lógicas 428, 436 y/o 440 desde la PCU 402. De manera similar, el dominio de alimentación  $V_{CC2}$  424 recibe un voltaje de alimentación del PMIC y proporciona un voltaje de alimentación conmutada ( $V_{DD\_C2Z1}$ ) al conmutador de dominio de alimentación  $V_{C2Z1}$  430. La lógica de control de potencia 402 puede activar o desactivar selectivamente el conmutador de dominio de alimentación  $V_{C2Z1}$  438 a través de la conexión lógica 432 para suministrar potencia al dominio de alimentación  $V_{C2Z1}$  408.

**[0048]** Si, como se muestra, los conmutadores de dominio de alimentación 426, 438, 434 y 430 son adyacentes al dominio de alimentación dentro del sustrato 400, puede ser conveniente encaminar la alimentación a través del sustrato en paralelo al trayecto del encapsulado.

**[0049]** En general, al utilizar el encapsulado para distribuir potencia, los circuitos que generan potencia de suministro conmutado son libres de usar los recursos metálicos de silicio. El circuito de carga, como un procesador, puede utilizar la red global de distribución de potencia de silicio sin la necesidad de generar el



suministro conmutado en la misma área de sustrato. Esto proporciona una ventaja porque aproximadamente del 3 % al 8 % de la sobrecarga de silicio se elimina del circuito de carga, reduciendo la demanda de potencia total del circuito de carga. Además, al centralizar el control de potencia y al quitar los conmutadores del circuito de carga, se simplifica la colocación de componentes en el chip, ya que ya no es necesario encaminar la alimentación de entrada a, al menos, algunos de los componentes. Además, ya no es necesario encaminar múltiples redes de suministro eléctrico sobre y alrededor del circuito del conmutador distribuido. Además, no es necesario dedicar recursos metálicos del sustrato a la generación del suministro conmutado.

**[0050]** Otra ventaja, que es proporcionada por el encaminamiento de alimentación a través del encapsulado, incluye el desacoplamiento de los diseños de circuitos. Dado que el circuito del conmutador solo necesita proporcionar la corriente que requiere el circuito de carga, en lugar de una densidad de carga máxima multiplicada por el área del circuito de carga, el conmutador se puede construir con dispositivos de óxido más gruesos que tienen una fuga de corriente más baja y que funcionan a mayores niveles de voltaje. Además, el circuito de carga se puede diseñar para el rendimiento sin tener que diseñar un conmutador de encendido en el diseño para reducir la energía en reposo.

**[0051]** Otra ventaja más es que la demanda máxima del circuito de carga total es menor que la densidad de potencia máxima multiplicada por un área de sustrato del circuito de carga. En consecuencia, si bien un conmutador distribuido debe diseñarse para cumplir con la densidad de potencia máxima por unidad de área, el conmutador de suministro concentrado debe satisfacer la demanda máxima de todo el circuito de carga. La demanda máxima de todo el circuito de carga puede ser del orden de 1/2 a 1/3 de la densidad de potencia máxima multiplicada por el área de la carga. Por lo tanto, el tamaño del conmutador puede reducirse en el mismo orden de magnitud, mientras se mantiene la pérdida de voltaje de los conmutadores distribuidos.

**[0052]** Otra ventaja más es que la corriente utilizada para encender y apagar el conmutador de alimentación se puede reducir y gestionar mejor, ya que el tamaño físico del conmutador se puede reducir a una fracción del tamaño del conmutador distribuido. En un modo de realización particular, el conmutador se reduce en tamaño a aproximadamente 1/2 a 1/4 de la suma del área de los conmutadores distribuidos, mientras que la interconexión/control del conmutador distribuido se encamina a un área que es de 20 a 40 veces más grande que el área del conmutador concentrado.

**[0053]** La FIG. 5 es un diagrama de bloques para ilustrar un modo de realización particular de un sistema de gestión de la potencia 500. El sistema de gestión de la potencia 500 incluye una unidad de control de potencia (PCU) 502 que incluye la lógica 504 de la PCU, un conmutador de PCU 506 y un divisor de reloj 508. El divisor de reloj 508 puede dividirse por N relojes como se muestra o puede ser un dispositivo de selección de retardo para proporcionar una versión retardada de una señal de reloj a la lógica 504 de la PCU. De forma alternativa, la PCU 504 puede ser temporizada, en cuyo caso se puede omitir el divisor de reloj 508.

**[0054]** La PCU 502 incluye un terminal de voltaje de alimentación 510, un terminal de reloj 512, un terminal de entrada de habilitación de alimentación 516, un terminal de prueba 518 y un terminal de entrada de cadena de exploración 520. El terminal de voltaje de alimentación 510 está acoplado al conmutador 506 de la PCU. El terminal de reloj 512 está conectado al divisor de reloj 508, que incluye una salida 514 para proporcionar una señal de reloj dividida (D\_clock) a la PCU 504 y a un terminal de salida 524. El terminal de habilitación de alimentación 516, el terminal de prueba 518 y el terminal de entrada de la cadena de exploración 520 están conectados a la lógica 504 de la PCU. El terminal de entrada de prueba 518 proporciona una entrada de ajuste de modo para colocar la lógica 504 de la PCU en un modo de prueba y el terminal de entrada de la cadena de exploración 520 permite que un diseñador de circuitos proporcione señales de prueba para probar la lógica 504. Además, el terminal de prueba 518 y el terminal de entrada de la cadena de exploración 520 pueden utilizarse para configurar la lógica 504 de la PCU.

**[0055]** El conmutador 506 de la PCU incluye uno o más transistores de canal p (1-M) 530 y 532 dispuestos en paralelo. El transistor de canal p 530, por ejemplo, incluye un primer terminal 536, un terminal de control 538 y un segundo terminal 540. El primer terminal 536 está conectado al terminal de fuente de alimentación 510. El terminal de control 538 está conectado al terminal de habilitación de encendido 522 de la lógica 504 de la PCU. El segundo terminal 540 está conectado al terminal de salida de la fuente de alimentación 534. Los transistores de canal p 530 y 532 pueden ser transistores de unión bipolar, transistores de efecto de campo, transistores de efecto de campo de puerta aislada, y similares. La lógica 504 de la PCU incluye una salida de habilitación de encendido 522 para activar selectivamente cada uno de los uno o más transistores 530 y 532 para proporcionar un voltaje de alimentación al terminal de salida de fuente de alimentación 534, que puede ser, por ejemplo, el voltaje de suministro  $V_{DD\_C1Z}$  para un dominio de alimentación, tal como el dominio de alimentación  $V_{C1Z1}$  en la FIG. 4. En general, la lógica 504 puede activar selectivamente los transistores del conmutador 506 de la PCU en etapas para producir un voltaje de salida en rampa ( $V_{DD\_C1Z}$ ) en el terminal de salida de la fuente de alimentación 534.

**[0056]** En funcionamiento, la lógica 504 de la PCU recibe una señal de habilitación de alimentación en el terminal 516 de señal de habilitación de alimentación. La señal de habilitación de alimentación puede ser un

"1" lógico o un valor lógico alto almacenado en un registro de configuración, tal como el registro de configuración 132 en la FIG. 1. De forma alternativa, la señal de habilitación de alimentación puede recibirse directamente de un componente dentro de un dominio de alimentación del sustrato. En otro modo de realización, la señal de habilitación de alimentación puede recibirse desde un pin de entrada de un encapsulado acoplado al sustrato.

5 En respuesta a la recepción de la señal de habilitación de alimentación, la lógica 504 de la PCU genera una señal de encendido en el terminal de salida de habilitación de encendido 522 para activar los transistores 530 a 532 en etapas, o en algún orden particular secuencialmente para generar el voltaje de suministro de salida  $V_{DD\_C1Z}$  en el terminal de salida 534.

10 **[0057]** En general, el conmutador 506 de la PCU incluye una pluralidad de transistores de canal p (1-M) dispuestos en paralelo, que pueden activarse independientemente. Al activar cada uno de la pluralidad de transistores de canal p en etapas, donde cada etapa incluye al menos un transistor de canal p, el voltaje de suministro de salida se puede aumentar gradualmente como una señal de rampa, hasta un nivel deseado de granularidad. Dado que cada transistor de canal p y cada interconexión introduce capacitancias parásitas, los

15 transistores pueden activarse en etapas para limitar la rampa de corriente al cargar la capacitancia  $V_{DD\_C1Z}$  gradualmente.

20 **[0058]** La lógica 504 de la PCU puede afirmar una señal de reinicio de encendido en el terminal de reinicio de encendido 528 para reiniciar el dominio de alimentación asociado antes de comenzar el procesamiento mediante un procesador del dominio de alimentación asociado. Además, mientras la PCU 504 está inactiva o al afirmar la señal de reinicio de encendido, la lógica 504 de la PCU puede afirmar una señal de pinza de salida en el terminal de bloqueo de salida para activar la lógica de bloqueo (no mostrada) para forzar las salidas del dominio de alimentación asociado a un estado lógico conocido para evitar entradas flotantes a otros dominios de alimentación. En un modo de realización particular, la lógica de bloqueo para forzar las salidas a un estado

25 lógico conocido es alimentada por el dominio de alimentación que recibe la señal de bloqueo de salida como entrada.

30 **[0059]** La FIG. 6 es un diagrama de temporización 600 que ilustra varias de las señales del sistema de gestión de alimentación de la FIG. 5. El diagrama de temporización 600 incluye una señal de reloj, una señal de habilitación de alimentación, una señal de habilitación de encendido, una señal de bloqueo lógico y una señal de reinicio de encendido. En este ejemplo particular, inicialmente la señal de habilitación de alimentación está en un nivel lógico alto, y la señal de habilitación de encendido, la señal de bloqueo lógico y la señal de reinicio de encendido están en un nivel lógico bajo.

35 **[0060]** En este ejemplo, en el flanco descendente del segundo ciclo de reloj, la señal de habilitación de alimentación en el terminal de entrada de habilitación de alimentación 516 cambia de un nivel lógico alto a un nivel lógico bajo. En respuesta, la lógica 504 de la PCU cambia simultáneamente la señal de bloqueo lógico en el terminal de salida de bloqueo lógico de un nivel lógico bajo a un nivel lógico alto como se indica por el número de referencia 602. En un flanco descendente del siguiente ciclo de reloj, la lógica 504 de la PCU cambia la

40 señal de habilitación de encendido de un nivel lógico bajo a un nivel lógico alto en el número de referencia 604, apagando la alimentación a la salida  $V_{DD\_C1Z}$  en la FIG. 5, por ejemplo. Después de uno o más ciclos de reloj, la señal de habilitación de alimentación en el terminal de entrada de habilitación de potencia 516 vuelve a un nivel lógico bajo, como se indica en el número de referencia 605. En general, el ciclo de reloj indicado en 603 puede incluir una pluralidad de ciclos de reloj, dependiendo de la implementación particular. En un flanco descendente del siguiente ciclo de reloj, la señal de habilitación de encendido en el terminal de activación de encendido 522 se reduce en una pequeña cantidad para activar los transistores de canal p uno a uno o en etapas. Las disminuciones se indican mediante el número de referencia 606, porque al menos uno de los transistores del conmutador 506 de la PCU en la FIG. 5 está activado. Durante varios ciclos de reloj, el nivel lógico de la señal de habilitación de encendido se reduce gradualmente activando los transistores del conmutador 506 de la PCU en etapas para reducir el nivel de voltaje lógico en las etapas 608, 610, 612 y 614 hasta que el nivel de voltaje lógico se devuelve a un nivel de voltaje lógico bajo. En un flanco descendente del siguiente ciclo de reloj (en 616), la lógica 504 de la PCU conmuta una señal de reinicio de encendido de un nivel lógico bajo a un nivel lógico alto. El nivel lógico alto de la señal de reinicio de encendido se mantiene durante varios ciclos de reloj para reiniciar el dominio  $V_{DD\_C1Z}$ . Después de varios ciclos de reloj, la lógica 504 de la PCU permite que la señal de reinicio de encendido caiga a un nivel lógico bajo (en el número de referencia 618). Posteriormente, la lógica 504 de la PCU disminuye la señal de bloqueo lógico de un nivel lógico alto a un nivel lógico bajo (en el número de referencia 620). En esta etapa, la lógica 504 de la PCU ha activado completamente el conmutador 506 para suministrar potencia a través de la metalización del encapsulado a un dominio de alimentación seleccionado.

50

55

60

65 **[0061]** En general, la lógica 504 de la PCU puede controlar qué tan rápido activar el conmutador al alterar el número de etapas y/o el número de ciclos entre etapas. En el código Verilog en una aplicación compiladora de diseño de circuitos, el control en rampa del conmutador 506 puede reflejarse como un valor hexadecimal. Por ejemplo, inicialmente, el valor hexadecimal de la señal de habilitación de encendido es "00". En 604, el valor de la señal de habilitación de encendido puede aumentar a un valor de "1F", luego disminuir en etapas de 1F a IE, de IE a 17, de 17 a 14, de 14 a 10 y de 10 a 00, por ejemplo, en 606, 608, 610, 612 y 614, respectivamente.

El número de transistores en el conmutador 504 determina la granularidad del paso hacia abajo para la señal de encendido. Por ejemplo, un conmutador que incluye dieciséis transistores de canal p puede proporcionar dieciséis etapas en la señal. Por el contrario, los dieciséis transistores de canal p pueden activarse selectivamente en conjuntos de cuatro transistores para proporcionar cuatro etapas a la señal en rampa. Se puede proporcionar cualquier número de transistores de canal p en el conmutador, dependiendo de la implementación particular.

**[0062]** En general, los circuitos integrados (CI) pueden ensamblarse en encapsulados electrónicos, y uno o más encapsulados de CI pueden acoplarse física y eléctricamente para producir un ensamblaje electrónico. El ensamblaje electrónico puede incorporarse en varios dispositivos electrónicos, incluidos, entre otros, dispositivos informáticos (como ordenadores de escritorio, ordenadores portátiles, asistentes digitales personales, dispositivos de mano, dispositivos de servidor y similares), dispositivos de comunicaciones inalámbricas (como teléfonos celulares, teléfonos digitales, buscapersonas y similares), dispositivos periféricos (como impresoras, escáneres, monitores, cámaras digitales), dispositivos de visualización (como televisores, pantallas de ordenador, pantallas de cristal líquido (LCD) y similares), o cualquier combinación de los mismos.

**[0063]** La FIG. 7 ilustra un modo de realización a modo de ejemplo, no limitante, de un dispositivo de comunicación portátil que generalmente se designa como 700. Como se ilustra en la FIG. 7, el dispositivo de comunicación portátil incluye un sistema en chip 722 que incluye una unidad de procesamiento 710, que puede ser un procesador de propósito general, un procesador digital de señales, un procesador avanzado de máquina de conjunto de instrucciones reducido, o cualquier combinación de los mismos. La FIG. 7 también muestra un controlador de pantalla 726 que está acoplado a la unidad de procesamiento 710 y a una pantalla 728. Además, un dispositivo de entrada 730 está acoplado a la unidad de procesamiento 710. Como se muestra, una memoria 732 está acoplada a la unidad de procesamiento 710. Además, un codificador/descodificador (CÓDEC) 734 se puede acoplar a la unidad de procesamiento 710. Un altavoz 736 y un micrófono 738 se pueden acoplar al CÓDEC 730. En un modo de realización particular, la unidad de procesamiento 710, el controlador de pantalla 726, la memoria 732, el CÓDEC 734, otros componentes, o cualquier combinación de los mismos, pueden recibir potencia a través de la metalización del encapsulado fuera del sustrato desde una fuente de alimentación conmutada a través de una unidad de control de potencia 757, como la que se muestra en las FIGS. 1-5 y se describe en el presente documento.

**[0064]** La FIG. 7 también indica que un controlador inalámbrico 740 se puede acoplar a la unidad de procesamiento 710 y a una antena inalámbrica 742. En un modo de realización particular, una fuente de alimentación 744 está acoplada al sistema en chip 722. Además, en un modo de realización particular, ilustrado en la FIG. 7, la pantalla 728, el dispositivo de entrada 730, el altavoz 736, el micrófono 738, la antena inalámbrica 742 y la fuente de alimentación 744 son externos al dispositivo de sistema en chip 722. Sin embargo, cada uno está acoplado a un componente del sistema en un chip 722.

**[0065]** En un modo de realización particular, la unidad de procesamiento 710 puede procesar instrucciones asociadas con programas necesarios para realizar la funcionalidad y las operaciones necesarias para los diversos componentes del dispositivo de comunicación portátil 700. Por ejemplo, cuando se establece una sesión de comunicación inalámbrica a través de la antena inalámbrica, un usuario puede hablar al micrófono 738. Las señales electrónicas que representan la voz del usuario pueden enviarse al CÓDEC 734 para su codificación. La unidad de procesamiento 710 puede realizar el procesamiento de datos para el CÓDEC 734 para codificar las señales electrónicas del micrófono. Además, las señales entrantes recibidas a través de la antena inalámbrica 742 pueden enviarse al CÓDEC 734 por medio del controlador inalámbrico 740 para descodificarse y enviarse al altavoz 736. La unidad de procesamiento 710 también puede realizar el procesamiento de datos para el CÓDEC 734 cuando descodifica la señal recibida a través de la antena inalámbrica 742.

**[0066]** Además, antes, durante o después de la sesión de comunicación inalámbrica, la unidad de procesamiento 710 puede procesar las entradas que se reciben desde el dispositivo de entrada 730. Por ejemplo, durante la sesión de comunicación inalámbrica, un usuario puede estar utilizando el dispositivo de entrada 730 y la pantalla 728 para navegar por Internet a través de un navegador web que está embebido en la memoria 732 del dispositivo de comunicación portátil 700. Muchas de las instrucciones asociadas con un programa pueden ejecutarse simultáneamente durante uno o más ciclos de reloj. El dispositivo de comunicaciones portátil 700 puede incluir una unidad de control de potencia 757 acoplada a la fuente de alimentación 744 para activar selectivamente la alimentación a través de la metalización del encapsulado fuera del sustrato a uno o más de los otros componentes, como el descrito anteriormente con respecto a las figuras 1-6.

**[0067]** Con referencia a la FIG. 8, se muestra y se designa en general por 800 un modo de realización a modo de ejemplo, no limitante, de un teléfono inalámbrico. Como se muestra, el teléfono inalámbrico 800 incluye un sistema en chip 822 que incluye un procesador de banda base digital 810 y un procesador de banda base analógica 826 que están acoplados entre sí. El teléfono inalámbrico 800 puede incluir de forma alternativa un procesador de propósito general que está adaptado para ejecutar instrucciones legibles por el procesador

para realizar el procesamiento de señales digitales o analógicas, así como otras operaciones. Como se ilustra en la FIG. 8, un controlador de visualización 828 y un controlador de pantalla táctil 830 están acoplados al procesador de banda base digital 810. A su vez, una pantalla táctil 832 externa al sistema en chip 822 está acoplada al controlador de visualización 828 y al controlador de pantalla táctil 830. En un modo de realización particular, el procesador de banda base digital 810, el procesador de banda base analógica 826, el controlador de pantalla 828, el controlador de pantalla táctil 830, otros componentes, o cualquier combinación de los mismos pueden recibir potencia a través de la metalización del encapsulado fuera del sustrato desde una fuente de alimentación conmutada a través de un la unidad de control de potencia 857, como la que se muestra en las FIGS. 1-5 y se ha descrito en el presente documento.

**[0068]** La FIG. 8 indica, además, que un codificador de vídeo 834, por ejemplo, un codificador de línea de fase alterna (PAL), un codificador secuencial de color secuencial con memoria ["couleur a memoire"] (SECAM), o un codificador de comité nacional de sistema(s) de televisión (NTSC), está acoplado al procesador de banda base digital 810. Además, un amplificador de vídeo 836 está acoplado al codificador de vídeo 834 y a la pantalla táctil 832. Además, un puerto de vídeo 838 está acoplado al amplificador de vídeo 836. Como se representa en la FIG. 8, un controlador de bus serie universal ("USB") 840 está acoplado al procesador de banda base digital 810. Además, un puerto USB 842 se acopla al controlador USB 840. Una memoria 844 y una tarjeta de módulo de identidad de abonado (SIM) 846 también se pueden acoplar al procesador de banda base digital 810. Además, como se muestra en la FIG. 8, una cámara digital 848 se puede acoplar al procesador de banda base digital 810. En un modo de realización a modo de ejemplo, la cámara digital 848 es una cámara de dispositivo de carga acoplada (CCD) o una cámara de semiconductor de óxido de metal complementario (CMOS).

**[0069]** Como se ilustra, además, en la FIG. 8, se puede acoplar un CÓDEC de audio estéreo 850 al procesador de banda base analógica 826. Además, un amplificador de audio 852 puede acoplarse al CÓDEC de audio estéreo 880. En un modo de realización a modo de ejemplo, un primer altavoz estéreo 854 y un segundo altavoz estéreo 856 están acoplados al amplificador de audio 852. La FIG. 8 muestra que un amplificador de micrófono 858 también se puede acoplar al CÓDEC de audio estéreo 850. Además, un micrófono 860 se puede acoplar al amplificador de micrófono 858. En un modo de realización particular, un sintonizador de radio de modulación de frecuencia (FM) 862 puede acoplarse al CÓDEC de audio estéreo 850. Además, una antena de FM 864 se acopla al sintonizador de radio FM 862. Además, los auriculares estéreo 866 se pueden acoplar al CÓDEC de audio estéreo 850.

**[0070]** La FIG. 8 indica, además, que un transceptor de radiofrecuencia (RF) 868 se puede acoplar al procesador de banda base analógica 826. Un conmutador de RF 870 se puede acoplar al transceptor de RF 868 y a una antena de RF 872. Como se muestra en la FIG. 8, un teclado 874 se puede acoplar al procesador de banda base analógica 826. Además, un auricular mono con un micrófono 876 se puede acoplar al procesador de banda base analógica 826. Además, un dispositivo vibrador 878 se puede acoplar al procesador de banda base analógica 826. La FIG. 8 también muestra que una fuente de alimentación 880 puede acoplarse al sistema en chip 822. En un modo de realización particular, la fuente de alimentación 880 es una fuente de alimentación de corriente continua (CC) que proporciona alimentación a los diversos componentes del teléfono inalámbrico 800 que requieren potencia. Además, en un modo de realización particular, la fuente de alimentación es una batería de CC recargable o una fuente de alimentación de CC que se obtiene de un transformador de corriente alterna (CA) a CC que está conectado a una fuente de alimentación de CA.

**[0071]** En un modo de realización particular, como se representa en la FIG. 8, la pantalla táctil 832, el puerto de vídeo 838, el puerto USB 842, la cámara 848, el primer altavoz estéreo 854, el segundo altavoz estéreo 856, el micrófono 860, la antena FM 864, los auriculares estéreo 866, el conmutador de RF 870, la antena de RF 872, el teclado 874, el auricular mono 876, el vibrador 878 y la fuente de alimentación 880 pueden ser externos al sistema en chip 822. El teléfono inalámbrico 800 puede incluir una unidad de control de potencia 857 acoplada a la fuente de alimentación 880 para activar selectivamente la alimentación a través de la metalización del encapsulado fuera del sustrato a uno o más de los otros componentes, como el descrito anteriormente con respecto a las figuras 1-6.

**[0072]** Con referencia a la FIG. 9, se muestra un modo de realización a modo de ejemplo y no limitativa de un teléfono con protocolo de Internet (IP) inalámbrico y designado, en general, como 900. Como se muestra, el teléfono IP inalámbrico 900 incluye un sistema en chip 902 que incluye una unidad de procesamiento 904. La unidad de procesamiento 904 puede ser un procesador de señales digital, un procesador de propósito general, un procesador avanzado de máquina de cómputo de conjunto de instrucciones reducido, un procesador de señales analógico, un procesador para ejecutar conjuntos de instrucciones legibles por procesador, o cualquier combinación de los mismos. Como se ilustra en la FIG. 9, un controlador de pantalla 906 está acoplado a la unidad de procesamiento 904 y una pantalla 908 está acoplada al controlador de pantalla 906. En un modo de realización a modo de ejemplo, la pantalla 908 es una pantalla de cristal líquido (LCD). La FIG. 9 muestra, además, que un teclado 910 puede acoplarse a la unidad de procesamiento 904. En un modo de realización particular, la unidad de procesamiento 904, el controlador de pantalla 906, otros componentes, o cualquier combinación de los mismos, pueden recibir potencia a través de la metalización del encapsulado

fuera del sustrato desde una fuente de alimentación conmutada a través de una unidad de control de potencia 957, como la que se muestra en las FIGS. 1-5 y se describe en el presente documento.

**[0073]** Como se representa adicionalmente en la FIG. 9, se puede acoplar una memoria flash 912 a la unidad de procesamiento 904. Una memoria de acceso aleatorio dinámica sincrónica (SDRAM) 914, una memoria de acceso aleatorio estática (SRAM) 916 y una memoria de solo lectura programable y borrable eléctricamente (EEPROM) 918 también pueden acoplarse a la unidad de procesamiento 904. La FIG. 9 también muestra que un diodo emisor de luz (LED) 920 se puede acoplar a la unidad de procesamiento 904. Adicionalmente, en un modo de realización particular, un CÓDEC de voz 922 se puede acoplar a la unidad de procesamiento 904. Se puede acoplar un amplificador 924 al CÓDEC de voz 922 y un altavoz mono 926 se puede acoplar al amplificador 924. La FIG. 9 indica, además, que un auricular mono 928 puede asimismo estar acoplado al CÓDEC de voz 922. En un modo de realización particular, el auricular mono 928 incluye un micrófono.

**[0074]** La FIG. 9 también ilustra que un procesador 930 de banda base de red de área local inalámbrica (WLAN) se puede acoplar a la unidad de procesamiento 904. Un transceptor de RF 932 puede acoplarse al procesador de banda base WLAN 930 y una antena RF 934 puede acoplarse al transceptor RF 932. En un modo de realización particular, un controlador de Bluetooth 936 también se puede acoplar a la unidad de procesamiento 904 y una antena de Bluetooth 938 se puede acoplar al controlador 936. La FIG. 9 indica, además, que un puerto de USB 940 también puede estar acoplado a la unidad de procesamiento 904. Además, una fuente de alimentación 942 está acoplada al sistema en chip 902 y proporciona potencia a los diversos componentes del teléfono IP inalámbrico 900 por medio del sistema en chip 902.

**[0075]** En un modo de realización particular, como se indica en la FIG. 9, la pantalla 908, el teclado 910, el LED 920, el altavoz mono 926, el auricular mono 928, la antena de RF 934, la antena de Bluetooth 938, el puerto de USB 940 y la fuente de alimentación 942 pueden ser externos al sistema en chip 902. Sin embargo, cada uno de estos componentes está acoplado a uno o más componentes del sistema en chip. El dispositivo inalámbrico de VoIP 900 puede incluir una unidad de control de potencia 957 acoplada a la fuente de alimentación 942 para activar selectivamente la alimentación a uno o más de los otros componentes a través de la metalización fuera del sustrato, como la descrita anteriormente con respecto a las figuras 1-6.

**[0076]** La FIG. 10 ilustra un modo de realización a modo de ejemplo y no limitante de un asistente digital portátil (PDA) que se designa, en general, como 1000. Como se muestra, el PDA 1000 incluye un sistema en chip 1002 que incluye una unidad de procesamiento 1004. Como se representa en la FIG. 10, un controlador de pantalla táctil 1006 y un controlador de pantalla 1008 están acoplados a la unidad de procesamiento 1004. Además, una pantalla táctil 1010 está acoplada al controlador de pantalla táctil 1006 y al controlador de pantalla 1008. La FIG. 10 indica, además, que un teclado 1012 puede estar acoplado a la unidad de procesamiento 1004. En un modo de realización particular, la unidad de procesamiento 1004, el controlador de pantalla táctil 1006, el controlador de pantalla 1008, otros componentes, o cualquier combinación de los mismos, pueden recibir potencia a través de la metalización del encapsulado fuera del sustrato desde una fuente de alimentación conmutada a través de una unidad de control de potencia 1057, tal como la que se muestra en las FIGS. 1-5 y se describe en el presente documento.

**[0077]** Como se representa adicionalmente en la FIG. 10, una memoria flash 1014 puede acoplarse a la unidad de procesamiento 1004. La unidad de procesamiento 1004 puede ser un procesador de señales digital (DSP), un procesador de propósito general, una máquina informática avanzada de conjuntos de instrucciones reducido, un procesador de señales analógico, un procesador adaptado para ejecutar conjuntos de instrucciones legibles por procesador, o cualquier combinación de los mismos. Asimismo, una memoria de solo lectura (ROM) 1016, una memoria de acceso aleatorio dinámica (DRAM) 1018, y una memoria de solo lectura programable y borrable eléctricamente (EEPROM) 1020 también pueden acoplarse a la unidad de procesamiento 1004. La FIG. 10 también muestra que un puerto 1022 de asociación de datos infrarrojos (IrDA) se puede acoplar a la unidad de procesamiento 1004. Adicionalmente, en un modo de realización particular, una cámara digital 1024 se puede acoplar a la unidad de procesamiento 1004.

**[0078]** Tal como se muestra en la FIG. 10, en un modo de realización particular, un CÓDEC de audio estéreo 1026 se puede acoplar a la unidad de procesamiento 1004. Un primer amplificador estéreo 1028 se puede acoplar al CÓDEC de audio estéreo 1026 y un primer altavoz estéreo 1030 se puede acoplar al primer amplificador estéreo 1028. Adicionalmente, un amplificador de micrófono 1032 se puede acoplar al CÓDEC de audio estéreo 1026 y un micrófono 1034 se puede acoplar al amplificador de micrófono 1032. La FIG. 10 muestra, además, que un segundo amplificador estéreo 1036 se puede acoplar al CÓDEC de audio estéreo 1026 y un segundo altavoz estéreo 1038 se puede acoplar al segundo amplificador estéreo 1036. En un modo de realización particular, los auriculares estéreo 1040 también pueden acoplarse al CÓDEC de audio estéreo 1026.

**[0079]** La FIG. 10 también ilustra que un controlador 802.11 1042 puede acoplarse a la unidad de procesamiento 1004 y una antena 802.11 1044 puede acoplarse al controlador 802.11 1042. Además, un controlador de Bluetooth 1046 se puede acoplar a la unidad de procesamiento 1004 y una antena de Bluetooth

1048 se puede acoplar al controlador de Bluetooth 1046. Tal como se representa en la FIG. 10, un controlador de USB 1050 se puede acoplar a la unidad de procesamiento 1004 y un puerto de USB 1052 se puede acoplar al controlador de USB 1050. Adicionalmente, una tarjeta inteligente 1054, por ejemplo, una tarjeta multimedia (MMC) o una tarjeta digital segura (SD), se puede acoplar a la unidad de procesamiento 1004. Además, tal como se muestra en la FIG. 10, una fuente de alimentación 1056 puede estar acoplada al sistema en chip 1002 y puede proporcionar potencia a los diversos componentes de la PDA 1000 a través del sistema en chip 1002.

**[0080]** En un modo de realización, tal como se indica en la FIG. 10, la pantalla 1010, el teclado 1012, el puerto IrDA 1022, la cámara digital 1024, el primer altavoz estéreo 1030, el micrófono 1034, el segundo altavoz estéreo 1038, los auriculares estéreo 1040, la antena 802.11 1044, la antena de Bluetooth 1048, el puerto de USB 1052 y la fuente de alimentación 1056 son externos al sistema en chip 1002. Sin embargo, cada uno de estos componentes está acoplado a uno o más componentes en el sistema en chip. El PDA 1000 puede incluir una unidad de control de potencia 1057 acoplada a la fuente de alimentación 1056 para activar selectivamente la alimentación a uno o más de los otros componentes, como el descrito anteriormente con respecto a las figuras 1-6.

**[0081]** Los expertos apreciarán, además, que los diversos bloques lógicos, configuraciones, módulos, circuitos y etapas de algoritmo ilustrativos, descritos en relación con los modos de realización divulgados en el presente documento se pueden implementar como hardware electrónico, software informático o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, anteriormente se han descrito diversos componentes, bloques, configuraciones, módulos, circuitos y etapas ilustrativos en general en términos de su funcionalidad. Que dicha funcionalidad se implemente como hardware o software depende de la aplicación y las restricciones de diseño particulares impuestas al sistema global. Los expertos en la técnica pueden implementar la funcionalidad descrita de distintas formas para cada aplicación en particular, pero no se debe interpretar que dichas decisiones de implementación suponen apartarse del alcance de la presente divulgación.

**[0082]** Las etapas de un procedimiento o algoritmo descrito en relación con los modos de realización divulgados en el presente documento se pueden realizar directamente en hardware, en un módulo de software ejecutado por un procesador o en una combinación de los dos. Un módulo de software puede residir en una memoria RAM, en una memoria flash, en una memoria ROM, en una memoria PROM, en una memoria EPROM, en una memoria EEPROM, en registros, en un disco duro, en un disco extraíble, en un CD-ROM o en cualquier otra forma de medio de almacenamiento conocido en la técnica. Un medio de almacenamiento a modo de ejemplo se acopla al procesador de modo que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. De forma alternativa, el medio de almacenamiento puede estar integrado en el procesador. El procesador y el medio de almacenamiento pueden residir en un ASIC. El ASIC puede residir en un dispositivo informático o en un terminal de usuario. Como alternativa, el procesador y el medio de almacenamiento pueden residir como componentes discretos en un dispositivo informático o en un terminal de usuario.

**[0083]** La descripción previa de los modos de realización divulgados se proporciona para permitir que cualquier experto en la técnica realice o use la presente divulgación. Diversas modificaciones de estos modos de realización resultarán muy evidentes a los expertos en la técnica, y los principios genéricos definidos en el presente documento pueden aplicarse a otros modos de realización sin apartarse del alcance de las reivindicaciones adjuntas. Por tanto, la presente divulgación no pretende limitarse a los modos de realización mostrados en el presente documento, sino que se le ha de conceder el alcance más amplio posible consecuente con los principios y rasgos característicos novedosos como se define en las reivindicaciones siguientes.

**REIVINDICACIONES**

1. Un procedimiento que comprende:

5 recibir una señal de activación del conmutador en un terminal de control de un conmutador (312) embebido en un sustrato (304), incluyendo el sustrato (304) una pluralidad de dominios, en el que el conmutador (312) está ubicado en un primer dominio de la pluralidad de dominios, y en el que el conmutador (312) comprende una pluralidad de transistores;

10 conmutar una señal a una primera protuberancia ("*bump*", 336) de un encapsulado de flip chip (302) acoplado física y eléctricamente al sustrato, estando acoplada la primera protuberancia al conmutador (312) del sustrato (304) en respuesta a recibir la activación del conmutador señal; en el que

15 conmutar la señal comprende activar la pluralidad de transistores en etapas durante varios ciclos de reloj para producir un voltaje de suministro en rampa aplicado a la primera protuberancia (336) del encapsulado, en el que cada una de las etapas incluye la activación de al menos un transistor de la pluralidad de transistores, y comprende, además, acoplar selectivamente un terminal del conmutador a la primera protuberancia del encapsulado para encaminar la señal a través de una metalización del encapsulado; y

20 recibir la señal en una unidad de procesamiento de un segundo dominio de la pluralidad de dominios del sustrato desde una segunda protuberancia (340) del encapsulado (302).

25 2. El procedimiento según la reivindicación 1, en el que recibir una señal de activación del conmutador comprende recibir una señal de control desde la lógica de control de potencia en el terminal de control del conmutador.

3. El procedimiento según la reivindicación 1, en el que la señal comprende un voltaje de alimentación.

30 4. El procedimiento según la reivindicación 1, en el que el segundo dominio incluye un procesador.

5. Un circuito que comprende:

35 medios para recibir una señal de activación del conmutador en un terminal de control de un conmutador (312) embebido en un sustrato (304), incluyendo el sustrato (304) una pluralidad de dominios,

en el que el conmutador (312) está ubicado en un primer dominio de la pluralidad de dominios, y

40 en el que el conmutador (312) comprende una pluralidad de transistores;

medios para conmutar una señal a una primera protuberancia ("*bond*", 336) de un encapsulado de flip chip (302) acoplado física y eléctricamente al sustrato, la primera protuberancia está acoplada al conmutador (312) del sustrato (304) y responde a recibir la señal de activación del conmutador, en el que los medios para conmutar están adaptados para:

45 activar la pluralidad de transistores en etapas durante varios ciclos de reloj para producir un voltaje de suministro en rampa aplicado a la primera protuberancia (336) del encapsulado, en el que cada una de las etapas incluye la activación de al menos un transistor de la pluralidad de transistores; y

50 acoplar selectivamente un terminal del conmutador a la primera protuberancia del encapsulado para encaminar la señal a través de una metalización del encapsulado; y

55 medios para recibir la señal en un segundo dominio de la pluralidad de dominios desde una segunda protuberancia (340) del encapsulado (302).

6. El circuito según la reivindicación 5, en el que recibir una señal de activación del conmutador comprende recibir una señal de control desde la lógica de control de potencia en el terminal de control del conmutador.

60 7. El circuito según la reivindicación 5, en el que la señal comprende un voltaje de alimentación.

8. El circuito según la reivindicación 5, en el que el segundo dominio incluye un procesador.

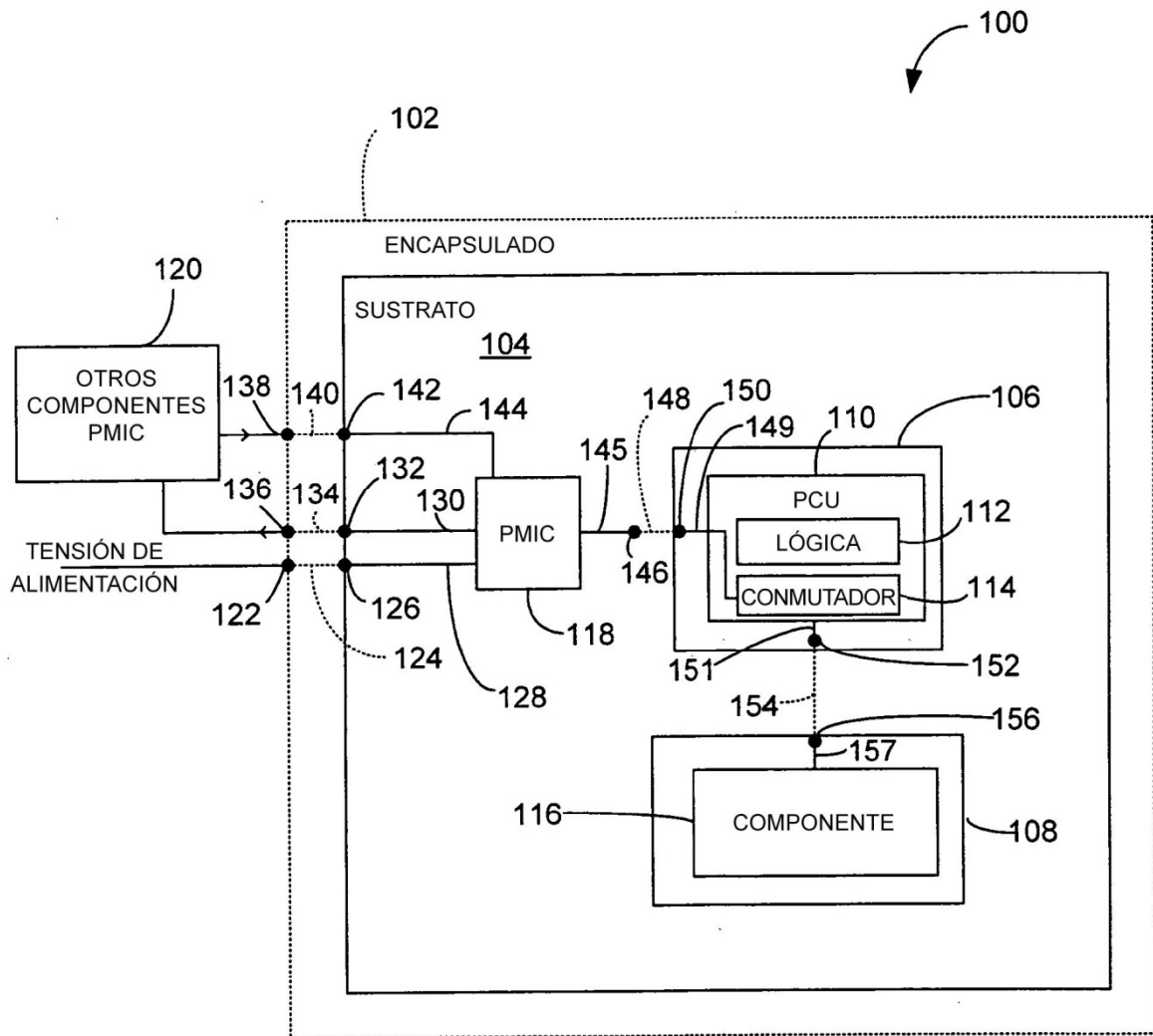


FIG. 1



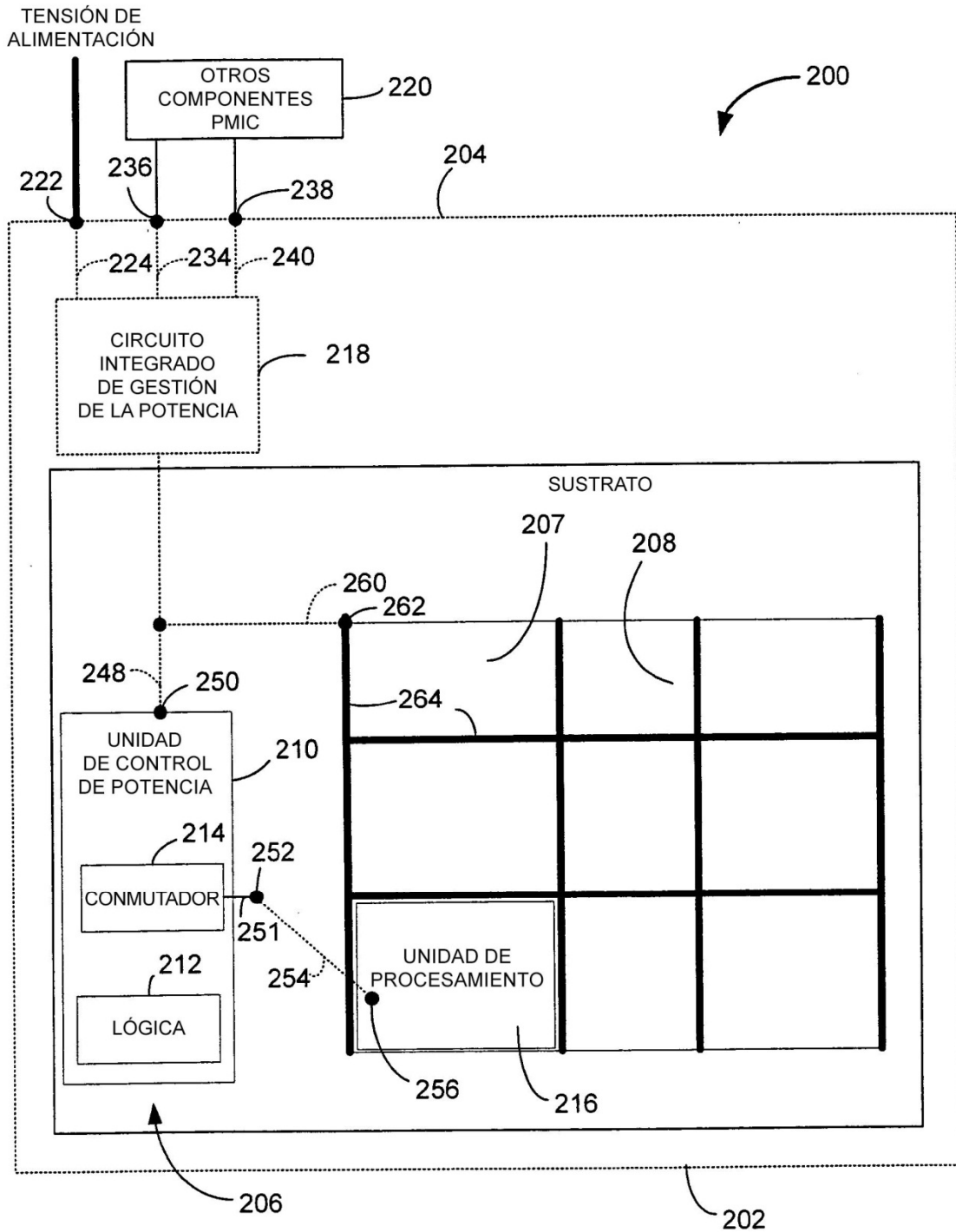


FIG. 2

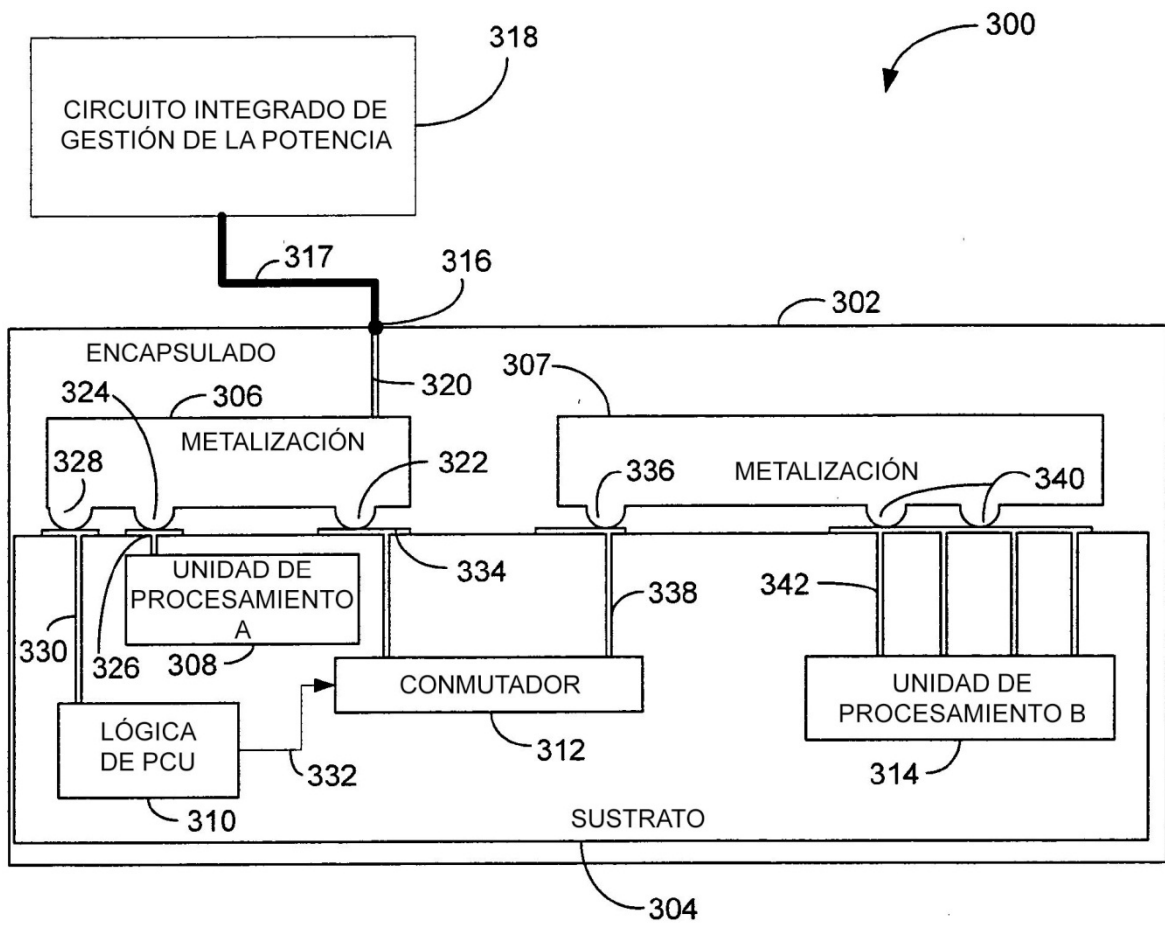


FIG. 3

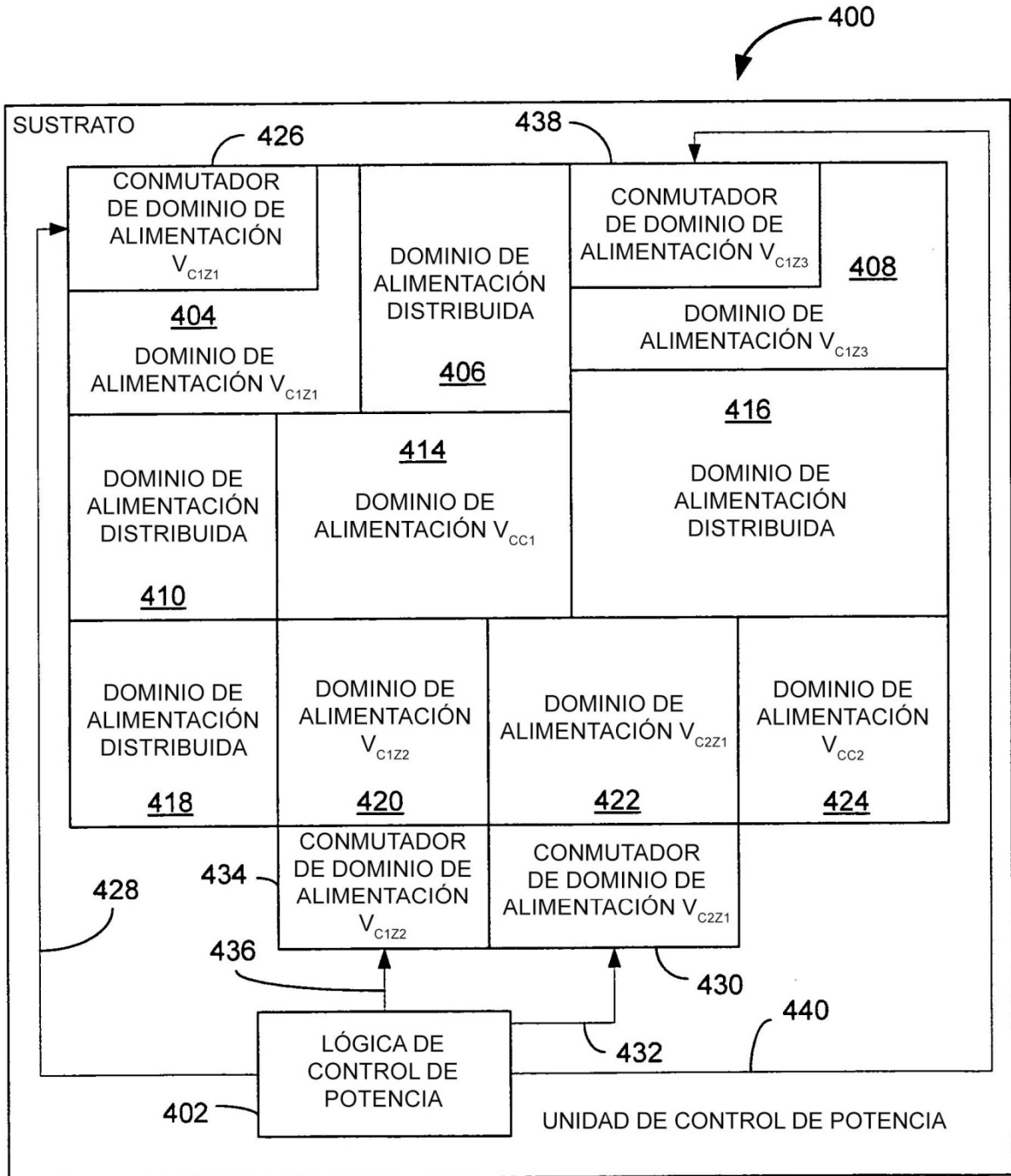


FIG. 4

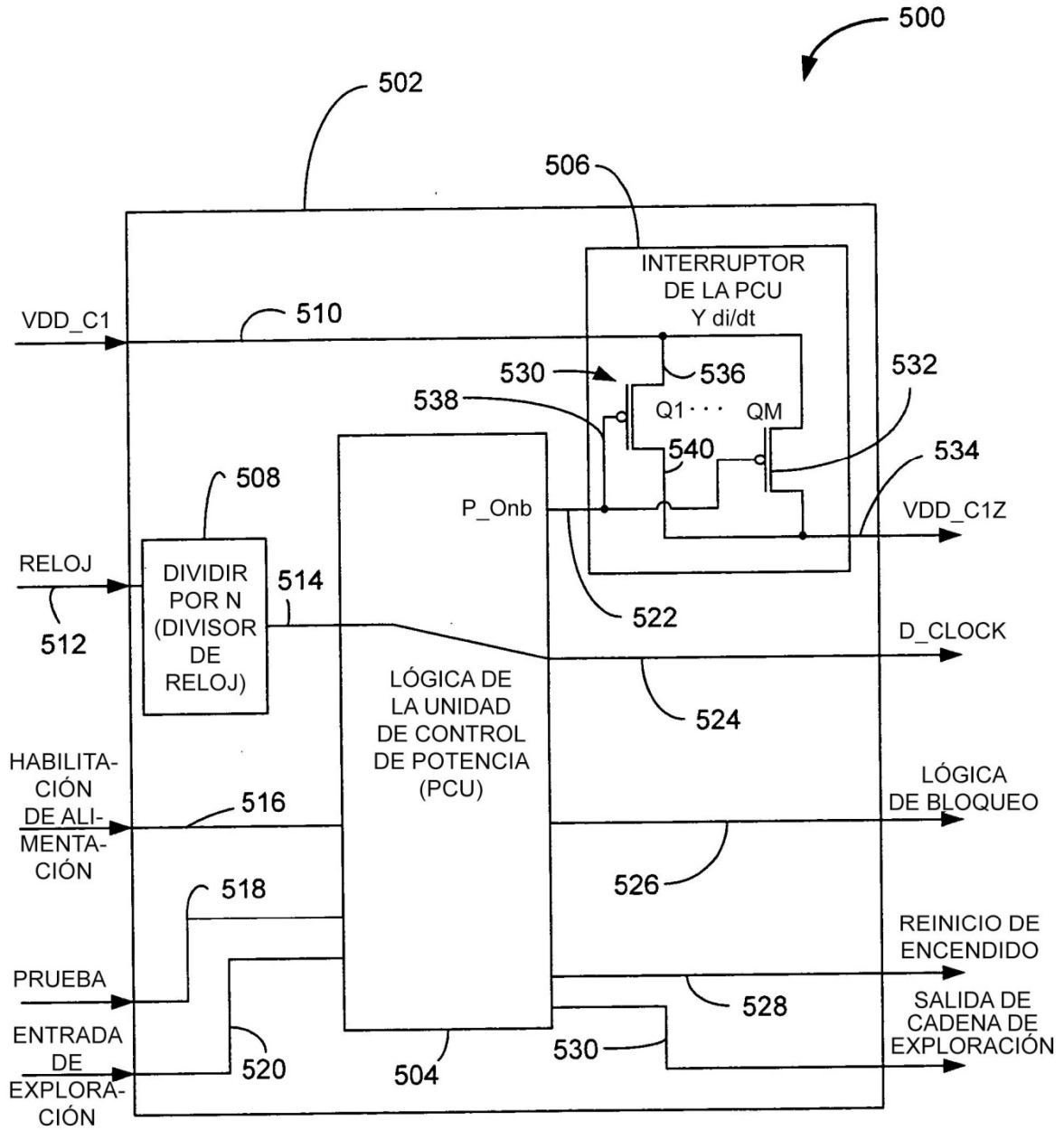


FIG. 5

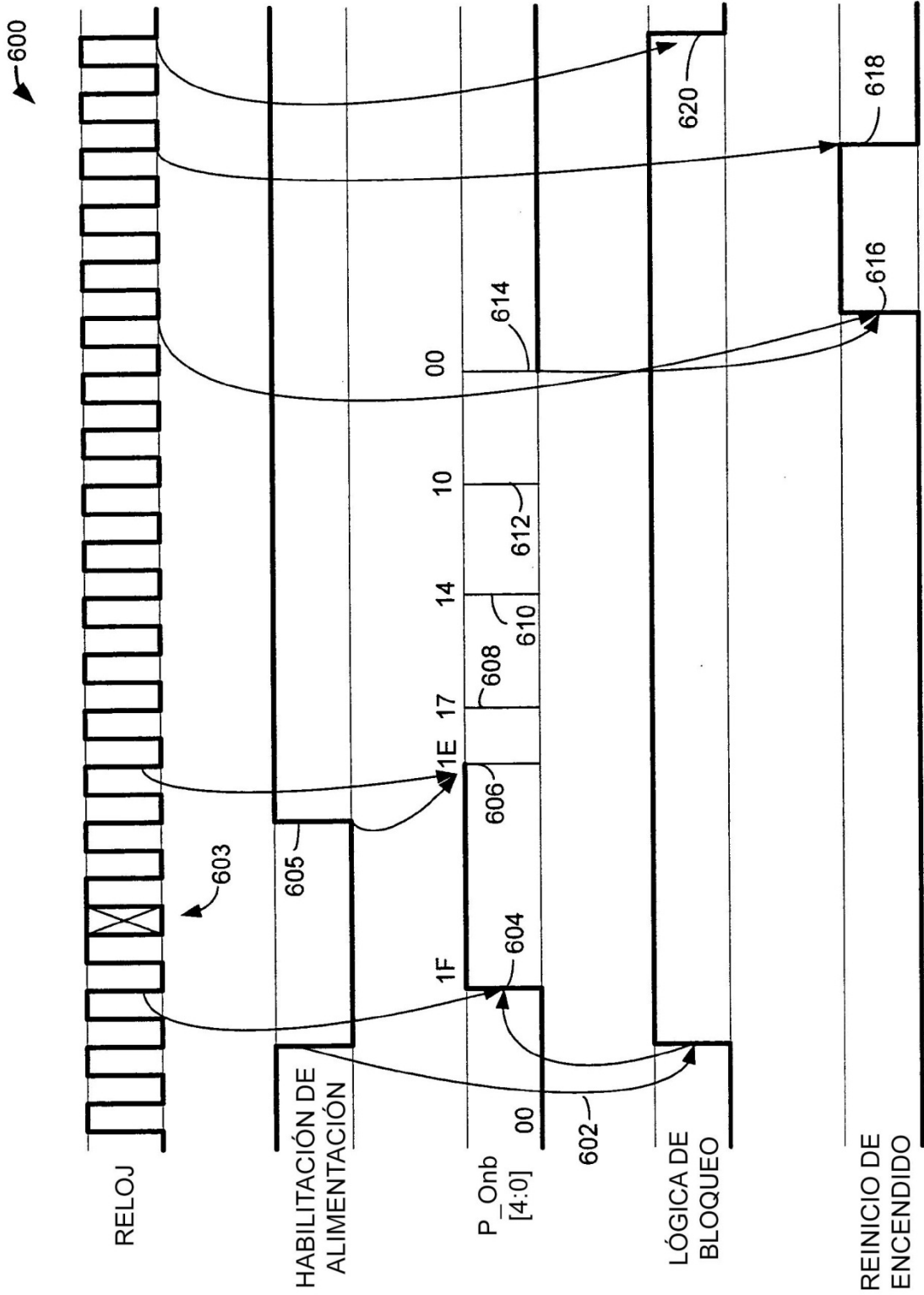


FIG. 6

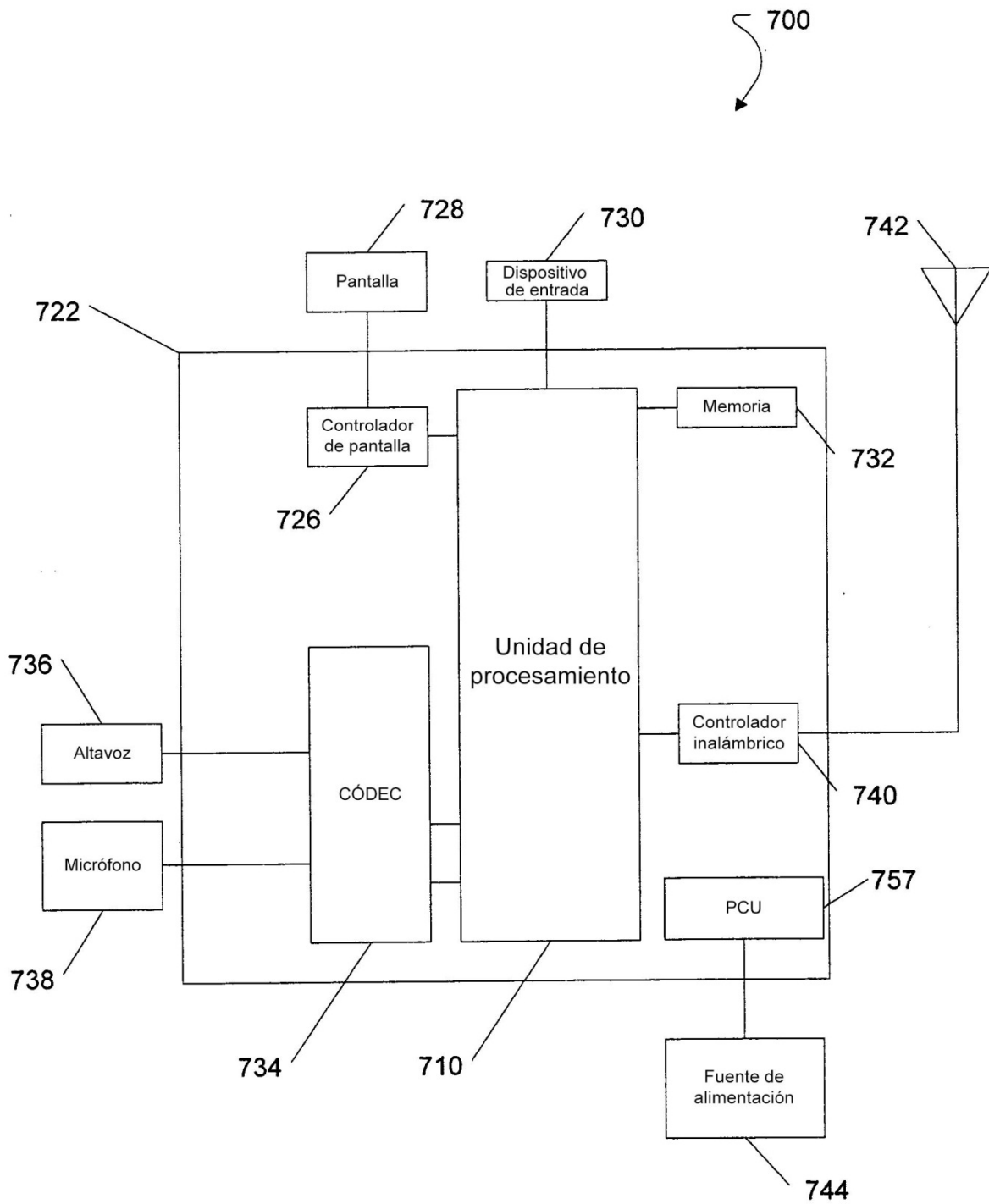


FIG. 7

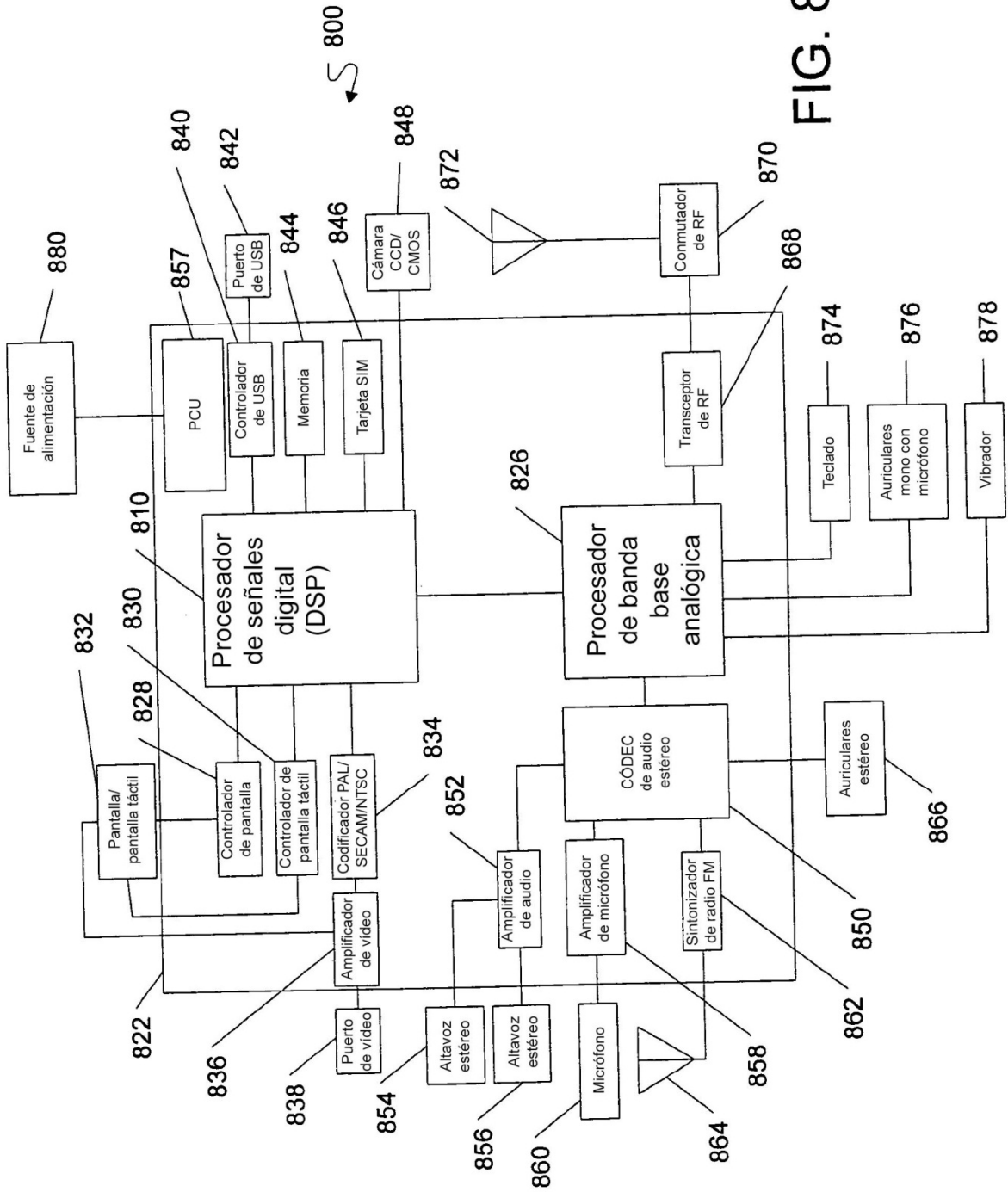


FIG. 8

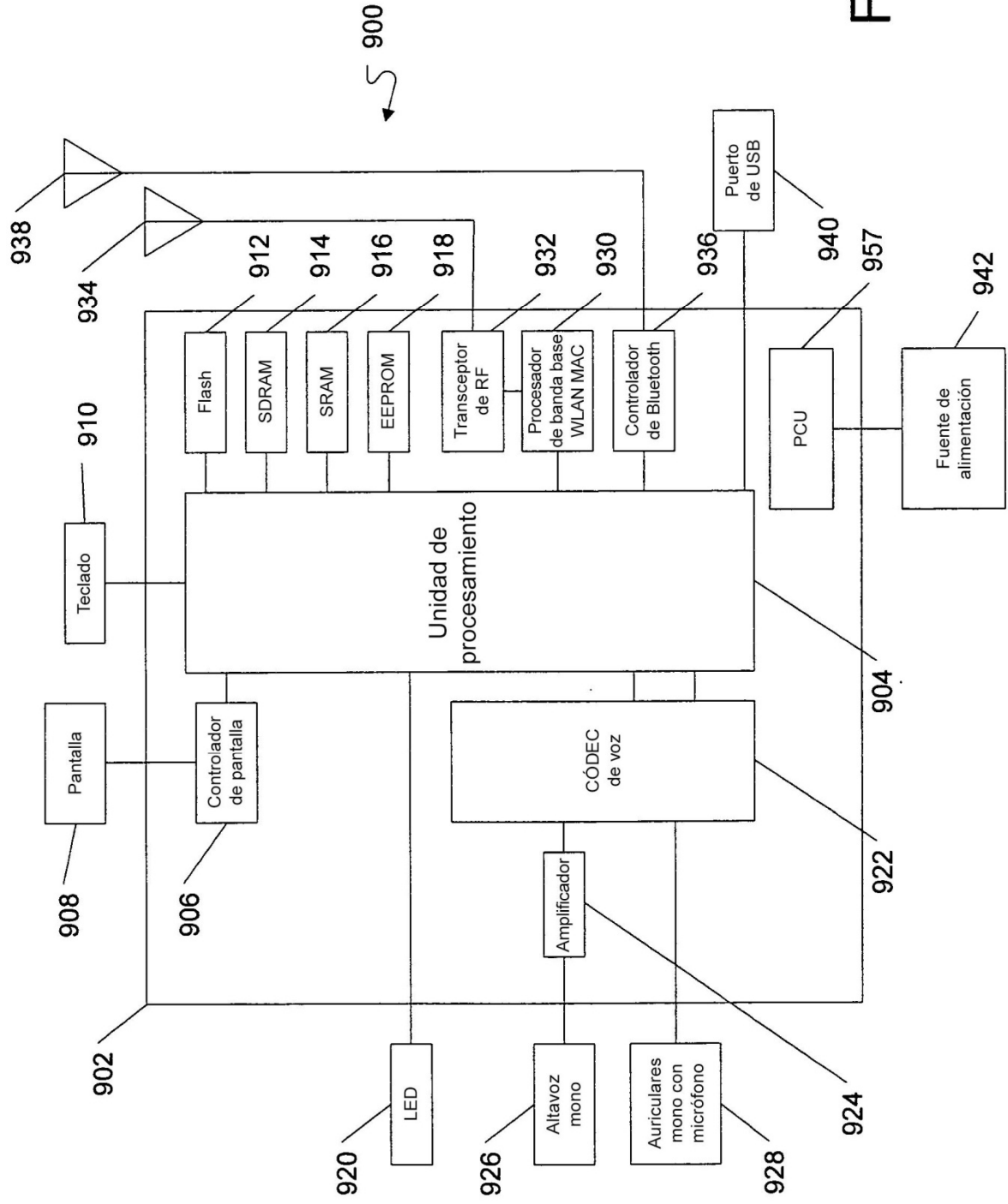


FIG. 9



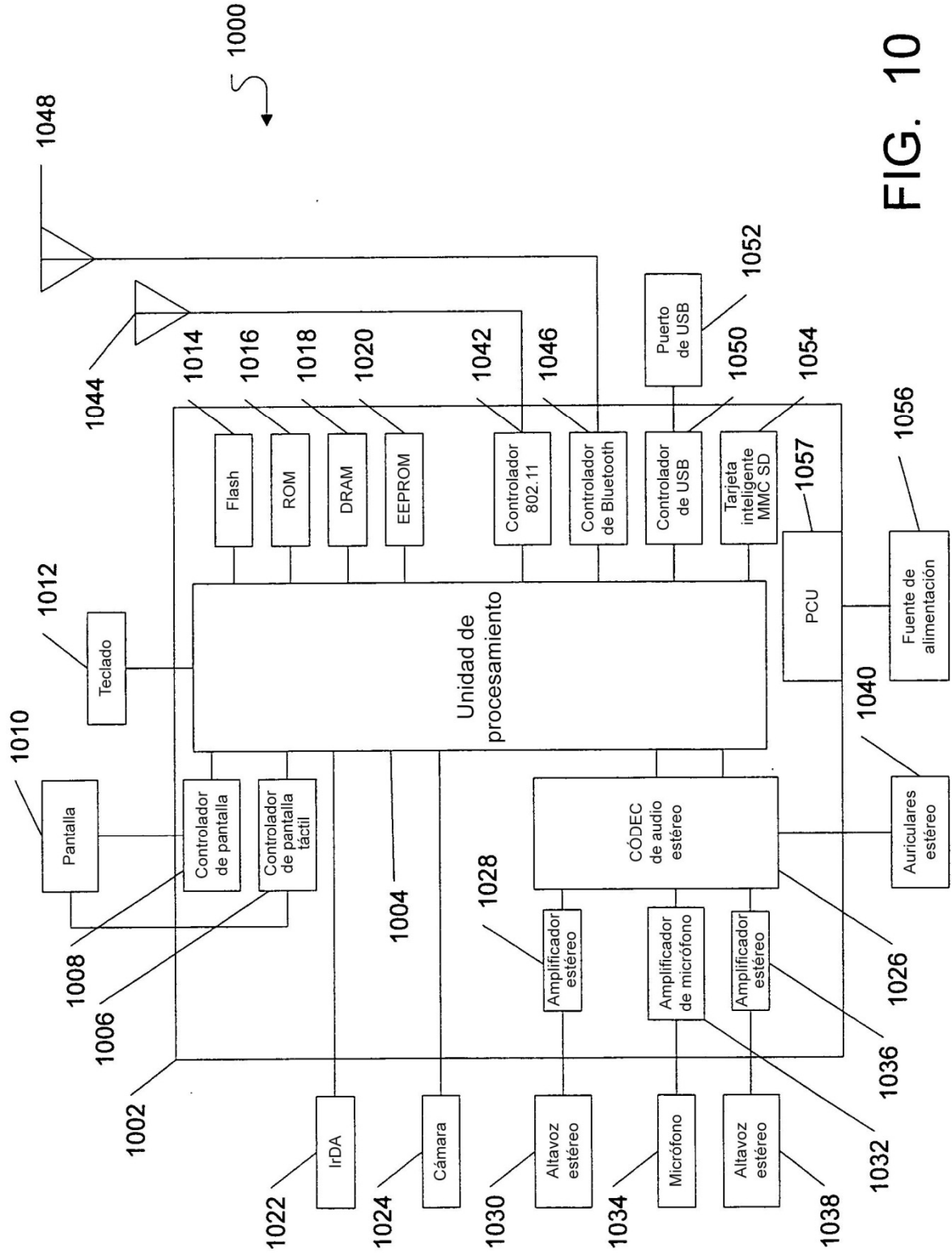


FIG. 10