

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 790 399**

51 Int. Cl.:

**H02M 7/487** (2007.01)

**H02M 7/5387** (2007.01)

**H02J 9/00** (2006.01)

**H02J 9/06** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **24.07.2013** **E 13177856 (5)**

97 Fecha y número de publicación de la concesión europea: **12.02.2020** **EP 2693627**

54 Título: **Aparato y procedimiento para una transición de nivel adaptativo de un inversor NPC dentro de una fuente de alimentación ininterrumpible sin transformador**

30 Prioridad:

**31.07.2012 US 201213563481**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**27.10.2020**

73 Titular/es:

**ABB SCHWEIZ AG (100.0%)**  
**Brown Boveri Strasse 6**  
**5400 Baden, CH**

72 Inventor/es:

**KOLHATKAR, YASHOMANI Y.;**  
**COLOMBI, SILVIO;**  
**PIEMONTESI, MARCO;**  
**PRASAD, LAKSHMI y**  
**STROZZI, LAURO**

74 Agente/Representante:

**GONZÁLEZ PECES, Gustavo Adolfo**

**ES 2 790 399 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Aparato y procedimiento para una transición de nivel adaptativo de un inversor NPC dentro de una fuente de alimentación ininterrumpible sin transformador

### Antecedentes de la invención

5 La presente divulgación se refiere al control de un sistema de fuente de alimentación ininterrumpible (UPS) sin transformador.

Una fuente de alimentación ininterrumpible (UPS) es un dispositivo eléctrico que puede suministrar potencia a una carga a pesar de variaciones en la calidad y/o disponibilidad de potencia basada en utilidad. Algunos sistemas de UPS sin transformador pueden emplear un inversor retenido por punto neutro (NPC), inversor de condensador volante, y/o un inversor de puente en H en cascada. Algunos de estos convertidores, tal como el inversor NPC, pueden ser bastante eficientes, pero podrían volverse inestables cuando surge un desequilibrio en estado estable en el voltaje de punto neutro. Como resultado de un desequilibrio de punto neutro, los voltajes de salida podrían distorsionarse con una desplazamiento de DC en el voltaje y/o corriente de salida. Tales desplazamientos de DC de salida podrían, a su vez, hacer que los dispositivos fallen debido a un estrés más alto, saturar inductores de filtro, y/o deteriorar la calidad de potencia de salida. El documento EP 2388899 A1 describe un dispositivo convertidor para convertir niveles de voltaje eléctrico con el primer, segundo y tercer condensadores conectados entre puntos de conmutación y líneas de voltaje. Aunque se han introducido diversas estrategias para resolver este problema, estas soluciones pueden ser costosas y/o altamente complejas. Muchas de las soluciones existentes se basan en agregar un componente de voltaje de secuencia cero al voltaje de salida y/o manipulando los vectores de conmutación redundantes cuando es aplicado el control vectorial. Algunas de estas técnicas también pueden abordar el denominado problema de pulso corto. Sin embargo, la mayoría de estos procedimientos tienen desventajas en términos del índice de modulación máximo utilizable. Adicionalmente, estos procedimientos pueden producir un aumento en las pérdidas de conmutación del inversor NPC y pueden requerir algoritmos de control extremadamente complejos. El documento EP 1995860 A2 está dirigido a un circuito y procedimiento de protección para un convertidor multinivel con un banco de condensadores de enlace de DC. El documento EP 2323248 A2 se refiere a la operación de un convertidor de tres niveles con diferentes voltajes de salida.

### Breve descripción de la invención

A continuación, se resumen ciertas realizaciones proporcionales en alcance con la invención originalmente reivindicada. Estas realizaciones no están previstas para limitar el alcance de la invención reivindicada, sino que estas realizaciones solo están previstas para proporcionar un breve resumen de posibles formas de la invención. De hecho, la invención puede abarcar una variedad de formas que pueden ser similares a o diferentes de las realizaciones que se describen a continuación.

De acuerdo con un primer aspecto de la presente invención, se proporciona un sistema de fuente de alimentación ininterrumpible (UPS) que comprende: un inversor retenido por punto neutro con un primer condensador asociado a una primera diferencia de voltaje y un segundo condensador asociado a una segunda diferencia de voltaje, el inversor retenido por punto neutro para suministrar potencia a una carga; caracterizado por un controlador para controlar el inversor para operar en un modo de tres niveles o superior cuando la carga está sustancialmente equilibrada, es decir, cuando una diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje no excede un umbral, y para operar en un modo de dos niveles cuando la carga está sustancialmente desequilibrada, es decir, cuando la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje excede el umbral.

De acuerdo con un segundo aspecto de la presente invención, se proporciona un procedimiento para proporcionar una fuente de alimentación ininterrumpible sin transformador que comprende las etapas de: recibir un valor de una primera diferencia de voltaje asociada con un primer condensador en un inversor retenido por punto neutro; y recibir un valor de una segunda diferencia de voltaje asociada con un segundo condensador en el inversor retenido por punto neutro; caracterizado por determinar un valor de una diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje; determinar, cuando la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje no excede un umbral, para operar el inversor retenido por punto neutro de acuerdo con un modo de tres niveles o superior; y determinar, cuando la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje excede el umbral, para operar el inversor retenido por punto neutro de acuerdo con un modo de dos niveles.

50 La presente invención proporciona un sistema de potencia ininterrumpible sin transformador de acuerdo con la reivindicación 1 y un procedimiento correspondiente para proporcionar un sistema de fuente de alimentación ininterrumpible sin transformador de acuerdo con la reivindicación 10.

### Breve descripción de los dibujos

55 Estas y otras características, aspectos, y ventajas de la presente invención se entenderán mejor cuando se lea la siguiente descripción detallada con referencia a los dibujos adjuntos en los cuales los caracteres similares representan partes similares a lo largo de los dibujos, en los cuales:

La figura 1 es un diagrama de bloques de una fuente de alimentación ininterrumpible (UPS) sin transformador que emplea una topología de control de transición de nivel inteligente, de acuerdo con una realización;

La figura 2 es un diagrama de circuito de un inversor retenido por punto neutro (NPC) capaz de operación de dos niveles y tres niveles, de acuerdo con una realización;

5 La figura 3 es un diagrama de modulación de ancho de pulso de vector espacial (SVPWM) que ilustra estados de conmutación de vector para la operación de tres niveles del inversor NPC, de acuerdo con una realización;

Las figuras 4 y 5 representan estados operativos de dos niveles y tres niveles que descargan igualmente condensadores del inversor NPC, de acuerdo con realizaciones;

10 Las figuras 6-8 ilustran estados operativos de tres niveles que no necesariamente descargan igualmente los condensadores del inversor NPC, de acuerdo con realizaciones;

Las figuras 9-14 ilustran estados operacionales redundantes complementarios que pueden cargar o descargar respectivamente un condensador en lugar del otro, de acuerdo con realizaciones;

La figura 15 es un diagrama de control que describe un sistema de control para controlar el inversor NPC a pesar de la carga desequilibrada, de acuerdo con una realización;

15 La figura 16 es un diagrama de flujo que representa una manera de controlar el inversor NPC de diversas formas dependiendo de la medida en la cual la carga está desequilibrada, de acuerdo con una realización;

La figura 17 es un diagrama de circuito de un inversor retenido por punto neutro (NPC) de 4 hilos, de acuerdo con una realización;

20 La figura 18 es un diagrama de control que representa una manera de controlar el inversor NPC de la figura 17 a pesar de la carga desequilibrada, de acuerdo con una realización; y

La figura 19 es un diagrama de flujo de un procedimiento para operar el inversor NPC de la figura 17 en base a la medida en la cual la carga está desequilibrada, de acuerdo con una realización.

### Descripción detallada de la invención

25 Una o más realizaciones específicas de la presente invención se describirán a continuación. En un esfuerzo por proporcionar una descripción concisa de estas realizaciones, todas las características de una implementación real pueden no ser descritas en la memoria descriptiva. Debe apreciarse que en el desarrollo de cualquier implementación real tal, como en cualquier proyecto de ingeniería o diseño, se deben tomar numerosas decisiones específicas de implementación para lograr los objetivos específicos de los desarrolladores, tales como cumplimiento de restricciones relacionadas con el sistema y relacionadas con el negocio, que pueden variar de una implementación a otra. Además, debe apreciarse que tal esfuerzo de desarrollo podría ser complejo y consumir mucho tiempo, pero sería sin embargo una tarea de rutina de diseño, fabricación, y manufacturación para los expertos normales que tienen el beneficio de esta divulgación.

30 Cuando se introducen elementos de diversas realizaciones de la presente invención, los artículos "un", "uno, una", "el, la", y "dicho" están previstos para significar que hay uno o más de los elementos. Los términos "que comprende", "que incluye", y "que tiene" están previstos para ser inclusivos y significan que puede haber elementos adicionales aparte de los elementos enumerados.

35 La presente divulgación se refiere al control de una fuente de alimentación ininterrumpible (UPS) que emplea un inversor retenido por punto neutro (NPC). En particular, la presente divulgación se refiere a un inversor NPC que puede ser operado ya sea en un modo de tres niveles o superior o un modo de dos niveles dependiendo de la medida de los desequilibrios de carga. La operación de tres niveles o superior puede proporcionar ciertas ventajas sobre la operación de dos niveles, tal distorsión armónica baja de corrientes de corriente alterna (AC), pérdidas de conmutación relativamente menores, y menos voltaje de bloqueo de los dispositivos de conmutación en el inversor NPC. Por el otro lado, la operación de tres niveles podría dar como resultado desequilibrios en el nivel de voltaje de DC en el inversor NPC cuando la carga está desequilibrada. Bajo la operación de dos niveles, el inversor NPC puede operar correctamente incluso con una carga altamente desequilibrada. Por consiguiente, la presente divulgación enseña una fuente de alimentación ininterrumpible (UPS) que controla un inversor NPC para operar en un modo de tres niveles cuando una carga está sustancialmente equilibrada (es decir, completamente equilibrada o solo moderadamente desequilibrada - es decir, no desequilibrada más allá de la medida en que ciertas medidas correctivas tomadas en un modo de tres niveles podrían mitigar tal carga desequilibrada moderada). La UPS puede controlar el inversor NPC para operar en un modo de dos niveles cuando la carga está sustancialmente desequilibrada (es decir, más que moderadamente desequilibrada - es decir, tan desequilibrada que las medidas correctivas tomadas en un modo de tres niveles no mitigarían los efectos de la carga desequilibrada).

50 Un ejemplo de tal sistema 10 de fuente de alimentación ininterrumpible (UPS) aparece en la figura 1. El sistema 10 de UPS incluye una fuente de alimentación ininterrumpible (UPS) 12 que alimenta una carga 14. Una fuente 16 de

5 alimentación suministra a la UPS 12 con potencia de corriente alterna (AC). La fuente 16 de alimentación puede representar, por ejemplo, potencia de utilidad de una red eléctrica o un generador local o remoto. Un rectificador 18 puede convertir la potencia de AC en potencia de corriente directa (DC). Algo de esta potencia de DC puede almacenarse en una batería 20 u otro dispositivo de almacenamiento de energía adecuado. Un inversor 22 retenido por punto neutro (NPC) puede convertir la potencia de DC del rectificador 18 y/o la batería 20 en potencia de AC trifásica suministrada a la carga 14.

10 El inversor 22 NPC puede operar en un modo de tres niveles bajo condiciones sustancialmente equilibradas (es decir, completamente equilibradas o solo moderadamente desequilibradas - es decir, no desequilibradas más allá de la medida en que ciertas medidas correctivas tomadas en un modo de tres niveles podrían mitigar tal carga desequilibrada moderada). Bajo condiciones sustancialmente desequilibradas (es decir, más que moderadamente desequilibradas - es decir, tan desequilibradas que las medidas correctivas tomadas en un modo de tres niveles no mitigarían los efectos de la carga desequilibrada), el inversor 22 NPC puede operar en un modo de dos niveles para proporcionar suficiente equilibrio. Debe apreciarse que en general es preferente operar en el modo de tres niveles, ya que la calidad de la forma de onda de AC suministrada a la carga 14 puede ser de alguna manera mejor que la suministrada en el modo de dos niveles. Aunque el inversor 22 NPC se describe como operando ya sea en un modo de dos niveles o tres niveles, debe entenderse que, en otras realizaciones, el inversor 22 NPC puede operar en un modo superior a tres niveles. En cualquier caso, el inversor 22 NPC puede operar en dos niveles bajo condiciones sustancialmente desequilibradas.

20 Un controlador 24 puede recibir diversas mediciones 26 eléctricas desde diversas ubicaciones en la UPS 12 y emitir señales 28 de control para controlar el inversor 22 NPC en los modos de dos niveles o tres niveles. Para determinar las señales 28 de control, el controlador 24 de UPS puede emplear un procesador acoplado de manera operativa a la memoria y/o almacenamiento. El procesador y/u otra circuitería de procesamiento de datos pueden llevar a cabo instrucciones almacenadas en cualquier artículo adecuado de manufacturación que tenga uno o más medios tangibles, legibles por máquina al menos para almacenar colectivamente tales instrucciones. La memoria y/o almacenamiento pueden representar tales artículos de manufacturación. Entre otras cosas, la memoria y/o el almacenamiento pueden representar memoria de acceso aleatorio, memoria de solo lectura, memoria reescribible, un disco duro, o discos ópticos. Adicional o alternativamente, el controlador 24 de UPS puede incluir un conjunto de compuerta programable en campo (FPGA) o un circuito integrado de aplicación específica (ASIC) que se ha programado para llevar a cabo las técnicas discutidas en la presente memoria o para soportar el procesador (por ejemplo, ayudando en comunicación).

30 Las señales 28 de control pueden controlar la operación de diversos conmutadores del inversor 22 NPC. Un diagrama de circuito que ilustra estos conmutadores aparece en la figura 2. Debe apreciarse que el diagrama de circuito del inversor 22 NPC mostrado en la figura 2 en general ilustra una configuración de tres hilos. Una configuración particular de cuatro hilos se discutirá más adelante con referencia a la figura 17. En el ejemplo de la figura 2, una diferencia de voltaje VDC representa el voltaje de DC suministrado al inversor 22 NPC. Los condensadores C1 y C2 pueden tener voltajes de condensador respectivos Vdc1 y Vdc2. Entre los condensadores C1 y C2 está un punto neutro que está retenido por diodos en cada una de las tres fases del inversor 22 NPC. Las tres fases del inversor 22 NPC se ilustran como R, Y, y B. En otro lugar, la nomenclatura correspondiente U, V, y W también se pueden usar. Debe apreciarse que R, Y, y B, y U, V, y W simplemente se refieren a las tres fases (por ejemplo, 1, 2, y 3) de potencia suministrada a la carga 14. En la figura 2, se ilustra el inversor 22 NPC como que incluye circuitería para estas tres fases. Específicamente, una primera fase (por ejemplo, R) incluye diodos de sujeción DR1 y DR2, una segunda fase (por ejemplo, Y) incluye diodos de sujeción DY1 y DY2, y una tercera fase (por ejemplo, B) incluye diodos de sujeción DB1 y DB2. Cada fase también incluye cuatro conmutadores que se muestran respectivamente como SR1, SR2, SR3, y SR4; SY1, SY2, SY3, y SY4; y SB1, SB2, SB3, y SB4.

45 Encender y apagar los conmutadores SR1, SR2, SR3, SR4, SY1, SY2, SY3, SY4, SB1, SB2, SB3, y SB4 en configuraciones específicas producirá formas de onda de AC específicas para la carga 14. En un ejemplo, el controlador 24 puede emplear un esquema de modulación de ancho de pulso de vector espacial (SVPWM) para generar las fases de potencia suministrada a la carga 14 a través del inversor 22 NPC. Un ejemplo de un hexágono 30 de SVPWM de tres niveles aparece en la figura 3, que representa los diversos estados que se pueden lograr usando modulación de ancho de pulso de vector espacial. Como se ilustra en el hexágono 30 de SVPWM de la figura 3, una ordenada representa un componente imaginario de potencia (Im) y una abscisa representa el componente real de potencia (Re). Las tres fases de potencia, que se muestran aquí como U, V, y W se ilustran como separadas entre sí por 120°. Cada punto en el hexágono 30 de SVPWM representa un estado de conmutación del inversor 22 NPC. Para proporcionar un ejemplo, el estado de conmutación PNN, ubicado más lejos a lo largo del eje real en el hexágono 30 de SVPWM, puede lograrse ajustando los conmutadores del inversor 22 NPC como sigue:

SR1	ENCENDIDO
SR2	ENCENDIDO
SR3	APAGADO
SR4	APAGADO

SY1	APAGADO
SY2	APAGADO
SY3	ENCENDIDO
SY4	ENCENDIDO
SB1	APAGADO
SB2	APAGADO
SB3	ENCENDIDO
SB4	ENCENDIDO

En otras palabras, para el estado de conmutación PNN, la primera fase (por ejemplo, R) recibe un voltaje de aproximadamente  $\frac{+V_{dc}}{2}$ , la segunda fase (por ejemplo, Y) recibe un voltaje de aproximadamente  $\frac{-V_{dc}}{2}$ , y la tercera fase (por ejemplo, B) también recibirá un voltaje de aproximadamente  $\frac{-V_{dc}}{2}$ . En otro ejemplo, el estado OPN puede lograrse ajustando los conmutadores del inversor 22 NPC como sigue:

5

SR1	APAGADO
SR2	ENCENDIDO
SR3	ENCENDIDO
SR4	APAGADO
SY1	ENCENDIDO
SY2	ENCENDIDO
SY3	APAGADO
SY4	APAGADO
SB1	APAGADO
SB2	APAGADO
SB3	ENCENDIDO
SB4	ENCENDIDO

Así, el estado OPN puede lograrse conectando la primera fase al punto neutro (por ejemplo, representando un vector cero), la segunda fase (por ejemplo, Y) puede recibir un voltaje de  $\frac{+V_{dc}}{2}$ , y la tercera fase (por ejemplo, B) puede recibir un voltaje de  $\frac{-V_{dc}}{2}$ .

- 10 El controlador 24 puede aplicar los estados mostrados en el hexágono 30 de SVPWM de acuerdo con cualquier modo de tres niveles adecuado de operación cuando la carga 14 está sustancialmente equilibrada. Como se puede ver en el hexágono 30 de SVPWM de la figura 3, hay cuatro grupos de vectores en un total de 27 estados de SVPWM. Un primer grupo de vectores representa estados que ofrecen un índice de modulación vectorial completo y ocurren en las esquinas exteriores del hexágono 30 de SVPWM. Estos incluyen los estados PNN, PPN, NPN, NPP, NNP, y PNP.
- 15 Como se discutirá con mayor detalle a continuación, estos seis vectores completos son los mismos vectores usados en un modo de dos niveles. Cuando se opera en el modo de dos niveles, solo se pueden emplear estos seis estados. Además, como también se discutirá con mayor detalle a continuación, los condensadores C1 y C2 del inversor 22 NPC no se cargan ni descargan cuando son aplicados estos seis estados.

Un segundo grupo de vectores es un vector completo dividido por  $V_3$ , que ocurre entre las esquinas del hexágono 30 de SVPWM. Estos estados incluyen PON, OPN, NPO, NOP, ONP, y PNO. Los estados en este segundo grupo de vectores cargarán o descargarán uno de los condensadores C1 o C2 cuando se apliquen. Como se describirá más adelante, el efecto de cargar y descargar los condensadores C1 y C2 del inversor 22 NPC puede ser intrascendente cuando la carga 14 está completamente equilibrada. Cuando la carga 14 está completamente equilibrada, la cantidad neta de carga y descarga sobre todos estos estados también estará equilibrada y no dará como resultado variaciones en los voltajes de condensador C1 y C2  $V_{dc1}$  y  $V_{dc2}$ .

Un tercer grupo de vectores representa los vértices internos del hexágono 30 de SVPWM y proporciona un índice de modulación menor que o igual a 0,5 de un vector completo. Como se puede ver en el hexágono 30 de SVPWM, los vértices internos del hexágono 30 de SVPWM son redundantes - es decir, cada vector se puede lograr a través de dos estados diferentes. Los estados en este tercer grupo de vectores incluyen POO, ONN, PPO, OON, OPO, NON, OPP, NOO, OOP, NNO, POP, y ONO. Como se discutirá con mayor detalle a continuación, cuando son aplicados estos estados de SVPWM, los condensadores C1 y C2 del inversor 22 NPC pueden cargarse o descargarse. Bajo la operación normal de tres niveles con una carga completamente equilibrada, la carga y descarga de condensador puede ser de poca importancia cuando estos diversos estados redundantes son aplicados sustancialmente de manera igual (por ejemplo, cómo se lleva a cabo en general usando un modo operativo normal de tres niveles adecuado). Por el otro lado, los efectos de cargas moderadamente desequilibradas pueden mitigarse seleccionando estratégicamente estados redundantes particulares de este grupo de vectores para cargar y/o descargar los condensadores C1 y C2 del inversor 22 NPC.

Un cuarto y final grupo de vectores representa tres estados de SVPWM redundantes que producen un denominado vector muerto en el centro del hexágono 30 de SVPWM. Estos tres estados de SVPWM incluyen PPP, OOO, y NNN. Estos estados no cargan ni descargan los condensadores C1 y C2. Normalmente, estos estados no se usan para controlar el inversor 22 NPC en un modo de tres niveles.

Como se mencionó anteriormente, los estados de vector completo (por ejemplo, del primer grupo de vectores) asociados con los vértices del hexágono 30 de SVPWM no cargan ni descargan de manera despareja los condensadores C1 o C2. Las figuras 4 y 5, por ejemplo, representan un diagrama de circuito simplificado de los estados PPN y PNN, respectivamente, de este grupo de vectores. Pasando primero a la figura 4, cuando el controlador 24 controla el inversor 22 NPC para operar en el estado PPN, la primera fase (por ejemplo, R) y la segunda fase (por ejemplo, Y) reciben potencia a través del riel positivo del bus de DC conectado al condensador C1. La tercera fase (por ejemplo, B) recibe potencia del riel negativo del bus de DC. Los condensadores C1 y C2 no están cargados o descargados de manera desigual.

Asimismo, como se ilustra en la figura 5, los condensadores C1 y C2 del inversor 22 NPC no están cargados o descargados de manera desigual cuando el controlador 24 hace que el inversor 22 NPC aplique el estado PNN. Como se ve en la figura 5, cuando el controlador 24 hace que el inversor 22 NPC aplique el estado PNN, la primera fase (por ejemplo, R) puede recibir potencia del riel positivo del bus de DC, mientras que la segunda fase (por ejemplo, Y) y la tercera fase (por ejemplo, B) reciben potencia del riel negativo del bus de DC. Como se ilustra en la figura 5, los condensadores C1 y C2 no están cargados o descargados de manera desigual.

Por el otro lado, como se ilustra en las figuras 6-8, cuando son aplicados ciertos otros estados de SVPWM al inversor 22 NPC, los condensadores C1 y C2 pueden cargarse o descargarse de manera desigual. Por ejemplo, cuando el controlador 24 aplica el estado de SVPWM PON, la primera fase (por ejemplo, R) recibe potencia del riel positivo del bus de DC, la tercera fase (por ejemplo, B) recibe potencia del riel negativo del bus de DC, y la segunda fase (por ejemplo, Y) está conectada al punto neutro, produciendo respectivamente corrientes  $i_R$ ,  $i_B$ , e  $i_Y$ . Dado que la segunda fase (por ejemplo, Y) está conectada al punto neutro, una corriente neutra  $i_N$  fluye hacia el nodo compartido por C1 y C2. Cuando la carga 14 está equilibrada, los condensadores C1 y C2 pueden cargarse y/o descargarse de manera igual. Sin embargo, el grado en el cual la carga 14 está desequilibrada puede hacer que los condensadores C1 y C2 carguen de manera desigual. Esta carga desigual de los condensadores C1 o C2 puede afectar el voltaje de bus de DC.

En el ejemplo de la figura 7, el controlador 24 ha aplicado el estado POO al inversor 22 NPC. Como se discutió anteriormente, el estado de SVPWM POO representa uno de los estados redundantes que logra un vector uno de los vértices internos del hexágono 30 de SVPWM de la figura 3. En el ejemplo de la figura 7, cuando es aplicado el estado de SVPWM POO, la primera fase (por ejemplo, R) está conectada al riel positivo del bus de DC, y la segunda fase (por ejemplo, Y) y tercera fase (por ejemplo, B) están conectadas al punto neutral. Cuando es aplicado el estado de SVPWM POO, los condensadores C1 y C2 necesariamente serán cargados o descargados de manera desigual.

Esta carga o descarga desigual también ocurre necesariamente cuando el estado de SVPWM OON es aplicado al inversor 22 NPC, como se muestra en la figura 8. Como se puede ver, en el estado OON, la primera fase (por ejemplo, R) y la segunda fase (por ejemplo, Y) están conectadas al punto neutro entre los condensadores C1 y C2. La tercera fase (por ejemplo, B) está conectada al riel inferior del bus de DC. Como se puede ver en la figura 8, los condensadores C1 y C2 necesariamente se cargarán o descargarán en diferentes cantidades en el estado OON.

Bajo operación normal de modo de tres niveles con una carga completamente equilibrada, la descarga desigual de los condensadores C1 y C2 en los diversos estados no será problemática. A saber, la operación normal del modo de tres niveles puede involucrar aplicar los estados de SVPWM que cargan o descargan el condensador C1 más que C2 en número igual a los estados que cargan o descargan el condensador C2 más que C1. La operación normal de modo de tres niveles puede involucrar, por ejemplo, alternar entre los estados de SVPWM redundantes POO y ONN, PPO y OON, OPO y NON, OPP y NOO, OOP y NNO, y POP y ONO cuando el controlador 24 aplica vectores en el hexágono interno del hexágono 30 de SVPWM.

Cuando la carga está moderadamente desequilibrada, el controlador 24 como se ilustra en las figuras 9-14 puede variar la forma en que son aplicados estos estados de SVPWM redundantes para mitigar el impacto de la carga desigual. Las figuras 9-14 ilustran, en particular, los estados de SVPWM redundantes y la manera en la cual los estados redundantes pueden seleccionarse para tener en cuenta cargas moderadamente desequilibradas. Al seleccionar estratégicamente un estado redundante sobre el otro para lograr un vector dado mientras que se lleva a cabo un modo de tres niveles de operación, el controlador 24 puede tener en cuenta desequilibrios relativamente menores en la carga 14. Puede recordarse que, para los propósitos de esta divulgación, una carga moderadamente desequilibrada puede considerarse "sustancialmente equilibrada" debido a que la selección de los estados de SVPWM redundantes adecuados puede evitar la carga y descarga desigual de condensador a partir de la desestabilización del inversor 22 NPC durante la operación de modo de tres niveles.

Considerando la figura 9, se ilustran dos estados redundantes POO y ONN. Cualquiera de estos dos estados puede usarse de manera sustancialmente intercambiable para obtener el mismo vector en el hexágono 30 de SVPWM. La aplicación de uno de estos estados redundantes más que el otro podría hacer que los condensadores C1 y C2 se carguen y descarguen de una manera diferente. Por ejemplo, el condensador C1 puede ser cargado o descargado más que el condensador C2 en el estado POO. El condensador C2 puede ser cargado o descargado más que el condensador C1 en el estado ONN.

Se pueden ver efectos similares en los otros estados redundantes. Por ejemplo, como se ve en la figura 10, el condensador C1 puede ser cargado o descargado más que el condensador C2 cuando es aplicado el estado PPO. El condensador C2 puede ser cargado o descargado más que el condensador C1 en el estado redundante OON correspondiente. En la figura 11, se puede ver que el condensador C1 puede ser cargado o descargado más que el condensador C2 cuando es aplicado el estado OOP. El condensador C2 puede ser cargado o descargado más que el condensador C1 en el estado redundante NNO correspondiente. En el estado POP, como se ilustra en la figura 12, el condensador C1 puede ser cargado o descargado más que el condensador C2. El condensador C2 puede ser cargado o descargado más que el condensador C1 en el estado redundante ONO correspondiente. Como se ve en la figura 13, el condensador C1 puede ser cargado o descargado más que el condensador C2 cuando es aplicado el estado OPO. El condensador C2 puede ser cargado o descargado más que el condensador C1 en el estado redundante NON correspondiente. Finalmente, pasando a la figura 14, el condensador C1 puede ser cargado o descargado más que el condensador C2 cuando es aplicado el estado OPP. El condensador C2 puede ser cargado o descargado más que el condensador C1 en el estado redundante NOO correspondiente.

El controlador 24 puede variar su selección de estos estados redundantes dependiendo de la medida en la cual los voltajes a través de los condensadores C1 y C2 difieren entre sí. Por ejemplo, el controlador 24 puede aplicar un esquema 32 de control como se muestra en la figura 15. En el ejemplo del esquema 32 de control mostrado en la figura 15, el controlador 24 puede recibir el valor  $V_{dc1}$  como una entrada 34 y el valor  $V_{dc2}$  como una entrada 36. Como se discutió anteriormente, los valores  $V_{dc1}$  y  $V_{dc2}$  representan los voltajes a través de los condensadores C1 y C2, respectivamente. Estas entradas 34 y 36 se pueden comparar en un bloque 38 de suma. Por ejemplo, el valor  $V_{dc2}$  se puede restar del valor  $V_{dc1}$ .

La diferencia entre la diferencia de voltaje del primer condensador (por ejemplo,  $V_{dc1}$ ) y la diferencia de voltaje a través del segundo condensador (por ejemplo,  $V_{dc2}$ ) puede ingresar en un bloque 40 de determinación de transición. Dependiendo de la medida en la cual los valores  $V_{dc1}$  y  $V_{dc2}$  difieren entre sí - que representa la medida en la cual la carga 14 está desequilibrada - el bloque 40 de determinación de transición puede hacer que el inversor 22 NPC opere en un modo de tres niveles o un modo de dos niveles. Específicamente, mientras que la salida del bloque 38 de suma tiene una magnitud menor que algún umbral (por ejemplo, cuando la diferencia de voltaje total del bus de DC VDC es 800 voltios, aproximadamente 10 voltios), el bloque 40 de determinación de transición puede hacer que el inversor 22 NPC opere en un modo de tres niveles en vez de un modo de dos niveles.

Bajo estas condiciones, puede entenderse que la carga 14 está sustancialmente equilibrada. Cualquier efecto moderadamente desequilibrado de las diferencias de voltaje subumbral entre la diferencia de voltaje del primer condensador (por ejemplo,  $V_{dc1}$ ) y la diferencia de voltaje a través del segundo condensador (por ejemplo,  $V_{dc2}$ ) puede mitigarse aplicando selectivamente estados redundantes para cargar o descargar un condensador más que el otro.

Cuando la salida del bloque 38 de suma tiene una magnitud mayor que el umbral, el bloque 40 de transición puede hacer que el inversor 22 NPC opere en un modo de dos niveles en vez de tres niveles. Específicamente, como se discutió anteriormente, un modo de dos niveles puede ofrecer de alguna manera una distorsión armónica mayor, menor eficiencia, y una menor capacidad de potencia por convertidor, pero puede operar bien cuando la carga 14 está

sustancialmente desequilibrada. Como se mencionó anteriormente, el modo de dos niveles puede emplear solo los seis estados de SVPWM en los vértices del hexágono 30 de SVPWM, los cuales no cargan ni descargan de manera desigual los condensadores C1 y C2.

5 La diferencia entre el valor Vdc1 y el valor Vdc2 generada por el bloque 38 de suma también puede procesarse a través de un bloque 42 de controlador PI. En el esquema 32 de control proporcionado en la figura 15, el bloque 42 de controlador PI realiza la operación  $\frac{num(s)}{s}$ . El valor resultante generado por el bloque 42 de controlador PI puede tener en cuenta variaciones menores en Vdc1 y Vdc2, que en general son mediciones instantáneas, con el tiempo.

10 La salida del bloque 42 de controlador PI puede ser generada como una salida 44 de desplazamiento de DC. Esta salida 44 de desplazamiento de DC puede ser usada por el controlador 24 para compensar cargas moderadamente desequilibradas que permanecen sustancialmente equilibradas - es decir, las diferencias entre los valores Vdc1 y Vdc2 son lo bastante suficientemente bajas (por ejemplo, por debajo del umbral) para ser ajustadas mientras que permanecen en el modo de tres niveles. En particular, el controlador 24 puede modificar el modo de tres niveles en base a los estados de SVPWM redundantes discutidos anteriormente con referencia a las figuras 9-14. Es decir, al aplicar selectivamente los estados redundantes para cargar o descargar un condensador C1 o C2 particular, el controlador 24 puede tener en cuenta tales cargas 14 moderadamente desequilibradas (en efecto, manteniendo la carga 14 sustancialmente equilibrada).

15 El esquema 32 de control también puede involucrar ciertos controles predictivos para controlar el rectificador 18 y el inversor 22 NPC. Por ejemplo, un valor 46 de referencia (por ejemplo, 800 voltios) se puede comparar con el valor Vdc, que se muestra como una entrada 48, en un bloque 50 de suma. La referencia 46 de DC puede representar cualquier referencia objetivo de diferencia de voltaje en el bus de DC al inversor 22 NPC. La entrada 48 representa el valor medido real de esta diferencia de voltaje. La diferencia entre la referencia 46 de DC y la de entrada 48 de valor Vdc, generada por el bloque de suma 50, puede procesarse a través de un bloque 52 de controlador PI. El bloque 52 de controlador PI puede aplicar cualquier transformada adecuada, tal como  $\frac{10s+100}{s}$ . La salida del bloque 52 de controlador PI puede usarse como una salida 54 de error de DC.

25 Una forma de onda 55 de referencia puede multiplicarse por la salida del controlador 52 PI. Además, la forma de onda 55 de referencia puede procesarse a través de un bloque 58 de mejora de cruce por cero, que puede ser ponderado en un bloque 60 de ponderación (por ejemplo, ponderado por 2). El error 54 de DC, multiplicado por la forma de onda 55 de referencia en el bloque 56 de multiplicación, se puede agregar a la desplazamiento 44 de DC en un bloque 62 de suma. También en el bloque 62 de suma, se puede restar la salida del bloque 60 de ponderación. El valor generado por el bloque 62 de suma puede usarse en un bloque 64 de control predictivo. El bloque 64 de control predictivo puede determinar la forma de onda de referencia de modulación de ancho de pulso (PWM) apropiada para controlar el inversor 22 NPC y/o el rectificador 18.

30 La determinación de si operar en un modo de dos niveles o tres niveles, como se discutió anteriormente, puede tener lugar como en general se representa mediante un diagrama de flujo 66 de la figura 16. El diagrama de flujo 66 puede comenzar cuando el controlador 24 determina la diferencia instantánea entre el valor Vdc1 y Vdc2 (bloque 68). Esta diferencia puede representar la medida en la cual la carga 14 no está completamente equilibrada (incluso si la carga 14 permanece "sustancialmente equilibrada"). Aunque la diferencia entre el valor Vdc1 y Vdc2 permanece por debajo de un primer límite (por ejemplo, lo suficientemente baja como para no ser mitigable a través de una operación modificada de tres niveles) (bloque de decisión 70), el controlador 24 puede llevar a cabo la operación normal de tres niveles del inversor 22 NPC (bloque 72). El controlador 24 puede llevar a cabo una operación normal de tres niveles del inversor 22 NPC de cualquier manera adecuada.

35 Cuando la diferencia entre los valores Vdc1 y Vdc2 está por encima del primer límite (bloque de decisión 70) pero por debajo de un segundo límite (bloque de decisión 74), el controlador 24 puede llevar a cabo una operación modificada de tres niveles (bloque 76). Bajo esta condición, la carga 14 puede estar moderadamente desequilibrada, pero todavía puede considerarse "sustancialmente equilibrada" debido a que la operación modificada de tres niveles puede mitigar suficientemente el efecto desequilibrado. Específicamente, el controlador 24 puede seleccionar estados redundantes específicos del hexágono interno del hexágono 30 de SVPWM de la figura 3. El controlador 24 puede seleccionar los estados redundantes específicos para cargar y/o descargar los condensadores C1 y C2 para tener en cuenta este valor de desplazamiento (por ejemplo, como se indica con referencia a la salida 44 de desplazamiento de DC de la figura 15).

40 Cuando la diferencia entre los valores Vdc1 y Vdc2 excede tanto el primer límite (bloque de decisión 70) como el segundo límite (bloque de decisión 74), operar en el modo modificado de tres niveles de bloque 76 puede insuficientemente tener en cuenta la naturaleza desequilibrada de la carga 14. Bajo tales condiciones, la carga 14 puede considerarse sustancialmente desequilibrada. El controlador 24 puede hacer que el inversor 22 NPC opere en el modo de dos niveles usando cualquier técnica adecuada. Mientras que opera en el modo de dos niveles, el controlador 24 solo puede aplicar los estados de SVPWM de los vértices exteriores del hexágono 30 de SVPWM de la figura 3 (por ejemplo, PNN, PPN, NPN, NPP, NNP, y PNP).

La discusión anterior también puede aplicarse a una configuración de 4 hilos del inversor 22 NPC, tal como el diagrama de circuito de un inversor 22 NPC de 4 hilos en general mostrado en la figura 17. En el ejemplo de la figura 17, el inversor 22 NPC suministra tres fases (por ejemplo, R, Y, y B) de potencia de salida a la carga 14. Una línea 80 neutra desde el punto neutro del inversor 22 NPC también está conectada a la carga 14. Un inductor 82 y un IGBT 84 de bloqueo inverso (y/o módulo de conmutador estático (SSM)) pueden conectar el punto neutro del inversor 22 NPC a una cuarta pata del inversor NPC que incluye los conmutadores N1 y N4. En algunas realizaciones, pueden estar presentes conmutadores N2 y N3 adicionales entre los conmutadores N1 y N4, pero pueden permanecer cerrados. Como tal, los conmutadores N2 y N3 no se muestran en la figura 17.

La configuración de 4 hilos del inversor 22 NPC de la figura 17 puede operar de una manera similar a la configuración de 3 hilos del inversor 22 NPC de la figura 2. Es decir, mientras la carga 14 permanece sustancialmente equilibrada, el inversor 22 NPC puede operar en un modo de tres niveles y el IGBT 84 de bloqueo inverso puede estar abierto. Los conmutadores N1 y N4 también pueden permanecer abiertos bajo estas condiciones. Si la carga 14 se desequilibra más allá de alguna cantidad umbral, el IGBT 84 de bloqueo inverso y/o SSM pueden cerrarse, uniéndose la cuarta pata del inversor 22 NPC al punto neutro en la línea 80 neutra. A partir de ahí, el controlador 24 puede conmutar los conmutadores N1 y N4 de cualquier manera adecuada para regular la corriente neutra en la línea 80 neutra, mientras que también mejora la utilización del voltaje de bus de DC.

Con la configuración de 4 hilos del inversor 22 NPC que se muestra en la figura 17, el controlador 24 puede emplear un esquema 86 de control, como se muestra en la figura 18. En el esquema 86 de control de la figura 18, un bloque 88 de control de convertidor puede recibir los valores Vdc1 (número 90) y Vdc2 (número 92), así como los valores de voltaje y corriente de salida del inversor 22 NPC (número 94). El bloque 88 de control de convertidor puede emplear cualquier técnica de control adecuada, incluyendo las descritas anteriormente, para obtener una señal 96 de modulación. Un bloque 98 limitador puede limitar la señal de modulación entre los valores Vdc1 y Vdc2 para producir una señal 100, aquí marcada Entrada0. Un bloque 102 de regla de control puede recibir la señal 100 de Entrada0 y otros dos valores 104 y 106 de entrada. El valor 104 de entrada, mostrado como Entrada1, puede determinarse de

acuerdo con la relación  $Entrada1 = \frac{V_{dc}}{2} / V_{dc1} + K1$ , donde Vdc es un valor constante (por ejemplo, 800 V) y K1 representa una constante. De manera similar, el valor 106 de entrada, que se muestra como Entrada 2, puede determinarse de acuerdo con la relación  $Entrada2 = \frac{V_{dc}}{2} / V_{dc2} + K1$ .

El bloque 102 de regla de control luego puede aplicar la regla de control mostrada. Es decir, cuando la señal 100 de entrada0 es mayor que 0, una señal 108 de salida, mostrada como SALIDA4, será determinada de acuerdo con la relación  $SALIDA4 = Entrada0 \cdot Entrada1$ . De manera similar, cuando la señal 100 de entrada0 no es mayor que 0, la señal 108 de salida SALIDA4 puede ser igual a la relación  $SALIDA4 = - Entrada0 \cdot Entrada2$ . La señal 108 de salida SALIDA4 representa una señal de modulación que se puede comparar con una forma de onda triangular para mitigar una corriente de tierra en los 4 hilos del inversor 22 NPC de la figura 17. Debe apreciarse que el bloque de regla de control puede emplearse para todas las 4 patas del inversor 22 NPC de la figura 17 y todas las 3 patas del rectificador 18 para mitigar la corriente de tierra cuando el neutro está puesto a tierra.

Como se mencionó anteriormente, la configuración de 4 hilos del inversor 22 NPC que se muestra en la figura 17 puede ser operada de diferentes formas dependiendo en vez de que la carga 14 está sustancialmente equilibrada o sustancialmente desequilibrada. Un diagrama de flujo 110 de la figura 19 representa una manera tal de controlar el inversor 22 NPC de la figura 17. El diagrama de flujo 110 puede comenzar cuando el controlador 24 determina la diferencia instantánea entre los valores Vdc1 y Vdc2 (bloque 112). Cuando este valor de diferencia está dentro de algún límite (por ejemplo, dentro de aproximadamente 0,5%, 0,6%, 0,7%, 0,8%, 0,9%, 1,0%, o 1,1% de un valor ideal) (bloque de decisión 114), el controlador 24 puede hacer que el IGBT 84 de bloqueo inverso y/o SSM sean abiertos. Por consiguiente, el controlador 24 puede no conmutar la cuarta pata del inversor 22 NPC. Por el otro lado, cuando la diferencia entre los valores Vdc1 y Vdc2 excede el límite (bloque de decisión 114), el controlador 24 puede cerrar el IGBT 84 de bloqueo inverso y/o SSM (bloque 118).

A partir de ahí, el controlador 24 puede conmutar los conmutadores N1 y N2 para regular la corriente neutra que fluye a través de la línea 80 neutra y controlar el voltaje de bus de DC en los condensadores C1 y C2.

Efectos técnicos de la presente divulgación incluyen, entre otras cosas, transiciones inteligentes entre la operación de dos niveles y tres niveles de un inversor retenido por punto neutro (NPC) dependiendo del equilibrio de la carga. Así, cuando la carga está sustancialmente equilibrada, una fuente de alimentación ininterrumpible (UPS) que usa un inversor NPC puede aplicar un modo operativo de tres niveles. La operación de tres niveles puede proporcionar una mayor capacidad de potencia, una mayor eficiencia, y una menor distorsión armónica en comparación con un modo de dos niveles. Además, una UPS de acuerdo con la presente divulgación puede continuar operando en un modo de tres niveles mientras la carga permanece sustancialmente equilibrada, incluso si ocurre algún desequilibrio de la carga, al manipular los vectores de conmutación redundantes cuando se aplica el control vectorial sobre el inversor NPC. Finalmente, al operar en un modo de dos niveles cuando la carga se vuelve sustancialmente desequilibrada, la UPS puede continuar operando a pesar de los cambios en el equilibrio de la carga.

Esta descripción escrita usa ejemplos para divulgar la invención, incluyendo el mejor modo, y también para permitir que cualquier persona experta en la técnica practique la invención, incluyendo la fabricación y uso de cualquier dispositivo o sistema y la realización de cualquier procedimiento incorporado. El alcance patentable de la invención está definido por las reivindicaciones adjuntas.

**REIVINDICACIONES**

1. Un sistema (10) de fuente de alimentación ininterrumpible (UPS) sin transformador que comprende:
  - un inversor (22) retenido por punto neutro con un primer condensador (C1) asociado a una primera diferencia de voltaje ( $V_{dc1}$ ) y un segundo condensador (C2) asociado a una segunda diferencia de voltaje ( $V_{dc2}$ ), el inversor (22) retenido por punto neutro para suministrar potencia a una carga (14); **caracterizado por**
  - un controlador (24) para controlar el inversor (22) para operar en un modo de tres niveles o superior cuando la carga (14) está sustancialmente equilibrada, es decir, cuando una diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje no excede un umbral, y para operar en un modo de dos niveles cuando la carga (14) está sustancialmente desequilibrada, es decir, cuando la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje excede el umbral.
2. El sistema de la reivindicación 1, en el que el inversor (22) está configurado para conectarse a la carga (14) a través de una de una configuración de tres hilos o una configuración de cuatro hilos.
3. El sistema de la reivindicación 1, en el que el inversor (22) está configurado para conectarse a la carga (14) a través de una configuración de cuatro hilos y en el que el inversor (22) comprende cuatro patas, una primera, segunda, y tercera de las cuales proporcionan potencia a la carga (14) y una cuarta de las cuales regula una corriente neutra de la carga (14) cuando la carga (14) está sustancialmente desequilibrada.
4. El sistema de la reivindicación 3, en el que el controlador (24) está configurado para controlar la cuarta pata para reducir la diferencia entre la primera y segunda diferencias de voltaje, estando el primer y segundo condensadores (C1, C2) dispuestos en lados opuestos del punto neutro en el inversor (22).
5. El sistema de la reivindicación 3 o 4, en el que el inversor (22) comprende un IGBT (84) de bloqueo inverso o un módulo de conmutador estático, o ambos, entre la cuarta pata y un punto neutro acoplado a la primera, segunda, y tercera patas y el controlador (24) está configurados para controlar el IGBT (84) de bloqueo inverso o el módulo de conmutador estático, o ambos, para abrirse cuando la carga (14) está sustancialmente equilibrada y para cerrarse cuando la carga (14) está sustancialmente desequilibrada.
6. El sistema de la reivindicación 1 o 2, en el que el inversor (22) comprende tres patas y cada una de las tres patas comprende cuatro conmutadores, en el que el controlador (24) está configurado para encender o apagar diversamente los cuatro conmutadores de cada pata mientras el inversor (22) está operando en el modo de tres niveles y para encender y apagar diversamente solo dos de los cuatro conmutadores de cada pata mientras que los dos restantes de los cuatro conmutadores de cada pata son mantenidos encendidos mientras el inversor (22) está operando en el modo de dos niveles.
7. El sistema de la reivindicación 1, en el que el controlador (24) está configurado para controlar el inversor (22) para operar en un modo modificado de tres niveles cuando la diferencia entre la primera y segunda diferencias de voltaje excede un umbral intermedio pero la carga de otra manera permanece sustancialmente equilibrada, en el que el inversor (22) está configurado para operar en el modo modificado de tres niveles seleccionando estados de modulación de ancho de pulso de vector espacial redundantes que cargan o descargan el primer y segundo condensadores (C1, C2) de tal manera que se reduzca la diferencia entre la primera y segunda diferencias de voltaje.
8. El sistema de cualquier reivindicación precedente, en el que el controlador (24) está configurado para determinar que la carga está sustancialmente desequilibrada cuando la diferencia entre la primera y la segunda diferencias de voltaje no puede ser reducida seleccionando estados de modulación de ancho de pulso de vector espacial redundantes que cargan o descargan el primer y segundo condensadores (C1, C2).
9. El sistema de cualquier reivindicación precedente, en el que el controlador (24) está configurado para hacer que el inversor (22) opere en el modo de dos niveles de acuerdo con la modulación de ancho de pulso de vector espacial usando solo estados definidos como puntos de esquina exterior de un hexágono de modulación de ancho de pulso de vector espacial.
10. Un procedimiento para proporcionar un sistema de fuente de alimentación ininterrumpible sin transformador que comprende las etapas de:
  - recibir un valor de una primera diferencia de voltaje asociada con un primer condensador en un inversor (22) retenido por punto neutro; y
  - recibir un valor de una segunda diferencia de voltaje asociada con un segundo condensador en el inversor (22) retenido por punto neutro; **caracterizado por**
  - determinar un valor de una diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje;

determinar, cuando la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje no excede un umbral, para operar el inversor (22) retenido por punto neutro de acuerdo con un modo de tres niveles o superior; y

5 determinar, cuando la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje excede el umbral, para operar el inversor (22) retenido por punto neutro de acuerdo con un modo de dos niveles.

11. El procedimiento de la reivindicación 10, que comprende, además:

pasar la diferencia entre la primera diferencia de voltaje y la segunda diferencia de voltaje a través de un controlador PI para obtener un valor de desplazamiento de DC; y

10 modificar el modo de tres niveles de tal manera que se reduzca el valor de desplazamiento de DC.

12. El procedimiento de la reivindicación 11, en el que modificar el modo de tres niveles comprende seleccionar entre estados de modulación de ancho de pulso de vector espacial Positivo-Neutro-Neutro (POO) y Neutro-Negativo-Negativo (ONN), Positivo-Positivo-Neutro (PPO) y Neutro-Neutro-Negativo (OON), Neutro-Neutro-Positivo (OOP) y Negativo-Negativo-Neutro (NNO), Positivo-Neutro-Positivo (POP) y Neutro-Negativo-Neutro (ONO), Neutro-Positivo-Neutro (OPO) y Negativo-Neutro-Negativo (NON), y Neutro-Positivo-Positivo (OPP) y Negativo-Neutro-Neutro (NOO) de tal manera que se reduzca el valor de desplazamiento de DC.

15

13. Un programa de ordenador que comprende medios de código de programa de ordenador adaptados para realizar el procedimiento de cualquiera de las reivindicaciones 10 a 12 cuando es ejecutado por un ordenador.

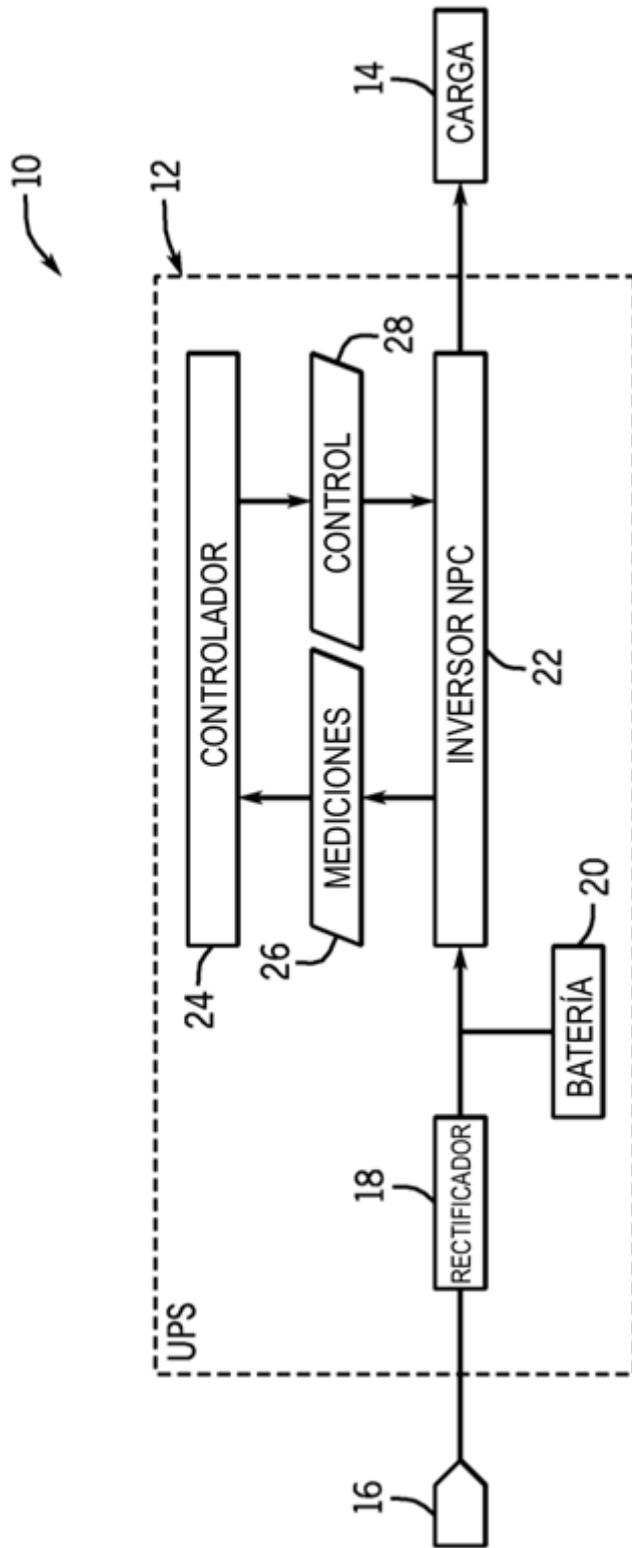


FIG. 1

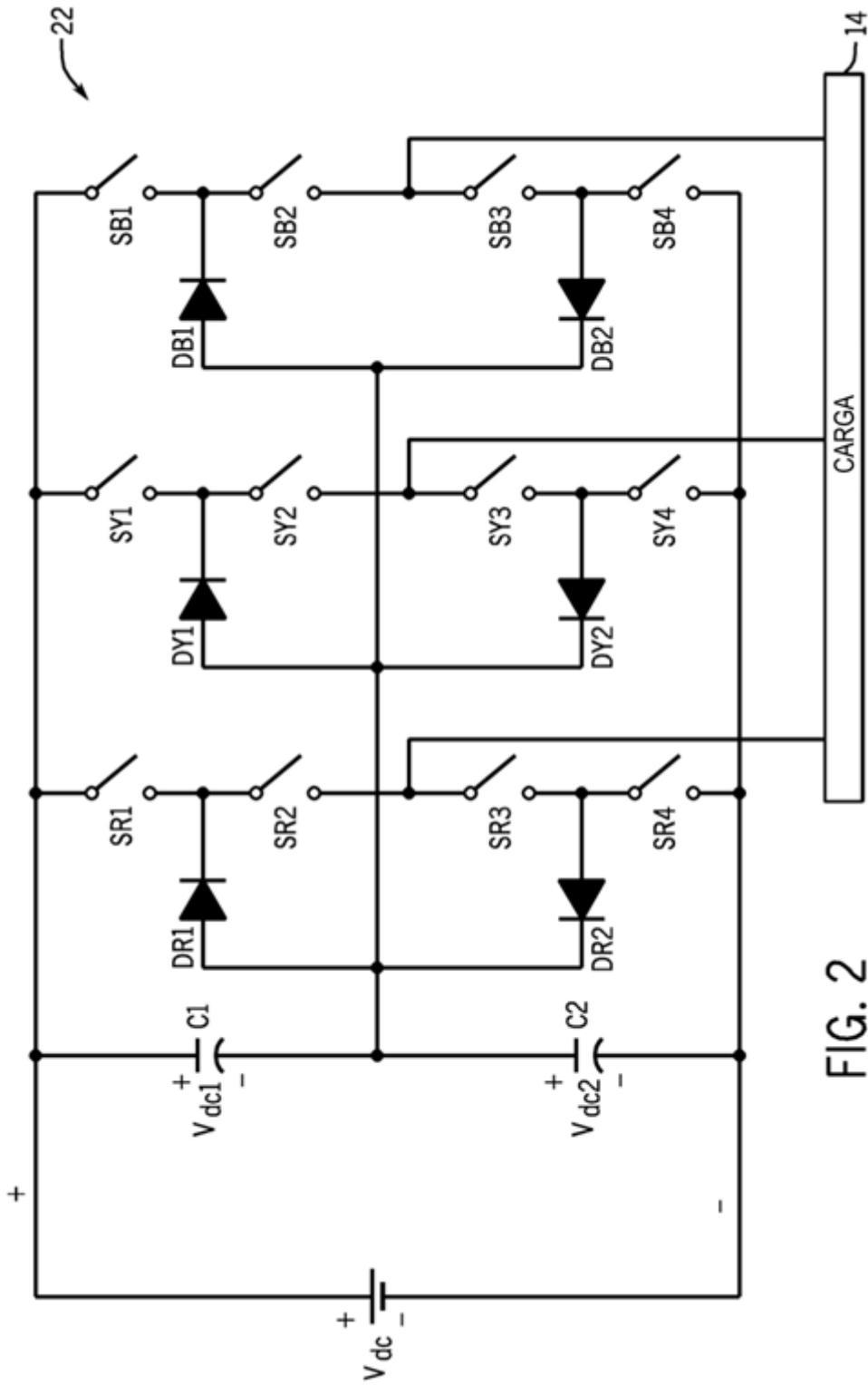


FIG. 2

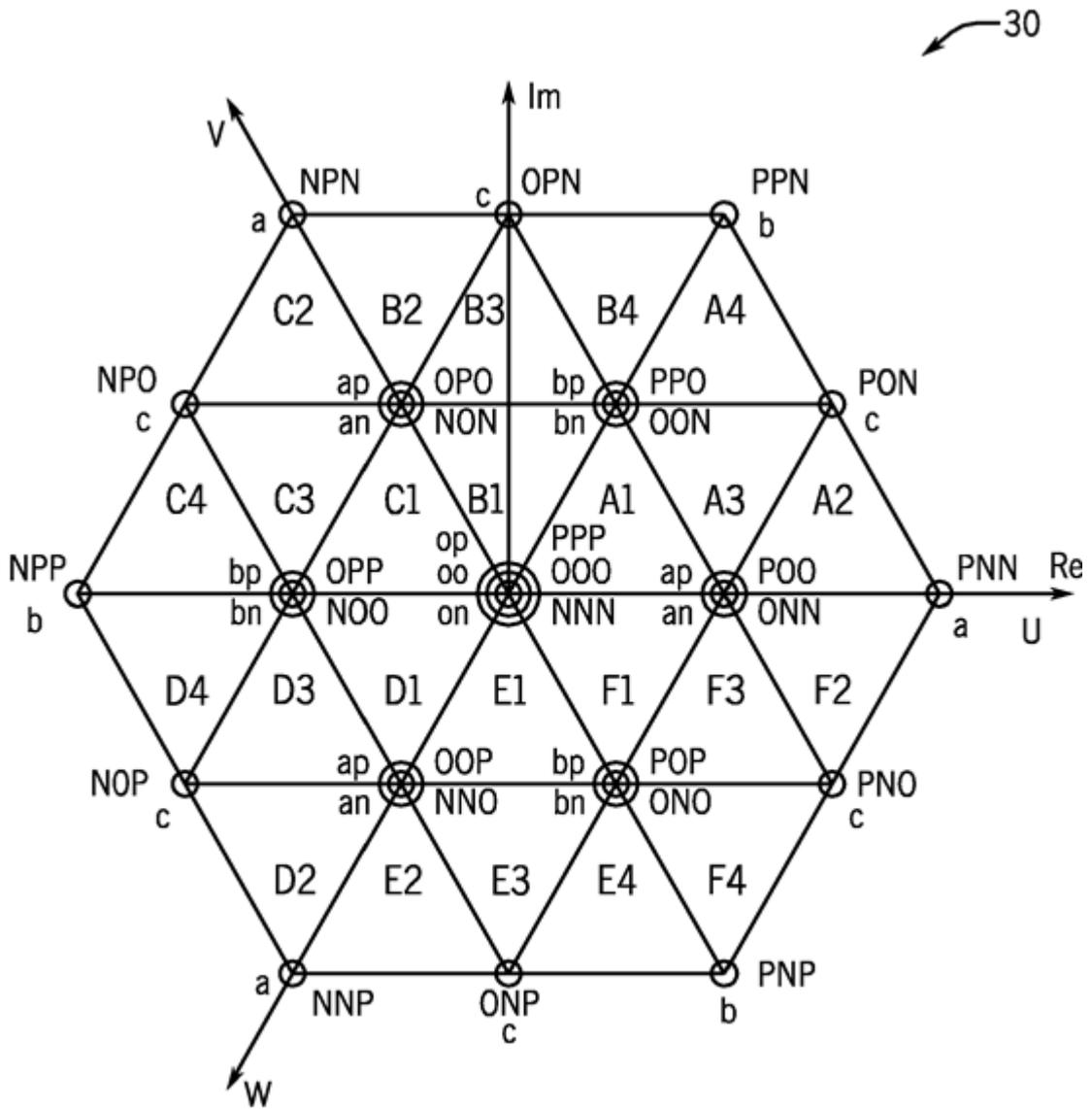


FIG. 3

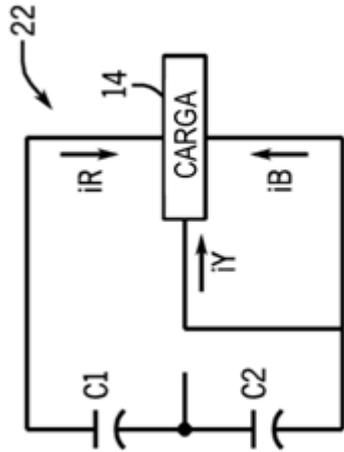


FIG. 5

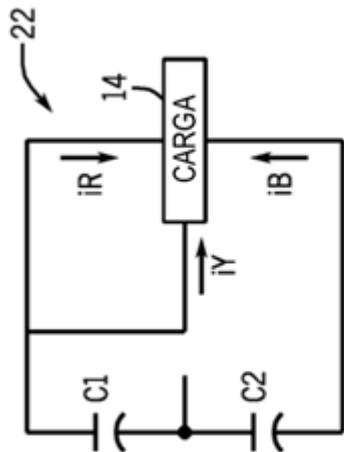


FIG. 4

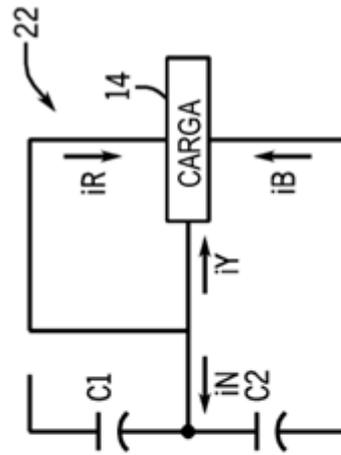


FIG. 8

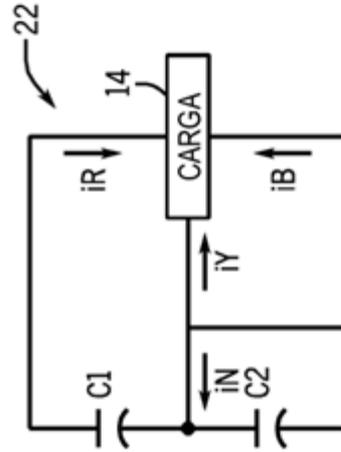


FIG. 7

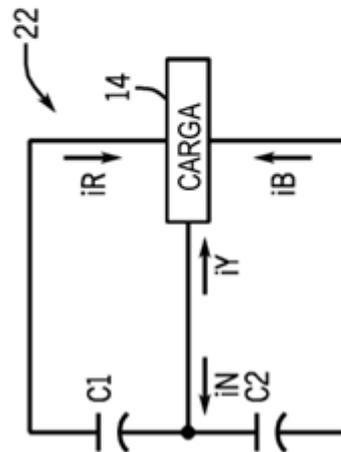


FIG. 6

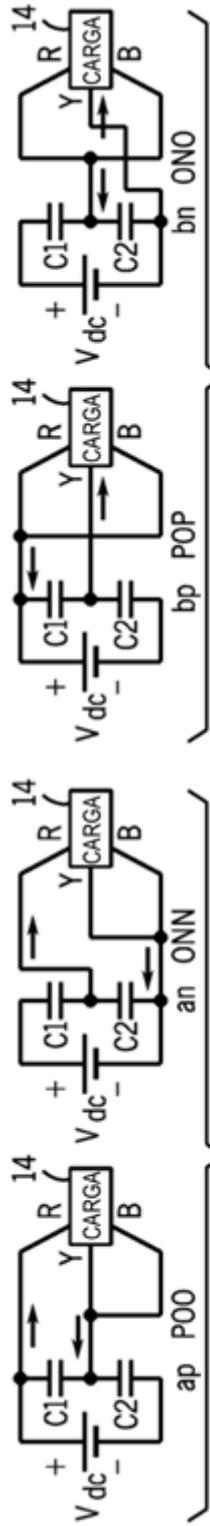


FIG. 9

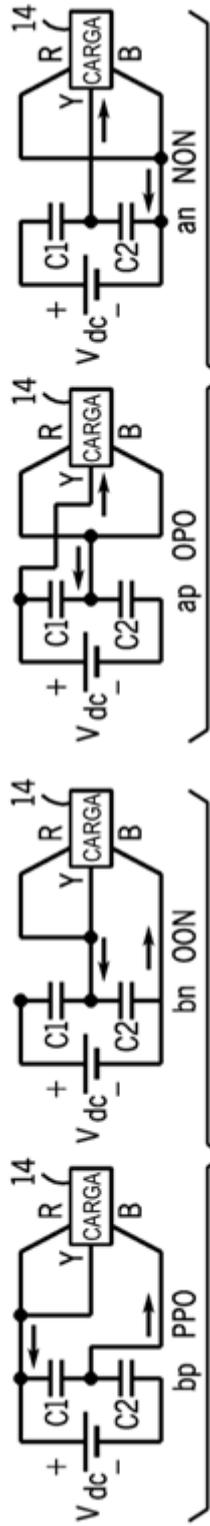


FIG. 13

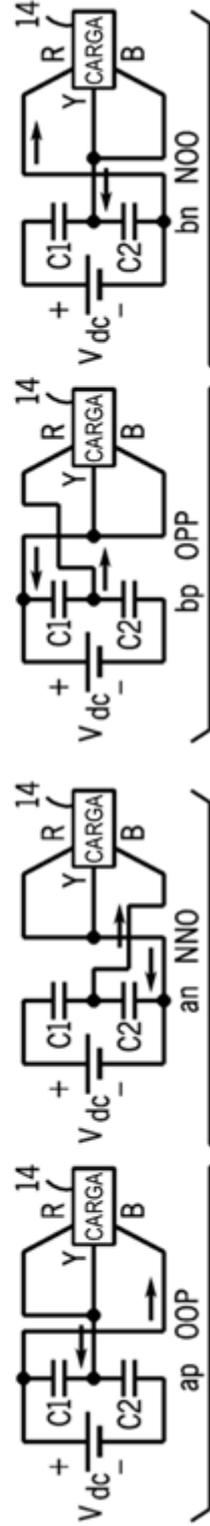


FIG. 14

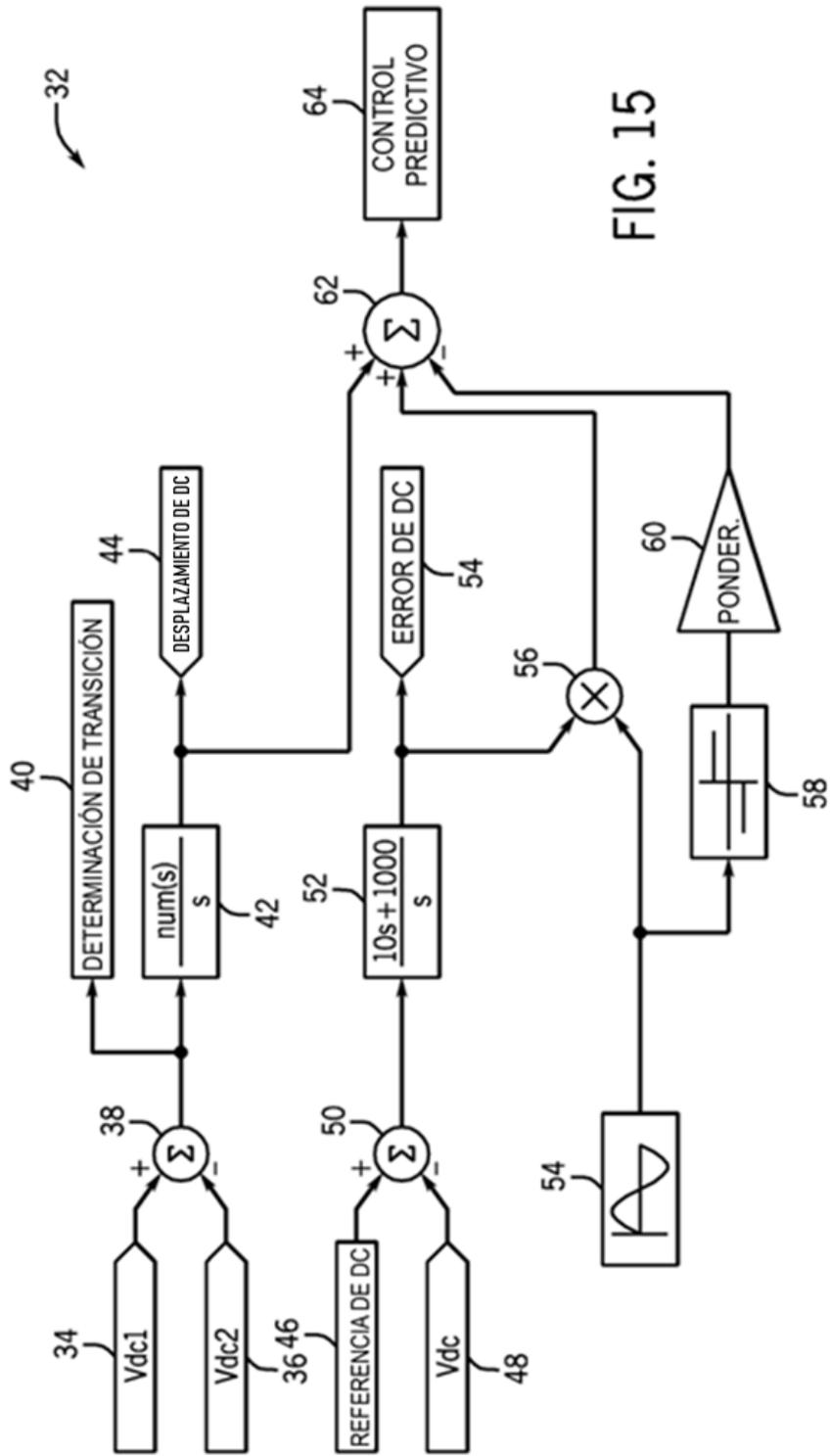


FIG. 15

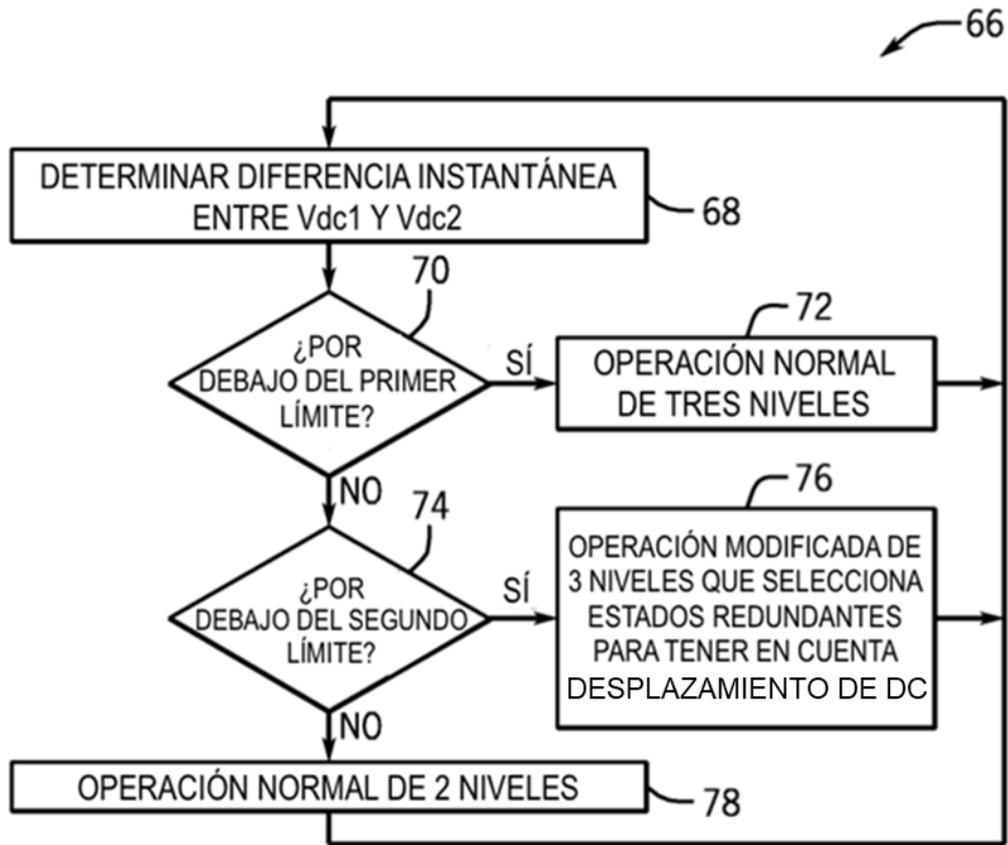


FIG. 16

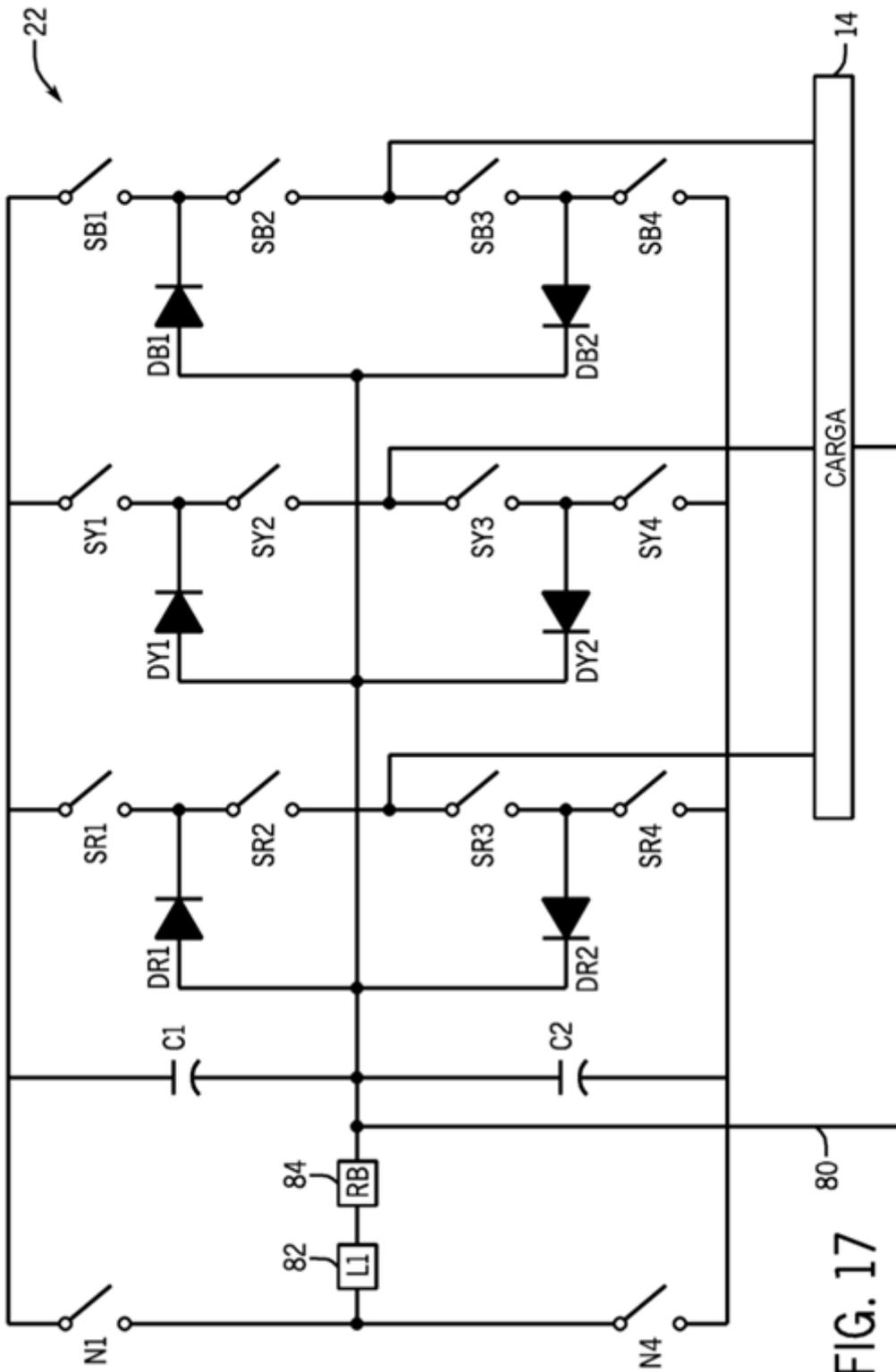


FIG. 17

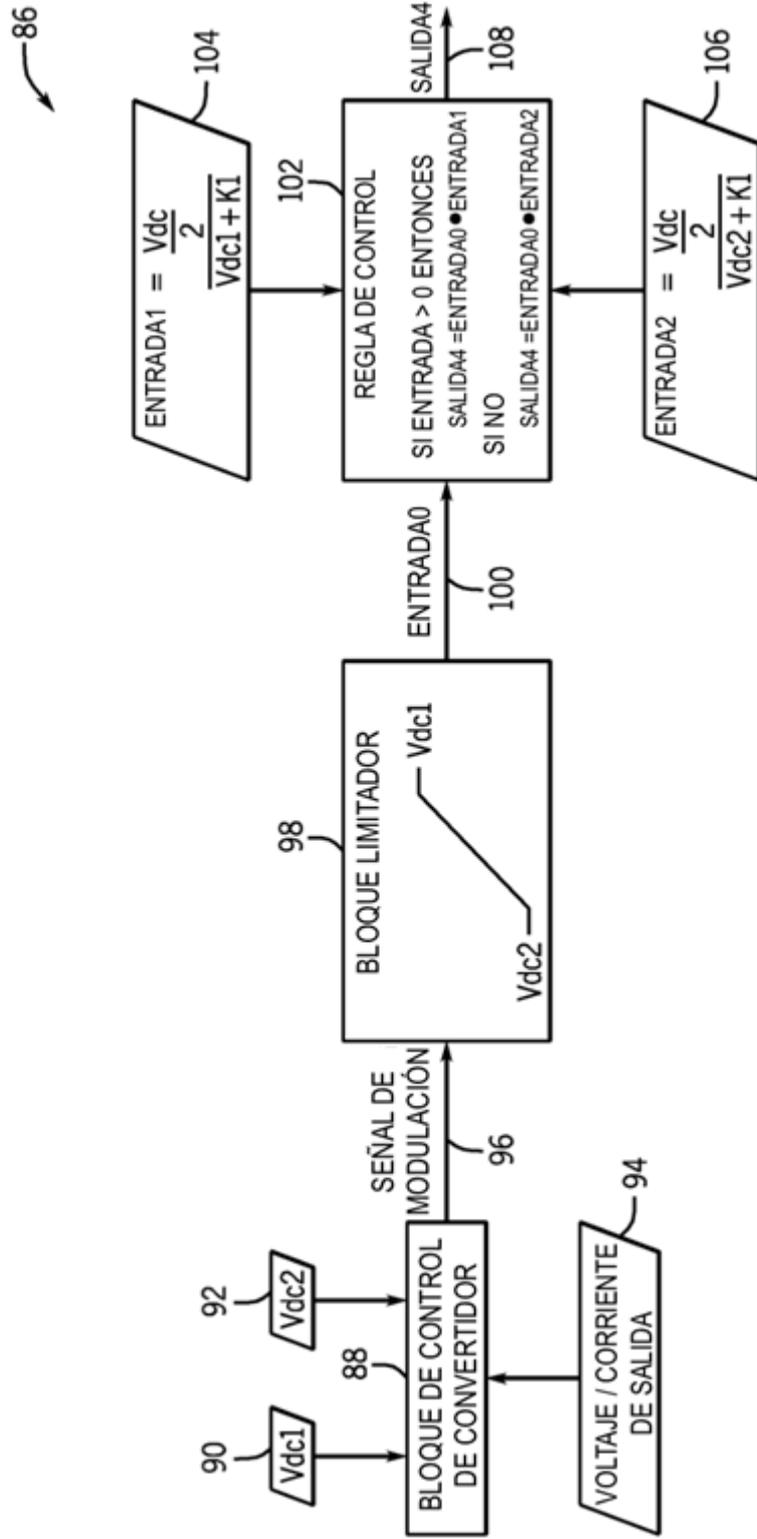


FIG. 18

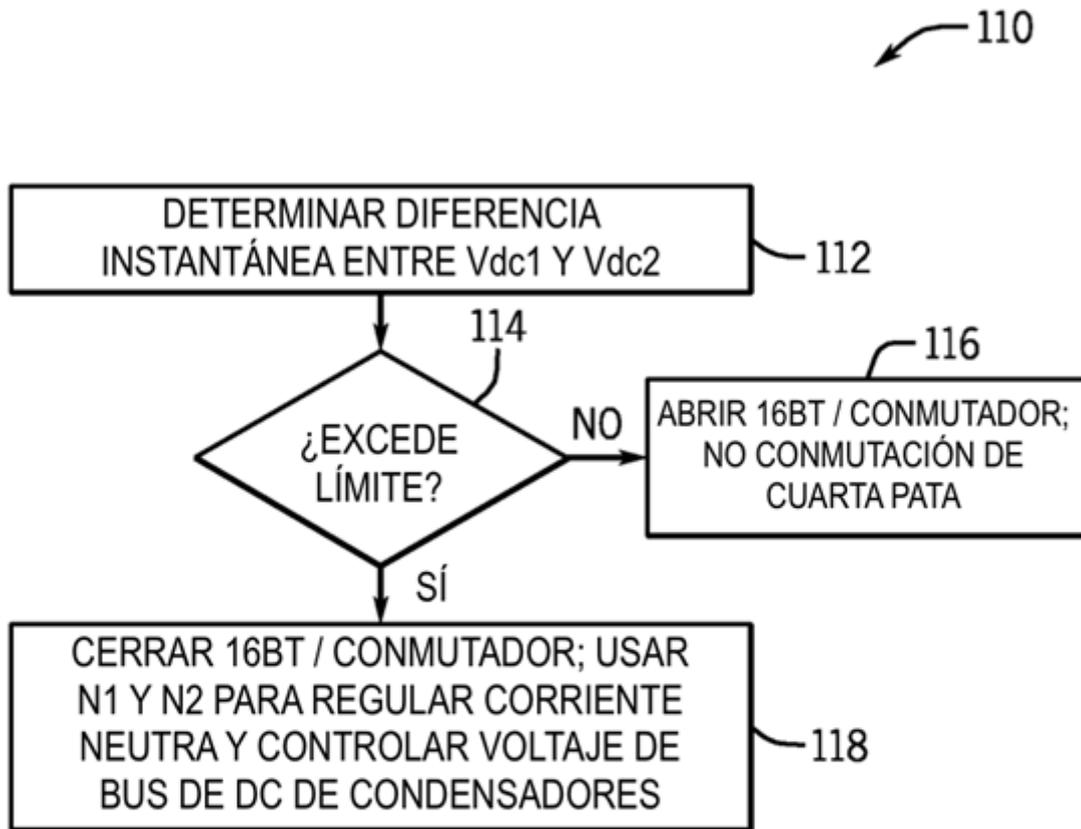


FIG. 19