

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 790 415**

51 Int. Cl.:

H02M 1/08 (2006.01)
H02M 7/49 (2007.01)
H02M 1/00 (2006.01)
H02M 7/487 (2007.01)
H02M 7/483 (2007.01)
H02M 7/48 (2007.01)
H02M 7/5395 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **21.08.2014 E 14181784 (1)**

97 Fecha y número de publicación de la concesión europea: **26.02.2020 EP 2843822**

54 Título: **Inversor con celda de potencia de doble estructura**

30 Prioridad:

29.08.2013 KR 20130102913

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

27.10.2020

73 Titular/es:

**LSIS CO., LTD. (100.0%)
127 LS-ro, Dongan-gu
Anyang-si, Gyeonggi-do 431-848, KR**

72 Inventor/es:

PARK, JONG JE

74 Agente/Representante:

SÁNCHEZ SILVA, Jesús Eladio

ES 2 790 415 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Inversor con celda de potencia de doble estructura

5 Antecedentes de la descripción

Campo de la invención

10 Las enseñanzas de acuerdo con las modalidades ilustrativas de esta descripción generalmente se relacionan con un inversor, y más particularmente, con un inversor con celda de potencia de doble estructura configurada para reducir el costo de fabricación de productos, el costo y volumen de fabricación de productos cambiando un inversor de múltiples niveles en cascada de puente en H de 6 niveles convencional para su uso incluso con un alto voltaje de entrada.

15 Antecedentes

20 SMPS (Suministro de Energía de Modo Conmutado) se usa como una potencia de estabilización de corriente para varios dispositivos eléctricos/electrónicos/de comunicación controlando el flujo de potencia mediante el uso de un proceso de conmutación semiconductor. Recientemente, junto con la mejora de la función de conmutación de los semiconductores y el desarrollo técnico de los circuitos integrados, se ha implementado en gran medida la miniaturización de SMPS y la investigación para la confiabilidad y la mejora de la eficiencia ha progresado activamente.

25 Cada fase de un inversor de múltiples niveles en cascada de puente en H de 6 niveles convencional incluye una pluralidad de celdas unitarias conectadas en serie, donde cada celda unitaria tiene una estructura del inversor monofásico independiente, y puede obtenerse un alto voltaje mediante el uso de celdas unitarias de bajo voltaje, es decir, semiconductores de potencia de bajo voltaje conectando una pluralidad de celdas unitarias en serie. Un lado de entrada al cual se aplica la potencia de cada celda unitaria se conecta a un transformador de cambio de fase, y el transformador de cambio de fase proporciona una potencia independiente a cada celda unitaria del inversor de múltiples niveles en cascada de puente en H.

30 Para rectificar una potencia de CA trifásica, la celda unitaria que tiene una estructura del inversor monofásico independiente incluye una unidad de rectificación que incluye un diodo y tiristores, una unidad de circuito intermedio de CC configurada para suavizar el voltaje rectificado y una unidad inversora configurada para generar un voltaje PWM (modulación de ancho de pulso) haciendo conmutar un IGBT mediante una señal de PWM.

35 Mientras tanto, para controlar la unidad de rectificación y la unidad inversora en cada celda unitaria, un inversor incluye un SMPS y un controlador configurado para controlar el SMPS, y el SMPS aplicado para el inversor básicamente usa una potencia de CC emitida de una unidad de circuito intermedio de CC como una fuente de energía, y genera una señal de activación de IGBT para accionar los elementos de conmutación de potencia de la unidad inversora al recibir una señal de PWM del controlador, y genera una señal de activación de SCR (Rectificador de Controlador de Silicio) para accionar el tiristor, de manera que el tiristor y el elemento de conmutación de potencia son accionados respectivamente al recibir la señal de activación de IGBT y la señal de activación de SCR. En este momento, un inversor de múltiples niveles en cascada de puente en H convencional es del tipo de 6 niveles e incluye un total de 18 celdas unitarias. Por lo tanto, un SMPS configurado para controlar el funcionamiento de cada celda unitaria y un controlador configurado para controlar el SMPS debe incluir además el mismo número que el de las celdas unitarias.

50 Mientras tanto, la celda unitaria usada actualmente recibe, como una entrada, 635V desplazados de un voltaje de 6600V proporcionado al sistema a través de un transformador de cambio de fase, donde un voltaje de enlace de CC es 890V. Recientemente, las demandas aumentan en el inversor de medio voltaje a varios voltajes de entrada en los campos del inversor de medio voltaje, lo que significa que el desarrollo de SMPS es necesario para usar varios voltajes de CC. El SMPS usado y desarrollado actualmente es un tipo que usa potencia de CC de 890V a una entrada de 635V en base a una celda unitaria, de manera que la celda unitaria que recibe una entrada de 1270V resulta en un problema de volver a desarrollar un SMPS capaz de usarse a este nivel de voltaje.

55 Particularmente, a medida que aumenta el voltaje de entrada, surgen muchas dificultades que implican las restricciones sobre el aislamiento de los circuitos y las calificaciones de los elementos de conmutación del núcleo para generar desventajosamente un aumento de los costos de desarrollo y una menor fiabilidad del producto. Por lo tanto, se requieren revisiones e investigaciones para los inversores de medio voltaje capaces de satisfacer las demandas del mercado y asegurar la confiabilidad del producto.

60 El documento EP 2575249 describe un transformador de cambio de fase en un inversor de medio voltaje de múltiples niveles, en donde la estructura se modula para proporcionar libertad de disposición y para reducir el volumen y peso de un sistema completo, y se habilita un funcionamiento continuo de un motor, incluso si un módulo está defectuoso.

65 El documento WO 2013-080383 describe un dispositivo de conversión de potencia de tipo inversor de tres niveles capaz de asegurar la confiabilidad a largo plazo mediante la reducción del voltaje soportado de un transformador

aislante para un circuito de accionamiento semiconductor en una circunstancia en la cual un voltaje de la fuente de alimentación a convertir es alto.

5 El documento JP 2012-228025 describe un dispositivo de conversión de potencia para hacer que el dispositivo sea compacto evitando que el voltaje del capacitor de CC varíe con el periodo de frecuencia fundamental de un voltaje en el lado de la fuente de alimentación o en el lado de carga.

10 El documento US 3775662 describe un inversor estático para convertir la potencia de CC a potencia de CA trifásica que tiene un circuito puente conectado a la fuente de potencia de CC y que incluye una pluralidad de rectificadores controlados por silicio encendidos por señales lógicas provenientes de un circuito de control lógico.

15 El documento US 5864475 describe un convertidor de potencia que extrae la energía acumulada en un capacitor snubber (un primer capacitor) del segundo capacitor en un circuito serie, compuesto de un segundo capacitor y un diodo, que se proporciona en paralelo con ese capacitor snubber, y la usa como la fuente de potencia de accionamiento para un dispositivo semiconductor de autoapagado.

20 El documento US 2009/195068 describe un aparato de conversión de potencia que incluye una unidad de accionamiento individual que no requiere una fuente de alimentación, accionadores de compuerta conectados a interruptores y a circuitos de interfaz, y un accionamiento de la compuerta del convertidor de potencia configurado con una fuente de alimentación común para suministrar potencia a la unidad de accionamiento de la compuerta, donde la potencia se suministra a partir de los circuitos principales o una menor cantidad de fuentes de alimentación comunes que la cantidad de interruptores a través de uno o más terminales de fuente de alimentación incluidos en el circuito de interfaz.

25 El documento US 6542390 describe un sistema de conversión de potencia para accionar una carga, el sistema de conversión de potencia incluye un transformador de potencia que tiene al menos un circuito de devanado primario y al menos un circuito de devanado secundario, el circuito de devanado primario puede conectarse eléctricamente a una fuente de energía de CA; al menos una celda de potencia, cada una de la al menos una celda de potencia tiene una entrada de la celda de potencia conectada a al menos una entrada respectiva del circuito de devanado secundario, una salida monofásica que puede conectarse a la carga, una disposición de SCR que incluye un accionamiento de la compuerta y al menos un SCR conectado a la entrada de la celda de potencia y un bus de CC, un controlador SCR conectado a la disposición de SCR y a la entrada de la celda de potencia, una etapa de salida de PWM que tiene una pluralidad de interruptores PWM conectados al bus de CC y la salida monofásica, y un controlador de modulación local conectado a la etapa de salida de PWM; y un controlador maestro en comunicación con el controlador SCR y el controlador de modulación local de cada una de las al menos una celda de energía, el controlador maestro puede conectarse a la carga para monitorear el flujo de energía a la misma.

40 El documento KR 20110135126 describe un aparato de prevención de corriente de entrada para un inversor de alto voltaje de múltiples niveles en cascada para evitar daños a un módulo de potencia debido a la corriente de entrada al incluir un circuito inicial en cada celda unitaria.

El documento US 6009008 describe un circuito rectificador de puente de arranque suave para aumentar la salida de CC después de la conexión con la entrada de CA para limitar la corriente de entrada.

45 Resumen de la descripción

50 La presente descripción se proporciona para solucionar los problemas técnicos mencionados anteriormente y, por lo tanto, la presente descripción se refiere a un inversor con celda de potencia de doble estructura para su uso en alto voltaje de entrada cambiando un inversor de múltiples niveles en cascada de puente en H convencional de 6 niveles para reducir así el producto costo de desarrollo, costo de fabricación y volumen de productos.

55 La presente invención se define por las características de la reivindicación independiente. Las modalidades beneficiosas preferidas de las mismas están definidas por las características secundarias de las reivindicaciones dependientes.

Efectos ventajosos

60 El inversor con celda de potencia de doble estructura de acuerdo con realizaciones ejemplares de la presente descripción se puede aplicar ventajosamente a la formación de una celda de potencia que funciona al recibir un alto voltaje de 1270V, cuando una celda de potencia de doble estructura se forma con dos celdas de potencia que convencionalmente reciben un bajo voltaje de 635 V, y un voltaje en un punto de contacto, donde las unidades inversoras de la celda de potencia de doble estructura se conectan mutuamente, se emite como un voltaje PWM. Por lo tanto, un SMPS para controlar convencionalmente una celda de potencia que recibe un voltaje de 635 V como entrada se puede usar como tal, por lo que se puede reducir el costo de desarrollo adicional y el costo de fabricación para el desarrollo de un SMPS separado para la celda de potencia que funciona al recibir un alto voltaje de 1270 V.

Además, el uso de controladores se puede reducir cuando se usa un controlador para controlar dos SMPS, por lo que el costo de fabricación y el volumen del inversor se pueden reducir.

Breve descripción de los dibujos

5 La Figura 1 es una vista estructural que ilustra un inversor con una celda de potencia de doble estructura de acuerdo con una realización ejemplar de la presente descripción.

La figura 2 es una vista esquemática que ilustra la relación entre el SMPS y el controlador en un inversor con celda de potencia de doble estructura de acuerdo con una realización ejemplar de la presente descripción.

10 Descripción detallada

Ahora, las realizaciones ejemplares de la presente descripción se describirán en detalle con referencia a los dibujos adjuntos.

15 Al describir la presente descripción, se pueden omitir descripciones detalladas de construcciones o procesos conocidos en la técnica para evitar entorpecer la apreciación de la invención por parte de un experto medio en la técnica con detalles innecesarios con respecto a tales construcciones y funciones conocidas. Se pueden definir términos particulares para describir la invención en el mejor modo conocido por los inventores. Por consiguiente, en los dibujos, el tamaño y los tamaños relativos de las capas, regiones y/u otros elementos pueden exagerarse o reducirse para mayor claridad. Los mismos números se refieren a los mismos elementos en todas partes y se omitirán las explicaciones duplicadas. El significado de términos o palabras específicos utilizados en la descripción y las reivindicaciones no debe limitarse al sentido literal o comúnmente empleado, sino que debe interpretarse o puede ser diferente de acuerdo con la intención de un usuario u operador y los usos habituales. Por lo tanto, la definición de los términos o palabras específicos debe basarse en los contenidos de la descripción.

20 La Figura 1 es una vista estructural que ilustra un inversor con celda de potencia de doble estructura de acuerdo con una realización ejemplar de la presente descripción, y la Figura 2 es una vista esquemática que ilustra la relación entre el SMPS y el controlador en un inversor con celda de potencia de doble estructura de acuerdo con una realización ejemplar de la presente descripción.

30 Con referencia a las Figuras 1 y 2, un inversor con celda de potencia de doble estructura está configurado de tal manera que cada fase se forma conectando en serie una pluralidad de celdas de potencia operadas al estar conectadas a un transformador de cambio de fase (20) que suministra potencia independiente y recibe una potencia suministrada desde el transformador de cambio de fase (20), donde cada fase suministra potencia a un motor multifásico (30).

35 En este momento, la pluralidad de celdas de potencia pueden estar dispuestas en una celda de potencia de 3 niveles, 9 celdas (11-19), y cada una de las celdas de potencia (11-19), según lo confirma la estructura de la celda de potencia (10) en la Figura 2, tiene una estructura doble formada con una primera y segunda regiones de celda de potencia (10a, 10b). Adicionalmente, un inversor (1) con celda de potencia de doble estructura puede incluir un primer SMPS (210) conectado a una primera región de la celda de potencia (10a), un segundo SMPS (220) conectado a una segunda región de la celda de potencia y un controlador (300) configurado para controlar el primer y segundo SMPS (210, 220).

40 En este momento, la primera región de la celda de potencia (10a) puede incluir una primera unidad de rectificación (110), un primer capacitor (130), y una primera unidad inversora (150), y la segunda región de la celda de potencia (10b) puede incluir una segunda unidad de rectificación (120), un segundo capacitor (140) y una segunda unidad inversora (160), donde la configuración de la primera región de la celda de potencia (10a) y la configuración de la segunda región de la celda de potencia (10b) pueden operarse independientemente.

45 La primera unidad de rectificación (110) recibe un potencia independiente del transformador de cambio de fase (20) para rectificar una potencia de CA trifásica, e incluye un diodo y tiristores (SCR1-SCR3) para la prevención de la corriente de entrada. El primer capacitor (130) está conectado a la primera unidad de rectificación (110) para suavizar el voltaje rectificado por la primera unidad de rectificación (110), y el segundo capacitor (140) está conectado a la segunda unidad de rectificación (120) para suavizar el voltaje rectificado por la segunda unidad de rectificación (120), por lo que se genera un primer voltaje de enlace de CC y un segundo voltaje de circuito intermedio de CC, respectivamente. En este momento, el primer capacitor (130) y el segundo capacitor (140) están conectados en serie.

50 El primer SMPS (210) genera señales de activación del tiristor (SCR_G1-SCR_G3) para eliminar el accionamiento de los tiristores (SCR1-SCR3) de la primera unidad de rectificación (110) mediante el uso del primer voltaje de circuito intermedio de CC (Enlace_de_CC1) generado por el primer capacitor (130) como una fuente de potencia, y genera además señales de activación del inversor (IGBT1-IGBT4) para controlar el funcionamiento de los inversores unitarios (I1-I4) de la primera unidad inversora (150).

55 Además, el primer SMPS (120) detecta el primer voltaje de circuito intermedio de CC (Enlace_de_CC1) y transmite el primer voltaje de circuito intermedio de CC (Enlace_de_CC1) al controlador (300), y genera señales de activación del

inversor (IGBT1-IGBT4) de los inversores de la unidad (I1- I4) al recibir una señal PWM del controlador (300).

5 Mientras tanto, el segundo SMPS (220) genera señales de activación del tiristor (SCR_G1 -SCR_G3) para eliminar la activación de los tiristores (SCR4-SCR6) de la segunda unidad de rectificación (120) utilizando el segundo voltaje del
circuito intermedio de CC (Enlace_de_CC2) generado por el segundo capacitor (140) como fuente de energía, y
también genera señales de activación del inversor (IGBT5-IGBT8) para controlar el funcionamiento de los inversores
de unidad (I5-I8) de la segunda unidad inversora (160). Además, el segundo SMPS (220) detecta el segundo circuito
intermedio de CC (Enlace_de_CC2) y transmite el segundo circuito intermedio de CC (Enlace_de_CC2) al controlador
10 (300), y genera señales de activación del inversor (IGBT5-IGBT8) de los inversores unitarios (I5-I8) al recibir una señal
de PWM desde el controlador (300).

15 La primera unidad inversora (150) incluye una pluralidad de inversores unitarios (I1-I4) y genera un voltaje de PWM al conmutar cuando recibe las señales de compuerta del inversor (IGBT1-IGBT4) del primer SMPS (210). En este momento, la primera unidad inversora (150) puede incluir conectar en serie un primer grupo inversor (151) y un segundo grupo inversor (152), donde el primer grupo inversor (151) puede incluir una pluralidad de inversores unitarios conectados en serie (12, 14). La segunda unidad inversora (160) incluye una pluralidad de inversores unitarios (I5-I8) y genera un voltaje PWM al conmutar cuando recibe las señales de activación del inversor (IGBT5-IGBT8) del segundo SMPS (220).

20 En este momento, la segunda unidad inversora (160) puede incluir conectar en paralelo un tercer grupo inversor (161) y un cuarto grupo inversor (162), donde el tercer grupo inversor (161) puede incluir una pluralidad de inversores unitarios conectados en serie (15, 17), y el cuarto grupo inversor (162) puede incluir una pluralidad de inversores unitarios conectados en serie (16, 18). Mientras tanto, la primera y segunda unidades inversoras (150, 160) están conectadas en serie, y una señal en un punto de contacto conectado por el primer y segundo inversores (150, 160) se emite como voltaje de PWM.
25

30 Es decir, el primer grupo inversor (151) de la primera unidad inversora (150) y el tercer grupo inversor (161) de la segunda unidad inversora (160) se contactan mutuamente en un primer punto de contacto (S1), y el segundo grupo inversor (152) de la primera unidad inversora (150) y el cuarto grupo inversor (162) de la segunda unidad inversora (160) se contactan mutuamente en un segundo punto de contacto (S2).

35 En este momento, una señal en el primer punto de contacto (S1) y el segundo punto de contacto (S2) se emiten como voltajes de PWM de la celda de potencia (10). El controlador (300) envía las señales de PWM al primer y segundo SMPS (210, 220), donde el primer y segundo SMPS (210, 220) generan las señales de activación del inversor (IGBT1-IGBT8) en respuesta a la señal de PWM.

40 Mientras tanto, aunque la modalidad ilustrativa de la presente descripción ha descrito una configuración donde se incluye un único controlador (300) para controlar tanto el primer como el segundo SMPS (210, 220), la presente descripción no se limita a esto, y pueden incluirse dos controladores para controlar el primer y segundo SMPS (210, 220) respectivamente.

45 De acuerdo con la presente descripción configurada de esta manera, cuando se forma una sola celda de potencia de doble estructura con dos celdas de potencia que usan una entrada convencional de 635 V, y se emite un voltaje en un punto de contacto mutuamente conectado por la unidad inversora de la celda de potencia de doble estructura como un voltaje de PWM, se puede hacer una celda de potencia que funciona cuando recibe 1270 V.

50 Además, de acuerdo con la configuración descrita de esta manera, se puede usar un SMPS para controlar una celda de potencia que recibe una entrada convencional de voltaje de 535V, de tal manera que se puede reducir el costo de desarrollo adicional para el desarrollo de un SMPS separado para la celda de potencia que funciona al recibir un alto voltaje de 1270 V, y el costo de fabricación.

Además, cuando se emplea un controlador para controlar dos SMPS, el uso del controlador se puede reducir para reducir el costo de fabricación y el volumen del inversor.

REIVINDICACIONES

1. Un inversor con celda de potencia de doble estructura, el inversor comprende:
 una pluralidad de celdas de potencia, cada una con una pluralidad de regiones de la celda de potencia, donde
 cada fase de potencia se forma conectando en serie una pluralidad de celdas de potencia, y cada una de la
 pluralidad de celdas de potencia está configurada para recibir una potencia suministrada por un transformador
 de cambio de fase (20):
 caracterizado porque cada celda de potencia comprende:
 un primer SMPS (Suministro de Energía de Modo Conmutado, 210) conectado a una primera región (10a), un
 segundo SMPS (220) conectado a una segunda región (10b) y un controlador (300) conectado al primer y
 segundo SMPS (210, 220),
 en donde la primera región (10a) se configura para incluir una primera unidad de rectificación (110), un primer
 capacitor (130) y una primera unidad inversora (150), y la segunda región (10b) se configura para incluir una
 segunda unidad de rectificación (120), un segundo capacitor (140) y una segunda unidad inversora (160), en
 donde el primer capacitor (130) y el segundo capacitor (140) se conectan en serie,
 en donde el controlador (300) se configura para controlar el primer SMPS (210) y el segundo SMPS (220),
 en donde el primer SMPS (210) se dispone para generar señales de activación del inversor para controlar la
 primera unidad inversora (150) al recibir una primera señal de control desde el controlador (300),
 en donde el segundo SMPS (220) se dispone para generar señales de activación del inversor para controlar la
 segunda unidad inversora (160) al recibir una segunda señal de control desde el controlador (300),
 en donde cada una de la primera unidad de rectificación (110) y la segunda unidad de rectificación (120) se
 configura para incluir una pluralidad de tiristores (SCR1- SCR3, SCR4-SCR6) para evitar la corriente de
 entrada, y
 en donde el primer SMPS (210) se dispone para generar señales de activación del tiristor para accionar los
 tiristores (SCR1-SCR3) de la primera unidad de rectificación (110) usando el primer voltaje de enlace de CC
 generado por el primer capacitor como fuente de energía, y el segundo SMPS (220) está dispuesto para generar
 señales de activación del tiristor para accionar los tiristores (SCR4-SCR6) de la segunda unidad de rectificación
 (120) utilizando el segundo voltaje de enlace de CC generado por el segundo capacitor como fuente de energía,
 en donde la primera unidad inversora (150) incluye el primer y segundo grupos inversores (151, 152) cada uno
 formado con una pluralidad de inversores unitarios, y la segunda unidad inversora (160) incluye un tercer y un
 cuarto grupos inversores (161, 162) cada uno formado con una pluralidad de inversores unitarios,
 en donde el primer grupo inversor (151) se conecta en serie al tercer grupo inversor (161) en un primer punto
 de contacto y el segundo grupo inversor (152) se conecta en serie al cuarto grupo inversor (162) en un segundo
 punto de contacto.
2. El inversor de acuerdo con la reivindicación 1, en donde la primera unidad de rectificación (110) se configura
 para llevar a cabo la rectificación al recibir potencia del transformador de cambio de fase (20), el primer
 capacitor (130) se configura para generar el primer voltaje de enlace de CC suavizando un voltaje rectificado
 cuando se conecta a la primera unidad de rectificación (110), y la primera unidad inversora (150) se configura
 para generar una tensión de PWM cuando conmuta en respuesta al control del primer SMPS (210).
3. El inversor de acuerdo con la reivindicación 2, en donde la segunda unidad de rectificación (120) está
 configurada para realizar la rectificación cuando recibe una potencia del transformador de cambio de fase (20),
 el segundo condensador (140) está configurado para generar el segundo voltaje de enlace de CC al suavizar
 un voltaje rectificado cuando se conecta a la segunda unidad de rectificación (120), y la segunda unidad
 inversora (160) está configurada para generar un voltaje PWM cuando conmuta en respuesta al control del
 segundo SMPS (220).
4. El inversor de acuerdo con la reivindicación 1, en donde una señal en el primer punto de contacto y una señal
 en el segundo punto de contacto se emiten como señales de PWM de las celdas de potencia.
5. El inversor de acuerdo con cualquier reivindicación de la 1 a la 4, en donde el controlador (300) es un único
 controlador formado para controlar tanto el primer como el segundo SMPS (210, 220).

Figura 1

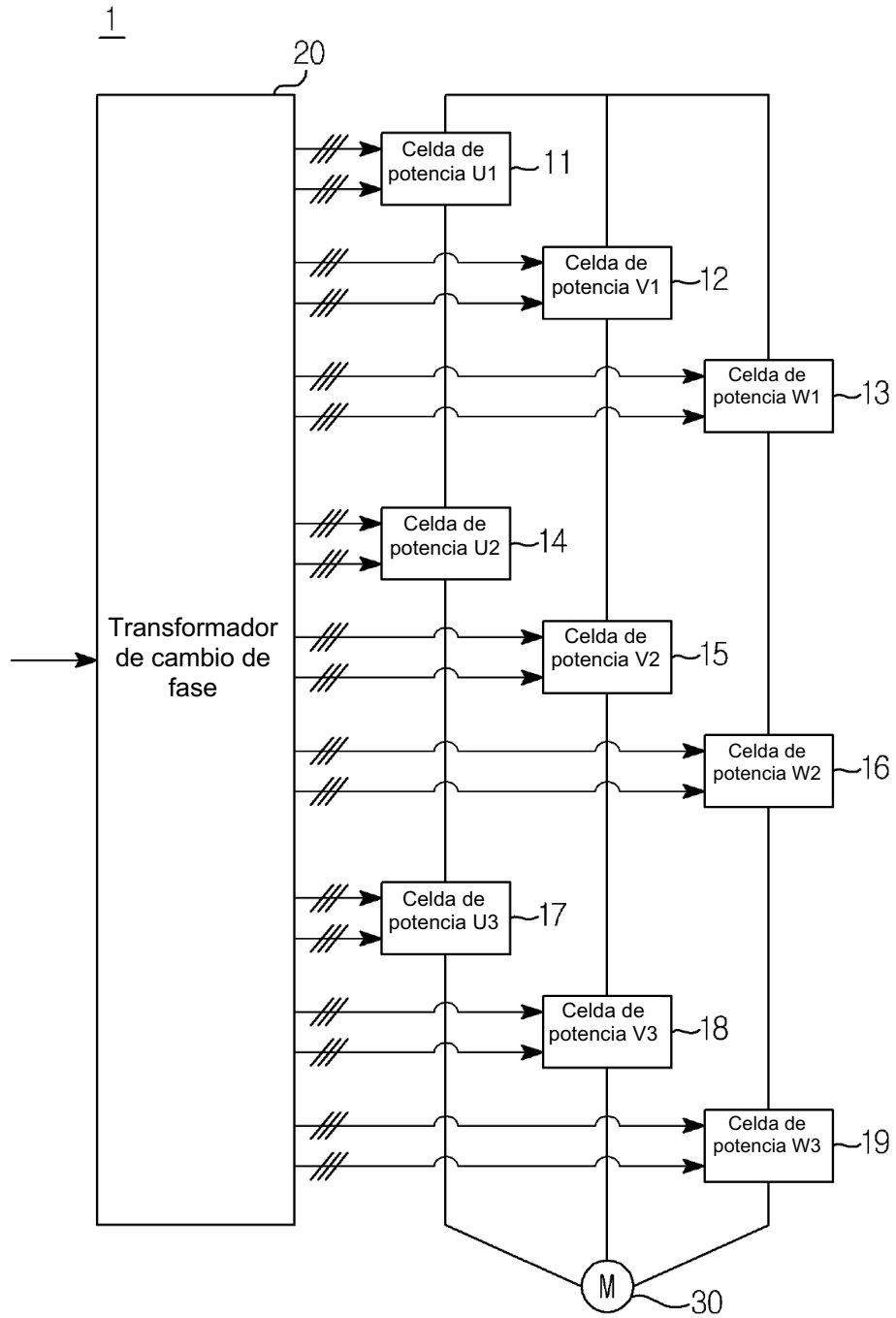


Figura 2

