

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 790 899**

51 Int. Cl.:

**H02H 1/00**

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **18.12.2009 PCT/IB2009/007811**

87 Fecha y número de publicación internacional: **24.06.2010 WO10070436**

96 Fecha de presentación y número de la solicitud europea: **18.12.2009 E 09805821 (7)**

97 Fecha y número de publicación de la concesión europea: **15.04.2020 EP 2368302**

54 Título: **Interruptor de circuito por falla de arco y procedimiento que proporciona un rechazo de disparo molesto mejorado**

30 Prioridad:

**19.12.2008 US 339516**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**29.10.2020**

73 Titular/es:

**EATON INTELLIGENT POWER LIMITED (100.0%)  
30 Pembroke Road  
Dublin 4, IE**

72 Inventor/es:

**PARKER, KEVIN, L. y  
MILLER, THEODORE, J.**

74 Agente/Representante:

**ISERN JARA, Jorge**

ES 2 790 899 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Interrupción de circuito por falla de arco y procedimiento que proporciona un rechazo de disparo molesto mejorado

5 **Antecedentes****Campo**

10 El concepto divulgado se refiere generalmente a interruptores de circuito y, más particularmente, a interruptores de circuito por falla de arco. El concepto divulgado se refiere además a procedimientos para detectar fallas de arco.

**Información de los antecedentes**

15 Los interruptores de circuito se usan para proteger los circuitos eléctricos de daños debidos a una condición de sobrecorriente, tal como una condición de sobrecarga o un cortocircuito de nivel relativamente alto o una condición de falla. En los interruptores de circuito pequeños, comúnmente conocidos como interruptores de circuito en miniatura, usados para aplicaciones residenciales y comerciales ligeras, tal protección típicamente es proporcionada por un dispositivo de disparo termomagnético. Este dispositivo de disparo incluye un bimetálico, que se calienta y se dobla en respuesta a una condición de sobrecorriente persistente. El bimetálico, a su vez, desbloquea un mecanismo operativo accionado por resorte, que abre los contactos separables del interruptor de circuito para interrumpir el flujo de corriente en el sistema de energía protegido.

20 Un interruptor de circuito por falla de arco (AFCI) es un dispositivo destinado a mitigar los efectos de las fallas de arco al funcionar para desenergizar un circuito eléctrico cuando se detecta una falla de arco. Los ejemplos no limitantes de AFCI incluyen: (1) interruptores de circuito por falla de arco; (2) interruptores de circuito por falla de arco de recepción/distribución, que están destinados a instalarse en el origen de un circuito de recepción o distribución, tal como un tablero, y que pueden proporcionar protección contra fallas de arco en serie, fallas a tierra y fallas de línea a neutro hasta la salida; (3) interruptores de circuito por falla de arco de circuito de salida, que están destinados a instalarse en una salida de circuito de distribución, tal como una caja de salida, para proporcionar protección de los conjuntos de cables y cables de suministro de energía conectados a él (cuando se proporcionan con tomas de corriente de receptáculo) contra los efectos no deseados del arco eléctrico y que pueden proporcionar protección contra fallas de arco en serie, fallas de línea a tierra y fallas de línea a neutro; (4) interruptores de circuito por falla de arco de cable, que están destinados a conectarse a una salida de receptáculo, para proporcionar protección a un cable de una fuente de energía integral o separada; (5) interruptores de circuito por falla de arco combinados, que funcionan tanto como de recepción/distribución o como un circuito de salida AFCI; y (6) interruptores de circuito por falla de arco portátiles, que están destinados a conectarse a una salida de receptáculo y se proporcionan de una o más salidas.

25 Durante condiciones de falla de arco esporádicas, la capacidad de sobrecarga de un interruptor de circuito convencional no funcionará ya que el valor medio cuadrático (RMS) de la corriente de falla es demasiado pequeño para activar el circuito automático de disparo magnético. La adición de detección de falla de arco electrónico a un interruptor de circuito puede agregar uno de los elementos necesarios para la protección idealmente de falla de arco por pulverización, la salida de un circuito de detección de falla de arco electrónico se dispara directamente y, por lo tanto, abre el interruptor de circuito. Ver, por ejemplo, las patentes de Estados Unidos núms. 6,710,688; 6,542,056; 6,522,509; 6,522,228; 5,691,869; y 5,224,006.

30 Las fallas de arco pueden ser en serie o en paralelo. Los ejemplos de un arco en serie son un cable roto donde los extremos del cable roto están lo suficientemente cerca como para causar un arco eléctrico o una conexión eléctrica relativamente deficiente. Arcos paralelos ocurren entre conductores de diferente potencial, que incluyen, por ejemplo, un conductor de energía y una tierra. A diferencia de una falla de arco en paralelo, las fallas de arco en serie usualmente no crean un aumento en la corriente ya que la falla está en serie con la carga. De hecho, una falla de arco en serie puede resultar en una ligera reducción en la corriente de carga y no ser detectada por la sobrecarga normal y la protección contra sobrecorriente de los dispositivos de protección convencionales. Incluso el arco en paralelo, que puede extraer corriente en exceso de la corriente nominal normal en un circuito, produce corrientes que pueden ser lo suficientemente esporádicas para producir valores RMS menores que los necesarios para producir un disparo térmico, o al menos retrasar la operación. Los efectos de la tensión del arco y la impedancia de la línea a menudo evitan que el arco en paralelo alcance niveles de corriente suficientes para activar la función de disparo instantáneo.

35 Tanto los arcos en serie seguros como los inseguros ocurren en los circuitos de energía, tal como los sistemas de distribución de energía eléctrica (o sistemas de distribución eléctrica). Un ejemplo de arcos en serie seguros ocurre en las escobillas del conmutador de corriente directa (DC) y motores universales. Para minimizar el calentamiento y la erosión del cepillo, los motores universales se diseñan para minimizar la duración neta y, de esta manera, la energía total disipada por el arco eléctrico de conmutación. Los materiales y la forma física de los cepillos del conmutador se eligen para que el arco eléctrico les afecte mínimamente. Por lo tanto, los arcos en serie que ocurren en los motores universales están destinados y cumplen un propósito constructivo.

65

Por el contrario, se sabe que una combinación de procedimientos aleatorios produce un arco en serie involuntario en los sistemas de distribución eléctrica. Los arcos en serie involuntarios pueden volverse peligrosos cuando la duración neta y la disipación total de energía del arco no están controladas, y el calentamiento localizado producido por el arco puede dañar o incluso incendiar cosas cercanas. En consecuencia, los arcos en serie inseguros en los sistemas de distribución eléctrica podrían, teóricamente, provocar la pérdida de propiedades o incluso la vida.

Los arcos que ocurren con seguridad dentro de los motores universales y los arcos en series inseguros que ocurren por azar son exactamente los mismos fenómenos físicos; sin embargo, uno ocurre por diseño y crea un beneficio mientras que el otro es involuntario y puede ser destructivo. Por lo tanto, existe una necesidad de interruptores de circuito que distingan con precisión entre el arco eléctrico en serie seguro (por ejemplo, sin limitarse, en motores universales) y los arcos en serie potencialmente peligrosos involuntarios, y que se disparan en respuesta solo a este último. Esta necesidad se ve agravada por la realidad de que, de todos los arcos en serie en los sistemas de distribución de energía, solo una fracción es la variedad involuntaria e insegura.

Además, el documento US 2008 106 832 A1 se dirige hacia un sistema y un procedimiento para detectar fallas de arco en una línea de energía. El procedimiento puede incluir monitorizar señales de energía asociadas con una línea de energía y filtrar las señales de energía para producir una señal de alta frecuencia y una señal de baja frecuencia. Puede generarse una señal de máscara en base a la señal de baja frecuencia, y la señal de alta frecuencia puede analizarse para extraer una porción de banda ancha de la señal de alta frecuencia. Un contador de fallas puede incrementarse si la magnitud de la porción de banda ancha es aproximadamente mayor que un primer nivel de umbral. Un contador de fallas puede disminuirse si la magnitud de la porción de banda ancha es aproximadamente menor que el primer nivel de umbral. Una señal de disparo se proporciona a un dispositivo de conmutación asociado con la línea de energía si el contador de fallas excede un límite de falla predeterminado.

Hay margen de mejora en los interruptores de circuito por falla de arco.

También hay margen para mejorar los procedimientos de detección de fallas de arco.

### **Sumario**

Estas necesidades y otras se satisfacen mediante realizaciones del concepto divulgado, que mejoran la capacidad de un interruptor de circuito por falla de arco para distinguir fallas de arco en serie peligrosas sin disparos molestos. El interruptor de circuito por falla de arco divulgado se diseña para dispararse solo en respuesta a arcos verdaderamente inseguros.

De acuerdo con la presente invención, se proporcionan un interruptor de circuito por falla de arco como se establece en la reivindicación 1 y procedimientos para detectar una condición de falla de arco como se establece en las reivindicaciones 12 y 13. Se divulgan realizaciones adicionales, entre otras, en las reivindicaciones dependientes. Como un aspecto del concepto divulgado, el interruptor de circuito por falla de arco comprende, entre otros: contactos separables; un mecanismo operativo estructurado para abrir y cerrar los contactos separables; un detector de falla de arco estructurado para detectar una condición de falla de arco operativamente asociada con los contactos separables, comprendiendo el detector de falla de arco: un sensor de corriente sintonizado estructurado para detectar el ruido de banda ancha de una corriente que fluye a través de los contactos separables, un circuito de compresión que incluye una entrada del ruido de banda ancha detectado por el sensor de corriente sintonizado y una salida, el circuito de compresión está estructurado para comprimir el intervalo dinámico del ruido de banda ancha detectado, un detector de mínimos que incluye una entrada de la salida del circuito de compresión y una salida del valor mínimo de la entrada del detector de mínimos y un procesador que incluye una cantidad de entradas y una salida, siendo una de la cantidad de entradas la salida del valor mínimo del detector de mínimos; y un mecanismo de disparo que coopera con la salida del procesador y el mecanismo operativo para abrir los contactos separables en respuesta a la condición de falla de arco detectada.

El procesador puede estructurarse para ingresar la salida del detector de mínimos sincrónico con un semiciclo de corriente alterna, comparar un perfil de la salida del detector de mínimos versus el ángulo de fase del semiciclo de corriente alterna con una pluralidad de perfiles asociados operativamente con arcos en serie y determinar si cada semiciclo de corriente alterna corresponde a uno de la pluralidad de perfiles.

El detector de falla de arco puede comprender un detector de cruce por cero estructurado para sincronizar el procesador con una pluralidad de semiciclos de línea. El procesador puede comprender un convertidor analógico a digital estructurado para ingresar y convertir la salida del detector de mínimos, y una rutina estructurada para ingresar y restablecer la salida del detector de mínimos una pluralidad de veces para cada uno de los semiciclos de línea.

La salida del detector de mínimos puede ser proporcional al mínimo del logaritmo de la envolvente del ruido de banda ancha detectado; la salida del detector de mínimos puede estructurarse para aumentar en respuesta al ruido continuo de banda ancha de la condición de falla de arco; y la salida del detector de mínimos puede estructurarse para no aumentar en respuesta al ruido no continuo de banda ancha.

Como otro aspecto del concepto divulgado, un procedimiento para detectar una condición de falla de arco de un circuito de energía de corriente alterna que tiene una pluralidad de semiciclos comprende: detectar el ruido de banda ancha de una corriente que fluye en el circuito de energía; comprimir el intervalo dinámico del ruido de banda ancha detectado; detectar un mínimo del ruido de banda ancha comprimido y detectado para una pluralidad de muestras para cada uno de los semiciclos; determinar un valor mínimo del mínimo del ruido de banda ancha comprimido y detectado para las muestras para cada uno de los semiciclos; determinar un valor máximo del mínimo del ruido de banda ancha comprimido y detectado para las muestras para cada uno de los semiciclos; determinar un valor de intervalo dinámico a partir de la diferencia entre el valor máximo y el valor mínimo; determinar un recuento de la cantidad de muestras que exceden un primer valor predeterminado para cada uno de los semiciclos de línea; determinar una condición definida por: (a) el valor de intervalo dinámico es mayor que un segundo valor predeterminado, (b) el valor mínimo ocurre en una de una pluralidad de muestras al comienzo de uno de los semiciclos de línea correspondientes o en una pluralidad de muestras al final del correspondiente de los semiciclos de línea, y (c) el recuento de la cantidad de muestras que excede el primer valor predeterminado es mayor que un tercer valor predeterminado; aumentar un acumulador en respuesta a la condición que se cumple o disminuir el acumulador en respuesta a la condición que no se cumple; y detectar la condición de falla de arco cuando el acumulador excede un cuarto valor predeterminado.

Como otro aspecto del concepto divulgado, un procedimiento para detectar una condición de falla de arco de un circuito de energía de corriente alterna que tiene una pluralidad de semiciclos comprende: detectar el ruido de banda ancha de una corriente que fluye en el circuito de energía; comprimir el intervalo dinámico del ruido de banda ancha detectado; detectar un mínimo del ruido de banda ancha comprimido y detectado para una pluralidad de muestras para cada uno de los semiciclos; determinar un valor mínimo del mínimo del ruido de banda ancha comprimido y detectado para las muestras para cada uno de los semiciclos; determinar un valor máximo del mínimo del ruido de banda ancha comprimido y detectado para las muestras para cada uno de los semiciclos; determinar un valor de intervalo dinámico a partir de la diferencia entre el valor máximo y el valor mínimo; determinar una diferencia máxima entre los valores subsecuentes del mínimo del ruido de banda ancha comprimido y detectado para cada uno de los semiciclos de línea; determinar un recuento de una cantidad del mínimo del ruido de banda ancha comprimido y detectado que es menor que un primer valor predeterminado para cada uno de los semiciclos de línea más una cantidad del mínimo del ruido de banda ancha comprimido y detectado que es mayor que un segundo valor predeterminado para cada uno de los semiciclos de línea; determinar una condición definida por: (a) el valor de intervalo dinámico es mayor que un tercer valor predeterminado, (b) el último recuento es mayor que un cuarto valor predeterminado, (c) la diferencia máxima es mayor que un quinto valor predeterminado, (d) la diferencia máxima ocurre después de una primera muestra al comienzo de uno de los semiciclos de línea correspondientes, y (e) la diferencia máxima ocurre antes de una pluralidad de muestras al final del correspondiente de los semiciclos de línea; aumentar un acumulador en respuesta a la condición que se cumple o disminuir el acumulador en respuesta a la condición que no se cumple; y detectar la condición de falla de arco cuando el acumulador excede un sexto valor predeterminado.

**Breve descripción de los dibujos**

Puede obtenerse una comprensión completa del concepto divulgado de la siguiente descripción de las realizaciones preferentes cuando se lee junto con los dibujos adjuntos en los que:

La Figura 1 es un gráfico del logaritmo del ruido de línea de energía de banda ancha demodulado producido por la conmutación del motor universal.

La Figura 2 es un gráfico del logaritmo del ruido de línea de energía de banda ancha demodulado producido por la conmutación electrónica de energía.

La Figura 3 es un gráfico del logaritmo del ruido de línea de energía de banda ancha demodulado producido por un arco en serie con una resistencia.

La Figura 4 es un diagrama de bloques en forma esquemática de un interruptor de circuito por falla de arco de acuerdo con realizaciones del concepto divulgado.

La Figura 5 es un gráfico de la corriente de línea, el logaritmo del ruido de línea de energía de banda ancha demodulado, la salida de un detector de mínimos y la salida del detector de mínimos convertido de analógico a digital para el ruido de línea de energía producido por un arco en serie con un motor de conmutación.

La Figura 6 es un gráfico de tensión de arco, de corriente de arco, de ruido de banda ancha medido por un sensor de corriente sintonizado y de salida de un detector de mínimos para un arco en serie con una carga resistiva.

La Figura 7A es un gráfico de 32 períodos de muestra de un semiciclo de corriente alterna versus recuentos de la salida de un detector de mínimos para un evento de arco en serie, que se normaliza por los valores máximos y mínimos de recuentos que ocurrieron durante el semiciclo.

La Figura 7B es un gráfico de 32 períodos de muestra de un semiciclo de corriente alterna versus recuentos de la salida de un detector de mínimos para un evento de arco en serie que incluye valores de desviación estándar, mínima, promedio y máxima, que se normaliza por los valores máximo y mínimo de los recuentos que ocurrieron durante el semiciclo.

La Figura 8A es un gráfico de 32 períodos de muestra de un semiciclo de corriente alterna versus recuentos de la salida del detector de mínimos para un transitorio inicial de un par de bombillas fluorescentes con un balasto magnético, que se normaliza por los valores máximo y mínimo de recuentos que ocurrieron durante el semiciclo.

La Figura 8B es un gráfico de 32 períodos de muestra de un semiciclo de corriente alterna versus recuentos de la salida del detector de mínimos para un transitorio inicial de un par de bombillas fluorescentes con un balasto

magnético que incluye valores de desviación estándar, mínima, promedio y máxima, que se normaliza por los valores máximo y mínimo de recuentos que ocurrieron durante el semiciclo.

Las Figuras 9A, 9B, 10A, 10B, 11A, 11B y 11C son diagramas de flujo de rutinas para el procesador de la Figura 4.

5 La Figura 12 es un gráfico de señales para un arco en serie con una carga resistiva que incluye la salida del detector de mínimos como muestra por el procesador de la Figura 4, el intervalo dinámico de la salida del detector de mínimos para cada semiciclo y un umbral para el intervalo dinámico mínimo, un recuento de muestras compatibles que exceden un umbral del arco eléctrico, ya sea si el piso del valor del detector de mínimos cae dentro de la posición esperada para un semiciclo particular, el acumulador de arco en serie, un valor umbral de disparo y una señal de estado de disparo.

10 La Figura 13 es un gráfico del ruido neto detectado por el sensor de corriente sintonizada y la salida del detector de mínimos de la Figura 4 para un arco en serie con una carga resistiva en paralelo con un motor de conmutación universal.

15 **Descripción de las realizaciones preferentes**

Como se emplea en la presente memoria, el término "cantidad" significará uno o un número entero mayor que uno (es decir, una pluralidad).

20 Como se emplea en la presente memoria, el término "procesador" significa un dispositivo analógico y/o digital programable que puede almacenar, recuperar y procesar datos; un ordenador; una estación de trabajo; un ordenador personal; un microprocesador; un microcontrolador; un microordenador; una unidad central de procesamiento; un ordenador central; un mini ordenador; un servidor; un procesador en red; o cualquier dispositivo o aparato de procesamiento adecuado.

25 Como se emplea en la presente memoria, el término "sensor de corriente sintonizado" significa un sensor de corriente (por ejemplo, sin limitarse, un transformador de corriente) estructurado para detectar el ruido de banda ancha de una corriente a una frecuencia predefinida o a un intervalo predefinido de frecuencias. Tal frecuencia o frecuencias predefinidas son sustancialmente mayores que una frecuencia de línea correspondiente (por ejemplo, sin limitarse, 60 Hz). El intervalo de frecuencias puede, por ejemplo, ser fijo o puede cambiarse dinámicamente (por ejemplo, sin limitarse, por un procesador).

30 Como se emplea en la presente memoria, el término "intervalo dinámico" significa la relación o diferencia entre los valores más pequeños y más grandes posibles de una cantidad variable (por ejemplo, sin limitarse, amplitud; magnitud).

35 Como se emplea en la presente memoria, el término "circuito de compresión" o "compresión" significa un circuito estructurado para comprimir el intervalo dinámico de una señal. Por ejemplo y sin limitarse, la compresión o compresión del intervalo dinámico reduce el intervalo dinámico de una señal. Un ejemplo no limitante de un circuito de compresión es un demodulador (por ejemplo, se aplica una función logarítmica a la envolvente de la señal de salida de un sensor, donde la envolvente es producida por un demodulador u otro receptor de modulación de amplitud adecuado) amplificador logarítmico estructurado para rectifique una señal y realizar una conversión logarítmica en la amplitud de una versión filtrada de tal señal rectificada.

40 El concepto divulgado se describe en asociación con un interruptor de circuito por falla de arco unipolar (AFCI) 50, aunque el concepto divulgado es aplicable a AFCIs que tienen cualquier cantidad de polos.

45 Los arcos en serie generan ruido de línea de energía de alta frecuencia de banda ancha. Los arcos de conmutación en motores consisten en una serie de arcos discretamente espaciados y de corta duración, que golpean y apagan repetidamente durante cada semiciclo. Estos arcos se manifiestan por una serie de ráfagas de ruido de banda ancha discretamente espaciadas y de muy corta duración en la línea de energía. De manera similar, las cargas con electrónica de energía producen ruido de banda ancha como un resultado de la conmutación de corriente en los dispositivos de conmutación. Estos eventos de conmutación se manifiestan además por una serie de ráfagas de ruido de banda ancha discretamente espaciadas y de muy corta duración en la línea de energía. Los arcos en serie los cuales consisten de relativamente muchos pulsos breves cuyo tiempo de conducción neto es relativamente pequeño en comparación con el período del semiciclo de la tensión fuente disipa mucha menos energía que los arcos en serie que son continuos y persisten en una fracción considerable de cada semiciclo.

50 Las firmas típicas de ruido de banda ancha producidas por el motor de conmutación universal y la conmutación electrónica de energía se muestran en las Figuras 1 y 2, respectivamente. El gráfico 2 de la Figura 1 se produce mediante el uso de una lijadora de mano adecuada (no se muestra) y demuestra la naturaleza discreta del ruido de línea de energía producido por la conmutación del motor. El gráfico 2 incluye el logaritmo del ruido de línea de energía de banda ancha demodulada 10.

El gráfico 12 de la Figura 2 se produce mediante el uso de una aspiradora (no se muestra) y demuestra la naturaleza discreta del ruido de línea de energía producido por la conmutación electrónica de energía. El gráfico 12 incluye el logaritmo del ruido de línea de energía de banda ancha demodulada 20.

5 En lugar de golpear y apagar muchas veces por semiciclo, se cree que los arcos en serie peligrosos (por ejemplo, sin limitarse, los que resultan de los procedimientos de prueba de UL 1699) golpean y apagan una vez por semiciclo y persisten en una porción sustancial de cada semiciclo. En consecuencia, se cree que los arcos en serie peligrosos están indicados de forma única por ráfagas continuas de ruido de banda ancha que duran una porción sustancial de cada semiciclo.

10 El gráfico 22 de la Figura 3 muestra una firma típica de ruido de banda ancha producida por un arco en serie. En particular, la firma de ruido de banda ancha es producida por un arco en serie con una resistencia de 5 A (no se muestra), generada mediante el uso de un generador de arco de electrodo opuesto (no se muestra) especificado por UL1699. Esto demuestra la naturaleza continua del ruido de línea de energía producido por el arco eléctrico en serie. El gráfico 22 incluye el logaritmo del ruido de línea de energía de banda ancha demodulada 30.

En referencia a la Figura 4, el AFCI 50 incluye contactos separables 52, un mecanismo operativo 54 estructurado para abrir y cerrar los contactos separables 52 y un detector de falla de arco 56 estructurado para detectar una condición de falla de arco asociada operativamente con los contactos separables 52. El detector de falla de arco 56 incluye un sensor de corriente sintonizado 58 estructurado para detectar el ruido de banda ancha de una corriente que fluye a través de los contactos separables 52, un circuito de compresión, tal como, por ejemplo y sin limitarse, un amplificador logarítmico demodulador 60, que incluye una entrada 62 de ruido de banda ancha detectado 64 del sensor de corriente sintonizado 58 y una salida 65. El circuito de compresión 60 está estructurado para comprimir el intervalo dinámico del ruido de banda ancha detectado 64. Un detector de mínimos 66 incluye una entrada 68 de la salida del circuito de compresión 65 y una salida 70 del valor mínimo de la entrada del detector de mínimos 68. Un procesador 72 incluye una cantidad de entradas 74 y una salida 76. Una de las entradas 74 es la salida de valor mínimo 70 del detector de mínimos 66. Un mecanismo de disparo 78 coopera con la salida del procesador 76 y el mecanismo operativo 54 para abrir los contactos separables 52 en respuesta a la condición de falla de arco detectada.

### 30 **Ejemplo 1**

El sensor de corriente sintonizado 58 está estructurado para emitir el ruido de banda ancha detectado 64, que es proporcional a la energía eléctrica, que se propaga a lo largo de la línea de energía.

### 35 **Ejemplo 2**

El sensor de corriente sintonizado 58 es un transformador de corriente estructurado para resonar a aproximadamente 15 MHz.

### 40 **Ejemplo 3**

El amplificador logarítmico demodulador 60 está estructurado para rectificar el ruido de banda ancha detectado 64 y realizar una conversión logarítmica de la amplitud del ruido de banda ancha detectado rectificado. Alternativamente, la función de conversión logarítmica podría reemplazarse por otra función no lineal adecuada que tenga un efecto neto de comprimir el intervalo dinámico del ruido de banda ancha detectado rectificado.

### **Ejemplo 4**

50 El procesador 72 está estructurado para ingresar periódicamente (por ejemplo, sin limitarse, 32 veces por semiciclo de corriente alterna) la salida del detector de mínimos 70. Como se discutirá más abajo, en relación con las Figuras 9A, 9B, 10A, 10B, 11A, 11B y 11C, el procesador 72 está estructurado además para ingresar la salida del detector de mínimos 70 sincrónica con el semiciclo de corriente alterna, comparar un perfil de la salida del detector de mínimos 70 versus el ángulo de fase del semiciclo de corriente alterna contra una pluralidad de perfiles de alta frecuencia asociados operativamente con arcos en serie peligrosos, y determinar si cada semiciclo de corriente alterna corresponde a uno de la pluralidad de perfiles. Si ocurre una cantidad suficiente de semiciclos que indican un arco eléctrico de serie dentro de un intervalo de tiempo predeterminado, entonces el procesador 72 hace que la salida 76 dispare para abrir los contactos separables 52.

### 60 **Ejemplo 5**

65 El detector de mínimos 66 es un detector de mínimos analógico estructurado para rechazar pulsos de alta frecuencia discretamente espaciados del ruido de banda ancha detectado 64. Los pulsos de alta frecuencia discretamente espaciados del ruido de banda ancha detectado 64 pueden generarse por uno de un motor universal (por ejemplo, en relación con la Figura 1) y una fuente de energía (por ejemplo, en relación con la Figura 2). El detector de mínimos analógico está estructurado para pasar pulsos de alta frecuencia relativamente duraderos del ruido de banda ancha detectado 64 desde una condición de falla de arco (por ejemplo, en relación con la Figura 3). Por el contrario, el

detector de mínimos analógico está estructurado para rechazar los pulsos de alta frecuencia de arcos "seguros" discretamente espaciados y de vida relativamente corta.

**Ejemplo 6**

5 Como se muestra en la Figura 4, el detector de falla de arco 56 puede incluir un sensor de corriente de línea (por ejemplo, sin limitarse, 60 Hz) 80 que incluye una salida 82 estructurada para emitir una señal 84 proporcional a la corriente de línea. Una de las entradas 74 del procesador 72 es la salida del sensor de corriente de línea 82. El procesador 72 incluye un convertidor analógico a digital (ADC) 86 estructurado para ingresar y convertir periódicamente la salida del sensor de corriente de línea 82.

**Ejemplo 7**

15 El detector de falla de arco 56 puede incluir un detector de cruce por cero de tensión de línea 88 (por ejemplo, sin limitarse, línea a neutro) estructurado para sincronizar el procesador 72 con una tensión de línea.

**Ejemplo 8**

20 El procesador 72 puede incluir un ADC 90 estructurado para ingresar y convertir la salida del detector de mínimos 70.

**Ejemplo 9**

25 El procesador puede incluir una rutina 92 (Figuras 9A-9B) estructurada para ingresar y restablecer la salida del detector de mínimos 70 una pluralidad de veces para cada uno de los semiciclos de línea. Por lo tanto, la salida del detector de mínimos analógico 70, que rastrea el valor mínimo de la salida del amplificador logarítmico demodulador 65, es introducida periódicamente por el procesador 72 mediante el uso del ADC 90. El detector de mínimos 66 puede restablecerse mediante la salida 94 del procesador 72.

**Ejemplo 10**

30 La salida del detector de mínimos 70 es proporcional al mínimo del logaritmo de la envolvente del ruido de banda ancha detectado 64. La salida del detector de mínimos 70 está estructurada para aumentar en respuesta al ruido continuo de banda ancha de una condición de falla de arco. Por el contrario, la salida del detector de mínimos 70 está estructurada para no aumentar en respuesta al ruido de banda ancha no continuo desde un arco "seguro".

**Ejemplo 11**

35 Como se discutirá más abajo en relación con las Figuras 9A, 9B, 10A, 10B, 11A, 11B y 11C, el procesador 72 está estructurado para determinar si una cantidad predeterminada de semiciclos de corriente alterna indica un arco eléctrico de serie que ocurre dentro de un intervalo de tiempo predeterminado, y para configurar a manera de respuesta la salida del procesador 76 para abrir a manera de respuesta los contactos separables 52.

**Ejemplo 12**

45 La Figura 5 muestra cómo el ejemplo del amplificador logarítmico demodulador 60 coopera con el detector de mínimos 66 de la Figura 4 para rechazar las firmas de arcos seguros (por ejemplo, sin limitarse, ruido del motor de conmutación) mientras pasa señales que pueden indicar arcos eléctricos en serie peligrosos.

50 Mediante el uso de la información del detector de cruce por cero de tensión de línea a neutro 88 de la Figura 4, el procesador 72 se sincroniza, para que muestree la salida del detector de mínimos 70 con el ADC 90 y restablezca el detector de mínimos 66, por ejemplo y sin limitarse, 32 veces por semiciclo, aunque puede emplearse cualquier velocidad adecuada de reinicio. El amplificador logarítmico demodulador 60 detecta el ruido de conmutación de la lijadora de mano. Sin embargo, el ruido de conmutación se limita a ráfagas de duración relativamente corta, ninguna de las cuales dura más que, por ejemplo, 1/32 de semiciclo. En consecuencia, la salida del detector de mínimos analógico 70 y los valores analógicos muestreados por el procesador ADC 90 rastrean el mínimo del ruido de conmutación de la lijadora de mano, que es aproximadamente igual al ruido del "piso" en un alimentador de distribución (no se muestra) (es decir, la salida del detector de mínimos 70 cuando no hay corriente de arco eléctrico u otra fuente de ruido de banda ancha en el alimentador de distribución).

**Ejemplo 13**

60 En la Figura 5, el amplificador logarítmico demodulador 60 detecta el ruido de un arco en serie con la misma lijadora de mano adecuada (no se muestra). El generador de arco de electrodo opuesto (no se muestra) de UL1699 produce un arco en serie con la lijadora de mano. El gráfico 112 de la Figura 5 incluye la corriente de línea 114, el logaritmo 116 de ruido de línea de energía de banda ancha demodulada, la salida del detector de mínimos 118 y la salida del detector de mínimos convertida de analógico a digital 120. Aquí, el ruido de banda ancha del arco es continuo y abarca

varios períodos de restablecimiento del detector de mínimos. En consecuencia, la salida del detector de mínimos 118 y los valores analógicos muestreados por el procesador ADC 90 rastrean por muestra el mínimo del ruido del arco en serie, que es claramente más alto que el ruido del "piso" sin corriente del alimentador de distribución (no se muestra).

5 **Ejemplo 14**

La Figura 6 muestra las propiedades del ruido de banda ancha generado por los arcos en serie en los sistemas de CA, incluida la corriente de línea de corriente alterna (por ejemplo, 60 Hz) de un arco en serie con una carga resistiva de 5 ARMS (no se muestra) (por ejemplo, un arco en serie con tal carga resistiva y generada mediante el uso del procedimiento de trayectoria carbonizada de UL1699). El gráfico 122 de la Figura 6 incluye la tensión de arco 124 a través del arco en serie (no se muestra), la corriente de arco 126, el ruido de banda ancha 128 emitido por el sensor de corriente sintonizado 58 de la Figura 4 y la salida del detector de mínimos 130 (por ejemplo, 70 de la Figura 4). Cuando la tensión de la fuente de energía de AC es insuficiente para sostener un arco en serie, hay un período durante el cual la tensión del arco es igual al tensión de la fuente de AC y hay poca corriente de línea y no hay ruido de banda ancha (se muestra como "Sin arco eléctrico" 132). A medida que la tensión de la fuente de energía de AC aumenta y se acerca a la tensión mínima necesaria para sostener un arco en serie, se produce un período de ruido de banda ancha pronunciado (que se muestra como "Golpes de arco" 134). Cuando la tensión de la fuente de energía de AC se vuelve suficientemente alta, la tensión del arco se sujeta de aproximadamente 30 a 40 VDC, el arco en serie comienza a conducir y hay un período de ruido continuo de banda ancha y reducido (se muestra como "Conductos de arco" 136). A medida que la tensión de la fuente de energía de AC cae y se acerca a la tensión mínima necesaria para sostener un arco, se produce un segundo período de ruido de banda ancha pronunciado (se muestra como "Arco apagado" 138). Finalmente, la tensión de la fuente de energía de AC cae por debajo de la tensión de arco mínima y la corriente de línea y el ruido de banda ancha cesan (se muestra como "Sin arco eléctrico" 132). En consecuencia, será evidente a partir de la Figura 6 que el ruido de banda ancha asociado con el arco eléctrico en serie se modula periódicamente con la tensión de la fuente de energía de AC.

La salida del detector de mínimos 70 como muestra el procesador 72 de la Figura 4 también se muestra en 130 en la Figura 6. Esta salida 70,130 es proporcional al mínimo del logaritmo de la envolvente del ruido de banda ancha detectado 64. La salida del detector de mínimos 70 "aumenta" cuando hay ruido continuo de banda ancha, lo que indica un arco eléctrico, y no "aumenta" cuando no hay ruido continuo de banda ancha y arco eléctrico en serie. En consecuencia, la modulación del ruido de banda ancha emitido por los arcos en serie se refleja en un aumento y una caída periódicos en la respuesta del detector de mínimos 66. También se cree que el perfil inusual del ruido de banda ancha asociado con el arco eléctrico en serie está determinado principalmente por las propiedades del arco (por ejemplo, impacto, conducción, apagado) y es idealmente independiente del tipo de carga.

35 **Ejemplo 15**

Para cada una de las Figuras 7A, 7B, 8A y 8B, los gráficos representan cada una un evento de falla compuesto de muchos semiciclos.

La Figura 7A es un gráfico 156 de 32 períodos de muestreo de un semiciclo de corriente alterna versus recuentos de la salida del detector de mínimos 70 para un evento de arco en serie, que se normaliza por los valores máximo y mínimo de los recuentos que ocurrieron durante cada semiciclo.

La Figura 7B es un gráfico 158 de 32 períodos de muestreo de un semiciclo de corriente alterna versus recuentos de la salida del detector de mínimos 70 para un evento de arco en serie que incluye valores de desviación estándar, mínima, promedio y máxima, que se normaliza por los valores máximo y mínimo de los recuentos que ocurrieron durante cada semiciclo.

Las Figuras 7A-7B muestran el análisis estadístico de la respuesta del detector de mínimos 66 de la Figura 4 a un arco en serie. El procesador 72 de la Figura 4 muestrea 32 veces por semiciclo la salida del detector de mínimos 70 sincrónicamente con la fuente de energía de AC. Por ejemplo y sin limitarse, la muestra #1 se produce a aproximadamente 0 grados eléctricos de la tensión de línea a neutro, y la muestra #2 se produce a aproximadamente 5.625 grados eléctricos. En las Figuras 7A-7B, el eje horizontal corresponde a los períodos de muestreo #1 a #32 del procesador 72 y el eje vertical corresponde a la salida del detector de mínimos 70 medida por el procesador 72 en unidades de recuentos de ADC normalizados (Figuras 7A y 7B).

A partir del gráfico 156 de la Figura 7A, puede observarse que durante esta prueba de arco en serie particular, la salida del detector de mínimos 70 sigue aproximadamente el mismo perfil para cada semiciclo durante el evento de arco en serie. Este perfil de tiempo es análogo a lo que se muestra en la Figura 6 en la que el arco en serie repite un patrón de "sin arco eléctrico" 132 seguido de un período de "golpes de arco" 134, "conducta de arco" 136, "apagado de arco" 138, y finalmente regresando a un período sin arcos eléctricos 132 por cada semiciclo de tensión de línea a neutro.

Algunas medidas estadísticas (por ejemplo, máximo; promedio; mínimo; desviación estándar) de la salida del detector de mínimos 70 en unidades de recuentos normalizados del ADC 90 versus el período de muestreo se muestran en el gráfico 158 de la Figura 7B. La desviación estándar del perfil de arco en serie es bastante baja en comparación con el

promedio, lo que indica que la salida del detector de mínimos 70 es bastante uniforme de semiciclo a semiciclo durante este arco en serie. Curiosamente, la desviación estándar es mayor en los muestreos #2 y #31, lo que implica que la mayor variabilidad en la salida del detector de mínimos 70 coincide con la transición de "sin arco eléctrico" 132 a "golpes de arco" 134 y de "apagamiento de arco" 138 a "sin arco eléctrico" 132.

A partir del gráfico 156 de la Figura 7A, puede observarse que durante este arco de serie en particular, el valor más bajo de la salida del detector de mínimos 70 generalmente se produce en uno de los muestreos #1, #2 o #31, y el valor normalizado de la salida del detector de mínimos 70 durante la conducción del arco (por ejemplo, aproximadamente el muestreo #4 a través del muestreo #30) fue generalmente mayor que aproximadamente el 50%.

### Ejemplo 16

Por medio de comparación, los datos del transitorio inicial de un par de bombillas fluorescentes con un balasto magnético (no se muestra) se muestran en las Figuras 8A y 8B. A diferencia de los motores universales considerados anteriormente, las bombillas fluorescentes con balasto magnético generan ráfagas continuas de corriente aleatoria de banda ancha, que persisten durante una porción apreciable de cada semiciclo de la fuente eléctrica.

La Figura 8A es un gráfico 170 de 32 períodos de muestreo de un semiciclo de corriente alterna versus los recuentos de la salida del detector de mínimos 70 para el transitorio inicial, que se normaliza por los valores máximo y mínimo de los recuentos que ocurrieron durante cada semiciclo.

La Figura 8B es un gráfico 172 de 32 períodos de muestreo de un semiciclo de corriente alterna versus los recuentos de la salida del detector de mínimos 70 para el transitorio inicial, incluidos los valores de desviación estándar, mínima, promedio y máxima, que se normaliza por los valores máximo y mínimo de los recuentos que ocurrieron durante cada semiciclo.

Como se muestra en la Figura 8A, el pico de la respuesta del detector de mínimos a las bombillas fluorescentes es similar a la amplitud de la respuesta al arco en serie. Sin embargo, si el mismo análisis estadístico aplicado anteriormente (Figura 7B) al arco en serie se aplica a las bombillas fluorescentes, está claro que el ruido de banda ancha emitido por las bombillas fluorescentes no exhibe una modulación periódica con la tensión de la fuente, sino que en cambio es aparentemente al azar.

### Ejemplo 17

Las Figuras 9A, 9B, 10A, 10B, 11A, 11B y 11C forman un diagrama de flujo de rutinas 92,300,400 para la detección de fallas de arco en serie. La rutina 92 de las Figuras 9A y 9B comienza un lazo principal en 202. A continuación, en 204, el circuito de hardware de la Figura 4 se restablece y una variable trip\_status se restablece a un estado sin disparo. Luego, en 206, se restablecen otras variables, incluidas las variables series\_arc\_accumulator (Figuras 10A-10B) y dimmer\_series\_arc\_accumulator (Figuras 11A-11C). Luego, en 208, la rutina 92 espera hasta que el ángulo de fase de la tensión de la fuente sea igual al siguiente múltiplo de 180/N grados (por ejemplo, sin limitarse, N=32). Luego, en 210, se determina si el detector de cruce por cero 88 ha cambiado de estado. Si es así, la variable interrupt\_count se establece en uno en 212. De cualquier otra manera, la variable interrupt\_count se incrementa en 214.

Después de 212 o 214, en 216, una serie min\_HF se actualiza con el valor digital de la corriente del ADC 90 para la salida del detector de mínimos 70. Luego, en 218, el detector de mínimos 66 se restablece pulsando la salida del procesador 94. A continuación, en 220, una serie, actual, se actualiza con el valor digital de la corriente del ADC 86 para la señal 84 del sensor de corriente de línea 80. En 222, se determina si la variable interrupt\_count es igual a 32. Si no, la ejecución se reanuda en 208. De cualquier otra manera, en 224, una variable current\_integral (empleada en 322 de la Figura 10B y en 450 de la Figura 11C) se calcula como la integral del valor absoluto de la corriente de la serie [1..32]. A continuación, en 226 y 228, una variable ceil\_HF se establece al máximo de la serie min\_HF [1..32], y una variable floor\_HF se establece al mínimo de la serie min\_HF [1..32], respectivamente. Luego, en 230 y 232, se ejecutan la rutina de detección de falla de arco en serie general 300 (Figuras 10A-10B) y la rutina de detección de falla de arco en serie 400 para atenuadores (Figuras 11A-11C) respectivamente. Después de 232, la ejecución se reanuda en 208.

Como puede apreciarse ahora, en 224, la rutina 92 calcula la integral del valor absoluto de los datos almacenados en la serie de corriente de línea. A continuación, en 226 y 228, la rutina 92 determina los valores máximo y mínimo de la serie de salidas de detección mínimas muestreadas, que se denominan "techo" (ceil\_HF) y "piso" (floor\_HF) de la salida del detector de mínimos 70.

Con referencia a las Figuras 10A-10B, la rutina general de detección de falla de arco en serie 300 comienza en 302. A continuación, en 304, una variable dynamic\_range se establece como la diferencia de las variables ceil\_HF menos floor\_HF. Esto proporciona una medida del intervalo dinámico de la salida del detector de mínimos 70. Luego, en 306, la variable arc\_threshold se establece igual a la suma del piso HF más la mitad de dynamic\_range, aunque puede emplearse cualquier umbral adecuado. En este ejemplo, la serie arc\_threshold se calcula determinando un valor que es el promedio del techo y del piso del detector de mínimos. Por ejemplo, el umbral de arco en serie puede elegirse

por debajo del valor promedio observado del detector de mínimos 66 durante la conducción del arco, con un margen suficiente por encima del nivel de ruido para excluir el ruido espurio.

5 A continuación, en 308 y 310, las variables `compliant_samples` y `loop_index` se inicializan a cero y uno, respectivamente. En 312, se determina si el valor de la serie `min_HF` indexado por `loop_index` es mayor que la variable `arc_threshold`. Si es así, el conteo `compliant_samples` se incrementa en 314. De cualquier otra manera, o después de 314, se determina si `loop_index` es igual a 32, en 316. Si no, entonces `loop_index` se incrementa, en 318, después de lo cual se repite la etapa 312.

10 Por otro lado, si `loop_index` es igual a 32, entonces en 320, se realiza una prueba para determinar si la variable `series_arc_accumulator` debe aumentarse o disminuirse, tal como se discutirá. La prueba se cumple si tres condiciones son verdaderas: (1) la variable `dynamic_range` es mayor que un valor predeterminado (por ejemplo, sin limitarse 30; cualquier valor adecuado); (2) la variable `floor_HF` se produce en uno de los muestreos #1 a #4 o muestreo #29 a #32 de la serie `min_HF`; y (3) el recuento de muestreos compatibles es mayor que un valor predeterminado (por ejemplo, sin limitarse 24; cualquier valor adecuado). Luego, si se cumple la prueba en 320, la variable `series_arc_accumulator` se incrementa por la variable `current_integral` de la etapa 224 de la Figura 9B en 322 de la Figura 10B. De cualquier otra manera, la variable `series_arc_accumulator` se reduce en un valor predeterminado (por ejemplo, sin limitarse 50; cualquier valor adecuado) en 324. Después de 324, en 326, se determina si la variable `series_arc_accumulator` es menor que cero. Si es así, la variable `series_arc_accumulator` se establece en cero en 328. De cualquier otra manera, o después de 322 o 328, en 330, se determina si la variable `series_arc_accumulator` es mayor que un valor predeterminado (por ejemplo, sin limitarse 2.000; cualquier valor adecuado) en 330. Si es así, la variable `trip_status` se configura para solicitar un disparo en 332 (por ejemplo, al configurar la salida digital 76 de la Figura 4). De cualquier otra manera, o después de 332, la rutina 300 termina en 334.

25 Como puede apreciarse ahora, el lazo en las etapas pares 312-318 escanea los muestreos #1 a #32 de la serie del detector de mínimos `min_HF` y recuenta aquellos muestreos que son mayores que el umbral del arco en serie. La prueba de tres partes en 320 determina si los datos del detector de mínimos indican un arco en serie durante este semiciclo particular. Primero, el intervalo dinámico de la salida del detector de mínimos 70 excede algún valor mínimo predeterminado. Si hay un arco en serie, entonces el ruido de banda ancha 128 de la corriente de carga variará ampliamente, tal como puede observarse en la Figura 6. En particular, el ruido de banda ancha durante los intervalos de "golpe" y "apagado" 134,138 debería ser mucho mayor que el "piso" del ruido de banda ancha, que se produce durante el intervalo "sin arco eléctrico" 132.

35 En segundo lugar, el valor mínimo del detector de mínimos 66 se produce durante los muestreos #1 a #4 o los muestreos #29 a #32. Si hay un arco en serie, un ruido mínimo de banda ancha (como lo indica el piso del detector de mínimos 66) debe corresponder con el intervalo 132 "sin arco eléctrico", que coincide aproximadamente con los cruces por cero de la tensión de línea a neutro.

40 Tercero, si hay un arco en serie, entonces todos los muestreos del detector de mínimos #5 a #28 (por ejemplo, `COMPLIANT_SAMPLES_THRESH = 24`) deben ser mayores que el umbral de arco en serie (que, en este ejemplo, es el promedio de los valores del techo y del piso de la serie del detector de mínimos `HF_min`). Esto, trabajando en cooperación con el detector de mínimos 66, asegura que el ruido continuo de banda ancha esté presente durante todo el período esperado de conducción del arco en serie.

45 Si la prueba en 320 de la Figura 10B es verdadera, entonces la integral del valor absoluto de la corriente de línea para ese semiciclo se agrega al acumulador de arco en serie, que está destinado a acumularse en proporción a la corriente de línea (y en consecuencia la energía) disipada por cualquier arco de serie. De cualquier otra manera, si alguna condición de la prueba no es verdadera, entonces el acumulador de arco en serie disminuye, pero no se permite que sea negativo.

50 El ángulo de fase de un arco en serie (es decir, la posición del apagado de arco 138, sin arco eléctrico 132 y golpe de arco 134 de la Figura 6) cambia con relación a la tensión de línea a neutro en dependencia de si la carga tiene un componente capacitivo o inductivo, o es puramente resistivo. Los gráficos para cargas inductivas/capacitivas (no se muestran) muestran que el perfil mínimo de log HF para un arco en serie con cargas inductivas/capacitivas es básicamente el mismo que el perfil mínimo de log HF para un arco en serie con una carga resistiva, solo desplazado en fase en consecuencia. La rutina de detección de falla de arco en serie general 300 divulgada de las Figuras 10A-10B detecta ventajosamente arcos en serie con cargas que tienen componentes inductivos y capacitivos permitiendo que ocurra la posición del mínimo de HF en aproximadamente cualquiera de los muestreos #1 a #4 o en cualquier de los muestreos #29 a #32. Por el contrario, para una carga puramente resistiva, el mínimo de HF exhibe generalmente un factor de energía unitario para el cual el mínimo de HF se produce en aproximadamente de los muestreos #1 a #3, o en aproximadamente de los muestreos #31 o #32. Para un arco en serie con un compresor de aire, generalmente hay un factor de energía rezagado causado por la naturaleza inductiva del motor que acciona el compresor de aire. Allí, el mínimo de HF se produce en aproximadamente los muestreos #1 a #5. Para un arco en serie con un grupo de fuentes de energía de computadora, generalmente hay un factor de energía principal que es causado por la naturaleza capacitiva de esas fuentes de energía. Allí, el mínimo de HF se produce en aproximadamente los muestreos #28 a #32.

Con referencia a las Figuras 11A-11C, se muestra la rutina de detección de falla de arco en serie 400 para atenuadores. Básicamente, para un arco en serie con atenuadores con cargas de iluminación incandescente (no se muestra), la señal mínima de HF de registro es alta siempre que el atenuador conduce corriente de línea de corriente alterna. Esta rutina 400 busca detectar esta característica, que la rutina general 300 de las Figuras 10A-10B no puede.

La rutina 400 comienza en 402. A continuación, en 404, una variable `dynamic_range` se establece como la diferencia de las variables `ceil_HF` menos `floor_HF`. Esto proporciona una medida del intervalo dinámico de la salida del detector de mínimos 70. Luego, en 406 y 408, la variable `dimmer_hi_threshold` se establece igual a la suma de `floor_HF` más la mitad del intervalo dinámico, y la variable `dimmer_lo_threshold` se establece igual a la suma de `floor_HF` más un cuarto del intervalo dinámico, respectivamente, aunque cualquier umbral adecuado puede emplearse. A continuación, en 410 y 412, las variables `dimmer_max_HF_delta` y `dimmer_max_HF_delta_position` se establecen respectivamente en cero. Luego, la variable `loop_index` se establece a 2 en 414.

En 416, se determina si la diferencia entre dos valores subsecuentes de la serie `min_HF` indexados por `loop_index` y `loop_index - 1` es mayor que la variable `dimmer_max_HF_delta`. Si es así, entonces la variable `dimmer_max_HF_delta` se establece igual a esa diferencia, en 418, y la variable `dimmer_max_HF_delta_position` se establece igual al valor actual de `loop_index - 1`, en 420. De cualquier otra manera, o después de 420, se determina si `loop_index` es igual a 32, en 422. Si no, entonces `loop_index` se incrementa, en 424, después de lo cual se repite la etapa 416.

Por otro lado, si `loop_index` es igual a 32, entonces en 426 y 428, la variable `dimmer_compliant_samples` se establece igual a cero, y la variable `loop_index` se establece igual a uno, respectivamente. En 430, se determina si el valor de la serie `min_HF` indexado por `loop_index` es menor que la variable `dimmer_lo_threshold`. Si es así, la variable `dimmer_compliant_samples` se incrementa en 432. De cualquier otra manera, o después de 432, se determina si `loop_index` es igual a la variable `dimmer_max_HF_position - 1`, en 434. Si no, entonces `loop_index` se incrementa, en 436, después de lo cual se repite la etapa 430. De cualquier otra manera, la variable `loop_index` se establece en la variable `dimmer_max_HF_delta_position`, en 438.

Luego, en 440, se determina si el valor de la serie `min_HF` indexado por `loop_index` es mayor que la variable `dimmer_hi_threshold`. Si es así, la variable `dimmer_compliant_samples` se incrementa en 442. De cualquier otra manera, o después de 442, se determina si `loop_index` es igual a 32, en 444. Si no, entonces `loop_index` se incrementa, en 446, después de lo cual se repite la etapa 440. De cualquier otra manera, en 448, se realiza una prueba para determinar si la variable `dimmer_series_arc_accumulator` debe aumentarse o disminuirse. La prueba se cumple si cinco condiciones son verdaderas: (1) la variable `dynamic_range` es mayor que un valor predeterminado (por ejemplo, sin limitarse 40; cualquier valor adecuado); (2) el recuento de `dimmer_compliant_samples` es mayor que un valor predeterminado (por ejemplo, sin limitarse 27; cualquier valor adecuado); (3) la variable `dimmer_max_HF_delta` es mayor que un valor predeterminado (por ejemplo, sin limitarse 25; cualquier valor adecuado); (4) la variable `dimmer_max_HF_delta_position` es mayor que un valor predeterminado (por ejemplo, sin limitarse 2; cualquier valor adecuado); y (5) la variable `dimmer_max_HF_delta_position` es menor que un valor predeterminado (por ejemplo, sin limitarse 25; cualquier valor adecuado). Luego, si se cumple la prueba en 448, la variable `dimmer_series_arc_accumulator` se incrementa por la variable `current_integral` (etapa 224 de la Figura 9B) en 450. De cualquier otra manera, la variable `dimmer_series_arc_accumulator` se reduce en un valor predeterminado (por ejemplo, sin limitarse 50; cualquier valor adecuado) en 452. Después de 452, en 454, se determina si la variable `dimmer_series_arc_accumulator` es menor que cero. Si es así, la variable `dimmer_series_arc_accumulator` se establece en cero en 456. De cualquier otra manera, o después de 450 o 456, en 458, se determina si la variable `dimmer_series_arc_accumulator` es mayor que un valor predeterminado (por ejemplo, sin limitarse 3.000; cualquier valor adecuado) en 458. Si es así, la variable `trip_status` se configura para solicitar un disparo en 460 (por ejemplo, al configurar la salida digital 76 de la Figura 4). De cualquier otra manera, o después de 460, la rutina 400 termina en 462.

Cuando se produce un arco en serie con iluminación incandescente controlada por un atenuador, el ancho del arco en serie no tiene intervalo de arco eléctrico (no se muestra, pero observe "sin arco eléctrico" 132 de la Figura 6) y la posición del arco de nuevo (no se muestra, pero vea "golpe de arco" 134 de la Figura 6) es una función del ángulo de fase del atenuador. Específicamente, cuando el atenuador está configurado para conducir a partir de un ángulo de fase dado, no se produce un arco eléctrico en serie en la parte del semiciclo anterior a ese ángulo de fase. Además, el inicio de la conducción de arco en serie, que se produce en el ajuste del ángulo de fase del atenuador, generalmente se produce con la etapa positiva más grande en el perfil mínimo log HF. Finalmente, el intervalo de ajuste del ángulo de fase del atenuador típicamente no abarca el comienzo y el final de cada semiciclo. Cada una de estas características únicas se emplea en la prueba 448 de la Figura 11C para dispararse específicamente en respuesta a arcos en serie con cargas de iluminación incandescentes controladas por atenuadores.

### Ejemplo 18

El funcionamiento de las rutinas de detección de fallas de arco en serie de ejemplo 92,300 (Figuras 9A, 9B, 10A y 10B) en respuesta a un arco de serie convencional de 5 ARMS se muestra en la Figura 12. El gráfico 502 de la Figura 12 muestra la salida del detector de mínimos 146, según lo muestreado por el procesador 72, el intervalo dinámico 504 de la salida del detector de mínimos 70 para cada semiciclo (calculado por el procesador 72), un umbral 506 para

el intervalo mínimo dinámico necesario para indicar una falla de arco en serie potencial, y un recuento 508 de muestreos compatibles (por ejemplo, sin limitarse, entre el muestreo #1 y el muestreo #32), que exceden el "umbral de arco eléctrico", que (en este ejemplo) es el promedio entre el techo y el piso de la salida del detector de mínimos. La cantidad de muestreos por semiciclo que cumplen con esta condición excede una cantidad predeterminada 510 para indicar una falla de arco en serie potencial. El gráfico 502 muestra además una traza 512, que muestra si el piso del valor del detector de mínimos cae dentro de la posición esperada para ese semiciclo particular. En la traza 512, una señal "alta" indica que el piso del detector de mínimos 66 cae dentro del intervalo de posiciones que indican una falla de arco en serie potencial. El gráfico 502 muestra además el acumulador de arco en serie 514. Si todas las condiciones son verdaderas (es decir, hay un intervalo dinámico suficiente; evidencia suficiente de detección continua sobre el intervalo esperado de muestreos; y el valor mínimo para el perfil de ruido de banda ancha cae dentro del intervalo esperado de posiciones), entonces el valor integrado de la corriente de línea se agrega a este acumulador 514. De cualquier otra manera, el contenido del acumulador de falla de arco en serie 514 decae gradualmente a cero (no se muestra). El gráfico 502 muestra además un valor umbral de "disparo" 516 que, si se supera el valor del acumulador de arco en serie 514, hará que la salida del procesador 76 emita una "solicitud de disparo" 518 al mecanismo de disparo 78 para abrir los contactos separables 52 de la Figura 4 (véase, por ejemplo, la etapa 332 de la Figura 10B y la etapa 460 de la Figura 11C).

### Ejemplo 19

Un ejemplo de detección de arco en serie en presencia de fuentes de ruido se discute en relación con la Figura 13, que se refiere a un arco en serie con una resistencia, que se produce en paralelo con una lijadora de mano (no se muestra). Este arco es similar a la prueba de configuración de inhibición de operación B que se describió en UL1699. El ruido generado por el motor de conmutación universal dentro de la lijadora de mano se compone de una serie de ráfagas discretas y de corta duración que se producen muchas veces por semiciclo. Sin embargo, cuando se produce un arco en serie con la resistencia (por ejemplo, comenzando en el momento en que la tensión del arco en serie no es cero), la amplitud del pico de la señal de ruido neto 572 (es decir, la suma del ruido de la lijadora y del arco) permanece aproximadamente igual. Sin embargo, la señal de ruido neto 572 se vuelve continua a lo largo de una porción sustancial de cada semiciclo. En consecuencia, la salida del detector de mínimos 574 no responde al ruido generado por la lijadora de mano (porque este ruido se compone de ráfagas discretas momentáneas), pero responde al ruido neto generado por la lijadora de mano y el arco en serie (porque el arco en serie hace que el ruido neto sea continuo a lo largo de una porción sustancial de cada semiciclo).

### Ejemplo 20

El detector de mínimos analógico 66 restablecido periódicamente de la Figura 4 en combinación con el amplificador logarítmico demodulador 60 da como resultado que el detector de falla de arco 56 sea altamente efectivo para rechazar el ruido de línea de energía de banda ancha de alta frecuencia asociado con el arco eléctrico de conmutación y la conmutación electrónica de energía.

El detector de mínimos 66 solo pasa ráfagas continuas de ruido de línea de energía de banda ancha de alta frecuencia que persisten durante más de un intervalo de tiempo predeterminado (por ejemplo, tal como se define por el período de restablecimiento del detector de mínimos 66), que luego puede analizarse para determinar las propiedades que son indicativas de arcos eléctricos en serie (como se describió en la presente memoria).

Dado que el procesamiento de las rutinas 92,300,400 se basa en la diferencia entre el ruido de banda ancha durante el arco eléctrico y el ruido ambiental, se cree que es relativamente insensible a las variaciones en el "piso de ruido" del alimentador de distribución al alimentador de distribución.

Aunque las rutinas de ejemplo 92,300,400 divulgadas en la presente memoria emplean 32 muestreos por semiciclo, la salida del detector de mínimos 70 rastrea el mínimo de la salida del amplificador logarítmico demodulador 65, por lo que no hay necesidad de muestrear rápidamente para tratar de atrapar la porción de "no conducción de arco" del ruido de banda ancha mínimo producido por el arco en serie. En consecuencia, pueden usarse menos muestreos por semiciclo.

### Ejemplo 21

Aunque se divulgan contactos separables 52, pueden emplearse contactos separables adecuados en estado sólido. Por ejemplo, el interruptor de circuito por falla de arco divulgado 50 incluye un mecanismo de interruptor de circuito adecuado, tal como los contactos separables 52 que se abren y se cierran mediante el mecanismo operativo 54, aunque el concepto divulgado es aplicable a un amplio intervalo de mecanismos de interrupción de circuito (por ejemplo, sin limitarse, interruptores de estado sólido o FET; contactos de contactor) y/o dispositivos de control/protección basados en estado sólido (por ejemplo, sin limitarse, unidades; iniciadores suaves).

Si bien las realizaciones específicas del concepto divulgado se han descrito en detalle, los expertos en la técnica apreciarán que podrían desarrollarse diversas modificaciones y alternativas a esos detalles a la luz de las enseñanzas generales de la divulgación. En consecuencia, las disposiciones particulares divulgadas tienen el propósito de ser solo

ilustrativas y no limitativas en cuanto al ámbito del concepto divulgado que debe darse a la amplitud completa de las reivindicaciones adjuntas y a cualquiera y todos sus equivalentes.

## REIVINDICACIONES

1. Un interruptor de circuito por falla de arco (50) que comprende:
- 5 contactos separables (52);  
 un mecanismo operativo (54) estructurado para abrir y cerrar dichos contactos separables (52);  
 un detector de falla de arco (56) estructurado para detectar una condición de falla de arco asociada operativamente con dichos contactos separables (52), comprendiendo dicho detector de falla de arco:  
 un sensor de corriente sintonizado (58) estructurado para detectar el ruido de banda ancha (64) de una corriente que fluye a través de dichos contactos separables (52),  
 10 un circuito de compresión (60) que incluye una entrada (62) de dicho ruido de banda ancha detectado (64) desde dicho sensor de corriente sintonizado (58) y una salida (65), estando estructurado dicho circuito de compresión (60) para comprimir el intervalo dinámico de dicho ruido de banda ancha detectado (64),  
 un detector de mínimos (66) que incluye una entrada (68) de la salida (65) de dicho circuito de compresión (60) y una salida (70) del valor mínimo de dicha entrada (68) de dicho detector de mínimos (66), y  
 15 un procesador (72) que incluye una cantidad de entradas (74) y una salida (76), una de dichas entradas (74) que es la salida (70) del valor mínimo de dicho detector de mínimos (66); y  
 un mecanismo de disparo (78) que coopera con la salida (76) de dicho procesador (72) y de dicho mecanismo operativo (54) para abrir dichos contactos separables (52) en respuesta a dicha condición de falla de arco detectada,  
 20 en el que dicho procesador (72) está estructurado para determinar un valor mínimo de la salida (70) de dicho detector de mínimos (66) para cada uno de una pluralidad de semiciclos de línea, un valor máximo de la salida (70) de dicho detector de mínimos (66) para cada uno de dichos semiciclos de línea, y un valor de intervalo dinámico a partir de la diferencia entre dicho valor máximo y dicho valor mínimo determinados, y  
 en el que dicho procesador (72) está estructurado además para:  
 25 realizar una rutina para determinar un recuento de una cantidad de las salidas (70) de dicho detector de mínimos (66) que exceden un primer valor predeterminado para cada uno de dichos semiciclos de línea, y una condición definida por: (a) dicho valor de intervalo dinámico que es mayor que un segundo valor predeterminado, (b) dicho valor mínimo se produce en una de una pluralidad de las salidas de dicho detector de mínimos al comienzo de uno correspondiente de dichos semiciclos de línea o una pluralidad de las salidas (70) de dicho detector de mínimos (66) al final del correspondiente de dichos semiciclos de línea, y (c) dicho recuento de la cantidad de las salidas (70) de dicho detector de mínimos (66) que exceden el primer valor predeterminado que es mayor que un tercer valor predeterminado, para aumentar un acumulador en respuesta a que se cumpla dicha condición o disminuir dicho acumulador en respuesta a que no se cumpla dicha condición, y para detectar dicha condición de falla de arco cuando dicho acumulador excede un cuarto valor predeterminado, o  
 35 realizar una rutina alternativa para determinar una diferencia máxima entre los valores subsecuentes de la salida (70) de dicho detector de mínimos (66) para cada uno de dichos semiciclos de línea, un recuento de una cantidad de las salidas de dicho detector de mínimos que son menores que un primer valor predeterminado para cada uno de dichos semiciclos de línea más una cantidad de las salidas (70) de dicho detector de mínimos (66) que son mayores que un segundo valor predeterminado para cada uno de dichos semiciclos de línea, y una condición definida por: (a) dicho valor de intervalo dinámico es mayor que un tercer valor predeterminado, (b) el último dicho recuento que es mayor que un cuarto valor predeterminado, (c) dicha diferencia máxima que es mayor que un quinto valor predeterminado, (d) dicha diferencia máxima se produce después de un primer muestreo al comienzo de uno correspondiente de dichos semiciclos de línea, y (e) dicha diferencia máxima se produce antes de una pluralidad de muestreos al final del correspondiente de dichos semiciclos de línea, para aumentar un acumulador en respuesta a que se cumpla dicha condición o disminuya dicho acumulador en respuesta a que dicha condición no se cumpla, y para detectar dicha condición de falla de arco cuando dicho acumulador excede un sexto valor predeterminado.
2. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1 en el que dicho sensor de corriente sintonizado (58) está estructurado para emitir dicho ruido de banda ancha detectado (64), y/o  
 50 en el que preferentemente dicho sensor de corriente sintonizado (58) es un transformador de corriente estructurado para resonar a aproximadamente 15 MHz, y/o  
 en el que preferentemente dicho circuito de compresión (60) es un amplificador logarítmico demodulador estructurado para rectificar dicho ruido de banda ancha detectado (64) y realizar una conversión logarítmica de la amplitud de dicho ruido de banda ancha detectado rectificado, y/o  
 55 en el que preferentemente dicho procesador (72) está estructurado para ingresar periódicamente la salida (70) de dicho detector de mínimos (66).
3. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1 o 2, en el que dicho procesador (72) está estructurado además para ingresar la salida (70) de dicho detector de mínimos (66) sincrónico con un semiciclo de corriente alterna, comparar un perfil de la salida de dicho detector de mínimos versus el ángulo de fase de dicho semiciclo de corriente alterna contra una pluralidad de perfiles asociados operativamente con arcos en serie, y determinar si cada semiciclo de corriente alterna corresponde a uno de dicha pluralidad de perfiles.
- 60

4. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1 en el que dicho detector de mínimos (66) está estructurado para rechazar pulsos de alta frecuencia discretamente espaciados de dicho ruido de banda ancha detectado (64), y/o  
 5 en el que preferentemente dichos pulsos de alta frecuencia discretamente espaciados de dicho ruido de banda ancha detectado (64) son generados por uno de un motor universal y una fuente de energía, y/o  
 en el que preferentemente dicho detector de mínimos (66) está estructurado para pasar pulsos de alta frecuencia de dicho ruido de banda ancha detectado (64) desde dicha condición de falla de arco, y/o  
 10 en el que preferentemente dicho detector de falla de arco (56) comprende además un sensor de corriente de línea (80) que incluye una salida (82) estructurada para emitir una señal proporcional a la corriente de línea; y en el que una de dicha cantidad de entradas (74) de dicho procesador (72) es la salida (82) de dicho sensor de corriente de línea (80), y/o  
 en el que preferentemente dicho detector de falla de arco (56) comprende además un detector de cruce por cero de tensión de línea (88) estructurado para sincronizar dicho procesador (72) con una tensión de línea, y/o  
 15 en el que preferentemente dicho procesador (72) comprende un convertidor analógico a digital estructurado para ingresar y convertir la salida de dicho detector de mínimos (66).
5. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1 en el que la salida de dicho detector de mínimos (66) es proporcional al mínimo del logaritmo de la envolvente de dicho ruido de banda ancha detectado (64); en el que la salida (70) de dicho detector de mínimos (66) está estructurada para aumentar en  
 20 respuesta al ruido continuo de banda ancha (64) de dicha condición de falla de arco; y en el que la salida (70) de dicho detector de mínimos (66) está estructurada para no aumentar en respuesta al ruido de banda ancha no continuo.
6. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1, en el que dicho procesador (72) está estructurado para determinar si una cantidad predeterminada de semiciclos de corriente alterna indica un arco  
 25 eléctrico en serie que se produce dentro de un intervalo de tiempo predeterminado, y para configurar a manera de respuesta la salida (76) de dicho procesador (72) para abrir a manera de respuesta dichos contactos separables (52).
7. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1 en el que dicho detector de falla de arco (56) comprende además un detector de cruce por cero (88) estructurado para sincronizar dicho procesador  
 30 con una pluralidad de semiciclos de línea; y en el que dicho procesador comprende un convertidor analógico a digital estructurado para ingresar y convertir la salida de dicho detector de mínimos, y una rutina estructurada para ingresar y restablecer la salida de dicho detector de mínimos una pluralidad de veces para cada uno de dichos semiciclos de línea.
- 35 8. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1, en el que, cuando el procesador se configura para realizar la rutina, el procesador (72) está estructurado adicionalmente para ingresar 32 muestreos de las salidas (70) de dicho detector de mínimos (66) para cada uno de dichos semiciclos de línea; en el que dicha pluralidad de las salidas (70) de dicho detector de mínimos (66) al comienzo del correspondiente de dichos semiciclos de línea son aproximadamente los primeros cinco de dichos 32 muestreos; y en el que dicha pluralidad de salidas (70)  
 40 de dicho detector de mínimos (66) al final del correspondiente de dichos semiciclos de línea son aproximadamente los últimos cinco de dichos 32 muestreos.
9. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1, en el que cuando el procesador se configura para realizar la rutina, el procesador (72) está estructurado adicionalmente para ingresar 32 muestreos  
 45 de las salidas (70) de dicho detector de mínimos (66) para cada uno de dichos semiciclos de línea; en el que dicha pluralidad de las salidas (70) de dicho detector de mínimos (66) al comienzo del correspondiente de dichos semiciclos de línea son aproximadamente los primeros tres de dichos 32 muestreos; y en el que dicha pluralidad de salidas (70) de dicho detector de mínimos (66) al final del correspondiente de dichos semiciclos de línea son aproximadamente los  
 50 últimos dos de dichos 32 muestreos.
10. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1, en el que, cuando el procesador se configura para realizar la rutina alternativa,  
 el procesador (72) está estructurado adicionalmente para ingresar 32 muestreos de las salidas (70) de dicho  
 55 detector de mínimos (66) para cada uno de dichos semiciclos de línea; y en el que dicho valor máximo se produce antes de aproximadamente el 25<sup>o</sup> de dichos 32 muestreos al final del correspondiente de dichos semiciclos de línea, y/o  
 el procesador (72) está estructurado adicionalmente para ingresar y restablecer la salida (70) de dicho detector de  
 60 mínimos (66) una pluralidad de veces para cada uno de una pluralidad de semiciclos de línea, determinar un valor de cambio máximo entre pares adyacentes de la salida (70) de dicho detector de mínimos (66) para dicha pluralidad de veces para cada uno de dicha pluralidad de semiciclos de línea, un valor de posición correspondiente al valor de cambio máximo para una de dicha pluralidad de veces, y una condición definida por: (a) dicho valor de intervalo dinámico que es mayor que un sexto valor predeterminado, (b) dicho valor de cambio máximo que es mayor que un séptimo valor predeterminado, (c) dicho valor de posición que es mayor que un octavo valor predeterminado y que es menor que un noveno valor predeterminado, y (d) dicho recuento que es mayor que un décimo valor predeterminado.  
 65

11. El interruptor de circuito por falla de arco (50) de acuerdo con la reivindicación 1, en el que, cuando el procesador se configura para realizar la rutina alternativa,  
 dicho procesador está estructurado adicionalmente para determinar un recuento de una cantidad de las salidas (70) de dicho detector de mínimos (66) que exceden el primer valor predeterminado para cada uno de dichos semiciclos de línea o que son menores a un quinto valor predeterminado para cada uno de dichos semiciclos de línea, un valor de cambio máximo entre pares adyacentes de la salida (70) de dicho detector de mínimos (66) para la pluralidad de veces para cada uno de dichos semiciclos de línea, un valor de posición correspondiente al valor de cambio máximo para una de dicha pluralidad de veces, y una condición definida por: (a) dicho valor de intervalo dinámico que es mayor que un sexto valor predeterminado, (b) dicho valor de cambio máximo que es mayor que un séptimo valor predeterminado, (c) dicho valor de posición que es mayor que un octavo valor predeterminado y que es menor que un noveno valor predeterminado, y (d) dicho recuento que es mayor que un décimo valor predeterminado.
12. Un procedimiento para detectar una condición de falla de arco de un circuito de energía de corriente alterna que tiene una pluralidad de semiciclos, comprendiendo dicho procedimiento:  
 detectar ruido de banda ancha de una corriente que fluye en dicho circuito de energía;  
 comprimir el intervalo dinámico de dicho ruido de banda ancha detectado;  
 detectar un mínimo de dicho ruido de banda ancha comprimido y detectado para una pluralidad de muestreos para cada uno de dichos semiciclos;  
 determinar un valor mínimo a partir de dicho mínimo del ruido de banda ancha comprimido y detectado para dichos muestreos para cada uno de dichos semiciclos;  
 determinar un valor máximo a partir de dicho mínimo del ruido de banda ancha comprimido y detectado para dichos muestreos para cada uno de dichos semiciclos;  
 determinar un valor de intervalo dinámico a partir de la diferencia entre dicho valor máximo y dicho valor mínimo;  
 determinar un recuento de una cantidad de dichos muestreos que exceden un primer valor predeterminado para cada uno de dichos semiciclos de línea;  
 determinar una condición definida por: (a) dicho valor de intervalo dinámico que es mayor que un segundo valor predeterminado, (b) dicho valor mínimo se produce en uno de una pluralidad de muestreos al comienzo de un correspondiente de dichos semiciclos de línea o una pluralidad de los muestreos al final del correspondiente de dichos semiciclos de línea, y (c) dicho recuento de la cantidad de muestreos que excede el primer valor predeterminado que es mayor que un tercer valor predeterminado;  
 aumentar un acumulador en respuesta a que se cumpla dicha condición o disminuir dicho acumulador en respuesta a que dicha condición no se cumpla; y  
 detectar dicha condición de falla de arco cuando dicho acumulador excede un cuarto valor predeterminado.
13. Un procedimiento para detectar una condición de falla de arco de un circuito de energía de corriente alterna que tiene una pluralidad de semiciclos, comprendiendo dicho procedimiento:  
 detectar ruido de banda ancha de una corriente que fluye en dicho circuito de energía;  
 comprimir el intervalo dinámico de dicho ruido de banda ancha detectado;  
 detectar un mínimo de dicho ruido de banda ancha comprimido y detectado para una pluralidad de muestreos para cada uno de dichos semiciclos;  
 determinar un valor mínimo a partir de dicho mínimo del ruido de banda ancha comprimido y detectado para dichos muestreos para cada uno de dichos semiciclos;  
 determinar un valor máximo a partir de dicho mínimo del ruido de banda ancha comprimido y detectado para dichos muestreos para cada uno de dichos semiciclos;  
 determinar un valor de intervalo dinámico a partir de la diferencia entre dicho valor máximo y dicho valor mínimo;  
 determinar una diferencia máxima entre los valores subsecuentes de dicho mínimo del ruido de banda ancha comprimido y detectado para cada uno de dichos semiciclos de línea;  
 determinar un recuento de una cantidad de dicho mínimo del ruido de banda ancha comprimido y detectado que es menor que un primer valor predeterminado para cada uno de dichos semiciclos de línea más una cantidad de dicho mínimo del ruido de banda ancha comprimido y detectado que es mayor que un segundo valor predeterminado para cada uno de dichos semiciclos de línea;  
 determinar una condición definida por: (a) dicho valor de intervalo dinámico que es mayor que un tercer valor predeterminado, (b) el último dicho recuento que es mayor que un cuarto valor predeterminado, (c) dicha diferencia máxima que es mayor que un quinto valor predeterminado, (d) dicha diferencia máxima se produce después de un primer muestreo al comienzo de un correspondiente de dichos semiciclos de línea, y (e) dicha diferencia máxima se produce antes de una pluralidad de muestreos al final del correspondiente de dichos semiciclos de línea;  
 aumentar un acumulador en respuesta a que se cumpla dicha condición o disminuir dicho acumulador en respuesta a que dicha condición no se cumpla; y  
 detectar dicha condición de falla de arco cuando dicho acumulador excede un sexto valor predeterminado.

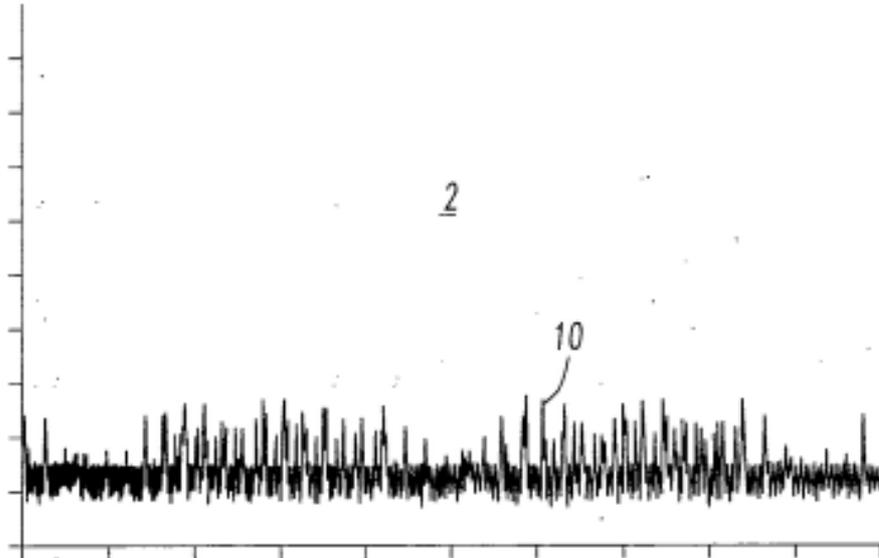


Figura 1

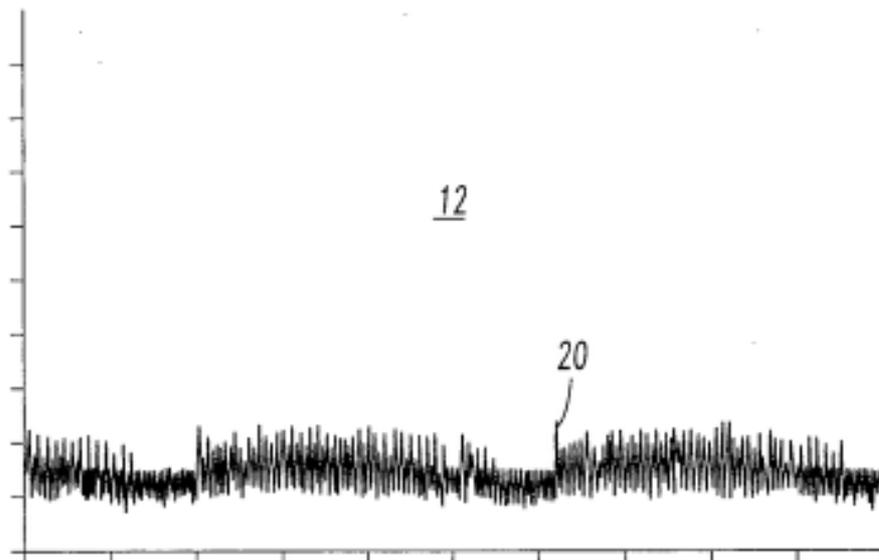


Figura 2

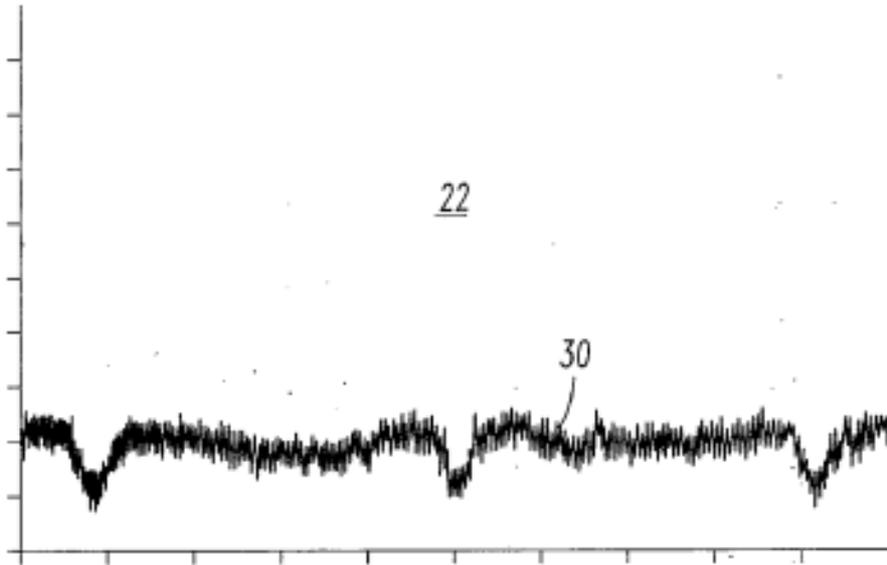


Figura 3

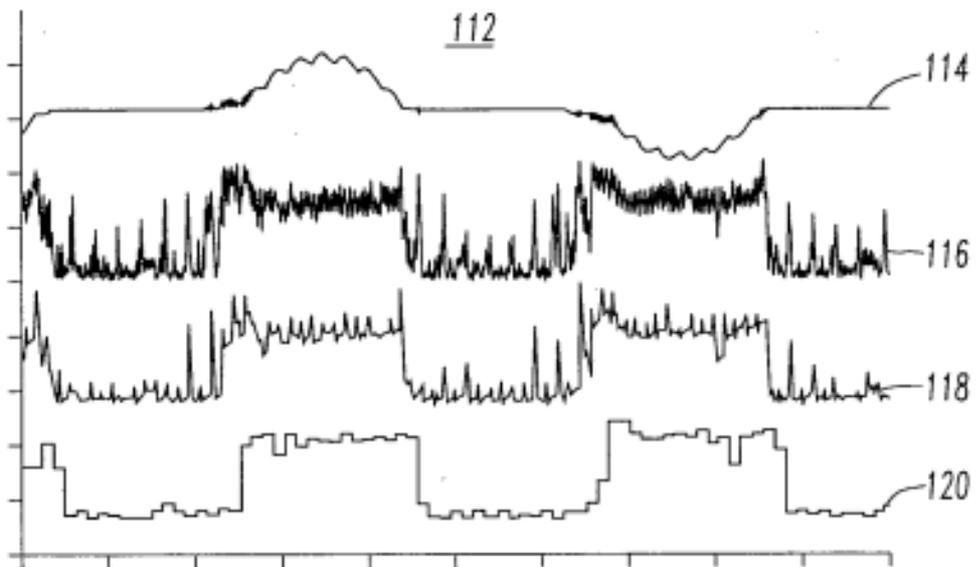


Figura 5

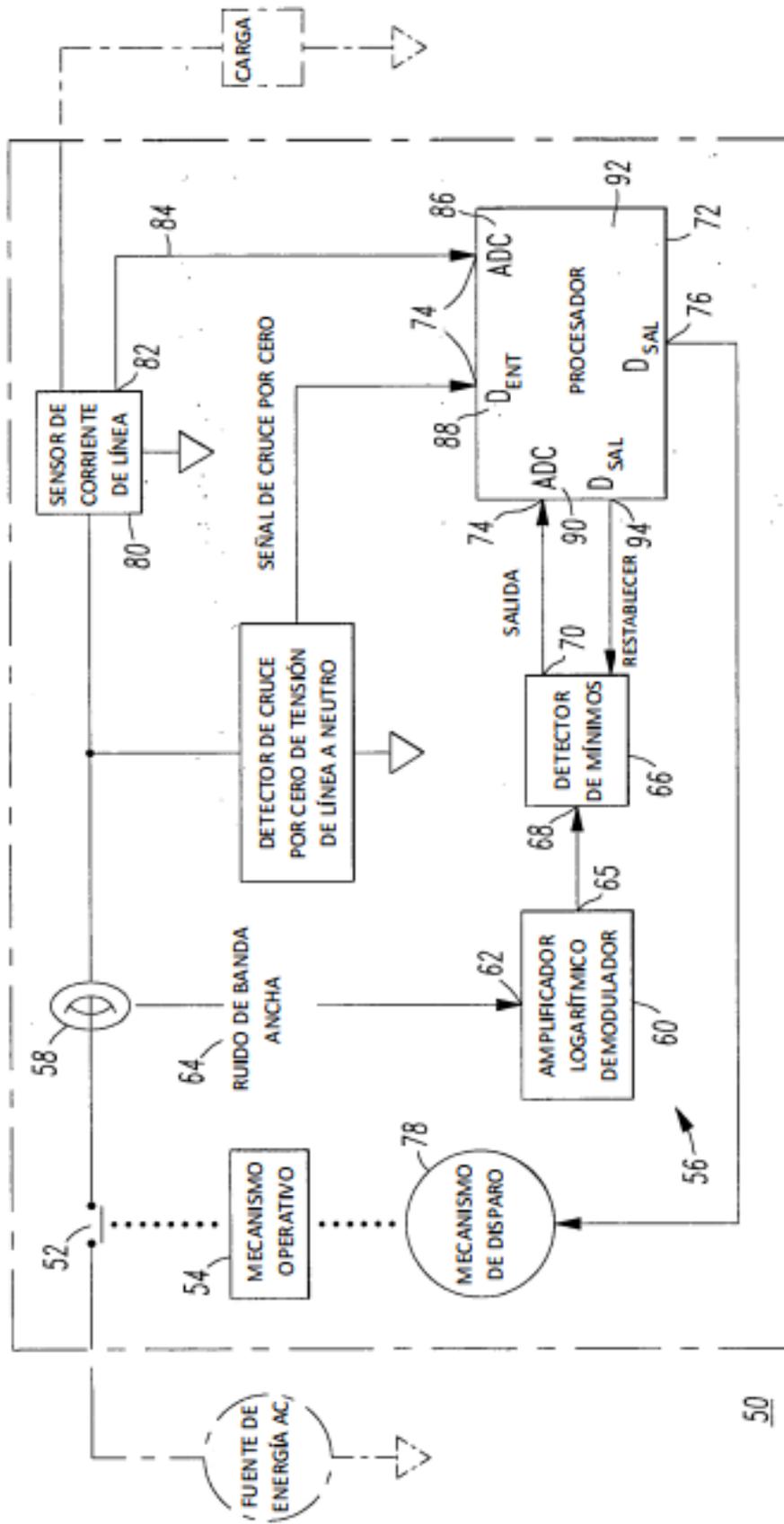


Figura 4

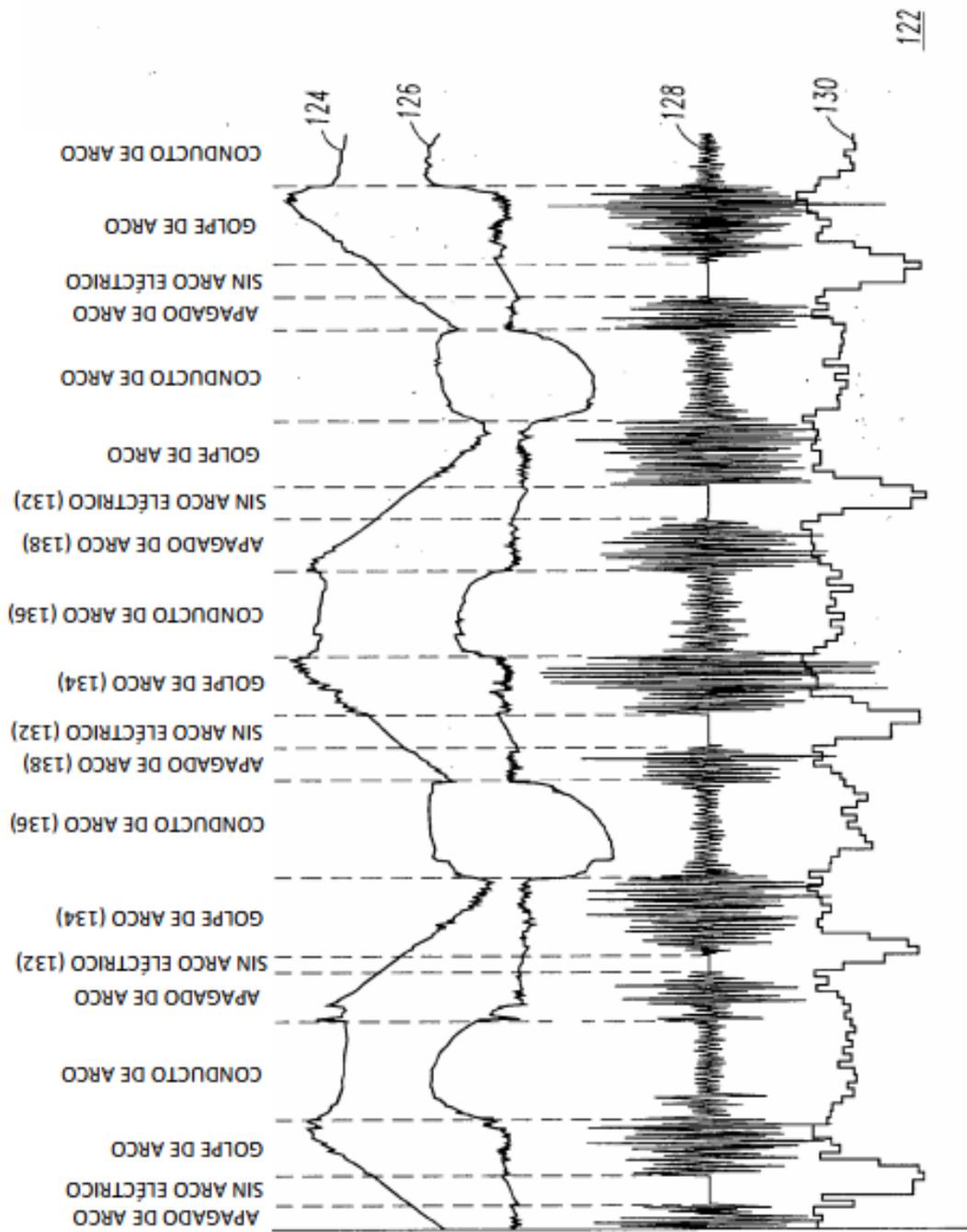
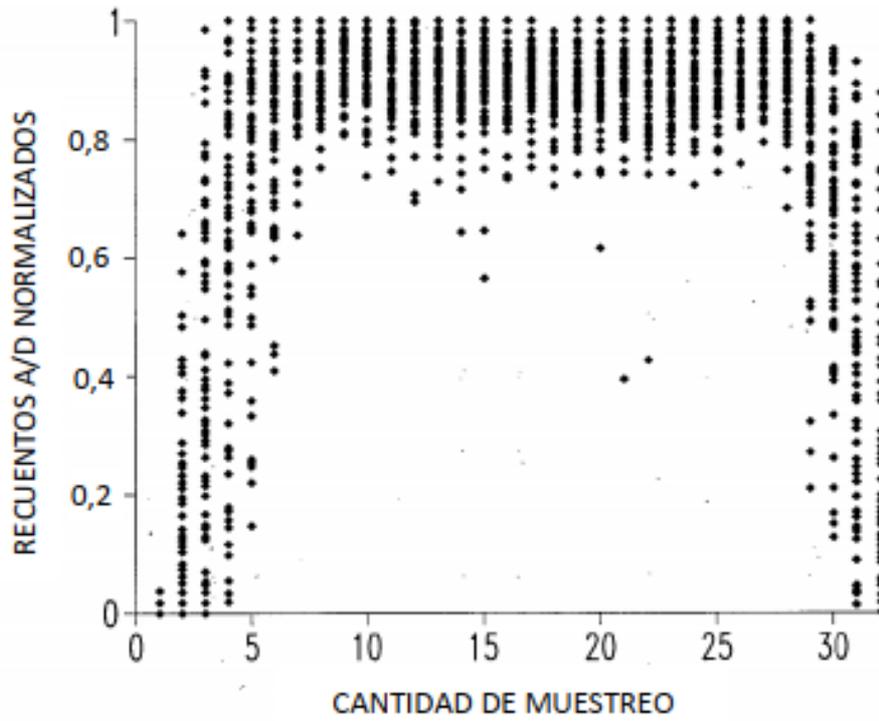
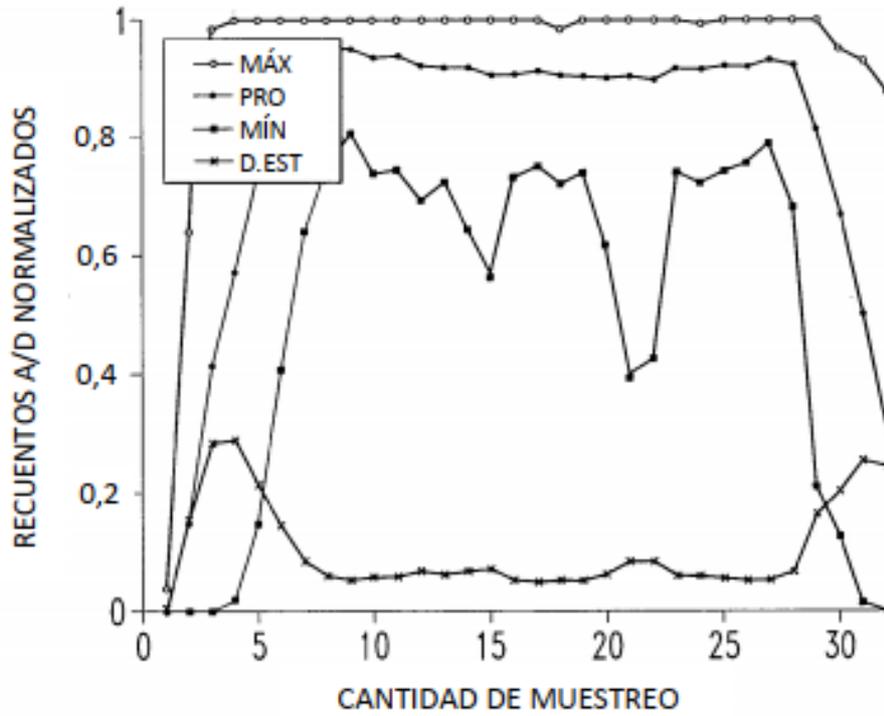


Figura 6



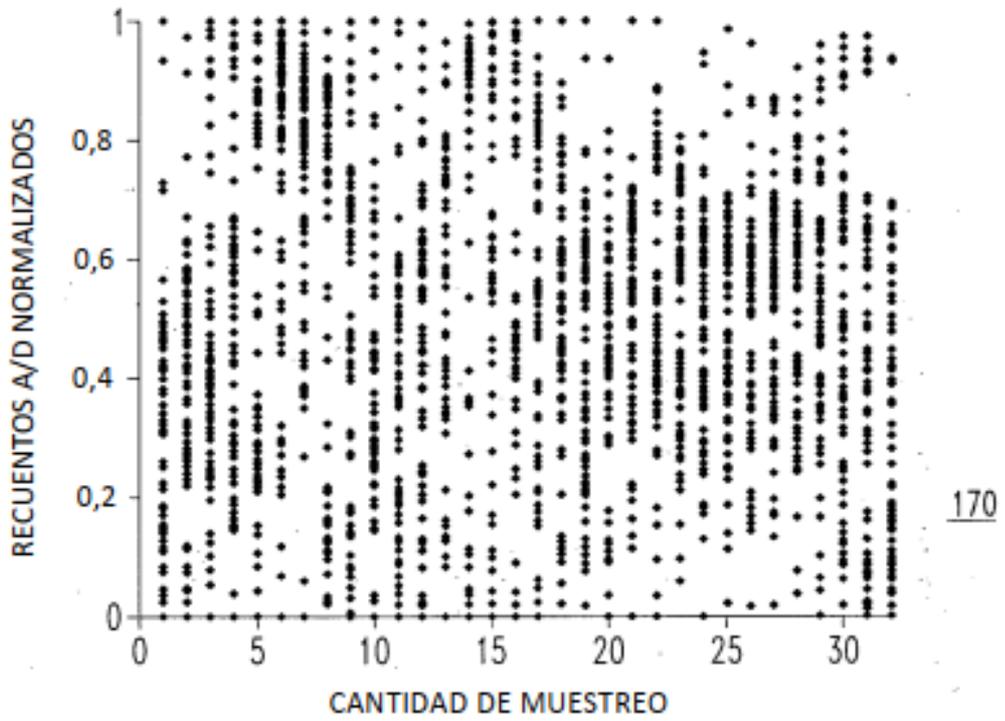
156

Figura 7A



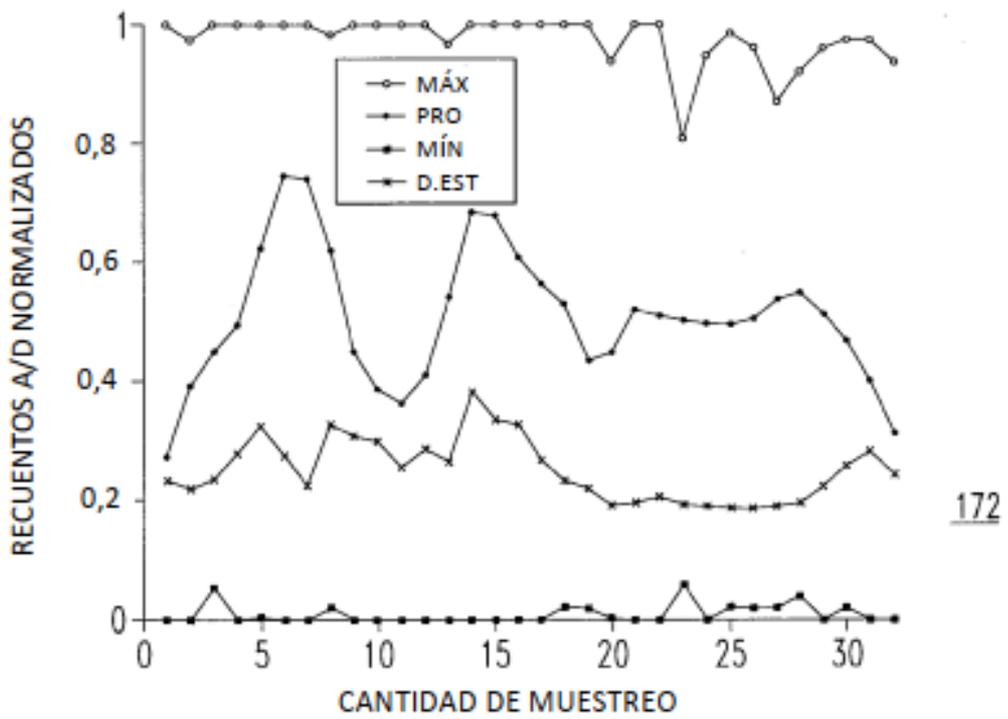
158

Figura 7B



170

Figura 8A



172

Figura 8B

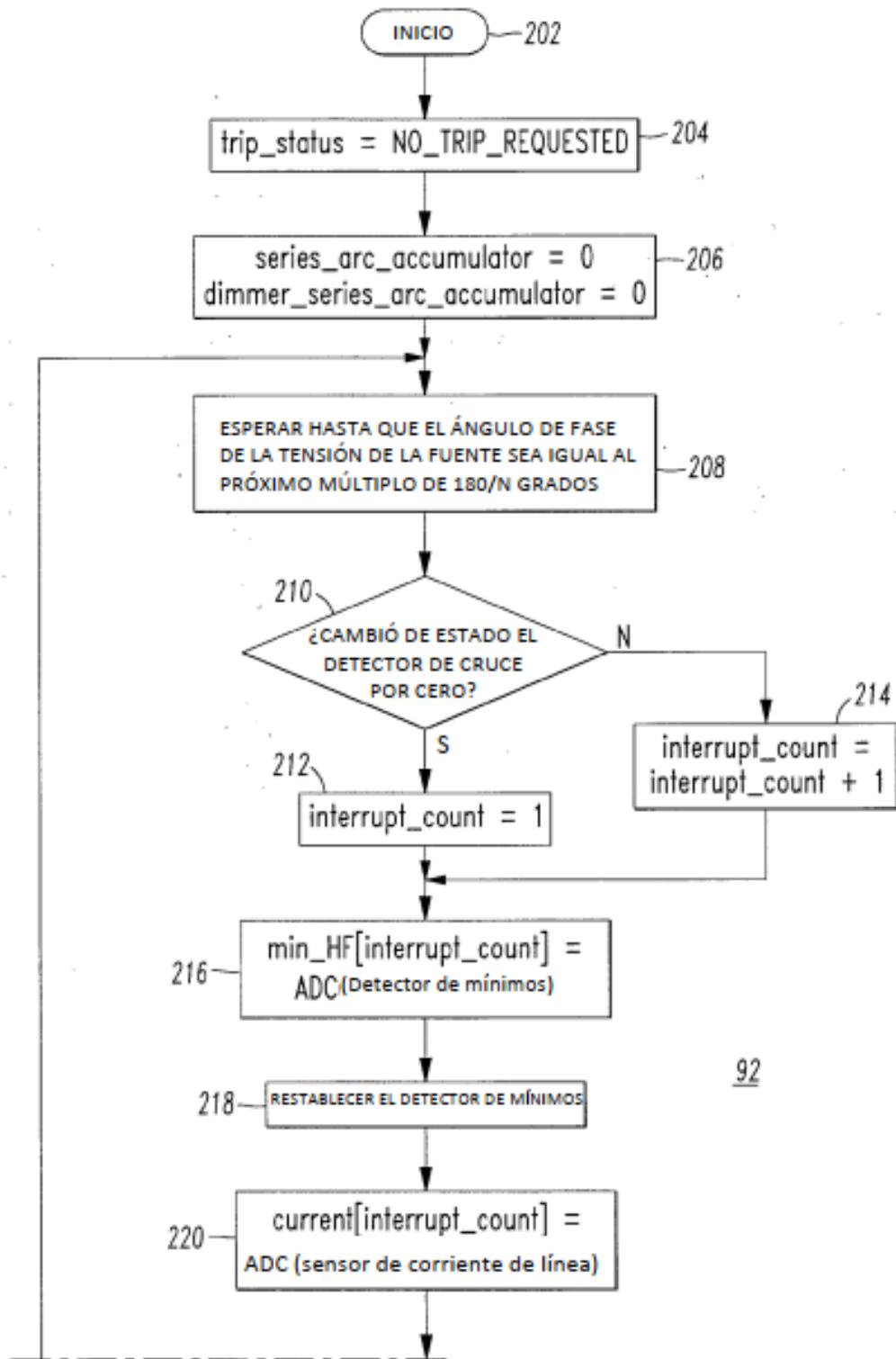


Figura 9A

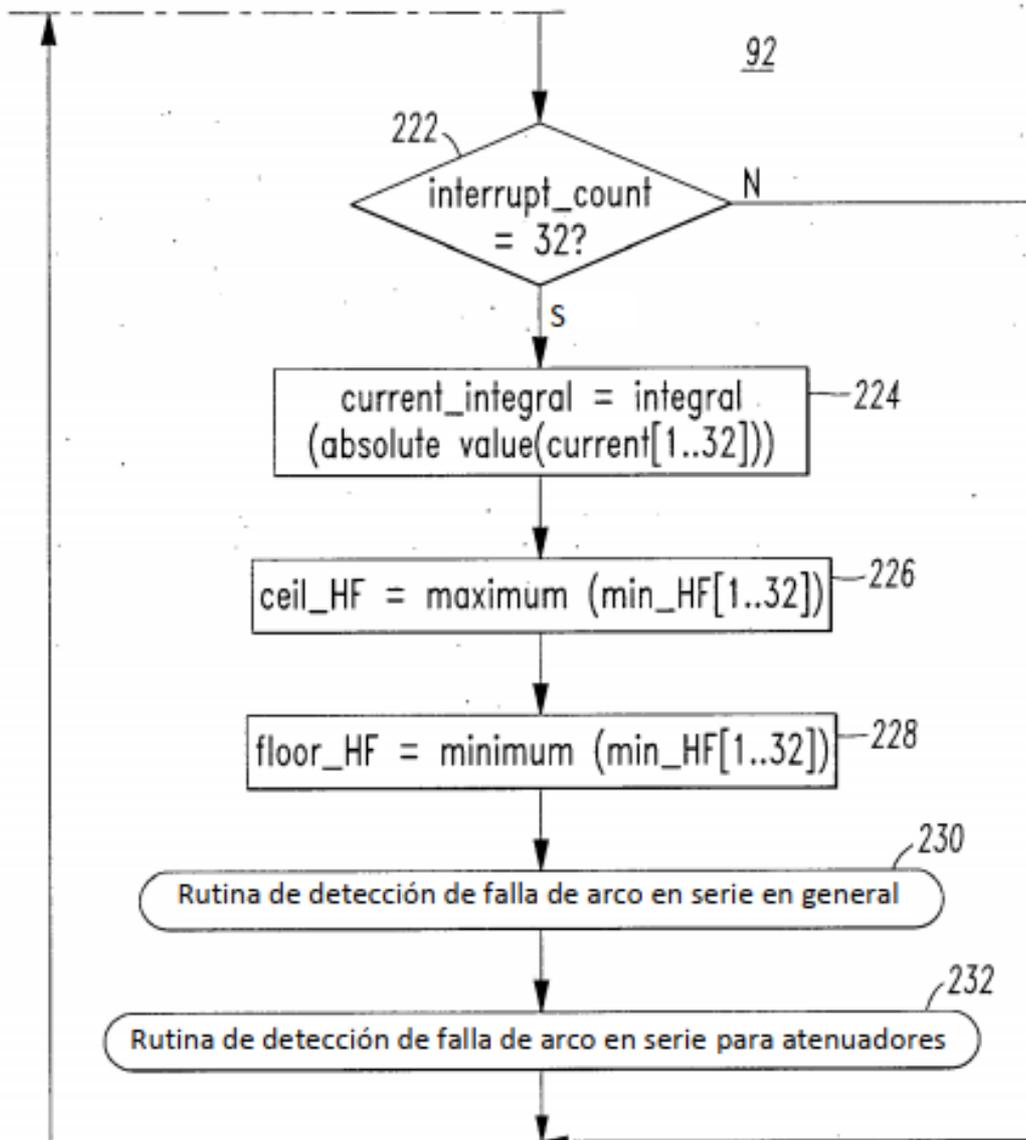


Figura 9B

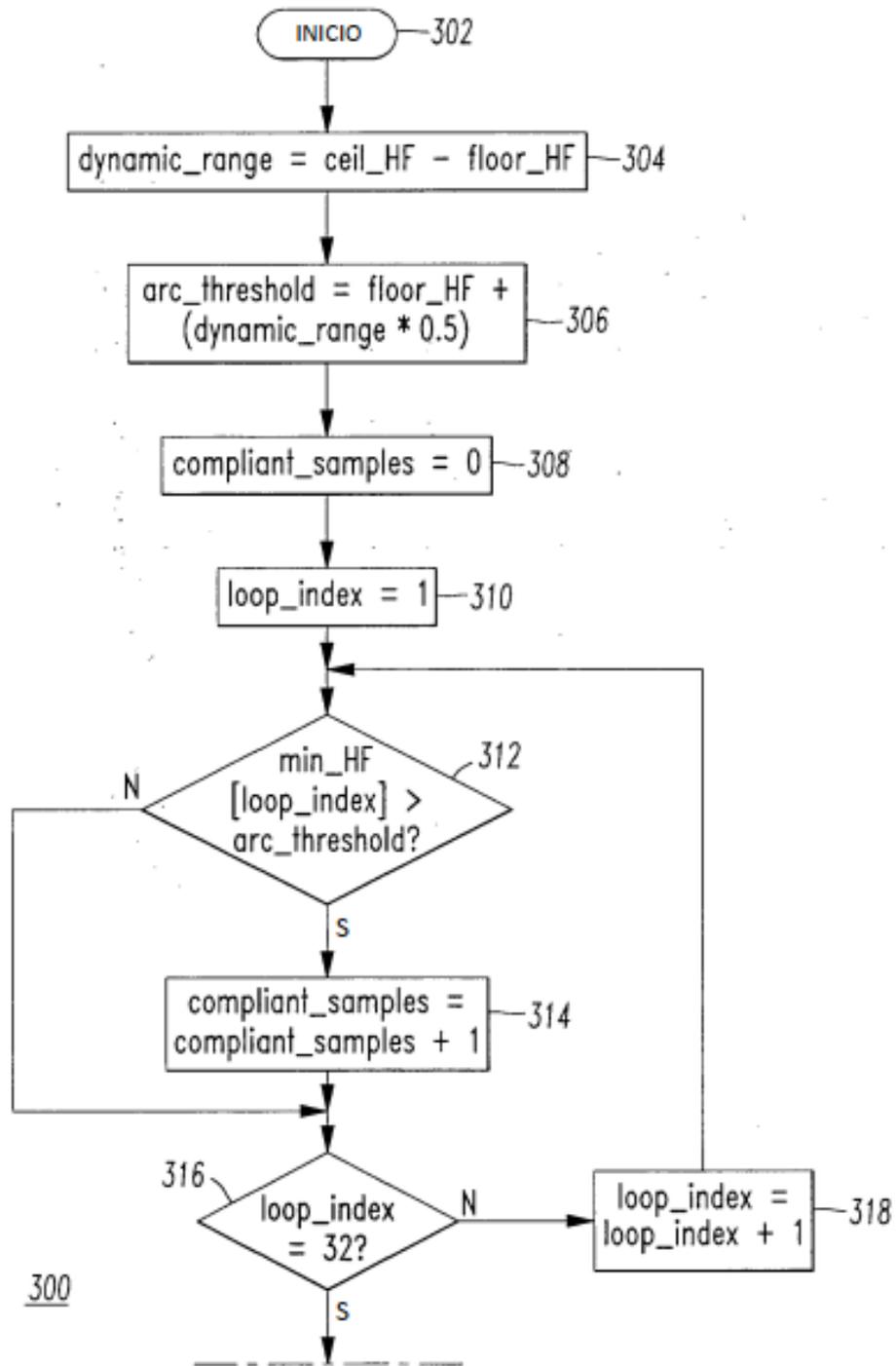


Figura 10A

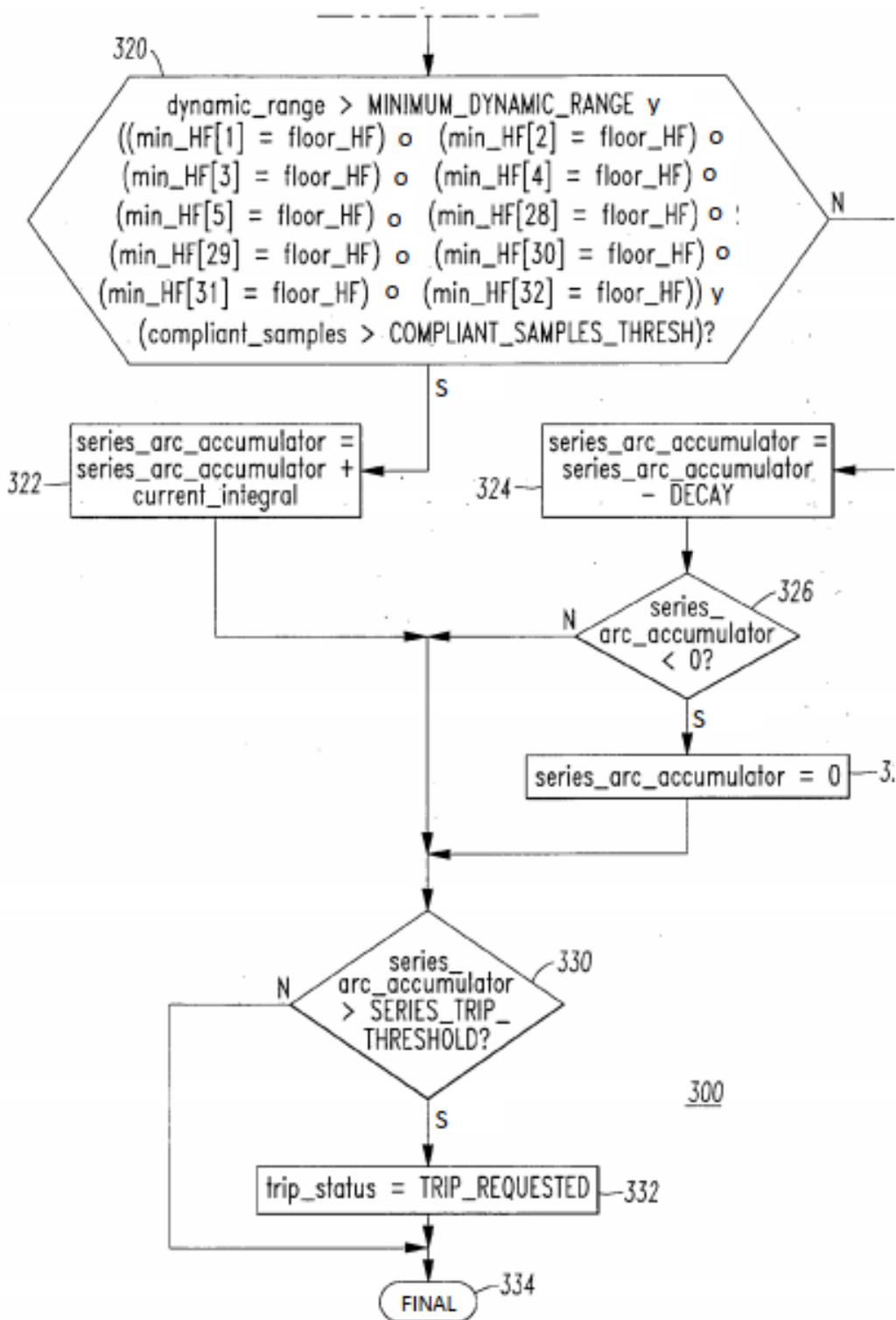


Figura 10B

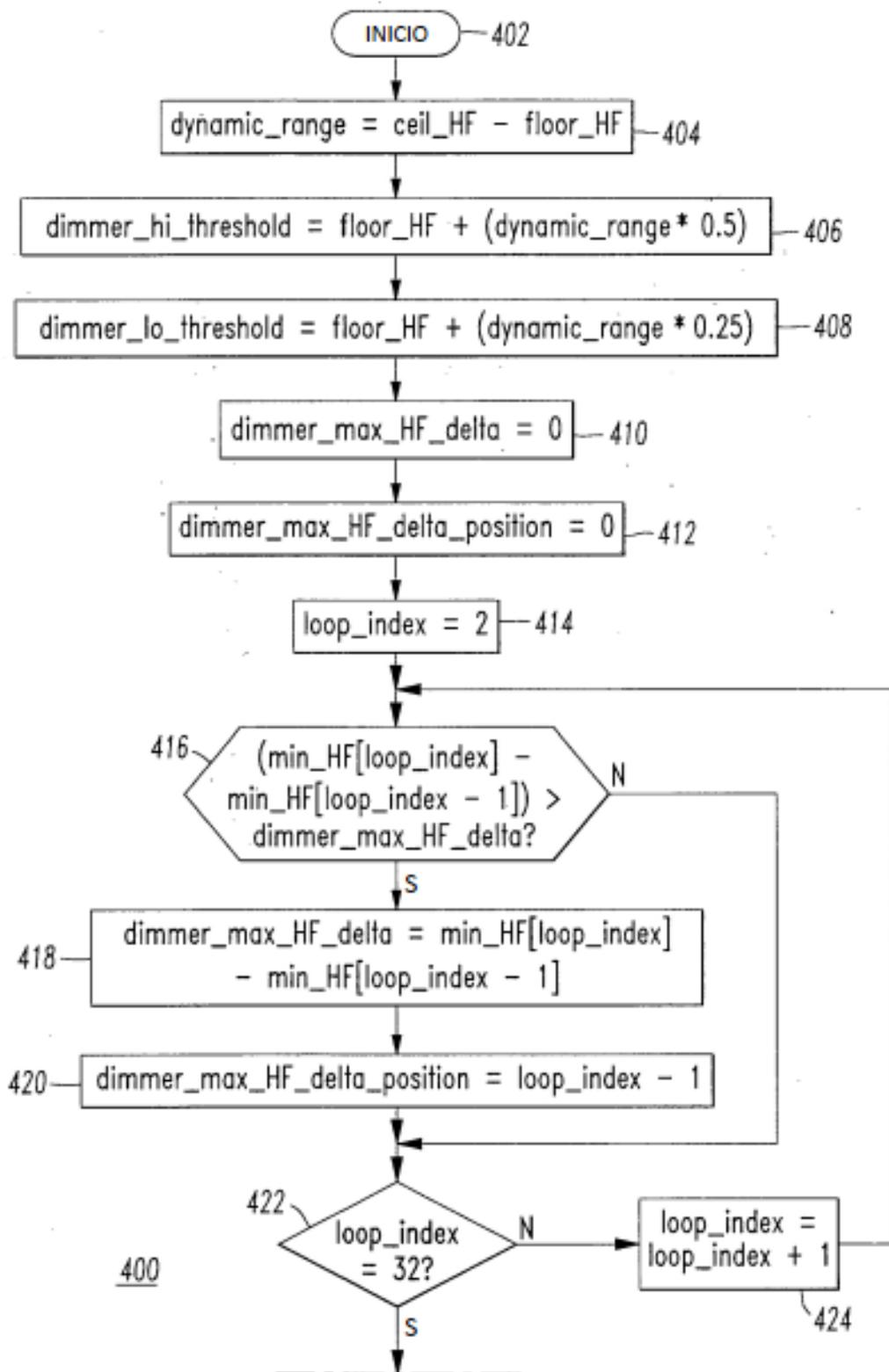


Figura 11A

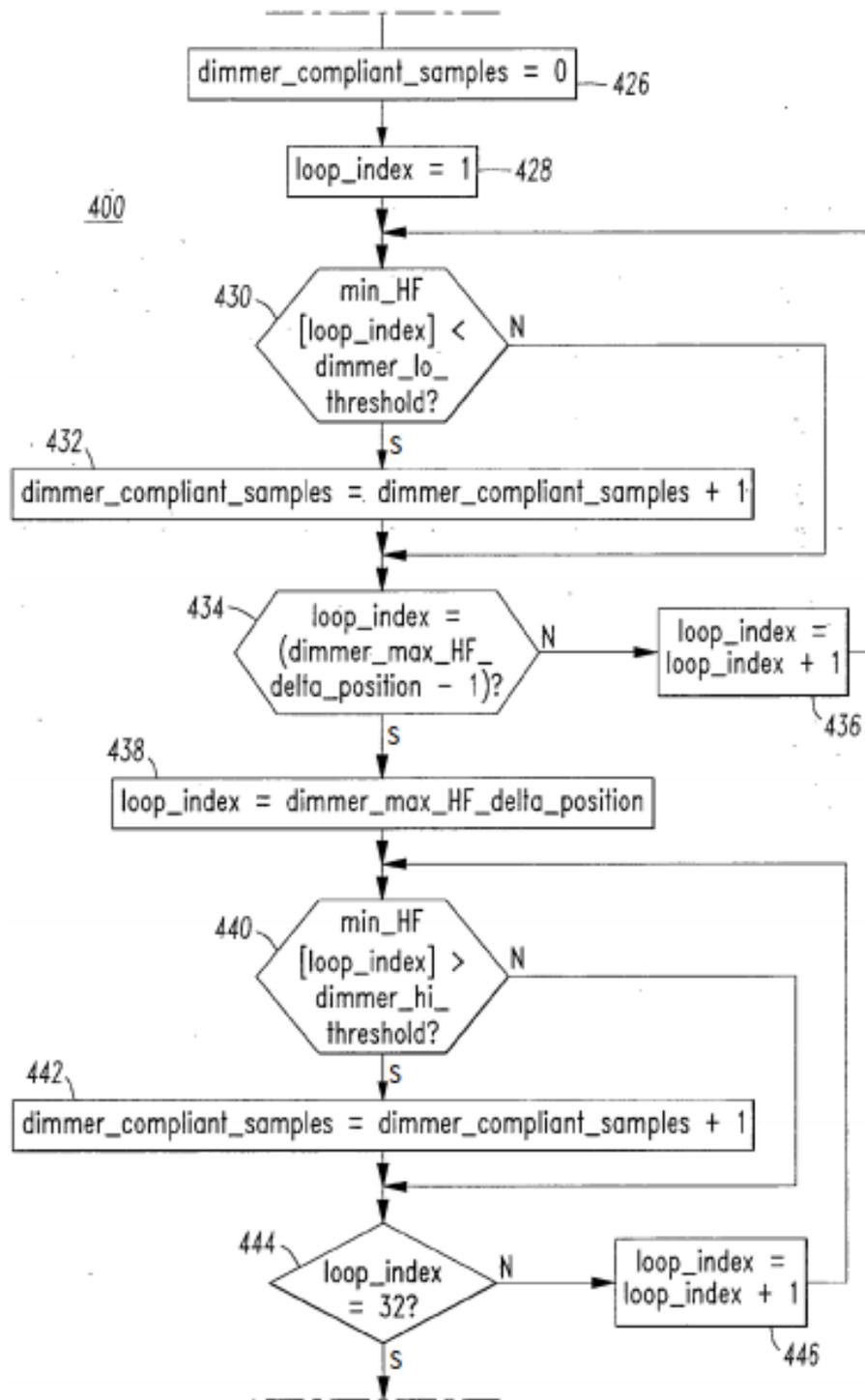


Figura 11B

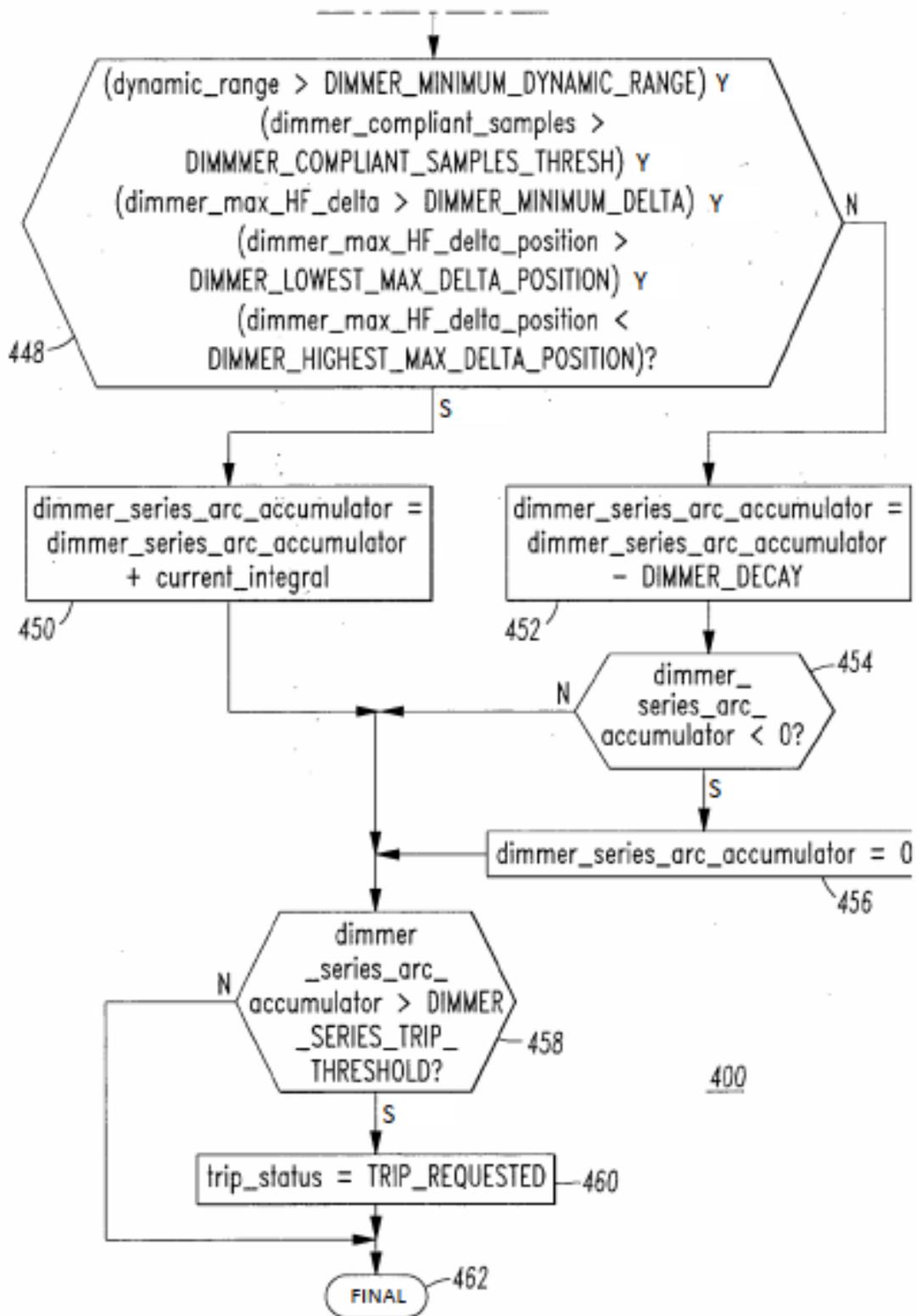


Figura 11C

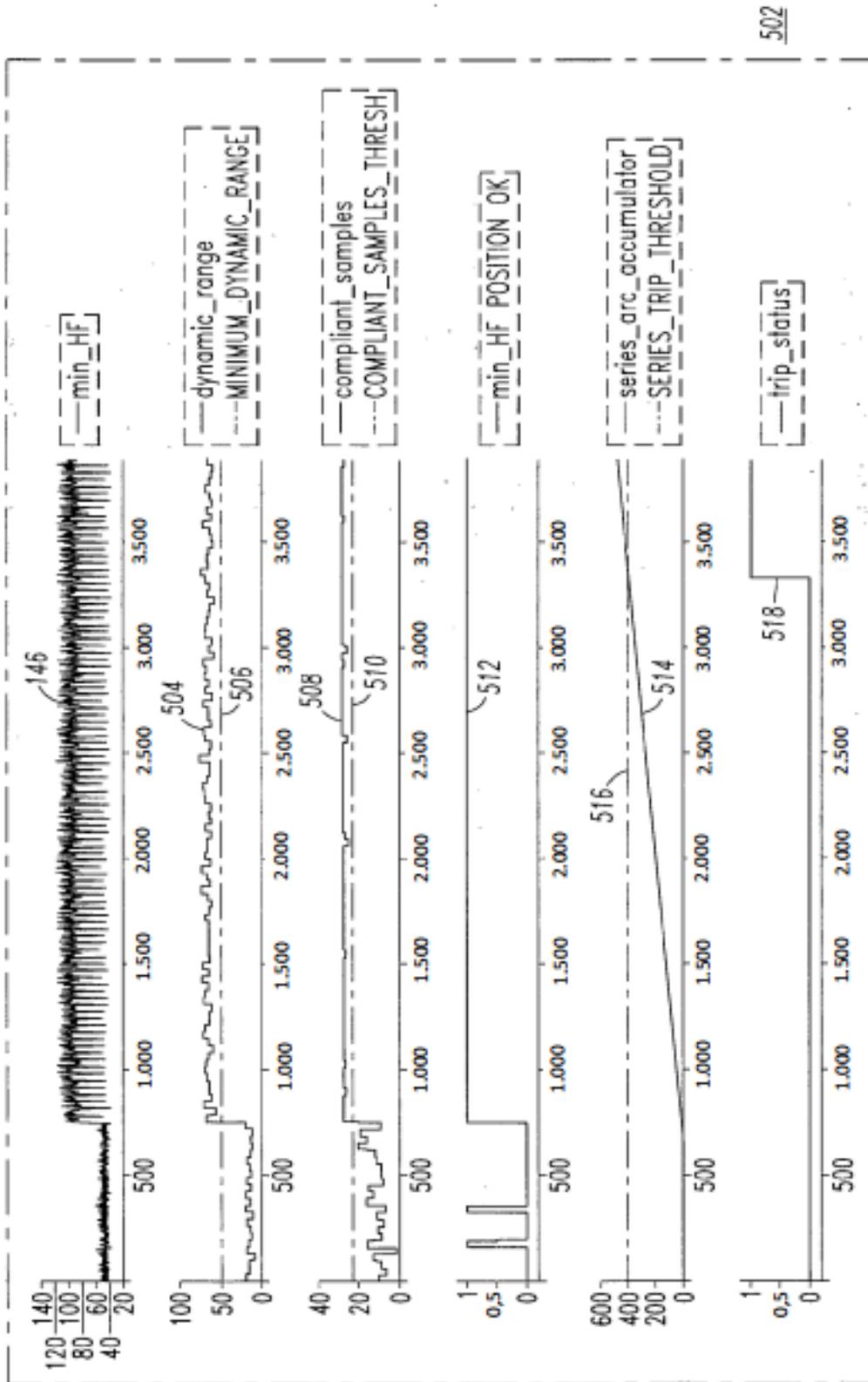


Figura 12

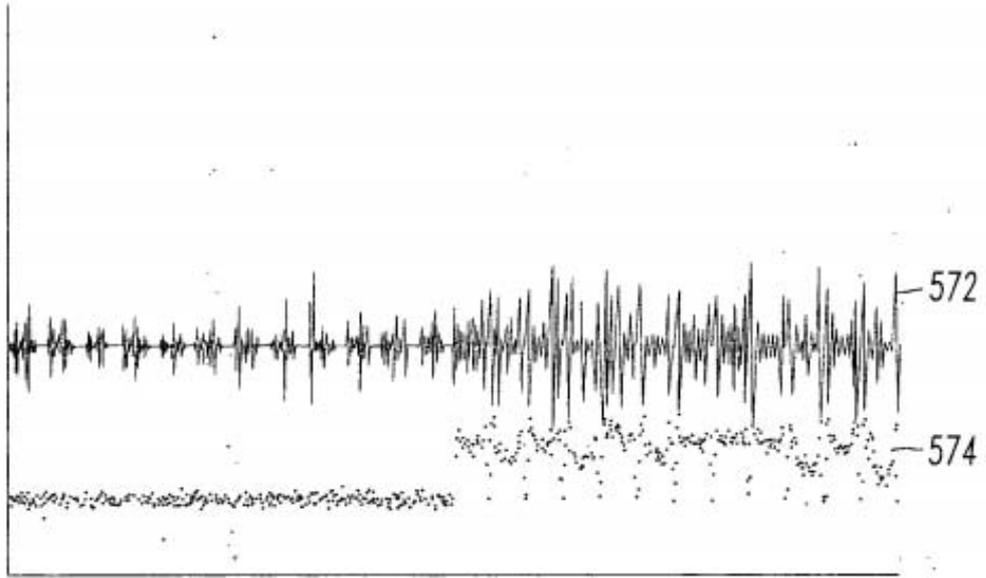


Figura 13