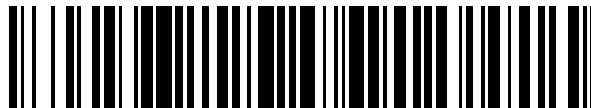


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 791 881**

51 Int. Cl.:

**H01L 23/498** (2006.01)

**H01L 23/50** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **18.05.2015 PCT/US2015/031394**

87 Fecha y número de publicación internacional: **26.11.2015 WO15179305**

96 Fecha de presentación y número de la solicitud europea: **18.05.2015 E 15725963 (1)**

97 Fecha y número de publicación de la concesión europea: **19.02.2020 EP 3146562**

54 Título: **Condensador de sustrato de encapsulado incrustado**

30 Prioridad:

**21.05.2014 US 201414283980**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**06.11.2020**

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)  
5775 Morehouse Drive  
San Diego, CA 92121-1714, US**

72 Inventor/es:

**WE, HONG BOK;  
HWANG, KYU-PYUNG;  
SONG, YOUNG KYU y  
KIM, DONG WOOK**

74 Agente/Representante:

**FORTEA LAGUNA, Juan José**

ES 2 791 881 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Condensador de sustrato de encapsulado incrustado

5 **Campo técnico**

[0001] Esta solicitud se refiere a condensadores de sustrato de encapsulado incrustado (EPS) para un circuito integrado y, más en particular, a condensadores de EPS enterrados en planos de tierra y alimentación de encapsulado.

10 **Antecedentes**

[0002] La solicitud de patente internacional WO2014007129 y la correspondiente solicitud de patente de EE. UU. US2015116964 divulgan un sustrato con condensadores incrustados.

15 [0003] Los condensadores de desacoplamiento se han ubicado tradicionalmente cerca de un circuito integrado para proporcionar corriente instantánea al circuito integrado. Por ejemplo, un circuito digital, tal como un microprocesador, incluye numerosos transistores que alternan entre un estado inactivo y un estado de conmutación. Dichos circuitos digitales tienen, por tanto, demandas abruptas de corriente cuando un gran número de transistores cambian de estado. Los condensadores de desacoplamiento pueden proporcionar energía adicional a estos circuitos digitales cuando sea necesario y pueden recargarse más adelante cuando la demanda de energía disminuya. Una fuente de alimentación, tal como una fuente de alimentación de conmutación, no puede satisfacer las abruptas demandas de energía de los circuitos digitales. El condensador de desacoplamiento ayuda a soportar el voltaje de la fuente de alimentación entregado a los circuitos digitales. Sin un condensador de desacoplamiento, el voltaje de la fuente de alimentación a los circuitos digitales disminuiría de forma inaceptable durante las abruptas demandas de energía del microprocesador. Sin embargo, el condensador de desacoplamiento puede suministrar dichas demandas instantáneas de energía. En este sentido, el condensador de desacoplamiento desacopla la fuente de alimentación de las abruptas demandas de energía de los circuitos digitales.

30 [0004] A medida que se incrementan las velocidades de reloj, la eficacia de un condensador de desacoplamiento depende de algo más que de su capacidad. Por ejemplo, un condensador de desacoplamiento puede tener una cantidad relativamente grande de capacidad y, sin embargo, ofrecer un rendimiento de desacoplamiento deficiente en los regímenes de frecuencia más altos si el condensador de desacoplamiento tiene cantidades inaceptablemente altas de inductancia y resistencia parásitas con respecto a su acoplamiento a los circuitos digitales que ayuda a alimentar. De hecho, un condensador de desacoplamiento podría tener una capacidad infinita y, sin embargo, ofrecer un rendimiento deficiente en los regímenes de frecuencia más altos si también tiene una inductancia y resistencia parásitas significativas. Esta inductancia y resistencia parásitas dependen de una serie de factores, incluyendo la distancia entre el condensador de desacoplamiento y los circuitos digitales que ayuda a alimentar. Para minimizar esta distancia, el condensador de desacoplamiento podría integrarse en la pastilla. Sin embargo, dicha integración en la pastilla utiliza costosos bienes raíces de la pastilla. Una alternativa es montar el condensador de desacoplamiento en la placa de circuito, pero, a continuación, la separación entre el condensador de desacoplamiento y la pastilla es demasiado grande, de modo que hay demasiada inductancia y resistencia parásitas. Por tanto, a menudo se prefiere usar un condensador de sustrato de encapsulado incrustado (EPS) como condensador de desacoplamiento. El condensador de EPS, como implica su denominación, está incrustado en el sustrato de encapsulado y, por tanto, está relativamente cerca de la pastilla asociada en el sustrato de encapsulado. De esta manera, los condensadores de EPS ofrecen niveles poco atractivos de inductancia y resistencia parásitas en comparación con la ubicación del condensador de desacoplamiento en la placa. Además, los condensadores de EPS son más baratos en comparación con la integración del condensador de desacoplamiento en la pastilla.

50 [0005] Los condensadores de EPS se incrustan en el sustrato de encapsulado formando primero un orificio en el sustrato central para formar una cavidad y, a continuación, sujetando el condensador de EPS en la cavidad del sustrato de encapsulado con adhesivo. A continuación, el resto de la cavidad se puede llenar con material dieléctrico. A continuación, se pueden depositar una o más capas metálicas de sustrato de encapsulado sobre el condensador de EPS. Las vías forman conexiones eléctricas entre la(s) capa(s) metálica(s) de sustrato de encapsulado superpuesta(s) y el condensador de EPS. En la figura 1 se muestra un ejemplo de sustrato de encapsulado convencional 100 con un condensador de EPS 150. El condensador de EPS 150 incluye un electrodo positivo 152 y un electrodo de tierra 154 en el que se puede acceder a la energía eléctrica del condensador de EPS 150.

60 [0006] Una capa metálica M1 160 se superpone al condensador de EPS 150. La vía 116 forma las conexiones eléctricas entre la capa metálica M1 160 y el electrodo positivo 152. De forma similar, la vía 118 forma las conexiones eléctricas entre la capa metálica M1 160 y el electrodo negativo 154. Para una mayor claridad de la ilustración, el electrodo positivo 152 se muestra acoplado solo a una vía 116. Sin embargo, se pueden acoplar múltiples vías 116 al electrodo positivo 152. El número de vías 116 que se acoplan al electrodo positivo 152 está limitado por el espacio ocupado por el electrodo 152 y el paso o separación requeridos entre vías contiguas 116. Existe una limitación similar para el número y la ubicación de las vías 118 para el electrodo negativo 154. Estas limitaciones en el número y la distribución de las vías 116 y 118 afectan negativamente a la inductancia y la resistencia parásitas del condensador de EPS 150. Por ejemplo, el espacio ocupado por el electrodo positivo 152 es relativamente pequeño, de modo que

solo un número relativamente pequeño de vías 116 puede acoplarse al mismo, como lo limita el paso requerido entre las vías 116. El número de vías 118 está limitado de manera análoga. Cada una de las vías 116 y 118 debe transportar una cantidad relativamente grande de corriente, lo que incrementa la inductancia parásita. Además, debido a que las vías 116 y 118 están limitadas al espacio ocupado por los electrodos 152 y 154, la flexibilidad de enrutamiento en la capa metálica M1 160 se reduce en consecuencia.

[0007] Por consiguiente, existe la necesidad de sustratos de encapsulado para semiconductores con condensadores incrustados que tengan una inductancia y resistencia parásitas reducidas y una flexibilidad de enrutamiento incrementada.

## BREVE EXPLICACIÓN

[0008] Para proporcionar una inductancia y resistencia parásitas reducidas, se proporciona un sustrato de encapsulado de acuerdo con la reivindicación 1 y un procedimiento para fabricarlo de acuerdo con la reivindicación 12. El sustrato de encapsulado incluye un condensador incrustado en una cavidad en el sustrato de encapsulado. El condensador incluye, al menos, un primer electrodo y un segundo electrodo. El sustrato incluye, al menos, una primera capa metálica y una segunda capa metálica subyacente. La segunda capa metálica incluye una primera placa metálica dispuesta sobre y extendida lateralmente desde el primer electrodo del condensador desde un primer lado del sustrato central. La segunda capa metálica también puede incluir una segunda placa metálica dispuesta sobre y extendida lateralmente desde el segundo electrodo del condensador.

[0009] Las primera y segunda placas metálicas son bastante ventajosas con respecto al número y la colocación de vías entre la primera capa metálica del sustrato y las primera y segunda placas metálicas. En particular, debido a que la primera placa metálica se extiende lateralmente desde los primeros electrodos en el condensador, las ubicaciones de las vías que se acoplan entre la primera placa metálica y la primera capa metálica no se limitan al espacio ocupado por los electrodos. Por el contrario, la ubicación de las vías tales como las vías 116 y 118 en el condensador de EPS convencional 105 estaba limitada por el espacio ocupado o área de superficie de los respectivos electrodos 152 y 154.

[0010] Dada su extensión lateral desde sus respectivos electrodos, las primera y segunda placas metálicas divulgadas en el presente documento ofrecen un espacio ocupado o área de superficie significativamente mayor en comparación con el espacio ocupado por los electrodos. Las primera y segunda placas metálicas pueden, por tanto, admitir más vías en comparación con los sustratos de encapsulado convencionales con condensadores de EPS. Cada vía puede, por tanto, transportar menos corriente y, por tanto, tener menos inductancia parásita en comparación con el número más limitado de vías y, por tanto, una mayor densidad de corriente en los enfoques convencionales. Además, un mayor espacio ocupado por las primera y segunda placas metálicas ofrece una flexibilidad mejorada con respecto a la ubicación de las vías que se acoplan entre las primera y segunda placas metálicas y la primera capa metálica. Estas y otras características ventajosas se pueden apreciar mejor mediante la siguiente descripción detallada.

## DIBUJOS

[0011] Diversas características, la naturaleza y las ventajas pueden resultar evidentes a partir de la descripción detallada expuesta a continuación cuando se considera conjuntamente con los dibujos, en los que los mismos caracteres de referencia identifican de manera correspondiente en toda su extensión.

La FIG. 1 es una vista en sección transversal de un sustrato de encapsulado con un condensador de sustrato de encapsulado incrustado (EPS) de acuerdo con la técnica anterior.

La FIG. 2 es una vista en sección transversal de un sustrato de encapsulado con un condensador de EPS de acuerdo con un modo de realización de la presente divulgación.

La FIG. 3 es una vista en sección transversal de un sustrato de encapsulado con un condensador de EPS de acuerdo con otro modo de realización de la presente divulgación.

Las FIGS. 4A-4I ilustran una secuencia para proporcionar/fabricar un sustrato de encapsulado incrustado en un condensador de EPS de acuerdo con un modo de realización de la presente divulgación.

La FIG. 5 es un diagrama de flujo para un procedimiento de fabricación para un sustrato de encapsulado incrustado en un condensador de EPS de acuerdo con un modo de realización de la presente divulgación.

La FIG. 6 ilustra algunos sistemas electrónicos de ejemplo que incorporan un sustrato de encapsulado de acuerdo con un modo de realización de la divulgación.

## DESCRIPCIÓN DETALLADA

[0012] En la siguiente descripción, se dan detalles específicos para proporcionar un entendimiento exhaustivo de los diversos aspectos de la divulgación. Sin embargo, un experto en la técnica entenderá que los aspectos se pueden llevar a la práctica sin estos detalles específicos. Por ejemplo, pueden mostrarse circuitos en diagramas de bloques para no complicar los aspectos con detalles innecesarios. En otros casos, pueden no mostrarse con detalle circuitos, estructuras y técnicas que sean muy conocidos para no complicar los aspectos de la divulgación.

### Visión general

[0013] Se proporciona un sustrato de encapsulado que incluye un condensador de EPS incrustado en una cavidad en el sustrato central. El condensador de EPS incluye, al menos, un electrodo positivo y, al menos, un electrodo negativo. En un modo de realización, los electrodos positivos y negativos pueden estar dispuestos en extremos opuestos del condensador. Más generalmente, el condensador de EPS tiene, al menos, un primer electrodo y un segundo electrodo. Los primer y segundo electrodos tienen, cada uno, una primera superficie y una segunda superficie opuesta. El sustrato de encapsulado incluye, al menos, una primera capa metálica (M1) y una segunda capa metálica (M2) subyacente. Tanto la capa metálica M1 como la capa metálica M2 se superponen al condensador de EPS. La capa metálica M2 incluye una primera placa metálica dispuesta en la primera superficie del primer electrodo y también se extiende lateralmente desde el primer electrodo en el sustrato de encapsulado. Al menos una primera vía se extiende perpendicularmente desde la primera placa metálica en la capa metálica M2 para acoplarse a la capa metálica M1.

[0014] La capa metálica M3 y la capa metálica M4 subyacen al condensador de EPS. La capa metálica M3 puede incluir una segunda placa metálica dispuesta en la segunda superficie del segundo electrodo y se extiende lateralmente desde el segundo electrodo. La segunda placa metálica incluye, al menos, una segunda vía que se extiende desde la segunda placa metálica hasta la cuarta capa metálica. El siguiente análisis se orientará a modos de realización con una pluralidad de primeras y segundas vías sin pérdida de generalidad.

[0015] Debido a la extensión lateral de la primera placa metálica desde el primer electrodo, la primera placa metálica tiene un espacio ocupado o área de superficie más grande en comparación con el espacio ocupado por el primer electrodo. Por tanto, hay una parte del espacio ocupado por la primera placa metálica que no se superpone con el espacio ocupado por el primer electrodo. Una o más de las primeras vías pueden estar ubicadas en esta parte no superpuesta del espacio ocupado por la primera placa metálica. Como tal, no hay un área exclusiva definida por el espacio ocupado por el primer electrodo en la capa metálica M1 del sustrato de encapsulado. Por el contrario, los sustratos de encapsulado de la técnica anterior con condensadores de EPS, tal como el sustrato de encapsulado 100 analizado con respecto a la figura 1, deben reservar un espacio ocupado correspondiente en la capa metálica M1 para el acoplamiento a las vías de EPS. Pero en la presente divulgación, hay flexibilidad de enrutamiento en el sentido de que las primeras vías no están restringidas al espacio ocupado por el primer electrodo. Por tanto, si es necesario, se pueden colocar otras estructuras de enrutamiento en el espacio ocupado por el primer electrodo sobre la capa metálica M1, ya que las primeras vías se pueden distribuir en la parte no superpuesta del espacio ocupado por la primera placa metálica.

[0016] Además, el número de primeras vías solo está limitado por el espacio ocupado por la primera placa metálica. Dado que este espacio ocupado es mayor que el espacio ocupado por el primer electrodo, el número de primeras vías en la presente divulgación puede ser significativamente mayor que cualquier número de vías que pudiesen acomodarse para acoplarse al electrodo positivo en arquitecturas de condensadores incrustados de la técnica anterior. Este número mayor significa que la densidad de corriente en cada primera vía disminuye con respecto a la densidad de corriente para una entrega comparable de carga para las vías de electrodo positivo correspondientes en arquitecturas convencionales. Esta densidad de corriente reducida proporciona inductancia parásita reducida. Además, el mayor número de vías da lugar claramente a una resistencia parásita reducida en comparación con conducir la misma cantidad de carga a través del menor número de vías en arquitecturas de la técnica anterior.

[0017] La capa metálica M2 puede incluir una segunda placa metálica análoga dispuesta en el segundo electrodo del condensador de EPS y que se extiende lateralmente desde el segundo electrodo. Una pluralidad de segundas vías se puede acoplar entre la segunda placa metálica y la capa metálica M1 para proporcionar una flexibilidad de enrutamiento análoga y una inductancia y resistencia parásitas reducidas en comparación con las arquitecturas de la técnica anterior. Estas características ventajosas se pueden apreciar mejor con respecto a los siguientes modos de realización de ejemplo.

### Modos de realización de ejemplo

[0018] La FIG. 2 muestra un ejemplo de encapsulado de circuito integrado 200 que incluye un sustrato de encapsulado 202 y un condensador de EPS 250. El sustrato de encapsulado 202 incluye una pluralidad de capas metálicas, tales como una capa metálica M1 206, una capa metálica M2 208, una capa metálica M3 210 y una capa metálica M4 212 que están separadas por las capas correspondientes de material dieléctrico. Aunque se ilustran cuatro capas metálicas, se debe entender que puede haber un número mayor o menor de capas metálicas. Las capas metálicas pueden formarse con cobre, níquel u otros metales adecuados para la conducción eléctrica, tales como plata

u oro. El sustrato de encapsulado 202 puede comprender un sustrato orgánico laminado, un sustrato de vidrio o un sustrato semiconductor.

**[0019]** El condensador de EPS 250 está dispuesto o incrustado en un núcleo 203 del sustrato de encapsulado 202. Por ejemplo, se puede formar una cavidad en el núcleo 203 para alojar el condensador de EPS 250. El condensador de EPS 250 puede comprender un condensador de cerámica multicapa (MLCC). Como tal, el condensador de EPS 250 incluye un cuerpo 256 formado con múltiples capas metálicas aisladas mediante correspondientes capas de cerámica (no ilustradas). El condensador de EPS 250 incluye un primer electrodo 252 y un segundo electrodo 254 que puede estar dispuesto en los extremos opuestos del cuerpo 256. Los electrodos 252 y 254 sirven como terminales eléctricos para cargar y descargar el condensador 250. Un electrodo sirve como terminal de alimentación y el electrodo restante sirve como terminal negativo. El siguiente análisis supone que el primer electrodo 252 es el electrodo positivo y que el segundo electrodo 254 es el electrodo negativo sin pérdida de generalidad. Sin embargo, la polaridad puede invertirse en otros modos de realización.

**[0020]** Una primera placa metálica 224 en la capa M2 208 está dispuesta directamente sobre una superficie superior del electrodo positivo 252. La primera placa metálica 224 también se puede denotar como placa metálica de fuente de alimentación 224. La placa metálica de tierra 220 se puede extender lateralmente para cubrir toda la superficie superior del electrodo positivo 252. La placa metálica de fuente de alimentación 224 se extiende lateralmente alejándose del electrodo positivo 252, por ejemplo, extendiéndose hacia el lado izquierdo del electrodo positivo 252 en la Fig. 2. La placa metálica de fuente de alimentación 224 se acopla a través de vías 266 a la capa metálica M1 206, que a su vez se acopla a través de una o más interconexiones de pastilla 227 a un conmutador de cabezas 290 en una pastilla 295 correspondiente. Las interconexiones de pastilla 227 pueden comprender protuberancias de soldadura, pilares de cobre u otros tipos adecuados de interconexiones. Cuando el conmutador de cabezas 290 está cerrado, una parte aislada 261 de la capa metálica M1 se energiza para proporcionar un voltaje de alimentación VDD a la pastilla 295. El conmutador de cabezas 290 puede abrirse selectivamente para aislar a la pastilla 295 de la fuente de alimentación externa ya que está acoplada a la placa metálica de fuente de alimentación 224.

**[0021]** Una placa metálica de tierra 220 en la capa metálica M2 208 cubre una superficie superior del terminal de tierra 254 de forma análoga a cómo la placa metálica de fuente de alimentación 224 cubre el terminal positivo 252. La placa metálica de tierra 220 también se extiende lateralmente desde el electrodo negativo 254 de modo que el espacio ocupado por la placa metálica de tierra 220 es mayor que el espacio ocupado por el electrodo negativo 254. Las vías 264 se acoplan desde una superficie superior de la placa metálica de tierra 220 a la capa metálica M1 206. Las vías 264 son un medio para conectar la placa metálica de tierra 220 a una fuente de tierra. Cabe señalar que una o más vías 264 están desplazadas con respecto al espacio ocupado por la placa metálica de tierra 220. De forma similar, una o más vías 266 están desplazadas con respecto al espacio ocupado del terminal positivo 252. Las vías 266 son un medio para conectar la placa metálica de fuente de alimentación 224 a una fuente de alimentación. Como tal, las partes de la capa metálica M1 206 que se superponen con el espacio ocupado por los electrodos 252 y 254 se pueden utilizar para otras conexiones en lugar de ser un área exclusiva reservada estrictamente para las vías 266 y 264. Además, debido al mayor espacio ocupado por la placa metálica de fuente de alimentación 224 y la placa metálica de tierra 220, el número de vías 266 y 264 se incrementa en comparación con las vías 116 y 118 analizadas con respecto al sustrato de encapsulado convencional 100. Debido a este número de vías incrementado, se reduce la inductancia y la resistencia parásitas para el condensador de EPS 150.

**[0022]** Para acoplar el electrodo positivo 252 a una fuente de alimentación externa (no ilustrada), el electrodo 252 se acopla a una placa metálica adicional de fuente de alimentación 226 en la capa metálica M3 210. La placa metálica adicional de fuente de alimentación 226 se acopla a través de vías 265 a la capa metálica M4 212, que a su vez se acopla a la fuente de alimentación externa a través de una o más bolas de soldadura 267 en una superficie orientada hacia la placa del sustrato de encapsulado 202. Las vías 265 son un medio para conectar la placa metálica adicional de fuente de alimentación 226 a una fuente de alimentación. Además, una o más vías 274 también pueden acoplar una placa metálica adicional de fuente de alimentación 226 a una placa metálica de fuente de alimentación 224.

**[0023]** Para acoplar el electrodo negativo 254 a una toma de tierra externa (no ilustrada), el electrodo negativo 254 se acopla a una placa metálica adicional de tierra 222 en la capa metálica M3 210. La placa metálica adicional de tierra 222 se acopla a través de vías 268 a la capa metálica M4 212 que, a su vez, se acopla a la toma de tierra externa a través de una o más bolas de soldadura 267. Las vías 268 son un medio para conectar la placa metálica adicional de tierra 222 a una fuente de tierra. Además, una o más vías 272 también pueden acoplar una placa metálica adicional de tierra 222 a una placa metálica de tierra 220. En consecuencia, el condensador 250 está enterrado entre las placas de alimentación/tierra 220, 222, 224 y 226, que pueden conectarse a una pluralidad de vías en diversas ubicaciones para proporcionar trayectorias de corriente más amplias al condensador 250 en las direcciones vertical y lateral. Por tanto, la inductancia de interconexión en el sustrato de encapsulado 200 se reduce significativamente.

**[0024]** Por el contrario, el sustrato de encapsulado convencional 100, como el mostrado en la Fig. 1, requiere que las vías 116 y 118 se sitúen dentro del espacio ocupado por los electrodos 152 y 154, respectivamente. Además, el número limitado de trayectorias de corriente a través de las vías 116 y 118 incrementa la inductancia parásita del condensador de EPS 250. Como se muestra en la Fig. 2, el sustrato de encapsulado mejorado 200 proporciona placas de alimentación/tierra 220, 222, 224 y 226 que se extienden lateralmente para permitir que las vías 262 y 264 se sitúen

lejos de los electrodos 252 y 254 para proporcionar más flexibilidad en el enrutamiento del circuito. Además, el sustrato de encapsulado mejorado 200 permite más trayectorias de corriente debido a que el número de vías 265, 266, 264 y 268 se incrementa en comparación con el número correspondiente de vías para el sustrato de encapsulado convencional 100. Las vías 265, 266, 264 y 268 son un medio para conectar las placas metálicas 220, 222, 224, 226, respectivamente, a una fuente de alimentación o de tierra.

**[0025]** La FIG. 3 muestra un ejemplo de encapsulado de circuito integrado 200 de acuerdo con otro modo de realización. El encapsulado de circuito integrado 200 de la FIG. 3 puede ser sustancialmente similar al de la FIG. 2, excepto que la primera placa metálica 224 se reemplaza por una vía extendida 266 y que la placa metálica adicional de tierra 222 se reemplaza por una vía extendida 268. Como tal, el electrodo negativo 254 está cubierto desde el lado superior, por ejemplo, un primer lado del núcleo 203, por la placa metálica de tierra 220, pero está conectado a una vía extendida 268 desde el lado inferior, por ejemplo, un segundo lado del núcleo 203. Además, el electrodo positivo 252 está cubierto desde el lado inferior, por ejemplo, el segundo lado, por la placa metálica de fuente de alimentación 226, pero está conectado a una vía extendida 266 desde el lado superior, por ejemplo, el primer lado. También se pueden implementar otras variaciones, tales como cubrir el electrodo positivo 252 desde el lado superior, por ejemplo, el primer lado, pero no el lado inferior, por ejemplo, el segundo lado; y/o cubrir el electrodo de tierra 254 desde el lado inferior, por ejemplo, el segundo lado, pero no desde el lado superior, por ejemplo, el primer lado. Estas variaciones diferentes pueden proporcionar diferentes disposiciones espaciales para el sustrato de encapsulado 100 para acomodar diferentes componentes según sea necesario. Además, estas diferentes variaciones pueden dar como resultado diferentes reducciones en la inductancia parásita.

**[0026]** Tras haberse descrito una estructura de sustrato de encapsulado, se describirá ahora una secuencia y unos procedimientos para fabricar/proporcionar estructuras de sustrato de encapsulado.

#### **Secuencia ejemplar para fabricar un sustrato de encapsulado**

**[0027]** Las Figs. 4A-4I ilustran una secuencia para fabricar un sustrato de encapsulado 400 con un condensador incrustado. En algunas implementaciones, la secuencia de las FIGS. 4A-4I se pueden usar para fabricar el sustrato de encapsulado 200 de las FIGS. 2 y 3B. Sin embargo, la secuencia de las FIGS. 4A-4I se puede aplicar a otros sustratos de encapsulado.

**[0028]** En la Fig. 4A, el sustrato de encapsulado comienza con un sustrato central 402, tal como un sustrato de silicio en algunas implementaciones. Diferentes implementaciones pueden usar diferentes sustratos. Se puede formar un orificio o cavidad 404 en el sustrato central 402. El orificio o cavidad 404 puede ser de un tamaño o forma para alojar un condensador. En particular, el orificio o cavidad 404 se forma a través del sustrato central 402.

**[0029]** En la Fig. 4B se aplica una cinta adhesiva 406 en un lado inferior del sustrato central 402. La resistencia adhesiva de la cinta 406 a la superficie inferior del sustrato central 402 es mayor que el peso de un condensador, de modo que la cinta adhesiva 406 puede soportar el condensador. En la Fig. 4C, se inserta un condensador 408 en la cavidad 404. El condensador 408 puede orientarse de modo que los dos electrodos terminales del condensador 408 se alineen en una dirección lateral. La cinta adhesiva 406 puede soportar y mantener el condensador 408 en posición dentro de la cavidad 404.

**[0030]** En la Fig. 4D, se aplica una capa de laminación dieléctrica en el lado superior del sustrato central 402. En particular, la capa de laminación dieléctrica se deposita sobre la superficie superior del sustrato central 402. Además, la laminación dieléctrica también llena la cavidad 404 para mantener el condensador 408 en la cavidad 404. En la Fig. 4E, se retira la cinta adhesiva 406 del lado inferior del sustrato central 402. El condensador 408 continúa en su lugar por la laminación dieléctrica que llena el interior de la cavidad 404. Después de retirar la cinta adhesiva 406, una capa de laminación dieléctrica 412 se aplica en el lado inferior del sustrato central 402.

**[0031]** En la Fig. 4F, se forman patrones en las capas de laminación dieléctrica 410 y 412. Los patrones pueden ser cavidades y/o hendiduras en las capas de laminación dieléctrica 410 y 412. Por ejemplo, los patrones pueden definir placas de alimentación/tierra que se extienden lateralmente y que cubren el condensador 408. Diferentes implementaciones pueden usar diferentes procedimientos para crear/formar los patrones 405. En algunas implementaciones, los patrones se graban/perforan en las capas de laminación dieléctrica 410 y 412. Por ejemplo, se puede usar un láser para grabar y/o perforar las capas de laminación dieléctrica 410 y 412. En algunas implementaciones se usa litografía para grabar los patrones en las capas de laminación dieléctrica 410 y 412. El grabado también se puede realizar mediante un proceso químico en algunas implementaciones.

**[0032]** En la Fig. 4G, placas de alimentación/tierra 414 y 416 se depositan encima y debajo del sustrato central 402, por ejemplo, de un primer y un segundo lado del sustrato central 402. Las placas de alimentación/tierra 414 y 416 pueden llenar algunos o todos los patrones creados en las capas de laminación dieléctrica 410 y 412. Diferentes implementaciones pueden usar diferentes materiales para las placas de alimentación/tierra 414 y 416. Por ejemplo, las placas metálicas de alimentación/tierra 414 y 416 pueden ser de cobre en algunas implementaciones.

**[0033]** En la Fig. 4H se aplican capas adicionales de laminación dieléctrica 418 y 420 en los lados superior e inferior del sustrato central 402. Se forman patrones en estas capas de laminación dieléctrica 418 y 420. Los patrones pueden definir vías y otras conexiones. Por ejemplo, se puede formar una pluralidad de vías para la conexión a las placas metálicas de alimentación/tierra 414 y 416. En la Fig. 4I, las capas metálicas 422 y 424 se depositan encima y debajo del sustrato central 402. Las capas metálicas 422 pueden formar vías u otras conexiones en base a los patrones formados en las capas de laminación dieléctrica 418 y 420.

**Procedimiento ejemplar para fabricar un sustrato de encapsulado**

**[0034]** La FIG. 5 ilustra un diagrama de flujo de un procedimiento para fabricar un sustrato de encapsulado con un condensador de EPS incrustado. En algunas implementaciones, el procedimiento de la FIG. 5 se usa para fabricar/proporcionar el sustrato de encapsulado 200 de las Figs. 2 y 3B y el sustrato de encapsulado 400 de las Figs. 4A-4I.

**[0035]** El procedimiento proporciona (en 502) un sustrato (por ejemplo, sustrato central 402). El sustrato puede ser un sustrato de silicio en algunas implementaciones. Diferentes implementaciones pueden usar diferentes sustratos. Se forma un orificio o cavidad 404 en el sustrato central 402. El orificio o cavidad 404 se forma a través del sustrato central 402. Esta etapa se ilustra en la Fig. 4A.

**[0036]** Se aplica una cinta adhesiva 406 en un lado inferior del sustrato central 402. Un ejemplo de esta etapa se muestra en la Fig. 4B. En la etapa 504 se inserta un condensador en la cavidad 404. El condensador 408 puede orientarse de modo que los dos electrodos terminales del condensador 408 se alineen en una dirección lateral. Esta etapa se ilustra en la Fig. 4C.

**[0037]** Se aplica una capa de laminación dieléctrica en el lado superior del sustrato central 402. La cavidad 404 también se llena con la laminación dieléctrica. Además, la cinta adhesiva 406 se retira del lado inferior del sustrato central 402 y una capa de laminación dieléctrica 412 se aplica en el lado inferior del sustrato central 402. Esta etapa se ilustra en las Figs. 4D y 4E.

**[0038]** Se forman patrones en las capas de laminación dieléctrica 410 y 412. Los patrones pueden ser cavidades y/o hendiduras en las capas de laminación dieléctrica 410 y 412. Por ejemplo, se puede usar un láser para grabar y/o perforar las capas de laminación dieléctrica 410 y 412. En algunas implementaciones se usa litografía para grabar los patrones en las capas de laminación dieléctrica 410 y 412. El grabado también se puede realizar mediante un proceso químico en algunas implementaciones. Un ejemplo de esta etapa se ilustra en la Fig. 4F.

**[0039]** En la etapa 506, las placas de alimentación/tierra 414 y 416 se depositan encima y debajo del sustrato central 402. Las placas de alimentación/tierra 414 y 416 pueden llenar algunos o todos los patrones creados en las capas de laminación dieléctrica 410 y 412. Esta etapa se ilustra en la Fig. 4G. Se pueden añadir conexiones o capas adicionales al sustrato de encapsulado. Por ejemplo, se aplican capas adicionales de laminación dieléctrica 418 y 420 en los lados superior e inferior del sustrato central 402. Se forman patrones en estas capas de laminación dieléctrica 418 y 420. Capas metálicas 422 y 424 se depositan encima y debajo del sustrato central 402. Las capas metálicas 422 pueden formar vías u otras conexiones en base a los patrones formados en las capas de laminación dieléctrica 418 y 420. Esta etapa se ilustra en las Figs. 4H y 4I.

**Dispositivos electrónicos ejemplares**

**[0040]** La Fig. 6 ilustra diversos dispositivos electrónicos que pueden integrarse con cualquiera de los circuitos integrados, pastillas o encapsulados mencionados anteriormente. Por ejemplo, un teléfono móvil 600, un ordenador portátil 605 y un PC tipo tableta 610 pueden incluir un circuito integrado (IC) 1100 como el descrito en el presente documento. El IC 1100 puede ser, por ejemplo, cualquiera de los encapsulados de circuito integrado que incorporan un sustrato de encapsulado construido de acuerdo con la divulgación. Otros dispositivos electrónicos que pueden configurarse con los encapsulados de circuito integrado construidos de acuerdo con la divulgación pueden incluir un reproductor de música, un reproductor de vídeo, un dispositivo de comunicación, unidades de sistemas de comunicación personal (PCS) manuales, unidades de datos portátiles tales como asistentes digitales personales, dispositivos con GPS, dispositivos de navegación, descodificadores, unidades de entretenimiento, unidades de datos de ubicación fija tales como equipos de lectura de medidores, dispositivos de comunicaciones, teléfonos inteligentes o cualquier otro dispositivo que almacene o recupere datos o instrucciones informáticas, o cualquier combinación de los mismos.

**[0041]** Uno o más de los componentes, etapas, características y/o funciones ilustrados en las figuras se pueden reorganizar y/o combinar en un solo componente, etapa, característica o función o incorporarse en diversos componentes, etapas o funciones. También se pueden añadir elementos, componentes, etapas y/o funciones adicionales sin apartarse de las características novedosas divulgadas en el presente documento. Los aparatos, dispositivos y/o componentes ilustrados en las figuras pueden configurarse para realizar uno o más de los procedimientos, características o etapas descritos en las figuras. Los algoritmos novedosos descritos en el presente documento también se pueden implementar eficazmente en software y/o integrarse en hardware.

**REIVINDICACIONES**

- 5 1. Un sustrato de encapsulado (200), que comprende:
- un sustrato (202) que comprende un primer lado;
- un condensador (250) incrustado en el sustrato, donde el condensador comprende un primer electrodo (252) y un segundo electrodo (254);
- 10 una primera placa metálica (224) que se extiende lateralmente en el sustrato, en donde la primera placa metálica está dispuesta directamente sobre el primer electrodo del condensador y se extiende lateralmente desde un primer lado del primer electrodo; y
- 15 una pluralidad de vías (266), que incluyen una primera vía, que se extiende perpendicularmente hacia la primera placa metálica y se conecta a la primera placa metálica desde el primer lado del sustrato.
2. El sustrato de encapsulado de la reivindicación 1, donde la primera vía está desplazada de un área de la primera placa metálica que se superpone al primer electrodo del condensador.
- 20 3. El sustrato de encapsulado de la reivindicación 1, que comprende además una segunda placa metálica que se extiende lateralmente en el sustrato, donde la segunda placa metálica está dispuesta sobre y cubre el primer electrodo del condensador desde un segundo lado del sustrato opuesto al primer lado del sustrato.
- 25 4. El sustrato de encapsulado de la reivindicación 3, donde la primera placa metálica y la segunda placa metálica están conectadas mediante una segunda vía que se extiende en el sustrato entre las primera y segunda placas metálicas.
- 30 5. El sustrato de encapsulado de la reivindicación 1, donde la primera vía está configurada para suministrar un voltaje positivo al condensador por medio de la primera placa metálica.
6. El sustrato de encapsulado de la reivindicación 1, donde el condensador comprende un condensador de cerámica multicapa (MLCC).
- 35 7. El sustrato de encapsulado de la reivindicación 1, que comprende además una tercera placa metálica que se extiende lateralmente en el sustrato, donde la tercera placa metálica está dispuesta directamente encima y cubre el segundo electrodo del condensador desde un segundo lado del sustrato opuesto al primer lado del sustrato.
- 40 8. El sustrato de encapsulado de la reivindicación 7, que comprende además una pluralidad de vías conectadas a la tercera placa metálica desde el segundo lado del sustrato.
9. El sustrato de encapsulado de la reivindicación 7, que comprende además una cuarta placa metálica que se extiende lateralmente en el sustrato, donde la cuarta placa metálica está dispuesta directamente encima y cubre el segundo electrodo del condensador desde el primer lado del sustrato.
- 45 10. El sustrato de encapsulado de la reivindicación 9, donde la tercera placa metálica y la cuarta placa metálica están conectadas mediante una tercera vía que se extiende en el sustrato entre las tercera y cuarta placas metálicas.
- 50 11. El sustrato de encapsulado de la reivindicación 1, donde el sustrato de encapsulado se incorpora en, al menos, un reproductor de música, un reproductor de vídeo, una unidad de entretenimiento, un dispositivo de navegación, un dispositivo de comunicaciones, un dispositivo móvil, un teléfono móvil, un teléfono inteligente, un asistente digital personal, un terminal de ubicación fija, una tableta electrónica o un ordenador portátil.
- 55 12. Un procedimiento, que comprende:
- formar una cavidad (404) en un sustrato de encapsulado (402);
- colocar un condensador (408) que incluye un primer electrodo en la cavidad;
- 60 formar una primera placa metálica (414) en el sustrato de encapsulado, donde la primera placa metálica está dispuesta directamente sobre el primer electrodo y se extiende lateralmente en el sustrato desde un primer lado del primer electrodo; y
- 65 formar una pluralidad de vías que se extienden perpendicularmente a la primera placa metálica y se conectan a la primera placa metálica desde el primer lado del sustrato.



13. El procedimiento de la reivindicación 12, que comprende además:

proporcionar una lámina adhesiva en un lado inferior del sustrato de encapsulado;

5 colocar el condensador en la cavidad sobre la lámina adhesiva; y

aplicar laminación de material dieléctrico para llenar la cavidad.

10 14. El procedimiento de la reivindicación 13, que comprende además formar conexiones terminales y patrones que incluyen un patrón para la primera placa metálica sobre la laminación de material dieléctrico en el lado superior del sustrato.

15 15. El procedimiento de la reivindicación 14, que comprende además:

aplicar laminación de material dieléctrico desde un lado inferior del sustrato de encapsulado; y formar conexiones terminales y patrones que incluyen un patrón para una segunda placa metálica en la laminación de material dieléctrico en el lado inferior del sustrato de encapsulado.

20 16. El procedimiento de la reivindicación 14, que comprende además formar la primera placa metálica en base al patrón para cubrir completamente una superficie superior del electrodo o formar la segunda placa metálica en base al patrón para cubrir completamente una superficie inferior del electrodo.

25 17. El procedimiento de la reivindicación 12, que comprende además formar una vía de la pluralidad de vías conectadas a la primera placa metálica desde el lado superior del sustrato, donde la vía está conectada a un área de la primera placa metálica desplazada del electrodo del condensador.

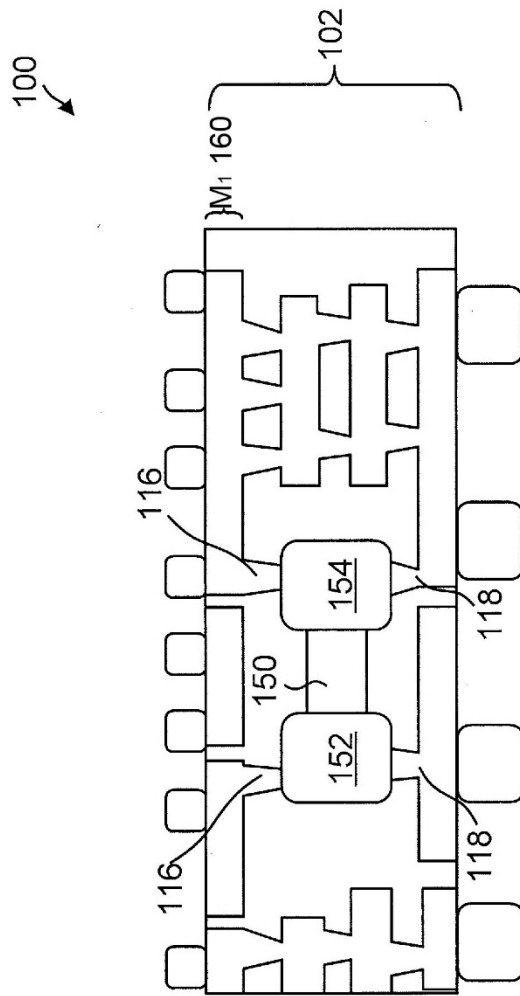


FIG. 1  
(Técnica anterior)

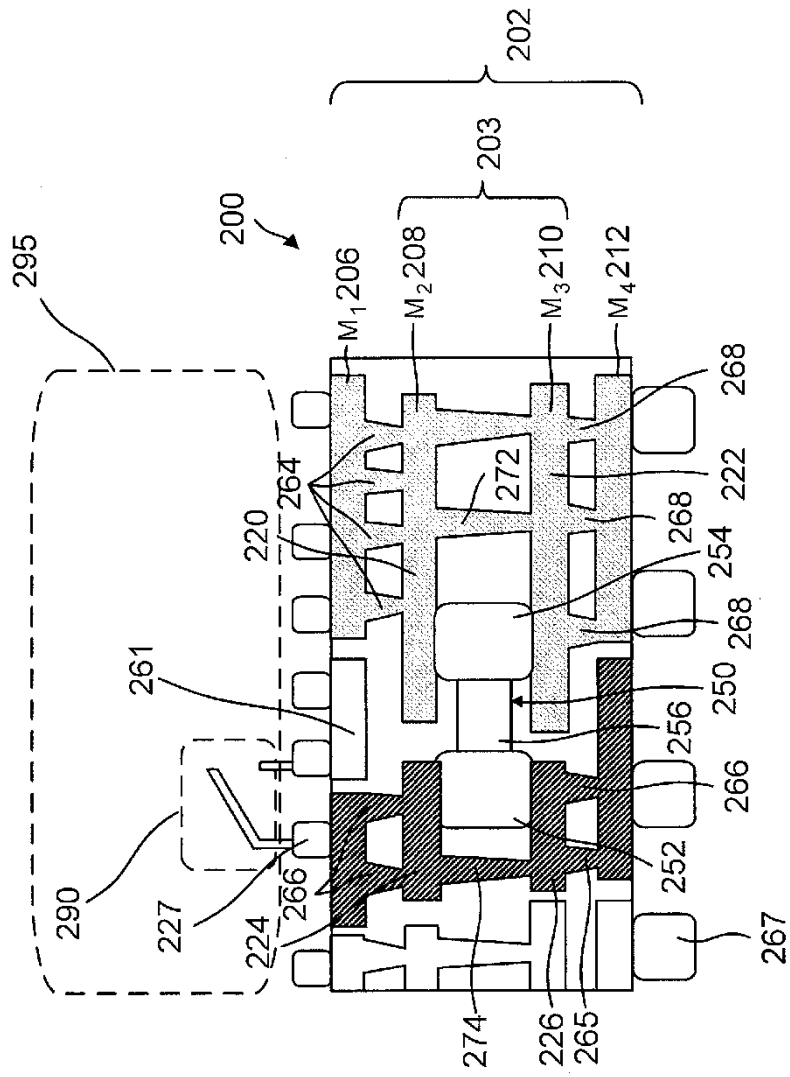


FIG. 2

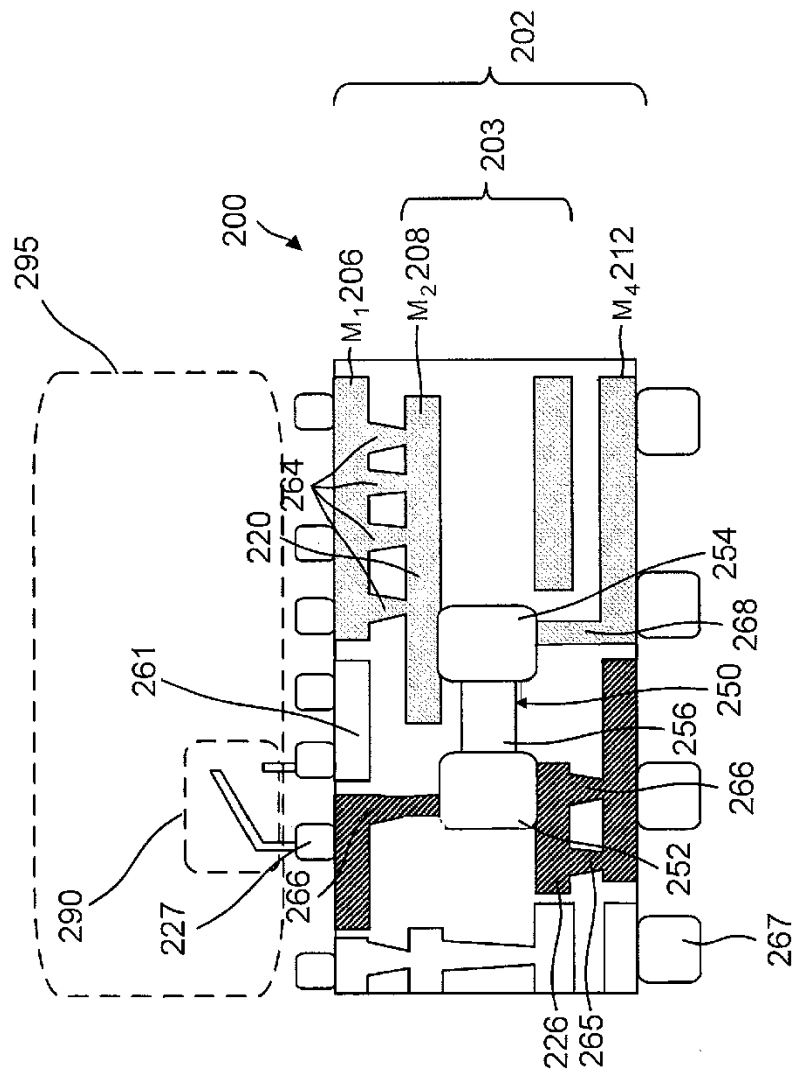


FIG. 3

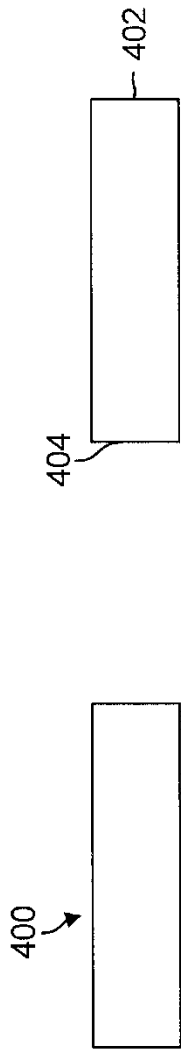


FIG. 4A

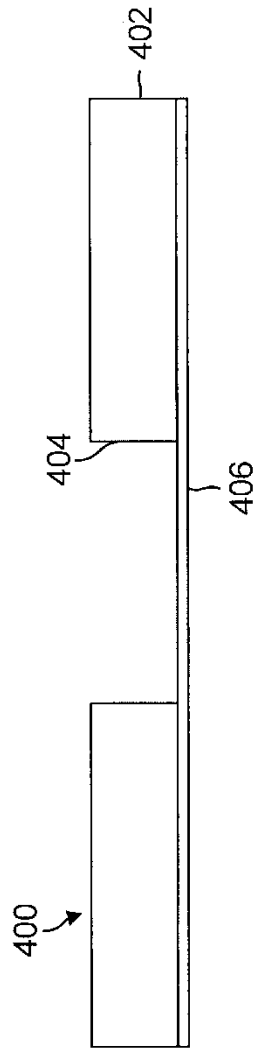


FIG. 4B

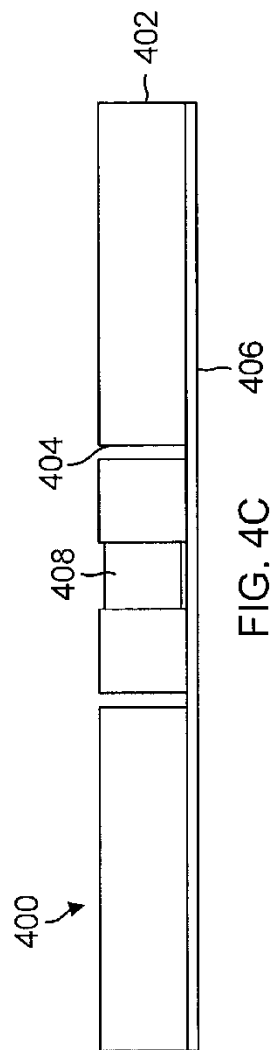
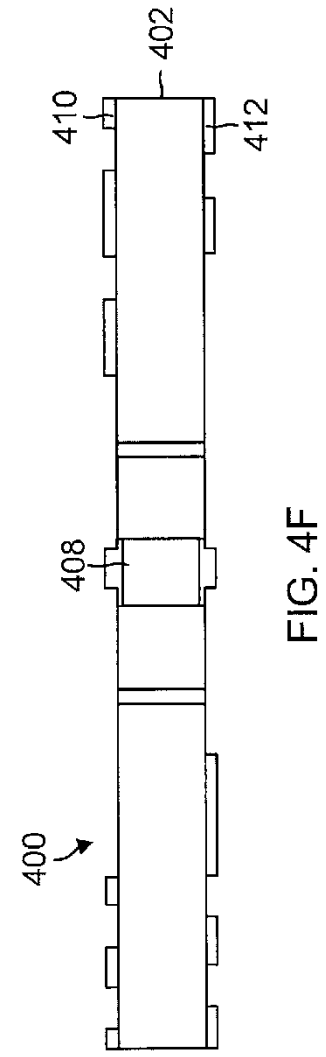
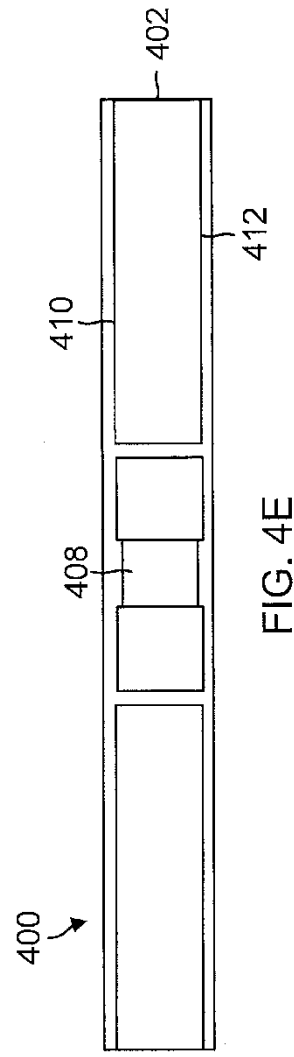
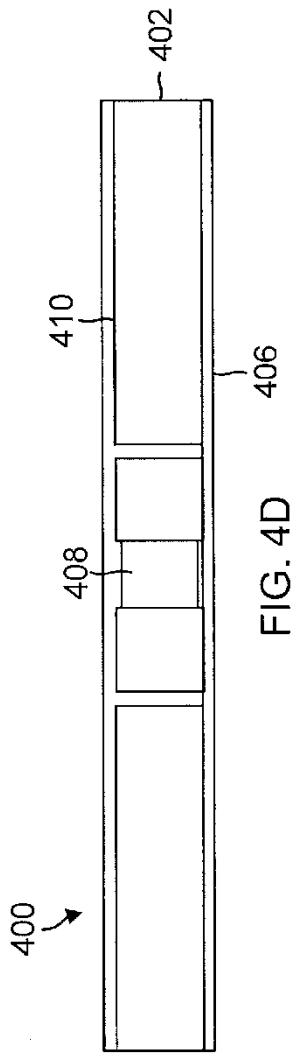


FIG. 4C



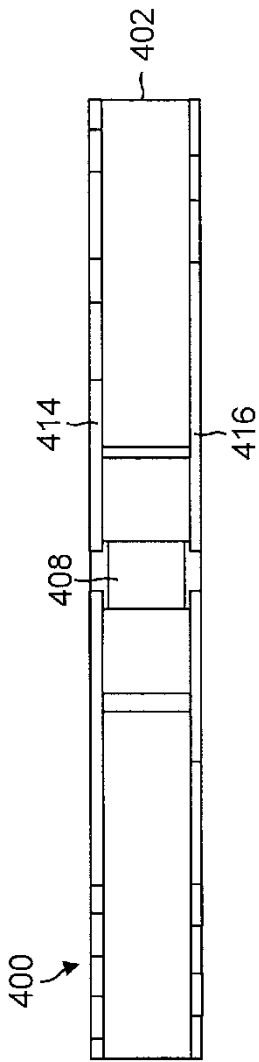


FIG. 4G

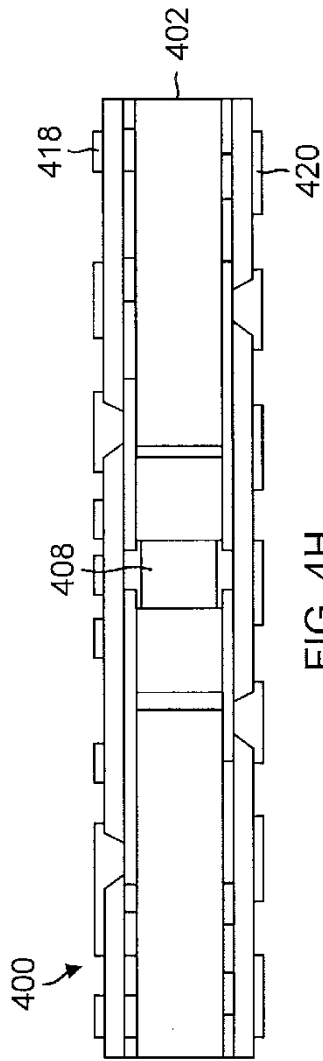


FIG. 4H

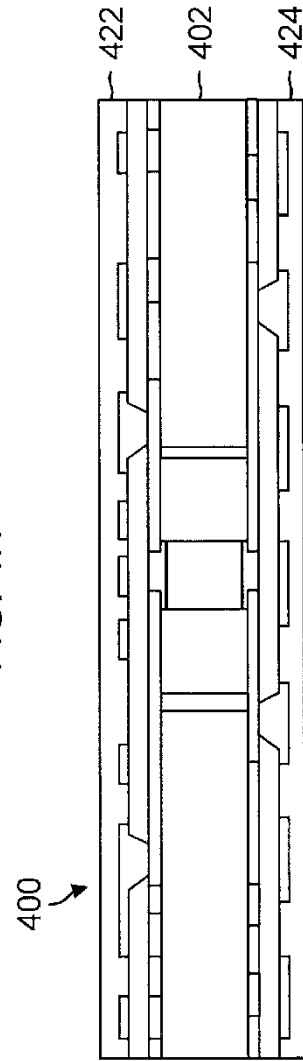


FIG. 4I

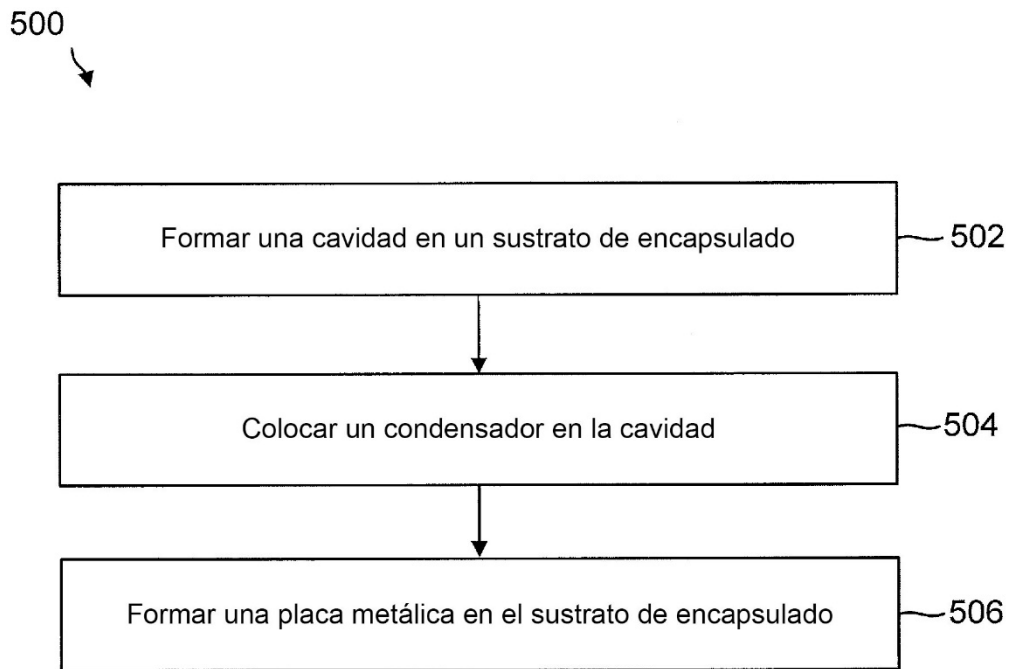


FIG. 5



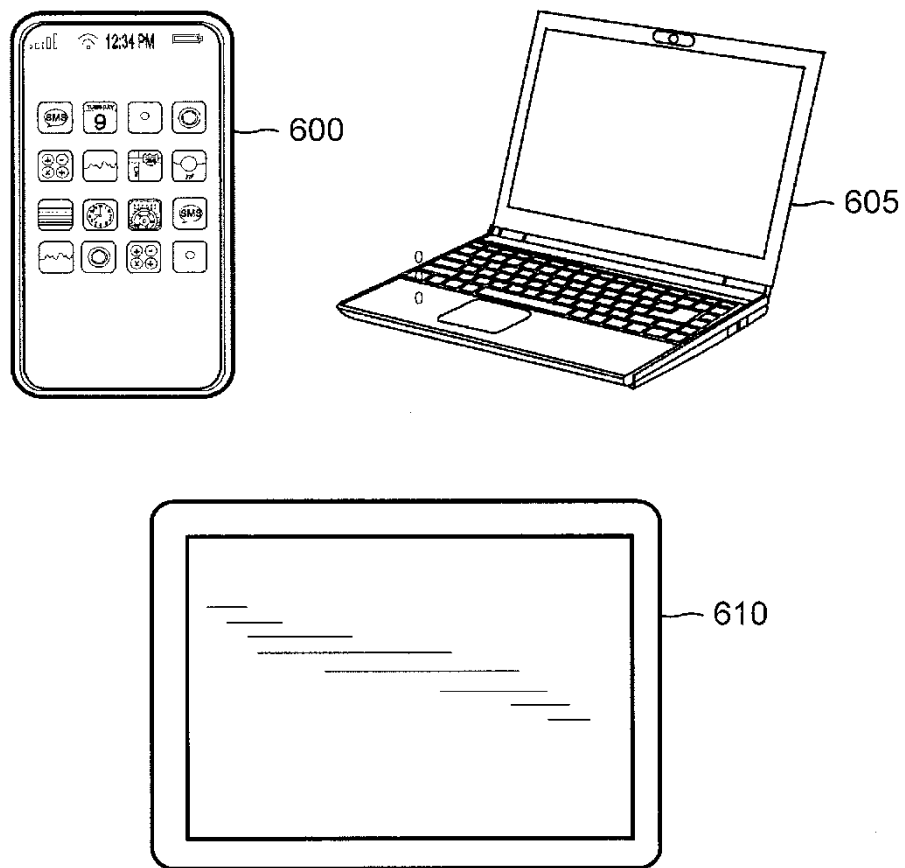


FIG. 6