

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 797 053**

51 Int. Cl.:

G06F 1/32 (2009.01)

G11C 5/14 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **01.07.2015 PCT/EP2015/065015**

87 Fecha y número de publicación internacional: **03.03.2016 WO16030054**

96 Fecha de presentación y número de la solicitud europea: **01.07.2015 E 15739195 (4)**

97 Fecha y número de publicación de la concesión europea: **25.03.2020 EP 3186691**

54 Título: **Sistema y método para el control de múltiples reguladores de tensión**

30 Prioridad:

29.08.2014 US 201414472792

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

01.12.2020

73 Titular/es:

**TELEFONAKTIEBOLAGET LM ERICSSON (PUBL)
(100.0%)
164 83 Stockholm, SE**

72 Inventor/es:

**JÄNTTI, JONI;
EDHOLM, BENGT;
NARUSE, MASAO;
PESSA, MARKO;
ANDERSSON, CECILIA;
NISSI, HARRI y
PULKKINEN, MIKKO**

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 797 053 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y método para el control de múltiples reguladores de tensión

5 CAMPO DE LA INVENCION

La presente invención se refiere en general a circuitos electrónicos, y en particular a un sistema y a un método para controlar dinámicamente múltiples reguladores de tensión para asegurar relaciones estrictas entre las respectivas tensiones en todo momento.

10 ANTECEDENTES

Los dispositivos electrónicos portátiles son perrechos omnipresentes en la vida moderna. Teléfonos celulares, teléfonos inteligentes, receptores de navegación satelital, lectores de libros electrónicos y tabletas, ordenadores portátiles (*por ejemplo*, anteojos, ordenadores de muñeca), cámaras y reproductores de música son solo algunos ejemplos de los muchos tipos de dispositivos electrónicos portátiles de uso generalizado. Los dispositivos electrónicos portátiles funcionan con baterías, ya sea baterías reemplazables como pilas alcalinas o baterías recargables como NiCd, NiMH, LiOn o similares. En cualquier caso, la vida útil de los dispositivos electrónicos portátiles está limitada por la energía de la batería disponible, que disminuye en proporción a la duración del uso del dispositivo y el nivel de consumo de energía durante ese uso.

20 Las tendencias en el diseño de dispositivos electrónicos portátiles incluyen niveles más altos de integración de circuitos, factores de forma de dispositivos reductores (y, por lo tanto, baterías más pequeñas), mayor funcionalidad y conectividad inalámbrica, todo lo cual ha hecho de la gestión de energía un área crítica de optimización para dispositivos electrónicos portátiles diseñadores.

25 La gestión de energía es particularmente crítica para los circuitos de muy alta integración. Los circuitos de procesamiento, los circuitos lógicos asociados (DMA, procesamiento de gráficos, encriptación, procesamiento de banda base de RF, etc.) y la memoria a menudo se integran en el mismo dado IC (o dados separados que se empaquetan juntos). Esto se conoce en la técnica como "sistema en un chip" o SOC. Un enfoque para la administración inteligente de energía en SOC, que puede incluir circuitos con diferentes perfiles de consumo de energía y frecuencias de operación, es variar dinámicamente la frecuencia del reloj y los niveles de tensión de las fuentes de suministro durante la operación, en respuesta a la demanda instantánea (carga de procesamiento, actividad de comunicaciones, y similares). Esto se conoce como escala dinámica de tensión y frecuencia (DVFS) o escala dinámica de tensión (DVS). DVFS/DVS se emplea habitualmente para el SOC alimentado por batería, porque mantener los niveles de tensión en los niveles requeridos para un rendimiento operativo máximo hará que la vida útil promedio de la batería sea significativamente menor que cuando los niveles de tensión se escalan dinámicamente junto con el rendimiento requerido. Por ejemplo, para dispositivos digitales, el suministro de un nivel de tensión 10 % mayor que el requerido da como resultado al menos un 21 % más de consumo de energía extraído de la batería. DVFS/DVS también es ventajoso desde la perspectiva de la gestión térmica.

40 El SOC típicamente tiene una arquitectura de energía con numerosos rieles de energía que se ejecutan dentro de la matriz de silicio (con diferentes requisitos de tensión, corriente y secuencia de energía). Los rieles de suministro en el SOC generalmente se suministran desde componentes de señal mixta analógica, como reguladores de tensión (también llamados fuentes de suministro). Las salidas del regulador de tensión generalmente tienen un control de velocidad de respuesta incorporado, para proteger el sistema de las sobretensiones de la batería cuando se cambian las tensiones de salida del regulador.

50 Por lo general hay algunas dependencias entre los rieles de suministro en el SOC debido al hecho de que dos o más fuentes de suministro se alimentan a los componentes individuales en muchos lugares de la matriz. Por ejemplo, este es el caso de los componentes del cambiador de nivel que se insertan cuando las señales atraviesan un dominio de energía a otro. El cambiador de nivel se conecta a las fuentes de ambos dominios de energía. Sin embargo, en algunas situaciones hay restricciones de velocidad que impiden el uso de un cambiador de nivel tradicional. Uno de esos casos, donde puede existir una restricción especial entre las fuentes de suministro en un SOC, es la memoria en el chip. La tensión de suministro para la disposición de memoria (llamada V_{memoria}) es idealmente más alta que la tensión de suministro para la interfaz digital (llamada $V_{\text{lógica}}$). Esto se debe a que la inestabilidad del ruido es mayor para las celdas de memoria que para las celdas lógicas, y esto generalmente es cierto para cualquier tipo de diseño de proceso CMOS. Sin embargo, insertar cambiadores de nivel entre la disposición de memoria y su lógica puede no ser práctico, debido al número de tales conexiones y/o restricciones de rendimiento. En consecuencia, los dos circuitos pueden funcionar a diferentes tensiones. Sin embargo, el suministro de tensión de la disposición de memoria debe cumplir con ciertas condiciones de límite de tensión para que la memoria funcione a la velocidad requerida.

60 Por ejemplo, las condiciones de límite de tensión pueden ser especificados como:

$$V_{\text{memoria}} - V_{\text{lógica}} < 350 \text{ mV, y}$$

65

$$V_{\text{lógica}} - V_{\text{memoria}} < 200 \text{ mV.}$$

Si se cambia una de las tensiones de suministro de V_{memoria} o de $V_{\text{lógica}}$, entonces la otra debe cambiar en consecuencia para asegurar que se cumplan las condiciones de límite de tensión en todo momento, para garantizar el funcionamiento correcto de la memoria. Dado que se requiere DVFS/DVS para un consumo de energía razonable para SOC, es necesario cambiar dos fuentes de suministro de forma precisa, rápida y vinculada para que el dispositivo SOC funcione correctamente y se alimente de manera eficiente.

Un SOC conocido es un procesador de banda base para un dispositivo de comunicación inalámbrica. Este chip incluye lógica digital y memoria en chip, con las fuentes de suministro para ambos circuitos unidos; un solo regulador de tensión suministra energía para todo el chip. Debido a que la disposición de memoria y las tensiones lógicas digitales están unidas, la disposición de memoria no puede funcionar a una tensión más alta que la lógica del núcleo digital. El rango de tensión permitido para la lógica del núcleo digital del SOC es, por lo tanto, más estrecho de lo que es posible, y, por lo tanto, el consumo de energía es más alto que el óptimo.

Otro SOC conocido - una solución más sofisticada para un dispositivo de comunicación inalámbrica - es una solución de dos chips que integran estrechamente un procesador de banda base y el transceptor de RF. En este SOC, el suministro de energía de la disposición de memoria es un regulador de baja caída (LDO), y la de suministro de energía lógica digital es una de suministro de energía conmutada DCDC. En este caso, la V_{memoria} es fija, y la $V_{\text{lógica}}$ puede variar en un rango aceptable sin violar las condiciones de límite de tensión. Si bien esta solución mejora el rendimiento, todavía restringe la $V_{\text{lógica}}$, que en algunos casos de uso debe ser más alta de lo que podría ser, debido a que la V_{memoria} está reparada.

La solución simple de hacer tanto la V_{memoria} y la $V_{\text{lógica}}$ independientemente variable es problemático. Primero, puede haber retrasos no especificados entre los comandos que controlan la V_{memoria} y los que controlan la $V_{\text{lógica}}$. Esto puede provocar que las condiciones de límite de tensión se rompan temporalmente. En segundo lugar, las tensiones pueden tener diferentes tiempos de rampa, lo que dificulta el ajuste del retraso entre dos comandos. En tercer lugar, dado que los cambios de tensión son impulsados por las condiciones de operación, puede haber una necesidad repentina de lograr un nuevo punto de operación mientras la transición a uno anterior todavía está en progreso, lo que resulta en trayectorias de tensión que son difíciles de predecir y que, por lo tanto, pueden violar condiciones de límite.

Los cambios en la V_{memoria} y la $V_{\text{lógica}}$ se podrían dividir en numerosas etapas pequeñas, y los cambios incrementales se intercalan entre las dos fuentes de tensión. Esto permitiría ajustar las tensiones sin violar las condiciones de límite. Sin embargo, introduciría un retraso significativo, lo que resultaría en un mayor consumo de energía. En algunos casos, este enfoque puede no lograr los niveles de suministro requeridos lo suficientemente rápido como para satisfacer las demandas operativas.

El documento US 2012/0023345 describe un método de gestión de corriente y la energía en un sistema de ordenador mediante la asignación de créditos de energía para unidades de computación a través de una matriz.

El documento US 5.946.242 muestra un circuito para generar una señal de tensión de la fuente interna sensible a una señal de tensión de la fuente externa. La señal de tensión de la fuente interna puede ser más baja en un modo operativo de tensión.

La sección de antecedentes del presente documento se proporciona al lugar realizaciones de la presente invención en contexto tecnológico y operacional, para ayudar a los expertos en la técnica en la comprensión de su alcance y utilidad. A menos que se identifique explícitamente como tal, ninguna declaración en el presente documento se admite como técnica anterior simplemente por su inclusión en la sección de antecedentes.

SUMARIO

A continuación, se presenta un sumario simplificado de la invención con el fin de proporcionar una comprensión básica a aquellos expertos en la materia. Este sumario no es una visión general extensiva de la divulgación y no pretende identificar elementos clave/críticos de las realizaciones de la invención o delinear el alcance de la invención. El único propósito de este sumario es presentar algunos conceptos divulgados en el presente documento en forma simplificada como prelude a una descripción más detallada que se presenta a continuación.

La presente invención se define por las reivindicaciones independientes adjuntas. Otros aspectos de la invención se describen en las reivindicaciones dependientes. Las realizaciones que no entran dentro del ámbito de las reivindicaciones no forman parte de la presente invención.

De acuerdo con una o más realizaciones descritas y reivindicadas en el presente documento, un sistema de control de energía proporciona múltiples tensiones de suministro que están garantizados que no violan las condiciones de límite independientemente de la temporización de órdenes de cambio de tensión. La invención se presenta en el contexto de dos tensiones de suministro de energía; sin embargo, puede extenderse fácilmente a múltiples salidas. Una primera tensión ($V_{\text{lógica}}$ en las realizaciones descritas en el presente documento) se controla convencionalmente, y se selecciona una segunda tensión (V_{memoria}) o se genera agregando un desplazamiento seleccionado a la primera

tensión. Tanto el tamaño del desplazamiento como el valor absoluto de la segunda tensión están restringidos en todo momento por valores de restricción específicos de la zona de tensión actual. La invención asegura una transición suave entre diferentes puntos de operación de tensión, y asegura que la trayectoria de cambio entre puntos de operación especificados permanezca dentro de límites predefinidos.

5 BREVE DESCRIPCIÓN DE LOS DIBUJOS

La presente invención se describirá ahora más completamente en lo siguiente con referencia a los dibujos adjuntos, en los que se muestran realizaciones de la invención. Sin embargo, esta invención no debe interpretarse como limitada a las realizaciones establecidas en el presente documento. Por el contrario, estas formas de realización se proporcionan de modo que esta descripción será minuciosa y completa, y transmitirá completamente el alcance de la invención tal como se define en las reivindicaciones adjuntas a los expertos en la materia. Los números similares se refieren a elementos similares en todas partes.

15 La figura 1 es un gráfico de restricciones absolutas y relativas de y entre dos tensiones de suministro.

La figura 2 es un diagrama de bloques funcional de un sistema en un chip;

La figura 3 es un diagrama esquemático funcional de una primera realización del circuito de control del regulador de la figura 2.

La figura 4 es un gráfico de dos tensiones de suministro y transiciones entre puntos de rendimiento operativo.

20 La figura 5 es un diagrama esquemático funcional de una segunda realización del circuito de control del regulador de la figura 2.

La figura 6 es un diagrama de flujo de un método para controlar una pluralidad de tensiones de suministro.

DESCRIPCIÓN DETALLADA

25 Se debe entender desde el principio que, aunque se proporcionan las implementaciones ilustrativas de una o más realizaciones de la presente divulgación a continuación, los sistemas y/o métodos descritos pueden ser implementados usando cualquier número de técnicas, ya sea actualmente conocidas o que todavía no están en existencia. La divulgación no debe limitarse en modo alguno a las implementaciones, dibujos y técnicas ilustrativas ilustradas a continuación, incluidos los diseños e implementaciones ejemplares ilustrados y descritos en el presente documento, sino que pueden modificarse dentro del alcance de las reivindicaciones adjuntas.

30 La figura 1 representa un gráfico de la relación entre una primera tensión de suministro de energía aplicada a circuitos lógicos digitales ($V_{lógica}$) y una segunda tensión de suministro de energía aplicada a una disposición de memoria ($V_{memoria}$). La figura 1 muestra, en el área punteada, valores de tensión absolutos que no están permitidos: ni la $V_{lógica}$ ni la $V_{memoria}$ pueden extenderse a estas regiones. El gráfico también muestra, en dispersión de pendiente positiva, regiones dentro del rango máximo permitido, pero que representan una combinación inadmisibles, es decir, una combinación de $V_{lógica}$ y $V_{memoria}$ que viola una o más condiciones de límite. El área hash de pendiente negativa de la figura 1 representa los valores de la $V_{lógica}$ y la $V_{memoria}$ que son combinaciones legales. Cualquier punto dentro de esta área puede seleccionarse como un punto de rendimiento operativo (OPP).

40 Un OPP es un punto de relación de $V_{memoria} - V_{lógica}$ predefinido, en el que se especifican niveles de tensión apropiados para bajo consumo de energía, alto rendimiento o algún compromiso entre estos objetivos. Los OPP se programan en una máquina de estado de software o hardware y las transiciones entre ellos se implementan mediante un controlador del sistema. Si el controlador del sistema decide pasar de un OPP a otro OPP, la consecuencia es una ruta de ajuste de tensión (trayectoria), que muestra la relación del nivel de tensión en niveles de tensión particulares. Dado que el SOC está funcionando durante las transiciones de nivel de tensión, es crítico que la trayectoria de la tensión entre los OPP permanezca dentro del área de hash con pendiente negativa.

50 Es posible para el software programar previamente los diversos parámetros de control de OPP, y configurar el controlador del sistema para OPPS cambio en un cambio en el estado de las señales de control de hardware. Este método es ventajoso en términos de velocidad.

La figura 2 representa un diagrama de bloques de un SOC 10. El SOC 10 incluye una unidad de gestión de energía 12 y una unidad de procesamiento digital 14. La unidad de gestión de energía 12 incluye un bloque de control digital 13 y (en esta realización) dos reguladores de tensión 16a y 16b, que generan $V_{memoria}$ y $V_{lógica}$, respectivamente. En otras realizaciones, el bloque de control digital 13 puede generar más de dos valores de tensión, y los reguladores de tensión adicionales 16n pueden generar un número correspondiente de tensiones de suministro. El bloque de control digital 13 incluye una máquina de estados finitos 18, registros 20 y un bloque de control regulador 22. El bloque de control del regulador 22 comprende hardware que implementa un controlador de suministro de energía dual configurable por software, bajo el control de la máquina de estado 18, y que se basa en OPP programados previamente y otros datos de condición de límite. En diversas realizaciones, como se describe en mayor detalle en el presente documento, los datos utilizados por el bloque de control del regulador 22 pueden incluir valores de tensión OPP (o un desplazamiento que se agregará a otra tensión para generar un valor de tensión OPP), restricciones en el valor de tensión absoluta o valor de desplazamiento de una o más tensiones para varias zonas, y valores de tensión que definen zonas de tensión. En algunas realizaciones, estos datos pueden almacenarse en registros 20 durante una fase de inicialización, y el bloque de control regulador 22 puede acceder a ellos durante una fase operativa. En otras realizaciones, algunos de los datos pueden comunicarse al bloque de control del regulador 22 dinámicamente

durante la fase operativa, tal como a través de un bus de comunicación de datos.

La unidad de procesamiento digital 14, que puede por ejemplo poner en práctica un procesador de banda base digital para un dispositivo de comunicación portátil, incluye un núcleo digital 28 y una disposición de memoria 26. Al controlar estrictamente las condiciones de límite entre la $V_{lógica}$ digital de la base tensión de suministro lógica y la $V_{memoria}$ de tensión de suministro de disposición de memoria, un rendimiento óptimo se puede lograr sin necesidad de palancas de cambio de nivel en cada punto de interfaz entre el núcleo digital 28 y la disposición de memoria 26. El núcleo digital 28 controla la unidad de gestión de energía 12 mediante la programación de valores de registro 20 a través de software y mediante señales de control de hardware que hacen la transición del bloque de control del regulador 22 entre OPP predefinidos.

El bloque de control del regulador 22 genera entradas digitales a reguladores de tensión 16a y 16b que generan las tensiones de suministro $V_{memoria}$ y $V_{lógica}$. La tensión de suministro de energía de la $V_{memoria}$ se genera aplicando un desplazamiento predeterminado a la tensión de suministro de energía $V_{lógica}$. Esto garantiza que el desplazamiento no viole ninguna condición de límite y que la $V_{memoria}$ permanezca dentro del rango de valor absoluto permitido. La unidad de gestión de energía 12 opera, bajo el control del núcleo digital 28, para pasar de un OPP a otro. En consecuencia, los OPP están predefinidos, y la información sobre los OPP se almacena en los registros 20 antes de la operación. Esta información incluye la tensión $V_{lógica}$ de cada OPP, el desplazamiento de la $V_{memoria}$ de la $V_{lógica}$ en ese OPP, los valores de tensión del punto de DISPARADOR que definen las zonas de tensión, una pluralidad de valores mínimos y máximos para el desplazamiento entre la $V_{lógica}$ y la $V_{memoria}$ por zona, y una pluralidad de valores máximos y mínimos permisibles absolutos para $V_{lógica}$ y la $V_{memoria}$ por zona.

La figura 3 representa un diagrama esquemático funcional detallado del bloque de control del regulador 22. Los símbolos esquemáticos de, por ejemplo, comparadores, multiplexores y similares son indicadores funcionales; el bloque de control del regulador 22 es digital. Los datos `logic_vsel` se generan de manera convencional, por ejemplo, mediante un contador (no mostrado), para establecer el nivel de tensión $V_{lógica}$ en un valor predeterminado para un OPP seleccionado. Estos datos son convertidos por el regulador de tensión 16b (que incluye la funcionalidad DAC) en la tensión de suministro de $V_{lógica}$ proporcionado a la lógica digital 28. El bloque de control del regulador 22 genera simultáneamente datos `mem_vsel` para establecer el nivel de tensión de $V_{memoria}$ correspondiente para el OPP seleccionado. Los datos `mem_vsel` son convertidos por el regulador de tensión 16a en la tensión de suministro de $V_{memoria}$ proporcionado a la disposición de memoria 26.

El funcionamiento del bloque de control del regulador 22 se explica mejor en el contexto de una transición de un primer OPP a un segundo OPP. El núcleo digital 28 indica el nuevo OPP seleccionado a la unidad de gestión de energía 12, tal como codificando una identificación OPP en una señal `opp_sel` [2:0]. Los datos `opp_sel` [2:0] recuperarán el valor $V_{lógica}$ objetivo para el OPP seleccionado, y aumentarán (no se muestran) los datos `logic_vsel` de un valor actual al valor objetivo para generar la tensión $V_{lógica}$ objetivo. Simultáneamente, las líneas `opp_sel` [2:0] seleccionan mediante el multiplexor M0, un DESPLAZAMIENTO entre una pluralidad de DESPLAZAMIENTO programadas en los registros 20.

Para evitar los cambios repentinos en la $V_{memoria}$ de tensión de suministro disposición de memoria, que pueden causar efectos nocivos, como conductor de suministro de llamada, corriente de entrada, o similar, un generador de rampa de desplazamiento 32 rampas gradualmente los datos `mem_vsel` desde su valor actual al valor indicado por los datos de desplazamiento recuperados de un registro 20, durante una duración apropiada (es decir, número de pulsos de reloj).

El valor DESPLAZAMIENTO se limita entonces, en el bloque limitador de desplazamiento 34, para ajustarse a las condiciones de límite. En general, las condiciones de límite pueden variar en el espacio de tensión de $V_{memoria}/V_{lógica}$. Es decir, un OPP con un valor relativamente alto de $V_{lógica}$ puede permitir un mayor desplazamiento de la $V_{memoria}$ del valor $V_{lógica}$, que sería el caso de un OPP con un valor relativamente bajo de $V_{lógica}$. Los valores de desplazamiento máximos y mínimos permitidos dependen, por lo tanto, del valor, o al menos la vecindad, de la $V_{lógica}$.

Para seleccionar los valores de desplazamiento mínimo y máximo apropiados, se define una pluralidad de puntos de DISPARADOR, y se programan en los registros 20 antes de su uso. Los puntos de DISPARADOR separan la extensión de los valores $V_{lógica}$ admisibles en zonas, sobre las cuales las condiciones de límite son bastante cercanas, y para las cuales se puede definir un desplazamiento máximo y mínimo (y un valor de $V_{memoria}$ absoluto). En esta realización, se definen tres puntos de DISPARADOR, delineando cuatro zonas. Los puntos de DISPARADOR primero y segundo controlan los valores de restricción mínimos, y el tercer punto de DISPARADOR controla los valores de restricción máximos.

Suponga que el SOC 10 ha estado operando en un OPP con valores de tensión bajos para la $V_{lógica}$ y la $V_{memoria}$ (es decir, por debajo de todos los puntos de DISPARADOR). Una carga computacional incrementada hace que el núcleo digital 28 especifique un OPP de mayor tensión. El valor de datos `logic_vsel` aumenta, y el valor DESPLAZAMIENTO correspondiente al OPP seleccionado es recuperado y aumentado por el generador de rampa 32. El valor de `logic_vsel` se compara con (en esta realización) tres valores de DISPARADOR (almacenados en los registros 20) en los comparadores 42-1, 42-2 y 42-3. A medida que el valor de `logic_vsel` aumenta más allá del valor

de DISPARADOR1, la salida del comparador 42-1, o PUNTODISPARADOR1, pasa a un 1; PUNTODISPARADOR2 y PUNTODISPARADOR3 siguen siendo 0. Estas señales son las entradas seleccionadas para los multiplexores M1-M6. Las entradas de datos a los multiplexores M1-M6 son varios valores máximos y mínimos programados previamente y valores absolutos (almacenados en los registros 20), que limitan la tensión de V_{memoria} generado. Por ejemplo, cuando el valor de logic_vsel pasa el primer punto de DISPARADOR, las salidas PUNTODISPARADORn son <1 0 0>, que seleccionan DESPLAZAMIENTO_MIN2 y DESPLAZAMIENTO_MAX1.

El valor de desplazamiento recupera de registros 20 (y en rampa hasta su valor completo) está limitado a estos valores mínimo y máximo en el bloque limitador de desplazamiento 34. El valor de desplazamiento restringido se agrega luego al valor de logic_vsel en el sumador 36 para generar un valor de mem_vsel preliminar. A medida que aumenta el valor de logic_vsel, en el camino al OPP seleccionado, el valor preliminar de mem_vsel también aumentará, ya que el valor de desplazamiento restringido se agrega a logic_vsel para generar mem_vsel. Sin embargo, en ningún momento mem_vsel violará la condición de límite aplicable de que su desplazamiento de logic_vsel esté dentro de límites predefinidos.

De una manera similar a la limitación del desplazamiento, la magnitud, o absoluta, el valor de la V_{memoria} también está limitada, para estar dentro de los valores mínimo y máximo programados previamente para cada zona de punto definido por el gatillo. Las señales PUNTODISPARADORn de <1 0 0> seleccionan ABSMIN2 y ABSMAX1. La salida del sumador 36 está limitada a estar dentro de estos valores en el bloque limitador de ABS 38, generando el mem_vsel final. Estos datos están retenidos en el banco flip-flop 40. La salida del banco flip-flop 40, si no se pasa por alto en el multiplexor M7, es el valor final mem_vsel, que es la entrada al regulador de tensión 16a, que genera la tensión de suministro de V_{memoria} proporcionado a la disposición de memoria 26. La inspección de la figura 3 arroja la siguiente tabla de restricciones aplicadas a la tensión de desplazamiento generado, junto con valores representativos aplicables a un ejemplo presentado en la figura 4.

Tabla 1 Valores de restricción en función de los puntos de DISPARADOR

COMPARADOR DE PUNTO DE DISPARADOR SALIDAS 1-3	DESPLAZAMIENTO MÍNIMO	DESPLAZAMIENTO MÁXIMO	ABSOLUTO MÍNIMO	ABSOLUTO MÁXIMO
000	DESPLAZAMIENTO_MIN1 10 mV	DESPLAZAMIENTO_MAX1 90 mV	ABSMIN1 0,95 V	ABSMAX1 1,05 V
100	DESPLAZAMIENTO_MIN2 -70 mV	DESPLAZAMIENTO_MAX1 90 mV	ABSMIN2 1,00 V	ABSMAX1 1,05 V
110	DESPLAZAMIENTO_MIN2 -70 mV	DESPLAZAMIENTO_MAX2 -40 mV	ABSMIN2 1,00 V	ABSMAX2 1,15 V
111	DESPLAZAMIENTO_MIN3 -100 mV	OFFSET_MAX2 -40 mV	ABSMIN3 1,07 V	ABSMAX2 1,15 V

La figura 4 representa el funcionamiento de la unidad de gestión de energía 12 como las transiciones SOC 10 entre varios OPP representativos. Estos OPP se enumeran en la Tabla 2.

Tabla 2 Valores representativos de OPP

	OPP0	OPP1	OPP2	OPP5
$V_{\text{lógica}}$	1,17 V	1,04 V	0,94 V	1,19 V
Desplazamiento de V_{memoria}	-100 mV	-20 mV	30 mV	-50 mV

Los tres puntos de DISPARADOR definidos para el SOC 10 divide el rango de tensión $V_{\text{lógica}}$ en cuatro zonas. Estas tensiones de punto de DISPARADOR son las siguientes:

PUNTODISPARADOR1 = 0,99 V
 PUNTODISPARADOR2 = 1,09 V
 PUNTODISPARADOR2 = 1,14 V

Haciendo referencia a la figura 4, asumir el SOC 10 es inicialmente operando a OPP2, por debajo de PUNTODISPARADOR1, y el núcleo digital 28 emite una orden para mover a OPP1. La trayectoria de la tensión inicial es una línea plana y horizontal desde la $V_{\text{lógica}} = 0,94$ V a $0,96$ V, porque la tensión $V_{\text{lógica}}$ aumenta mientras el desplazamiento se reduce de +30 mV a -20 mV. Este segmento se indica en la figura 4 mediante la etiqueta A. En el punto $V_{\text{lógica}} = 0,96$ V, el desplazamiento es +10 mV, y está limitado por el valor límite DESPLAZAMIENTO_MIN1; el desplazamiento no puede caer por debajo de ese valor en esta zona. El valor de la V_{memoria} luego sigue el aumento

en la $V_{lógica}$, con un desplazamiento de + 10mV, a lo largo del segmento de trayectoria etiquetado como B, hasta que se alcanza PUNTODISPARADOR1 en $V_{lógica} = 0,99$ V. Tenga en cuenta que sin DESPLAZAMIENTO_MIN1 que limita el valor de la $V_{memoria}$, la trayectoria de la tensión estaría en línea recta hasta que la $V_{lógica} = 0,99$ V y la $V_{memoria}$ asumiría valores no permitidos.

5 Como $V_{lógica}$ cruza el PUNTODISPARADOR1 a 0,99 V, el límite DESPLAZAMIENTO_MIN1 ya no se aplica. Sin embargo, la $V_{memoria}$ está en esta zona restringida por ABSMIN2 = 1,00 V. Por lo tanto, a lo largo del segmento C, a medida que la $V_{lógica}$ aumenta a 1,02 V, la $V_{memoria}$ está limitada a 1,00 V. El desplazamiento aplicado de - 20 mV solo es aplicable sin restricción como $V_{lógica} > 1,02$ V, a lo largo del segmento D. Este desplazamiento se aplica hasta que se alcanza OPP1.

15 Si se ordena a la unidad de gestión de energía 12 que se mueva a OPP0, se produce una trayectoria similar. La $V_{lógica}$ aumenta mientras el desplazamiento desciende de -20 mV a -100 mV, lo que resulta en una trayectoria horizontal plana a lo largo del segmento E. A medida que la $V_{lógica}$ cruza el PUNTODISPARADOR2 a 1,09 V, la $V_{memoria}$ está limitada por el límite DESPLAZAMIENTO_MIN2 de -70 mV, que se aplica, a lo largo del segmento F, hasta que la $V_{lógica}$ cruza el PUNTODISPARADOR3 en 1,14 V. En esta zona, el valor mínimo absoluto permitido de la $V_{memoria}$ es ABSMIN3 = 1,07 V. La $V_{memoria}$ se mantiene en este valor, a lo largo del segmento G, hasta la $V_{lógica}$ llega a OPP0.

20 Si se ordena a la unidad de gestión de energía 12 que se mueva a OPP5, se produce un ascenso muy pronunciado en la trayectoria a lo largo del segmento H, debido al aumento de la $V_{lógica}$ y al aumento gradual del desplazamiento de -100 mV a -50 mV. Después de que la $V_{lógica}$ alcanza su valor OPP5 de 1,19 V, el desplazamiento continúa aumentando, causando una trayectoria vertical a lo largo del segmento I, hasta que el desplazamiento alcanza -50 mV, produciendo una $V_{memoria} = 1,14$ V en OPP5. Tenga en cuenta que la trayectoria de OPP0 a OPP5 fue ilimitada, ya sea en el desplazamiento o el valor de tensión absoluto de la $V_{memoria}$.

30 Siguiendo con el ejemplo, la unidad de gestión de energía 12 está al lado mandó a moverse de nuevo a OPP1. Inicialmente, a lo largo del segmento J, la $V_{lógica}$ disminuye mientras que el desplazamiento aumenta de -50 mV a -20 mV, lo que resulta en una línea horizontal plana. Sin embargo, el desplazamiento alcanza rápidamente el límite DESPLAZAMIENTO_MAX2 de -40 mV, y está limitado a este valor a lo largo del segmento K, hasta que la $V_{lógica}$ pase el PUNTODISPARADOR2. En esta región, se aplica el límite ABSMAX1 de 1,05 V, que limita la $V_{memoria}$ a este valor a lo largo del segmento L, hasta que el desplazamiento alcanza su valor objetivo de -20 mV (debido a que la $V_{lógica}$ disminuye a 1,07 V). Luego se aplica un desplazamiento sin restricciones de -20 mV a lo largo del segmento M, hasta llegar a OPP1.

35 Al pasar de OPP1 a OPP2, las rampas de desplazamiento a partir de -20 mV a +30 mV, mientras que la $V_{lógica}$ disminuye, lo que resulta en un piso, la trayectoria horizontal a lo largo del segmento N. En $V_{lógica} = 0,99$ V, el objetivo de desfase de las se alcanza +30 mV y se mantiene a medida que la $V_{lógica}$ disminuye, a lo largo del segmento O, a OPP2. Tenga en cuenta que el cambio de trayectoria entre los segmentos N y O coincidió con el cruce del PUNTODISPARADOR1; sin embargo, el cambio correspondiente en el desplazamiento y las restricciones absolutas no afectaron la trayectoria en este ejemplo.

45 Las transiciones entre OPPS, descritos con referencia a la figura 4, demuestran trayectorias de tensión para un SOC hipotético 10, ya que las transiciones desde un modo de conservación de energía (OPP2) mediante el aumento de la demanda de energía a un modo de alto rendimiento (OPP5), y viceversa, con diferentes restricciones aplicadas en diferentes zonas de tensión. Sin embargo, la unidad de gestión de energía 12 de acuerdo con las realizaciones de la presente invención también se puede ordenar arbitrariamente desde cualquier punto de relación de tensión de $V_{lógica}/V_{memoria}$, ya sea un OPP o un punto de transición entre OPP, a cualquier OPP, y se garantiza su observación todas las condiciones de límite (es decir, restricciones en el desplazamiento y el valor de $V_{memoria}$ para la zona de punto de DISPARADOR relevante). Esto se debe a que a medida que la $V_{lógica}$ cruza un punto de DISPARADOR en una zona diferente, se pueden aplicar diferentes valores limitantes y la $V_{memoria}$ se verá limitada en consecuencia.

55 La figura 4 demuestra que las reglas arbitrariamente complejas y las condiciones de límite con respecto a los valores de tensión relativo entre dos tensiones de suministro, como la $V_{lógica}$ y la $V_{memoria}$, pueden implementarse con algunas restricciones simples sobre el valor de desplazamiento y los valores de tensión absolutos del segundo valor de tensión y definiendo las zonas donde se aplican las diferentes restricciones estableciendo algunos puntos de DISPARADOR. En cualquier implementación, los expertos en la materia pueden establecer fácilmente los OPP, las restricciones y los puntos de DISPARADOR en función de los requisitos de un SOC 10 u otro circuito en particular. Además, el concepto inventivo puede extenderse fácilmente para generar cualquier número de tensiones dependientes como compensaciones de una tensión primaria, cada uno con las mismas limitaciones o puntos de DISPARADOR diferentes.

65 La figura 5 ilustra una realización alternativa de la unidad de control del regulador 22. Una señal Pwrctrl [0:3] selecciona los niveles de tensión para la $V_{memoria}$ y la $V_{lógica}$, en los multiplexores 50a y 50b, respectivamente. Según el multiplexor 51, el nivel de $V_{memoria}$ objetivo puede seleccionarse directamente, o puede seleccionarse un valor restringido por zona. Los circuitos de rampa 52a, 52b rampan gradualmente las tensiones de la $V_{memoria}$ y la $V_{lógica}$ de

los valores actuales a los valores seleccionados (aunque esta característica puede omitirse para la V_{memoria} por el multiplexor 54).

En el modo que la V_{memoria} está limitado en cada zona, comparadores digitales 56-1, 56-2, y 56-3 comparan $V_{\text{lógica}}$ con los valores límite de la zona de tensión predeterminado denotan Zona n LÍMITE_INFERIOR. Estos comparadores funcionan de manera similar a los comparadores de puntos de DISPARADOR 42 de la figura 3, para dividir el rango de tensión $V_{\text{lógica}}$ en dos o más zonas. El recuadro del gráfico de $V_{\text{lógica}}/V_{\text{memoria}}$ en la figura 5 representa estas zonas. Las puertas lógicas 58 decodifican las salidas de comparación de zonas para generar selectores para multiplexores de punto de ajuste de zona n , que seleccionan el punto de ajuste para proporcionar al generador de rampa 52a, dependiendo de la zona activa. Ese punto de ajuste, para cada zona, puede ser un valor absoluto recuperado de los registros 20, o un desplazamiento, también recuperada de los registros 20, y aplicada a logic_vsel por los sumadores 64. Esta selección entre el valor absoluto predeterminado o el desplazamiento a logic_vsel se determina, independientemente para cada zona, por las señales Absoluta n /Desplazamiento n _sel.

El gráfico de la figura 5 representa tres OPPS, representados por + símbolos. Este gráfico representa el caso de que las compensaciones son seleccionadas por los multiplexores 62 para las zonas 0 y 2, que se agregan a logic_vsel, y por lo tanto la trayectoria de la tensión aumenta con una pendiente constante a través de estas zonas. Los valores absolutos se seleccionan para las zonas 1 y 3, que coinciden con el valor mem_vsel al final de la zona anterior, lo que da como resultado una trayectoria plana y horizontal a través de estas zonas. En esta realización, las trayectorias de tensión a través de las zonas se seleccionan directamente, en oposición a la realización de la figura 3, que define y aplica límites específicos de la zona para posibles trayectorias. Además, la realización de la figura 5 está limitada a un OPP por zona, que puede ser suficiente para muchos diseños (o se pueden definir más zonas).

La figura 6 representa un método 100 para controlar una pluralidad de tensiones de suministro proporcionadas a uno o más circuitos electrónicos, en donde los valores permisibles de al menos primera y segunda tensiones de la pluralidad están restringidos tanto absoluta como relativamente entre sí. En una fase de inicialización, por encima de una línea discontinua en la figura 6, el rango de valores permitidos para una primera tensión se divide en dos o más zonas, y uno o más valores de tensión de punto de DISPARADOR que delimitan las zonas se almacenan en los registros 20 (bloque 102). Se definen una pluralidad de puntos de rendimiento operativo (OPP), cada OPP especificando valores para la primera y segunda tensiones y condiciones límite (bloque 104). Los valores de OPP (en el caso de la segunda tensión, valores absolutos de tensión o compensaciones, por zona) también se almacenan en los registros 20.

En una fase operativa, por debajo de la línea discontinua, se selecciona un OPP de destino (bloque 106), tal como por un núcleo digital 28 de un SOC 10, y el OPP seleccionado se comunica a la unidad de gestión de energía 12. Dos acciones luego proceden en paralelo. Primero, el primer valor de tensión se incrementa gradualmente desde un valor de corriente al valor de OPP para la primera tensión (bloque 108). En segundo lugar, se genera un segundo valor de tensión objetivo dentro de cada zona (bloque 110). Esto puede ocurrir de dos maneras: o el segundo valor de tensión objetivo se selecciona de un registro (bloque 112), o un valor de desplazamiento objetivo se selecciona de un registro 20, y se agrega al primer valor de tensión (bloque 114). Sin embargo, la segunda tensión objetivo se genera, un segundo valor de tensión se eleva desde un valor actual al valor objetivo generado para la zona actual (bloque 116). El segundo valor de tensión está restringido, tanto en el valor de tensión como en la diferencia entre el segundo valor de tensión y el primer valor de tensión, en donde las restricciones son únicas para cada zona (bloque 116). El proceso operativo puede repetirse seleccionando un nuevo OPP objetivo (predefinido) (bloque 106).

Las realizaciones de la presente invención presentan numerosas ventajas sobre la técnica anterior. Es posible un rendimiento óptimo y eficiente de la energía del SOC, ya que se proporciona mayor libertad en el suministro de diferentes circuitos (como arreglos de memoria y lógica digital) con diferentes tensiones de suministro. Cuando un gran número de desplazadores de nivel no es práctico y, por lo tanto, las restricciones estrictas imponen relaciones estrictas entre los niveles relativos de las tensiones, las realizaciones de la presente invención garantizan que estas relaciones, o condiciones límite, no se violen en ningún momento. Esta garantía es independiente de la velocidad o el tiempo de los comandos de software, y la garantía mantiene transiciones exhaustivas incluso impredecibles, como ordenar un primer OPP y luego ordenar un segundo OPP a mitad de camino a través de la transición al primer OPP. Debido a esta capacidad de cambiar la trayectoria de OPP rápidamente mientras se observan todas las condiciones de límite, SOC puede responder más rápidamente a los cambios en el entorno operativo, como la demanda instantánea de computación o comunicaciones. Se puede imponer un conjunto de restricciones arbitrariamente complejo especificando relativamente pocos parámetros y definiendo algunas zonas en las que se aplican las diferentes restricciones.

La presente invención puede, por supuesto, llevarse a cabo de otras maneras que las establecidas específicamente en el presente documento sin apartarse de las características esenciales de la invención. Las realizaciones presentes deben considerarse en todos los aspectos como ilustrativas y no restrictivas, y todos los cambios que entran en el significado de las reivindicaciones adjuntas están destinados a ser incluidos en ellas.

REIVINDICACIONES

1. Una unidad de gestión de energía (12), que comprende:

5 un circuito de control digital (13) operativo para generar primero y segundo valores de tensión (logic_vsel, mem_vsel) que están configurados para aumentar gradualmente durante una transición desde un primer punto de rendimiento operativo "OPP" a un segundo OPP, cada OPP especifica valores objetivo para las correspondiente primera y segunda tensiones de suministro ($V_{lógica}$, $V_{memoria}$), en respuesta a una selección del segundo OPP comunicado a la unidad de gestión de energía (12); y

10 primer y segundo reguladores de tensión (16a, 16b) operativos para convertir los primero y segundo valores de tensión (logic_vsel, mem_vsel) a las primera y segunda tensiones de suministro ($V_{lógica}$, $V_{memoria}$) que tienen niveles de tensión correspondientes; en la que el circuito de control digital (13) comprende:

15 una pluralidad de registros (20) que almacenan al menos un valor de tensión de punto de DISPARADOR (DISPARADOR1-3), los puntos de DISPARADOR dividen un rango permisible de valores de la primera tensión de suministro ($V_{lógica}$) en dos o más zonas y valores objetivo OPP para primer y segundo tensiones de suministro ($V_{lógica}$, $V_{memoria}$) para cada OPP seleccionable; y

20 un circuito de control del regulador (22) operativo para generar el primer y segundo valores de tensión (logic_vsel, mem_vsel) de acuerdo con los valores objetivo de OPP para el primer OPP y el segundo OPP leído de los registros, por lo que el segundo valor de tensión (mem_vsel) está restringido, tanto en el valor de tensión como en la diferencia entre el segundo valor de tensión (mem_vsel) y el primer valor de tensión (logic_vsel), las restricciones son únicas para cada zona.

25 2. La unidad de gestión de energía de la reivindicación 1, en la que el circuito de control del regulador (22) comprende una pluralidad de comparadores digitales (42-1, 42-2 y 42-3) operativos para comparar el primer valor de tensión (logic_vsel) con el uno o más valores de tensión de punto de DISPARADOR correspondientes (DISPARADOR1-3), para definir la pluralidad de zonas.

30 3. La unidad de gestión de energía de la reivindicación 2, en la que la salida de los comparadores digitales (42-1, 42-2 y 42-3) restringe el valor correspondiente a la segunda tensión de suministro ($V_{memoria}$) dentro de cada zona seleccionando un segundo valor de tensión objetivo para la zona actual de una pluralidad de valores de segunda tensión objetivo.

35 4. Un dispositivo electrónico portátil que comprende la unidad de gestión de energía (12) de cualquiera de las reivindicaciones 1-3.

5. Un circuito de control digital (13) para suministrar al menos primer y segundo valores de tensión (logic_vsel, mem_vsel) a los respectivos primero y segundo reguladores de tensión (16a, 16b) operativos para convertir los

40 primero y segundo valores de tensión respectivos (logic_vsel, mem_vsel) a primero y segundos tensiones de suministro ($V_{lógica}$, $V_{memoria}$) en donde los primero y segundo valores de tensión (logic_vsel, mem_vsel) están configurados para aumentar gradualmente durante una transición desde un primer OPP de punto de rendimiento operativo a un segundo OPP seleccionado, cada OPP especificando un valor objetivo para la primera tensión de suministro correspondiente ($V_{lógica}$) y una desplazamiento de la segunda tensión de suministro correspondiente

45 ($V_{memoria}$) desde la primera tensión de suministro; en el que el circuito de control digital (13) comprende:

una pluralidad de registros (20) para almacenar:

50 una pluralidad de valores de desplazamiento objetivo (DESPLAZAMIENTO0-7), cada valor de desplazamiento representa una diferencia entre los primero y segundo valores de tensión (logic_vsel, mem_vsel) para un OPP correspondiente, al menos un valor de punto de DISPARADOR (DISPARADOR 1-3), los valores de punto de DISPARADOR dividen un rango permitido de valores del primer valor de tensión (logic_vsel) en una pluralidad de zonas, y

55 una pluralidad de límites de desplazamiento (DESPLAZAMIENTO_MIN1-3, DESPLAZAMIENTO_MAX1-2) que definen las diferencias mínimas y máximas entre los primero y segundo valores de tensión (logic_vsel, mem_vsel) para cada zona; y

60 un circuito de control del regulador (22) operativo para recibir el primer valor de tensión (logic_vsel) y generar el segundo valor de tensión (mem_vsel) durante la transmisión, dependiente de los valores almacenados en la pluralidad de registros (20) de modo que el segundo valor de tensión (mem_vsel) está restringido tanto en el valor de tensión como en la diferencia entre el segundo y el primer valor de tensión (logic_vsel, mem_vsel), siendo las restricciones únicas para cada zona.

65 6. El circuito de control digital de la reivindicación 5, en el que la pluralidad de registros (20) están dispuestos además para almacenar valores de segunda tensión máximos y mínimos (mem_vsel) para cada zona.

7. La disposición de la reivindicación 5 o 6, que además comprende:

5 al menos un comparador digital (42-1 - 42-3) operativo para comparar el primer valor de tensión (logic_vsel) con un valor de punto de DISPARADOR correspondiente (DISPARADOR 1-3).

8. El circuito de control digital de cualquiera de las reivindicaciones 5-7, que comprende además una máquina de estados finitos (18).

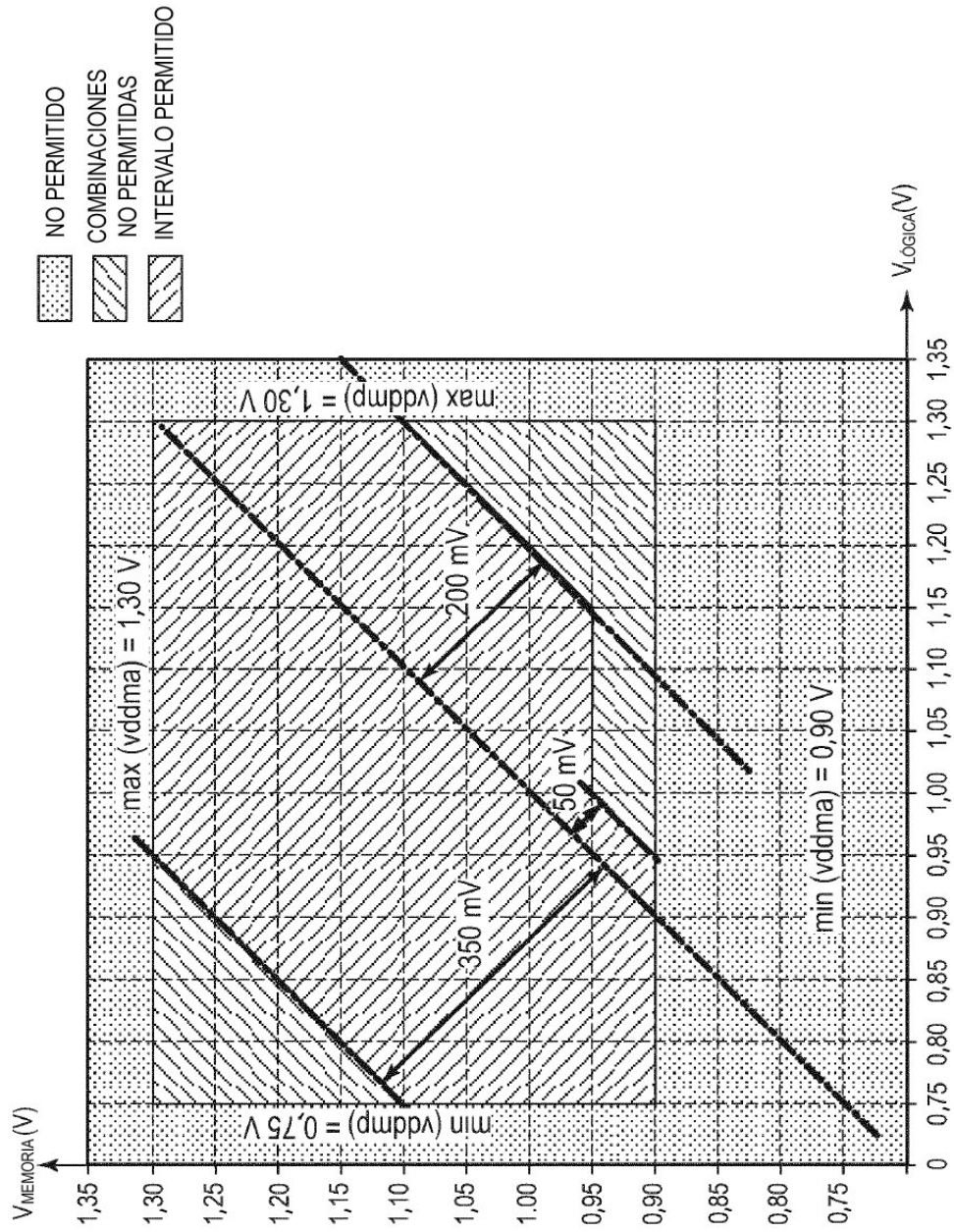


FIG. 1

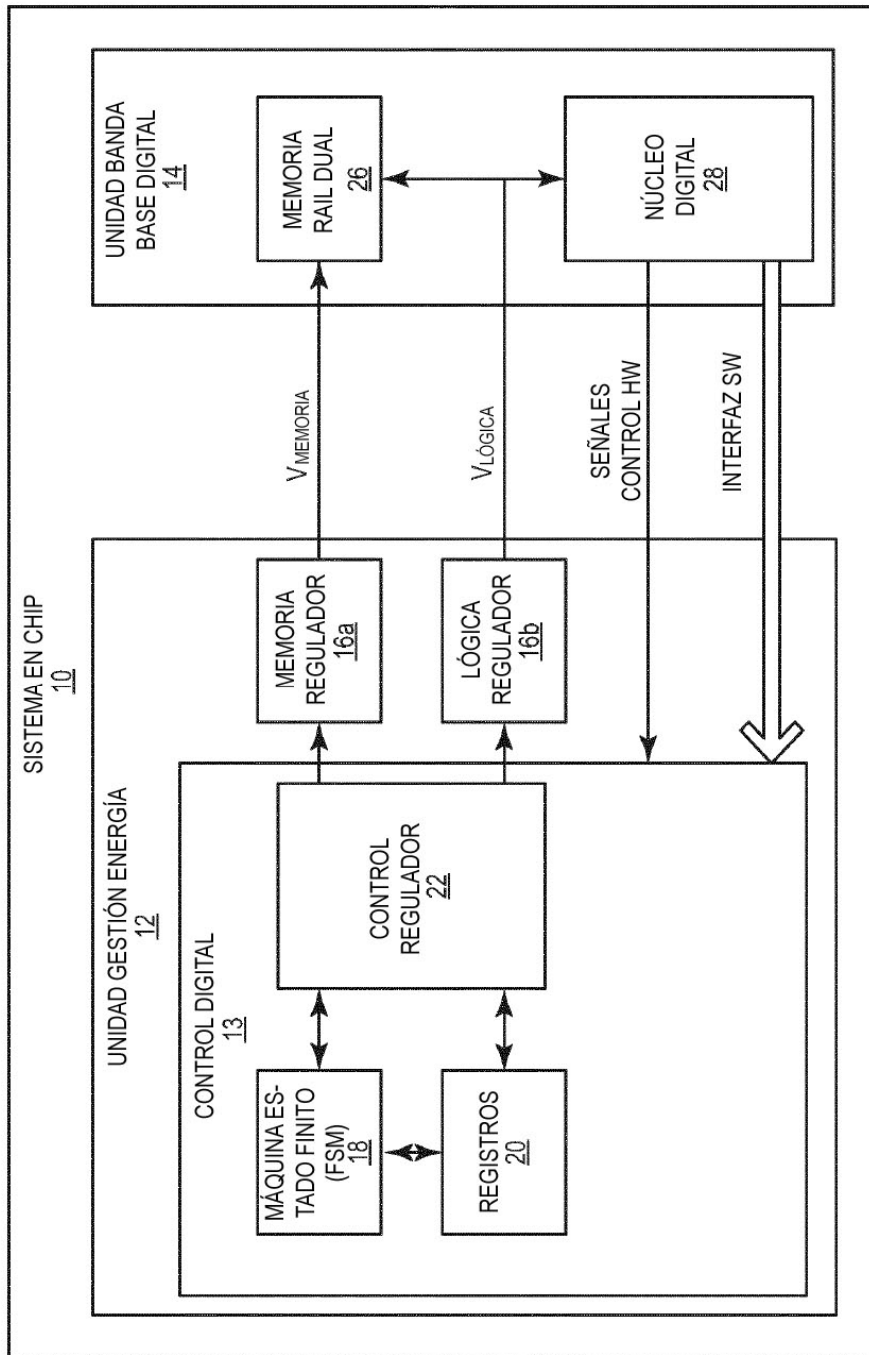


FIG. 2

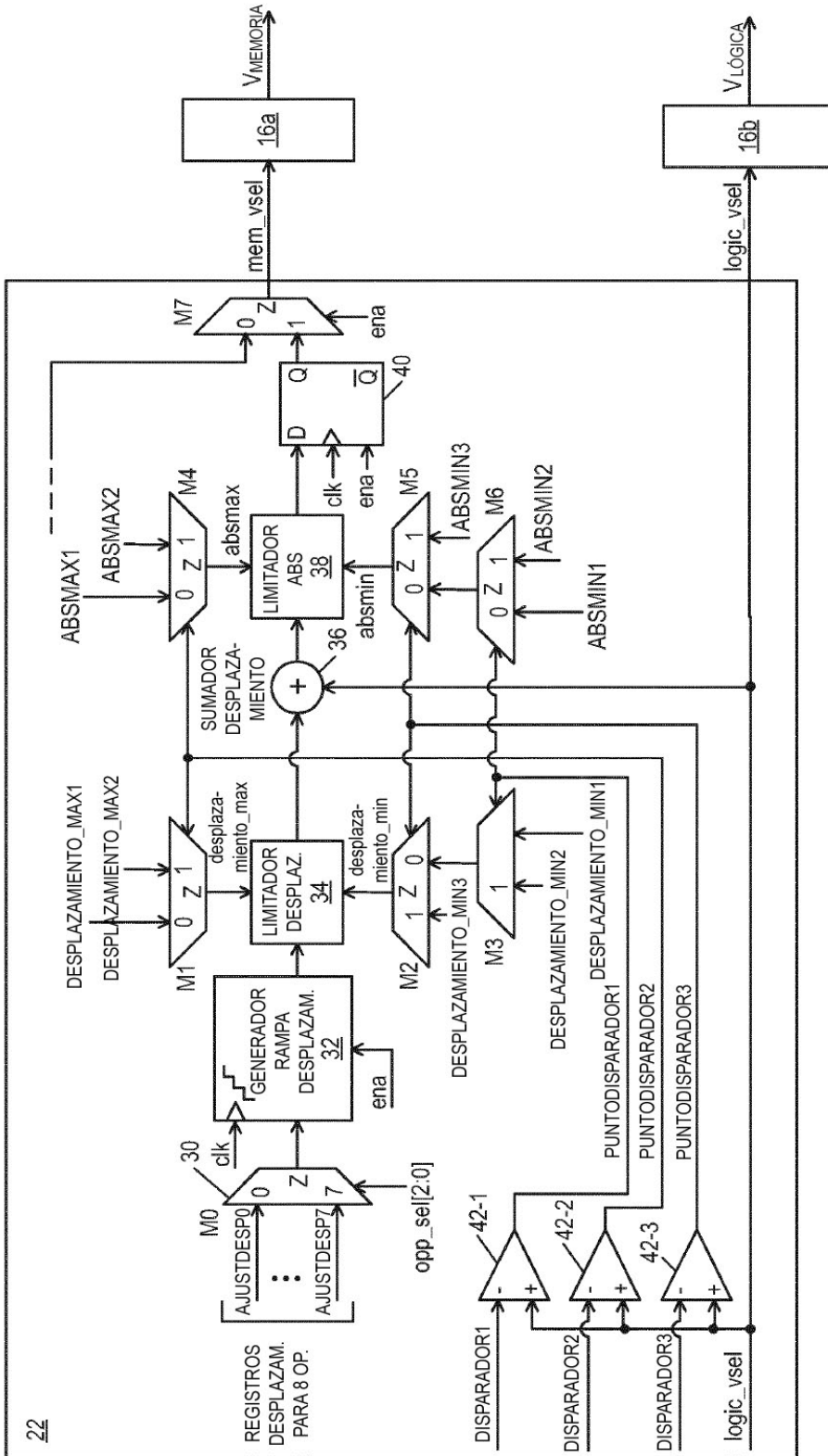


FIG. 3

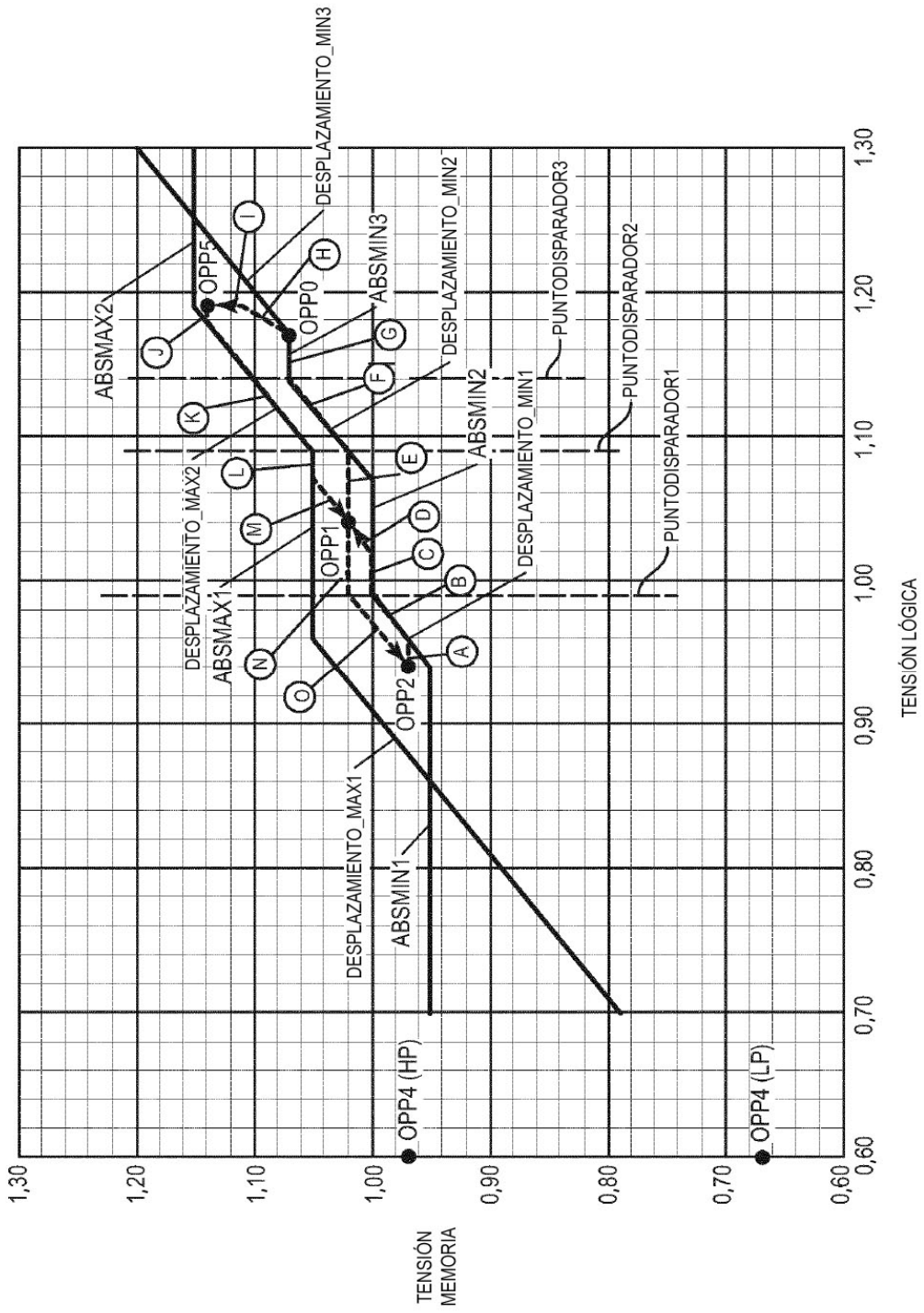


FIG. 4

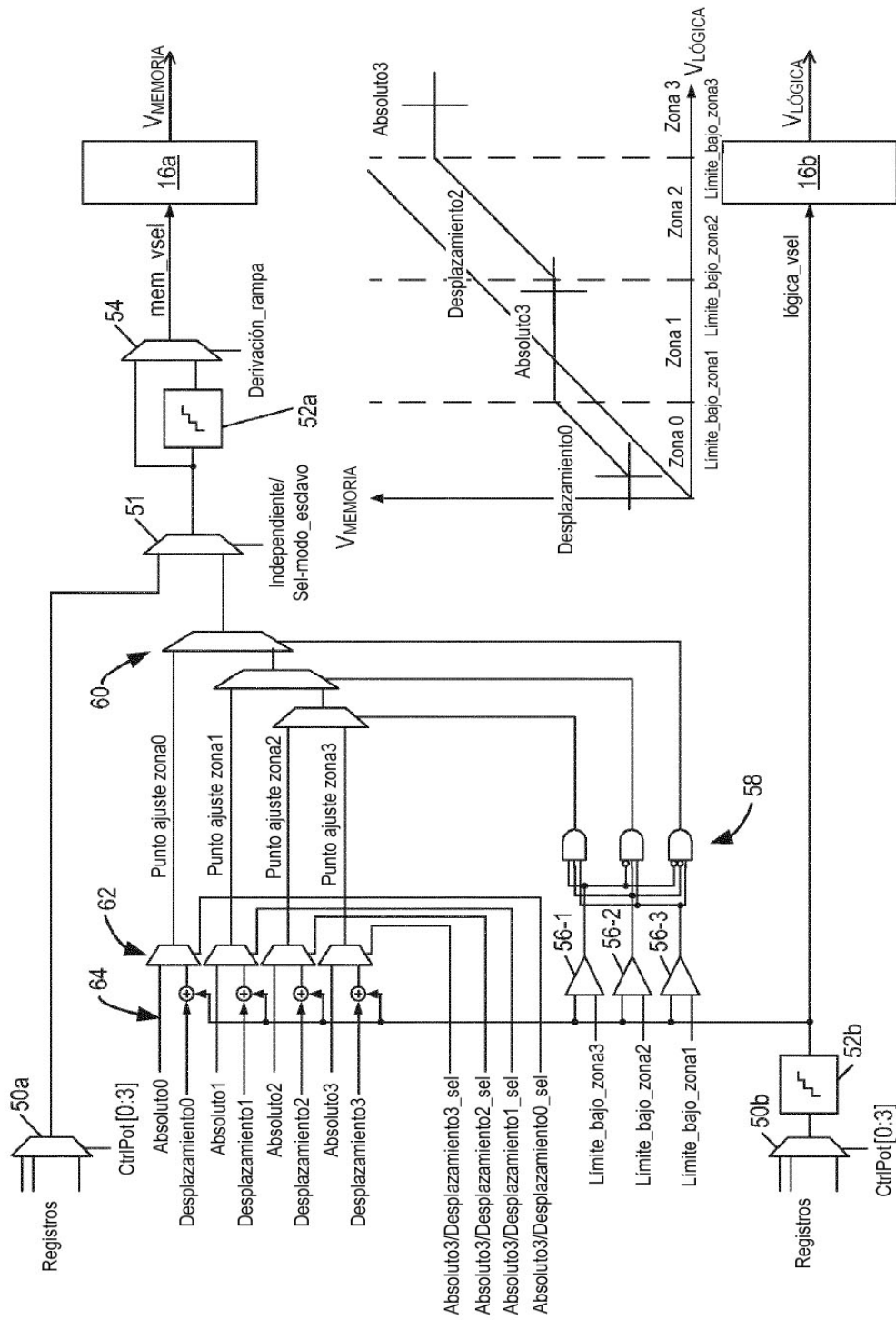


FIG. 5

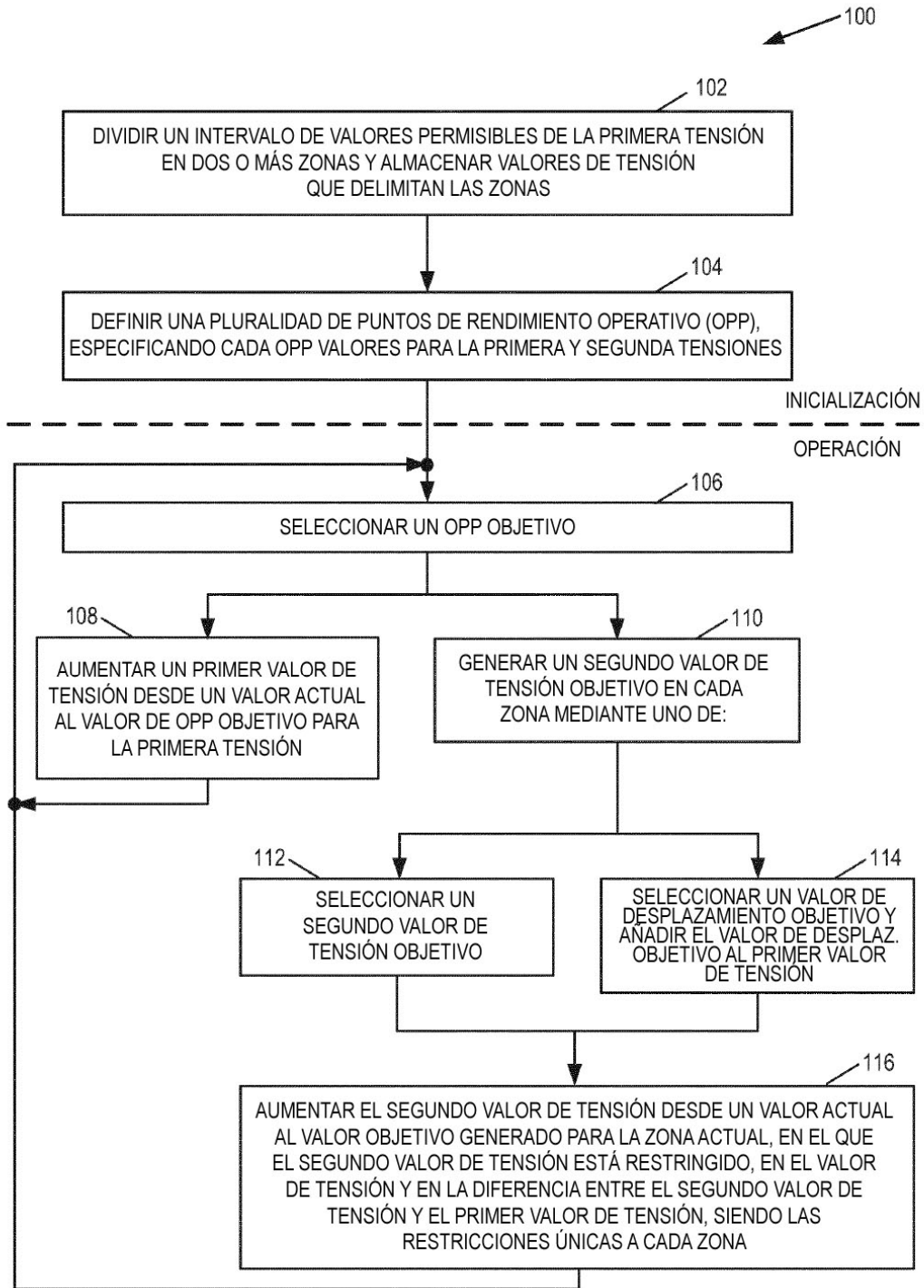


FIG. 6