

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 800 064**

51 Int. Cl.:

G06F 13/38 (2006.01)

H04L 29/08 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **28.12.2016 PCT/CN2016/112630**

87 Fecha y número de publicación internacional: **05.07.2018 WO18119742**

96 Fecha de presentación y número de la solicitud europea: **28.12.2016 E 16909743 (3)**

97 Fecha y número de publicación de la concesión europea: **22.04.2020 EP 3367635**

54 Título: **Procedimiento, dispositivo y sistema para transferencia de paquetes en NVME sobre tejido**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
23.12.2020

73 Titular/es:
**HUAWEI TECHNOLOGIES CO., LTD. (100.0%)
Huawei Administration Building, Bantian,
Longgang District
Guangdong 518129 Shenzhen, CN**

72 Inventor/es:

**HE, JIAN;
NI, XIAOKE y
YAO, YIMIN**

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 800 064 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento, dispositivo y sistema para transferencia de paquetes en NVMe sobre tejido

Campo técnico

5 La presente invención se refiere al sector de las tecnologías de información y, en particular, a un procedimiento, un dispositivo y un sistema de transferencia de paquetes en memoria no volátil exprés (inglés: Non-Volatile Memory Express, NVMe) sobre tejido (inglés: fabric), NVMe sobre tejido.

Antecedentes

10 NVMe especifica un mecanismo de transmisión entre un dispositivo NVMe y un anfitrión que están conectados utilizando un bus de interconexión de componentes periféricos exprés (inglés: Peripheral Component Interconnect Express, PCIe)

15 Después de que el estándar NVMe publicado de arquitectura PCIe obtenga un enorme éxito en la industria, la industria espera inmediatamente expandir el estándar NVMe al campo de los centros de datos. Sin embargo, debido a desventajas (tales como escalabilidad y conexiones a larga distancia) del protocolo PCIe en el campo de los centros de datos, la industria se dirige a desarrollar el protocolo NVMe en una red, para proporcionar aplicaciones más flexibles y más extensivas. La red en la que se ejecuta el protocolo NVMe incluye, de forma no limitativa, iWarp (inglés: iWarp), acceso de memoria directo remoto sobre Ethernet convergente (inglés: Remote Direct Memory Access Over Converged Ethernet, ROCE), Infiniband (inglés: Infiniband), canal de fibra (inglés: Fiber Channel, FC), omni-trayecto (inglés: Omni-path) y similares. En la industria, una arquitectura que es del protocolo NVMe y que se ejecuta en una red, tal como iWarp, ROCE, Infiniband, FC u omni-trayecto, se denomina una NVMe sobre tejido (o NVMe-oF).

20 En la arquitectura de NVMe sobre tejido, un anfitrión es responsable de iniciar una lectura/escritura de datos, y un dispositivo de almacenamiento objetivo es responsable de recibir y ejecutar un comando enviado por el anfitrión. Existen múltiples trayectos entre el anfitrión y el dispositivo de almacenamiento objetivo para transmitir el comando y los datos. Los múltiples trayectos se pueden gestionar y controlar mediante integrar software multitrayecto en un sistema operativo del anfitrión.

25 Para integrar el software multitrayecto en el sistema operativo del anfitrión, es necesario desarrollar el correspondiente software multitrayecto en el anfitrión para diferentes versiones del sistema operativo del anfitrión. La implementación es compleja.

30 La patente US 2016/0162438 da a conocer un sistema que soporta virtualización de dispositivos de almacenamiento remoto que se van a presentar como dispositivos de almacenamiento local a VM por medio de un controlador NVMe, donde cuando se reciben instrucciones para operaciones de almacenamiento (por ejemplo, operaciones de lectura/escritura) en uno o varios espacios de nombre/volúmenes lógicos desde los VM por medio del motor de acceso NVMe, la cuña/capa de adaptación convierte las instrucciones bajo la especificación NVMe en una o varias instrucciones correspondientes en los volúmenes de almacenamiento físico remotos bajo el protocolo de red de almacenamiento, tal como iSCSI, según una tabla de consulta.

35 **Compendio**

Esta invención da a conocer un dispositivo de transferencia de paquetes según la reivindicación 1, y un procedimiento según la reivindicación 12 en NVMe sobre tejido, para simplificar una implementación de control multitrayecto en el NVMe sobre tejido. Se exponen aspectos adicionales de la invención en las reivindicaciones dependientes.

40 De acuerdo con un aspecto, esta invención da a conocer un dispositivo de transferencia y procesamiento en una NVMe sobre tejido, donde el dispositivo de transferencia y procesamiento incluye un procesador, un puerto de bus y por lo menos dos puertos de red, donde el puerto de bus está conectado a un bus de interconexión de componentes periféricos exprés PCIe, los por lo menos dos puertos de red están conectados por separado a una red, y el procesador está configurado para:

45 recibir, utilizando el puerto de bus, un primer paquete enviado por un dispositivo de control en la NVMe sobre tejido, y obtener un comando de entrada/salida o un comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe, está incluido en el primer paquete e incluye una identidad de un disco duro objetivo al que se tiene que acceder;

50 generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión;

obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los, por lo menos, dos puertos de red y que pueden llegar al disco duro objetivo, y seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete; y

encapsular el segundo paquete en un paquete que satisface un requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado utilizando el puerto de red seleccionado.

5 De acuerdo con el anterior dispositivo de transferencia y procesamiento, no es necesario instalar el software multitrayecto en el dispositivo de control en el NVMe sobre tejido, eliminándose con ello la complejidad provocada por la necesidad de ajustar entre sí varios posibles sistemas operativos durante la instalación del software multitrayecto en el dispositivo de control. Además, solamente es necesario instalar un controlador estándar NVMe genérico en el dispositivo de control para suministrar el comando de entrada/salida y el comando de gestión NVMe, y no es necesario llevar a cabo ajuste adaptativo sobre un sistema operativo de acuerdo con un requisito de transferencia específico de una red de NVMe sobre tejido, reduciendo de ese modo costes de mantenimiento del dispositivo de control.

10 Opcionalmente, el puerto de red se conecta a un dispositivo de almacenamiento objetivo utilizando una red, tal como iWarp, ROCE, Infiniband, FC u omni-trayecto.

Opcionalmente, el puerto de red se conecta al dispositivo de almacenamiento objetivo utilizando por lo menos un conmutador.

15 Opcionalmente, el comando de entrada/salida se utiliza para escribir datos en el disco duro objetivo o leer datos desde el disco duro objetivo. El comando de gestión incluye, de forma no limitativa: leer información de dispositivo del disco duro objetivo, añadir o eliminar el disco duro objetivo, y similares.

Opcionalmente, el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe puede ser un campo o una carga útil que es compatible con el protocolo NVMe.

En un posible diseño, el puerto de bus soporta el protocolo PCIe; y

20 el puerto de bus está configurado para recibir el primer paquete enviado por el dispositivo de control, obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, y enviar al procesador el comando de entrada/salida o el comando de gestión obtenido que es compatible con el protocolo NVMe y que está en el primer paquete; o

25 el puerto de bus está configurado para recibir el primer paquete enviado por el dispositivo de control, y enviar el primer paquete al procesador, donde el procesador obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete.

30 En un posible diseño, cuando el primer paquete incluye un comando de escribir datos, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de escribir datos y es de espacio de almacenamiento, de datos que tienen que ser almacenados, en el dispositivo de control, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento, y en la que se almacenan los datos que tienen que ser almacenados; o

35 cuando el primer paquete incluye el comando de gestión y el comando de gestión requiere que se escriban datos de gestión en el disco duro objetivo, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento que es de los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

40 Opcionalmente, el dispositivo de transferencia y procesamiento incluye además un almacenamiento principal. El procesador obtiene, del dispositivo de control de acuerdo con la dirección, incluida en el comando de escribir datos, del espacio de almacenamiento que está en el dispositivo de control y en el que se almacenan los datos que tienen que ser almacenados, los datos que tienen que ser almacenados; almacena los datos en el almacenamiento principal; y utiliza una dirección que está en el almacenamiento principal, y en el que se almacenan los datos que tienen que ser almacenados como la dirección, incluida en el segundo paquete, del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en la que se almacenan los datos que tienen que ser almacenados.

45 Opcionalmente, el almacenamiento principal se puede implementar utilizando un chip de matriz de puertas programables in situ (inglés: Field Programmable Gate Array inglés, FPGA) independiente.

Opcionalmente, los datos que tienen que ser almacenados y que son obtenidos por el procesador desde el dispositivo de control pueden ser transmitidos por medio de acceso remoto directo a memoria (inglés: Remote Direct Memory Access, RDMA) o de acceso directo a memoria (inglés: Direct Memory Access, DMA).

50 En un posible diseño, cuando el primer paquete incluye un comando de leer datos, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de leer datos y es del espacio de almacenamiento, en el dispositivo de control, en la que se escriben los datos que tienen que ser leídos, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en la que se almacenan los datos que se tienen que leer; o

- 5 cuando el primer paquete incluye el comando de gestión y el comando de gestión requiere que se lean datos de gestión, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento en el que se tienen que escribir los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.
- 10 Opcionalmente, cuando el dispositivo de transferencia y procesamiento recibe un paquete devuelto por el dispositivo de almacenamiento objetivo, el procesador desencapsula el paquete recibido, es decir, desencapsula, de acuerdo con un protocolo de red específico utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento objetivo, el paquete recibido devuelto por el dispositivo de almacenamiento objetivo, y devuelve al dispositivo de control información de comando obtenida o información de datos obtenida.
- 15 Opcionalmente, cuando el comando de gestión no requiere que se lea o escriba información de configuración relacionada, el procesador puede no modificar el comando de gestión, sino generar directamente un segundo paquete utilizado para ejecutar el comando de gestión. Cuando los datos que tienen que ser leídos o escritos están contenidos directamente en el comando de entrada/salida, el procesador no tiene que modificar la dirección de los datos que tienen que ser leídos o escritos, sino generar directamente un segundo paquete utilizado para ejecutar el comando de entrada/salida que es compatible con el protocolo NVMe y que está en el primer paquete.
- 20 Opcionalmente, el procesador puede obtener, de acuerdo con la identidad del disco duro objetivo, todos o algunos de los puertos de red que pueden llegar al disco duro objetivo.
- Opcionalmente, el procesador puede seleccionar, de acuerdo con una política de selección preestablecida y a partir de los puertos de red que pueden llegar al disco duro objetivo, el puerto de red para transferir el segundo paquete. La política de selección incluye, de forma no limitativa, una política de selección activa/de espera, una política de compartición de carga, una política de prioridad y una política de calidad de servicio (inglés: Quality of Service, QoS).
- 25 La política de selección activa/de espera incluye: seleccionar, por defecto, un puerto de red en un trayecto activo preestablecido como un puerto de red para enviar; cuando el trayecto activo falla, seleccionar un puerto de red en un trayecto de espera como un puerto de red para enviar; y después de que se recupera el trayecto activo, seleccionar un puerto de red en el trayecto activo como un puerto de red para enviar.
- La política de compartición de carga incluye: seleccionar por lo menos dos trayectos a partir de por lo menos dos trayectos, y utilizar cada puerto de red en dichos por lo menos dos trayectos como un puerto de red para enviar.
- 30 La política de prioridad incluye: si un paquete incluye información de prioridad, seleccionar, de acuerdo con la información de prioridad incluida en el paquete, un puerto de red en un trayecto correspondiente a una prioridad en el paquete como el puerto de red para enviar. Un trayecto con alta prioridad proporciona una alta fiabilidad y/o eficiencia de la transmisión.
- 35 La política de QoS incluye: si un paquete incluye información de QoS, seleccionar, de acuerdo con la información de QoS incluida en el paquete, un puerto de red en un trayecto correspondiente una clase de QoS en el paquete como un puerto de red para enviar. Un trayecto con alta QoS proporciona una alta fiabilidad y/o eficiencia de transmisión.
- En un posible diseño, el encapsulamiento del segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido incluye:
- 40 encapsular, de acuerdo con un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento, el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento.
- Opcionalmente, el procesador está configurado además para: gestionar descubrimiento de discos duros, establecimiento de enlace, desconexión de enlace y similares en el dispositivo de almacenamiento objetivo, y proporcionar una interfaz de funciones de gestión en banda o fuera de banda, y similares.
- 45 Opcionalmente, cuando el procesador lleva a cabo gestión en banda, el procesador recibe, utilizando el puerto de bus u otro puerto, el comando de gestión enviado por el dispositivo de control, e implementa configuración y gestión según el comando de gestión recibido, o cuando el procesador lleva a cabo gestión fuera de banda, el procesador recibe, utilizando un controlador de gestión de placa base (inglés: Baseboard Management Controller, BMC), el comando de gestión enviado por el dispositivo de control.
- 50 Opcionalmente, el comando de gestión o configuración suministrado por el dispositivo de control incluye, de forma no limitativa: configuración de inicialización e interfaz del dispositivo de transferencia y procesamiento, y gestión y autenticación de descubrimiento de discos duros, establecimiento de enlace y desconexión de enlace en el dispositivo de almacenamiento objetivo.
- De acuerdo con otro aspecto, esta invención da a conocer un sistema en NVMe sobre tejido, donde el sistema incluye un dispositivo de control y un dispositivo de transferencia y procesamiento, y el dispositivo de transferencia y

procesamiento y el dispositivo de control están conectados utilizando un bus de interconexión de componentes periféricos expés PCIe, donde

5 el dispositivo de control está configurado para enviar un primer paquete al dispositivo de transferencia y procesamiento utilizando el bus PCIe, donde el primer paquete incluye un comando de entrada/salida o un comando de gestión, y el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe e incluye una identidad de un disco duro objetivo al que se tiene que acceder; y

10 el dispositivo de transferencia y procesamiento está configurado para: recibir el primer paquete; obtener la identidad del disco duro objetivo y obtener el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete; generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe, donde el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión; obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los por lo menos dos puertos de red y que pueden llegar al disco duro objetivo; seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete, encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido; y enviar el segundo paquete encapsulado utilizando el puerto de red seleccionado.

15 De acuerdo con el sistema anterior, no es necesario instalar software multitrayecto en el dispositivo de control en la NVMe sobre tejido, eliminando de ese modo la complejidad provocada por la necesidad de ajustar entre sí varios posibles sistemas operativos durante la instalación del software multitrayecto en el dispositivo de control. Además, solamente es necesario instalar un controlador estándar NVMe genérico en el dispositivo de control para suministrar el comando de entrada/salida y el comando de gestión NVMe, y no es necesario llevar a cabo ajuste adaptativo sobre un sistema operativo de acuerdo con un requisito de transferencia específico de una red de NVMe sobre tejido, reduciendo de ese modo costes de mantenimiento del dispositivo de control.

20 En un posible diseño, el dispositivo de transferencia y procesamiento incluye un procesador, un puerto de bus y por lo menos dos puertos de red, donde el puerto de bus está conectado al bus PCIe, los por lo menos dos puertos de red están conectados a una red, y el procesador está configurado para:

recibir, utilizando el puerto de bus, el primer paquete enviado por el dispositivo de control, y obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete;

30 generar el segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete, y el segundo paquete es el paquete para ejecutar el comando de entrada/salida o el comando de gestión;

35 obtener, de acuerdo con la identidad del disco duro objetivo, los puertos de red que pueden llegar al disco duro objetivo, y seleccionar, a partir de los puertos de red que pueden llegar al disco duro objetivo, el puerto de red para transferir el segundo paquete; y

encapsular el segundo paquete en el paquete que cumple el requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.

Opcionalmente, el puerto de red se conecta a un dispositivo de almacenamiento objetivo utilizando una red, tal como iWarp, ROCE, Infiniband, FC u omni-trayecto.

40 Opcionalmente, el puerto de red se conecta al dispositivo de almacenamiento objetivo utilizando por lo menos un conmutador.

Opcionalmente, el comando de entrada/salida se utiliza para escribir datos en el disco duro objetivo o leer datos desde el disco duro objetivo. El comando de gestión incluye, de forma no limitativa: leer información de dispositivo del disco duro objetivo, añadir o eliminar el disco duro objetivo, y similares.

45 Opcionalmente, el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe puede ser un campo o una carga útil que es compatible con el protocolo NVMe.

En un posible diseño, el puerto de bus soporta el protocolo de interconexión de componentes periféricos expés PCIe; y

50 el puerto de bus está configurado para recibir el primer paquete enviado por el dispositivo de control, obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, y enviar al procesador el comando de entrada/salida o el comando de gestión obtenido que es compatible con el protocolo NVMe y que está en el primer paquete; o

el puerto de bus está configurado para recibir el primer paquete enviado por el dispositivo de control, y enviar el primer paquete al procesador, donde el procesador obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete.

5 En un posible diseño, cuando el primer paquete incluye un comando de escribir datos, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de escribir datos y es de espacio de almacenamiento, de datos que tienen que ser almacenados, en el dispositivo de control, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento, y en la que se almacenan los datos que tienen que ser almacenados; o

10 cuando el primer paquete incluye el comando de gestión y el comando de gestión requiere que se escriban datos de gestión en el disco duro objetivo, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento que es de los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

15 Opcionalmente, el dispositivo de transferencia y procesamiento incluye además un almacenamiento principal. El procesador obtiene, del dispositivo de control de acuerdo con la dirección, incluida en el comando de escribir datos, del espacio de almacenamiento que está en el dispositivo de control y en el que se almacenan los datos que tienen que ser almacenados, los datos que tienen que ser almacenados; almacena los datos en el almacenamiento principal; y utiliza una dirección que está en el almacenamiento principal, y en el que se almacenan los datos que tienen que ser almacenados como la dirección, incluida en el segundo paquete, del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en la que se almacenan los datos que tienen que ser almacenados.

20 Opcionalmente, el almacenamiento principal se puede implementar utilizando un chip FPGA independiente.

Opcionalmente, los datos que tienen que ser almacenados y que son obtenidos por el procesador desde el dispositivo de control pueden ser transmitidos por medio de RDMA o DMA.

25 En un posible diseño, cuando el primer paquete incluye un comando de leer datos, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de leer datos y es del espacio de almacenamiento, en el dispositivo de control, en la que se escriben los datos que tienen que ser leídos, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en la que se almacenan los datos que se tienen que leer; o

30 cuando el primer paquete incluye el comando de gestión y el comando de gestión requiere que se lean datos de gestión, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento en el que se tienen que escribir los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

35 Opcionalmente, cuando el dispositivo de transferencia y procesamiento recibe un paquete devuelto por el dispositivo de almacenamiento objetivo, el procesador desencapsula el paquete recibido, es decir, desencapsula, de acuerdo con un protocolo de red específico utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento objetivo, el paquete recibido devuelto por el dispositivo de almacenamiento objetivo, y devuelve al dispositivo de control información de comando obtenida o información de datos obtenida.

40 Opcionalmente, cuando el comando de gestión no requiere que se lea o escriba información de configuración relacionada, el procesador puede no modificar el comando de gestión, sino generar directamente un segundo paquete utilizado para ejecutar el comando de gestión. Cuando los datos que tienen que ser leídos o escritos están contenidos directamente en el comando de entrada/salida, el procesador no tiene que modificar la dirección de los datos que tienen que ser leídos o escritos, sino generar directamente un segundo paquete utilizado para ejecutar el comando de entrada/salida que es compatible con el protocolo NVMe y que está en el primer paquete.

45 Opcionalmente, el procesador puede obtener, de acuerdo con la identidad del disco duro objetivo, todos o algunos de los puertos de red que pueden llegar al disco duro objetivo.

50 Opcionalmente, el procesador puede seleccionar, de acuerdo con una política de selección preestablecida y a partir de los puertos de red que pueden llegar al disco duro objetivo, el puerto de red para transferir el segundo paquete. La política de selección incluye, de forma no limitativa, una política de selección activa/de espera, una política de compartición de carga, una política de prioridades y una política de QoS.

En un posible diseño, el encapsulamiento del segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido incluye:

55 encapsular, de acuerdo con un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento, el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento.

Opcionalmente, el procesador está configurado además para: gestionar descubrimiento de discos duros, establecimiento de enlace, desconexión de enlace y similares en el dispositivo de almacenamiento objetivo, y proporcionar una interfaz de funciones de gestión en banda o fuera de banda, y similares.

5 Opcionalmente, cuando el procesador lleva a cabo gestión en banda, el procesador recibe, utilizando el puerto de bus u otro puerto, el comando de gestión enviado por el dispositivo de control, e implementa configuración y gestión según el comando de gestión recibido, o cuando el procesador lleva a cabo gestión fuera de banda, el procesador recibe, utilizando un BMC, el comando de gestión enviado por el dispositivo de control.

10 Opcionalmente, el comando de gestión o configuración suministrado por el dispositivo de control incluye, de forma no limitativa: configuración de inicialización e interfaz del dispositivo de transferencia y procesamiento, y gestión y autenticación de descubrimiento de discos duros, establecimiento de enlace y desconexión de enlace en el dispositivo de almacenamiento objetivo.

De acuerdo con aspecto más, esta invención da a conocer un procedimiento de transferencia de paquetes, donde el procedimiento se aplica a transferencia de paquetes en NVMe sobre tejido, el NVMe sobre tejido incluye un dispositivo de transferencia y procesamiento y un dispositivo de control, y el procedimiento incluye:

15 recibir, mediante el dispositivo de transferencia y procesamiento, un primer paquete enviado por el dispositivo de control, y obtener un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, donde el comando de entrada/salida o el comando de gestión incluye una identidad de un disco duro objetivo al que se tiene que acceder;

20 generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión;

obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los, por lo menos, dos puertos de red y que pueden llegar al disco duro objetivo, y seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete; y

25 encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.

30 De acuerdo con el procedimiento anterior, no es necesario instalar software multitrayecto en el dispositivo de control en la NVMe sobre tejido, eliminando de ese modo la complejidad provocada por la necesidad de ajustar entre sí varios posibles sistemas operativos durante la instalación del software multitrayecto en el dispositivo de control. Además, solamente es necesario instalar un controlador estándar NVMe genérico en el dispositivo de control para suministrar el comando de entrada/salida y el comando de gestión NVMe, y no es necesario llevar a cabo ajuste adaptativo sobre un sistema operativo de acuerdo con un requisito de transferencia específico de una red de NVMe sobre tejido, reduciendo de ese modo costes de mantenimiento del dispositivo de control.

35 En un posible diseño, la obtención de un comando de entrada/salida o de un comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete incluye:

recibir, mediante el dispositivo de transferencia y procesamiento utilizando un puerto que soporta el protocolo de interconexión de componentes periféricos exprés PCIe, el primer paquete enviado por el dispositivo de control utilizando un bus PCIe, y obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete.

40 Opcionalmente, el puerto de red se conecta a un dispositivo de almacenamiento objetivo utilizando una red, tal como iWarp, ROCE, Infiniband, FC u omni-trayecto.

Opcionalmente, el puerto de red se conecta al dispositivo de almacenamiento objetivo utilizando por lo menos un conmutador.

45 Opcionalmente, el comando de entrada/salida se utiliza para escribir datos en el disco duro objetivo o leer datos desde el disco duro objetivo. El comando de gestión incluye, de forma no limitativa: leer información de dispositivo del disco duro objetivo, añadir o eliminar el disco duro objetivo, y similares.

Opcionalmente, el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe puede ser un campo o una carga útil que es compatible con el protocolo NVMe.

50 En un posible diseño, generar un segundo paquete de acuerdo con un comando de datos o con el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, incluye:

cuando el primer paquete incluye un comando de escribir datos, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de escribir datos y es de espacio de almacenamiento, de datos que tienen que ser almacenados, en el dispositivo de control, y la otra

dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en el que se almacenan los datos que tienen que ser almacenados; o

5 cuando el primer paquete incluye el comando de gestión y el comando de gestión requiere que se escriban datos de gestión en el disco duro objetivo, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento que es de los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

10 En un posible diseño, generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está en el primer paquete, incluye:

15 cuando el primer paquete incluye un comando de leer datos, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de leer datos y es de espacio de almacenamiento, en el dispositivo de control, en la que se escriben los datos que tienen que ser leídos, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en la que se almacenan los datos que se tienen que leer; o

20 cuando el primer paquete incluye el comando de gestión y el comando de gestión requiere que se lean datos de gestión, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento en el que se tienen que escribir los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

25 Opcionalmente, cuando el dispositivo de transferencia y procesamiento recibe un paquete devuelto por el dispositivo de almacenamiento objetivo, el procesador desencapsula el paquete recibido, es decir, desencapsula, de acuerdo con un protocolo de red específico utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento objetivo, el paquete recibido devuelto por el dispositivo de almacenamiento objetivo, y devuelve al dispositivo de control información de comando obtenida o información de datos obtenida.

30 Opcionalmente, cuando el comando de gestión no requiere que se lea o escriba información de configuración relacionada, el procesador puede no modificar el comando de gestión, sino generar directamente un segundo paquete utilizado para ejecutar el comando de gestión. Cuando los datos que tienen que ser leídos o escritos están contenidos directamente en el comando de entrada/salida, el procesador no tiene que modificar la dirección de los datos que tienen que ser leídos o escritos, sino generar directamente un segundo paquete utilizado para ejecutar el comando de entrada/salida que es compatible con el protocolo NVMe y que está en el primer paquete.

Opcionalmente, el procesador puede obtener, de acuerdo con la identidad del disco duro objetivo, todos o algunos de los puertos de red que pueden llegar al disco duro objetivo.

35 Opcionalmente, el procesador puede seleccionar, de acuerdo con una política de selección preestablecida y a partir de los puertos de red que pueden llegar al disco duro objetivo, el puerto de red para transferir el segundo paquete. La política de selección incluye, de forma no limitativa, una política de selección activa/de espera, una política de compartición de carga, una política de prioridades y una política de QoS.

En un posible diseño, el encapsulamiento del segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido incluye:

40 encapsular, de acuerdo con un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento, el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento y el dispositivo de almacenamiento.

45 Opcionalmente, el dispositivo de transferencia y procesamiento está configurado además para: gestionar el descubrimiento de discos duros, establecimiento de enlace, desconexión de enlace y similares en el dispositivo de almacenamiento objetivo, y proporcionar una interfaz de funciones de gestión en banda o fuera de banda, y similares.

50 Opcionalmente, cuando el dispositivo de transferencia y procesamiento lleva a cabo gestión en banda, el dispositivo de transferencia y procesamiento recibe, utilizando el puerto de bus u otro puerto, el comando de gestión enviado por el dispositivo de control, e implementa configuración y gestión según el comando de gestión recibido, o cuando el dispositivo de transferencia y procesamiento lleva a cabo gestión fuera de banda, el procesador recibe, utilizando un BMC, el comando de gestión enviado por el dispositivo de control.

Opcionalmente, el comando de gestión o configuración suministrado por el dispositivo de control incluye, de forma no limitativa: configuración de inicialización e interfaz del dispositivo de transferencia y procesamiento, y gestión y autenticación de descubrimiento de discos duros, establecimiento de enlace y desconexión de enlace en el dispositivo de almacenamiento objetivo.

Breve descripción de los dibujos

- 5 Para describir más claramente las soluciones técnicas de la presente invención, a continuación se introducen brevemente los dibujos adjuntos que describen realizaciones de la presente invención o de la técnica anterior. Evidentemente, los dibujos adjuntos en la siguiente descripción muestran tan sólo algunas realizaciones de la presente invención.
- La figura 1 es un diagrama estructural esquemático de un sistema en una arquitectura de NVMe sobre tejido en la técnica anterior;
- la figura 2 es un diagrama estructural esquemático de un dispositivo de transferencia y procesamiento 202, según una realización de la presente invención;
- 10 la figura 3 es un diagrama estructural esquemático de un sistema 200, según una realización de la presente invención;
- la figura 4 es un diagrama estructural esquemático de otra implementación de un sistema 200, según una realización de la presente invención;
- la figura 5 es un diagrama estructural esquemático de otra implementación más de un sistema 200, según una realización de la presente invención;
- 15 la figura 6 es un diagrama de flujo esquemático de una implementación específica de un procedimiento de transferencia de paquetes, según una realización de la presente invención;
- la figura 7 es un diagrama estructural esquemático de un dispositivo de transferencia y procesamiento 700 en NVMe sobre tejido, según una realización de la presente invención;
- 20 la figura 8 es un diagrama estructural esquemático de un sistema 800 en una NVMe sobre tejido, según una realización de la presente invención; y
- la figura 9 es un diagrama de flujo esquemático de un procedimiento de transferencia de paquetes, según una realización de la presente invención.

Descripción de realizaciones

- 25 Los términos "primero" y "segundo" en esta solicitud tienen tan sólo propósitos descriptivos, y no se deberán entender como una indicación o implicación de importancia relativa o indicación implícita de una cantidad de características técnicas indicadas.
- En una arquitectura de NVMe sobre tejido, para evitar un único punto de fallo en un objetivo, se mejora la fiabilidad por medio de respaldo con redundancia. Además, se puede conseguir un rendimiento superior utilizando trayectos redundantes. Un sistema operativo de un anfitrión determina que cada trayecto está conectado a un disco duro que existe de hecho pero, realmente, llegan múltiples trayectos a un mismo disco duro. Cuando falla uno de los múltiples trayectos, el anfitrión puede llevar a cabo la transmisión utilizando otro trayecto, para mejorar la fiabilidad del sistema. Un fallo de trayecto puede estar provocado por daños en cables, un fallo de conmutación, un fallo de controlador de matriz redundante de discos independientes (inglés: Redundant Array of Independent Disks, RAID) de un dispositivo de almacenamiento objetivo, o similares.
- 30 La figura 1 es un diagrama estructural esquemático de un sistema en una arquitectura de NVMe sobre tejido convencional. El sistema incluye un anfitrión 101, un conmutador 102, un conmutador 103, un dispositivo de almacenamiento objetivo 105 y un dispositivo de almacenamiento objetivo de 106. El anfitrión 101 está conectado al dispositivo de almacenamiento objetivo 105 y al dispositivo de almacenamiento objetivo 106 utilizando el conmutador 102 y el conmutador 103, respectivamente. En la figura 1, se realiza la descripción utilizando un ejemplo en el que el sistema incluye un anfitrión, dos conmutadores y dos dispositivos de almacenamiento objetivo, y el anfitrión y todos los dispositivos de almacenamiento objetivo incluyen cada uno dos puertos.
- 40 El anfitrión 101 incluye una unidad central de procesamiento (inglés: Central Processing Unit, CPU) 1011, una memoria 1012, un adaptador de bus de anfitrión (inglés: Host Bus Adapter, HBA) 1016 y un bus PCIe 1015. La CPU 1011 y el HBA 1016 están conectados entre sí utilizando el bus PCIe 1015. El HBA 1016 incluye un puerto 1013 y un puerto 1014 que están conectados al conmutador 102 y al conmutador 103, respectivamente.
- 45 El dispositivo de almacenamiento objetivo 105 y el dispositivo de almacenamiento objetivo 106 incluyen cada uno una o varias memorias no volátiles. En la figura 1, una memoria no volátil está representada por un disco duro. La memoria no volátil puede ser un disco de estado sólido (inglés: Solid State Disk, SSD) o una unidad de disco duro (inglés: Hard Disk Driver, HDD). El dispositivo de almacenamiento objetivo 105 incluye un puerto 1051 y un puerto 1052. El puerto 1051 y el puerto 1052 están conectados al conmutador 102 y al conmutador 103, respectivamente. El dispositivo de almacenamiento objetivo 106 incluye un puerto 1061 y un puerto 1062 que están conectados al conmutador 102 y al conmutador 103, respectivamente.
- 50

En la figura 1, el anfitrión 101 y el dispositivo de almacenamiento objetivo 105 están conectados utilizando dos trayectos. Uno de los trayectos es "puerto 1013 ↔ conmutador 102 ↔ puerto 1051". El otro trayecto es "puerto 1014 ↔ conmutador 103 ↔ puerto 1052". Cuando uno de los trayectos falla, el anfitrión 101 y el dispositivo de almacenamiento objetivo 105 pueden comunicar entre sí utilizando el otro trayecto.

- 5 Pueden existir por lo menos dos trayectos entre el anfitrión y el dispositivo de almacenamiento objetivo. Cuando la totalidad de los por lo menos dos trayectos son normales, solamente uno o algunos trayectos activos de los trayectos pueden ser utilizados para transmitir datos, y los otros trayectos son trayectos de espera. Alternativamente, todos o algunos de los trayectos pueden ser utilizados para transmitir datos por medio de compartición de carga.

10 Cuando el anfitrión 101 está conectado a un mismo disco duro en el dispositivo de almacenamiento objetivo 105 utilizando dos trayectos, un sistema operativo que se ejecuta en el anfitrión 101 determina que el anfitrión 101 está conectado a dos discos duros lógicos en el dispositivo de almacenamiento objetivo utilizando los dos trayectos. Para hacer que el sistema operativo en el anfitrión 101 utilice correctamente los dos discos duros, es necesario desplegar software multitrayecto en el anfitrión 101, de tal modo que el sistema operativo en el anfitrión 101 utiliza los dos discos duros lógicos diferentes como un disco duro físico, para evitar el problema de que se produzca posiblemente una excepción de conexión o una sobrescritura de datos. Sin embargo, desplegar el software multitrayecto en el anfitrión 101 provoca un problema de ajuste de software entre diferentes sistemas operativos, y provoca asimismo un problema de compatibilidad entre el software multitrayecto y software existente en el anfitrión 101.

20 Para resolver los problemas anteriores, una realización de la presente invención da a conocer un dispositivo de transferencia y procesamiento. El dispositivo de transferencia y procesamiento puede implementar selección de trayecto cuando un anfitrión accede a un dispositivo de almacenamiento objetivo en la NVMe sobre tejido, de tal modo que el anfitrión puede acceder a, o controlar un recurso de almacenamiento por medio de NVMe sobre tejido, simplemente cargando un controlador de protocolo NVMe genérico.

25 Haciendo referencia a la figura 2, la figura 2 es un diagrama estructural esquemático de un dispositivo de transferencia y procesamiento 202, de acuerdo con una realización de la presente invención. El dispositivo de transferencia y procesamiento 202 incluye un procesador 2021, un puerto de bus 2022, un puerto de red 2024 y un puerto de red 2025. El procesador 2021 está conectado al puerto de bus 2022. El puerto de bus 2022 está conectado, utilizando un bus PCIe, a una CPU de un anfitrión que está en una NVMe sobre tejido y que sirve como un dispositivo de control, y recibe un paquete enviado por la CPU del anfitrión, o envía, a la CPU del anfitrión, un paquete enviado por el dispositivo de transferencia y procesamiento al anfitrión. El puerto de red 2024 y el puerto de red 2025 están conectados a un dispositivo de almacenamiento objetivo utilizando una red, y están configurados para transferir un paquete que es enviado al dispositivo de almacenamiento objetivo mediante el procesador 2021, o recibir un paquete que es enviado al dispositivo de transferencia y procesamiento 202 mediante el dispositivo de almacenamiento objetivo. El procesador 2021 recibe, utilizando el puerto de bus 2022, un primer paquete enviado por la CPU del anfitrión, donde el primer paquete incluye un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe. El procesador 2021 genera, de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, un segundo paquete para ejecutar el comando de entrada/salida o el comando de gestión. Es decir, cuando el primer paquete incluye el comando de entrada/salida, el procesador 2021 genera, de acuerdo con el comando de entrada/salida incluido en el primer paquete, el segundo paquete para ejecutar el comando de entrada/salida, o cuando el primer paquete incluye el comando de gestión, el procesador 2021 genera, de acuerdo con el comando de gestión incluido en el primer paquete, el segundo paquete para ejecutar el comando de gestión. El comando de entrada/salida que es compatible con el protocolo NVMe puede ser un comando de leer datos que es compatible con el protocolo NVMe, un comando de escribir datos que es compatible con el protocolo NVMe, o similares.

45 El procesador 2021 está configurado además para seleccionar un trayecto para enviar el segundo paquete. Que el procesador 2021 seleccione el trayecto para enviar el segundo paquete puede ser implementado seleccionando un puerto de red para enviar el segundo paquete. Adicionalmente, el procesador 2021 está configurado además para encapsular el segundo paquete en un paquete en una forma que cumple un requisito de transferencia de la red de NVMe sobre tejido, y enviar el segundo paquete encapsulado. Es decir, el procesador 2021 selecciona un puerto de red a partir del puerto de red 2024 y el puerto de red 2025, encapsula el segundo paquete en el paquete en la forma que cumple el requisito de transferencia de la red de NVMe sobre tejido, y envía el segundo paquete encapsulado, utilizando el puerto de red seleccionado.

55 A continuación se describe en detalle una implementación del dispositivo de transferencia y procesamiento 202 dado a conocer en esta realización de la presente invención, utilizando un ejemplo en el que el dispositivo de transferencia y procesamiento 202 está conectado a un anfitrión y comunica con dos dispositivos de almacenamiento objetivo utilizando dos conmutadores. Haciendo referencia a la figura 3, la figura 3 es un diagrama estructural esquemático de un sistema 200 para implementar control multitrayecto según una realización de la presente invención. En la figura 3, el sistema 200 incluye un anfitrión 201, un conmutador 203, un conmutador 204, un dispositivo de almacenamiento objetivo 205 y un dispositivo de almacenamiento objetivo 206. El anfitrión 201 incluye una CPU 2011, una memoria 2012, un dispositivo de transferencia y procesamiento 202 y un bus 2013. La CPU 2011 y el dispositivo de transferencia y procesamiento 202 están conectados entre sí utilizando el bus 2013. El dispositivo de almacenamiento objetivo 205 y el dispositivo de almacenamiento objetivo 206 incluyen, cada uno, por lo menos un disco duro. Los discos duros

pueden ser medios de almacenamiento, tales como SSD o HDD. El dispositivo de almacenamiento objetivo 205 incluye un puerto 2051 y un puerto 2052. El dispositivo de almacenamiento objetivo 206 incluye un puerto 2061 y un puerto 2062.

5 Un puerto de bus 2022 en el dispositivo de transferencia y procesamiento 202 está conectado al bus en el anfitrión 201, para implementar comunicación entre el dispositivo de transferencia y procesamiento 202 y el anfitrión 201. Un puerto de red 2024 en el dispositivo de transferencia y procesamiento 202 está conectado al conmutador 203, y está conectado, utilizando el conmutador 203, tanto al dispositivo de almacenamiento objetivo 205 como al dispositivo de almacenamiento objetivo 206, es decir, está conectado al puerto 2051 en el dispositivo de almacenamiento objetivo 205 para implementar comunicación entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo 205, y conectado al puerto 2061 en el dispositivo de almacenamiento objetivo 206 para implementar comunicación entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo 206. Un puerto de red 2025 en el dispositivo de transferencia y procesamiento 202 está conectado al conmutador 204, y está conectado, utilizando el conmutador 204, tanto al dispositivo de almacenamiento objetivo 205 como al dispositivo de almacenamiento objetivo 206, es decir, conectado al puerto 2052 en el dispositivo de almacenamiento objetivo 205 para implementar comunicación entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo 205, y conectado al puerto 2062 en el dispositivo de almacenamiento objetivo 206 para implementar comunicación entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo 206.

20 Se debe observar que, en la figura 3, la descripción se realiza utilizando un ejemplo en el que el dispositivo de transferencia y procesamiento 202 está conectado al dispositivo de almacenamiento objetivo utilizando dos puertos de red, es decir, el puerto de red 2024 y el puerto de red 2025. En una implementación específica, el dispositivo de transferencia y procesamiento 202 puede estar conectado al dispositivo de almacenamiento objetivo utilizando por lo menos dos puertos de red.

25 Se puede implementar conexión y comunicación entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo (tal como el dispositivo de almacenamiento objetivo 205 y el dispositivo de almacenamiento objetivo 206) utilizando una red de tejido, tal como una red iWarp, ROCE, Infiniband, FC u omnitrayecto. El conmutador 203 y el conmutador 204 son conmutadores en una arquitectura de NVMe sobre tejido. Se debe entender que, en la figura 3, la descripción se realiza tan sólo utilizando dos conmutadores (el conmutador 203 y el conmutador 204) como un ejemplo, y en una implementación específica, la comunicación de red entre el dispositivo de transferencia y procesamiento 202 y los dispositivos de almacenamiento objetivo se puede implementar mediante, por lo menos, uno o dos conmutadores.

El puerto de bus 2022 en el dispositivo de transferencia y procesamiento 202 es un puerto de bus PCIe. El bus 2013 en el anfitrión 201 es un bus PCIe. El puerto de bus 2022 comunica con el bus 2013 basándose en el protocolo PCIe.

35 En esta realización de la presente invención, el puerto de bus 2022 recibe, utilizando el bus 2013, un primer paquete enviado por el anfitrión 201. El primer paquete es un paquete enviado en base al protocolo PCIe, y el primer paquete incluye un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe. El comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe incluye una identidad de un disco duro objetivo que está en el dispositivo de almacenamiento objetivo (tal como el dispositivo de almacenamiento objetivo 205 o el dispositivo de almacenamiento objetivo 206) y al cual se tiene que acceder. El comando de entrada/salida se utiliza para escribir datos en el disco duro objetivo o leer datos desde el disco duro objetivo. El comando de gestión incluye, de forma no limitativa: leer información de dispositivo (tal como un número de serie y la temperatura) del disco duro objetivo, añadir o eliminar el disco duro objetivo, y similares. Opcionalmente, el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe puede ser un campo o una carga útil que es compatible con el protocolo NVMe.

45 Después de recibir el primer paquete, el puerto de bus 2022 obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, y envía, a un procesador 2021, el comando de entrada/salida o el comando de gestión obtenido, que es compatible con el protocolo NVMe. Específicamente, el primer paquete es un paquete PCIe, y el puerto de bus 2022 obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete. Por ejemplo, el puerto de bus 2022 puede obtener, de acuerdo con el protocolo PCIe, contenido que es de un campo o de una carga útil relacionado con el protocolo NVMe y que está incluido en el primer paquete utilizado como el paquete PCIe, para obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete.

55 El procesador 2021 genera un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que se basa en el protocolo NVMe y que está en el primer paquete recibido. El segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión que está incluido en el primer paquete

En una implementación, que el procesador 2021 genere el segundo paquete se puede implementar del siguiente modo: el procesador 2021 genera, de acuerdo con el protocolo NVMe y de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete recibido,

un paquete que es enviado por el dispositivo de transferencia y procesamiento 202 utilizado como un anfitrión en NVMe sobre tejido y que es para ejecutar el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete. Por ejemplo, el procesador 2021 genera, de acuerdo con un requisito del protocolo NVMe y de acuerdo con el comando de entrada/salida que es compatible con el protocolo NVMe y que está incluido en el primer paquete recibido, un paquete que es enviado por el dispositivo de transferencia y procesamiento 202 utilizado como un dispositivo de transmisión de datos o un dispositivo de recepción de datos, y que es para ejecutar el comando de entrada/salida que es compatible con el protocolo NVMe y que está incluido en el primer paquete, es decir, genera el segundo paquete. Alternativamente, el procesador 2021 genera, de acuerdo con un requisito del protocolo NVMe y de acuerdo con el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete recibido, un paquete que es enviado por el dispositivo de transferencia y procesamiento 202 utilizado como un dispositivo que envía el comando de gestión y que es para ejecutar el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, es decir, genera el segundo paquete.

Además, el procesador 2021 selecciona también, de acuerdo con la identidad del disco duro objetivo, un puerto de red para enviar el segundo paquete, encapsula el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y envía el segundo paquete encapsulado, utilizando el puerto de red seleccionado. El procesador 2021 selecciona el puerto de red para enviar el segundo paquete, y puede enviar, utilizando el puerto de red, el segundo paquete por medio de un trayecto. La selección del puerto de red para el segundo paquete puede implementar selección entre múltiples trayectos que pueden llegar al dispositivo de almacenamiento objetivo.

De este modo, no es necesario instalar software multitrayecto en el anfitrión 201, eliminando de ese modo la complejidad provocada por la necesidad de ajustar entre sí varios posibles sistemas operativos durante la instalación del software multitrayecto en el anfitrión 201. Además, solamente es necesario instalar un controlador estándar NVMe genérico con el anfitrión 201 para suministrar el comando de entrada/salida y el comando de gestión NVMe, y no es necesario llevar a cabo un ajuste adaptativo sobre el sistema operativo de acuerdo con un requisito de transferencia específico de una red de NVMe sobre tejido, reduciendo de ese modo coste de mantenimiento del anfitrión 201. Para el anfitrión 201, el dispositivo de transferencia y procesamiento 202 es un dispositivo que es compatible con un estándar NVMe. Un controlador NVMe de código abierto estándar se puede cargar en el sistema operativo del anfitrión 201 para enviar, al dispositivo de transferencia y procesamiento 202, el comando de entrada/salida o el comando de gestión relacionado con NVMe.

Específicamente, las maneras específicas en las que el procesador 2021 genera el segundo paquete difieren en función de si el primer paquete incluye el comando de entrada/salida o el comando de gestión. A continuación se describe por separado una manera en la que el procesador 2021 genera el segundo paquete cuando el primer paquete incluye un comando de escribir datos, un comando de leer datos o un comando de gestión.

Cuando el primer paquete incluye un comando de escribir datos que es compatible con el protocolo NVMe, el comando de escribir datos lleva una SGL (inglés: Scatter Gather List) y la identidad del disco duro objetivo. El disco duro objetivo es un disco duro en el que se tienen que escribir datos, de acuerdo con el comando de escribir datos. En esta realización de la presente invención, los datos que se tienen que escribir en el disco duro objetivo se denominan datos que se tienen que almacenar. La SGL incluye un campo, que puede ser, por ejemplo, una entrada. El campo SGL incluye información, tal como una dirección de espacio de almacenamiento que está en el anfitrión 201 y en la que se almacenan los datos que tienen que ser almacenados, una longitud de los datos que tienen que ser almacenados, y una dirección que está en el disco duro objetivo y que es de los datos que tienen que ser almacenados. Se debe entender que la SGL puede incluir alternativamente múltiples campos, por ejemplo, múltiples entradas. Cada entrada incluye información, tal como una dirección de espacio de almacenamiento que está en el anfitrión 201 y en la que se almacenan los datos que tienen que ser almacenados, una longitud de los datos que tienen que ser almacenados, y una dirección que está en el disco duro objetivo y que es de los datos que tienen que ser almacenados. Cuando los datos que tienen que ser almacenados incluyen múltiples segmentos de dirección, es decir, cuando los datos que tienen que ser almacenados son discontinuos en el anfitrión 201 y existen en múltiples segmentos de dirección, son necesarias múltiples entradas para registrar los datos en los múltiples segmentos de dirección. En esta realización de la presente invención, se realiza una descripción utilizando un ejemplo en el que la SGL incluye una entrada.

Cuando se genera el segundo paquete, el procesador 2021 modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de escribir datos y es del espacio de almacenamiento, en el anfitrión 201, en el que se almacenan los datos que tienen que ser almacenados, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en el que se almacenan los datos que tienen que ser almacenados. Es decir, el segundo paquete generado por el procesador 2021 incluye información, tal como la dirección del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en el que se almacenan los datos que tienen que ser almacenados, la longitud de los datos que tienen que ser almacenados, y la dirección que está en el disco duro objetivo y que es de los datos que tienen que ser almacenados. Específicamente, una SGL en el segundo paquete puede incluir la información, tal como la dirección del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en la que se almacenan los datos que tienen que ser almacenados, la longitud de los datos que tienen que ser almacenados, y la dirección que está en el disco duro objetivo y que es de los datos que tienen que ser almacenados.

La dirección del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en la que se almacenan los datos que tienen que ser almacenados puede ser una dirección de un almacenamiento principal (inglés: primary storage) en el dispositivo de transferencia y procesamiento 202. Tal como se muestra en la figura 4, el dispositivo de transferencia y procesamiento 202 incluye además el almacenamiento principal 2026. El procesador 2021 obtiene, del anfitrión 201 en función de la dirección, incluida en el comando de escribir datos, del espacio de almacenamiento que está en el anfitrión 201 y en la que se almacenan los datos que tienen que ser almacenados, los datos que tienen que ser almacenados; almacena los datos en el almacenamiento principal 2026; y utiliza una dirección que está en el almacenamiento principal 2026 y en la que se almacenan los datos que tienen que ser almacenados como la dirección, incluida en el segundo paquete, del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en la que se almacenan los datos que tienen que ser almacenados.

Opcionalmente, los datos que tienen que ser almacenados y que son obtenidos por el procesador 2021 del anfitrión 201 pueden ser transmitidos por medio de RDMA o DMA. Los datos que tienen que ser almacenados pueden asimismo ser transmitidos entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo por medio de RDMA o DMA.

Cuando el primer paquete incluye un comando de leer datos que es compatible con el protocolo NVMe, el comando de leer datos lleva una SGL y la identidad del disco duro objetivo. La SGL incluye información, tal como una dirección que está en el disco duro objetivo y que es de datos que hay que leer, la longitud los datos que hay que leer y una dirección del espacio de almacenamiento que está en el anfitrión 201 y en la que se tienen que escribir los datos que hay que leer.

Cuando se genera el segundo paquete, el procesador 2021 modifica una dirección en otra dirección, donde la dirección está contenida en el comando de leer datos y es del espacio de almacenamiento, en el anfitrión 201, en la que se escriben los datos que hay que leer, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en la que se almacenan los datos que se tienen que leer, por ejemplo, una dirección de espacio de almacenamiento que está en el almacenamiento principal 2026 y en la que se almacenan los datos que se tienen que leer. Es decir, el segundo paquete generado por el procesador 2021 incluye información, tal como una dirección de espacio de almacenamiento que está en el disco duro objetivo y que es de los datos que hay que leer, la longitud de los datos que se tienen que leer, y la dirección del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en la que se almacenan los datos que se tienen que leer. Específicamente, una SGL en el segundo paquete puede incluir la información, tal como la dirección del espacio de almacenamiento que está en el disco duro objetivo y que es de los datos que se tienen que leer, la longitud los datos que se tienen que leer, y la dirección del espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento 202 y en la que se almacenan los datos que se tienen que leer.

Cuando el primer paquete incluye el comando de gestión que es compatible con el protocolo NVMe, el comando de gestión es para llevar a cabo una operación de gestión relacionada sobre un disco duro específico, donde un objeto de la operación de gestión es un disco duro objetivo. Además, el comando de gestión puede requerir que se lea información relacionada del disco duro objetivo, o que se envíe información de configuración relacionada al disco duro objetivo. Cuando el comando de gestión requiere que la información de configuración relacionada se envíe al disco duro objetivo, el modo en que el procesador 2021 genera el segundo paquete es similar al modo de generación del segundo paquete según el comando de escribir datos. Cuando el comando de gestión requiere que se lea la información relacionada del disco duro objetivo, un modo en que el procesador 2021 genera el segundo paquete es similar al modo de generación del segundo paquete según el comando de leer datos. No se vuelven a describir los detalles en este caso.

Opcionalmente, cuando el comando de gestión no requiere que se lea o escriba la información de configuración relacionada, el procesador 2021 puede no modificar el comando de gestión, sino generar directamente un segundo paquete utilizado para ejecutar el comando de gestión. Cuando los datos que tienen que ser leídos o escritos están contenidos directamente en el comando de entrada/salida, el procesador 2021 no tiene que modificar la dirección de los datos que tienen que ser leídos o escritos, sino generar directamente un segundo paquete utilizado para ejecutar el comando de entrada/salida que es compatible con el protocolo NVMe y que está en el primer paquete.

Se debe observar que, en la figura 4, un modo en que el dispositivo de transferencia y procesamiento 202 almacena datos se describe tan sólo utilizando el almacenamiento principal como ejemplo. En una implementación específica, el almacenamiento principal 2026 puede ser implementado mediante otro medio de almacenamiento, por ejemplo, un dispositivo o un chip con una función de almacenamiento, tal como un chip FPGA. En la figura 4, la descripción se realiza tan sólo utilizando el almacenamiento principal 2026 como ejemplo. El medio o modo de almacenar datos mediante el dispositivo de transferencia y procesamiento 202 no se limita en esta realización de la presente invención.

En esta realización de la presente invención, que el procesador 2021 seleccione, de acuerdo con la identidad del disco duro objetivo, un puerto de red para enviar el segundo paquete incluye:

determinar, mediante el procesador 2021 según la identidad del disco duro objetivo, puertos de red que pueden llegar al disco duro objetivo, para seleccionar el puerto de red para enviar el segundo paquete. Opcionalmente, el procesador 2021 puede determinar, de acuerdo con la identidad del disco duro objetivo, todos o algunos puertos de red que

pueden llegar al disco duro objetivo. Después de terminar todos o algunos de los puertos de red que pueden llegar al disco duro objetivo, el procesador 2021 puede además seleccionar, de acuerdo con una política de selección preestablecida, el puerto de red para enviar el segundo paquete.

5 A continuación se describe un modo en el que el procesador 2021 selecciona el puerto de red, utilizando un ejemplo en el que dos puertos de red llegan al disco duro objetivo. Por ejemplo, en la figura 3, un trayecto 1 "puerto de red 2024 ↔ conmutador 203 ↔ puerto 2051" y un trayecto 2 "puerto de red 2025 ↔ conmutador 204 ↔ puerto 2052" son trayectos entre el dispositivo de transferencia y procesamiento 202 y un disco duro 01 en el dispositivo de almacenamiento objetivo 205. Puesto que ambos trayectos pueden llegar al disco duro 01, el procesador 2021 registra una correspondencia entre una identidad única del disco duro 01 y el trayecto 1 y el trayecto 2. Cuando el disco duro objetivo es el disco duro 01, el procesador 2021 puede determinar, de acuerdo con la identidad única del disco duro 01, un trayecto conectado al disco duro 01, por ejemplo, determinar qué trayectos pueden llegar al disco duro 01 incluye el trayecto 1 y el trayecto 2. El trayecto 1 incluye el puerto de red 2024, y el trayecto 2 incluye el puerto de red 2025. En este caso, el procesador 2021 determina que los puertos de red que pueden llegar al disco duro objetivo incluye el puerto de red 2024 y el puerto de red 2025, y selecciona a continuación, de acuerdo con la política de selección de trayectos preestablecida, el puerto de red para enviar el comando, es decir, selecciona el puerto de red 2024 o el puerto de red 2025.

Opcionalmente, en esta realización de la presente invención, la identidad del disco duro objetivo es una identidad única del disco duro en el dispositivo de almacenamiento objetivo, e incluye, de forma no limitativa, un número de serie del disco duro, otro código característico único y similares.

20 En esta realización de la presente invención, la política de selección de trayecto incluye, de forma no limitativa, políticas tales como una política de selección activa/de espera, una política de composición de carga, una política de prioridad y una política de QoS.

La política de selección activa/de espera incluye: seleccionar, por defecto, un puerto de red en un trayecto activo preestablecido como un puerto de red para enviar; cuando el trayecto activo falla, seleccionar un puerto de red en un trayecto de espera como un puerto de red para enviar; y después de que se recupere el trayecto activo, seleccionar un puerto de red en el trayecto activo como un puerto de red para enviar.

La política de compartición de carga incluye: seleccionar por lo menos dos trayectos a partir de por lo menos dos trayectos, y utilizar cada puerto de red en dichos por lo menos dos trayectos como un puerto de red para enviar.

30 La política de prioridad incluye: si un paquete incluye información de prioridad, seleccionar, de acuerdo con la información de prioridad incluida en el paquete, un puerto de red en un trayecto correspondiente a una prioridad en el paquete como el puerto de red para enviar. Un trayecto con alta prioridad proporciona una alta fiabilidad y/o eficiencia de la transmisión.

La política de QoS incluye: si un paquete incluye información de QoS, seleccionar, de acuerdo con la información de QoS incluida en el paquete, un puerto de red en un trayecto correspondiente a una clase de QoS en el paquete como un puerto de red para enviar. Un trayecto con alta QoS proporciona una alta fiabilidad y/o eficiencia de transmisión.

En esta realización de la presente invención, que el procesador 2021 encapsule el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, incluye:

40 encapsular, mediante el procesador 2021 según un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo (tal como el dispositivo de almacenamiento objetivo 205 o el dispositivo de almacenamiento objetivo 206), el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo.

45 El NVMe sobre tejido es un término general de una conexión implementada entre el anfitrión y el dispositivo de almacenamiento objetivo utilizando una red, tal como iWarp, ROCE, Infiniband, FC u omni-trayecto. Por lo tanto, la transmisión entre el anfitrión y el dispositivo de almacenamiento objetivo se implementa utilizando diferentes redes, de acuerdo con casos de implementación específicos. Después de generar el segundo paquete, el procesador 2021 tiene que encapsular el segundo paquete en un paquete en una forma requerida por una red específica utilizada entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo. Solamente de este modo puede el dispositivo de transferencia y procesamiento 202 enviar el segundo paquete al dispositivo de almacenamiento objetivo utilizando una red de NVMe sobre tejido.

Opcionalmente, el procesador 2021 está configurado además para: gestionar descubrimiento de discos duros, establecimiento de enlace, desconexión de enlace y similares en el dispositivo de almacenamiento objetivo, y proporcionar una interfaz de funciones de gestión en banda o fuera de banda, y similares.

55 Opcionalmente, en esta realización de la presente invención, cuando el procesador 2021 lleva a cabo una gestión en banda, el procesador 2021 recibe, utilizando el puerto de bus 2022 u otro puerto, el comando de gestión enviado por la CPU 2011, e implementa configuración y gestión de acuerdo con el comando de gestión recibido, o cuando el

5 procesador 2021 lleva a cabo gestión fuera de banda, el procesador 2021 recibe, utilizando un controlador de gestión de placa base (inglés: BMC, baseboard management controller), el comando de gestión enviado por la CPU 2011. Tal como se muestra en la figura 5, el sistema 200 incluye además el BMC 207. El BMC 207 está conectado a la CPU 2011 en el anfitrión 201 utilizando un bus PCIe, tal como el bus 2013. El BMC 207 puede estar conectado además al procesador 2021 en el dispositivo de transferencia y procesamiento 202 utilizando un bus. El bus que conecta el BMC 207 y el procesador 2021 puede ser un circuito inter-integrado (inglés: I2C, Inter-Integrated Circuit), un bus PCIe o similares. El BMC 207 recibe el comando de gestión o configuración suministrado por la CPU 2011, y envía el comando de gestión o configuración recibido al procesador 2021 para su procesamiento. El comando de gestión o configuración suministrado por la CPU 2011 incluye, de forma no limitativa: una configuración de inicialización e interfaz del dispositivo de transferencia y procesamiento 202, y gestión y autenticación de descubrimiento de discos duros, establecimiento de enlace y desconexión de enlace en el dispositivo de almacenamiento objetivo.

15 Opcionalmente, en la figura 5, se puede incluir además un adaptador de interfaz de red 2023. El adaptador de interfaz de red 2023 está conectado al procesador 2021, y está conectado al puerto de red 2024 y al puerto de red 2025. El adaptador interfaz de red 2023 está configurado para transferir, a una red utilizando el puerto de red 2024 o el puerto de red 2025, el paquete encapsulado por el procesador 2021. Cuando el dispositivo de transferencia y procesamiento 202 incluye el adaptador de interfaz de red 2023, el adaptador de interfaz de red 2023 está configurado para ejecutar algunas funciones de un puerto de red, es decir, transferir el paquete encapsulado por el procesador 2021, de tal modo que el paquete encapsulado por el procesador 2021 puede ser enviado a la red de NVMe sobre tejido utilizando el puerto de red (tal como el puerto de red 2024 o el puerto de red 2025).

20 En la realización anterior, después de recibir el primer paquete, el puerto de bus 2022 obtiene, de acuerdo con el protocolo PCIe, el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, y envía, al procesador 2021, el comando de entrada/salida o el comando de gestión obtenido que es compatible con el protocolo NVMe. En este caso, el puerto de bus 2022 ejecuta microcódigo o un programa que está relacionado con el protocolo PCIe, analiza sintácticamente un paquete PCIe recibido, y obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el paquete PCIe enviado por la CPU 2011 utilizando el bus 2013.

30 En una implementación específica, el puerto de bus 2022 puede alternativamente no procesar el primer paquete, sino enviar de manera transparente el primer paquete al procesador 2021, y el procesador 2021 obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete. En este caso, el procesador 2021 ejecuta el programa relacionado con PCIe, para obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el paquete PCIe enviado por la CPU 2011 utilizando el bus 2013.

35 Además, cuando el dispositivo de transferencia y procesamiento 202 recibe un paquete devuelto por el dispositivo de almacenamiento objetivo, el procesador 2021 recibe el paquete devuelto por el dispositivo de almacenamiento objetivo, y desencapsula el paquete recibido, es decir, desencapsula, de acuerdo con un protocolo de red específico utilizado entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo, el paquete recibido devuelto por el dispositivo de almacenamiento objetivo. Después de desencapsular el paquete recibido devuelto por el dispositivo de almacenamiento objetivo, el procesador 2021 obtiene información de comandos o información de datos que está incluida en el paquete devuelto por el dispositivo de almacenamiento objetivo, y devuelve la información de comandos obtenida o la información de datos obtenida al anfitrión 201.

A continuación se describe por separado un modo en que el procesador 2021 devuelve al anfitrión 201 la información de comandos obtenida o información de datos obtenida, cuando el paquete devuelto por el dispositivo de almacenamiento objetivo es un paquete devuelto para el comando de escribir datos, un paquete devuelto para el comando de leer datos o un paquete devuelto para el comando de gestión.

45 Cuando el paquete devuelto por el dispositivo de almacenamiento objetivo es el paquete devuelto para el comando de escribir datos, el paquete devuelto es información de éxito o fallo de escritura de datos, y el procesador 2021 genera, de acuerdo con el paquete devuelto por el dispositivo de almacenamiento objetivo, un comando de respuesta que es compatible con el protocolo NVMe, encapsula el comando de respuesta en un comando de respuesta en una forma que cumple un requisito de transferencia PCIe, y devuelve el comando de respuesta encapsulado al anfitrión 201 utilizando el puerto 2022 u otro puerto que soporte el protocolo PCIe.

50 Cuando el paquete devuelto por el dispositivo de almacenamiento objetivo son datos devueltos para el comando de leer datos, los datos devueltos son los datos que hay que leer, y el procesador almacena, en el almacenamiento principal 2026, los datos recibidos que se tienen que leer, y devuelve, al anfitrión 201 por medio de CDMA y utilizando el puerto 2022 u otro puerto que soporta el protocolo PCIe, los datos que tienen que leerse y que están almacenados en el almacenamiento principal 2026.

55 Cuando el paquete devuelto por el dispositivo de almacenamiento objetivo es el paquete devuelto para el comando de gestión, el paquete devuelto puede incluir datos relacionados o solamente un mensaje de respuesta de gestión. Cuando paquete devuelto incluye solamente el mensaje de respuesta de gestión y no incluye datos, un modo en que el procesador 2021 envía el mensaje de respuesta de gestión obtenido al anfitrión 201 es similar al modo utilizado

cuando el paquete devuelto es el comando de escribir datos. Cuando el paquete devuelto incluye datos, un modo en que el procesador 2021 envía datos obtenidos e información al anfitrión 201 es similar a un modo de procesamiento utilizado cuando el paquete devuelto es el comando de leer datos. No se vuelven a describir los detalles en este caso.

5 Opcionalmente, en esta realización de la presente invención, el dispositivo de transferencia y procesamiento 202 puede ser un dispositivo HBA. El procesador 2021 en el dispositivo de transferencia y procesamiento 202 puede ser una CPU (tal como una CPU en una arquitectura ARM o un procesador en una arquitectura que x86), una matriz de puertas programables in situ (inglés: Field Programmable Gate Array, FPGA), un circuito integrado de aplicación específica (inglés: Application-Specific Integrated Circuit, ASIC) o cualquier combinación de los mismos.

10 Se debe observar que, en esta realización de la presente invención, el paquete, tal como el segundo paquete, puede incluir un comando o datos, o puede incluir tanto un comando como datos. Cualquier implementación que puede implementar transferencia o transmisión del comando, de los datos o de otra información en una arquitectura de NVMe sobre tejido es una implementación del paquete en esta realización de la presente invención.

Utilizando la estructura de sistema mostrada en la figura 3 como ejemplo, a continuación se describe un procedimiento de transferencia de paquetes dado a conocer en una realización de la presente invención.

15 Tal como se muestra en la figura 6, la figura 6 es un diagrama de flujo esquemático de una implementación específica de un procedimiento de transferencia de paquetes, según una realización de la presente invención. El procedimiento incluye las etapas siguientes.

20 Etapa 100: un anfitrión 201 genera un primer paquete que es compatible con el protocolo NVMe, y envía el primer paquete a un dispositivo de transferencia y procesamiento 202, donde el primer paquete incluye un comando de entrada/salida o un comando de gestión, y el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe e incluye una identidad de un disco duro objetivo al que se tiene que acceder.

25 Solamente es necesario instalar un controlador estándar NVMe genérico en el anfitrión 201 para añadir, al primer paquete, el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe. Por ejemplo, un controlador NVMe estándar de código abierto se puede cargar en el sistema operativo del anfitrión 201. No es necesario llevar a cabo un ajuste adaptativo específico sobre el anfitrión 201 para una red de NVMe sobre tejido. Además, no es necesario instalar software multitrayecto en el anfitrión 201, eliminando de ese modo el problema de que el software multitrayecto necesita ser compatible con diferentes versiones de sistema operativo durante la instalación del software multitrayecto.

30 Además, un bus 2013 es un bus basado en el protocolo PCIe, y el anfitrión 201 puede enviar, en base al bus PCIe, un paquete basado en PCIe al dispositivo de transferencia y procesamiento 202. Es decir, una CPU 2011 envía, al dispositivo de transferencia y procesamiento 202 utilizando el bus 2013, el primer paquete obtenido después del encapsulamiento utilizando el protocolo PCIe.

35 Etapa 102: el dispositivo de transferencia y procesamiento 202 recibe el primer paquete, y obtiene la identidad del disco duro objetivo y obtiene el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete.

Específicamente, un puerto de bus 2022 es un puerto que soporta el protocolo PCIe, es decir, el puerto de bus 2022 está conectado físicamente al bus 2013 utilizando el protocolo PCIe. En este caso, el dispositivo de transferencia y procesamiento 202 puede recibir, utilizando el puerto de bus 2022, el primer paquete que se obtiene después del encapsulamiento utilizando el protocolo PCIe y que es enviado por la CPU 2011.

40 En una implementación específica, después de recibir el primer paquete, el puerto de bus 2022 puede obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, y enviar, a un procesador 2021, el comando de entrada/salida o el comando de gestión obtenido que es compatible con el protocolo NVMe. Alternativamente, el puerto de bus 2022 puede enviar directamente el primer paquete a un procesador 2021, y el procesador 2021 obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete.

45 Etapa 104: el dispositivo de transferencia y procesamiento 202 genera un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión, y selecciona, de acuerdo con la identidad del disco duro objetivo, un puerto de red para transferir el segundo paquete.

50 El modo en que el procesador 2021 genera el segundo paquete es similar al modo anterior implementado por la CPU 2021 cuando el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está en el primer paquete es un comando de escribir datos, un comando de leer datos o un comando de gestión. No se vuelven a describir los detalles en este caso.

Que el procesador 2021 seleccione, de acuerdo con la identidad del disco duro objetivo, el puerto de red para transferir el segundo paquete, es similar al modo anterior de selección del puerto de red para transferir el segundo paquete. No se vuelven a describir los detalles en este caso.

5 Etapa 106: el dispositivo de transferencia y procesamiento 202 encapsula el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y envía el segundo paquete encapsulado utilizando el puerto de red seleccionado.

10 Específicamente, el procesador 2021 en el dispositivo de transferencia y procesamiento 202 encapsula, de acuerdo con un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento 202 y un dispositivo de almacenamiento objetivo (tal como un dispositivo de almacenamiento objetivo 205 o un dispositivo de almacenamiento objetivo 206), el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo.

15 De acuerdo con el procedimiento anterior, no es necesario instalar software multitrayecto en el anfitrión 201, eliminando de ese modo la complejidad provocada por la necesidad de ajustar entre sí varios posibles sistemas operativos durante la instalación del software multitrayecto en el anfitrión 201. Además, solamente es necesario instalar un controlador estándar NVMe genérico en el anfitrión 201 para suministrar el comando de entrada/salida y el comando de gestión NVMe, y no es necesario llevar a cabo un ajuste adaptativo sobre un sistema operativo de acuerdo con un requisito de transferencia específico de una red de NVMe sobre tejido, reduciendo de ese modo costes de mantenimiento del anfitrión 201. Para el anfitrión 201, el dispositivo de transferencia y procesamiento 202 es un dispositivo que es compatible con un estándar NVMe. Un controlador NVMe de código abierto estándar se puede cargar en el sistema operativo del anfitrión 201 para enviar, al dispositivo de transferencia y procesamiento 202, el comando de entrada/salida o el comando de gestión relacionado con NVMe.

25 Además, el procedimiento anterior incluye también la etapa 108 (no mostrada en la figura): cuando el dispositivo de transferencia y procesamiento 202 recibe un mensaje de respuesta o datos devueltos por el dispositivo de almacenamiento objetivo (tal como en dispositivo de almacenamiento objetivo 205 o el dispositivo de almacenamiento objetivo 206), el procesador 2021 recibe un paquete devuelto por el dispositivo de almacenamiento objetivo, desencapsula el paquete recibido y devuelve al anfitrión 201 el mensaje de respuesta o los datos obtenidos después del desencapsulamiento. Es decir, el procesador 2021 desencapsula, de acuerdo con el protocolo de red específico utilizado entre el dispositivo de transferencia y procesamiento 202 y el dispositivo de almacenamiento objetivo, el paquete recibido devuelto por el dispositivo de almacenamiento objetivo, obtiene el mensaje de respuesta o los datos que están incluidos en el paquete devuelto por el dispositivo de almacenamiento objetivo, y devuelve el mensaje de respuesta obtenido o los datos al anfitrión 201.

30 Haciendo referencia a la figura 7, la figura 7 es un diagrama estructural esquemático de un dispositivo de transferencia y procesamiento 700 en NVMe sobre tejido, de acuerdo con una realización de la presente invención. El dispositivo de transferencia y procesamiento 700 incluye un procesador 701, un puerto de bus 702 y por lo menos dos puertos de red: un puerto de red 703 y un puerto de red 704. El puerto de bus 702 está conectado a un bus PCIe. El puerto de red 703 y el puerto de red 704 están conectados, cada uno, a una red. El procesador 701 está configurado para llevar a cabo las etapas siguientes:

35 recibir, utilizando el puerto de bus 702, un primer paquete enviado por un dispositivo de control en la NVMe sobre tejido, y obtener un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, donde el comando de entrada/salida o el comando de gestión incluye una identidad de un disco duro objetivo al que se tiene que acceder;

40 generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión;

45 obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los, por lo menos, dos puertos de red y que pueden llegar al disco duro objetivo, y seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete; y

encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.

50 Específicamente, el dispositivo de transferencia y procesamiento 700 se puede implementar haciendo referencia a la implementación del dispositivo de transferencia y procesamiento 202 en las figuras 2 a 5, o se puede implementar haciendo referencia a la implementación del dispositivo de transferencia y procesamiento 202 de la figura 6. No se vuelven a describir los detalles en este caso. Por ejemplo, el puerto de bus 702 se puede implementar haciendo referencia a la implementación del puerto de bus 2022 en las figuras 2 a 5, y el puerto de red 703 o el puerto de red 704 se puede implementar haciendo referencia a la implementación del puerto de red 2024 o del puerto de red 2025 en las figuras 2 a 5. No se vuelven a describir los detalles en este caso.

Haciendo referencia a la figura 8, la figura 8 es un diagrama estructural esquemático de un sistema 800 en NVMe sobre tejido, según una realización de la presente invención. Tal como se muestra en la figura 8, el sistema 800 incluye un dispositivo de transferencia y procesamiento 801 y un dispositivo de control 802. El dispositivo de transferencia y procesamiento 801 y el dispositivo de control 802 están conectados utilizando un bus PCIe.

- 5 El dispositivo de control 802 está configurado para enviar un primer paquete al dispositivo de transferencia y procesamiento 801 utilizando el bus PCIe, donde el primer paquete incluye un comando de entrada/salida o un comando de gestión, y el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe e incluye una identidad de un disco duro objetivo al que se tiene que acceder.

- 10 El dispositivo de transferencia y procesamiento 801 está configurado para: recibir el primer paquete; obtener la identidad del disco duro objetivo y obtener el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete; generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe, donde el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión; obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los por lo menos dos puertos de red y que pueden llegar al disco duro objetivo; seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete, encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido; y enviar el segundo paquete encapsulado utilizando el puerto de red seleccionado.

- 20 Específicamente, el sistema 800 se puede implementar haciendo referencia a la implementación del sistema 200 en las figuras 3 a 5. Es decir, el dispositivo de transferencia y procesamiento 801 se puede implementar haciendo referencia a la implementación del dispositivo de transferencia y procesamiento 202 en las figuras 3 a 5, y el dispositivo de control 802 se puede implementar haciendo referencia a la implementación del anfitrión 201 en las figuras 3 a 5. Alternativamente, el sistema 800 se puede implementar haciendo referencia a la implementación de la figura 6. No se vuelven a describir los detalles en este caso.

- 25 Haciendo referencia a la figura 9, la figura 9 es un diagrama de flujo esquemático de un procedimiento de transferencia de paquetes según una realización de la presente invención. El procedimiento se aplica a transferencia de paquetes en NVMe sobre tejido. La arquitectura de NVMe sobre tejido incluye además un dispositivo de transferencia y procesamiento y un dispositivo de control. Tal como se muestra en la figura 9, el procedimiento incluye las etapas siguientes.

- 30 Etapa 900: el dispositivo de transferencia y procesamiento recibe un primer paquete enviado por el dispositivo de control, y obtiene un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe y que está incluido en el primer paquete, donde el comando de entrada/salida o el comando de gestión incluye una identidad de un disco duro objetivo al que se tiene que acceder.

- 35 Etapa 902: generar un segundo paquete según el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está incluido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión.

Etapa 904: obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los por lo menos dos puertos de red y que pueden llegar al disco duro objetivo, y seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete.

- 40 Etapa 906: encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.

Se puede implementar asimismo una implementación específica del proceso mostrado en la figura 9, haciendo referencia a la implementación descrita en las figuras 2 a 6. No se vuelven a describir los detalles en este caso.

- 45 Los procedimientos o etapas descritos en el contenido dado a conocer de las realizaciones de la presente invención se pueden implementar mediante hardware, o se pueden implementar mediante un procesador que ejecuta una instrucción de software. La instrucción de software puede estar formada por un correspondiente módulo de software. El módulo de software se puede almacenar en una memoria de acceso aleatorio (inglés: Random Access Memory, RAM), una memoria flash, una memoria de sólo lectura (inglés: Read-Only Memory, ROM), una memoria de sólo lectura programable borrable (inglés: Erasable Programmable ROM, EPROM), una memoria de sólo lectura programable eléctricamente (inglés: Electrically EPROM, EEPROM), un disco duro, un disco óptico o un medio de almacenamiento en cualquier otro formato que sea bien conocido en la técnica. Por ejemplo, un medio de almacenamiento está acoplado a un procesador, de tal modo que el procesador puede leer información del medio de almacenamiento o escribir información en el medio de almacenamiento. Por supuesto, el medio de almacenamiento puede ser un componente del procesador.

- 55 Las unidades descritas como partes independientes pueden o no ser físicamente independientes, y las partes mostradas como unidades pueden estar situadas en una posición, o pueden estar distribuidas en una serie de

unidades de red. Algunas o todas las unidades se pueden seleccionar en función de necesidades reales para conseguir los objetivos de las soluciones de las realizaciones de la presente invención.

Las anteriores descripciones son tan sólo realizaciones específicas de la presente invención, pero no están destinadas a limitar la presente invención.

REIVINDICACIONES

1. Un dispositivo de transferencia y procesamiento (700) en memoria no volátil exprés sobre tejido, NVMe sobre tejido, en el que el dispositivo de transferencia y procesamiento (700) comprende un procesador (701), un puerto de bus (702) y por lo menos dos puertos de red (703, 704), donde el puerto de bus (702) está conectado a un bus de interconexión de componentes periféricos exprés, PCIe, los por lo menos dos puertos de red (703, 704) están conectados por separado a una red, y el procesador (701) está configurado para:
- 5 recibir, utilizando el puerto de bus, un primer paquete enviado por un dispositivo de control en la NVMe sobre tejido, y obtener un comando de entrada/salida o un comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe, está comprendido en el primer paquete y comprende una identidad de un disco duro objetivo al que se tiene que acceder;
- 10 generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está comprendido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión;
- 15 obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los, por lo menos, dos puertos de red y que pueden llegar al disco duro objetivo, y seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete; y
- encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.
- 20 2. El dispositivo de transferencia y procesamiento (700) según la reivindicación 1, en el que el puerto de bus (702) soporta el protocolo PCIe; y
- el puerto de bus (702) está configurado para: recibir el primer paquete enviado por el dispositivo de control, obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete, y enviar, al procesador (701), el comando de entrada/salida o el comando de gestión obtenido que es compatible con el protocolo NVMe y que está en el primer paquete; o
- 25 el puerto de bus (702) está configurado para: recibir el primer paquete enviado por el dispositivo de control, y enviar el primer paquete al procesador (701), donde el procesador (701) obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete.
3. El dispositivo de transferencia y procesamiento (700) según la reivindicación 1 o 2, en el que el primer paquete comprende un comando de escribir datos, el procesador (701) modifica una dirección en otra dirección para generar el segundo paquete, en el que la dirección está contenida en el comando de escribir datos y es de espacio de almacenamiento, de datos que se tienen que almacenar, en el dispositivo de control, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento (700) y en la que se almacenan los datos que tienen que ser almacenados; o
- 30 cuando el primer paquete comprende el comando de gestión y el comando de gestión requiere que se escriban datos de gestión en el disco duro objetivo, el procesador (701) modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento que es de los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento (700).
- 35 4. El dispositivo de transferencia y procesamiento (700) según la reivindicación 1 o 2, en el que cuando el primer paquete comprende un comando de leer datos, el procesador (701) modifica una dirección en otra dirección para generar el segundo paquete, en el que la dirección está contenida en el comando de leer datos y es de espacio de almacenamiento, en el dispositivo de control, en la que se han de escribir los datos que se tienen que leer, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento (700) y en la que se almacenan los datos que se tienen que leer; o
- 45 cuando el primer paquete comprende el comando de gestión y el comando de gestión requiere que se lean datos de gestión, el procesador (701) modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento en el que se tienen que escribir los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento (700).
- 50 5. El dispositivo de transferencia y procesamiento (700) según una cualquiera de las reivindicaciones 1 a 4, en el que encapsular el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido comprende:

encapsular, de acuerdo con un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento (700) y un dispositivo de almacenamiento objetivo, el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento (700) y el dispositivo de almacenamiento objetivo.

5 6. Un sistema (800) en memoria no volátil exprés sobre tejido, NVMe sobre tejido, en el que el sistema (800) comprende un dispositivo de control (802) y un dispositivo de transferencia y procesamiento (700, 801) según la reivindicación 1, y el dispositivo de transferencia y procesamiento (700, 801) y el dispositivo de control (802) están conectados utilizando un bus de interconexión de componentes periféricos exprés, PCIe, en el que

10 el dispositivo de control (802) está configurado para enviar un primer paquete al dispositivo de transferencia y procesamiento (700, 801) utilizando el bus PCIe, en el que el primer paquete comprende un comando de entrada/salida o un comando de gestión, y el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y comprende una identidad de un disco duro objetivo al que se tiene que acceder; y

15 el dispositivo de transferencia y procesamiento (700, 801) está configurado para: recibir el primer paquete; obtener la identidad del disco duro objetivo y obtener el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está comprendido en el primer paquete; generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe, donde el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión; obtener, de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los por lo menos dos puertos de red y que pueden llegar al disco duro objetivo; seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete, encapsular el segundo paquete en un paquete que cumple el requisito de transferencia de NVMe sobre tejido; y enviar el segundo paquete encapsulado utilizando el puerto de red seleccionado.

20 7. El sistema (800) según la reivindicación 6, en el que el dispositivo de transferencia y procesamiento (700, 801) comprende un procesador, un puerto de bus, y los por lo menos dos puertos de red, en el que el puerto de bus está conectado al bus PCIe, los por lo menos dos puertos de red están conectados a una red, y el procesador está configurado para:

25 recibir, utilizando el puerto de bus, el primer paquete enviado por el dispositivo de control (802), y obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete;

30 generar el segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está comprendido en el primer paquete, y el segundo paquete es el paquete para ejecutar el comando de entrada/salida o el comando de gestión;

obtener, de acuerdo con la identidad del disco duro objetivo, los puertos de red que pueden llegar al disco duro objetivo, y seleccionar, a partir de los puertos de red que pueden llegar al disco duro objetivo, el puerto de red para transferir el segundo paquete; y

35 encapsular el segundo paquete en el paquete que cumple el requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.

8. El sistema (800) según la reivindicación 7, en el que el puerto de bus soporta protocolo PCIe; y

40 el puerto de bus está configurado para: recibir el primer paquete enviado por el dispositivo de control (802), obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete, y enviar, al procesador, el comando de entrada/salida o el comando de gestión obtenido que es compatible con el protocolo NVMe y que está en el primer paquete; o

el puerto de bus está configurado para recibir el primer paquete enviado por el dispositivo de control (802), y enviar el primer paquete al procesador, en el que el procesador obtiene el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete.

45 9. El sistema (800) según la reivindicación 7 o 8, en el que cuando el primer paquete comprende un comando de escribir datos, el procesador modifica una dirección en otra dirección para generar el segundo paquete, en el que la dirección está contenida en el comando de escribir datos y es de espacio de almacenamiento, de datos que se tienen que almacenar, en el dispositivo de control (802), y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento (700, 801) y en la que se almacenan los datos que tienen que ser almacenados; o

50 cuando el primer paquete comprende el comando de gestión y el comando de gestión requiere que se escriban datos de gestión en el disco duro objetivo, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento que es de los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento (700, 801).

55

10. El sistema (800) según la reivindicación 7 u 8, en el que cuando el primer paquete comprende un comando de leer datos, el procesador modifica una dirección en otra dirección para generar el segundo paquete, en el que la dirección está contenida en el comando de leer datos y es de espacio de almacenamiento, en el dispositivo de control, en la que se han de escribir los datos que tienen que ser leídos, y la otra dirección es de espacio de almacenamiento que está el dispositivo de transferencia y procesamiento (700, 801) y en la que se almacenan los datos que se tienen que leer; o
- 5 cuando el primer paquete comprende el comando de gestión y el comando de gestión requiere que se lean datos de gestión, el procesador modifica una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento en el que se tienen que escribir los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento (700, 801).
- 10 11. El sistema (800) según una cualquiera de las reivindicaciones 6 a 10, en el que el encapsulamiento del segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido comprende:
- 15 encapsular, de acuerdo con un protocolo de red utilizado entre el dispositivo de transferencia y procesamiento (700, 801) y un dispositivo de almacenamiento objetivo, el segundo paquete en un paquete que cumple un requisito del protocolo de red utilizado entre el dispositivo de transferencia y procesamiento (801) y el dispositivo de almacenamiento objetivo.
- 20 12. Un procedimiento de transferencia de paquetes, donde el procedimiento se aplica a transferencia de paquetes en memoria no volátil exprés sobre tejido, NVMe sobre tejido, el NVMe sobre tejido comprende un dispositivo de transferencia y procesamiento y un dispositivo de control, y el procedimiento comprende:
- 25 recibir (900), mediante el dispositivo de transferencia y procesamiento, un primer paquete enviado por el dispositivo de control, y obtener un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete, donde el comando de entrada/salida o el comando de gestión comprende una identidad de un disco duro objetivo al que se tiene que acceder,
- 30 generar (902) un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión, donde el comando de entrada/salida o el comando de gestión es compatible con el protocolo NVMe y está comprendido en el primer paquete, y el segundo paquete es un paquete para ejecutar el comando de entrada/salida o el comando de gestión;
- 35 obtener (904), de acuerdo con la identidad del disco duro objetivo, múltiples puertos de red que están en los, por lo menos, dos puertos de red y que pueden llegar al disco duro objetivo, y seleccionar, a partir de los múltiples puertos de red, un puerto de red para transferir el segundo paquete; y
- encapsular (906) el segundo paquete en un paquete que cumple un requisito de transferencia de NVMe sobre tejido, y enviar el segundo paquete encapsulado, utilizando el puerto de red seleccionado.
- 40 13. El procedimiento según la reivindicación 12, en el que obtener un comando de entrada/salida o un comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete, comprende:
- 45 recibir, mediante el dispositivo de transferencia y procesamiento utilizando un puerto que soporta el protocolo de interconexión de componentes periféricos exprés, PCIe, el primer paquete enviado por el dispositivo de control utilizando un bus PCIe, y obtener el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete.
- 50 14. El procedimiento según la reivindicación 12 o 13, en el que generar el segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está comprendido en el primer paquete, comprende:
- cuando el primer paquete comprende un comando de escribir datos, modificar, mediante un procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de escribir datos y es de espacio de almacenamiento, de datos que tienen que ser almacenados, en el dispositivo de control, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en el que se almacenan los datos que tienen que ser almacenados; o
- cuando el primer paquete comprende el comando de gestión y el comando de gestión requiere que se escriban datos de gestión en el disco duro objetivo, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento que es de los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

15. El procedimiento según la reivindicación 12 o 13, en el que generar un segundo paquete de acuerdo con el comando de entrada/salida o el comando de gestión que es compatible con el protocolo NVMe y que está en el primer paquete, comprende:

- 5 cuando el primer paquete comprende un comando de leer datos, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de leer datos y es de espacio de almacenamiento, en el dispositivo de control, en la que se escriben los datos que tienen que ser leídos, y la otra dirección es de espacio de almacenamiento que está en el dispositivo de transferencia y procesamiento y en la que se almacenan los datos que se tienen que leer; o
- 10 cuando el primer paquete comprende el comando de gestión y el comando de gestión requiere que se lean datos de gestión, modificar, mediante el procesador, una dirección en otra dirección para generar el segundo paquete, donde la dirección está contenida en el comando de gestión y es de espacio de almacenamiento en el que se tienen que escribir los datos de gestión y que está en el dispositivo de control, y la otra dirección es de espacio de almacenamiento en el que se almacenan los datos de gestión y que está en el dispositivo de transferencia y procesamiento.

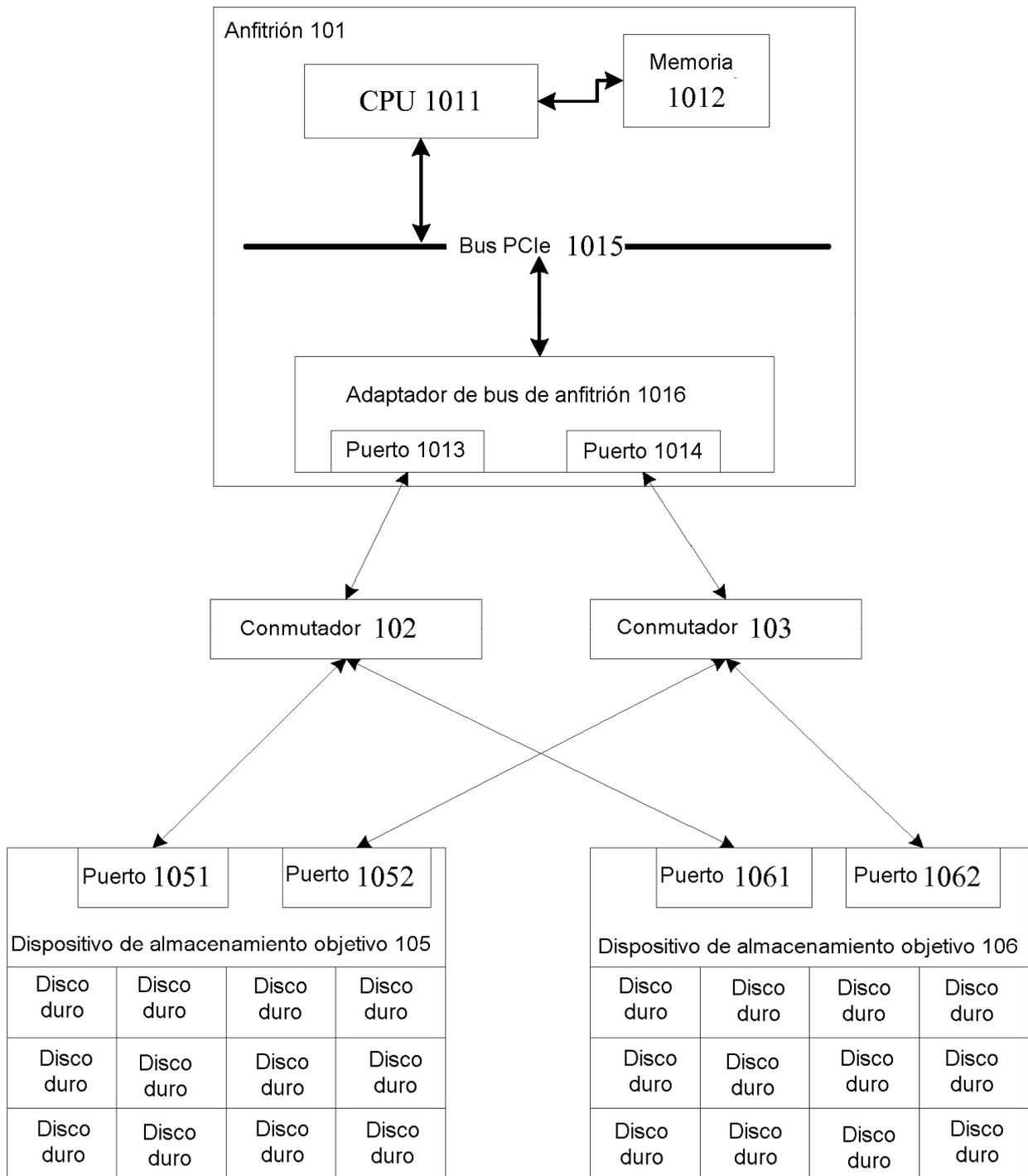


FIG. 1

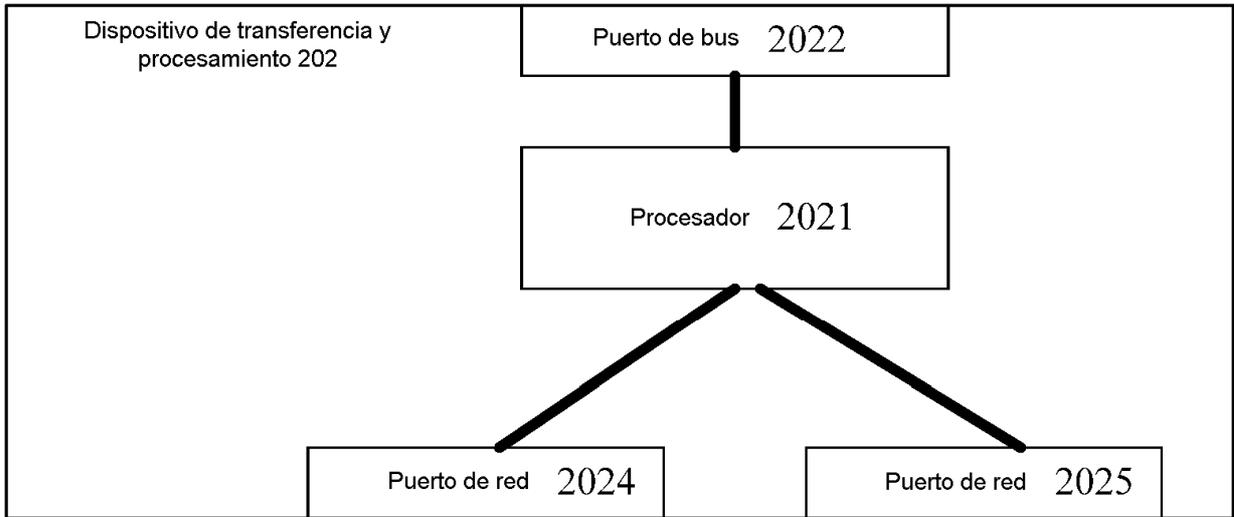


FIG. 2

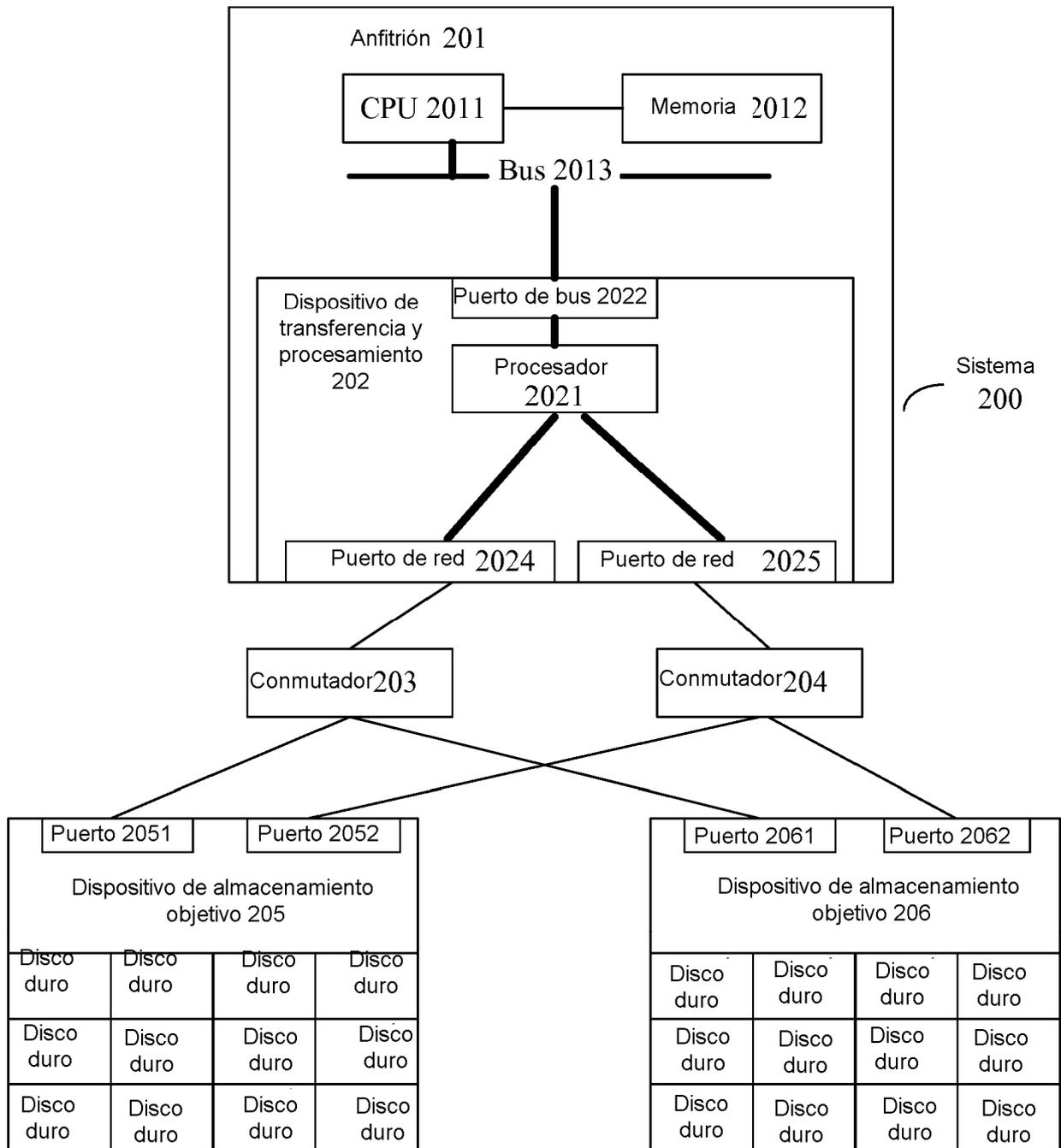


FIG. 3

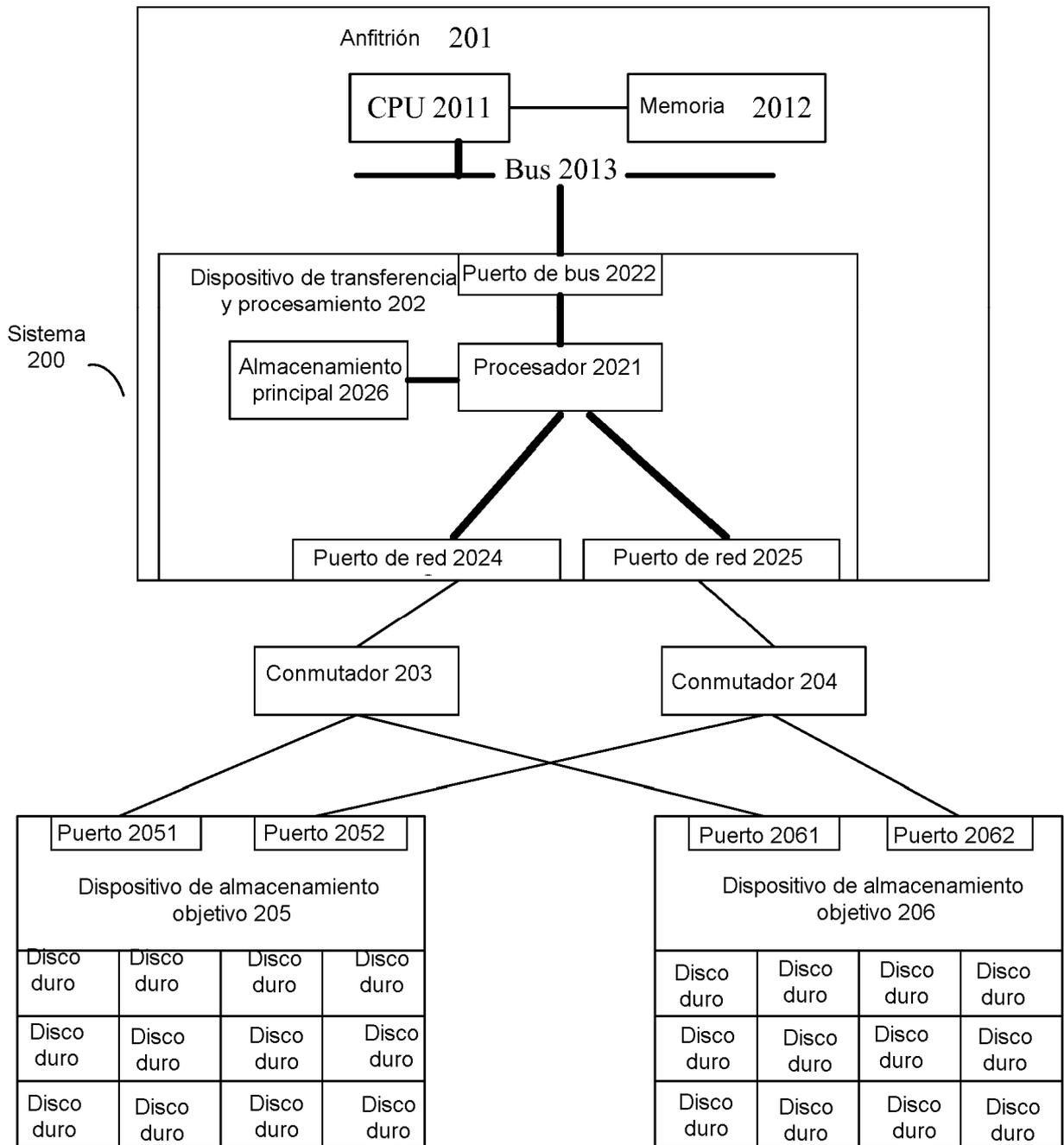


FIG. 4

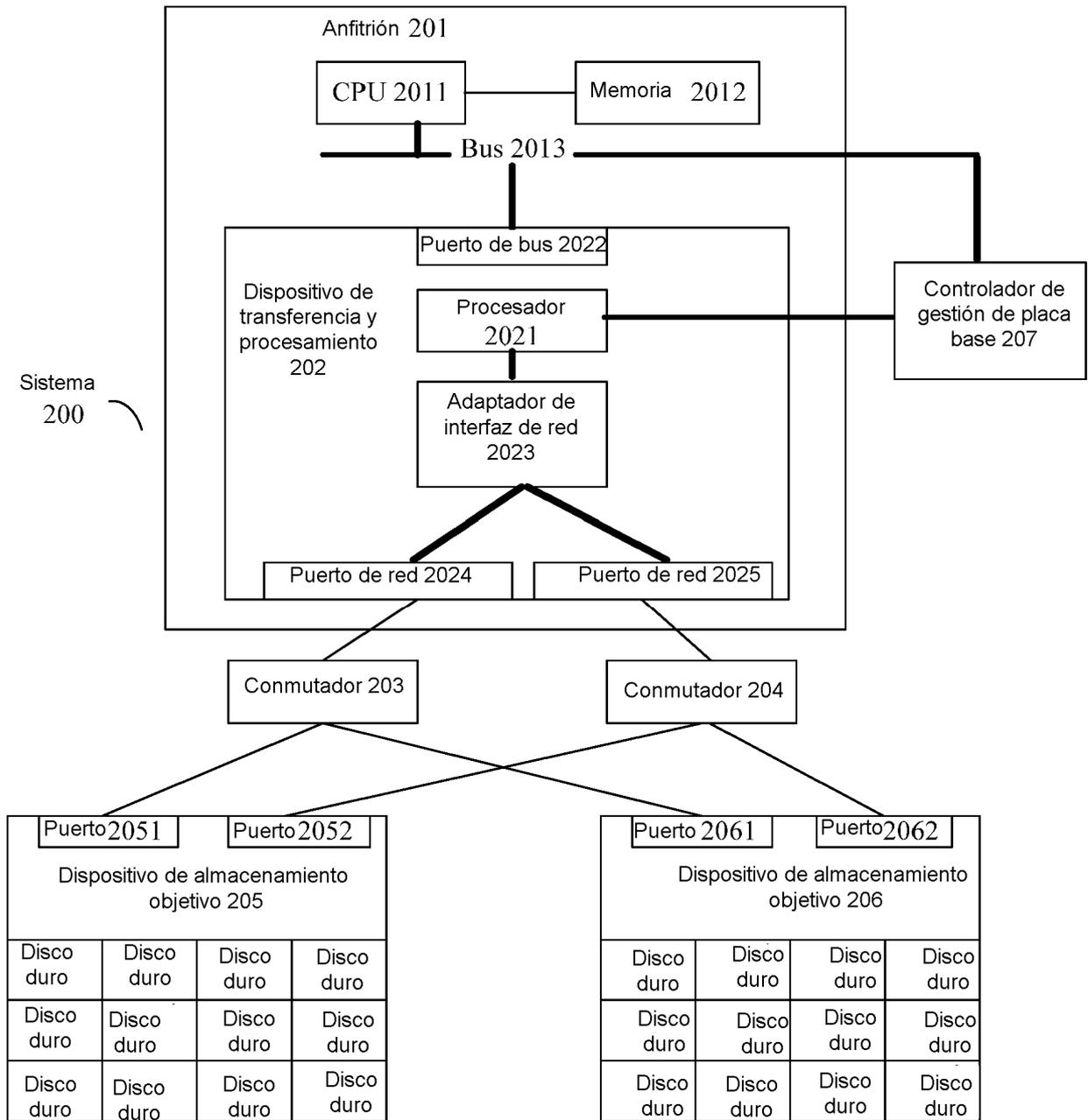


FIG. 5

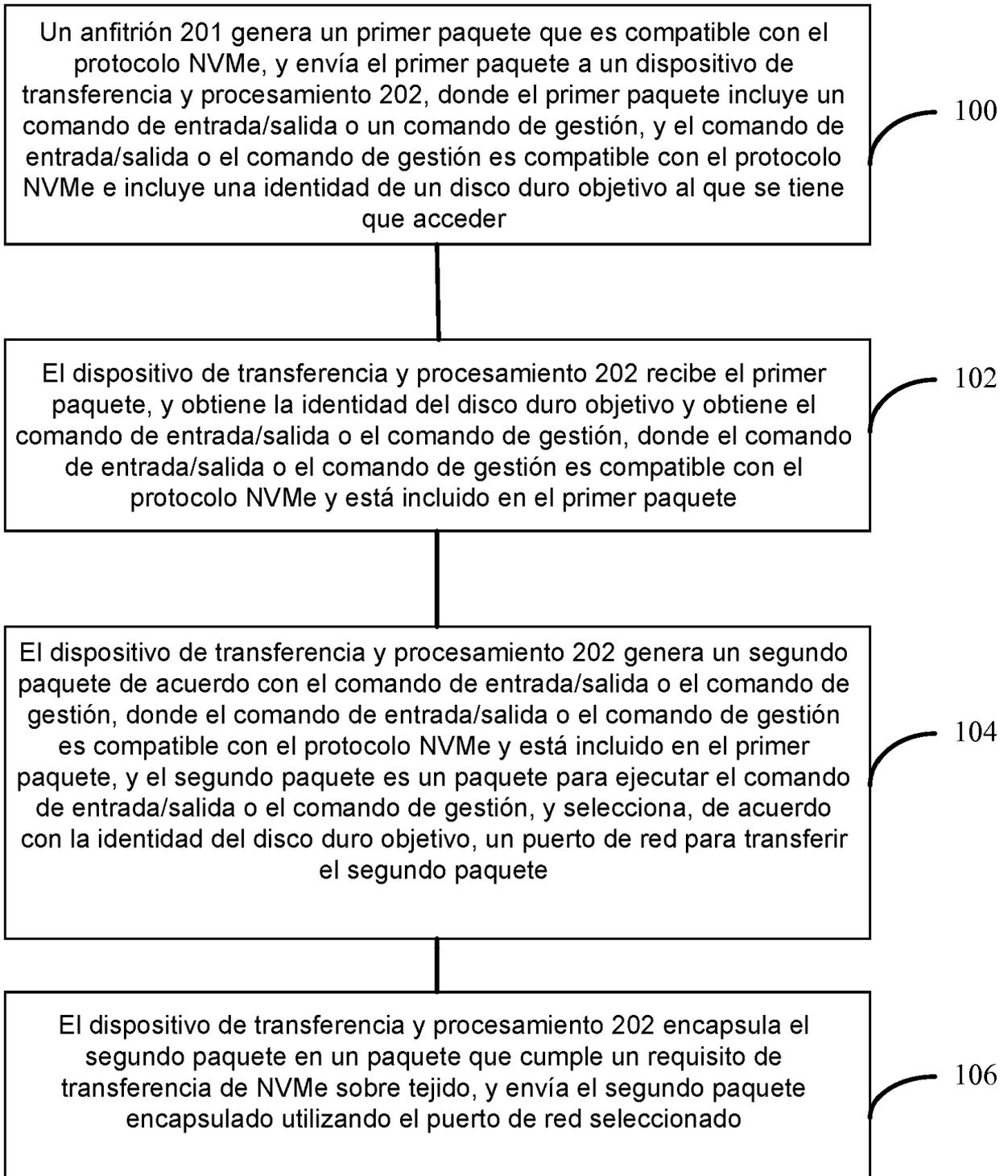


FIG. 6

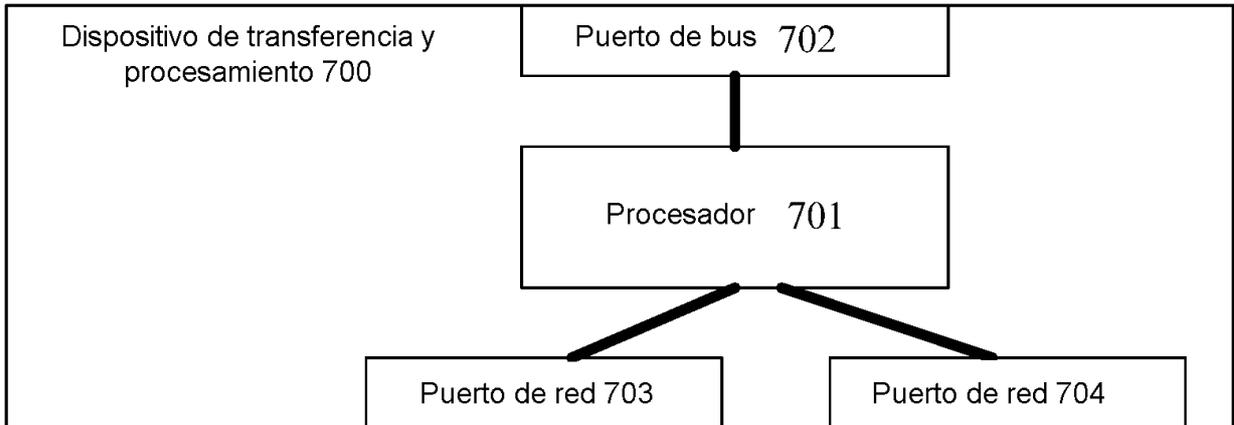


FIG. 7

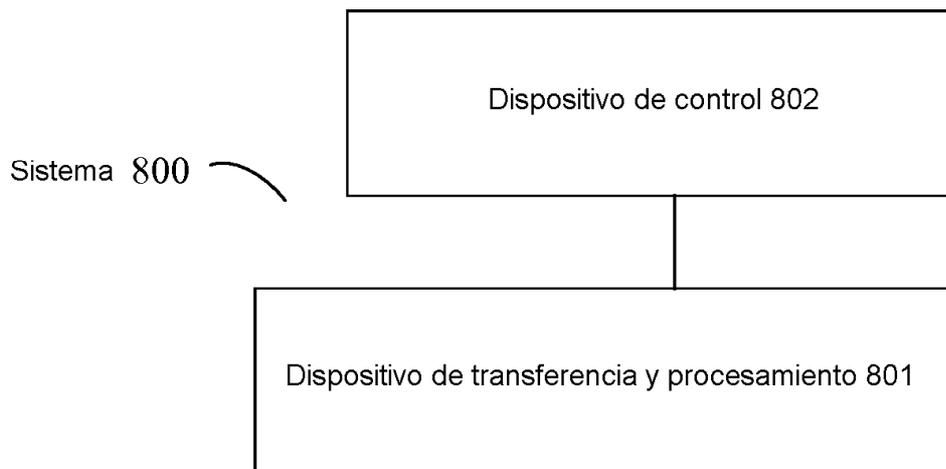


FIG. 8

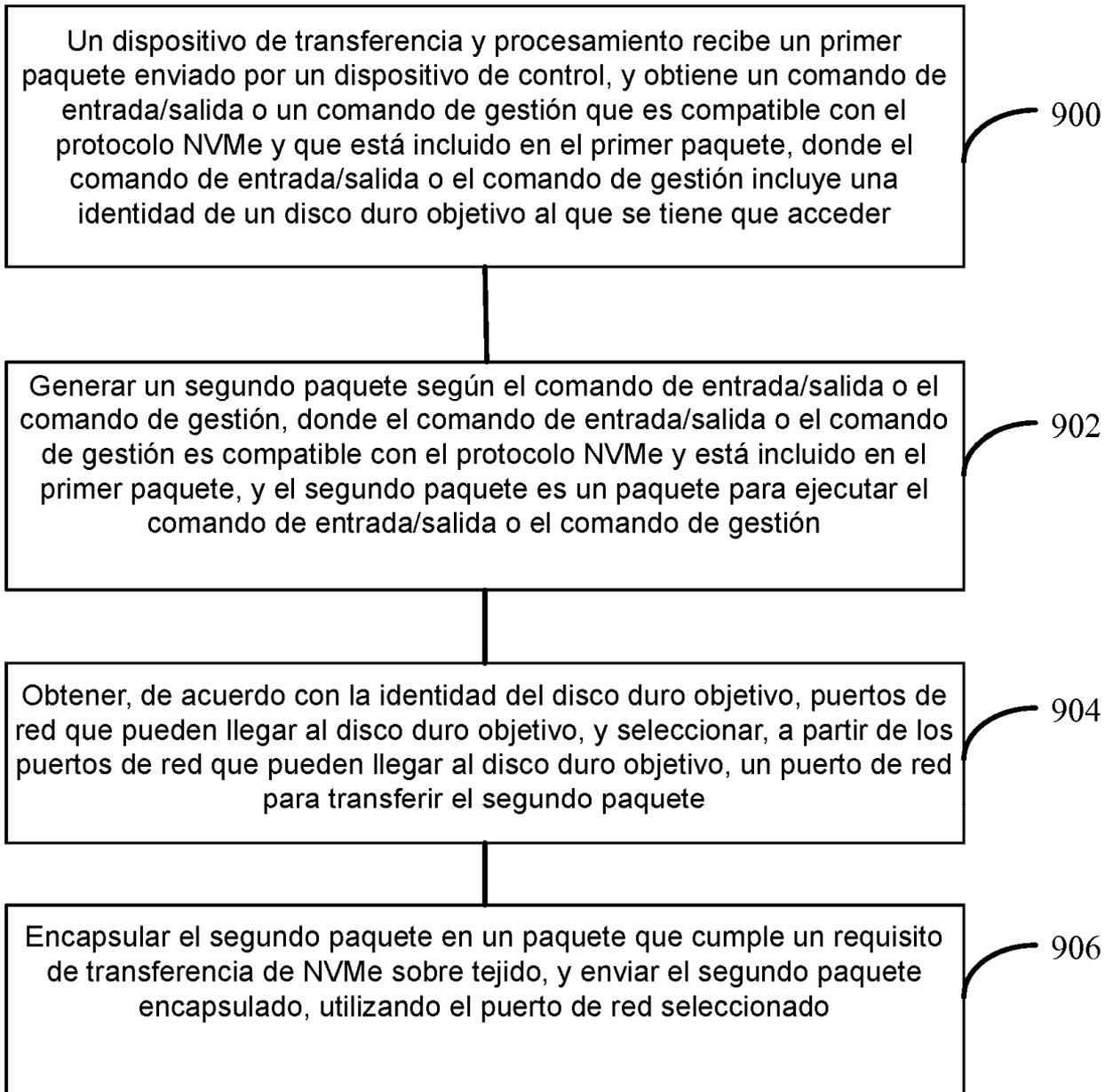


FIG. 9