

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 805 069**

51 Int. Cl.:

H04L 1/00 (2006.01)

H04L 1/18 (2006.01)

H04L 1/04 (2006.01)

H04L 1/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **11.06.2015 PCT/US2015/035248**

87 Fecha y número de publicación internacional: **07.01.2016 WO16003617**

96 Fecha de presentación y número de la solicitud europea: **11.06.2015 E 15732129 (0)**

97 Fecha y número de publicación de la concesión europea: **08.04.2020 EP 3164957**

54 Título: **Control de velocidad para comunicación inalámbrica**

30 Prioridad:

03.07.2014 US 201462020870 P
08.09.2014 US 201414480125

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
10.02.2021

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)
5775 Morehouse Drive
San Diego, CA 92121-1714, US

72 Inventor/es:

SORIAGA, JOSEPH BINAMIRA;
HE, LINHAI y
ATTAR, RASHID AHMED AKBAR

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 805 069 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Control de velocidad para comunicación inalámbrica

5 ANTECEDENTES

Campo de la divulgación

10 [0001] Los aspectos de la divulgación se refieren en general a la comunicación inalámbrica, y más específicamente, pero no exclusivamente, a bucles de control de velocidad que pueden lograr una alta fiabilidad de paquetes con buena eficiencia espectral.

Descripción de la técnica relacionada

15 [0002] Las redes de comunicación inalámbrica se despliegan ampliamente para proporcionar diversos servicios de comunicación, tales como telefonía, vídeo, datos, mensajería, radiodifusiones, y así sucesivamente. Dichas redes, que son habitualmente redes de acceso múltiple, soportan comunicaciones para múltiples usuarios compartiendo los recursos de red disponibles. A medida que la demanda de acceso móvil de banda ancha continúa aumentando, la investigación y el desarrollo continúan haciendo progresar las tecnologías de comunicación inalámbrica, no solo para satisfacer la demanda creciente de acceso móvil de banda ancha, sino para hacer progresar y potenciar la experiencia del usuario.

20 [0003] Los dispositivos inalámbricos en una red pueden adaptar la modulación y la codificación utilizadas para las transmisiones inalámbricas en un canal dado en un intento de usar eficientemente los recursos de comunicación en vista de interferencia, atenuación de canal y otros factores. Por ejemplo, si se observa una alta tasa de error de paquete mediante el uso de un mecanismo de retroalimentación, los dispositivos inalámbricos pueden seleccionar una velocidad de codificación diferente para transmisiones posteriores. Aquí, la frecuencia con la que se adapta la velocidad de codificación depende de la frecuencia con la que se recibe la retroalimentación de error.

30 [0004] El documento US 2004/213184 divulga un sistema y un procedimiento para realizar ARQ híbrido (H-ARQ) en sistemas de comunicación inalámbrica que utilizan sistemas de antena de múltiples entradas y múltiples salidas (MIMO) con una operación H-ARQ creada para las antenas. Esto evita el aumento de la complejidad, cuando se crea un proceso H-ARQ para todas las antenas.

35 [0005] EP 2077636 divulga un aparato de transmisión que divide datos de transmisión de acuerdo con flujos espaciales y transmite datos de transmisión divididos en paralelo en un sistema de comunicación MIMO.

BREVE EXPLICACIÓN

40 [0006] A continuación se presenta una breve descripción simplificada de algunos aspectos de la divulgación para proporcionar un entendimiento básico de dichos aspectos. Esta breve descripción no es una visión general extensiva de todos los rasgos característicos contemplados de la divulgación y no pretende identificar elementos clave o críticos de todos los aspectos de la divulgación ni delimitar el alcance de algunos, o todos, los aspectos de la divulgación. Su único propósito es presentar diversos conceptos de algunos aspectos de la divulgación en una forma simplificada como prelude de la descripción más detallada que se presenta más adelante.

50 [0007] Varios aspectos de la presente divulgación proporcionan comunicación a través de una red de comunicación inalámbrica. En algunos ejemplos, la información de paquetes redundantes transmitida a través de enlaces separados, con cada enlace que tiene su propio bucle de control de velocidad independiente, puede dar como resultado una enorme mejora en la fiabilidad del paquete con una convergencia rápida a un nivel de error deseado. En otros ejemplos, la degradación artificial de un flujo de datos recibido se puede utilizar para mejorar la fiabilidad del paquete, también con una rápida convergencia al nivel de error deseado. Por lo tanto, mediante el uso de las técnicas divulgadas, se puede lograr una comunicación más fiable y de menor latencia.

55 [0008] En un aspecto, la divulgación proporciona un procedimiento para la comunicación inalámbrica que incluye transmitir un primer flujo de paquetes en un primer enlace; transmitir un segundo flujo de paquetes en un segundo enlace, con el segundo flujo de paquetes que comprende paquetes duplicados de paquetes transmitidos en el primer flujo de paquetes; implementar control de velocidad en el primer enlace; implementar control de velocidad en el segundo enlace; y retransmitir un primer paquete si la retroalimentación correspondiente a la transmisión del primer paquete en el primer flujo, y la retroalimentación correspondiente a la transmisión de una versión duplicada del primer paquete en el segundo flujo, indican un fallo de una comprobación de integridad respectiva, en el que el control de velocidad en el primer enlace es independiente del control de velocidad en el segundo enlace y el control de velocidad en el segundo enlace es independiente del control de velocidad en el primer enlace; y caracterizado por que: el control de velocidad en el primer enlace comprende establecer al menos un parámetro de control de velocidad del primer enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes; y el control de velocidad en el segundo

enlace comprende establecer al menos un parámetro de control de velocidad del segundo enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes.

5 **[0009]** Otro aspecto de la divulgación proporciona un aparato configurado para comunicación inalámbrica. El aparato incluye medios para transmitir un primer flujo de paquetes en un primer enlace; medios para transmitir un segundo flujo de paquetes en un segundo enlace, con el segundo flujo de paquetes que comprende información que es redundante de la información transmitida en el primer flujo de paquetes; medios para implementar el control de velocidad en el primer enlace; y medios para implementar el control de velocidad en el segundo enlace, en el
10 que el control de velocidad en el primer enlace es independiente del control de velocidad en el segundo enlace y el control de velocidad en el segundo enlace es independiente del control de velocidad en el primer enlace; y caracterizado por que: el control de velocidad en el primer enlace comprende establecer al menos un parámetro de control de velocidad del primer enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes; y el control de velocidad en el segundo enlace comprende establecer al menos un parámetro de control de velocidad del segundo enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes.

20 **[0010]** Los modos de realización preferentes se estipulan en las reivindicaciones dependientes, mientras que los modos de realización como los que se refieren a la degradación artificial de los paquetes recibidos no se reivindican y solo se incluyen con fines ilustrativos.

25 **[0011]** Estos y otros aspectos de la divulgación se entenderán más completamente tras una revisión de la descripción detallada, que se adjunta a continuación. Otros aspectos, rasgos característicos e implementaciones de la divulgación serán evidentes para los expertos en la técnica, tras revisar la siguiente descripción de implementaciones específicas de la divulgación junto con las figuras adjuntas. Si bien los rasgos característicos de la divulgación se pueden analizar en relación con determinadas implementaciones y las figuras siguientes, todas las implementaciones de la divulgación pueden incluir uno o más de los rasgos característicos ventajosos analizados en el presente documento. En otras palabras, si bien se pueden analizar una o más implementaciones como que tienen determinados rasgos característicos ventajosos, también se pueden usar uno o más de dichos rasgos característicos de acuerdo con las diversas implementaciones de la divulgación analizados en el presente documento. De manera similar, si bien determinadas implementaciones se pueden analizar a continuación como implementaciones de dispositivos, sistemas o procedimientos, se debe entender que dichas implementaciones se pueden implementar en diversos dispositivos, sistemas y procedimientos.

35 BREVE DESCRIPCIÓN DE LOS DIBUJOS

[0012]

40 La FIG. 1 es un diagrama de bloques que ilustra un ejemplo de una red de acceso en el que uno o más aspectos de la presente divulgación pueden encontrar aplicación.

45 La FIG. 2 es un diagrama de bloques que ilustra un ejemplo de un terminal de acceso en comunicación con un punto de acceso en un sistema de comunicación de acuerdo con algunos aspectos de la divulgación.

La FIG. 3 es un diagrama de flujo que ilustra un ejemplo de un algoritmo HARQ/ARQ, como podría utilizarse entre un transmisor y un receptor.

50 La FIG. 4 es una ilustración de un ejemplo de dos enlaces con bucles de control de velocidad independientes, como pueden implementarse de acuerdo con algunos aspectos de la divulgación.

55 La FIG. 5 es un diagrama de flujo que ilustra un ejemplo de un proceso de transmisión en una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 6 es un diagrama que ilustra un ejemplo de un esquema para el colapso de la retroalimentación ACK/NACK para una pluralidad de enlaces con bucles de control de velocidad independientes, como puede implementarse de acuerdo con algunos aspectos de la divulgación.

60 La FIG. 7 es un diagrama de flujo que ilustra un ejemplo de un proceso en el que puede combinarse la retroalimentación correspondiente a una comprobación de integridad, de modo que los paquetes fallidos solo se retransmiten si el paquete falló en cada una de una pluralidad de enlaces redundantes, de acuerdo con algunos aspectos de la divulgación.

65 La FIG. 8 es una ilustración que muestra un ejemplo de un flujo de datos de usuario, y su información de comprobación de paridad o integridad, codificada y dividida entre una pluralidad de enlaces de acuerdo con

algunos aspectos de la divulgación.

La FIG. 9 es un diagrama de flujo que ilustra un ejemplo de un proceso de dividir un flujo de paquetes a través de una pluralidad de flujos en diferentes enlaces de acuerdo con algunos aspectos de la divulgación.

La FIG. 10 es un diagrama de flujo que ilustra un ejemplo de un proceso de generación de retroalimentación para flujos de paquetes recibidos y que proporciona datos de salida de acuerdo con algunos aspectos de la divulgación.

La FIG. 11 es un diagrama de un ejemplo de un flujo de datos con un bucle de control de velocidad que incluye degradación artificial de acuerdo con algunos aspectos de la divulgación.

La FIG. 12 es un diagrama de flujo que ilustra un ejemplo de un proceso de implementación de degradación artificial de un flujo de datos para permitir un control estricto de una tasa de fallo de comprobación de redundancia cíclica (CRC) baja de acuerdo con algunos aspectos de la divulgación.

La FIG. 13 es un diagrama de bloques que ilustra componentes seleccionados de un aparato configurado para implementar bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 14 es un diagrama de flujo que ilustra un ejemplo de un proceso de transmisión de una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 15 es un diagrama de flujo que ilustra aspectos adicionales de un proceso de transmisión de una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 16 es un diagrama de flujo que ilustra aspectos adicionales de un proceso de transmisión de una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 17 es un diagrama de bloques que ilustra componentes seleccionados de un aparato configurado para proporcionar retroalimentación por una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 18 es un diagrama de flujo que ilustra un ejemplo de un proceso para proporcionar retroalimentación por una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación.

La FIG. 19 es un diagrama de bloques que ilustra componentes seleccionados de un aparato configurado para implementar la degradación artificial de un flujo de datos de acuerdo con algunos aspectos de la divulgación.

La FIG. 20 es un diagrama de flujo que ilustra un ejemplo de un proceso de implementación de degradación artificial de un flujo de datos de acuerdo con algunos aspectos de la divulgación.

La FIG. 21 es un diagrama de flujo que ilustra aspectos adicionales de un proceso de implementación de la degradación artificial de un flujo de datos de acuerdo con algunos aspectos de la divulgación.

La FIG. 22 es un diagrama de bloques que ilustra componentes seleccionados de un aparato configurado para implementar el control de velocidad basándose en la retroalimentación asociada con la degradación artificial de un flujo de datos de acuerdo con algunos aspectos de la divulgación.

La FIG. 23 es un diagrama de flujo que ilustra un ejemplo de un proceso de control de velocidad basado en la retroalimentación asociada con la degradación artificial de un flujo de datos de acuerdo con algunos aspectos de la divulgación.

DESCRIPCIÓN DETALLADA

[0013] La descripción detallada expuesta a continuación, en relación con los dibujos adjuntos, pretende ser una descripción de diversas configuraciones y no pretende representar las únicas configuraciones en las que se pueden llevar a la práctica los conceptos descritos en el presente documento. La descripción detallada incluye detalles específicos para el propósito de proporcionar un entendimiento exhaustivo de diversos conceptos. Sin embargo, resultará evidente a los expertos en la técnica que estos conceptos se pueden llevar a la práctica sin estos detalles específicos. En algunos ejemplos, se muestran estructuras y componentes bien conocidos en forma de diagrama

de bloques para evitar ocultar dichos conceptos.

[0014] Los diversos conceptos presentados a lo largo de la presente divulgación se pueden implementar a través de una amplia variedad de sistemas de comunicación, arquitecturas de red y estándares de comunicación. Con referencia a la FIG. 1, a modo de ejemplo y sin limitación, se muestra una red de acceso simplificado 100. La red de acceso 100 puede implementarse de acuerdo con diversas tecnologías de red que incluyen, sin limitación, tecnología de teléfono móvil de quinta generación (5G), tecnología de teléfono móvil de cuarta generación (4G), tecnología de teléfono móvil de tercera generación (3G) y otras arquitecturas de red. De este modo, diversos aspectos de la divulgación se pueden extender a redes basadas en evolución a largo plazo (LTE), LTE-avanzada (LTE-A) (en FDD, TDD o ambos modos), sistema universal de telecomunicaciones móviles (UMTS), sistema global de comunicaciones móviles (GSM), acceso múltiple por división de código (CDMA), evolución de datos optimizada (EV-DO), ultra banda ancha móvil (UMB), IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, ultra banda ancha (UWB), Bluetooth y/u otros sistemas adecuados. El estándar de telecomunicaciones, la arquitectura de red y/o el estándar de comunicación concretos empleados dependerán de la aplicación específica y de las limitaciones de diseño globales impuestas en el sistema.

[0015] La red 100 incluye múltiples regiones celulares (células), incluyendo las células 102, 104 y 106, cada una de las cuales puede incluir uno o más sectores. Las células pueden definirse geográficamente, por ejemplo, por área de cobertura. En una célula que esté dividida en sectores, los múltiples sectores dentro de una célula pueden estar formados por grupos de antenas, estando cada antena encargada de la comunicación con AT en una parte de la célula. Por ejemplo, en la célula 102, los grupos de antenas 112, 114 y 116 pueden corresponder cada uno a un sector diferente. En la célula 104, los grupos de antenas 118, 120 y 122 pueden corresponder cada uno a un sector diferente. En la célula 106, los grupos de antenas 124, 126 y 128 pueden corresponder cada uno a un sector diferente.

[0016] Las células 102, 104 y 106 pueden incluir varios terminales de acceso (AT) que pueden estar en comunicación con uno o más sectores de cada célula 102, 104 o 106. Por ejemplo, los AT 130 y 132 pueden estar en comunicación con un punto de acceso (AP) 142, los AT 134 y 136 pueden estar en comunicación con un AP 144 y los UE 138 y 140 pueden estar en comunicación con un AP 146. En varias implementaciones, un AP puede ser mencionado o implementado como una estación base, un NodoB, un eNodoB, etc., mientras que un AT puede ser mencionado o implementado como un equipo de usuario (UE), una estación móvil, etc.

[0017] La FIG. 2 es un diagrama de bloques del sistema 200 que incluye un punto de acceso (AP) 210 en comunicación con un UE 250, donde el AP 210 y el UE 250 pueden configurarse para proporcionar funcionalidad como se enseña en el presente documento. El AP 210 puede ser el AP 142, 144 o 146 en la FIG. 1, y el UE 250 puede ser el UE 130, 132, 134, 136, 138 o 140 en la FIG. 1. En varios escenarios operativos, el AP 210 y/o el AT 250 pueden ser un transmisor o dispositivo de transmisión, o un receptor o dispositivo de recepción, o ambos. Ejemplos de tales transmisores, dispositivos de transmisión, receptores y dispositivos de recepción se ilustran en las FIGS. 3, 4, 6, 8, 11, 13, 17, 19 y 22.

[0018] En una comunicación de enlace descendente desde el AP 210 al UE 250, un controlador o procesador 240 puede recibir datos de una fuente de datos 212. Las estimaciones de canal pueden ser usadas por un controlador/procesador 240 para determinar los esquemas de codificación, modulación, dispersión y/o aleatorización para el procesador de transmisión 220. Estas estimaciones de canal se pueden derivar a partir de una señal de referencia transmitida por el UE 250 o a partir de la retroalimentación desde el UE 250. Un transmisor 232 puede proporcionar diversas funciones de acondicionamiento de señal, incluyendo amplificación, filtrado y modulación de tramas en una portadora para transmisión de enlace descendente a través de un medio inalámbrico a través de las antenas 234A - 234N. Las antenas 234A - 234N puede incluir una o más antenas, por ejemplo, incluyendo matrices de antenas adaptativas bidireccionales de guía de haces, matrices MIMO o cualquier otra tecnología de transmisión/recepción adecuada.

[0019] En el UE 250, un receptor 254 recibe la transmisión de enlace descendente a través de las antenas 252A - 252N (por ejemplo, representando una o más antenas) y procesa la transmisión para recuperar la información modulada sobre la portadora. La información recuperada por el receptor 254 se proporciona a un controlador/procesador 290. El procesador 290 desaleatoriza y elimina la dispersión de los símbolos y determina los puntos de constelación de señales más probablemente transmitidos por el AP 210 basándose en el esquema de modulación. Estas decisiones suaves se pueden basar en las estimaciones de canal calculadas por el procesador 290. A continuación, las decisiones suaves se descodifican y desintercalan para recuperar las señales de datos, de control y de referencia. A continuación, los códigos CRC se comprueban para determinar si las tramas se descodificaron con éxito. A continuación, los datos transportados por las tramas descodificadas con éxito se proporcionarán a un colector de datos 272, que representa las aplicaciones que se ejecutan en el UE 250 y/o diversas interfaces de usuario (por ejemplo, una pantalla). Las señales de control transportadas por las tramas descodificadas con éxito se proporcionarán a un controlador/procesador 290. Cuando las tramas no se descodifiquen con éxito, el controlador/procesador 290 también puede usar un protocolo de confirmación (ACK) y/o confirmación negativa (NACK) para soportar las peticiones de retransmisión para esas tramas.

[0020] En el enlace ascendente desde el UE 250 al AP 210, se proporcionan datos de una fuente de datos 278 y señales de control del controlador/procesador 290. La fuente de datos 278 puede representar aplicaciones que se ejecutan en el UE 250 y diversas interfaces de usuario (por ejemplo, un teclado). De forma similar a la funcionalidad descrita en conexión con la transmisión de enlace descendente por parte del AP 210, el procesador 290 proporciona diversas funciones de procesamiento de señales incluyendo códigos CRC, codificación e intercalado para facilitar la FEC, la asignación a constelaciones de señales, la dispersión con los OVFS y la aleatorización para producir una serie de símbolos. Las estimaciones de canal, obtenidas por el procesador 290 a partir de una señal de referencia transmitida por el AP 210 o a partir de la retroalimentación contenida en el midámbulo transmitido por el AP 210, pueden usarse para seleccionar los esquemas apropiados de codificación, modulación, dispersión y/o aleatorización. Los símbolos producidos por el procesador 290 se utilizarán para crear una estructura de trama. El procesador 290 crea esta estructura de trama multiplexando los símbolos con información adicional, dando como resultado una serie de tramas. A continuación, las tramas se proporcionan a un transmisor 256, que proporciona diversas funciones de acondicionamiento de señales incluyendo la amplificación, el filtrado y la modulación de las tramas en una portadora para la transmisión de enlace ascendente por el medio inalámbrico a través de las antenas 252A – 252N.

[0021] La transmisión de enlace ascendente se procesa en el AP 210 de manera similar a la descrita en relación con la función de recepción en el UE 250. Un receptor 235 recibe la transmisión de enlace ascendente a través de las antenas 234A – 234N y procesa la transmisión para recuperar la información modulada en la portadora. La información recuperada por el receptor 235 se proporciona al procesador 240, que analiza cada trama. El procesador 240 realiza la inversa del procesamiento realizado por el procesador 290 en el UE 250. A continuación, las señales de datos y de control transportadas por las tramas descodificadas con éxito se pueden proporcionar a un colector de datos 239. Si algunas de las tramas no fueron descodificadas con éxito por el procesador de recepción, el controlador/procesador 240 también puede usar un protocolo de confirmación (ACK) y/o confirmación negativa (NACK) para soportar las peticiones de retransmisión para esas tramas.

[0022] El controlador/procesadores 240 y 290 pueden usarse para dirigir el funcionamiento en el AP 210 y en el UE 250, respectivamente. Por ejemplo, el controlador/procesadores 240 y 290 pueden proporcionar diversas funciones que incluyan la temporización, las interfaces periféricas, la regulación de tensión, la gestión de potencia y otras funciones de control. Los medios legibles por ordenador de las memorias 242 y 292 pueden almacenar datos y software para el AP 210 y el UE 250, respectivamente.

[0023] De acuerdo con diversos aspectos de la divulgación, un elemento, o cualquier parte de un elemento, o cualquier combinación de elementos, se puede implementar con un controlador/procesadores 240 y 290 (por ejemplo, que pueda incluir cada uno de ellos uno o más procesadores). El controlador/procesadores 240 y 290 se encargan del procesamiento general, incluyendo la ejecución de software almacenado en la memoria 252 o 292. El software, cuando es ejecutado por el controlador/procesadores 240 y 290, hace que el controlador/procesadores 240 y 290 realicen las diversas funciones descritas a continuación para cualquier aparato particular. La memoria 252 o 292 también se puede usar para almacenar datos que son manipulados por el controlador/procesadores 240 y 290 cuando se ejecuta el software.

[0024] En diversos aspectos de la divulgación, se puede utilizar un aparato en una red de comunicación inalámbrica, como una entidad de programación (por ejemplo, el AP 210) y/o como una entidad de no programación o subordinada (por ejemplo, el UE 250). En cualquier caso, el aparato puede comunicarse con una o más entidades inalámbricas a través de una interfaz aérea. En cualquier red de comunicación inalámbrica, las condiciones del canal correspondientes a la interfaz aérea cambiarán con el tiempo.

[0025] En consecuencia, muchas redes usan uno o más bucles de control de velocidad para adaptarse dinámicamente al canal. Por ejemplo, un dispositivo de transmisión puede configurar uno o más parámetros de transmisión, incluidos, entre otros, un esquema de modulación y codificación (MCS), una potencia de transmisión, etc., para alcanzar una tasa de error deseada en el dispositivo de recepción. El dispositivo de recepción que recibe un flujo de datos conmutados por paquetes típicamente comprueba la integridad de los paquetes (por ejemplo, usando una comprobación de redundancia cíclica o CRC, una suma de comprobación, estado de aprobación/fallo de codificación de canal de capa PHY, etc.) y puede informar al dispositivo de transmisión utilizando una confirmación o no confirmación. Esta comprobación de integridad y presentación de informes con frecuencia, aunque no siempre, toma la forma de un algoritmo de petición de repetición automática (ARQ) y/o petición de repetición automática híbrida (HARQ). En otros ejemplos, se puede usar cualquier algoritmo o medio adecuado para proporcionar información de retroalimentación o transmisiones de respuesta desde el dispositivo de recepción al dispositivo de transmisión, tales como informes relacionados con la calidad del canal.

[0026] La FIG. 3 es un diagrama de flujo 300 que ilustra un algoritmo HARQ/ARQ, como podría utilizarse entre un dispositivo de transmisión (denominado, por conveniencia, como transmisor) y dispositivo de recepción (denominado, por conveniencia, como receptor) de acuerdo con algunos ejemplos. En un algoritmo ARQ o HARQ, como se ilustra en la FIG. 3, el informe es típicamente una confirmación positiva (ACK) o una confirmación negativa (NACK). En el caso de un HARQ NACK, el dispositivo de transmisión puede ajustar uno o más parámetros de funcionamiento (por ejemplo, MCS, potencia de transmisión, etc.) para cumplir con una tasa de fallo CRC objetivo.

En el caso de un NACK o una respuesta inexistente, el dispositivo de transmisión puede retransmitir el paquete u otra parte del paquete en una configuración de redundancia incremental.

[0027] Este esquema de respuesta-retransmisión proporciona una fiabilidad mejorada (en términos de una baja tasa de error de trama) en la transmisión de paquetes. En particular, las iteraciones de las operaciones HARQ y ARQ se pueden usar para reducir la tasa de error de trama (FER) vista en el enlace. Sin embargo, dicho esquema de respuesta-retransmisión contribuye a aumentar la latencia. En particular, cuando las condiciones del canal son malas, típicamente se realizan varias rondas de retransmisión. La latencia resultante puede afectar sustancialmente a la experiencia del usuario.

[0028] Las altas tasas de error se pueden abordar en el dispositivo de transmisión mediante el uso de uno o más de varios esquemas, como el uso de un esquema de modulación y codificación (MCS) más robusto, el aumento de la potencia de transmisión, etc. Algunos esquemas existentes utilizan técnicas como las descritas anteriormente para alcanzar una tasa de fallo de CRC en el rango de 1 a 10 % después de la primera transmisión (es decir, el fallo del primer paquete antes de cualquier retransmisión). Puede haber un deseo en algunos sistemas de reducir la tasa de fallo de CRC a valores muy bajos, por ejemplo, menos del 0,5 %. Sin embargo, en tal caso, los eventos de error son muy raros y, en consecuencia, la retroalimentación del dispositivo de recepción que brinda información útil al dispositivo de transmisión sobre el canal también es muy rara. Esto puede ocasionar un uso deficiente de los recursos del canal y una convergencia muy lenta a una tasa de fallo CRC deseada. Por ejemplo, si las condiciones del canal son inicialmente muy malas, el MCS y/o la potencia de transmisión pueden establecerse en una configuración muy robusta, por ejemplo, con redundancia sustancial. Si las condiciones del canal mejoran, puede ser suficiente un MCS menos robusto y/o una potencia de transmisión más baja, pero debido a la retroalimentación poco frecuente del dispositivo de recepción, cualquier cambio a un MCS/potencia más adecuado podría tener una convergencia lenta.

[0029] En consecuencia, en varios aspectos de la presente divulgación, se describen una serie de enfoques espectralmente eficientes para reducir o eliminar las múltiples rondas de retroalimentación HARQ/ARQ ACK/NACK, al tiempo que se permite alcanzar una alta fiabilidad y bajas tasas de error de trama en la primera transmisión. Como se describe con más detalle a continuación, algunos aspectos de la divulgación proporcionan el uso de múltiples (por ejemplo, dos o más) bucles de control de velocidad, cada uno configurado para rastrear a una tasa de fallo relativamente alta, pero al actuar juntos, pueden lograr el bajo nivel general deseado tasa de fallo. En algunos ejemplos, un solo flujo de datos puede codificarse a través de los múltiples bucles de control de velocidad independientes, mientras que en otros ejemplos, los múltiples bucles de control de velocidad independientes pueden corresponder a flujos de datos separados. En otros aspectos de la divulgación, el control de velocidad puede utilizar un canal degradado artificial para lograr una baja tasa de fallo de CRC, de modo que el dispositivo de transmisión pueda configurar el esquema de transmisión de acuerdo con una tasa de fallo CRC más alta, controlada por la cantidad de degradación artificial.

Múltiples lazos de control de velocidad independientes

[0030] En algunos aspectos de la divulgación, se pueden utilizar dos o más enlaces (por ejemplo, enlaces redundantes) para transmitir un flujo de paquetes. En varios ejemplos, los enlaces separados pueden transmitirse en bandas o antenas separadas, aunque en otros ejemplos, los enlaces pueden utilizar la misma banda y/o la misma antena. En algunos ejemplos, las bandas están suficientemente separadas en frecuencia para proporcionar un nivel específico de diversidad de atenuación. Tal como se utiliza en la presente divulgación, un enlace se refiere a un flujo de paquetes transmitidos por un dispositivo de transmisión, en el que el flujo o enlace está bajo el control de un circuito o algoritmo de control de velocidad. Es decir, cada enlace tiene un CRC correspondiente u otra comprobación de integridad adecuada, y su propio ACK/NACK u otro mecanismo de respuesta adecuado. Por ejemplo, la potencia/MCS de cada enlace puede configurarse para alcanzar una tasa de fallo CRC adecuada (por ejemplo, 10 %), que puede determinarse de acuerdo con la retroalimentación o las respuestas recibidas (transmisiones ACK/NACK).

[0031] En un aspecto de la presente divulgación, los bucles de control de velocidad para dos o más enlaces transmitidos por un dispositivo de transmisión pueden ser independientes entre sí. Es decir, cada enlace puede incluir su propio mecanismo de comprobación de integridad, como un CRC calculado correspondiente a los paquetes transmitidos en ese enlace, independientemente de cualquier otro enlace o enlaces. Además, cada enlace puede incluir su propia respuesta o mecanismo de retroalimentación, determinado de acuerdo con la comprobación de integridad para ese enlace en particular, independiente de cualquier otro enlace o enlaces.

[0032] Al utilizar múltiples enlaces de control de velocidad independientes, en varios aspectos de la divulgación, se puede hacer que la probabilidad general de fallo sea muy baja. Por ejemplo, la FIG. 4 es una ilustración esquemática 400 de dos enlaces con bucles de control de velocidad independientes como pueden implementarse de acuerdo con algunos aspectos de la divulgación. Aquí, los dos enlaces se utilizan para transmitir información redundante, por ejemplo, en la que la misma información, o los mismos paquetes, se transmiten en cada flujo, utilizándose bucles de control de velocidad independientes. En el esquema ilustrado, una o más características de la transmisión de cada enlace, como un MCS y/o una potencia de transmisión, pueden establecerse con el objetivo

de tener una probabilidad de fallo de cada paquete del 10 %. Sin embargo, de acuerdo con un aspecto de la presente divulgación, en virtud de la transmisión de cada paquete de manera redundante en los dos enlaces, la probabilidad combinada de fallo del mismo paquete en ambos flujos es $(10\%)^2 = 1\%$. Por supuesto, una compensación de este esquema es que la eficiencia del enlace se reduce a la mitad mediante el uso de dos enlaces redundantes (en otras palabras, se puede utilizar el doble del ancho de banda para la misma cantidad de información), pero se obtiene una tasa de error de un orden de magnitud inferior. En términos más generales, con cualquier número de enlaces con bucles de control de velocidad independientes, y con tasas de error configurables en cada uno de los enlaces, la compensación puede verse como un aumento geométrico en el ancho de banda utilizado, a cambio de un aumento exponencial en la fiabilidad del paquete. Es decir, el esquema descrito anteriormente puede, por supuesto, usarse con cualquier número de enlaces redundantes, con las correspondientes compensaciones entre la eficiencia del enlace y la probabilidad de fallo.

[0033] En el ejemplo simplificado de la FIG. 4, un primer flujo de paquetes 402 incluye dos paquetes (designados como 1 y 2). Los paquetes del primer flujo de paquetes 402 se duplican (como se representa mediante un bloque discontinuo 404) para proporcionar un segundo flujo de paquetes 406 que incluye los dos paquetes (designados como 1 y 2). Así, en algunos aspectos, el segundo flujo de paquetes 406 es un flujo de paquetes redundante en relación con el primer flujo de paquetes 402.

[0034] Un transmisor de capa física (PHY TX) 408 para el primer enlace transmite el primer flujo de paquetes 402 a un receptor de capa física (PHY RX) 410 para el primer enlace representado por el símbolo de transmisión 412. Además, un transmisor de capa física (PHY TX) 414 para el segundo enlace transmite el segundo flujo de paquetes 406 a un receptor de capa física (PHY RX) 416 para el segundo enlace como lo representa el símbolo de transmisión 418.

[0035] Como se mencionó anteriormente, el primer y el segundo enlace implementan independientemente el control de velocidad. Como se ilustra en la FIG. 4, el receptor PHY 410 transmite información ACK/NACK 420 para el primer enlace al transmisor PHY 408, mientras que el receptor PHY 416 transmite información ACK/NACK 422 para el segundo enlace al transmisor PHY 414. Por lo tanto, cada enlace puede ajustar la potencia de transmisión y/o MCS independientemente para cumplir con una tasa de fallo CRC objetivo (por ejemplo, 10 %).

[0036] Cada uno de los receptores PHY envía un flujo de paquetes descodificados independientemente (con respecto al otro enlace). Específicamente, el receptor PHY 410 envía un primer flujo de paquetes 424, mientras que el receptor PHY 416 envía un segundo flujo de paquetes 426. Según lo representado por un bloque discontinuo 428, el segundo flujo de paquetes 426 es un duplicado del primer flujo de paquetes 424 en este ejemplo. Por lo tanto, cualquier flujo de paquetes que pase una comprobación de integridad (por ejemplo, CRC, etc.) puede enviarse como datos recibidos válidos. Debe apreciarse que la probabilidad de que al menos uno de los flujos de paquetes pase una comprobación de integridad es mucho mayor que la probabilidad de que un determinado flujo de paquetes pase su comprobación de integridad. Por ejemplo, la tasa de fallo combinada puede ser el producto de las tasas de fallo respectivas en los enlaces (por ejemplo, $0,1 * 0,1 = 0,01$, o 1 %).

[0037] Como se analiza con más detalle a continuación, en algunos escenarios, ninguno de los flujos de paquetes descodificados pasará la comprobación de integridad. Sin embargo, como está representado por una línea 430, el primer y el segundo flujo de paquetes 424 y 426 pueden combinarse en un intento de recuperar datos válidos de estos flujos. Por lo tanto, en la práctica, la tasa de error real puede ser incluso más baja (por ejemplo, menos del 1 %) ya que puede ser posible recuperar un flujo de paquetes válido 432 incluso cuando el flujo de paquetes en cada enlace no pase su respectiva comprobación de integridad.

[0038] La FIG. 5 es un diagrama de flujo que ilustra un proceso 500 de transmisión de una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación. Por lo tanto, en algunos aspectos, el proceso 500 puede interpretarse como realizado por un dispositivo de transmisión (o transmisor). Los términos dispositivo de transmisión o transmisor indican que un dispositivo particular está realizando operaciones de transmisión. Debe apreciarse que dicho dispositivo también puede ser capaz de realizar operaciones de recepción.

[0039] El proceso 500 puede tener lugar dentro de un procesador/controlador 240 o 290 (FIG. 2), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 500 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 500 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.

[0040] En el bloque 502, un aparato transmite un primer flujo de paquetes en un primer enlace. El aparato puede implementar además el control de velocidad en el primer enlace, en el que el control de velocidad en el primer enlace es independiente del control de velocidad en cualquier otro enlace.

[0041] En el bloque 504, el aparato transmite un segundo flujo de paquetes en un segundo enlace. El segundo

flujo de paquetes incluye paquetes duplicados de paquetes transmitidos en el primer flujo de paquetes. El aparato puede implementar además el control de velocidad en el segundo enlace, en el que el control de velocidad en el segundo enlace es independiente del control de velocidad en el primer enlace.

5 **[0042]** En el bloque 506, el aparato recibe la primera retroalimentación que indica un éxito o fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes. En consecuencia, en el bloque 508, el aparato puede modificar el control de velocidad en el primer enlace de acuerdo con la primera retroalimentación.

10 **[0043]** De manera similar, en el bloque 510, el aparato recibe una segunda retroalimentación que indica un éxito o un fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes. En consecuencia, en el bloque 512, el aparato puede modificar el control de velocidad en el segundo enlace de acuerdo con la segunda retroalimentación.

15 **[0044]** En otro aspecto de la divulgación, la retroalimentación ACK/NACK del dispositivo de recepción puede colapsarse, por ejemplo, en una sola transmisión. Por ejemplo, la FIG. 6 es un diagrama esquemático 600 que ilustra un esquema para el colapso de la retroalimentación ACK/NACK para una pluralidad de enlaces con bucles de control de velocidad independientes, como puede implementarse de acuerdo con algunos aspectos de la divulgación. En la ilustración, el transmisor transmite un paquete, ilustrado como una primera transmisión, cuatro veces utilizando cuatro enlaces separados con bucles de control de velocidad independientes. Por consiguiente, cuatro casos 602A, 602B, 602C y 602D de la primera transmisión se indican en la FIG. 6.

20 **[0045]** El receptor intenta recibir y descodificar el paquete en cada uno de los cuatro enlaces, y determina si los paquetes recibidos pasan una comprobación de integridad (por ejemplo, un CRC). De acuerdo con el estado de la comprobación de integridad, el receptor puede generar un ACK/NACK correspondiente a cada uno de los cuatro paquetes. Por lo tanto, la FIG. 6 ilustra cuatro posibles casos 604A, 604B, 604C y 604D de HARQ NACK para los cuatro casos 602A, 602B, 602C y 602D de la primera transmisión, respectivamente. Además, la FIG. 6 ilustra cuatro posibles casos 606A, 606B, 606C y 606D de datos finales correspondientes a los cuatro casos 602A, 602B, 602C y 602D de la primera transmisión y los casos asociados 604A, 604B, 604C y 604D de posibles operaciones HARQ, respectivamente.

25 **[0046]** En un aspecto de la presente divulgación, un NACK u otra petición adecuada para la retransmisión de un paquete solo se puede transmitir desde el receptor al transmisor cuando un paquete en particular no se descodifica correctamente en cada uno de los múltiples enlaces (por ejemplo, los cuatro enlaces). En otro ejemplo, la retroalimentación ACK/NACK del receptor puede enviarse para cada enlace de forma independiente, pero el dispositivo de transmisión solo puede retransmitir un paquete cuando todos los enlaces indican un NACK, o de lo contrario indican que la descodificación del paquete falló en todos los enlaces. En tal ejemplo, el paquete retransmitido puede enviarse en uno o más de los enlaces.

30 **[0047]** Por consiguiente, en cualquiera de los ejemplos anteriores, el dispositivo de transmisión solo podría retransmitir un paquete en el caso de que todos los enlaces redundantes no pasaran su respectiva comprobación de integridad para ese paquete en particular. De esta manera, aunque el dispositivo de transmisión puede continuar ajustando cada flujo de paquetes para, por ejemplo, la tasa de fallo de CRC del 10 %, el transmisor solo puede retransmitir mucho menos del 10 % de los paquetes. Particularmente, en el ejemplo ilustrado en el que cuatro enlaces redundantes se ajustan para fallos de CRC del 10 %, una tasa de error general de $(10\%)^4$ significaría que solo aproximadamente el 0,01 % de los paquetes serían retransmitidos, ya que en general solo el 0,01 % de los paquetes fallará simultáneamente en los cuatro flujos.

35 **[0048]** Además, esta baja tasa de error se puede lograr en menos tiempo en comparación con un esquema HARQ/ARQ convencional. Por ejemplo, con un número suficiente de enlaces independientes paralelos, se puede lograr una FER muy baja (por ejemplo, 10^{-8}) con una ronda de HARQ, en comparación con ocho rondas HARQ/ARQ que pueden emplearse en un esquema convencional. Además, se puede obtener una tasa mucho más baja en la primera transmisión en comparación con un esquema convencional (que puede tener una tasa de fallo del 10 % - 30 % en la primera transmisión). Además, el espectro puede utilizarse de manera más eficiente ya que el transmisor puede ajustar su codificación con más frecuencia (por ejemplo, el 10 % del tiempo) en comparación con un escenario en el que un enlace está configurado para una tasa de fallo más baja (por ejemplo, para una tasa de fallo del 1 %, la retroalimentación se transmite el 1 % del tiempo, de promedio).

40 **[0049]** La FIG. 7 es un diagrama de flujo que ilustra un proceso 700 en el que la retroalimentación correspondiente a una comprobación de integridad puede combinarse, de modo que los paquetes fallidos solo se retransmiten si el paquete falló en cada uno de una pluralidad de enlaces redundantes, de acuerdo con algunos aspectos de la divulgación. En algunos aspectos, el proceso 700 puede interpretarse como realizado por un dispositivo de transmisión (o transmisor).

45 **[0050]** El proceso 700 puede tener lugar dentro de un procesador/controlador 240 o 290 (FIG. 2), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 700 puede implementarse

mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 700 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.

5

[0051] Los bloques 702 a 712 son sustancialmente los mismos que los bloques 502 a 512, descritos anteriormente. En el bloque 714, el aparato puede retransmitir un primer paquete si la primera retroalimentación correspondiente a la transmisión del primer paquete en el primer flujo, y la segunda retroalimentación correspondiente a la transmisión de una versión duplicada del primer paquete en el segundo flujo, indican un fallo en su respectiva comprobación de integridad.

10

[0052] En otro aspecto adicional de la divulgación, los datos en los múltiples flujos de paquetes pueden codificarse juntos. Por ejemplo, la FIG. 8 es una ilustración esquemática 800 que muestra un flujo de entrada 802 (por ejemplo, un flujo de datos de usuario), y su información de comprobación de paridad o integridad, codificada y dividida entre una pluralidad de enlaces de acuerdo con algunos aspectos de la divulgación. Aquí, el flujo de entrada 802 (por ejemplo, que incluye uno o más flujos de paquetes) se codifica en un bloque de codificación 804 (por ejemplo, que emplea la codificación Reed-Solomon o Hamming), y los datos codificados resultantes se dividen por un bloque de división de flujo 806 entre una pluralidad de enlaces, con cada enlace que tiene un bucle de control de velocidad independiente como se describió anteriormente. En el ejemplo de la FIG. 8, un primer flujo 808 que incluye datos para el flujo de entrada 802 se hace pasar por un primer enlace, mientras que un segundo flujo 810 que incluye información de paridad para el flujo de entrada 802 se hace pasar por un segundo enlace.

15

20

[0053] Por lo tanto, diferentes partes del flujo de paquetes codificados pueden transmitirse a través de cada uno de los múltiples enlaces. En este ejemplo, en lo que respecta a las fuentes de error, los enlaces son relativamente independientes y, además, como se describió anteriormente, debido a la utilización de bucles de control de velocidad independientes, se mantienen bucles de control de potencia/MCS separados para cada enlace.

25

[0054] Como se representa mediante un bloque discontinuo 812, la codificación proporciona redundancia de flujo de paquetes en este ejemplo. En virtud de la codificación del flujo de paquetes, que puede incluir técnicas convencionales de corrección de errores de reenvío (FEC) y un nivel seleccionado de redundancia en la información transmitida, la recuperación de la mayoría de los errores de paquetes puede habilitarse incluso si uno o más paquetes se pierden en su enlace respectivo. Además, en relación con los esquemas descritos anteriormente con paquetes de datos redundantes que se transmiten en cada uno de los múltiples enlaces, este esquema puede reducir la penalización de eficiencia, ya que en algunos ejemplos se puede evitar la transmisión de la misma información en dos o más enlaces.

30

35

[0055] La FIG. 9 es un diagrama de flujo que ilustra un proceso 900 de codificación de datos a través de una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación. En algunos aspectos, el proceso 900 puede interpretarse como realizado por un dispositivo de transmisión (o transmisor).

40

[0056] El proceso 900 puede tener lugar dentro de un procesador/controlador 240 o 290 (FIG. 2), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 900 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 900 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.

45

[0057] En el bloque 902, un aparato codifica un flujo de paquetes, y en el bloque 904 el aparato divide el flujo de paquetes codificados en una pluralidad de flujos. En el bloque 906, el aparato transmite un primer flujo de la pluralidad de flujos en un primer enlace, y en el bloque 908, el aparato transmite un segundo flujo de la pluralidad de flujos en un segundo enlace. En el bloque 910, el aparato implementa control de velocidad en el primer enlace, independiente del control de velocidad en el segundo enlace; y en el bloque 912, el aparato implementa control de velocidad en el segundo enlace, independiente del control de velocidad en el primer enlace.

50

55

[0058] La FIG. 10 es un diagrama de flujo que ilustra un proceso 1000 de recepción de paquetes a través de una pluralidad de enlaces con bucles de control de velocidad independientes de acuerdo con algunos aspectos de la divulgación. Por lo tanto, en algunos aspectos, el proceso 1000 puede interpretarse como realizado por un dispositivo de recepción (o receptor). Los términos dispositivo de recepción o receptor indican que un dispositivo particular está realizando operaciones de recepción. Debe apreciarse que dicho dispositivo también puede ser capaz de realizar operaciones de transmisión.

60

[0059] El proceso 1000 puede tener lugar dentro de un procesador/controlador 240 o 290 (FIG. 2), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 1000 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 1000 puede ser implementado por

65

cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.

5 [0060] En el bloque 1002, un aparato recibe un primer flujo de paquetes en un primer enlace. Aquí, el control de velocidad se implementa en el primer enlace, en el que el control de velocidad en el primer enlace es independiente del control de velocidad en cualquier otro enlace.

10 [0061] En el bloque 1004, el aparato recibe un segundo flujo de paquetes en un segundo enlace. El segundo flujo de paquetes incluye paquetes duplicados de paquetes transmitidos en el primer flujo de paquetes. El control de velocidad se implementa en el segundo enlace, en el que el control de velocidad en el segundo enlace es independiente del control de velocidad en el primer enlace.

15 [0062] En el bloque 1006, el aparato transmite la primera retroalimentación que indica un éxito o fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes.

[0063] De manera similar, en el bloque 1008, el aparato transmite una segunda retroalimentación que indica un éxito o un fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes.

20 [0064] En el bloque 1010, el aparato proporciona datos de salida basados en los flujos primero y segundo (por ejemplo, si al menos uno de los flujos pasó su comprobación de integridad). En el bloque opcional 1012, si falla la comprobación de integridad para cada paquete, el aparato puede combinar símbolos de los flujos recibidos en un intento de generar datos de salida que pasan una comprobación de integridad. En el bloque opcional 1014, en el caso de que ocurra una retransmisión HARQ o algún otro tipo de retransmisión a través de al menos uno de los enlaces, el aparato puede generar datos de salida basándose en la(s) retransmisión(es).

25 ***Control de velocidad con un canal degradado artificialmente***

[0065] En otro aspecto de la divulgación, el control de velocidad para un flujo de datos puede permitir una convergencia rápida incluso con velocidades de error de paquete muy bajas, sin usar enlaces múltiples con bucles de control de velocidad independientes. Es decir, en algunos aspectos de la presente divulgación, un dispositivo de transmisión puede configurar la potencia y/o MCS para un enlace único para una tasa de fallo CRC muy baja, por ejemplo, $\leq 0,5\%$. Para abordar el problema de la convergencia lenta (por ejemplo, como resultado de la baja tasa de fallo y la baja cantidad correspondiente de retroalimentación) para la adaptación del enlace, el flujo puede degradarse artificialmente en el dispositivo de recepción antes de generar la retroalimentación ACK/NACK para transmitir al dispositivo de transmisión.

40 [0066] La FIG. 11 es un diagrama esquemático 1100 de un ejemplo de un flujo de datos con un bucle de control de velocidad que incluye degradación artificial de acuerdo con un aspecto de la divulgación. Aquí, un transmisor PHY 1102 de un dispositivo de transmisión (no mostrado) selecciona una o más características de transmisión, como la potencia y/o MCS, y transmite un flujo de paquetes 1104 a través de un enlace inalámbrico, como se representa mediante un símbolo de transmisión 1106. Un receptor PHY 1108 en un dispositivo de recepción (no mostrado) recibe el flujo de paquetes transmitidos, y basándose al menos en parte en las características del canal inalámbrico, uno o más de los paquetes pueden haberse degradado en cierta cantidad. En un aspecto de la divulgación, el receptor PHY 1108 puede aplicar una degradación artificial al flujo recibido. En algunas implementaciones, la degradación puede corresponder a la inserción de una cantidad controlada de ruido (por ejemplo, 6 dB) en el flujo recibido. Aquí, el ruido puede tomar cualquier forma adecuada, como por ejemplo, pero no necesariamente limitado, al ruido blanco. Dentro del alcance de la presente divulgación, la degradación puede tomar otras formas, sin limitarse a la inserción o aplicación de ruido, incluyendo, entre otros, la perforación de los datos, la eliminación de muestras seleccionadas o aleatorias, o la aplicación de descodificación limitante (por ejemplo, ejecutando menos iteraciones de un descodificador de lo normal).

55 [0067] Al aplicar la degradación al flujo de paquetes recibido, el dispositivo de recepción puede aumentar la tasa de fallo CRC (u otra comprobación de integridad adecuada) del flujo degradado. En consecuencia, el dispositivo de recepción puede transmitir información de retroalimentación 1110 al dispositivo de transmisión de acuerdo con el flujo degradado, con la información de retroalimentación que incluye respuestas relacionadas con la comprobación de integridad (por ejemplo, respuestas HARQ ACK/NACK). Es decir, a pesar de que un paquete en particular puede haber sido recibido con una calidad suficientemente alta para que pueda descodificarse adecuadamente y pasar una comprobación de integridad, después de la aplicación de la degradación artificial, este paquete puede no pasar su comprobación de integridad, y el dispositivo de recepción puede en consecuencia transmitir un NACK. En consecuencia, el dispositivo de transmisión puede reconfigurar sus características de transmisión, tales como la potencia de transmisión y/o MCS, de acuerdo con su tasa de error de paquete detectado (que corresponde al flujo degradado artificialmente). Es decir, en un aspecto de la divulgación, el dispositivo de transmisión puede configurar su transmisión para alcanzar una tasa de error particular en el receptor, donde la tasa de error corresponde a una tasa de error aumentada provocada por una degradación artificial del flujo de datos.

65

- 5 [0068] Con referencia todavía a la FIG. 11, en paralelo o de forma independiente a la degradación artificial, un receptor PHY 1112 del dispositivo de recepción puede descodificar el flujo de datos recibido (es decir, el flujo sin la degradación artificial). El flujo de datos descodificado resultante 1114 puede representar, en consecuencia, la mejor reconstrucción del flujo de paquetes transmitido que puede lograr el dispositivo de recepción. Con fines ilustrativos, la FIG. 11 representa dos receptores PHY separados 1108 y 1112. Sin embargo, en algunas implementaciones, todas las operaciones de descodificación (degradadas y normales) pueden ser realizadas por una sola entidad.
- 10 [0069] En otro aspecto de la divulgación, el dispositivo de recepción puede controlar el grado en que la degradación artificial degrada realmente el flujo de datos recibido. De esta manera, al conocer la cantidad de degradación aplicada, una potencia/MCS adecuada puede dirigirse al dispositivo de transmisión que en realidad puede lograr una tasa de fallo general muy baja, aunque el dispositivo de transmisión pueda estar recibiendo retroalimentación ACK/NACK que indica una tasa de fallo relativamente alta. Como un ejemplo no limitante, se puede aplicar un nivel adecuado de degradación para dar como resultado una retroalimentación ACK/NACK que indica una tasa de fallo del 10 %, cuando en realidad la tasa de fallo no degradada puede ser del 1 % o inferior.
- 15 [0070] Aunque no se muestra, se puede agregar un segundo mensaje ACK/NACK de retroalimentación solicitando la retransmisión después del segundo descodificador no degradado (por ejemplo, en el receptor PHY 1112). En la FIG. 11, se supone que la tasa de error después de este segundo descodificador es lo suficientemente pequeña como para omitir este mensaje.
- 20 [0071] La FIG. 12 es un diagrama de flujo que ilustra un proceso 1200 de implementación de la degradación artificial de un flujo de datos para permitir un control estricto de una tasa baja de fallo de CRC de acuerdo con algunos aspectos de la divulgación. En algunos aspectos, el proceso 1200 puede interpretarse como realizado por un dispositivo de recepción (o receptor).
- 25 [0072] El proceso 1200 puede tener lugar dentro de un procesador/controlador 240 o 290 (FIG. 2), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 1200 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 1200 puede ser implementado por cualquier aparato adecuado que pueda soportar degradación artificial de paquetes.
- 30 [0073] En el bloque 1202, un aparato recibe un flujo de paquetes que incluye una pluralidad de paquetes.
- 35 [0074] En el bloque 1204, el aparato aplica una degradación artificial al flujo de paquetes recibido. Por ejemplo, el aparato puede inyectar ruido en el flujo recibido, pinchar símbolos del flujo recibido, eliminar paquetes del flujo recibido o realizar una descodificación limitada del flujo recibido.
- 40 [0075] En el bloque 1206, el aparato descodifica el flujo de paquetes degradados artificialmente. En el bloque 1208, el aparato determina el éxito o el fallo de una comprobación de integridad (por ejemplo, CRC) aplicada al flujo de paquetes descodificados degradados artificialmente. En el bloque 1210, el aparato transmite una respuesta, que indica el éxito o el fallo de la comprobación de integridad.
- 45 [0076] Finalmente, en el bloque 1212, el aparato puede recibir transmisiones adicionales correspondientes al flujo de paquetes, en el que un MCS o potencia de transmisión puede controlarse de acuerdo con la respuesta transmitida. Por ejemplo, si el aparato transmitió un NACK en el bloque 1210, la transmisión posterior puede tener una mejor velocidad de codificación o una mayor potencia de transmisión.
- 50 [0077] La FIG. 13 es una ilustración de un aparato 1300 (por ejemplo, que incluye la funcionalidad del dispositivo de transmisión) configurado de acuerdo con uno o más aspectos de la divulgación. El aparato 1300 incluye una interfaz de comunicación (por ejemplo, al menos un transceptor) 1302, un medio de almacenamiento 1304, una interfaz de usuario 1306, una memoria 1308 y un circuito de procesamiento 1310.
- 55 [0078] Estos componentes se pueden acoplar a y/o colocar en comunicación eléctrica entre sí por medio de un bus de señalización u otro componente adecuado, representado en general por las líneas de conexión en la FIG. 13. El bus de señalización puede incluir un número cualquiera de buses y puentes de interconexión, dependiendo de la aplicación específica del circuito de procesamiento 1310 y de las restricciones de diseño globales. El bus de señalización enlaza conjuntamente diversos circuitos de modo que cada uno de la interfaz de comunicación 1302, el medio de almacenamiento 1304, la interfaz de usuario 1306 y la memoria 1308 están acoplados a y/o en comunicación eléctrica con el circuito de procesamiento 1310. El bus de señalización también puede enlazar otros circuitos diversos (no mostrados) tales como fuentes de temporización, dispositivos periféricos, reguladores de tensión y circuitos de gestión de potencia, que son bien conocidos en la técnica y, por lo tanto, no se describirán en mayor detalle.
- 60 [0079] La interfaz de comunicación 1302 se puede adaptar para facilitar la comunicación inalámbrica del aparato 1300. Por ejemplo, la interfaz de comunicación 1302 puede incluir circuitos y/o programación adaptados para
- 65

facilitar la comunicación de información bidireccionalmente con respecto a uno o más dispositivos de comunicación en una red. La interfaz de comunicación 1302 puede estar acoplada a una o más antenas 1312 para la comunicación inalámbrica dentro de un sistema de comunicación inalámbrica. La interfaz de comunicación 1302 se puede configurar con uno o más receptores y/o transmisores independientes, así como uno o más transceptores. En el ejemplo ilustrado, la interfaz de comunicación 1302 incluye un transmisor 1314 y un receptor 1316.

[0080] La memoria 1308 puede representar uno o más dispositivos de memoria. Como se indica, la memoria 1308 puede mantener información de velocidad 1318 junto con otra información usada por el aparato 1300. En algunas implementaciones, la memoria 1308 y el medio de almacenamiento 1304 se implementan como un componente de memoria común. La memoria 1308 también se puede usar para almacenar datos que se manipulan mediante el circuito de procesamiento 1310 o algún otro componente del aparato 1300.

[0081] El medio de almacenamiento 1304 puede representar uno o más dispositivos legibles por ordenador, legibles por máquina y/o legibles por procesador para almacenar programas, tales como código o instrucciones ejecutables por procesador (por ejemplo, software, firmware), datos electrónicos, bases de datos u otra información digital. El medio de almacenamiento 1304 también se puede usar para almacenar datos que se manipulan por el circuito de procesamiento 1310 cuando se ejecutan los programas. El medio de almacenamiento 1304 puede ser cualquier medio disponible al que se pueda acceder por un procesador de propósito general o de propósito especial, incluyendo dispositivos de almacenamiento portátiles o fijos, dispositivos de almacenamiento ópticos y otros medios diversos que puedan almacenar, contener o transportar programas.

[0082] A modo de ejemplo y sin limitación, el medio de almacenamiento 1304 puede incluir un dispositivo de almacenamiento magnético (por ejemplo, disco duro, disquete, banda magnética), un disco óptico (por ejemplo, un disco compacto (CD) o un disco versátil digital (DVD)), una tarjeta inteligente, un dispositivo de memoria flash (por ejemplo, una tarjeta, una memoria USB o un lápiz USB), una memoria de acceso aleatorio (RAM), una memoria de solo lectura (ROM), una ROM programable (PROM), una PROM borrable (EPROM), una PROM borrable eléctricamente (EEPROM), un registro, un disco extraíble y cualquier otro medio adecuado para almacenar software y/o instrucciones a las que se pueda acceder y que se puedan leer por ordenador. El medio de almacenamiento 1304 puede estar incorporado en un artículo de fabricación (por ejemplo, un producto de programa informático). A modo de ejemplo, un producto de programa informático puede incluir un medio legible por ordenador en materiales de embalaje. En vista de lo anterior, en algunas implementaciones, el medio de almacenamiento 1304 puede ser un medio de almacenamiento no transitorio (por ejemplo, tangible).

[0083] El medio de almacenamiento 1304 puede estar acoplado al circuito de procesamiento 1310 de manera que el circuito de procesamiento 1310 pueda leer información de, y escribir información en, el medio de almacenamiento 1304. Es decir, el medio de almacenamiento 1304 se puede acoplar al circuito de procesamiento 1310 de modo que el medio de almacenamiento 1304 sea al menos accesible por el circuito de procesamiento 1310, incluyendo ejemplos donde al menos un medio de almacenamiento esté integrado en el circuito de procesamiento 1310 y/o ejemplos donde al menos un medio de almacenamiento esté separado del circuito de procesamiento 1310 (por ejemplo, residente en el aparato 1300, externo al aparato 1300, distribuido a través de múltiples entidades, etc.).

[0084] Cuando los programas almacenados por el medio de almacenamiento 1304 son ejecutados por el circuito de procesamiento 1310 hacen que el circuito de procesamiento 1310 lleve a cabo una o más de las diversas funciones y/u operaciones de proceso descritas en el presente documento. Por ejemplo, el medio de almacenamiento 1304 puede incluir operaciones configuradas para regular operaciones en uno o más bloques de hardware del circuito de procesamiento 1310, así como para utilizar la interfaz de comunicación 1302 para la comunicación inalámbrica utilizando sus respectivos protocolos de comunicación.

[0085] El circuito de procesamiento 1310 está adaptado, en general, para procesar, incluyendo la ejecución de dichos programas almacenados en el medio de almacenamiento 1304. Como se usa en el presente documento, el término "programación" se debe interpretar ampliamente para incluir sin limitación instrucciones, conjuntos de instrucciones, datos, código, segmentos de código, código de programa, programas, subprogramas, módulos de software, aplicaciones, aplicaciones de software, paquetes de software, rutinas, subrutinas, objetos, ejecutables, hilos de ejecución, procedimientos, funciones, etc., independientemente de que se denomine software, firmware, middleware, microcódigo, lenguaje de descripción de hardware o de otro modo.

[0086] El circuito de procesamiento 1310 está dispuesto para obtener, procesar y/o enviar datos, controlar el acceso y almacenamiento de datos, emitir comandos y controlar otras operaciones deseadas. El circuito de procesamiento 1310 puede incluir circuitos configurados para implementar programas deseados proporcionados por medios apropiados en al menos un ejemplo. Por ejemplo, el circuito de procesamiento 1310 se puede implementar como uno o más procesadores, uno o más controladores y/u otra estructura configurada para ejecutar programas ejecutables. Los ejemplos del circuito de procesamiento 1310 pueden incluir un procesador de propósito general, un procesador de señales digitales (DSP), un circuito integrado específico de la aplicación (ASIC), una matriz de puertas programables *in situ* (FPGA) u otro componente de lógica programable, lógica de transistor o de

puertas discretas, componentes de hardware discretos o cualquier combinación de los mismos diseñada para realizar las funciones descritas en el presente documento. Un procesador de propósito general puede incluir un microprocesador, así como cualquier procesador, controlador, microcontrolador o máquina de estados convencional. El circuito de procesamiento 1310 también se puede implementar como una combinación de

5

[0087] De acuerdo con uno o más aspectos de la divulgación, el circuito de procesamiento 1310 se puede adaptar para realizar cualquiera o todos los rasgos característicos, procedimientos, funciones, operaciones y/o rutinas para cualquiera o todos los aparatos descritos en el presente documento. Como se usa en el presente documento, el término "adaptado" en relación con el circuito de procesamiento 1310 se puede referir al circuito de procesamiento 1310 que está uno o más de configurado, empleado, implementado y/o programado para realizar un proceso, función, operación y/o rutina particular de acuerdo con diversos rasgos característicos descritos en el presente documento.

10

15

[0088] De acuerdo con al menos un ejemplo del aparato 1300, el circuito de procesamiento 1310 puede incluir uno o más de un módulo para transmitir 1320, un módulo para implementar el control de velocidad 1322, un módulo para codificar 1324 y un módulo para dividir un flujo de paquetes 1326.

20

[0089] El módulo para transmitir 1320 puede incluir circuitos y/o programación (por ejemplo, código para transmitir 1328 almacenado en el medio de almacenamiento 1304) adaptados para realizar varias funciones relacionadas, por ejemplo, con la transmisión y/o retransmisión de diferentes flujos de paquetes en diferentes enlaces. Inicialmente, el módulo para transmitir 1320 obtiene datos para transmitir. Por ejemplo, el módulo para transmitir 1320 puede obtener estos datos directamente de un componente del aparato (por ejemplo, la memoria 1308 o algún otro componente). En algunas implementaciones, el módulo para transmitir 1320 procesa (por ejemplo, codifica) los datos a transmitir. El módulo para transmitir 1320 hace que se transmitan los datos. Por ejemplo, el módulo para transmitir 1320 puede pasar los datos al transmisor 1314.

25

30

[0090] El módulo para implementar el control de velocidad 1322 puede incluir circuitos y/o programación (por ejemplo, código para implementar el control de velocidad 1330 almacenado en el medio de almacenamiento 1304) adaptado para realizar varias funciones relacionadas, por ejemplo, con la adaptación independiente del control de velocidad en diferentes enlaces. En algunas implementaciones, el módulo para implementar el control de velocidad 1322 recibe retroalimentación para un enlace, determina si y/o cómo adaptar una velocidad de codificación para el enlace basándose en la retroalimentación y reconfigura un transmisor para usar la velocidad de codificación adaptada.

35

[0091] El módulo para codificar 1324 puede incluir circuitos y/o programación (por ejemplo, código para codificar 1332 almacenado en el medio de almacenamiento 1304) adaptados para realizar varias funciones relacionadas, por ejemplo, con la codificación de un flujo de paquetes. En algunas implementaciones, el módulo para codificar 1324 obtiene información para codificar, codifica la información de acuerdo con un algoritmo de codificación designado y envía información codificada.

40

[0092] El módulo para dividir un flujo de paquetes 1326 puede incluir circuitos y/o programación (por ejemplo, código para dividir un flujo de paquetes 1326 almacenado en el medio de almacenamiento 1304) adaptado para realizar varias funciones relacionadas, por ejemplo, con dividir un flujo de paquetes inicial en dos o más flujos de paquetes. En algunas implementaciones, el módulo para dividir un flujo de paquetes 1326 obtiene un flujo de paquetes, divide el flujo de paquetes en una pluralidad de flujos y hace pasar los flujos para su transmisión a través de diferentes enlaces.

45

50

[0093] Como se mencionó anteriormente, los programas almacenados por el medio de almacenamiento 1304, cuando son ejecutados por el circuito de procesamiento 1310, hacen que el circuito de procesamiento 1310 realice una o más de las diversas funciones y/u operaciones de proceso descritas en el presente documento. Por ejemplo, el medio de almacenamiento 1304 puede incluir uno o más del código para transmitir 1328, el código para implementar el control de velocidad 1330, el código para codificar 1332 o el código para dividir un flujo de paquetes 1334.

55

[0094] La FIG. 14 ilustra un proceso 1400 para proporcionar control de velocidad independiente en múltiples enlaces de acuerdo con algunos aspectos de la divulgación. El proceso 1400 puede tener lugar dentro del circuito de procesamiento 1310 (FIG. 13), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 1400 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 1400 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.

60

65

- 5 [0095] En el bloque 1402, un aparato transmite un primer flujo de paquetes en un primer enlace.
- 5 [0096] En el bloque 1404, el aparato transmite un segundo flujo de paquetes en un segundo enlace. El segundo flujo de paquetes incluye información que es redundante de la información transmitida en el primer flujo de paquetes. En algunos aspectos, la información que es redundante de la información transmitida en el primer flujo de paquetes comprende paquetes duplicados de paquetes transmitidos en el primer flujo de paquetes. En algunos aspectos, la información que es redundante de la información transmitida en el primer flujo de paquetes comprende información de paridad para la información transmitida en el primer flujo de paquetes.
- 10 [0097] En algunos aspectos, el primer enlace se transmite a través de una primera frecuencia portadora, y el segundo enlace se transmite a través de una segunda frecuencia portadora diferente de la primera frecuencia portadora. En algunos aspectos, el primer enlace se transmite utilizando una primera antena, y el segundo enlace se transmite utilizando una segunda antena diferente de la primera antena.
- 15 [0098] En el bloque 1406, el aparato implementa control de velocidad en el primer enlace, en el que el control de velocidad en el primer enlace es independiente del control de velocidad en el segundo enlace. En algunos aspectos, el control de velocidad en el primer enlace incluye establecer al menos un parámetro de control de velocidad del primer enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes. En algunos aspectos, el al menos un parámetro de control de velocidad del primer enlace comprende al menos uno de un esquema de modulación del primer enlace, un esquema de codificación del primer enlace o una potencia de transmisión del primer enlace.
- 20 [0099] En el bloque 1408, el aparato implementa control de velocidad en el segundo enlace, en el que el control de velocidad en el segundo enlace es independiente del control de velocidad en el primer enlace. En algunos aspectos, el control de velocidad en el segundo enlace incluye establecer al menos un parámetro de control de velocidad del segundo enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes. En algunos aspectos, el al menos un parámetro de control de velocidad del segundo enlace comprende al menos uno de un esquema de modulación del segundo enlace, un esquema de codificación del segundo enlace o una potencia de transmisión del segundo enlace.
- 25 [0100] La FIG. 15 ilustra un proceso 1500 que incluye aspectos adicionales para proporcionar un control de velocidad independiente en múltiples enlaces de acuerdo con algunos aspectos de la divulgación. El proceso 1500 puede tener lugar dentro del circuito de procesamiento 1310 (FIG. 13), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 1500 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 1500 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.
- 30 [0101] En el bloque 1502, un aparato codifica un flujo de paquetes inicial. Por ejemplo, la codificación se puede aplicar para generar información de paridad para el flujo de paquetes.
- 35 [0102] En el bloque 1504, el aparato divide el flujo de paquetes inicial codificado para generar un primer flujo de paquetes y un segundo flujo de paquetes. Por ejemplo, el primer flujo de paquetes puede incluir datos para el flujo de paquetes inicial, y el segundo flujo de paquetes puede incluir información de paridad para el flujo de paquetes inicial.
- 40 [0103] En el bloque 1506, el aparato transmite el primer flujo de paquetes en un primer enlace, y transmite el segundo flujo de paquetes en un segundo enlace. Por lo tanto, la información redundante puede transmitirse a través de enlaces independientes como se analiza en el presente documento.
- 45 [0104] La FIG. 16 ilustra un proceso 1600 que incluye aspectos adicionales para proporcionar un control de velocidad independiente en múltiples enlaces de acuerdo con algunos aspectos de la divulgación. El proceso 1600 puede tener lugar dentro del circuito de procesamiento 1310 (FIG. 13), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 1600 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 1600 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.
- 50 [0105] En el bloque 1602, un aparato recibe retroalimentación de fallo de comprobación de integridad. Por ejemplo, el aparato puede recibir información ACK/NACK en enlaces independientes.
- 55 [0106] En el bloque 1604, el aparato retransmite un paquete si la retroalimentación correspondiente a la transmisión del paquete en el primer flujo y la retroalimentación correspondiente a la transmisión de una versión duplicada del paquete en el segundo flujo indican un fallo de una comprobación de integridad respectiva. En algunos aspectos, el aparato puede retransmitir paquetes para el primer y segundo enlaces a una primera
- 60
- 65

velocidad nominal (por ejemplo, media o aproximada), en el que la primera velocidad nominal es menor que una tasa de fallo de paquete nominal en el primer enlace y la primera velocidad nominal es inferior a una tasa de fallo de paquete nominal en el segundo enlace.

5 **[0107]** La FIG. 17 es una ilustración de un aparato 1700 (por ejemplo, que incluye la funcionalidad del dispositivo de recepción) configurado de acuerdo con uno o más aspectos de la divulgación. El aparato 1700 incluye una interfaz de comunicación (por ejemplo, al menos un transceptor) 1702, un medio de almacenamiento 1704, una interfaz de usuario 1706, una memoria 1708 y un circuito de procesamiento 1710. La interfaz de comunicación 1702 incluye un transmisor 1714 y un receptor 1716. La memoria 1708 puede representar uno o más dispositivos de memoria. Como se indica, la memoria 1708 puede mantener información de velocidad 1718 junto con otra información usada por el aparato 1700. En algunas implementaciones, la memoria 1708 y el medio de almacenamiento 1704 se implementan como un componente de memoria común. La memoria 1708 también se puede usar para almacenar datos que se manipulan mediante el circuito de procesamiento 1710 o algún otro componente del aparato 1700. La funcionalidad general de estos componentes es similar a la funcionalidad de los componentes correspondientes descritos anteriormente junto con la FIG. 13.

15 **[0108]** De acuerdo con al menos un ejemplo del aparato 1700, el circuito de procesamiento 1710 puede incluir uno o más de un módulo para recibir flujos de paquetes a través de diferentes enlaces 1720, un módulo para transmitir retroalimentación a través de los enlaces 1722 y un módulo para proporcionar paquetes de salida 1724.

20 **[0109]** El módulo para recibir flujos de paquetes a través de diferentes enlaces 1720 puede incluir circuitos y/o programación (por ejemplo, código para recibir flujos de paquetes a través de diferentes enlaces 1726 almacenados en el medio de almacenamiento 1704) adaptado para realizar varias funciones relacionadas con, por ejemplo, recibir diferentes flujos de paquetes en diferentes enlaces independientes. Inicialmente, el módulo para recibir flujos de paquetes a través de diferentes enlaces 1720 obtiene los datos recibidos. Por ejemplo, el módulo para recibir flujos de paquetes a través de diferentes enlaces 1720 puede obtener estos datos directamente de un componente del aparato (por ejemplo, el receptor 1716 o algún otro componente). En algunas implementaciones, el módulo para recibir flujos de paquetes a través de diferentes enlaces 1720 procesa (por ejemplo, descodifica) los datos recibidos. A continuación, el módulo para recibir 1720 envía los datos recibidos (por ejemplo, almacena los datos en la memoria 1708 o envía los datos a otro componente del aparato 1702).

25 **[0110]** El módulo para transmitir retroalimentación a través de los enlaces 1722 puede incluir circuitos y/o programación (por ejemplo, código para transmitir retroalimentación a través de los enlaces 1728 almacenados en el medio de almacenamiento 1704) adaptado para realizar varias funciones relacionadas, por ejemplo, con la transmisión de retroalimentación ACK/NACK en enlaces independientes. Inicialmente, el módulo para transmitir retroalimentación a través de los enlaces 1722 obtiene datos de retroalimentación para transmitir. Por ejemplo, el módulo para transmitir retroalimentación a través de los enlaces 1722 puede obtener estos datos directamente de un componente del aparato (por ejemplo, la memoria 1708 o algún otro componente). En algunas implementaciones, el módulo para transmitir retroalimentación a través de los enlaces 1722 procesa (por ejemplo, codifica) los datos a transmitir. A continuación, el módulo para transmitir retroalimentación a través de los enlaces 1722 hace que se transmitan los datos de retroalimentación. Por ejemplo, el módulo para transmitir retroalimentación a través de los enlaces 1722 puede pasar los datos de retroalimentación al transmisor 1714.

35 **[0111]** El módulo para proporcionar paquetes de salida 1724 puede incluir circuitos y/o programación (por ejemplo, código para proporcionar paquetes de salida 1730 almacenados en el medio de almacenamiento 1704) adaptados para realizar varias funciones relacionadas, por ejemplo, con el envío de datos que pasaron una comprobación de integridad. En algunas implementaciones, el módulo para proporcionar paquetes de salida 1724 obtiene un flujo de paquetes recuperado y hace pasar el flujo a otro componente del aparato 1702.

40 **[0112]** Como se mencionó anteriormente, los programas almacenados por el medio de almacenamiento 1704, cuando son ejecutados por el circuito de procesamiento 1710, hacen que el circuito de procesamiento 1710 realice una o más de las diversas funciones y/u operaciones de proceso descritas en el presente documento. Por ejemplo, el medio de almacenamiento 1704 puede incluir uno o más del código para recibir flujos de paquetes a través de diferentes enlaces 1726, el código para transmitir retroalimentación a través de los enlaces 1728 o el código para proporcionar paquetes de salida 1730.

45 **[0113]** La FIG. 18 ilustra un proceso 1800 para proporcionar control de velocidad independiente en múltiples enlaces de acuerdo con algunos aspectos de la divulgación. El proceso 1800 puede tener lugar dentro del circuito de procesamiento 1710 (FIG. 17), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 1800 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 1800 puede ser implementado por cualquier aparato adecuado que pueda soportar operaciones de control de velocidad independiente en múltiples enlaces.

50 **[0114]** En el bloque 1802, un aparato recibe flujos de paquetes a través de diferentes enlaces de paquetes. Por ejemplo, el aparato puede recibir un primer flujo de paquetes en un primer enlace y recibir un segundo flujo de

paquetes en un segundo enlace.

[0115] En el bloque 1804, el aparato transmite retroalimentación a través de los diferentes enlaces. Por ejemplo, el aparato puede transmitir la primera retroalimentación que indica un éxito o fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes a través del primer enlace, y transmitir la segunda retroalimentación que indica un éxito o fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes a través del segundo enlace.

[0116] En el bloque 1806, el aparato proporciona datos de salida basados en los flujos recibidos (por ejemplo, si al menos uno de los flujos pasó su comprobación de integridad). Si falla la comprobación de integridad para cada paquete, el aparato puede combinar símbolos de los flujos recibidos en un intento de generar datos de salida que pasen una comprobación de integridad. En el caso de que ocurra una retransmisión a través de al menos uno de los enlaces, el aparato puede generar datos de salida basándose en la retransmisión.

[0117] La FIG. 19 es una ilustración de un aparato 1900 (por ejemplo, incluyendo la funcionalidad del dispositivo de recepción) configurado de acuerdo con uno o más aspectos de la divulgación. El aparato 1900 incluye una interfaz de comunicación (por ejemplo, al menos un transceptor) 1902, un medio de almacenamiento 1904, una interfaz de usuario 1906, una memoria 1908 y un circuito de procesamiento 1910. La interfaz de comunicación 1902 incluye un transmisor 1914 y un receptor 1916. La memoria 1908 puede representar uno o más dispositivos de memoria. Como se indica, la memoria 1908 puede mantener información de degradación 1918 junto con otra información usada por el aparato 1900. En algunas implementaciones, la memoria 1908 y el medio de almacenamiento 1904 se implementan como un componente de memoria común. La memoria 1908 también se puede usar para almacenar datos que se manipulan mediante el circuito de procesamiento 1910 o algún otro componente del aparato 1900. La funcionalidad general de estos componentes es similar a la funcionalidad de los componentes correspondientes descritos anteriormente junto con la FIG. 13.

[0118] De acuerdo con al menos un ejemplo del aparato 1900, el circuito de procesamiento 1910 puede incluir uno o más de un módulo para recibir 1920, un módulo para aplicar degradación artificial 1922, un módulo para descodificar 1924, un módulo para aplicar una comprobación de integridad 1926, y un módulo para transmitir 1928.

[0119] El módulo para recibir 1920 puede incluir circuitos y/o programación (por ejemplo, código para recibir 1930 almacenado en el medio de almacenamiento 1904) adaptados para realizar varias funciones relacionadas, por ejemplo, con la recepción de flujos de paquetes y/u otras transmisiones. Inicialmente, el módulo para recibir 1920 obtiene los datos recibidos. Por ejemplo, el módulo para recibir 1920 puede obtener estos datos directamente de un componente del aparato (por ejemplo, el receptor 1916 o algún otro componente). En algunas implementaciones, el módulo para recibir 1920 procesa (por ejemplo, descodifica) los datos recibidos. A continuación, el módulo para recibir 1920 envía los datos recibidos (por ejemplo, almacena los datos en la memoria 1908 o envía los datos a otro componente del aparato 1902).

[0120] El módulo para aplicar degradación artificial 1922 puede incluir circuitos y/o programación (por ejemplo, código para aplicar degradación artificial 1932 almacenado en el medio de almacenamiento 1904) adaptados para realizar varias funciones relacionadas, por ejemplo, con la degradación artificial de un flujo de paquetes. En algunas implementaciones, el módulo para aplicar la degradación artificial 1922 obtiene un flujo de paquetes, realiza una operación de degradación artificial (por ejemplo, inyección de ruido, perforación, etc.) en el flujo de paquetes y envía el flujo de paquetes degradados artificialmente.

[0121] El módulo para descodificar 1924 puede incluir circuitos y/o programación (por ejemplo, código para descodificar 1934 almacenado en el medio de almacenamiento 1904) adaptados para realizar varias funciones relacionadas, por ejemplo, con la descodificación de un flujo de paquetes. En algunas implementaciones, el módulo para codificar 1924 obtiene información a descodificar, descodifica la información de acuerdo con un algoritmo de descodificación designado y envía información descodificada.

[0122] El módulo para aplicar una comprobación de integridad 1926 puede incluir circuitos y/o programación (por ejemplo, código para aplicar una comprobación de integridad 1936 almacenada en el medio de almacenamiento 1904) adaptada para realizar varias funciones relacionadas con, por ejemplo, realizar una operación de comprobación de integridad en un flujo de paquetes descodificados degradados artificialmente. En algunas implementaciones, el módulo para aplicar una comprobación de integridad 1926 obtiene un flujo de paquetes, realiza una operación de comprobación de integridad (por ejemplo, CRC) en el flujo de paquetes y envía una indicación del éxito o el fallo de la comprobación de integridad.

[0123] El módulo para transmitir 1928 puede incluir circuitos y/o programación (por ejemplo, código para transmitir 1938 almacenado en el medio de almacenamiento 1904) adaptados para realizar varias funciones relacionadas con, por ejemplo, transmitir al menos una respuesta que indica el éxito o el fallo de una comprobación de integridad. Inicialmente, el módulo para transmitir 1928 obtiene datos para transmitir. Por ejemplo, el módulo para transmitir 1928 puede obtener estos datos directamente de un componente del aparato (por ejemplo, la memoria 1908 o algún otro componente). En algunas implementaciones, el módulo para transmitir 1928 procesa

(por ejemplo, codifica) los datos a transmitir. El módulo para transmitir 1928 hace que se transmitan los datos. Por ejemplo, el módulo para transmitir 1928 puede pasar los datos al transmisor 1914.

[0124] Como se mencionó anteriormente, los programas almacenados por el medio de almacenamiento 1904, cuando son ejecutados por el circuito de procesamiento 1910, hacen que el circuito de procesamiento 1910 realice una o más de las diversas funciones y/u operaciones de proceso descritas en el presente documento. Por ejemplo, el medio de almacenamiento 1904 puede incluir uno o más del código para recibir 1930, el código para aplicar la degradación artificial 1932, el código para descodificar 1934, el código para aplicar una comprobación de integridad 1936 y el código para transmitir 1938.

[0125] La FIG. 20 ilustra un proceso 2000 para proporcionar degradación artificial de acuerdo con algunos aspectos de la divulgación. El proceso 2000 puede tener lugar dentro del circuito de procesamiento 1910 (FIG. 19), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 2000 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 2000 puede ser implementado por cualquier aparato adecuado que pueda soportar control de velocidad.

[0126] En el bloque 2002, un aparato recibe un flujo de paquetes que incluye una pluralidad de paquetes.

[0127] En el bloque 2004, el aparato aplica una degradación artificial al flujo de paquetes recibido. En algunos aspectos, la aplicación de la degradación artificial al flujo de paquetes recibido comprende inyectar ruido en el flujo de paquetes recibido. En algunos aspectos, la aplicación de la degradación artificial al flujo de paquetes recibido comprende símbolos de perforación del flujo de paquetes recibido. En algunos aspectos, la aplicación de la degradación artificial al flujo de paquetes recibido comprende el uso de descodificación degradada (por ejemplo, limitada) para descodificar el flujo de paquetes recibido.

[0128] En el bloque 2006, el aparato descodifica el flujo de paquetes degradados artificialmente.

[0129] En el bloque 2008, el aparato aplica una comprobación de integridad al flujo de paquetes descodificados degradados artificialmente.

[0130] En el bloque 2010, el aparato transmite una respuesta, que indica el éxito o el fallo de la comprobación de integridad. En algunos aspectos, la al menos una respuesta transmitida puede incluir una pluralidad de respuestas transmitidas a una tasa de retroalimentación nominal, donde la tasa de retroalimentación nominal es más alta que una tasa de retroalimentación de comprobación de integridad nominal asociada con el flujo de paquetes recibido.

[0131] La FIG. 21 ilustra un proceso 2100 que incluye aspectos adicionales para proporcionar degradación artificial de acuerdo con algunos aspectos de la divulgación. El proceso 2100 puede tener lugar dentro del circuito de procesamiento 1310 (FIG. 13), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 2100 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 2100 puede ser implementado por cualquier aparato adecuado que pueda soportar control de velocidad.

[0132] En el bloque 2102, el aparato transmite y ACK/NACK basándose en un flujo de paquetes degradados artificialmente. Por ejemplo, las operaciones del bloque 2102 pueden corresponder a las operaciones de los bloques 2002 - 2010 de la FIG. 20. Por lo tanto, la velocidad de codificación del enlace puede adaptarse basándose en esta retroalimentación.

[0133] En el bloque 2104, el aparato descodifica el flujo de paquetes recibido para generar datos de salida. En algunos aspectos, el aparato puede descodificar el flujo de paquetes recibido para generar datos de recepción asociados con una tasa de error nominal que es menor que una tasa de error nominal asociada con el flujo de paquetes degradados artificialmente. Como se analiza en el presente documento, la FER del flujo de paquetes recibido puede mejorarse debido a las operaciones del bloque 2102.

[0134] En el bloque 2106, el aparato puede recibir transmisiones adicionales correspondientes al flujo de paquetes, controlando un esquema de modulación y codificación de las transmisiones adicionales de acuerdo con la respuesta transmitida. Por lo tanto, el MCS en el enlace puede adaptarse más basándose en la retroalimentación artificial.

[0135] En el bloque 2108, el aparato puede recibir transmisiones adicionales correspondientes al flujo de paquetes, controlando una potencia de transmisión de las transmisiones adicionales de acuerdo con la respuesta transmitida. Por lo tanto, la potencia de transmisión utilizada en el enlace puede adaptarse más basándose en la retroalimentación artificial.

[0136] La FIG. 22 es una ilustración de un aparato 2200 (por ejemplo, que incluye la funcionalidad del dispositivo

de transmisión) configurado de acuerdo con uno o más aspectos de la divulgación. El aparato 2200 incluye una interfaz de comunicación (por ejemplo, al menos un transceptor) 2202, un medio de almacenamiento 2204, una interfaz de usuario 2206, una memoria 2208 y un circuito de procesamiento 2210. La interfaz de comunicación 2202 incluye un transmisor 2214 y un receptor 2216. La memoria 2208 puede representar uno o más dispositivos de memoria. Como se indica, la memoria 2208 puede mantener información de velocidad 2218 junto con otra información usada por el aparato 2200. En algunas implementaciones, la memoria 2208 y el medio de almacenamiento 2204 se implementan como un componente de memoria común. La memoria 2208 también se puede usar para almacenar datos que se manipulan mediante el circuito de procesamiento 2210 o algún otro componente del aparato 2200. La funcionalidad general de estos componentes es similar a la funcionalidad de los componentes correspondientes descritos anteriormente junto con la FIG. 13.

[0137] De acuerdo con al menos un ejemplo del aparato 2200, el circuito de procesamiento 2210 puede incluir uno o más de un módulo para transmitir un flujo de paquetes 2220, un módulo para recibir retroalimentación 2222 y un módulo para implementar el control de velocidad 2224.

[0138] El módulo para transmitir un flujo de paquetes 2220 puede incluir circuitos y/o programación (por ejemplo, código para transmitir un flujo de paquetes 2226 almacenado en el medio de almacenamiento 2204) adaptados para realizar varias funciones relacionadas, por ejemplo, con la transmisión de paquetes en un enlace inalámbrico. Inicialmente, el módulo para transmitir un flujo de paquetes 2220 obtiene datos para transmitir. Por ejemplo, el módulo para transmitir un flujo de paquetes 2220 puede obtener estos datos directamente de un componente del aparato (por ejemplo, la memoria 2208 o algún otro componente). En algunas implementaciones, el módulo para transmitir un flujo de paquetes 2220 procesa (por ejemplo, codifica) los datos a transmitir. El módulo para transmitir un flujo de paquetes 2220 hace que se transmitan los datos. Por ejemplo, el módulo para transmitir un flujo de paquetes 2220 puede pasar los datos al transmisor 2214.

[0139] El módulo para recibir retroalimentación 2222 puede incluir circuitos y/o programación (por ejemplo, código para recibir retroalimentación 2228 almacenado en el medio de almacenamiento 2204) adaptados para realizar varias funciones relacionadas, por ejemplo, con la recepción de retroalimentación asociada con un flujo de paquetes. Inicialmente, el módulo para recibir retroalimentación 2222 obtiene los datos recibidos. Por ejemplo, el módulo para recibir retroalimentación 2222 puede obtener estos datos directamente de un componente del aparato (por ejemplo, el receptor 2216 o algún otro componente). En algunas implementaciones, el módulo para recibir retroalimentación 2222 procesa (por ejemplo, descodifica) los datos recibidos. A continuación, el módulo para recibir retroalimentación 2222 envía los datos recibidos (por ejemplo, almacena los datos en la memoria 2208 o envía los datos a otro componente del aparato 2202).

[0140] El módulo para implementar control de velocidad 2224 puede incluir circuitos y/o programación (por ejemplo, código para implementar control de velocidad 2230 almacenado en el medio de almacenamiento 2204) adaptados para realizar varias funciones relacionadas, por ejemplo, con la descodificación de un flujo de paquetes. En algunas implementaciones, el módulo para implementar el control de velocidad 2224 obtiene información a descodificar, descodifica la información de acuerdo con un algoritmo de descodificación designado y envía información descodificada.

[0141] Como se mencionó anteriormente, los programas almacenados por el medio de almacenamiento 2204, cuando son ejecutados por el circuito de procesamiento 2210, hacen que el circuito de procesamiento 2210 realice una o más de las diversas funciones y/u operaciones de proceso descritas en el presente documento. Por ejemplo, el medio de almacenamiento 2204 puede incluir uno o más del código para transmitir un flujo de paquetes 2226, el código para recibir retroalimentación 2228 y el código para implementar el control de velocidad 2230.

[0142] La FIG. 23 ilustra un proceso 2300 para proporcionar control de velocidad basándose en retroalimentación de degradación artificial de acuerdo con algunos aspectos de la divulgación. El proceso 2300 puede tener lugar dentro del circuito de procesamiento 2210 (FIG. 22), que puede ubicarse en un AP, un UE o algún otro aparato adecuado. En otro aspecto, el proceso 2300 puede implementarse mediante cualquiera de los UE 130-140 o cualquiera de los AP 142-146 ilustrados en la FIG. 1. Por supuesto, en diversos aspectos dentro del alcance de la presente divulgación, el proceso 2300 puede ser implementado por cualquier aparato adecuado que pueda soportar control de velocidad.

[0143] En el bloque 2302, un aparato transmite un flujo de paquetes que incluye una pluralidad de paquetes en un enlace inalámbrico. En el bloque 2304, el aparato recibe retroalimentación que indica un éxito o fallo de una comprobación de integridad aplicada a una versión degradada de la pluralidad de paquetes. En el bloque 2306, el aparato implementa control de velocidad de acuerdo con la retroalimentación.

Conclusión

[0144] Aunque los aspectos, disposiciones e implementaciones analizados anteriormente se analizan con detalles y particularidad específicos, uno o más de los componentes, operaciones, rasgos característicos y/o funciones ilustrados en una o más de las FIGS. 5, 7, 9, 10, 12, 14 - 16, 18, 20, 21 o 23 se pueden reorganizar y/o

combinar en un único componente, operación, rasgo característico o función o incorporarse en varios componentes, operaciones o funciones. Elementos, componentes, operaciones y/o funciones adicionales también se pueden añadir o no utilizarse sin apartarse de las enseñanzas del presente documento. El aparato, los dispositivos y/o los componentes ilustrados en una o más de las FIGS. 1, 2, 4, 8, 11, 13, 17, 19 o 22 se pueden configurar para realizar o emplear uno o más de los procedimientos, rasgos característicos, parámetros u operaciones descritos en una o más de las FIGS. 5, 7, 9, 10, 12, 14 - 16, 18, 20, 21 o 23. Los algoritmos novedosos descritos en el presente documento también se pueden implementar eficazmente en software y/o integrarse en hardware.

[0145] Además, debe observarse que al menos algunas implementaciones se han descrito como un proceso que se representa como un organigrama, un diagrama de flujo, un diagrama estructural o un diagrama de bloques. Aunque un organigrama puede describir las operaciones como un proceso secuencial, muchas de las operaciones se pueden realizar en paralelo o simultáneamente. Además, el orden de las operaciones se puede reorganizar. Un procedimiento termina cuando se acaban sus operaciones. Un procedimiento puede corresponder a un procedimiento, una función, un procedimiento, una subrutina, un subprograma, etc. Cuando un procedimiento corresponde a una función, su finalización corresponde a un retorno de la función a la función de llamada o a la función principal. Los diversos procedimientos descritos en el presente documento pueden implementarse parcial o totalmente mediante programas (por ejemplo, instrucciones y/o datos) que pueden almacenarse en un medio de almacenamiento legible por máquina, legible por ordenador y/o legible por procesador, y ejecutarse por uno o más procesadores, máquinas y/o dispositivos.

[0146] Se entenderá que el orden o jerarquía específicos de las etapas en los procedimientos divulgados es una ilustración de procedimientos a modo de ejemplo. Basándose en las preferencias de diseño, se entiende que se puede reorganizar el orden o jerarquía específicos de las etapas en los procedimientos. Las reivindicaciones adjuntas del procedimiento presentan elementos de las diversas etapas en un orden de muestra y no prevén limitarse al orden o jerarquía específico presentado a menos que se mencione específicamente en las mismas.

[0147] Los expertos en la técnica apreciarán además que los diversos bloques lógicos, módulos, circuitos y operaciones de algoritmo ilustrativos descritos en relación con los aspectos divulgados en el presente documento pueden implementarse como hardware, software, firmware, middleware, microcódigo o cualquier combinación de los mismos. Para ilustrar claramente esta intercambiabilidad, anteriormente se han descrito en general diversos componentes, bloques, módulos, circuitos y operaciones ilustrativos, en términos de su funcionalidad. Que dicha funcionalidad se implemente como hardware o software depende de las restricciones de aplicación y diseño particulares impuestas al sistema global.

[0148] Las enseñanzas del presente documento se pueden incorporar a (por ejemplo, implementar dentro de o realizar mediante) una variedad de aparatos. En algunos aspectos, un aparato inalámbrico implementado de acuerdo con las enseñanzas del presente documento puede comprender un punto de acceso o un terminal de acceso.

[0149] Por ejemplo, un terminal de acceso puede comprender, implementarse como o conocerse como, un equipo de usuario, una estación de abonado, una unidad de abonado, una estación móvil, un móvil, un nodo móvil, una estación remota, un terminal remoto, un terminal de usuario, un agente de usuario, un dispositivo de usuario o con alguna otra terminología. En algunas implementaciones, un terminal de acceso puede comprender un teléfono móvil, un teléfono sin cable, un teléfono de protocolo de inicio de sesión (SIP), una estación de bucle local inalámbrico (WLL), un asistente digital personal (PDA), un dispositivo manual que tiene capacidad de conexión inalámbrica o algún otro dispositivo de procesamiento adecuado conectado a un módem inalámbrico. En consecuencia, uno o más aspectos enseñados en el presente documento se pueden incorporar a un teléfono (por ejemplo, un teléfono móvil o un teléfono inteligente), un ordenador (por ejemplo, un ordenador portátil), una *tablet*, un dispositivo de comunicación portátil, un dispositivo informático portátil (por ejemplo, un asistente de datos personal), un dispositivo de entretenimiento (por ejemplo, un dispositivo de música, un dispositivo de vídeo o una radio por satélite), un dispositivo de sistema de posicionamiento global, una cámara, un dispositivo informático para llevar puesto (por ejemplo, un teléfono inteligente, un controlador de salud o fitness, etc.), un aparato, un sensor, una máquina expendedora, o cualquier otro dispositivo adecuado que está configurado para comunicarse a través de un medio inalámbrico.

[0150] Un punto de acceso puede comprender, implementarse como, o conocerse como, NodoB, eNodoB, controlador de red de radio (RNC), estación base (BS), estación base de radio (RBS), controlador de estación base (BSC), estación transceptora base (BTS), función transceptora (TF), transceptor de radio, encaminador de radio, conjunto de servicios básicos (BSS), conjunto de servicios extendidos (ESS), macrocélula, macronodo, eNB propio (HeNB), femtocélula, femtonodo, piconodo o alguna otra terminología similar.

[0151] En algunos aspectos, un aparato (por ejemplo, un punto de acceso) puede comprender un nodo de acceso para un sistema de comunicación. Dicho nodo de acceso puede proporcionar, por ejemplo, conectividad para o a una red (por ejemplo, una red de área amplia, tal como Internet o una red celular) por medio de un enlace de comunicación alámbrica o inalámbrica a la red. En consecuencia, un nodo de acceso puede permitir que otro nodo

(por ejemplo, un terminal de acceso) acceda a una red o a alguna otra funcionalidad. Además, se debe apreciar que uno o ambos nodos pueden ser portátiles o, en algunos casos, relativamente no portátiles.

5 **[0152]** Asimismo, se debe apreciar que un aparato inalámbrico puede ser capaz de transmitir y/o recibir información de manera no inalámbrica (por ejemplo, por medio de una conexión alámbrica). Por tanto, un receptor y un transmisor como se analiza en el presente documento pueden incluir componentes de interfaz de comunicación apropiados (por ejemplo, componentes de interfaz eléctricos u ópticos) para comunicarse por medio de un medio no inalámbrico.

10 **[0153]** En algunos aspectos, un aparato o cualquier componente de un aparato puede configurarse para (o puede funcionar o adaptarse para) proporcionar la funcionalidad que se enseña en el presente documento. Esto se puede lograr, por ejemplo: manufacturando (por ejemplo, fabricando) el aparato o componente de modo que proporcione la funcionalidad; programando el aparato o componente para que proporcione la funcionalidad; o mediante el uso de alguna otra técnica de implementación adecuada. Como otro ejemplo, se puede fabricar un circuito integrado para proporcionar la funcionalidad requerida. Como otro ejemplo, se puede fabricar un circuito integrado para prestar soporte a la funcionalidad requerida y luego configurarse (por ejemplo, mediante programación) para proporcionar la funcionalidad requerida. Como otro ejemplo más, un circuito procesador puede ejecutar código para proporcionar la funcionalidad requerida.

20 **[0154]** Dentro de la presente divulgación, la expresión "a modo de ejemplo" se usa para significar que "sirve de ejemplo, caso o ilustración". Cualquier implementación o aspecto descrito en el presente documento como "a modo de ejemplo" no se debe interpretar necesariamente como preferente o ventajoso con respecto a otros aspectos de la divulgación. Asimismo, el término "aspectos" no requiere que todos los aspectos de la divulgación incluyan el rasgo característico, ventaja o modo de funcionamiento analizados.

25 **[0155]** El término "acoplado" se usa en el presente documento para referirse al acoplamiento directo o indirecto entre dos objetos. Por ejemplo, si el objeto A toca físicamente el objeto B, y el objeto B toca el objeto C, entonces los objetos A y C todavía se pueden considerar acoplados entre sí, incluso si no se tocan físicamente entre sí directamente. Por ejemplo, un primer chip se puede acoplar a un segundo chip en un encapsulado incluso aunque el primer chip nunca esté físicamente en contacto directo con el segundo chip.

30 **[0156]** Los términos "circuito" y "circuitos" se usan ampliamente, y pretenden incluir tanto implementaciones en hardware de dispositivos eléctricos como conductores que, cuando se conectan y configuran, posibilitan el cumplimiento de las funciones descritas en la presente divulgación, sin limitación en cuanto al tipo de circuitos electrónicos, así como implementaciones en software de información e instrucciones que, cuando son ejecutadas por un procesador, posibilitan el cumplimiento de las funciones descritas en la presente divulgación.

35 **[0157]** A menos que se exprese de otro modo específicamente, el término "algunos/as" se refiere a uno o más. Una frase que hace referencia a "al menos uno de" una lista de elementos se refiere a cualquier combinación de esos elementos, incluyendo elementos individuales. Como ejemplo, "al menos uno de: a, b o c" pretende cubrir: a; b; c; a y b; a y c; b y c; a, b y c; 2a, 2b; etc.

40 **[0158]** Se debe entender que cualquier referencia a un elemento en el presente documento usando una designación tal como "primero", "segundo", etc., no limita en general la cantidad ni el orden de esos elementos. En su lugar, estas designaciones se pueden usar en el presente documento como un procedimiento conveniente de diferenciación entre dos o más elementos o casos de un elemento. Por tanto, una referencia a un primer y un segundo elementos no significa que solo se puedan emplear dos elementos o que el primer elemento deba preceder al segundo elemento de alguna manera. Asimismo, a menos que se establezca de otro modo, un conjunto de elementos puede comprender uno o más elementos.

45 **[0159]** Los diversos rasgos característicos asociados a los ejemplos descritos en el presente documento y mostrados en los dibujos adjuntos pueden implementarse en diferentes ejemplos e implementaciones sin apartarse del alcance de la presente divulgación. Por lo tanto, aunque determinadas estructuras y disposiciones específicas se han descrito y mostrado en los dibujos adjuntos, dichos aspectos son meramente ilustrativos y no limitan el alcance de la divulgación, puesto que otras diversas adiciones y modificaciones a, y omisiones de, los aspectos descritos resultarán evidentes para los expertos en la técnica. Basándose en las enseñanzas del presente documento, un experto en la técnica debería apreciar que un aspecto divulgado en el presente documento se puede implementar independientemente de cualquier otro aspecto, y que dos o más de estos aspectos se pueden combinar de diversas maneras.

50 **[0160]** Diversas modificaciones de estos aspectos resultarán fácilmente evidentes para los expertos en la técnica, y los principios genéricos definidos en el presente documento se pueden aplicar a otros aspectos. Por tanto, las reivindicaciones no contemplan limitarse a los aspectos mostrados en el presente documento, sino que se les ha de conceder el alcance total compatible con el lenguaje de las reivindicaciones, en el que la referencia a un elemento en singular no está prevista para significar "uno y solo uno", a no ser que así se indique de forma específica, sino más bien "uno o más". Todos los equivalentes estructurales y funcionales de los elementos de los

diversos aspectos descritos a lo largo de esta divulgación, que son conocidos o que lleguen a ser conocidos posteriormente por los medianamente expertos en la técnica, están concebidos para ser abarcados por las reivindicaciones.

REIVINDICACIONES

1. Un aparato (1300) para comunicación inalámbrica, que comprende:

- 5 al menos un procesador (1310); y
una memoria (1308) acoplada al al menos un procesador,
10 en el que el al menos un procesador está configurado para:
transmitir un primer flujo de paquetes en un primer enlace;
transmitir un segundo flujo de paquetes en un segundo enlace, con el segundo flujo de paquetes
15 que comprende paquetes duplicados de paquetes transmitidos en el primer flujo de paquetes;
implementar control de velocidad en el primer enlace;
implementar control de velocidad en el segundo enlace; y
20 retransmitir un primer paquete si la retroalimentación correspondiente a la transmisión del primer
paquete en el primer flujo, y la retroalimentación correspondiente a la transmisión de una versión
duplicada del primer paquete en el segundo flujo indican un fallo de una comprobación de
integridad respectiva,
25 en el que el control de velocidad en el primer enlace es independiente del control de velocidad
en el segundo enlace y el control de velocidad en el segundo enlace es independiente del control
de velocidad en el primer enlace; y

caracterizado por que:

- 30 el control de velocidad en el primer enlace comprende establecer al menos un parámetro
de control de velocidad del primer enlace de acuerdo con la retroalimentación que indica el
éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al
primer flujo de paquetes; y
35 el control de velocidad en el segundo enlace comprende establecer al menos un parámetro
de control de velocidad del segundo enlace de acuerdo con la retroalimentación que indica
el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al
segundo flujo de paquetes.
40

2. El aparato según la reivindicación 1, en el que:

- 45 el al menos un parámetro de control de velocidad del primer enlace comprende al menos uno de un
esquema de modulación del primer enlace, un esquema de codificación del primer enlace o una potencia
de transmisión del primer enlace; y
el al menos un parámetro de control de velocidad del segundo enlace comprende al menos uno de un
esquema de modulación del segundo enlace, un esquema de codificación del segundo enlace o una
potencia de transmisión del segundo enlace.
50

3. El aparato según la reivindicación 1, en el que el al menos un procesador está configurado además para:

- retransmitir paquetes para el primer y segundo enlaces a una primera velocidad nominal,
55 en el que la primera velocidad nominal es menor que la tasa de fallo de paquete nominal en el primer
enlace y la primera velocidad nominal es menor que la tasa de fallo de paquete nominal en el segundo
enlace.

4. El aparato según la reivindicación 1, en el que:

- 60 el primer enlace se transmite a través de una primera frecuencia portadora; y
el segundo enlace se transmite a través de una segunda frecuencia portadora diferente de la primera
frecuencia portadora.
65

5. El aparato según la reivindicación 1, en el que:

el primer enlace se transmite utilizando una primera antena; y

el segundo enlace se transmite utilizando una segunda antena diferente de la primera antena.

5

6. Un procedimiento (1400) de comunicación inalámbrica, que comprende:

transmitir (1402) un primer flujo de paquetes en un primer enlace; y

10

transmitir (1404) un segundo flujo de paquetes en un segundo enlace, con el segundo flujo de paquetes que comprende paquetes duplicados de paquetes transmitidos en el primer flujo de paquetes;

implementar (1406) control de velocidad en el primer enlace;

15

implementar (1408) control de velocidad en el segundo enlace; y

retransmitir un primer paquete si la retroalimentación correspondiente a la transmisión del primer paquete en el primer flujo, y la retroalimentación correspondiente a la transmisión de una versión duplicada del primer paquete en el segundo flujo indican un fallo de una comprobación de integridad respectiva,

20

en el que el control de velocidad en el primer enlace es independiente del control de velocidad en el segundo enlace y el control de velocidad en el segundo enlace es independiente del control de velocidad en el primer enlace; y

25

caracterizado por que:

el control de velocidad en el primer enlace comprende establecer al menos un parámetro de control de velocidad del primer enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al primer flujo de paquetes; y

30

el control de velocidad en el segundo enlace comprende establecer al menos un parámetro de control de velocidad del segundo enlace de acuerdo con la retroalimentación que indica el éxito o el fallo de una comprobación de integridad de los paquetes correspondientes al segundo flujo de paquetes.

35

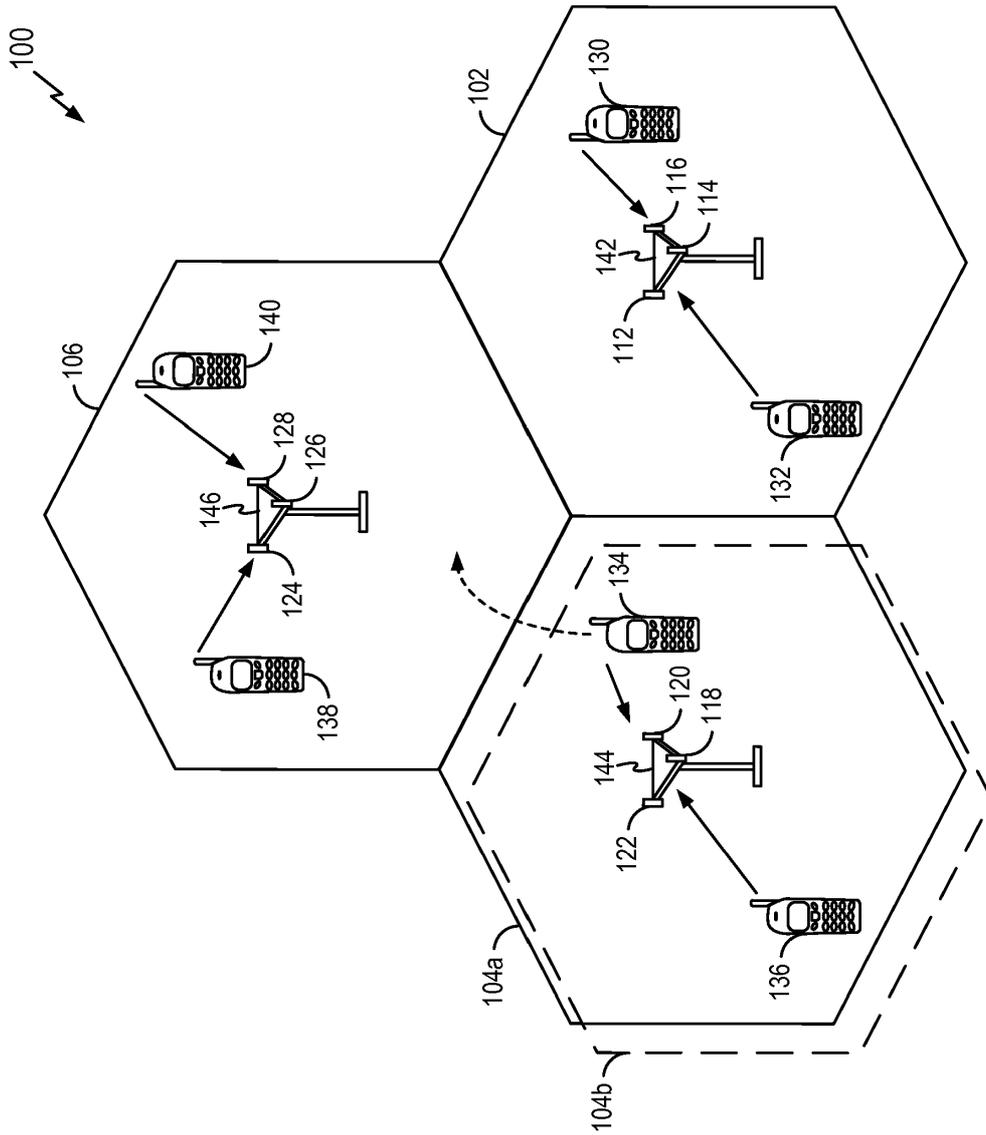


FIG. 1

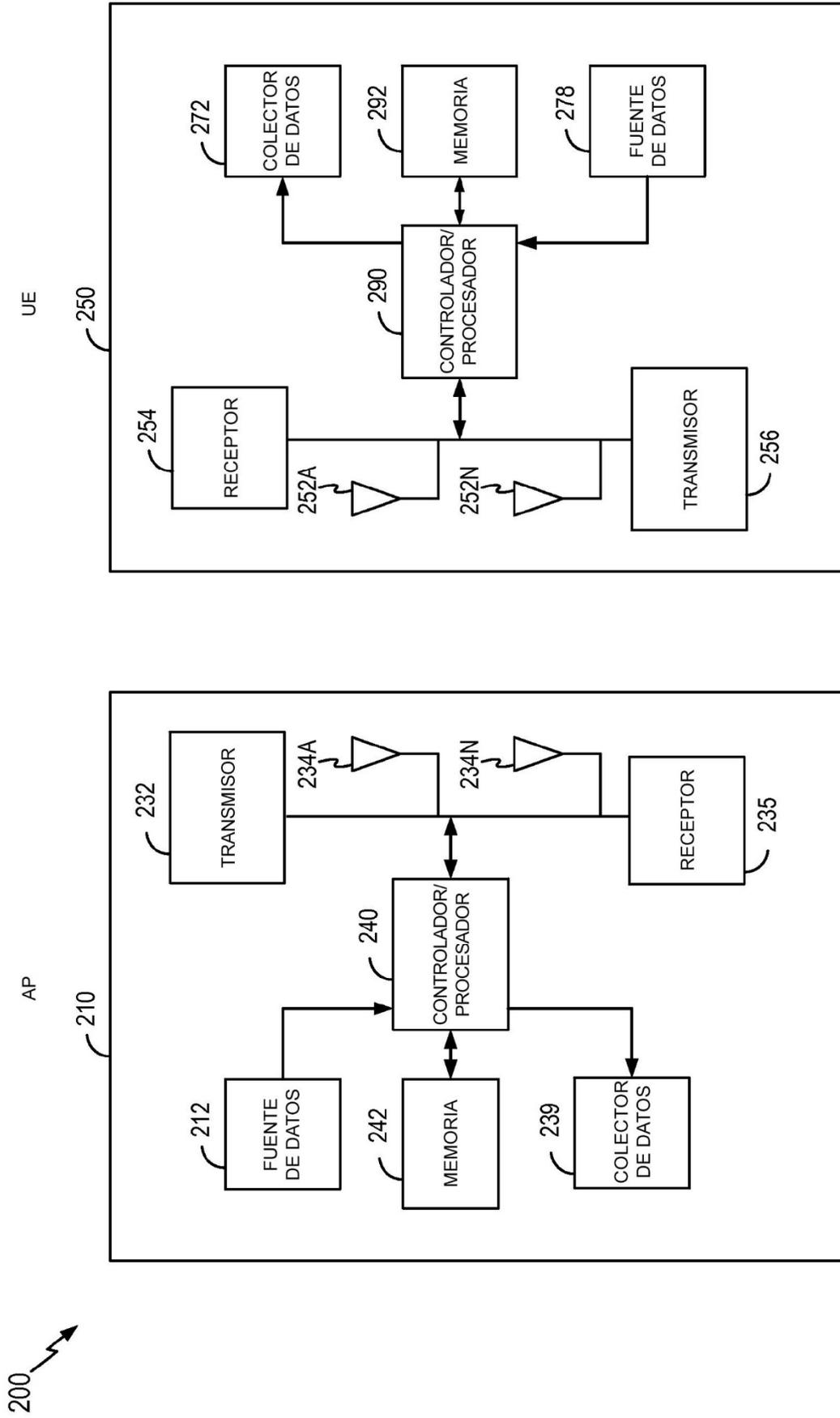


FIG. 2

300 ↗

↓
AJUSTAR EL TRANSMISOR PARA CUMPLIR UN CRC OBJETIVO

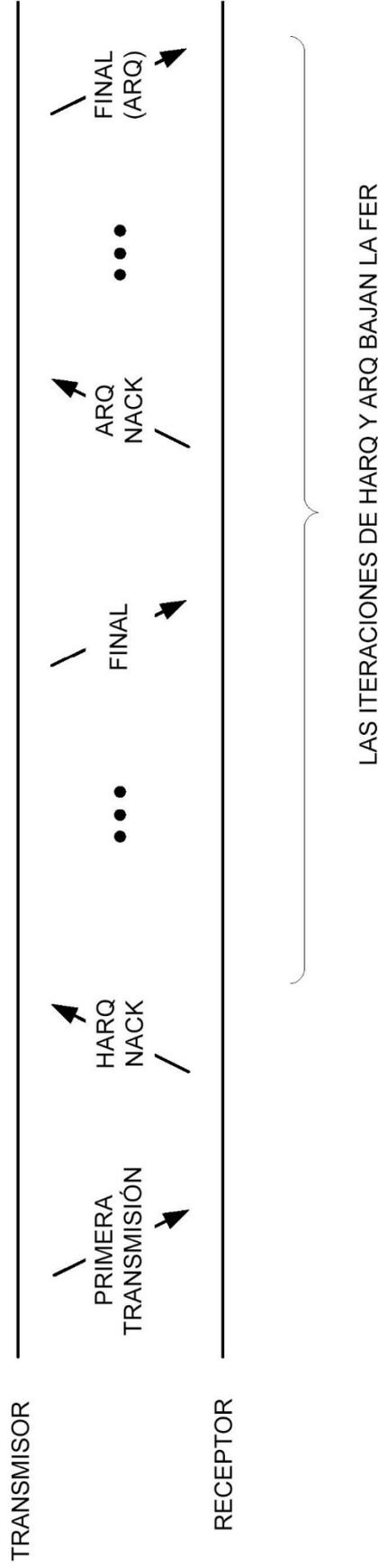


FIG. 3

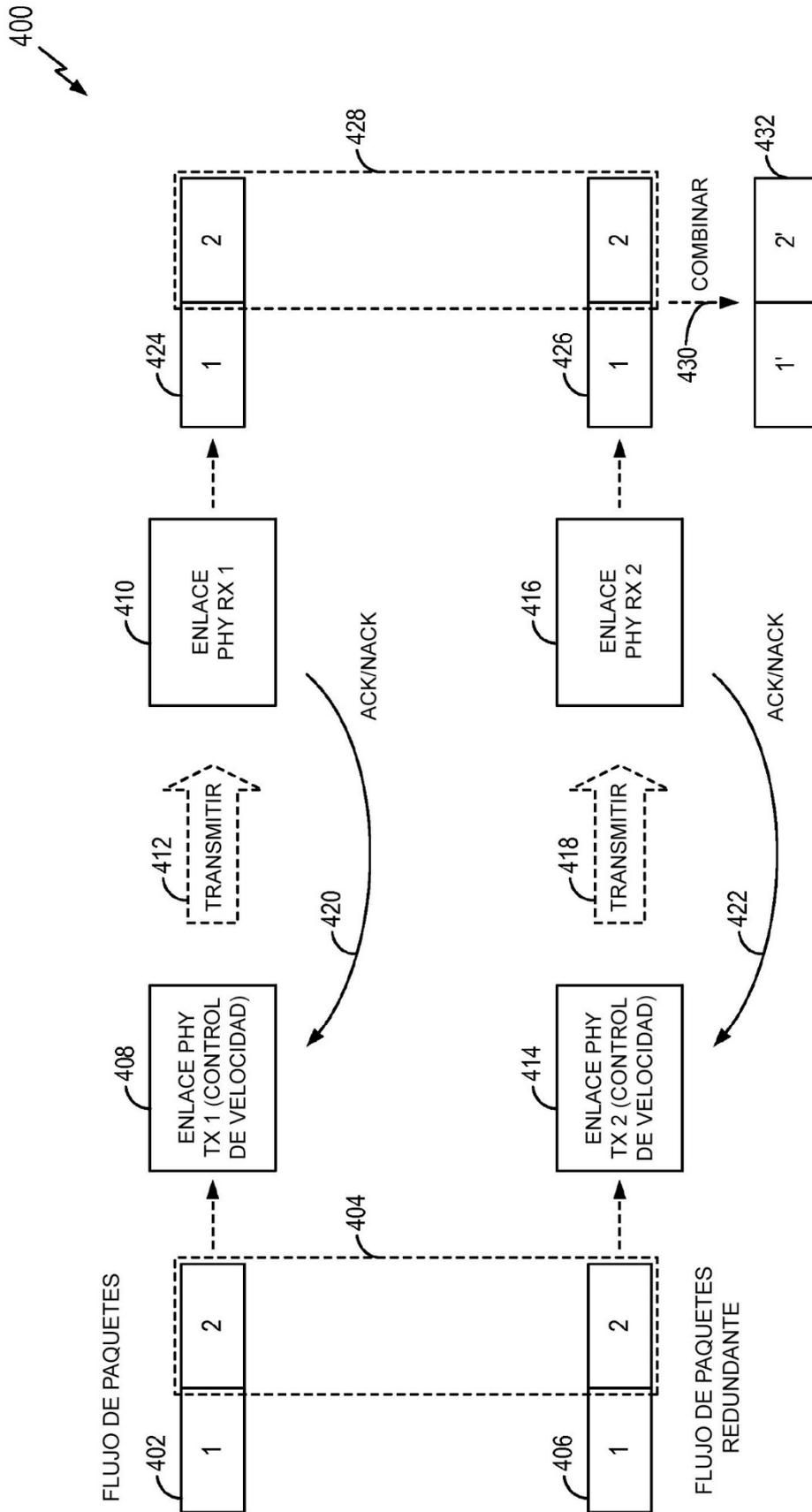


FIG. 4

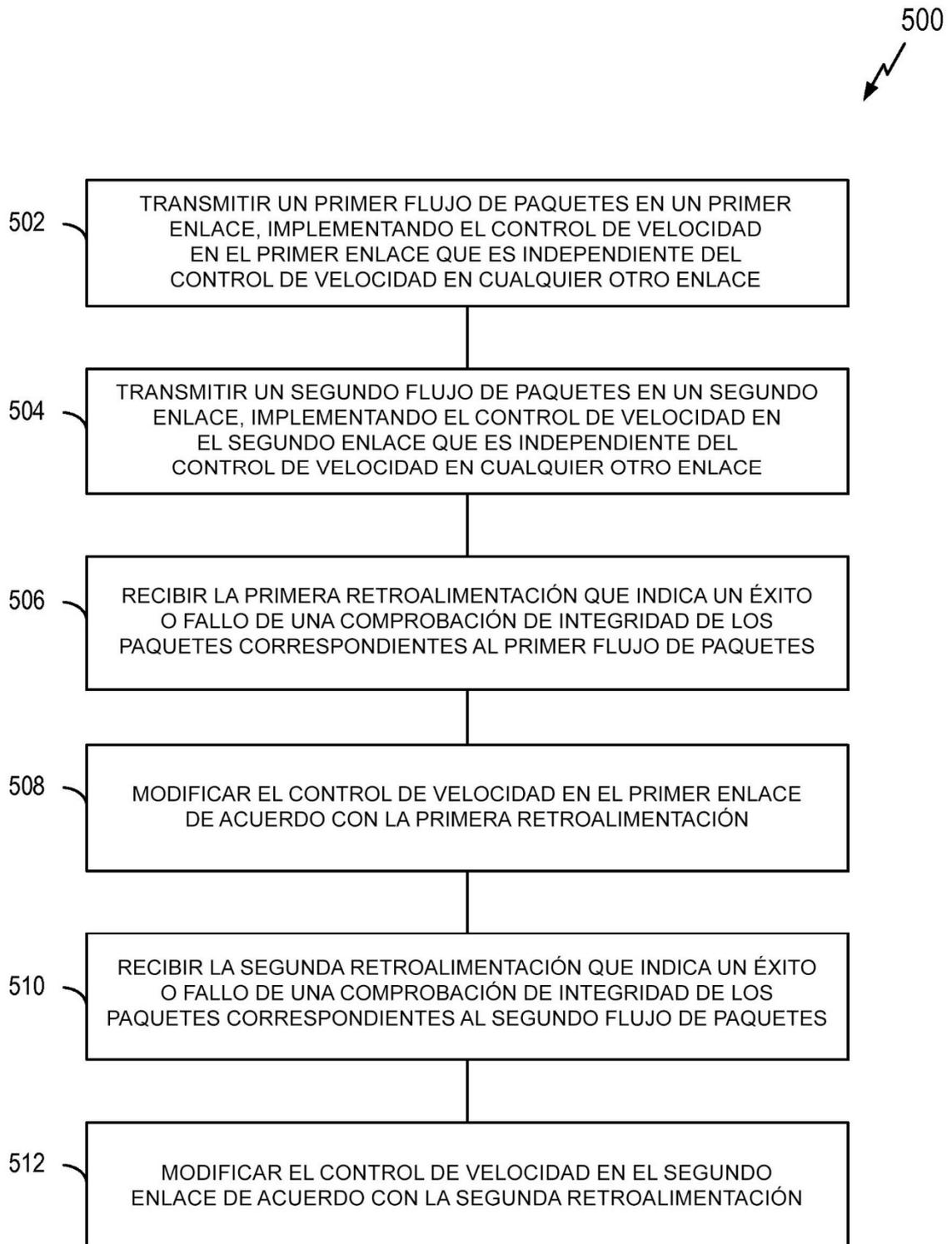


FIG. 5

600 ↗

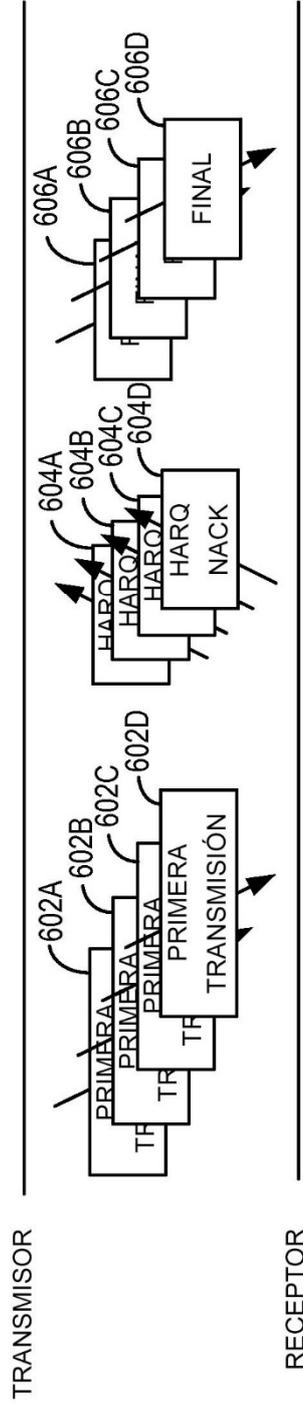


FIG. 6

700 ↙



FIG. 7

800 ↘

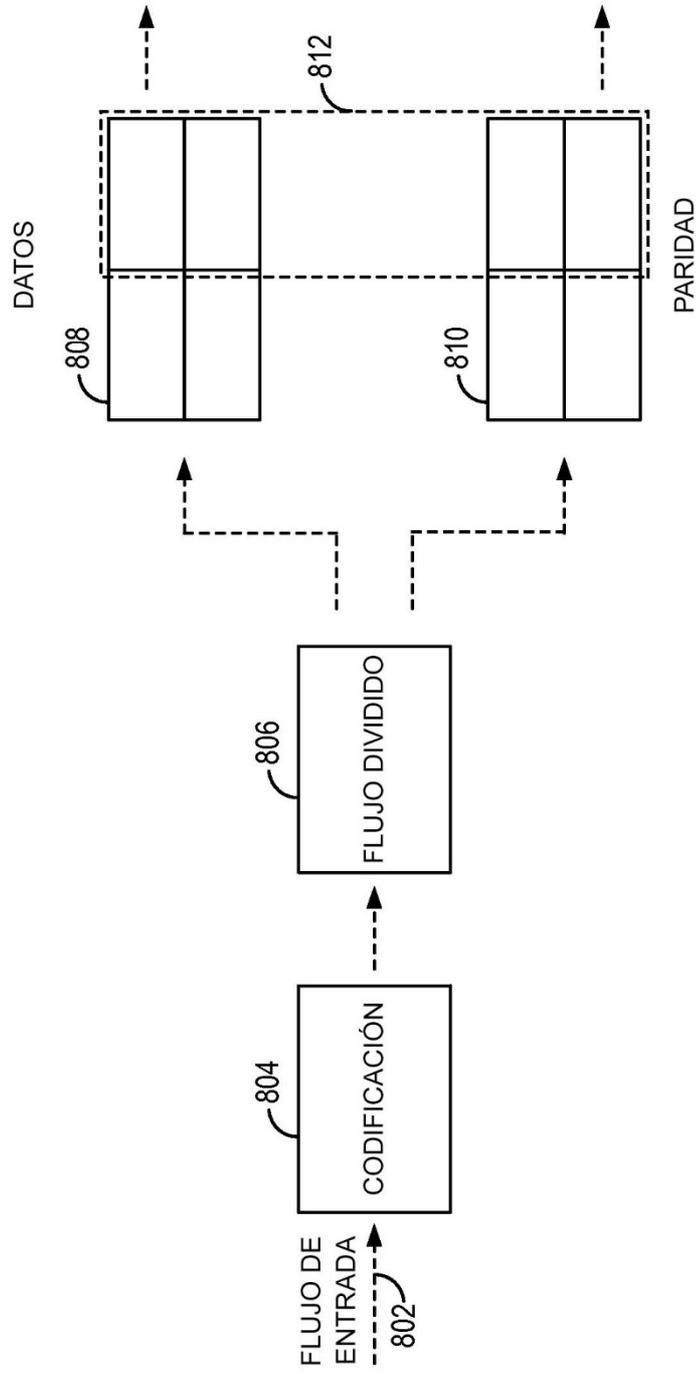


FIG. 8

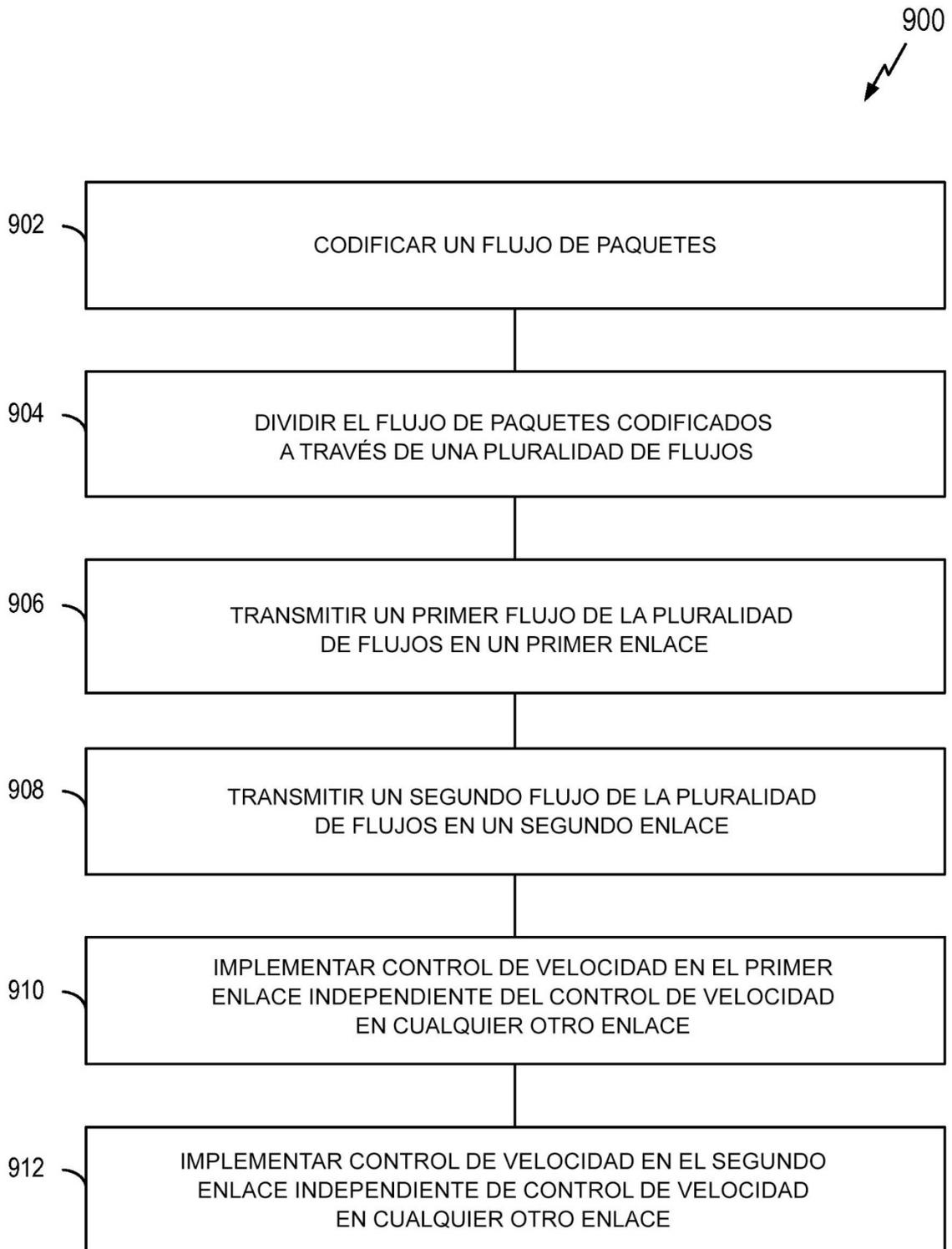


FIG. 9

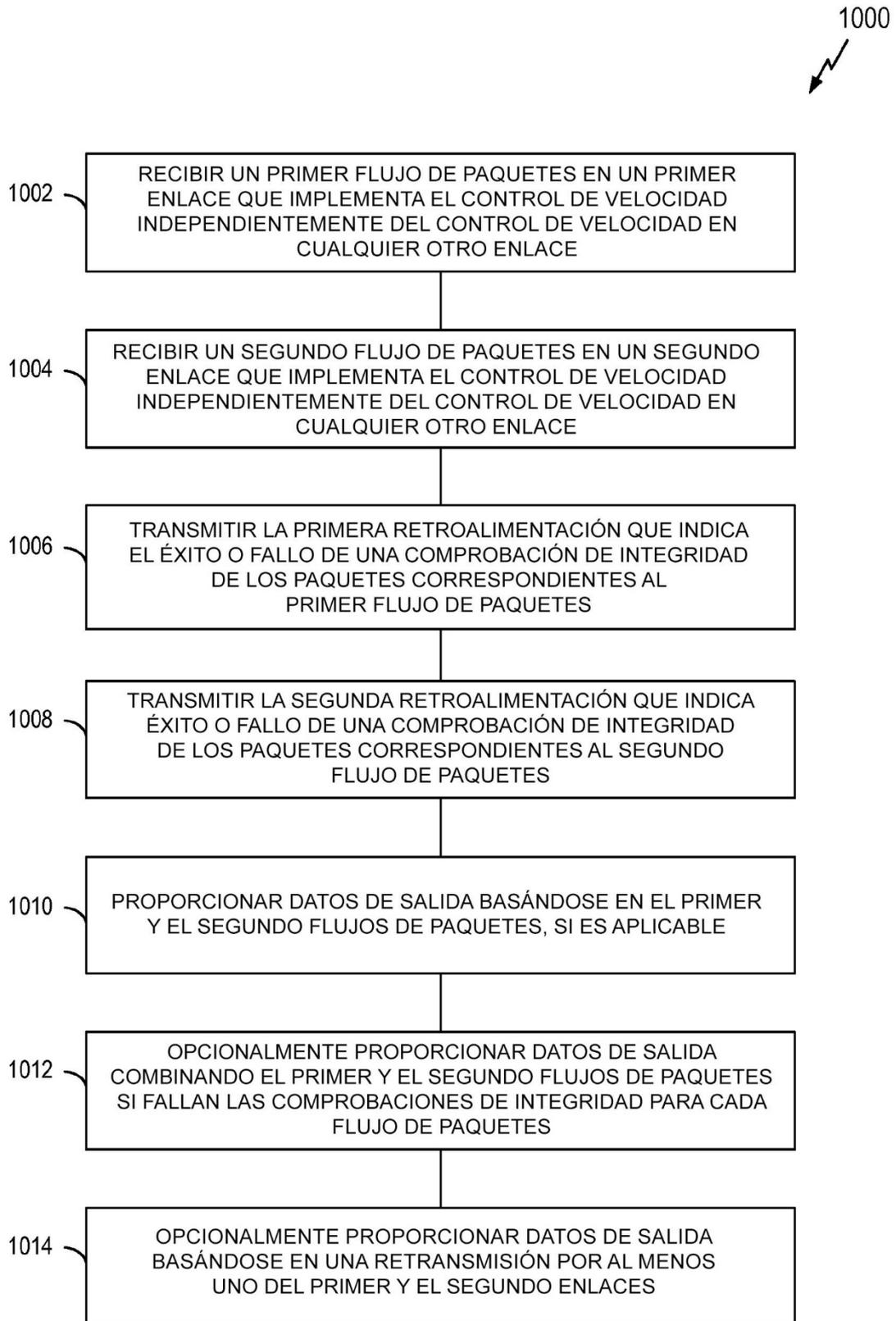


FIG. 10

1100 ↘

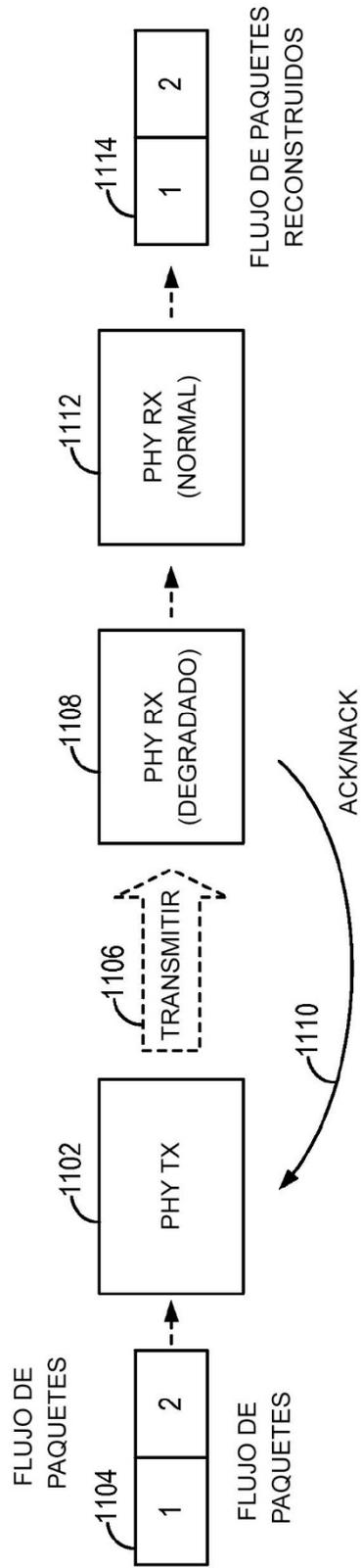


FIG. 11

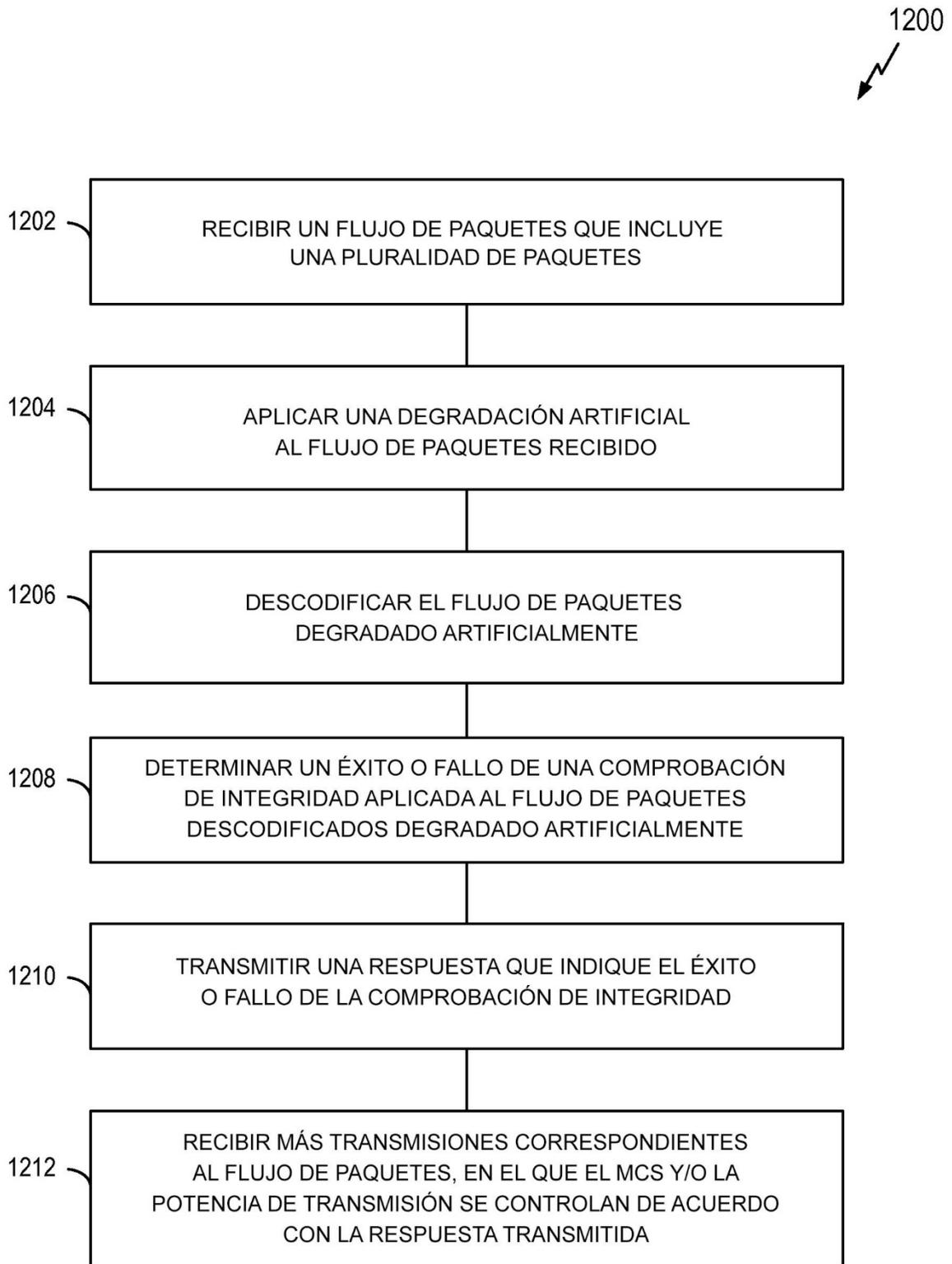


FIG. 12

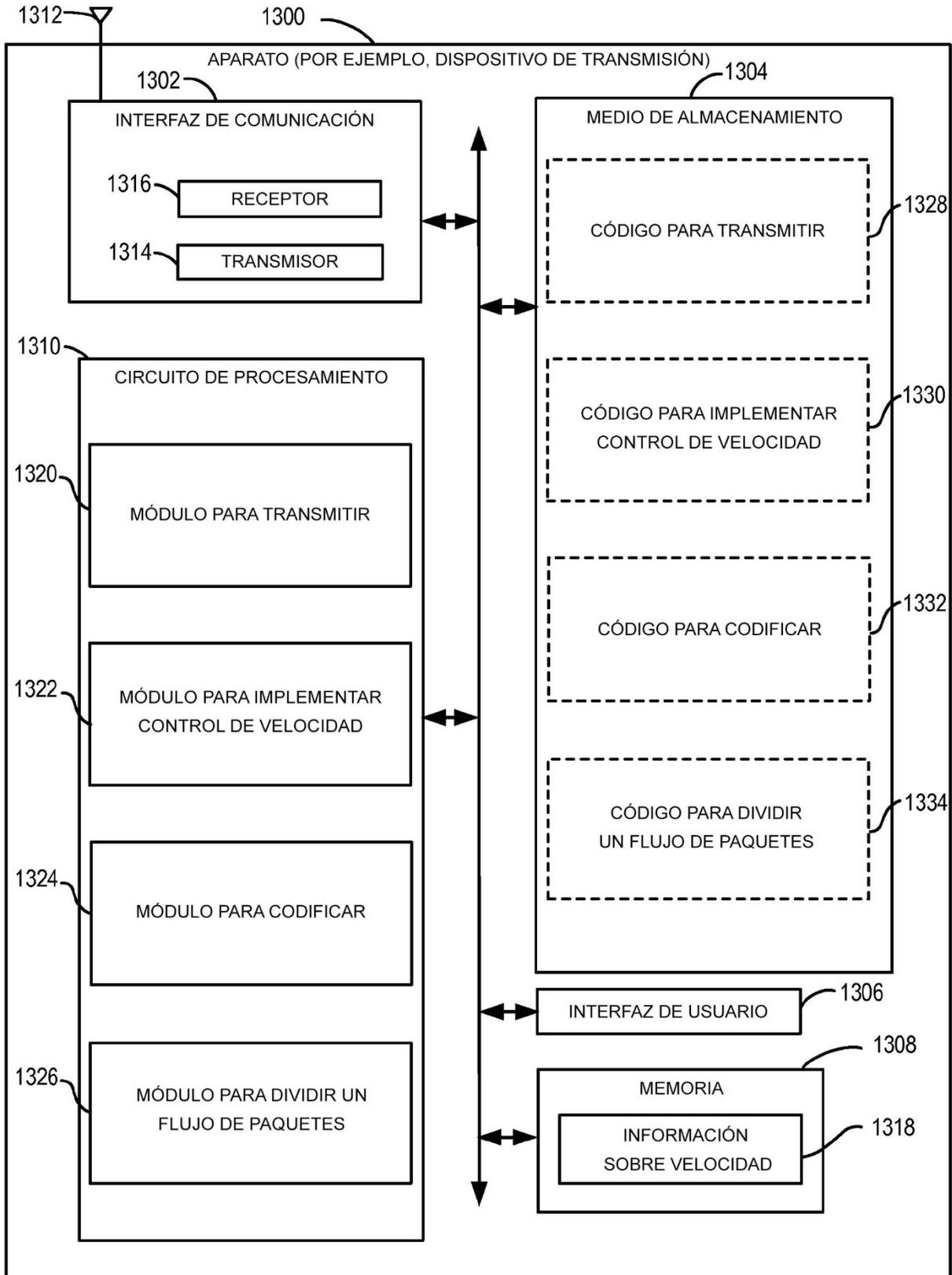


FIG. 13

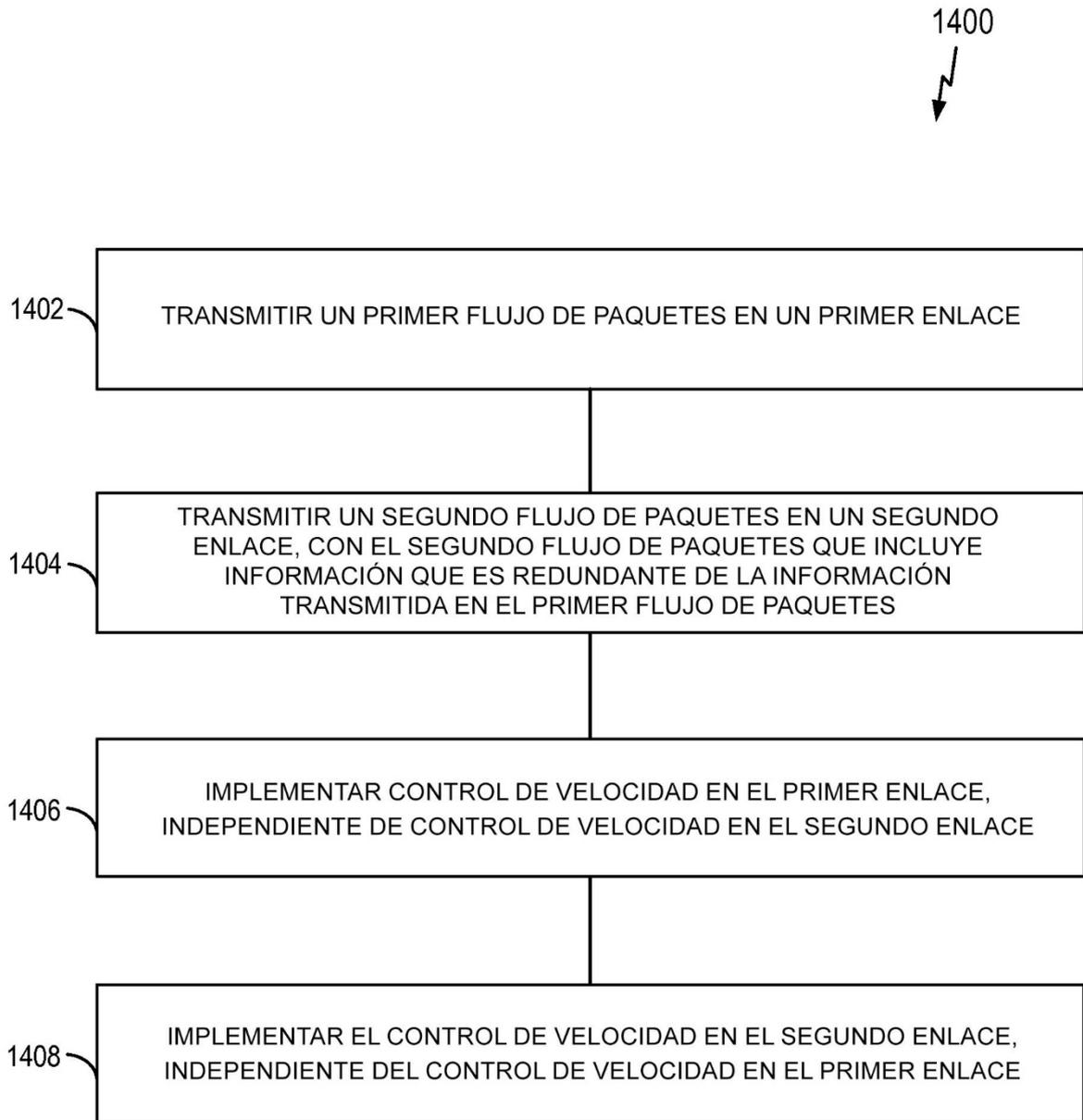


FIG. 14

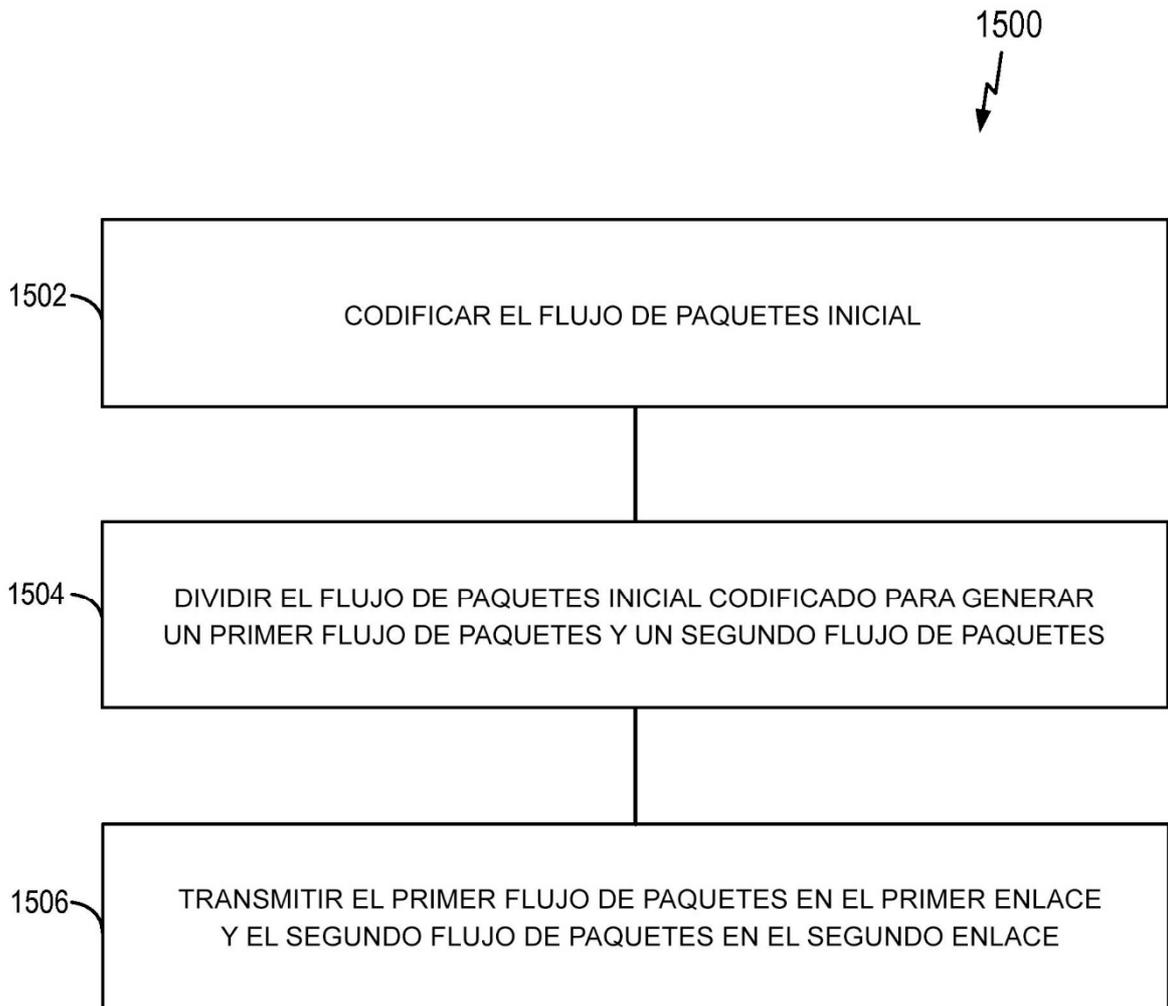


FIG. 15

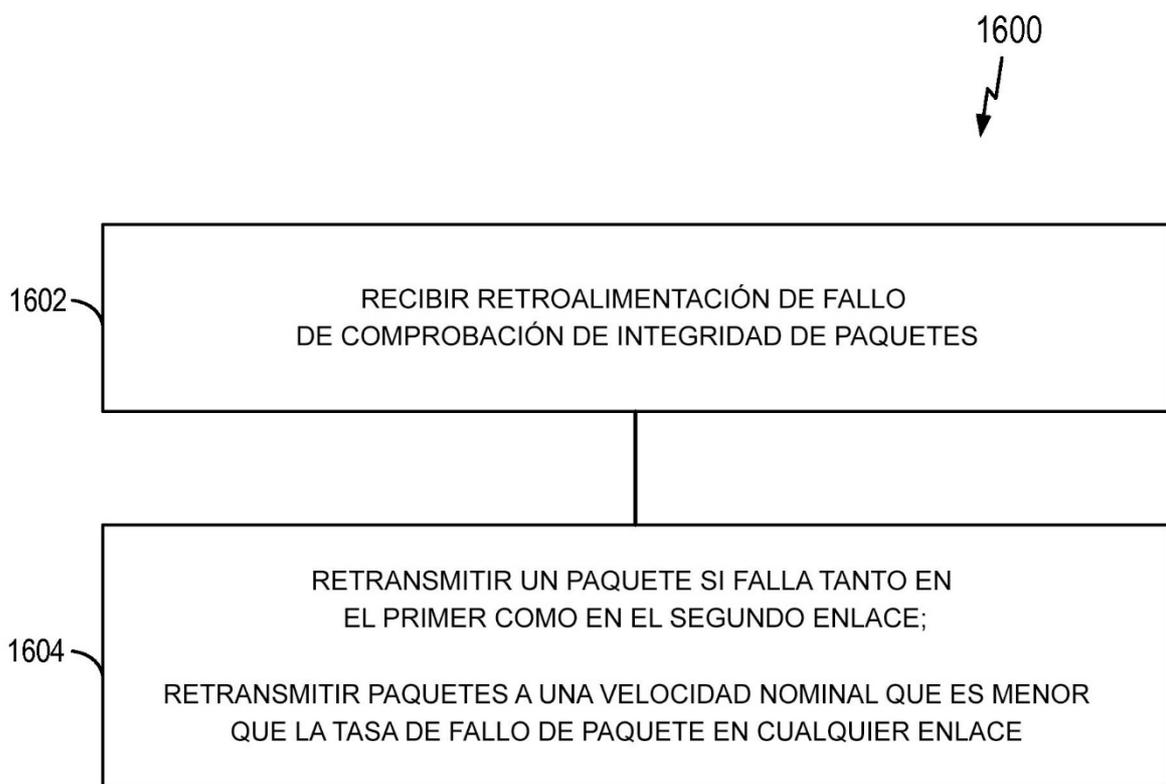


FIG. 16

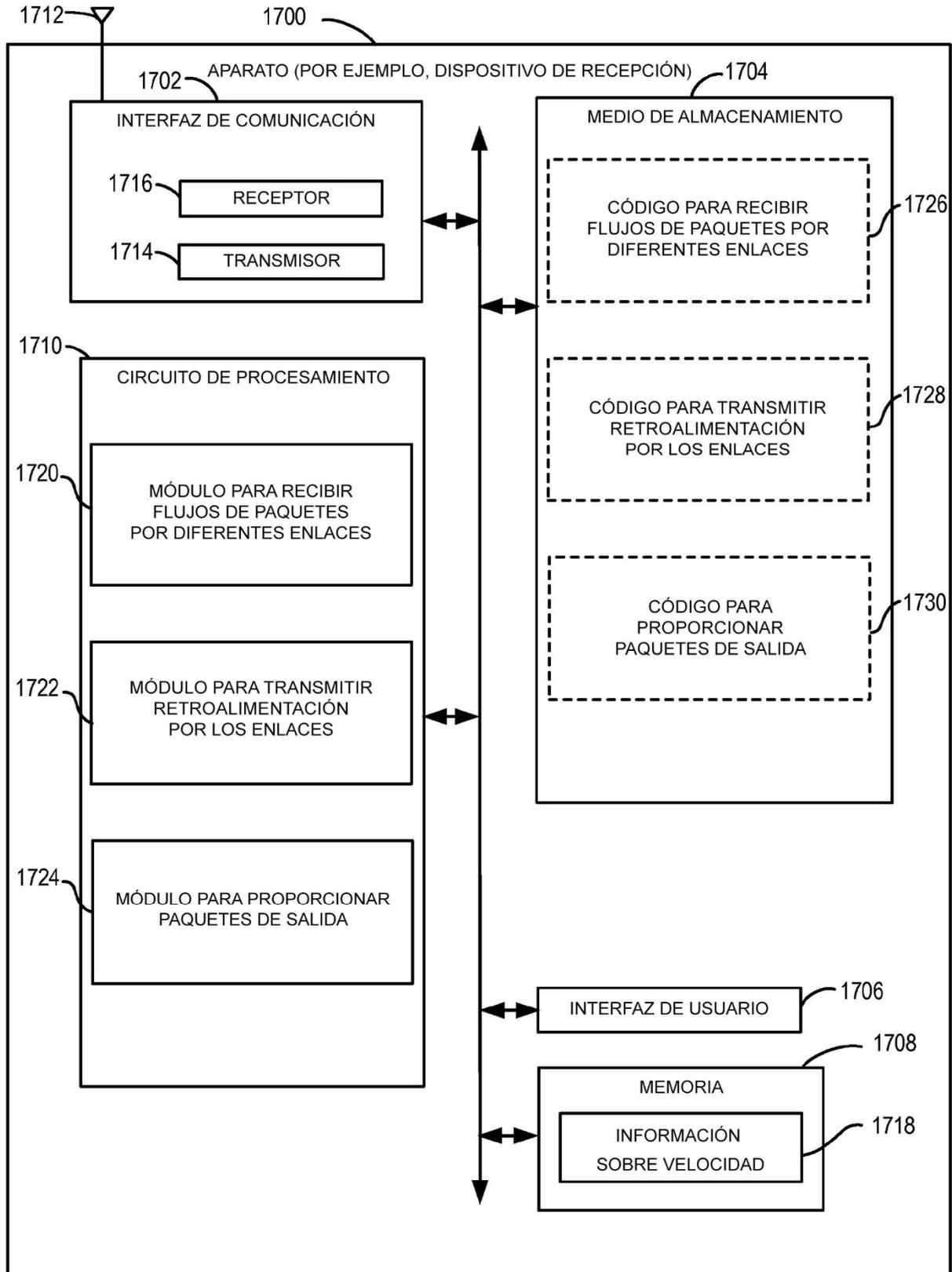


FIG. 17

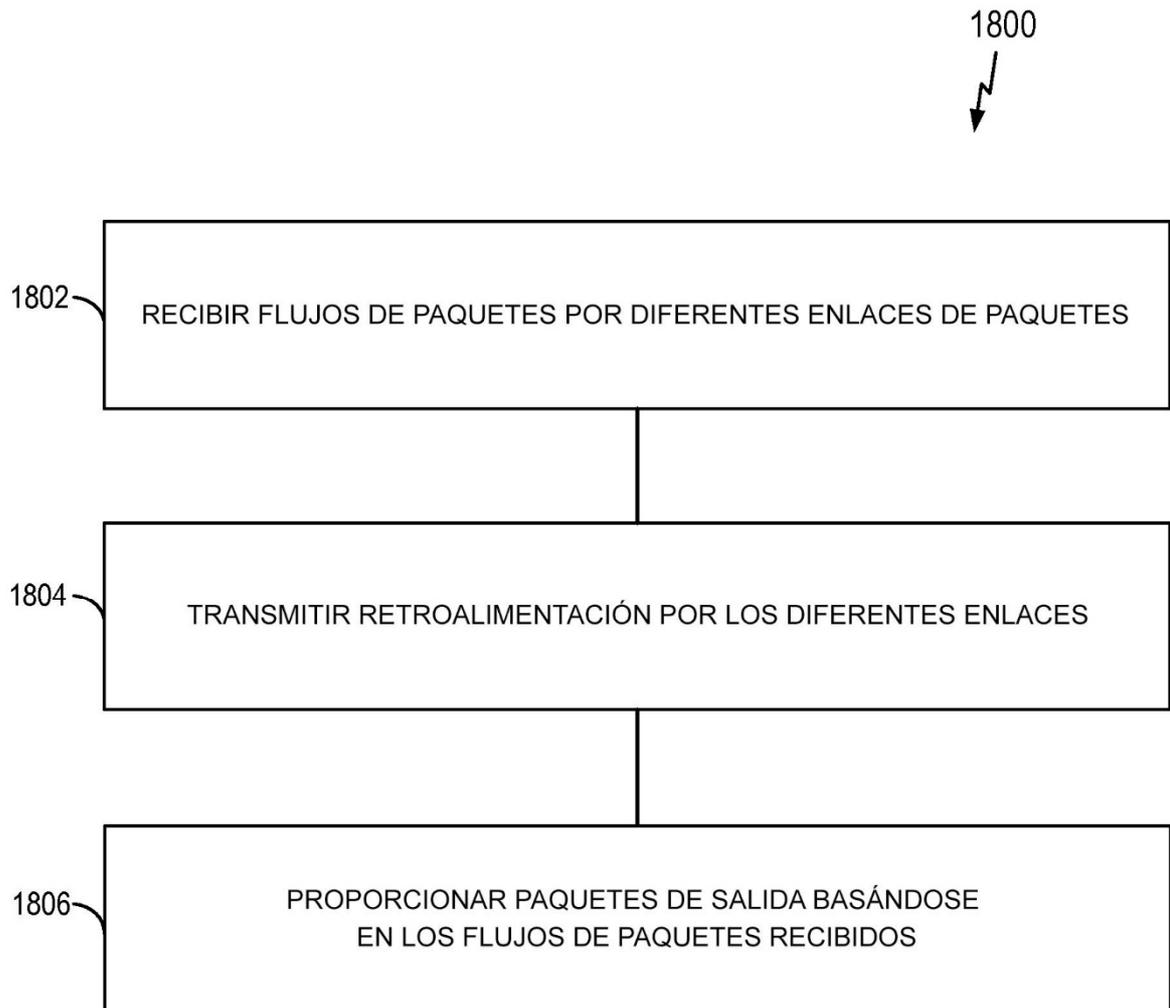


FIG. 18

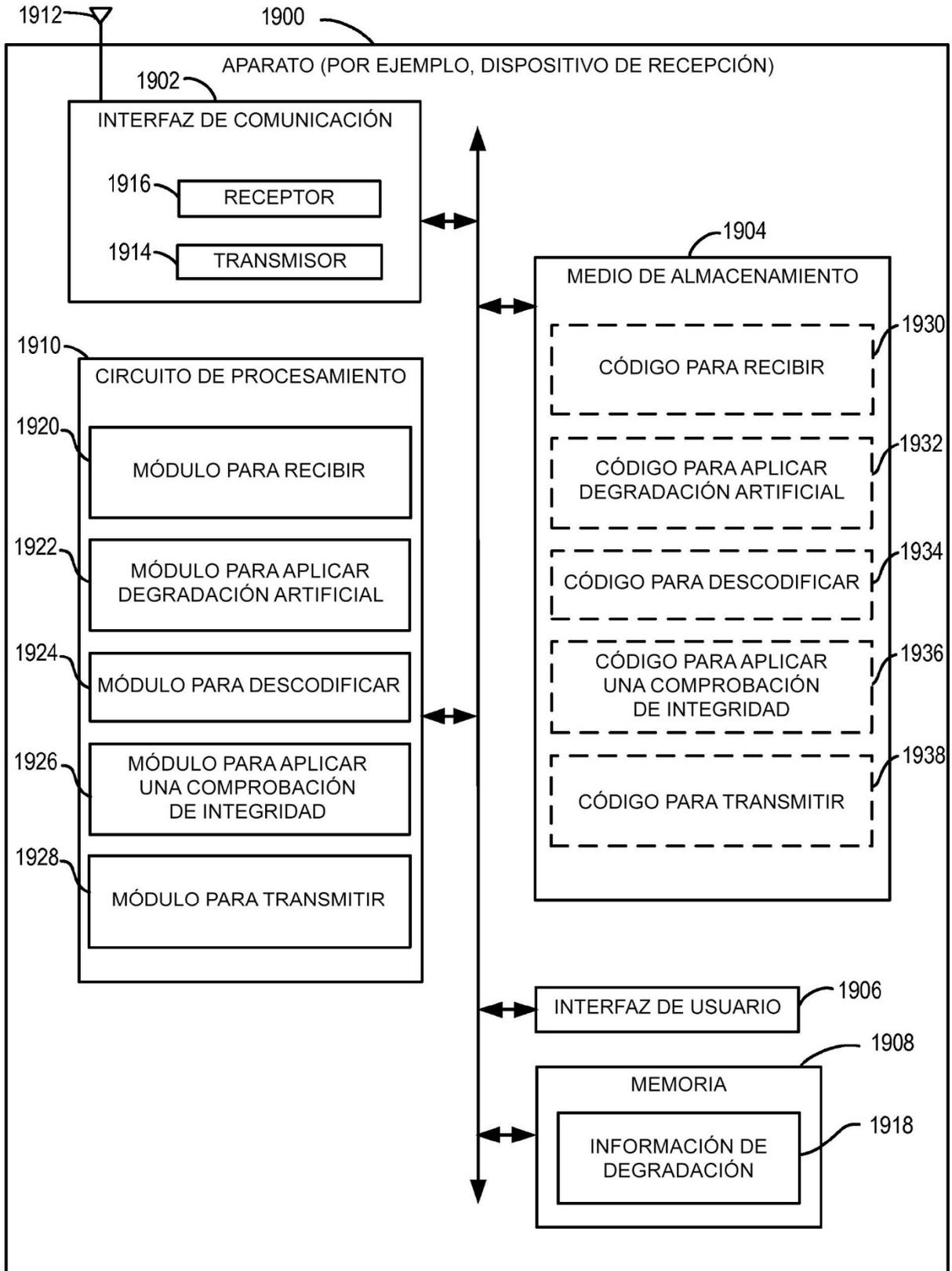


FIG. 19

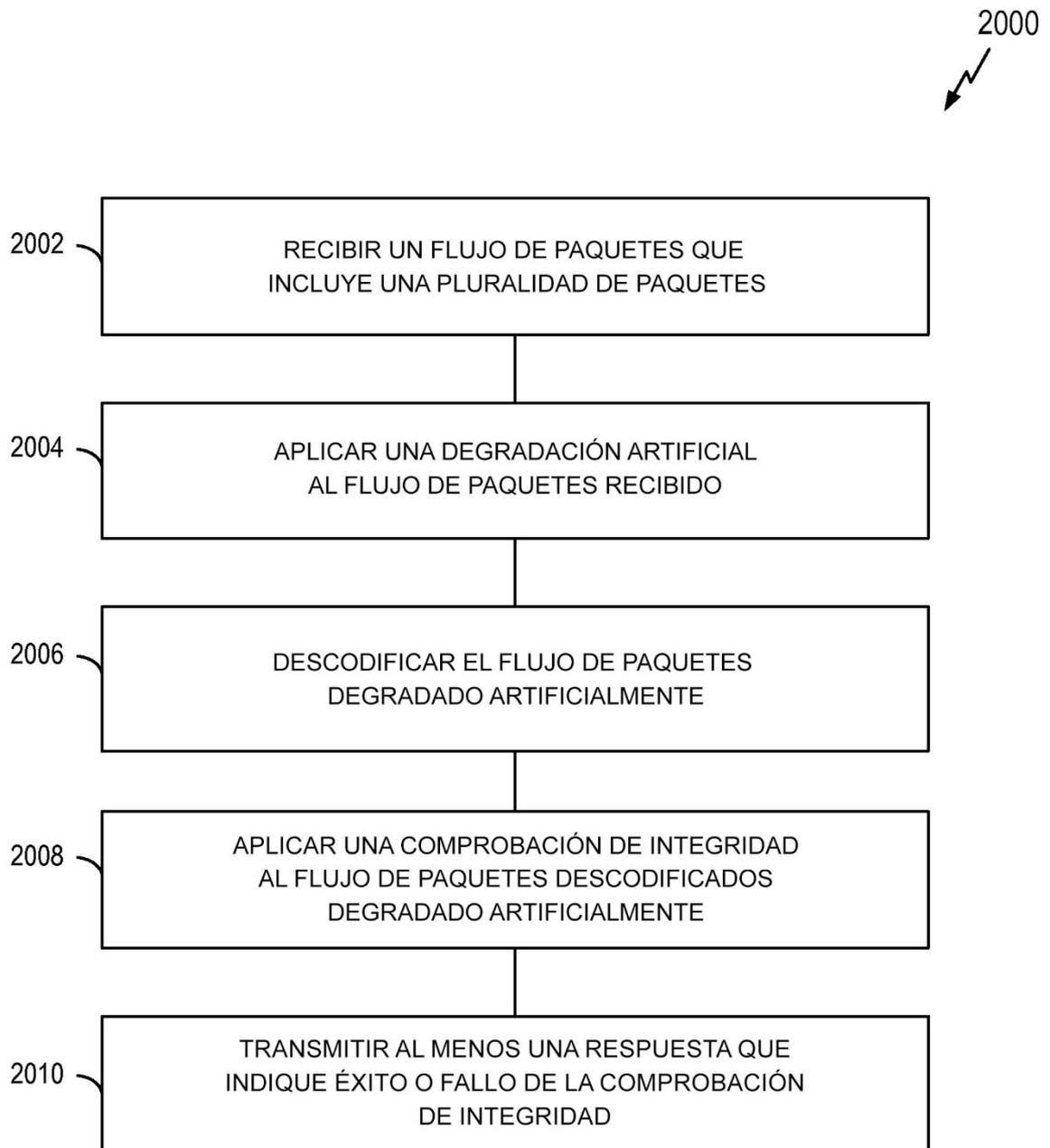


FIG. 20

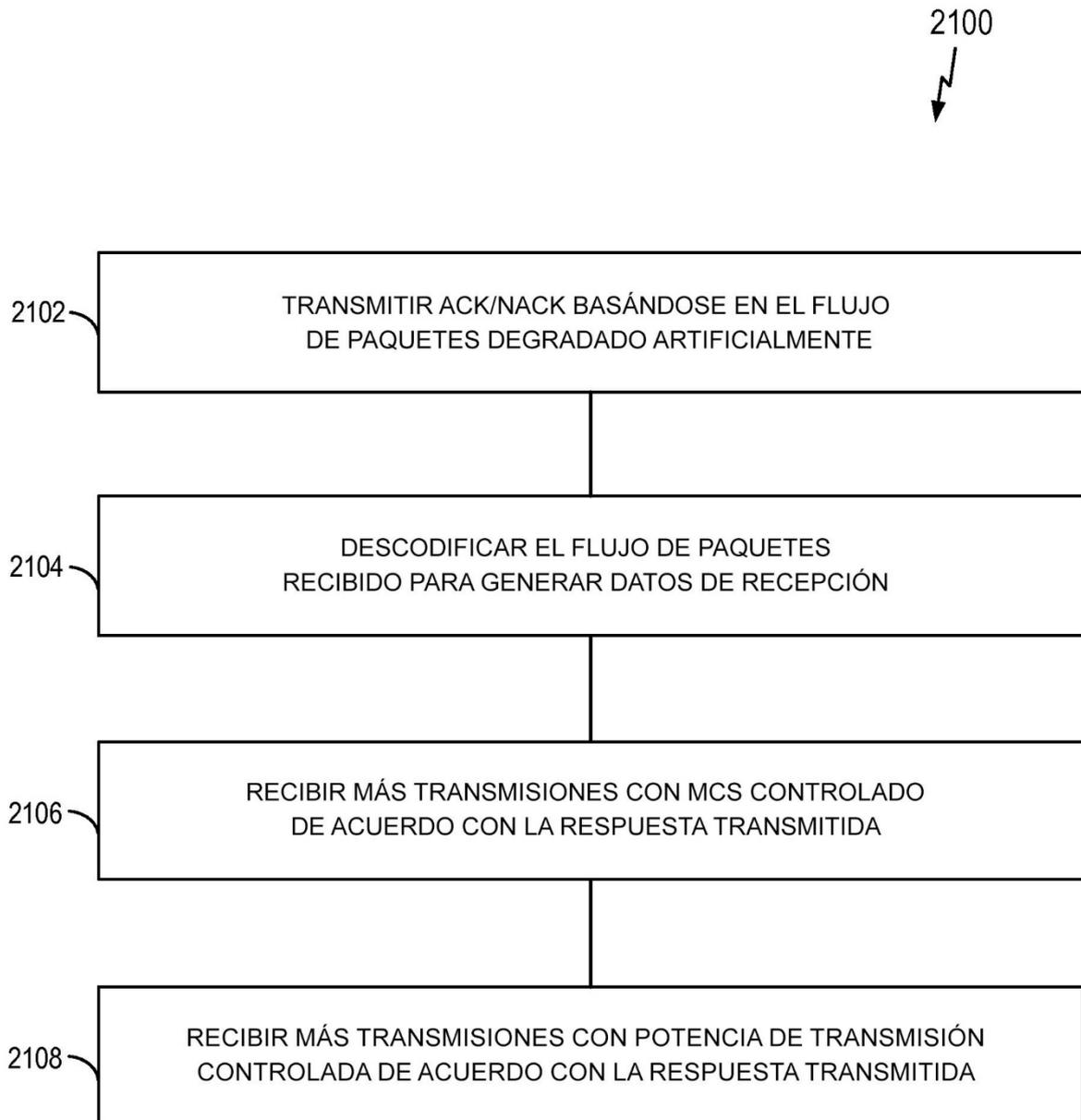


FIG. 21

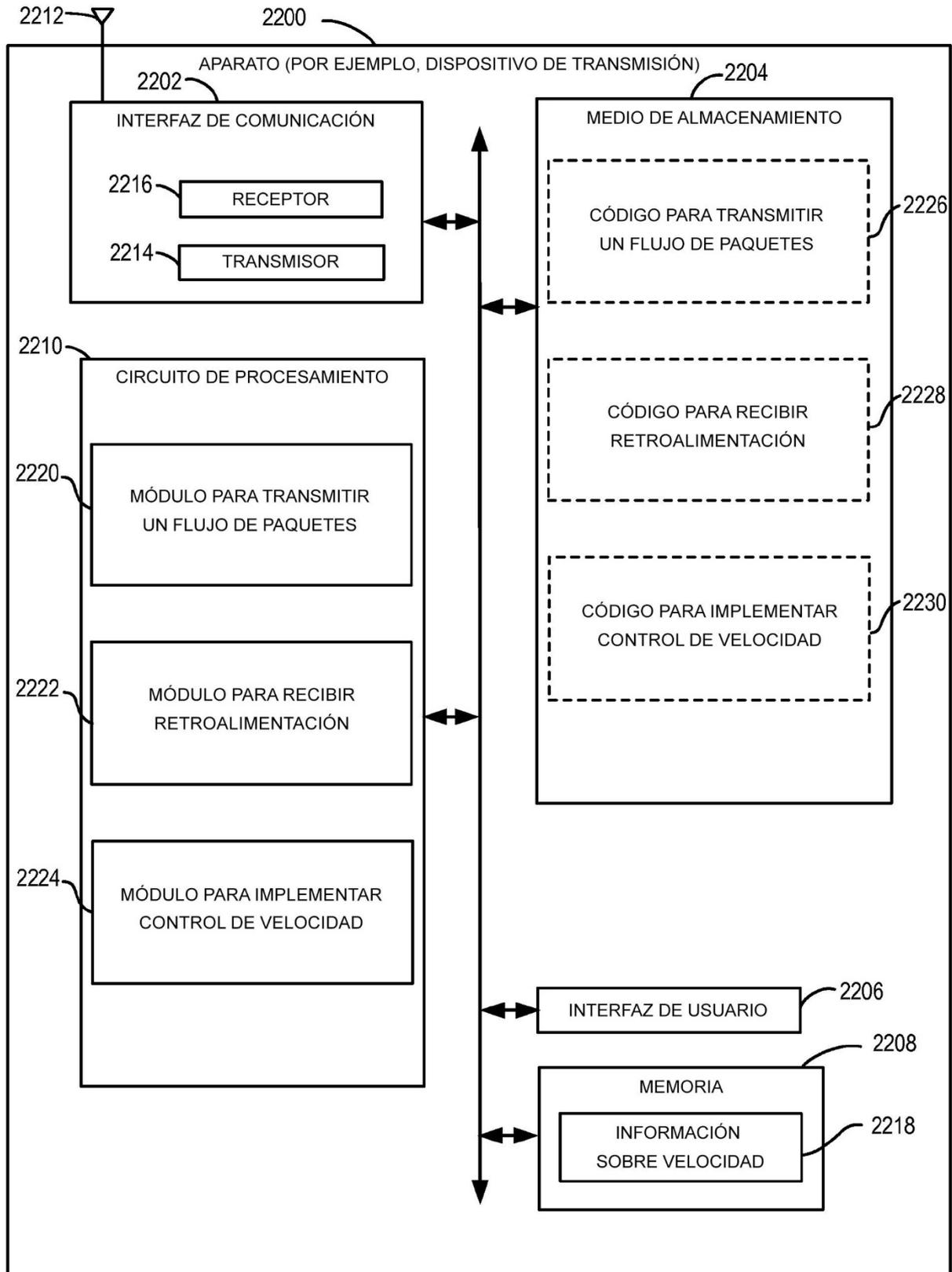


FIG. 22

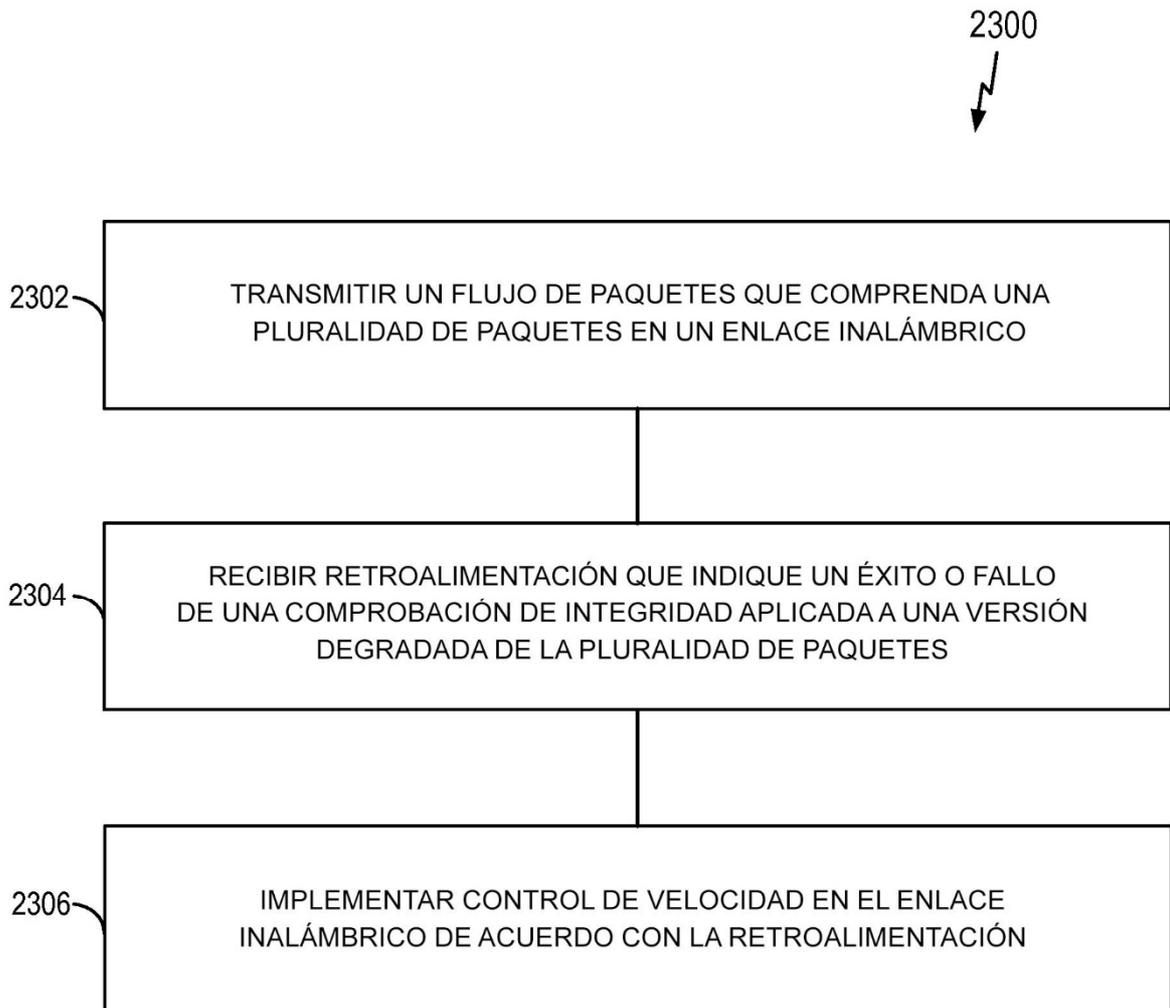


FIG. 23