

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 807 376**

51 Int. Cl.:

H04J 3/06 (2006.01)

H04B 1/40 (2015.01)

H04W 56/00 (2009.01)

G06F 9/48 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **27.03.2014 PCT/EP2014/056193**

87 Fecha y número de publicación internacional: **02.10.2014 WO14154821**

96 Fecha de presentación y número de la solicitud europea: **27.03.2014 E 14715866 (1)**

97 Fecha y número de publicación de la concesión europea: **22.04.2020 EP 2979378**

54 Título: **Arquitectura de interfaz entre subconjuntos digitales y de radio**

30 Prioridad:

27.03.2013 FR 1300710

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
22.02.2021

73 Titular/es:

**THALES (100.0%)
Tour Carpe Diem, Place des Corolles, Esplanade
Nord
92400 Courbevoie, FR**

72 Inventor/es:

**SABIANI, JEAN-JULIEN y
VOILLEQUIN, CYRIL**

74 Agente/Representante:

GONZÁLEZ PECES, Gustavo Adolfo

ES 2 807 376 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Arquitectura de interfaz entre subconjuntos digitales y de radio

El objeto de la invención se refiere a una arquitectura de interfaz para equipos de transmisión digital de radiofrecuencia, es decir, un elemento de equipo que utiliza un subconjunto digital acoplado a un subconjunto de radiofrecuencia.

5 Encuentra su aplicación para todo tipo de transmisiones (módem, radar, navegación, etc.), todas las bandas de frecuencia (VLF, alta frecuencia HF, muy alta frecuencia VHF, frecuencia ultraalta o UHF, etc.). Se utiliza para todo tipo de equipos: portátiles, aeronáutica, vehículos, etc. Se utiliza más particularmente para equipos de radio de software más conocidos por la expresión en inglés "software defined radio" (SDR).

10 Los esquemas de interconexión entre un módulo de banda base digital y un módulo de radio son específicos de cada fabricante y/o están dedicados a una aplicación determinada. La parte de banda base (BB) debe tener un conocimiento preciso del diseño y la operación en tiempo real del equipo de radiofrecuencia (RF) con el que está asociado. Los subconjuntos de banda base y radiofrecuencia son altamente interdependientes entre sí. De hecho, no son reutilizables o no muy a menudo. Además, las arquitecturas no son modulares.

15 Las arquitecturas conocidas por el solicitante se basan en el uso de señales analógicas en frecuencia intermedia IF o no y/o señales digitales específicas y/o un conjunto de señales discretas, teniendo todo o parte de las restricciones funcionales y en tiempo real vinculadas al diseño del subconjunto de radio (activador o activador, plazos o tiempos específicos, frecuencias características, reloj, señales de control, etc.). Los sistemas y arquitecturas conocidos por el solicitante no son modulares y no permiten que se actualicen fácilmente. Debido al importante acoplamiento existente entre los subconjuntos BB y RF de la técnica anterior, las estructuras existentes no ofrecen la posibilidad de intercambiabilidad o de evoluciones de uno u otro de los subconjuntos sin recurrir a la reanudación de los desarrollos.

20 Las especificidades funcionales y de comportamiento, las capacidades, las actuaciones y, en particular, la secuencia en tiempo real que debe respetarse asociada con el subconjunto de RF deben tenerse en cuenta de forma precisa en el dominio de la banda base BB. Incluso en las arquitecturas anteriores más exitosas, los mecanismos de intercambio entre BB y RF son síncronos, restringen el diseño de hardware y software de la BB; el control del tiempo real debe lograrse de manera fina en la BB.

25 La patente EP 2 107 684 describe una arquitectura de interfaz según la cual los tiempos de procesamiento de los diversos comandos del módulo de radio deben ser conocidos por la banda base e integrados en el funcionamiento de la aplicación de banda base que se ejecuta allí.

30 Para superar esta característica que hace que los subconjuntos de banda base/aplicación de banda base/radiofrecuencia sean dependientes, el principio de la presente invención consiste en particular en proporcionar un mejor nivel de independencia entre estos subconjuntos, en particular al enmascarar desde la banda base y su aplicación la necesidad de conocer los eventos específicos del módulo de radio, el número de tiempos y sus valores precisos asociados. Es suficiente cumplir con el uso de comandos funcionales mientras se respeta un solo período de anticipación para cualquier intercambio con el módulo de radio.

35 Uno de los objetivos de la presente invención es definir una arquitectura basada en un desglose de los perímetros funcionales y técnicos a ser respetados por los dos subconjuntos de radiofrecuencia BB y RF de banda base, un esquema de interconexión física genérica entre la banda base y la radiofrecuencia que no requiere señales físicas específicas vinculadas al diseño de uno u otro de los subconjuntos BB y RF, y que no está asociada con una solución de implementación física particular. La arquitectura según la invención usa un protocolo para intercambiar mensajes con fecha que pasan sobre una interfaz no marcada y, por lo tanto, genérica que cumple con las restricciones en tiempo real de los sistemas de transmisión.

40 La propagación de mensajes es determinista para garantizar, en particular, la sincronización entre los dos dominios de tiempo de BB y RF. Con este fin, el enlace genérico verifica las siguientes características:

- 45 • ausencia de señales físicas dedicadas que tengan un enlace directo con conocimiento del diseño del hardware de uno u otro de los subconjuntos BB o RF (excepto el controlador de interfaz),
- el enlace no incluye señales de comando discretas correspondientes al control de un elemento específico presente en la BB o la RF,
- las señales no se ajustan a una frecuencia, un voltaje particular que sería inducido por el diseño de uno de los dos subconjuntos DE BB o RF (excepto el controlador de interfaz).

50 El objeto de la invención se refiere a una arquitectura de interfaz entre un primer subconjunto de banda base digital, BB y al menos un segundo subconjunto de radiofrecuencia, RF, conectado por medio de un enlace L, la arquitectura que comprende al menos los siguientes elementos:

- a nivel del subconjunto digital de BB,
 - un módulo de aplicación de procesamiento de señal, TS, cuya operación se basa en el uso de H_B de una

hora, dicho módulo de aplicación, TS, está adaptado para generar y/o recibir mensajes MSG (H, datos) que comprenden una hora de realización H de realización, de los datos, los datos que incluyen parámetros o muestras de IQ, asociados con la operación del segundo subconjunto de RF y opera con un controlador de interfaz genérico, el subconjunto digital de BB tiene una vista funcional y temporal simplificada del subconjunto de RF,

- a nivel del subconjunto de RF que comprende una parte digital y una parte analógica,
 - un controlador de interfaz vinculado a un módulo para procesar mensajes MSG (H, datos), dicho módulo de procesamiento de mensajes está adaptado para operar sobre la base de una hora H_R y transmitir señales de control a la parte digital y la parte analógica del subconjunto de RF, enviando y/o recibiendo mensajes a/desde el subconjunto de BB,
 - una memoria para almacenar mensajes en espera de procesamiento, una tabla de anticipación de mensajes, que contiene los valores de adquisición temporal correspondientes a cada tipo de mensaje y utilizados por el módulo de procesamiento de mensajes para producir el mensaje, un módulo adaptado para comparar el tiempo H para producir un mensaje con un tiempo requerido para su ejecución y para suministrar una señal para activar el procesamiento del mensaje al módulo de procesamiento de mensajes que genera señales de control a dicha parte digital y dicho parte analógica y un módulo de ajuste de tiempo,
- dichos controladores de interfaz están adaptados para sincronizar el tiempo H_B del subconjunto digital de BB y el tiempo H_R del subconjunto de RF,
- dicho enlace L está adaptado para transmitir los mensajes fechados entre un subconjunto de RF y el subconjunto de BB.

La arquitectura comprende, por ejemplo, una cadena de restitución y una cadena de adquisición a nivel del subconjunto de BB o al nivel del subconjunto de RF analógico.

El controlador de interfaz del subconjunto de BB está, por ejemplo, adaptado para generar mensajes que tengan el formato que sigue a un campo de dirección, seguido de una hora de finalización de un mensaje, el tipo de mensaje, el tamaño de los datos y un campo para los datos.

La invención también se refiere a un procedimiento implementado en la arquitectura de interfaz mencionada anteriormente que comprende al menos las siguientes etapas:

- controlar uno o más subconjuntos de radiofrecuencia RF que comprenden al menos un controlador de interfaz, desde un subconjunto de BB de banda base que comprende un controlador de interfaz y un módulo de aplicación de procesamiento de señal TS,
- configurar los subconjuntos de RF y determinar el retraso de anticipación de tiempo con el que debe operar el módulo de aplicación TS, dicho retraso es utilizado por el/los subconjuntos de RF para ejecutar el mensaje,
- sincronizar las horas H_B , H_R , entre el subconjunto de BB y el/los subconjuntos de RF,
- transmitir desde el subconjunto de BB a un subconjunto de RF, mensajes fechados MSG (H, datos) incluyendo un tiempo H de finalización deseado por el plan de antena y los datos, los parámetros o muestras que indican al subconjunto de RF las operaciones de procesamiento a realizar,
- memorizar el mensaje fechado e integrar el período de anticipación necesario para el procesamiento de este mensaje de modo que su ejecución produzca en el plan de antena el tiempo H contenido en el mensaje fechado, la acción correspondiente al comando también contenida en el mensaje fechado.

El procedimiento permite ventajosamente garantizar la abstracción material y funcional del submódulo de RF para la aplicación de banda base, para garantizar la independencia de la aplicación de banda base con respecto al módulo o submódulo de radio.

Según una variante de realización, durante el inicio, el procedimiento consiste en al menos las siguientes etapas:

- una primera fase para determinar el tiempo necesario para cruzar la interfaz entre un subconjunto de RF y el subconjunto de BB,
- una segunda fase de sincronización del tiempo H_R de un subconjunto de RF y del tiempo H_B del subconjunto de BB,
- una tercera fase en la que el subconjunto de BB recupera el retraso mínimo de anticipación utilizado por la aplicación TS para transmitir los mensajes fechados desde el subconjunto DE BB al subconjunto DE RF,
- una cuarta fase en la que se deduce de la latencia entre el subconjunto DE BB y el conjunto de radio RF, El tiempo mínimo de anticipación único que utilizará el subconjunto de BB para controlar el subconjunto de RF.

El procedimiento puede incluir al menos las etapas siguientes:

- una primera fase en la que se realiza un bucle de transmisión/recepción realizando las etapas siguientes,
- en el tiempo $t = H$, el controlador de interfaz BB envía un mensaje MSG (solicitud (τ)) al controlador de interfaz RF para recuperar el tiempo requerido en el lado RF para producir un mensaje de retorno MSG (τ) que contiene el retraso de tránsito D_i para responder, τ es el tiempo de fabricación del mensaje,

- al medir los instantes de salida t y llegada $t' = H + 2D_1 + \tau$ del bucle al nivel del subconjunto de BB, para determinar el retraso del tránsito D_1 ,
- una segunda fase donde el subconjunto de BB transmite en el instante H_B un mensaje MSG (ajuste de tiempo [$H_B + D_1$] en el subconjunto de RF que contiene el tiempo H_B aumentado por el tiempo de tránsito D_1 , o el tiempo H_R aumentado por la duración del tiempo de tránsito D_1 requerido para el enrutamiento desde el mensaje al módulo de tiempo en el lado del subconjunto de radio,
- una tercera fase donde dicho módulo de aplicación TS envía mediante un mensaje MSG (Config RF) todas las configuraciones y/o información de configuración necesaria para su funcionamiento, en particular la configuración digital y la configuración analógica,
- a su vez, el subconjunto de radio envía el mensaje MSG (D_R), el tiempo de anticipación D_R necesario para procesar los mensajes,
- el controlador de interfaz en el lado e BB luego acumula los tiempos de anticipación $D_A = D_1 + D_R$, y proporciona este valor de anticipación mínimo D_A a la aplicación TS para comunicarse con el subconjunto de RF.

En emisión, un mensaje de muestra IQ creado por el subconjunto de BB, comprende, por ejemplo, la fecha que indica la hora de salida en el plano de la antena de la primera muestra, deducido de la hora en tiempo real H_B del subconjunto de BB. La generación cronológica de los pedidos fechados por la aplicación TS no es necesaria para garantizar su finalización en la fecha impuesta en el plan de antena.

En la recepción, un mensaje de muestra IQ creado por el subconjunto de RF, puede incluir la fecha que indica el instante en el que se toma en cuenta la primera muestra en el plano de la antena, y se deduce del tiempo real en tiempo real H_R del subconjunto de radio. La generación cronológica de comandos datados no es necesaria para garantizar su cumplimiento en la fecha impuesta en el plan de antena.

Un mensaje de configuración del subconjunto de radio creado por el subconjunto de BB comprende, por ejemplo, la fecha que indica el instante en que se configurará el subconjunto de radio para muestras entrantes/salientes, y la fecha se deduce de H_B del subconjunto de BB. La generación cronológica de comandos datados no es necesaria para garantizar su cumplimiento en la fecha impuesta en el plan de antena.

Un mensaje de control o monitorización creado para el subconjunto de RF, comprende, por ejemplo, la fecha que indica el instante en que se tomaron las mediciones, y la fecha se deduce del tiempo real H_R del subconjunto de radio.

El procedimiento según la invención también se puede usar:

- en un sistema que integra el subconjunto de BB y el subconjunto de RF dentro de la misma caja,
- en un sistema en el que el subconjunto de BB y el subconjunto de RF están alojados en dos cajas separadas físicamente y remotas.

También se puede aplicar en una o más de las siguientes aplicaciones: sistema de radar, sistema de transmisión táctica, radio portátil y radio del vehículo, aeronáutica y naval, sistema de goniometría, sistema sensor/reflector, sistema de interferencia, sistema de transmisión de infraestructura, equipo de instrumentación, banco de pruebas, sistema de navegación, sistema de monitorización del espectro.

Otras características y ventajas del dispositivo según la invención aparecerán mejor tras la lectura de la descripción que sigue de un ejemplo de realización dado a título ilustrativo y en ningún caso limitante anexo de las figuras que representan:

- La figura 1, un esquema que representa la arquitectura funcional según la invención,
- La figura 2, en un diagrama de tiempo, una comparación entre las restricciones de sincronización de eventos físicos entre BB y RF en un sistema según la técnica anterior y el mecanismo de sustitución lógica según la invención,
- La figura 3, una representación de la arquitectura según la invención,
- La figura 4, una representación del rango operativo de la aplicación,
- La figura 5, una representación para una aplicación MODEM,
- La figura 6, una ilustración del procesamiento de la parte RF,
- La figura 7, un ejemplo de una estructura de mensaje correspondiente al principio de la invención,
- La figura 8, el cálculo del tiempo de paso de un mensaje,
- La figura 9, sincronización de los tiempos,
- La figura 10, una representación funcional del procesamiento de interfaz según la invención,
- La figura 11, un ejemplo del procesamiento digital de la parte RF,
- La figura 12, un ejemplo de un diagrama de secuencia entre la BB y la RF correspondiente al procedimiento,
- La figura 13, un ejemplo de diagrama de secuencia entre módulos correspondiente al inicio del sistema según el procedimiento,
- La figura 14, un diagrama de secuencia correspondiente a la transmisión de un paquete de muestras con la configuración de RF asociada,
- La figura 15, un diagrama de secuencia correspondiente a la recepción de un paquete de muestras con la configuración de RF asociada, y
- La figura 16, un diagrama de secuencia correspondiente al procesamiento de mensajes.

La figura 1 esquematiza el concepto en el que se basa la arquitectura según la invención. Un primer subconjunto de banda base BB, 1, está interconectado y dialoga con un segundo subconjunto, 2, radiofrecuencia RF a través de un enlace genérico L que se basa en el uso de mensajes lógicos con fecha. El módulo BB tiene una vista funcional y temporal simplificada del módulo de radio:

- 5 - el módulo RF se ve desde el subconjunto BB de banda base (o módulo BB) y desde una aplicación BB de banda base que muestra una latencia (retraso de procesamiento y cruce desde la aplicación BB hasta el plano de la antena) único cualquiera que sea el comando,
- el módulo RF se ve desde el módulo BB y la aplicación BB como ofreciendo comandos avanzados que no requieren, a nivel BB, la ejecución de una serie de microcomandos para realizar una función fundamental del
- 10 módulo RF (transmisión, recepción, etc.). La ejecución de esta serie de microcomandos se encarga de forma autónoma por el propio módulo de RF.

El subconjunto de banda base BB integra el procesamiento digital que implementa la capa física de un sistema de radio digital.

15 El subconjunto de radiofrecuencia RF está adaptado para llevar a cabo todo el procesamiento digital y analógico para el modelado y el control en tiempo real necesarios para la transmisión o recepción correcta de la señal radioeléctrica.

El enlace genérico L está adaptado para hacer la interconexión entre el módulo de BB y el módulo de RF sin involucrar señales físicas específicas vinculadas al diseño de uno u otro de los subconjuntos de BB o RF. El sistema general puede ser simple, semidúplex o dúplex completo, el enlace es dúplex.

20 En la figura 2, en un diagrama de tiempo, se ilustra en la parte superior, el principio de la secuencia de eventos para una arquitectura según la técnica anterior. En una fecha dada t , existe sincronía entre una señal específica que controla la ejecución de un evento y las señales en tiempo real que llevan implícitamente el instante del evento.

En la parte inferior de la figura 2, se ilustra en la misma representación temporal, el principio del intercambio de mensajes utilizado en el ámbito de la invención. En la figura se observa que puede haber sincronía, o asincronía del mensaje con el evento en sí. Para ello, el mensaje incluye notablemente como información, la fecha del evento y la descripción del evento en sí.

25 La figura 3 representa un ejemplo de arquitectura según la invención y muestra los retrasos característicos a tener en cuenta.

La parte de banda base (BB) comprende, por ejemplo, un módulo de aplicación de procesamiento de señal 30 o un módulo de aplicación de BB que utiliza una hora local o en tiempo real H_B , 31 para calificar su funcionamiento. El tiempo local es mantenido por un oscilador local OL_B , 32. El módulo de aplicación TS implementa todo el procesamiento funcional y específico para la capa física de un sistema de radio. El módulo de aplicación puede generar los mensajes destinados al subsistema de radio cronológicamente o no. La aplicación corresponde, por ejemplo, a la aplicación que se puede implementar en el sentido SCA o SDR, o a la aplicación cargable o recargable en arquitecturas convencionales. La aplicación manipula una o más señales con una frecuencia de muestreo mínima en un formato complejo de banda base I/Q. Sin embargo, la señal transportada también puede ser real (espectro no centrado en la frecuencia cero).

35 La aplicación TS de la BB en funcionamiento normal no tiene que conocer los tiempos de cruce exactos de la RF, pero solo el tiempo de anticipación mínimo y único para enviar un comando a la RF; es el propio módulo de RF el responsable de ejecutar los comandos necesarios en el momento adecuado para que la acción del comando se pueda realizar en el momento correcto en el plano de la antena. Por lo tanto, el módulo de RF realiza los ajustes necesarios en el momento en que se activa el comando o evento, dependiendo de la naturaleza del comando o evento y la construcción física del módulo de RF.

40 En emisión, la señal y los comandos de la aplicación de procesamiento de señal se transmiten a un controlador de interfaz genérico 33, mediante encapsulación en mensajes formateados. Las señales son mensajes fechados MSG (H, [ei]) donde el ei corresponde a la serie de muestras a emitir. Los comandos también son mensajes fechados. Se darán ejemplos en la siguiente descripción. Lo contrario es idéntico para la recepción.

45 La parte de RF comprende un controlador de interfaz genérico 34 junto con un módulo 35 de procesamiento de mensajes. El módulo de procesamiento de mensajes utiliza la hora local o la hora en tiempo real H_R , 36 suministrado por un oscilador local 37, OL_R . En emisión, el módulo de procesamiento de mensajes 35 transforma los mensajes en señales de control digital en la parte digital 38 de la parte de RF y de las señales de control analógico en la parte analógica 39 de la parte de RF, y lleva a cabo la extracción de las muestras de IQ. Una antena transmisora 10 transmite las señales asociadas con la aplicación de radio. Lo contrario es idéntico para la recepción.

50 El controlador de interfaz genérico 33 de la parte DE BB y el controlador de interfaz genérico 34 de la parte DE RF llevan a cabo el protocolo de intercambio y el soporte para controlar el enlace físico. La función del protocolo es en particular controlar los tiempos de enrutamiento y la sincronización de tiempo entre los dos dominios de reloj E BB y RF (H_B , H_R). Dependiendo de las capacidades del protocolo físico utilizado, el enlace genérico está compuesto, por

ejemplo, solo de señales de datos o puede complementarse con dos señales discretas específicas (no obligatorio, depende del diseño):

- una señal para la sincronización horaria H_R/H_B ,
- una señal para propagar y compartir el mismo oscilador local OL entre BB y RF, esta señal del oscilador local también se puede enviar directamente a la BB y la RF si la arquitectura lo requiere.

Para permitir la implementación de la arquitectura según la invención, el módulo de aplicación de procesamiento de señal debe funcionar en anticipación en tiempo real y debe usar un sistema de mensajería con fecha para comunicarse con la radio RF.

Para garantizar el control del tiempo y garantizar el correcto funcionamiento en tiempo real, los dos subconjuntos BB y RF que forman la arquitectura según la invención implementan una función de tiempo. Ambos subconjuntos usan el mismo formato para la hora. Según un modo de implementación, el módulo de banda base actuará como el maestro del tiempo frente al módulo de radio RF que es un esclavo. Sin salir del ámbito de la invención, también es posible imaginar una aplicación en la que, el módulo de radio es el maestro del tiempo y el módulo de aplicación es el esclavo.

La aplicación TS funciona con un valor de anticipación temporal mínimo D_A que debe observarse con respecto al H_B en tiempo real.

Una primera parte D_R del valor D_A se obtiene de la RF misma, por ejemplo antes de comenzar la aplicación. Este valor D_R es único para cada RF, o para cada configuración que la RF puede administrar. Una radio multibanda (VHF/UHF), por ejemplo, puede tener constantes de tiempo diferentes en la configuración de VHF o UHF. D_R corresponde a la latencia máxima de la capacidad de radiofrecuencia RF de mayor duración.

La segunda parte del valor de anticipación D_I se obtiene mediante el diseño de la interfaz de hardware entre la BB y la RF (constante), ya sea por una medida explícita del tiempo de tránsito entre el controlador de la interfaz genérica de la BB y el controlador de la interfaz del módulo de radiofrecuencia, realizado durante el arranque del sistema. Este valor de tiempo de tránsito D_I es único para un esquema de interconexión física dado.

Los valores D_R , D_A , D_I son valores deterministas. El tiempo mínimo de anticipación D_A con el que operará la aplicación se obtiene mediante la suma de $D_I + D_R$. Para evitar un aumento significativo en los recursos materiales de la radiofrecuencia de RF, la aplicación TS también debe respetar un tiempo máximo de anticipación D_M .

En estas condiciones, la aplicación TS puede funcionar en una ventana de tiempo operativo definida por $[D_A, D_M]$ en relación con la hora H_B en tiempo real, lo que le permite restringir su dependencia de RF y, en particular, poder operar con fluctuación de tiempo. El intervalo operativo de aplicación de TS se representa en la figura 4 en un eje de tiempo.

Los subconjuntos de BB y RF se comunican mediante el intercambio de mensajes con fecha que llevan varios tipos de información, por ejemplo:

- comandos para controlar las capacidades del subconjunto de RF, por ejemplo, para sincronizar los tiempos H_R y H_B , la transmisión, la recepción, la frecuencia de carga (f_0), la potencia de salida (P_{TX}), etc.
- Las muestras I/Q: señal de banda base muestreada para ser enviada o recibida,
- datos: se utilizan con el fin de configurar uno u otro de los subconjuntos, o para fines de control o monitorización (temperatura, hora local, OL bloqueado, actividades, etc.).

El envío de mensajes fechados por la aplicación desde el BB al RF respetará el valor mínimo de anticipación D_A . Los mensajes recibidos por el BB de la RF llegan con un retraso D_A' cuyo valor corresponde a la implementación del sistema. Este valor de retraso es del mismo orden de magnitud que el valor D_A mínimo, pero puede ser diferente porque el procesamiento en la ruta de datos puede ser diferente. En aras de la simetría entre transmisión y recepción, es posible hacer coincidir por diseño los valores de D_A y D_A' , por ejemplo, logrando D_A igual a $\text{Max}(D_A \text{ y } D_A')$.

En emisión, se debe enviar un paquete de muestras antes de la hora actual ($H-D_A$) en un mensaje cuya fecha de finalización sea H , es decir que la primera muestra del paquete debe estar presente en la salida de la antena del módulo de radio RF exactamente en el momento H .

En la recepción, se recibe un paquete de muestras al menos después de la hora de finalización H , en un mensaje cuya fecha de finalización es H , es decir que la primera muestra del paquete se adquirió en la antena receptora del módulo de radio RF exactamente a la hora H . La expresión "hora de finalización de un mensaje" define la fecha o la hora para lo cual el módulo o subconjunto de RF debería haber realizado una acción descrita en los parámetros del mensaje. El tiempo de ejecución de un comando al nivel del plano de la antena corresponde al instante de presentación de los datos en el plano de la antena.

En el caso de una aplicación de procesamiento de señal tipo MODEM, la figura 5 ilustra el principio operativo de la aplicación TS.

5 En emisión, los datos a transmitir 501 se transmiten a una cadena de procesamiento que comprende, por ejemplo, un módulo de codificación de canal, seguido de un módulo de modulación, las señales codificadas y moduladas se envían a un módulo adecuado para insertar secuencias de referencia, entonces las señales se transmiten a un módulo de conformación espectral. El control de los elementos de radio asociados con la señal también se genera, que contiene la frecuencia de muestreo, el instante de emisión, la potencia de salida, la cuantificación de muestras, etc. La conformación espectral puede ser seguida por una cadena de restitución opcional. A la salida de la cadena de emisión, solo hay mensajes salientes a la RF. Los mensajes de control de radio 502 que se originan en la cadena de transmisión están fechados e incluyen los parámetros que caracterizan los controles de radio o los eventos. Las muestras I/Q, 503, para enviar también están en forma de mensajes fechados.

10 En la recepción, la aplicación TS genera mensajes para controlar las adquisiciones de señales de radio y obtener muestras de IQ. Estos mensajes son solo de tipo saliente, 505. La aplicación TS recibe muestras de señal I/Q en mensajes entrantes con fecha, 503. Se transmiten a una cadena de procesamiento en recepción que comprende, por ejemplo, una cadena de adquisición, luego un filtro adaptado y un módulo de sincronización, luego a un ecualizador, a continuación se desmodulan las muestras y luego se descodifican. Una salida de la cadena de procesamiento de recepción comprende los datos recibidos 504. Otra salida corresponde a los controles de radio 505 que están en forma de mensajes fechados.

La aplicación de procesamiento de señal TS no tiene que conocer los elementos de diseño del módulo de RF. Los mensajes generados por la aplicación para controlar la operación de radio incluyen los siguientes parámetros: la frecuencia de muestreo, la frecuencia de recepción, el instante de recibo, la ganancia, etc.

20 Por ejemplo, en el caso que se muestra en la figura 5, la parte de RF incluye, como en la figura 6, un controlador de interfaz genérico 34, un módulo para procesar mensajes 35 procedentes del controlador de interfaz genérico 34, que recibe una hora H_R de un módulo TIEMPO 36 junto con un oscilador local 37. El resultado de los mensajes procesados en la salida del módulo de procesamiento de mensajes son señales de control que tienen como objetivo controlar la parte digital 38 de la RF, señales de control que impulsarán la parte analógica 39 de la parte DE RF y las muestras IQ. En emisión, la parte analógica recibe las señales resultantes del procesamiento de la parte digital y su objetivo es realizar las funciones que permiten que las señales se transmitan a la antena de transmisión-recepción 10 (y viceversa para la recepción).

25 En el caso de la figura 6, la parte digital de la radio integra las capacidades para cambiar la frecuencia de muestreo hacia arriba o hacia abajo en frecuencia o el acrónimo en inglés DUC para Digital Up Converter/DDC 50 para Digital Down Converter adaptado para interactuar con los convertidores analógicos a digitales o ADC y convertidores analógicos a digitales o DAC. Esta función no se recomienda en el ámbito de la invención para su procesamiento por el dispositivo de BB. El principio es que el RF llevará a cabo la adaptación a su nivel para evitar las dependencias de la aplicación en el diseño de la cadena de conversión que está en el RF y que, por lo tanto, es específica para él.

30 La estructura de los mensajes es importante para identificar inequívocamente la naturaleza de la información contenida en los mensajes. Por lo tanto, la arquitectura utilizará un sistema de tipificación de mensajes, preferiblemente sistemático, único y realizado mensaje por mensaje. Cada mensaje llevará un valor de tipo único. Sin salir del ámbito de la invención, también se pueden crear mensajes con varios tipos, con la consiguiente extensión de la duración de los mensajes y una extensión de la latencia de los intercambios.

35 La figura 7 muestra un ejemplo de la estructura utilizada para los mensajes 70. El mensaje está constituido, por ejemplo, por una primera parte fija y una segunda parte de tamaño variable.

La primera parte incluye una dirección, 71, seguida del tiempo de finalización 72 de un mensaje, del tipo de mensaje 73 y el tamaño de datos 74. La segunda parte de tamaño variable comprende un campo de tamaño variable 75 para los datos. La generación cronológica de los pedidos con fecha 502, 503 por la aplicación 30 no es necesaria para garantizar su finalización en la fecha o hora impuesta de finalización 72 en el plano de antena 10.

40 El tiempo de finalización puede deducirse del valor H_B si el mensaje se envía desde la BB, o del valor H_R si el mensaje se envía desde la estructura RF.

El tipo de mensaje puede ser: un solo paquete de muestra I/Q, múltiples paquetes de muestra IQ (indicación: inicio, en curso, final), una configuración de RF (sincronización de tiempo/mantenimiento, capacidades de RF, etc.).

El tamaño de los datos corresponde al número de datos contenidos en la segunda parte de los datos.

45 En el ámbito de una transmisión o recepción "larga" de muestras I/Q (transmisión/recepción continua de duración infinita o desconocida, o de duración muy significativa en comparación con la duración de las muestras), el paquete de muestra intercambiado entre la parte BB y la parte de radio se segmentará en varios (n) mensajes m , para optimizar el rendimiento requerido, solo el primer mensaje m_1 , contiene una fecha u hora que será utilizada por la RF. Los otros mensajes m_2, \dots, m_n contienen información de continuidad o fin de secuencia. El tipo de mensaje permite la segmentación, por ejemplo. Los mensajes permiten transportar varios valores de cuantificación de las muestras IQ. Por ejemplo, se recomienda conservar las siguientes cuantificaciones, $Q = 1.8, 12, 16$ y 24 . La cuantificación variable de las muestras IQ permite notablemente limitar el rendimiento en el enlace genérico que transmite los mensajes. Esto

hace posible procesar una banda de frecuencia más amplia cuando no se requieren grandes dinámicas, que es el caso cuando el control automático de ganancia AGC se realiza en el lado de RF.

Las fechas contenidas en los mensajes corresponden a los momentos de realización del contenido del mensaje asociado:

- 5 • en transmisión, en un mensaje de muestra IQ creado por la BB, la fecha indica el momento de salida en el plano de la antena de la primera muestra, se deduce de la hora H_B ,
- en recepción, en un mensaje de muestra IQ creado por RF, la fecha indica cuándo se tiene en cuenta la primera muestra en el plan de antena, se deduce del tiempo H_R ,
- 10 • en un mensaje de configuración de RF creado por la BB, la fecha indica la hora a la que se debe configurar la RF para las muestras entrantes/salientes, se deduce de H_B ,
- en un mensaje de control o monitorización creado por la RF, la fecha indica cuándo se tomaron las medidas, se deduce de H_R .

Cuando es necesario direccionar varios subconjuntos de RF con la misma BB, o varias BB a una o más RF, es posible utilizar el concepto de encabezado de dirección.

- 15 Cuando una RF integra de forma nativa varios canales de transmisión y recepción, se utilizará una noción de canal junto con el tipo de mensajes.

El sistema de direccionamiento y canal permite toda la flexibilidad necesaria para poder procesar los sistemas SIMO/MIMO implementados utilizando un módulo de RF simple o múltiple.

- 20 La figura 8 muestra esquemáticamente el bucle producido a partir del BB que hace posible calcular el retraso de tránsito entre los dos controladores de interfaz genéricos. Para garantizar la operación global en tiempo real, esta demora debe tenerse en cuenta. El tiempo de tránsito D_1 debe ser determinista y reproducible. Por ejemplo, el valor de este retraso puede medirse cuando el sistema se inicia llevando a cabo un bucle de transmisión/recepción desde el módulo de BB. El bucle se lleva a cabo desde la BB y consiste en enviar un mensaje de solicitud para el tiempo de generación de la respuesta del bucle t a la RF. Este tiempo t corresponde al tiempo requerido para que la RF envíe su respuesta de vuelta a la BB.

t_0 corresponde al instante de transmisión de un mensaje de la BB a la RF, (t_0+t_1) en el momento de la recepción de este mensaje MSG por la RF, $(t_0+t_1+\tau)$ en el instante en que la RF genera el mensaje de respuesta, τ : el tiempo para generar un mensaje y $t_2=t_0+2.t_1+\tau$ en el instante en que el BB recibe el mensaje de la RF. El tiempo de tránsito D_1 es igual a $[(t_0-t_2)/2]-\tau$.

- 30 El controlador de interfaz genérico 33 (BB) o 34 (RF) debe poder sincronizar los tiempos H_B y H_R . Para ello, utiliza un mensaje MSG específico (tiempo $[H_B+D_1]$) enviado desde la BB, maestro de tiempo del sistema, hacia la RF que juega un papel de esclavo. La BB envía este mensaje en un momento preciso para que llegue exactamente al momento de la configuración correspondiente al mensaje de tiempo que lleva. La hora H_R de la RF se mantiene idéntica a H_B , gracias a un mantenimiento periódico realizado por el controlador de interfaz 34. El procedimiento de mantenimiento es, por ejemplo, llevado a cabo mediante el intercambio de mensajes periódicos dedicados entre la BB y la RF. La frecuencia de resincronización de BB y RF depende de la diferencia de precisión de los osciladores locales OL, si son diferentes. BB y RF comparten el mismo valor horario ($H_B = H_R$).

El enlace genérico L corresponde a la interfaz física (hardware) entre los subconjuntos DE BB y RF. El enlace genérico verifica las siguientes características:

- 40 • la ausencia de señales físicas que tengan un vínculo directo con el conocimiento del diseño del material de uno u otro de los subconjuntos DE BB o RF,
- el enlace no incluye señales de comando discretas correspondientes al control de un elemento específico presente en la RF,
- 45 • las señales no se ajustan a una frecuencia, un voltaje particular que sería inducido por el diseño del subconjunto DE RF,
- la propagación del mensaje es determinista para garantizar, en particular, LA sincronización entre los dos dominios de tiempo DE BB y RF,
- el rendimiento que admite satisface las necesidades de las aplicaciones del sistema.

- 50 El enlace genérico físico está adaptado para transmitir mensajes con fecha. El enlace se elige según, en particular, las restricciones de consumo, la distancia entre la BB y la RF y las velocidades de datos necesarias para la aplicación TS. Por ejemplo, para cubrir un intervalo de frecuencia de muestreo complejo de hasta 20 MHz, con cuantificación de 16 bits, según el exceso de velocidad requerido por los encabezados de los mensajes, se requiere una velocidad de 640 Mbps. No obstante, una gran cantidad de aplicaciones no requieren más de 8 bits de cuantificación, especialmente cuando la parte digital de RF admite la función DUC/DDC y el control automático de ganancia o AGC. Por ejemplo, es posible utilizar la tecnología Gigabit Ethernet para la parte física del enlace genérico.

La figura 10 es un diagrama de bloques funcional de los elementos implementados por la interfaz según la invención.

Se encuentra como en la figura 2, a nivel de la parte de BB un oscilador local, un reloj, una aplicación TS y un controlador de interfaz. Según una variante de realización, es posible agregar una cadena de adquisición y restitución (DUC/DDC) conocida por los expertos en la materia.

5 La parte de RF incluye, por ejemplo, un controlador de interfaz genérico 34, un módulo de procesamiento de mensajes, 35, una tabla de anticipación de mensajes 101, una memoria 102 para mensajes, un módulo 103 comparador que recibe los diferentes tiempos, un módulo 104 de ajuste de tiempo, un reloj, un oscilador local, una parte digital que comprende un convertidor analógico/digital 105, un convertidor digital/analógico 106, una parte analógica que comprende un canal de transmisión 107 y un canal de recepción 108 en conexión con la antena 10. No se observa ninguna restricción tecnológica para el tipo de memoria que se utilizará. El procedimiento no requiere que el subconjunto RF realice la clasificación de los contenidos de la memoria 102 que contiene los mensajes.

15 El módulo de procesamiento de mensajes está adaptado para ejecutar los mensajes recibidos de la BB y para generar mensajes que se construirán y enviarán a la BB. En particular, este módulo tiene la función de controlar toda la parte de RF y garantiza el cumplimiento en tiempo real. Este módulo interpreta los mensajes recibidos de la BB, en particular las horas de aplicación de los mensajes. Utiliza la hora local H_R para anticipar la ejecución del mensaje. Genera todas las señales de control internas del módulo de RF con el objetivo de configurar el procesamiento digital y analógico. Este módulo incluye todas las funciones de secuenciación en tiempo real. Genera todas las señales discretas utilizadas para los ajustes y controles necesarios.

20 La parte digital del RF incluye notablemente un conjunto de módulos adaptados para el procesamiento digital del RF detallado en la figura 11. El propósito de estos módulos es en particular apoyar el procesamiento específico del diseño de radio y permitir la ejecución adecuada de los mensajes. El procesamiento llevado a cabo a nivel de la parte digital de la RF está controlado por el módulo secuenciador de procesamiento de mensajes.

25 Se transmiten las muestras I/Q del mensaje a la salida del secuenciador de procesamiento de mensajes, por ejemplo, a un módulo DUC para gestionar el aumento de la frecuencia de muestreo del CNA, a continuación, las muestras pasan a través de un módulo de administración de energía de transmisión (control de nivel automático o ALC: Control de nivel automático), antes de ser modulado y convertido dentro de la CNA.

La señal analógica recibida en la antena receptora se convierte en muestras digitales que se desmodulan para obtener las muestras I/Q. Las muestras I/Q luego se transmiten a un módulo para administrar la potencia de transmisión CAG, la etapa siguiente es controlar la caída de la frecuencia de muestreo en el módulo DDC.

30 La parte de RF incluye todo el procesamiento analógico conocido por los expertos en la materia entre la entrada/salida de los CAN/CNA y la antena de transmisión/recepción. Estas operaciones de procesamiento están controladas por el módulo secuenciador de procesamiento de mensajes que transmite señales de control analógicas a la parte analógica de la RF. Como procesamiento analógico que no se detallará en la descripción, es posible citar, LA filtración, el amplificador de potencia o PA (acrónimo de inglés Power Amplifier, amplificador de potencia), los interruptores, la transposición, el amplificador de bajo ruido o LNA (acrónimo en inglés de Low Noise Amplifier, amplificador de bajo ruido), etc.

Las etapas para procesar los mensajes de la parte BB y procesados en la parte RF son, por ejemplo, las siguientes:

- un mensaje MSG enviado desde la BB a la RF se enruta con una latencia conocida D_i al controlador de interfaz 34 RF,
- este mensaje se almacena en la memoria de mensajes 102 y se pone en espera para su procesamiento. El tamaño de la memoria de mensajes corresponde al número de mensajes que queremos poder enviar por adelantado en el lado de BB. Por ejemplo, es posible dimensionar la memoria de mensajes para que contenga de 4 a 5 mensajes para un sistema de transmisión semidúplex y el doble para un sistema de dúplex completo,
- la tabla de anticipación 101 de mensajes contiene los valores de anticipación temporal correspondientes a cada tipo de mensaje (por ejemplo, mensaje de configuración, mensaje de muestra I/Q, ..) que utiliza el módulo de procesamiento de mensajes para llevar a cabo el mensaje, es decir ejecutarlo,
- el comparador 103 verifica el tiempo de finalización deseado de cada mensaje almacenado en la memoria H_{MSG} (1 ... N) con el tiempo A_{MSG} necesario para el procesamiento en función de la hora actual H_R , para activar el procesamiento del mensaje en el momento que garantiza el tiempo de finalización. Cuando se cumple la condición $H_R - A_{MSG} = H_{MSG}$, el módulo de procesamiento iniciará la ejecución del mensaje. La ejecución del mensaje consiste notablemente en implementar toda la secuencia de controles y configuración, y de rutas de datos que permitan la realización del mensaje. Estas operaciones de procesamiento están destinadas a controlar tanto la parte digital como la parte analógica del subconjunto de RF.

La figura 12 representa un ejemplo del flujo de los pasos ejecutados por el procedimiento según la invención.

55 En el arranque, la BB, que, en este ejemplo, el maestro del sistema realiza las inicializaciones necesarias para el control del tiempo con la RF. Durante esta primera fase de inicialización, la BB pregunta, 120, en la RF, el valor del retraso τ necesario para que la BB calcule el retraso D_i de la interfaz entre la BB y la RF. La RF proporciona, 121, este valor.

La BB realiza la configuración de RF, 122, según el modo de funcionamiento deseado y después, 123, el valor D_R permite que la BB calcule el retraso D_A de anticipación con el que debe operar la aplicación TS.

5 Cuando la RF está configurada y la BB tiene el retraso de anticipación D_A , entonces la aplicación TS comienza su actividad. Esta actividad consiste en, para intercambiar mensajes con fecha MSG (H_i) que indiquen a la RF el procesamiento a realizar.

En el ejemplo de la figura 12, se considera una forma de onda a saltos N_S por segundo, correspondiente a la duración de T_P entre cada inicio de transmisiones.

El primer mensaje enviado, por el mensaje que lleva la hora H_5 indica la frecuencia f_0 y la potencia de transmisión P_{TX} que se utilizará a la hora H_5 . Este mensaje se usa para controlar las configuraciones de la RF a la hora H_5 .

10 El segundo mensaje que lleva la hora H_5 contiene las muestras de IQ que se enviarán a la hora H_5 . Estas muestras son consistentes con la configuración enviada en el mensaje anterior para la hora H_5 . El orden y la secuencia de estos mensajes no importan, excepto por la restricción de anticipación que se describe a continuación.

15 Los mensajes enviados por la BB a la parte de RF se envían anticipando el valor D_A , y no son necesariamente sincrónicos con los instantes de las etapas de antena. Los mensajes no están estrictamente separados del T_P y pueden enviarse durante lo anterior, o incluso dos niveles por adelantado, por ejemplo, el comando Tx en H_8 se envía dos niveles por adelantado. En emisión, los mensajes son asíncronos del funcionamiento de la RF.

La RF realiza control en tiempo real. En el nivel de la antena, cada nivel se emite en los momentos deseados (H_5, H_6, H_7, H_8) y las señales transmitidas o recibidas tienen una duración de $n.F_S$, donde n es el número de muestras y F_S es la frecuencia de muestreo, duración que corresponde a la duración real de las muestras.

20 La figura 13 muestra esquemáticamente un ejemplo del flujo de las etapas involucradas al iniciar el sistema. El inicio del sistema implica, por ejemplo, tres fases.

Durante la primera fase, se determina el tiempo necesario para cruzar la interfaz entre BB y RF, entonces durante la segunda fase, se sincronizan las horas de la BB y la RF, entonces durante la tercera fase, la BB configura la RF y recupera el retraso mínimo de anticipación de RF.

25 Para ello, en la primera fase, el procedimiento realizará un bucle de transmisión/recepción entre el controlador de interfaz BB y el controlador de interfaz RF. En el tiempo $t = H$, 130, el controlador de interfaz BB envía un mensaje MSG (solicitud (τ)) al controlador de interfaz RF para recuperar el tiempo requerido en el lado de RF para la fabricación, 131, el mensaje de retorno MSG(τ) que contiene el retraso t . Los instantes de salida $t = H$ y de llegada $t' = H + 2D_i + \tau$ del bucle se miden en el lado de BB, estos valores asociados con la información del tiempo de procesamiento de la respuesta en el lado de RF permiten calcular el retraso de la interfaz D_i . Los tiempos de producción y recepción de mensajes del lado BB no son necesariamente esenciales porque si son iguales, sus contribuciones son canceladas. En caso de que sean diferentes, sus contribuciones individuales son conocidas y pueden ser tomadas en cuenta.

35 En la fase 2, la BB transmite en el instante H_B , 133, un mensaje MSG (configurando la hora [$H_B + D_i$]) a la RF que contiene la hora H_B más el retraso de la interfaz D_i , tiempo requerido para transmitir el mensaje al módulo de hora en el lado de RF. Al recibir el mensaje en el lado de RF, es suficiente restablecer el contador de la hora al valor recibido.

40 En la fase 3, la aplicación TS envía, 136, mediante un mensaje MSG (Config RF) todas las configuraciones y/o información de configuración necesaria para su funcionamiento, rechazado por la RF en la configuración digital 137a y en la configuración analógica 137b. A su vez, la RF reenvía 138, un mensaje MSG (D_R) que contiene el tiempo de anticipación de D_R requerido para procesar los mensajes destinados a él. El controlador de interfaz en el lado de la BB luego realiza las anticipaciones $D_A = D_i + D_R$ y proporciona, 139, este valor para la aplicación TS. La aplicación TS respeta esta anticipación mínima de D_A para comunicarse con la RF.

45 La configuración del sistema que se está llevando a cabo, la BB solicitará la transmisión de paquetes de muestra IQ, figura 14. La aplicación TS adquiere la hora actual del módulo horario. Luego determina, 141, según sus propias necesidades, la hora H_{TX} en el que desea ver la salida de señal al pie de la antena, correspondiente a la primera muestra del paquete que tiene o generará.

50 Conociendo el aviso anticipado mínimo D_A requerido para procesar el mensaje, la aplicación TS envía dos mensajes 142a, 142b, antes de la fecha o la hora $H_{TX} - D_A$ en la RF. Los tiempos ϵ_1 y ϵ_2 en el esquema representan la anticipación de tiempo antes de $H_{TX} - D_A$ que toma la aplicación TS para generar los mensajes 142a y 142b. El primer mensaje corresponde al orden de paso en transmisión desde el momento H_{TX} , con la configuración de RF deseada (por ejemplo, la potencia de transmisión, la frecuencia de carga, etc.), el segundo mensaje corresponde a las muestras de IQ que están asociadas con esta configuración.

Los mensajes se enrutan, mediante los controladores de interfaz de BB a RF y se almacenan inmediatamente, 143a, 143b, en la memoria de la RF. El módulo de procesamiento de mensajes 35 también determina inmediatamente los tiempos de almacenamiento temporal para cada uno de los dos mensajes antes de iniciar sus ejecuciones. Los tiempos

de almacenamiento pueden ser diferentes según el TIPO de mensajes.

Cuando se acaban los tiempos de almacenamiento temporal, el módulo de procesamiento de mensajes realiza la ejecución de los mensajes: realiza las configuraciones digital 145 y analógica 146 de la RF, entonces activo, 147, el flujo de datos de muestra IQ que luego se enruta 148 a la base de la antena con respecto absoluto en tiempo real.

5 La figura 15 ilustra las etapas implementadas para la recepción de un paquete de muestra IQ con la configuración de RF asociada.

Simétricamente al caso anterior, la BB solicita la recepción de un paquete de muestras de IQ. La aplicación TS adquiere, 151, la hora actual del módulo HORA. Luego determina, según sus propias necesidades, la hora H_{RX} , 152, a lo que desea adquirir la señal en la base de la antena que corresponderá a la primera muestra del paquete que recibirá.

10

Conociendo el tiempo de anticipación D_A requerido para procesar mensajes, debe enviar, 153, un mensaje $MSG(H_{RX}, RX, \text{parámetros})$ antes de la fecha $H_{RX}-D_A$ a la RF. Este mensaje corresponde al orden de tener en cuenta la primera muestra Rx desde el momento H_{RX} , con la configuración de RF deseada (ganancia, frecuencia de carga, etc...).

15 Los controladores de interfaz enrutan el mensaje de la BB a la RF y se almacena de inmediato, 154, en la memoria de la RF. El módulo de procesamiento de mensajes determina inmediatamente el tiempo de almacenamiento temporal para este mensaje antes de comenzar su ejecución.

20 Cuando finaliza el tiempo de almacenamiento temporal, el módulo de procesamiento de mensajes realiza la ejecución de los mensajes: realiza las configuraciones digitales 155 y analógicas 156 de la RF, luego activa 157 la ruta de datos desde la base de la antena, hasta la salida digital que proporciona los datos de muestra IQ en absoluto respecto del tiempo real.

A continuación se genera un mensaje $MSG(H_{RX}, IQ, n, [r_1, \dots, r_n])$, 158, en RF, que contiene exactamente el momento H_{RX} , correspondiente a la primera muestra en el paquete y las muestras de IQ asociadas. Este mensaje es enrutado a la BB por el controlador de interfaz RF y el controlador de interfaz BB.

25 La figura 16 ilustra el funcionamiento del procesamiento de mensajes. El cronograma de la figura 16 detalla la secuencia interna del módulo de "procesamiento de mensajes" de los tres diagramas anteriores (figuras 13, 14 y 15). Se deben considerar dos casos: los mensajes generados por la BB y los mensajes generados por la RF.

30 Cuando un mensaje $MSG(H, TIPO)$ se envía de BB a RF, Este mensaje llega a la RF a través del controlador de interfaz 34. Este último envía 161 inmediatamente todos los datos del mensaje (hora, datos, tipo, etc ...) a la memoria de almacenamiento de mensajes, y solo, 162, la hora H y el TIPO de mensaje al COMPARADOR.

35 El comparador consulta, 163, (solicitud de A_{MSG}) la tabla de anticipación que contiene los tiempos de procesamiento necesarios para RF y que corresponde a cada tipo de mensaje. Luego calcula, 164, el tiempo de realización H_s , correspondiente al instante de activación del módulo de procesamiento (secuenciador) que ejecutará el mensaje. El comparador luego compara, 165, la fecha de finalización H_s con la hora actual H_R , y cuando ocurre la igualdad, los datos correspondientes al mensaje de la memoria se recuperan 166 y comienza la ejecución del mensaje 167.

La transmisión de un mensaje de RF a BB está condicionada por la aparición de un evento, 168. En el caso de la recuperación de muestras de IQ a la BB, el evento corresponde al momento de adquisición en la base de la antena, correspondiente a la primera muestra de IQ. En este preciso momento, el módulo o secuenciador de procesamiento de mensajes adquiere la hora actual después del módulo HORA.

40 El secuenciador crea el mensaje estableciendo la hora del evento, el tipo de mensaje y las muestras de IQ, que envía, 169, de forma oportuna el más rápido hacia la BB. Según las velocidades relativas del enlace genérico, la frecuencia de muestreo y el tamaño de los paquetes, es concebible que el instante de envío del mensaje ocurra antes del final de la recepción de la última muestra del paquete.

45 El uso de una interfaz física genérica generalizada permite abstraer los detalles del diseño del material a cada lado de la interfaz entre la banda base (BB) y la radiofrecuencia (RF). Los subconjuntos de banda base y radiofrecuencia se comunican mediante intercambios de mensajes fechados que les permiten ser entendidos de manera lógica. Las fechas que indican los momentos de realización de los eventos (configuración, transmisión o recepción), los subconjuntos de BB y RF pueden funcionar de forma asíncrona, lo que permite relacionar las restricciones en tiempo real. El intercambio de mensajes permite, además, superar el conocimiento preciso de las capacidades soportadas por la radiofrecuencia y los rendimientos asociados.

50

En consecuencia, el software implementado en la parte de banda base es independiente de la parte de radiofrecuencia. Los subconjuntos así definidos se pueden reutilizar directamente con otros módulos de diseño diferente pero respetando el mismo marco arquitectónico. Ventajosamente, el procedimiento no emite ninguna restricción sobre el tipo (tecnología/arquitectura) de la memoria 102 a utilizar. No requiere que la aplicación TS 30 genere crónicamente

mensajes destinados a RF, ni a la RF que tiene que realizar la clasificación de los contenidos de la memoria 102 que contiene los mensajes.

REIVINDICACIONES

1. Arquitectura de interfaz entre un primer subconjunto de banda base digital, BB y al menos un segundo subconjunto de radiofrecuencia, RF, conectado por medio de un enlace L, la arquitectura que comprende al menos los siguientes elementos:

- 5 • a nivel del subconjunto digital de BB,
 - un módulo de aplicación (30) para el procesamiento de señales, TS, cuya operación se basa en la operación de una hora H_B (31), dicho módulo de aplicación, TS, (30) está adaptado para generar y/o recibir mensajes MSG (H, datos) que comprende una hora H de ejecución, y datos, los datos que incluyen parámetros o muestras de IQ, asociado con el funcionamiento del subconjunto de RF y funciona con un controlador de interfaz genérico (33), el subconjunto de BB tiene una vista funcional y temporal simplificada del subconjunto de RF;
- 10 • a nivel del subconjunto de RF que comprende una parte digital (38) y una parte analógica (39),
 - un controlador de interfaz (34) vinculado a un módulo (35) para procesar mensajes MSG (H, datos), dicho módulo de procesamiento de mensajes (35) está adaptado para operar sobre la base de una hora H_R (36) y transmitir señales de control a la parte digital (38) y la parte analógica (39) del subconjunto de RF, enviando y/o recibiendo mensajes a/desde el subconjunto de BB,
 - 15 • una memoria (102) para almacenar los mensajes en espera de procesamiento, una tabla de anticipación de mensajes (101) que contiene los valores de adquisición temporal correspondientes a cada tipo de mensaje y utilizados por el módulo de procesamiento de mensajes para producir el mensaje, un módulo (103) adecuado para comparar la hora H para producir un mensaje con un tiempo requerido para su ejecución y para suministrar una señal para activar el procesamiento del mensaje al módulo de procesamiento de mensajes (35) que genera señales de control hacia dicha parte digital (38) y hacia dicha parte analógica (39), y un módulo de ajuste de la hora (104),
 - 20 • dichos controladores de interfaz (33), (34) están adaptados para sincronizar la hora H_B del subconjunto digital de BB y la hora H_R del subconjunto de RF,
 - 25 • dicho enlace L está adaptado para transmitir mensajes fechados entre el subconjunto RF y el subconjunto de BB.

2. Arquitectura según la reivindicación 1, **caracterizada porque** comprende una cadena de restitución y una cadena de adquisición a nivel del subconjunto de BB o al nivel del subconjunto de RF.

30 3. Arquitectura según una de las reivindicaciones 1 a 2, **caracterizada porque** el controlador de interfaz del subconjunto de BB está adaptado para generar mensajes que tienen el formato según un campo de dirección (71), seguido de una hora de finalización (72) de un mensaje, el tipo (73) de mensaje, el tamaño de datos (74) y un campo (75) para los datos.

4. Procedimiento implementado en la arquitectura según una de las reivindicaciones 1 a 3, que comprende al menos las siguientes etapas:

- 35 • controlar uno o más subconjuntos de radiofrecuencia, RF, (2) que comprende al menos un controlador de interfaz (34), de un subconjunto de banda base, BB, que comprende un controlador de interfaz (33) y un módulo de aplicación de procesamiento de señal, TS,
- configurar los subconjuntos de RF y determinar el retraso de anticipación de tiempo con el que dicho módulo de aplicación TS debe operar, dicho retraso es utilizado por el/los subconjuntos de RF para ejecutar el mensaje,
- 40 • sincronizar las horas H_B , H_R entre el subconjunto digital de BB y el (los) subconjunto(s) de radio,
- transmitir desde el subconjunto de BB a un subconjunto de RF, mensajes fechados MSG (H, datos) que comprende una hora H de realización deseada en el plan de antena, y datos, parámetros o muestras IQ, indicando al subconjunto de RF los tratamientos a realizar,
- 45 • memorizar (161) el mensaje fechado e integrar (164) el período de anticipación necesario para procesar este mensaje, para que su ejecución produzca en el plano de la antena a la hora H contenida en el mensaje fechado, la acción correspondiente al comando también contenida en el mensaje fechado.

5. Procedimiento según la reivindicación 4, **caracterizado porque** durante el arranque, el procedimiento consiste en al menos las siguientes etapas:

- 50 • una primera fase para determinar el tiempo necesario para cruzar la interfaz entre un subconjunto de RF y el subconjunto de BB,
- una segunda fase de sincronización de la hora H_R de un subconjunto de RF y de la hora H_B del subconjunto de BB,
- una tercera fase en la que el subconjunto de BB recupera el retraso mínimo de anticipación utilizado por la aplicación TS para transmitir los mensajes fechados desde el subconjunto DE BB al subconjunto de RF,
- 55 • una cuarta fase en la que se deduce a latencia existente entre el subconjunto de BB y hacia el subconjunto de RF, el tiempo mínimo de anticipación único que utilizará el subconjunto de BB para controlar el subconjunto de RF.

6. Procedimiento según la reivindicación 5, **caracterizado porque** consta al menos de las etapas siguientes:

- una primera fase en la que se realiza un bucle de transmisión/recepción realizando las etapas siguientes,
- en el tiempo $t = H$, (130), el controlador de interfaz BB envía un mensaje MSG (solicitud (τ)) al controlador de interfaz RF para recuperar el tiempo requerido en el lado de RF para la fabricación, (131), un mensaje de retorno MSG (τ) que contiene el tiempo de tránsito D_I para responder, τ es el tiempo de fabricación del mensaje,
- al medir los instantes de salida t y llegada $t' = H + 2D_I + \tau$ del bucle al nivel del subconjunto de BB, para determinar el retraso del tránsito D_I ,
- una segunda fase donde el subconjunto de BB transmite en el momento H_B , (133), un mensaje MSG (ajuste de la hora [$H_B + D_I$]) en el subconjunto de RF que contiene la hora H_B aumentado por el tiempo de tránsito D_I , o la hora H_R aumentado por la duración del tiempo de tránsito D_I requerido para el enrutamiento desde el mensaje al módulo de hora en el lado del subconjunto de radio,
- una tercera fase a la que envía el módulo de aplicación TS, (136), por un mensaje MSG (RF Config), el conjunto de las configuraciones y/o información de configuración necesarias para su funcionamiento, en particular la configuración digital (137a) y la configuración analógica (137b),
- a su vez, el subconjunto de radio devuelve (138), el mensaje MSG(D_R), el tiempo de anticipación D_R necesario para procesar los mensajes,
- el controlador de la interfaz de la capa de BB realiza las duraciones de anticipación acumulativas $D_A = D_I + D_R$, y suministra, (139), este valor mínimo de anticipación D_A a la aplicación TS para dialogar con el subconjunto de RF.

7. Procedimiento según la reivindicación 6, **caracterizado porque** en la transmisión, un mensaje de muestra IQ creado por el subconjunto de BB, comprende la fecha (72) que indica el tiempo de salida en el plano de antena (10) de la primera muestra, deducido de la hora en tiempo real H_B del subconjunto de BB, los comandos fechados (502, 503) se ejecutan en la fecha impuesta (72) sea cual sea el orden de generación de dichos comandos.

8. Procedimiento según la reivindicación 6, **caracterizado porque**, en la recepción, un mensaje de muestra IQ creado por el subconjunto de RF, incluye la fecha (72) que indica la hora en que la primera muestra se tiene en cuenta en el plano de la antena (10), y se deduce de la hora en tiempo real H_R del subconjunto de radio.

9. Procedimiento según la reivindicación 6, **caracterizado porque** un mensaje de configuración del subconjunto de RF creado por el subconjunto BB comprende la fecha (72) que indica la hora a la que el subconjunto de radio de RF debe configurarse para las muestras entrantes/saliente, y la fecha se deduce de H_B del subconjunto de BB.

10. procedimiento según la reivindicación 6, **caracterizado porque** un mensaje de control creado por el subconjunto de RF, incluye la fecha que indica el instante en el que se tomaron las mediciones, y la fecha se deduce de la hora en tiempo real H_R del subconjunto de RF.

11. Uso del procedimiento según una de las reivindicaciones 4 a 10:

- en un sistema que integra el subconjunto de BB y el subconjunto de RF dentro de la misma caja,
- o
- en un sistema donde el subconjunto de BB y el subconjunto de RF están alojados en dos cajas separadas físicamente y distantes.

12. Uso del procedimiento según una de las reivindicaciones 4 a 11 para sistemas destinados a las siguientes aplicaciones: sistema de radar, sistema de transmisión táctica, radio portátil y radio del vehículo, aeronáutica y naval, sistema de goniometría, sistema sensor/reflector, sistema de interferencia, sistema de transmisión de infraestructura, equipo de instrumentación, banco de pruebas, sistema de navegación, sistema de monitorización del espectro.

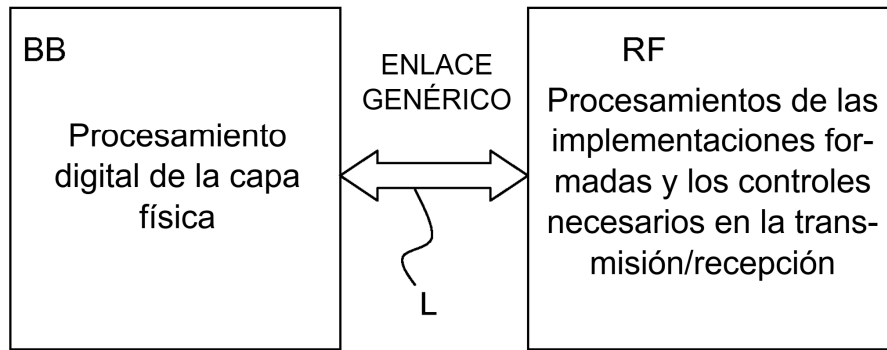


FIG.1

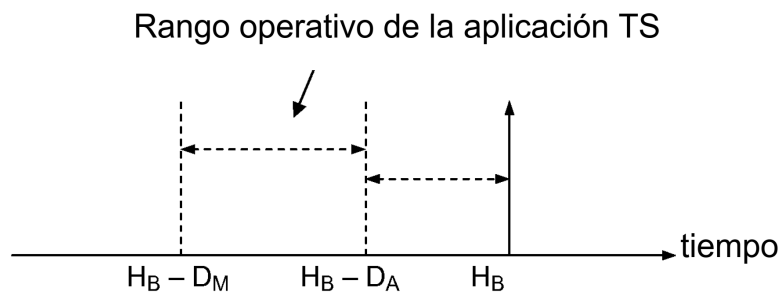


FIG.4

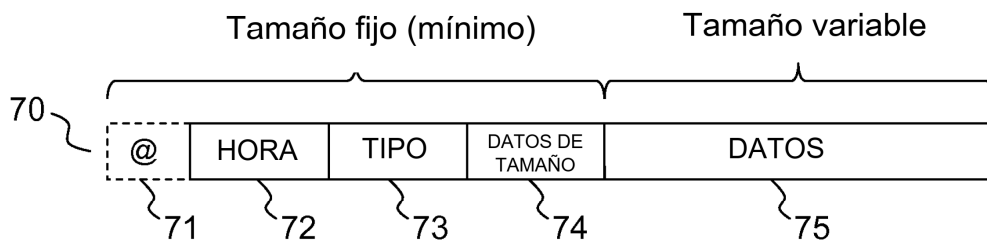


FIG.7

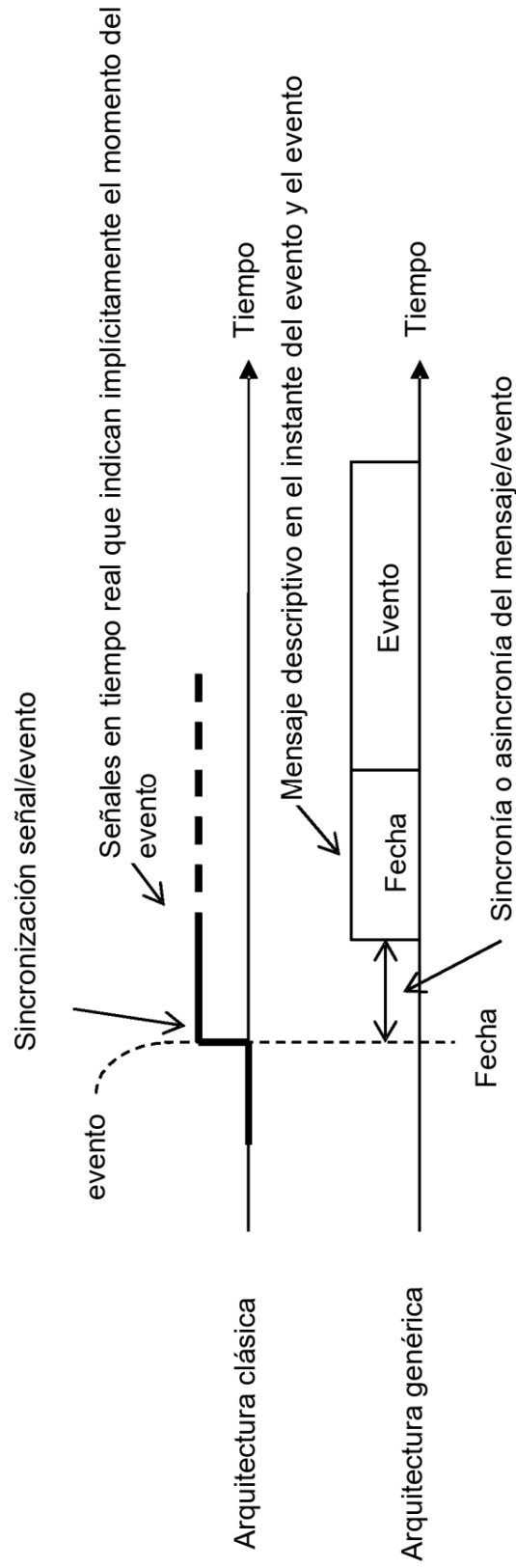


FIG.2

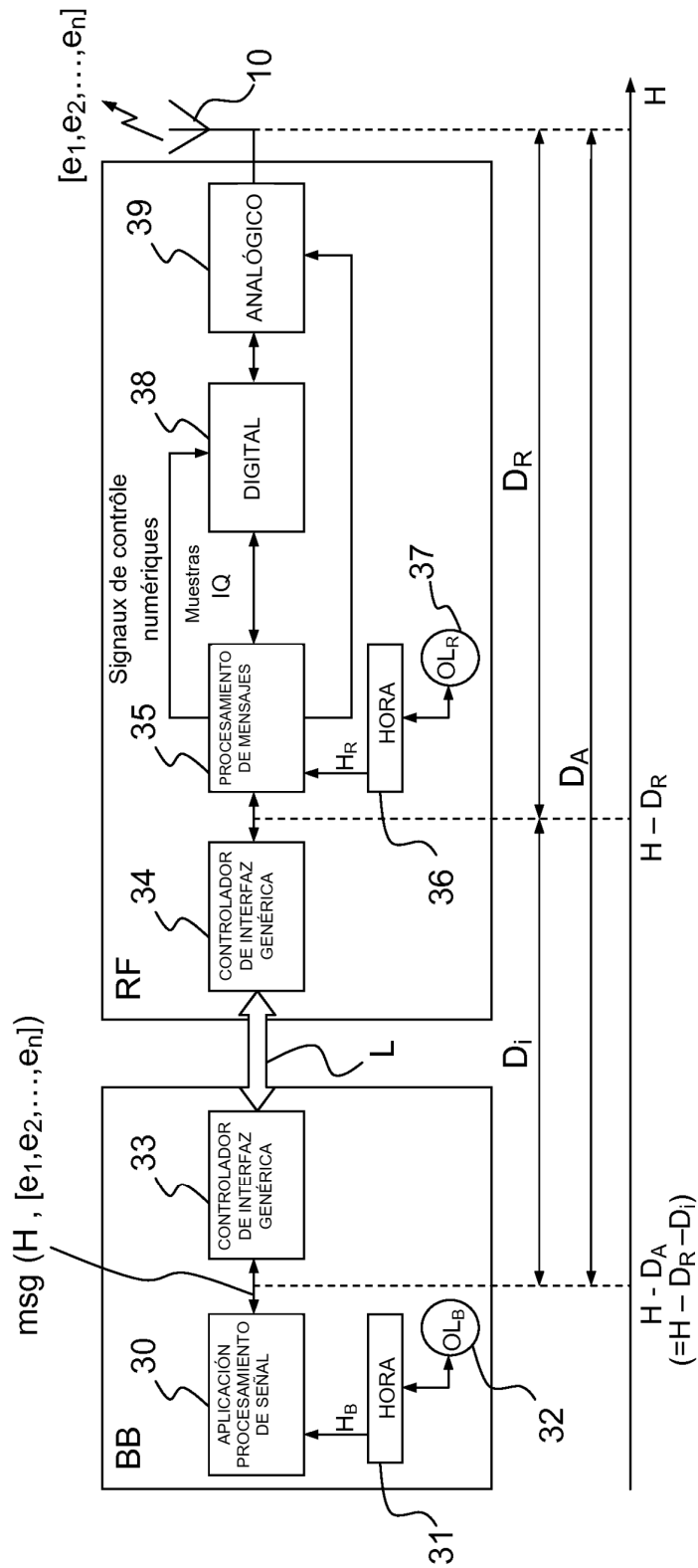


FIG.3

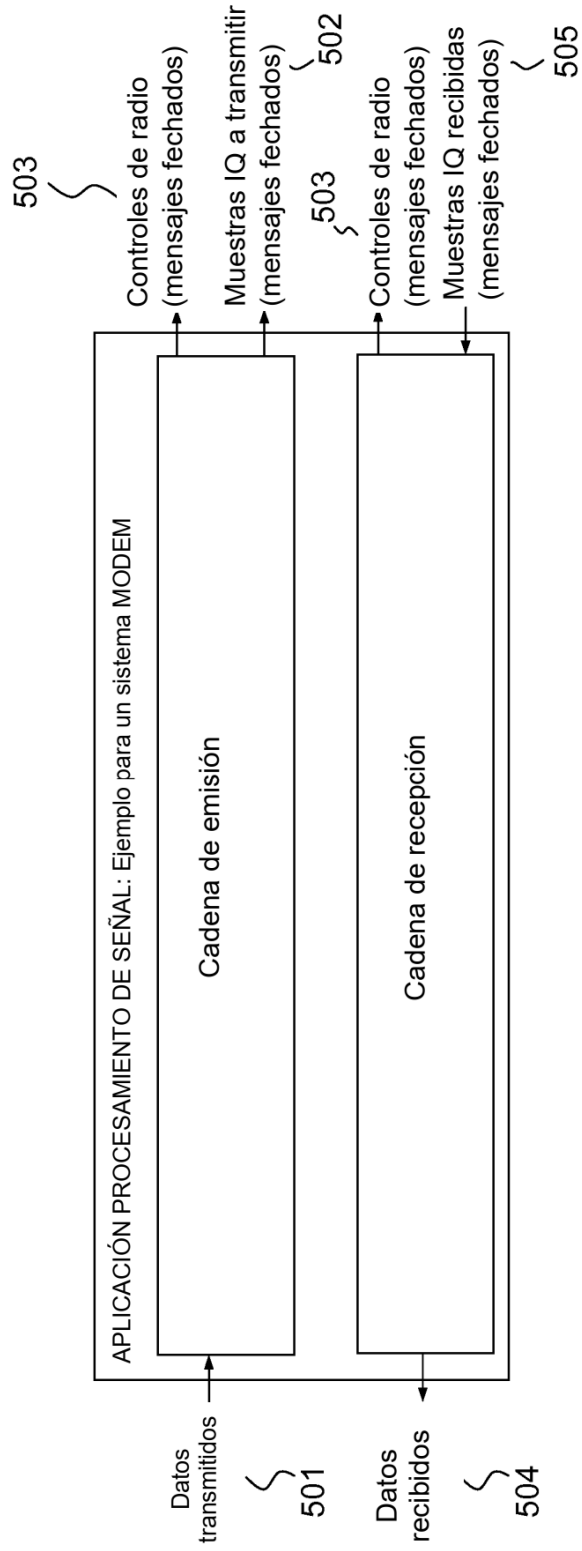


FIG.5

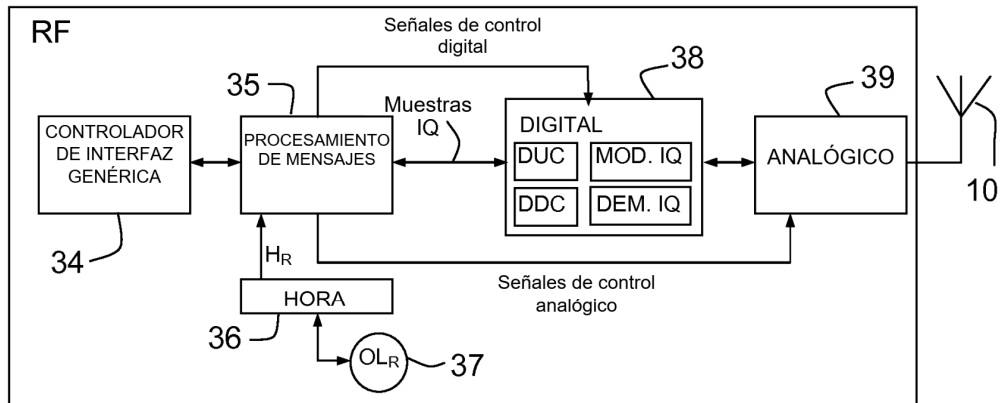


FIG.6

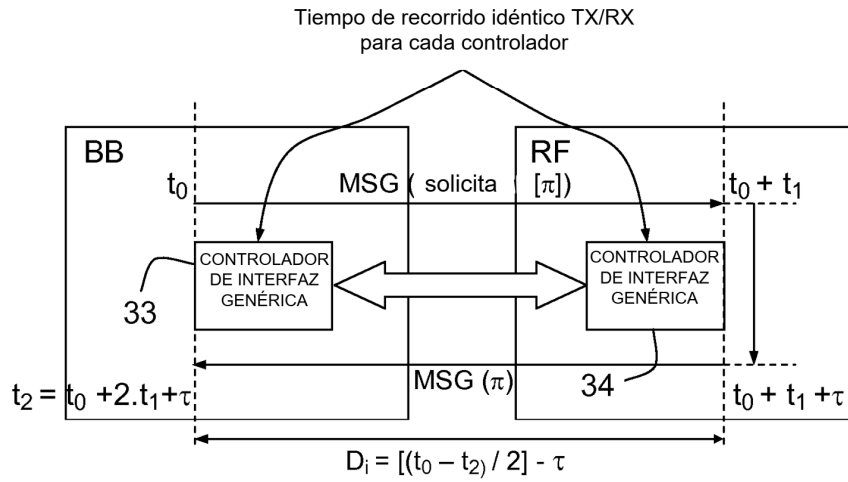


FIG.8

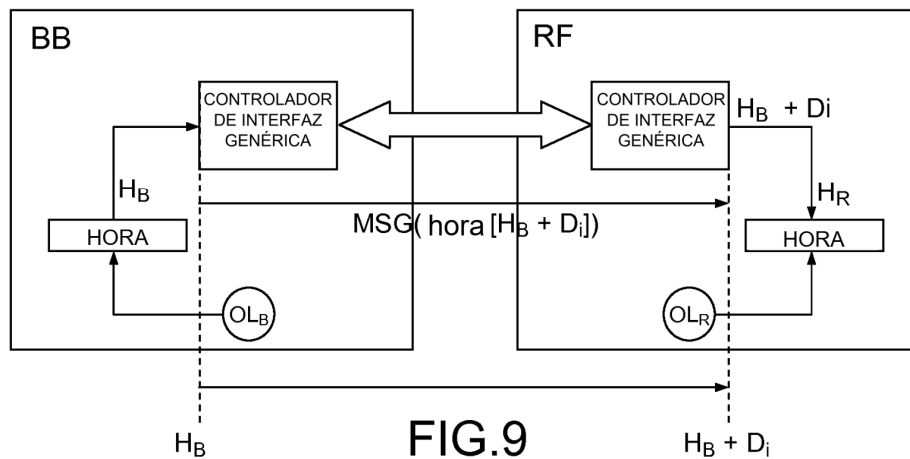


FIG.9

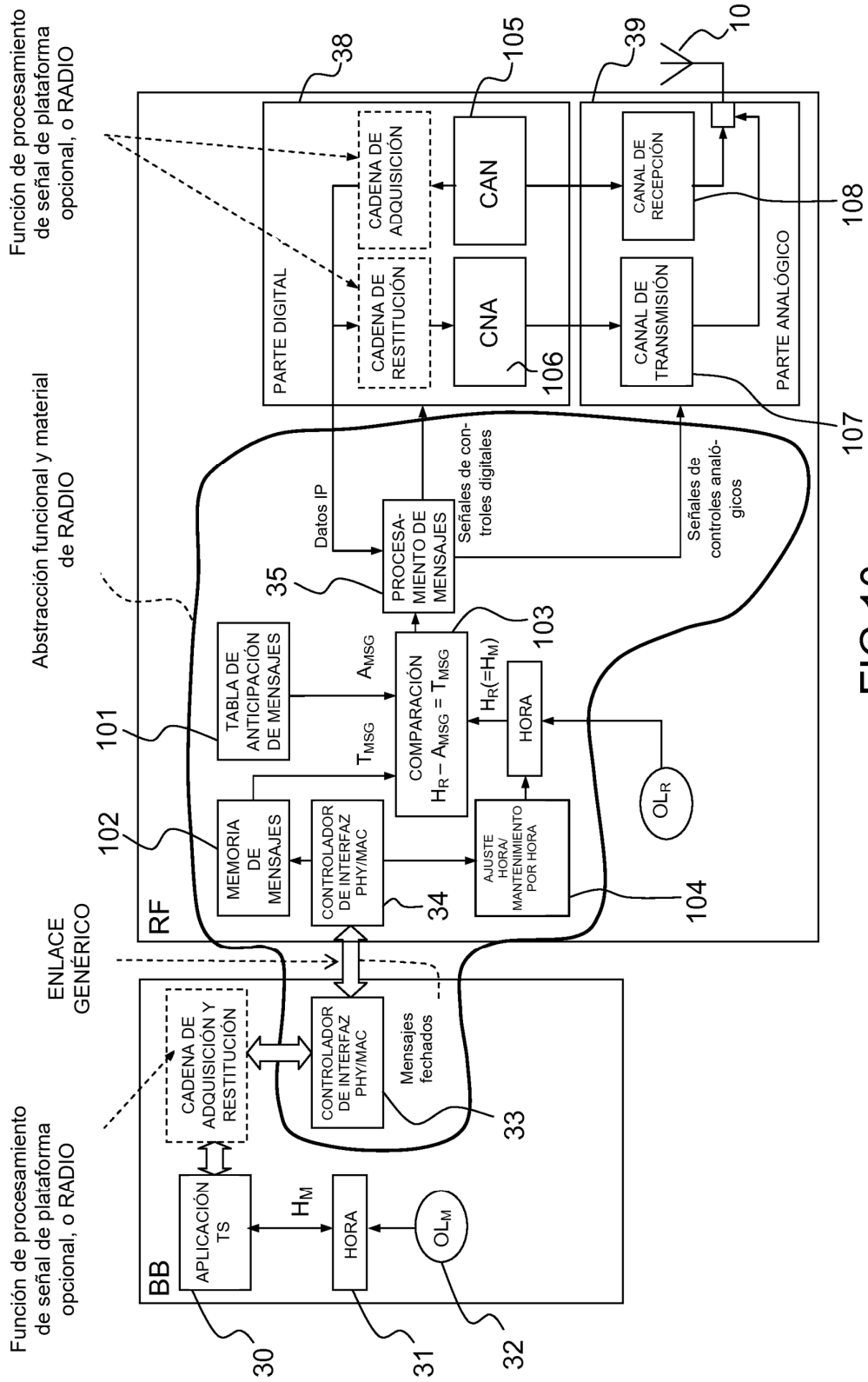


FIG.10

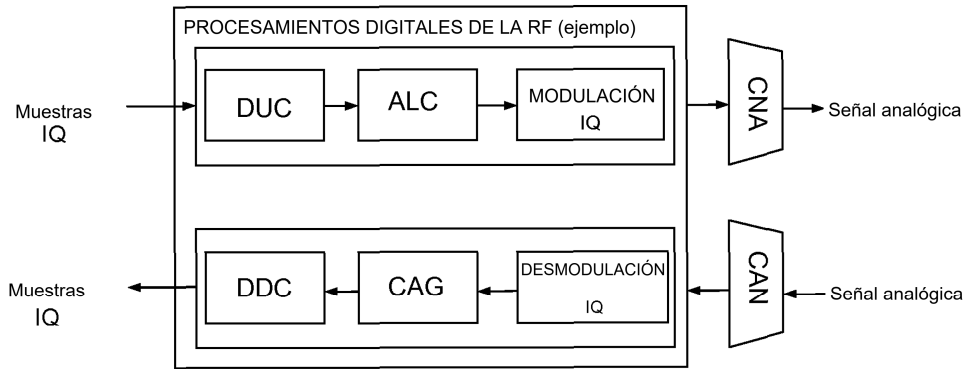


FIG.11

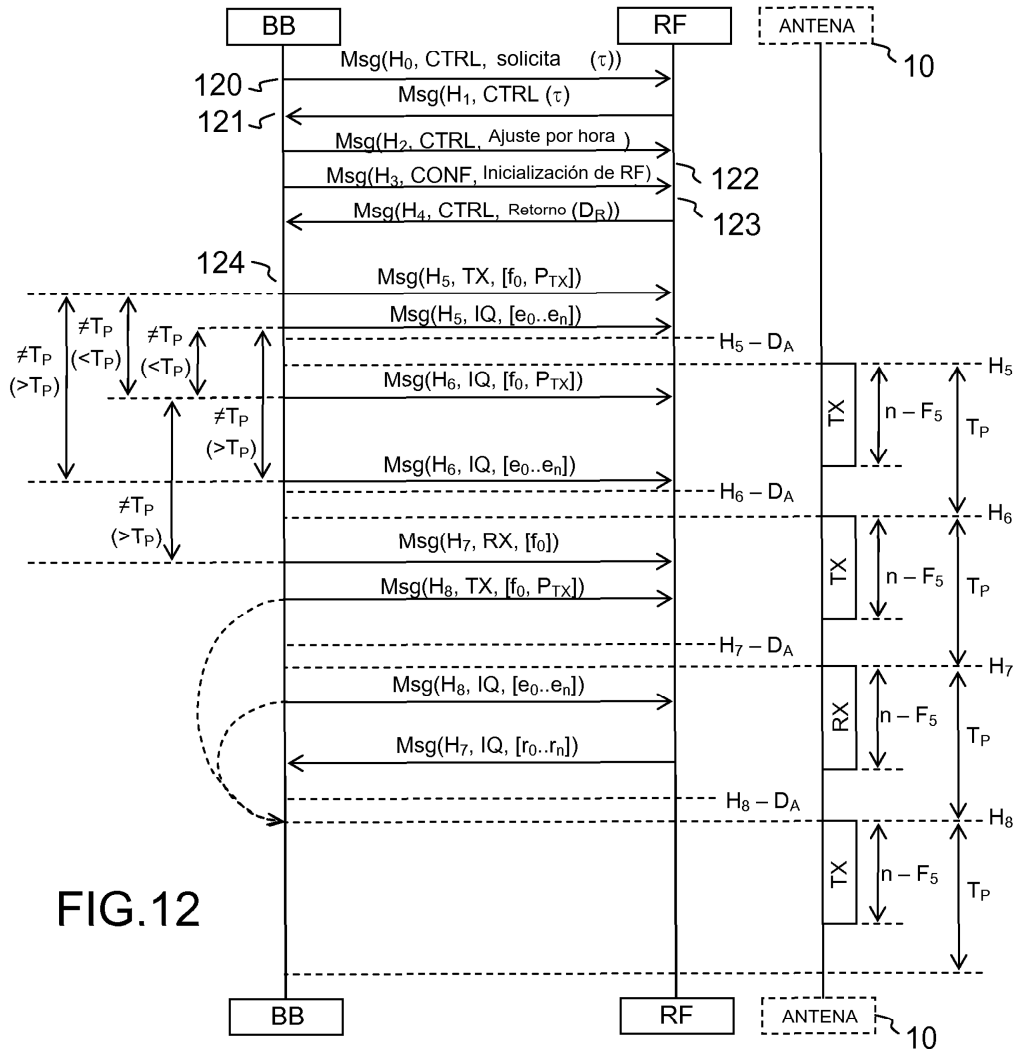


FIG.12

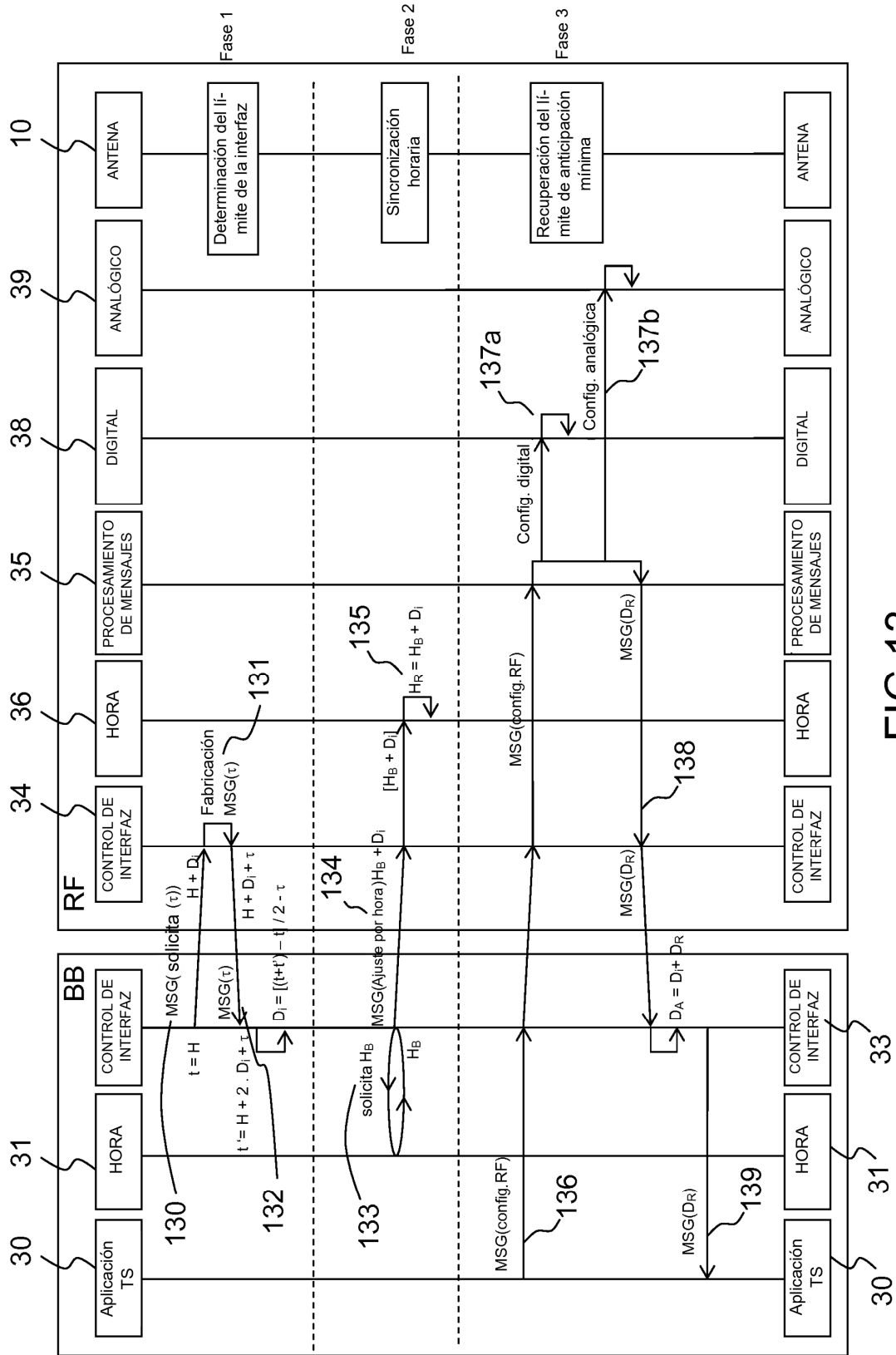


FIG.13

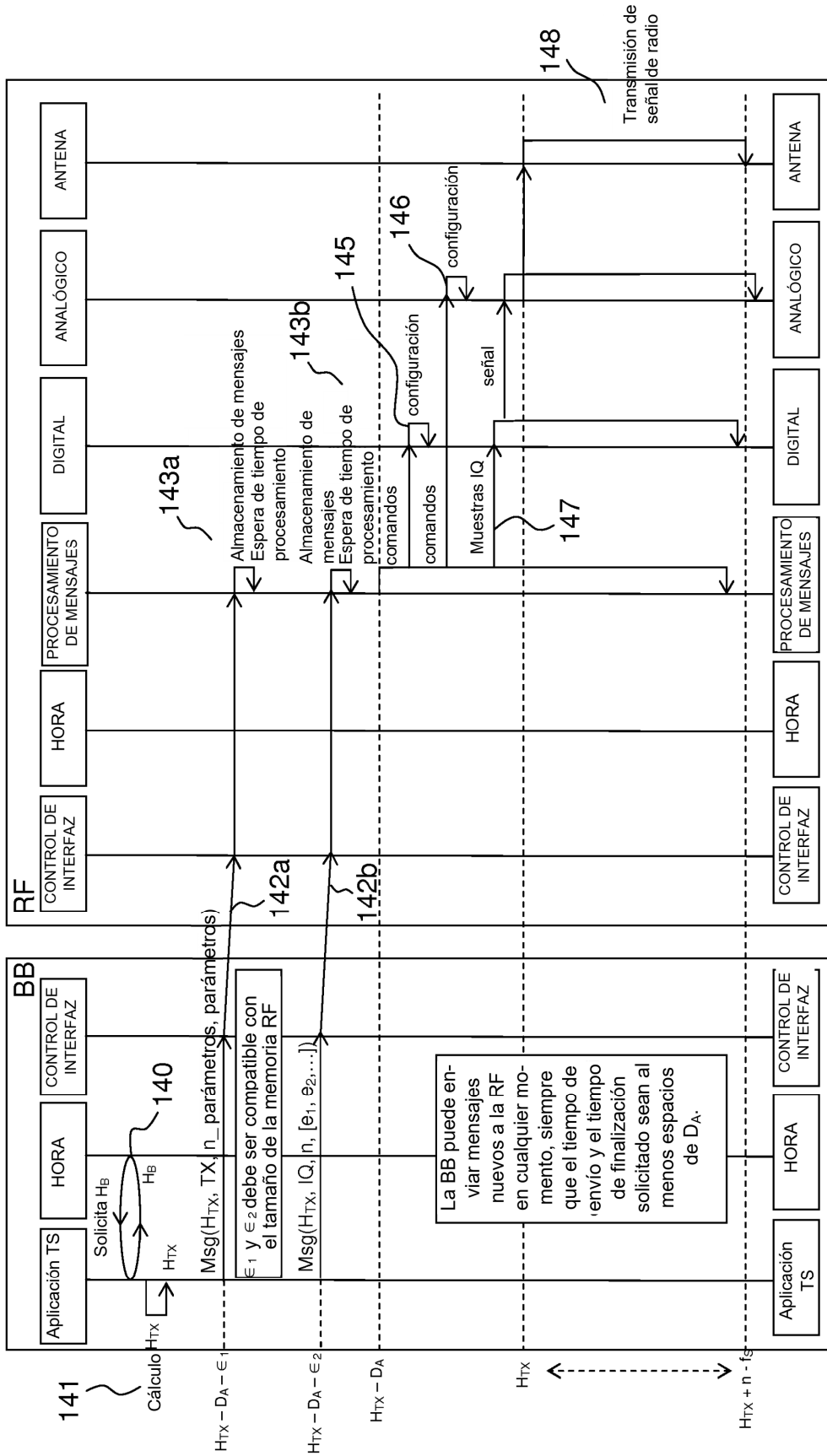


FIG.14

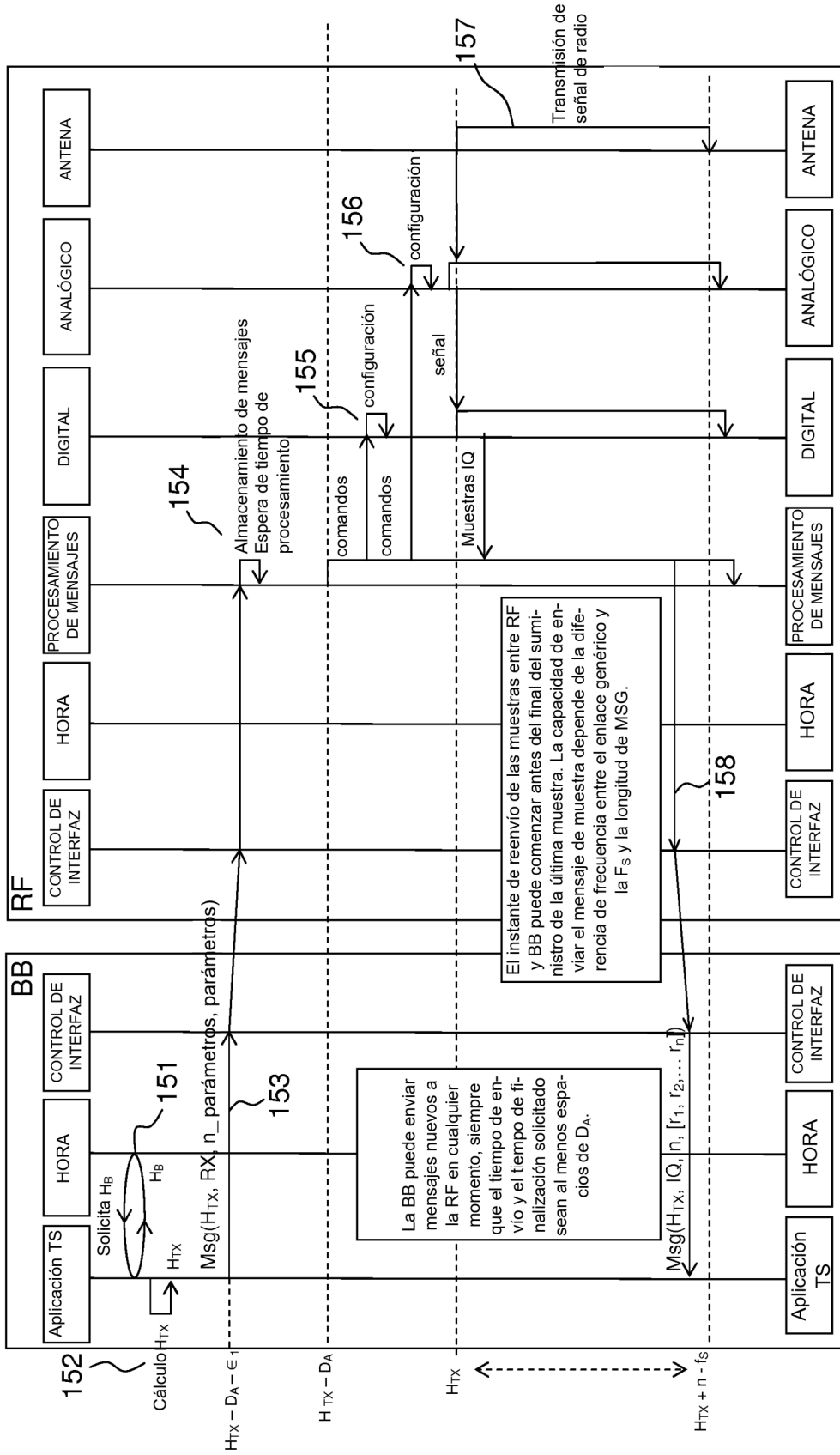


FIG.15

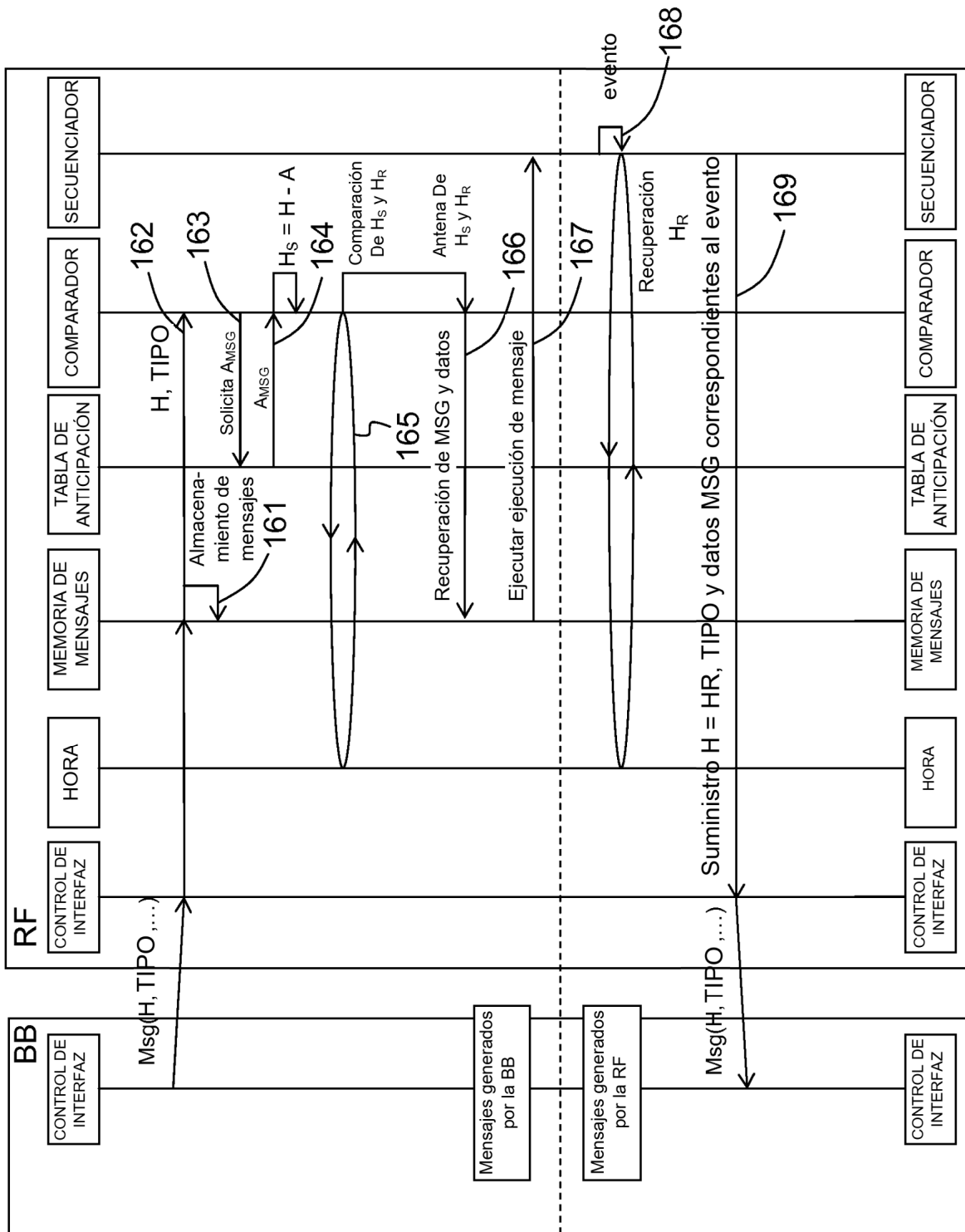


FIG.16